



**Titre:** Vérification électrique à haute vitesse des substrats céramiques  
Title: multicouches

**Auteur:** Ara Talaslian  
Author:

**Date:** 1996

**Type:** Mémoire ou thèse / Dissertation or Thesis

**Référence:** Talaslian, A. (1996). Vérification électrique à haute vitesse des substrats  
Citation: céramiques multicouches [Master's thesis, École Polytechnique de Montréal].  
PolyPublie. <https://publications.polymtl.ca/8773/>

 **Document en libre accès dans PolyPublie**  
Open Access document in PolyPublie

**URL de PolyPublie:** <https://publications.polymtl.ca/8773/>  
PolyPublie URL:

**Directeurs de recherche:** Romano M. De Santis, & Guy Cloutier  
Advisors:

**Programme:** Unspecified  
Program:

**UNIVERSITÉ DE MONTRÉAL**

**VÉRIFICATION ÉLECTRIQUE À HAUTE VITESSE  
DES SUBSTRATS CÉRAMIQUES MULTICOUCHES**

**ARA TALASLIAN**

**DÉPARTEMENT DE GÉNIE ÉLECTRIQUE ET DE GÉNIE INFORMATIQUE  
ÉCOLE POLYTECHNIQUE DE MONTRÉAL**

**MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION  
DU DIPLOME DE MAÎTRISE EN INGÉNIERIE (M.Ing.)  
(GÉNIE ÉLECTRIQUE)**

**AOÛT 1996**



**National Library  
of Canada**

**Acquisitions and  
Bibliographic Services**

**395 Wellington Street  
Ottawa ON K1A 0N4  
Canada**

**Bibliothèque nationale  
du Canada**

**Acquisitions et  
services bibliographiques**

**395, rue Wellington  
Ottawa ON K1A 0N4  
Canada**

*Your file Votre référence*

*Our file Notre référence*

**The author has granted a non-exclusive licence allowing the National Library of Canada to reproduce, loan, distribute or sell copies of this thesis in microform, paper or electronic formats.**

**The author retains ownership of the copyright in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.**

**L'auteur a accordé une licence non exclusive permettant à la Bibliothèque nationale du Canada de reproduire, prêter, distribuer ou vendre des copies de cette thèse sous la forme de microfiche/film, de reproduction sur papier ou sur format électronique.**

**L'auteur conserve la propriété du droit d'auteur qui protège cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.**

**0-612-46662-0**

**Canada**

**UNIVERSITÉ DE MONTRÉAL**

**ÉCOLE POLYTECHNIQUE DE MONTRÉAL**

**Ce mémoire intitulé:**

**Vérification électrique à haute vitesse  
des substrats céramiques multicouches**

**présenté par: TALASLIAN Ara**

**en vue de l'obtention du diplôme de: Maîtrise en ingénierie**

**a été dûment accepté par le jury d'examen constitué de:**

**M. O'SHEA Jules, D.Ing., président**

**M. DE SANTIS Romano M., Ph.D., membre et directeur de recherche**

**M. CLOUTIER Guy, Doctorat, membre et codirecteur de recherche**

**M. BOIS, Guy, Ph.D., membre**



À mes parents, Mardiros et Sona, ma  
soeur, Linda, mes grands-parents,  
Karnik, Parantzem et Vehanouch, ma  
tante, Anny, et ma grand-tante,  
Perouz, pour leur soutien et leur  
sagesse.

## **REMERCIEMENTS**

Ce projet a été réalisé dans un cadre industriel au sein du département de vérification électrique des produits MLC ("Multilayer Ceramics") à l'usine d'IBM Canada située à Bromont (Québec). Il a été financé entièrement par IBM Canada. Le catalyseur de ce projet a été les prévisions de volume de production du premier trimestre de l'année 1993 qui montraient une augmentation importante de la demande des substrats de catégorie SUP (substrat unipuce) utilisés pour la fabrication des ordinateurs personnels IBM (PS/1, PS/2 et PS/VP) dès le début de l'année 1994<sup>1</sup>.

Je tiens à remercier mon directeur d'ingénierie chez IBM Canada, Guy Delisle, pour son appui dans le cadre de cette réalisation. Je lui remercie particulièrement pour la confiance qu'il a démontrée en moi malgré les risques associés à ce projet.

Je désire également remercier tous mes collègues chez IBM Canada au sein des départements de service technique (ST), de service d'entretien (SE), de dessin industriel, de service informatique (SI) et de fabrication (FAB) qui ont participé à la réalisation de ce projet. Je désire mentionner tout particulièrement l'apport des individus suivants: Yvon Alix, technicien (ST, IBM), Harold Savard, ingénieur (ST, IBM), Daniel Montpetit, dessinateur (Norelco), Sylvain Boulé, analyste-programmeur (SI, IBM), Claude Desgreniers, technicien (SE, IBM), Alain Landry, technicien (SE, IBM) et Luc Charbonneau, spécialiste de fabrication (FAB, IBM).

Je souhaite exprimer ma profonde gratitude à mon directeur de recherche à l'École Polytechnique, le professeur Romano M. De Santis, Ph.D., pour son support et ses conseils tout au long de mes études supérieures. Son

---

1. IBM, IBM Canada, PS/1, PS/2 et PS/VP sont des marques déposées de International Business Machines inc.

encouragement durant les moments difficiles résultant de la combinaison des études et du travail en industrie a été fortement apprécié.

Enfin , je désire également remercier mon co-directeur , le professeur Guy Cloutier , Doctorat , pour m'avoir aidé à me familiariser avec la norme Grafcet [4], qui m'a permis de clairement exposer dans cet ouvrage les algorithmes développés dans le cadre de ce projet.

## **SOMMAIRE**

La vérification électrique des substrats céramiques multicouches (SCM) utilisés pour la mise en boîtier des puces micro-électroniques comporte des tests de continuité (circuit-ouvert) et d'isolation (court-circuit). Ainsi, la continuité des points terminaux, PCP (points de connexion puce-substrat) et ES (entrées-sorties), compris dans un même réseau électrique et l'isolation des réseaux électriques disjoints sont testées afin d'assurer la conformité de chaque substrat individuel avec son design.

Les méthodes conventionnelles de vérification électrique reposent quasi unanimement sur l'idée fondamentale que chaque point terminal d'un SCM est touché isolément et que les tests de continuité et d'isolation relatifs à un même point terminal sont effectués lors d'une période continue de contact physique de ce dernier avec la sonde de test.

Par conséquent, la vérification électrique est un procédé qui requiert classiquement un manipulateur de grande précision et une sonde qui de préférence, pour fin de vitesse, permet de contacter individuellement, et de manière simultanée, un grand nombre de points terminaux, donc une sonde spécifique à la configuration physique des points terminaux du produit testé. Puisque la densité des points terminaux des SCM est élevée, et leurs configurations très variées, le coût de fabrication de telles sondes est considérable. Par ailleurs, la nature du procédé de fabrication des SCM est telle qu'une part importante du temps de cycle total de la vérification électrique est forcément dédiée à l'alignement rigoureux requis pour chaque substrat individuel avec la sonde de test.

L'objectif de ce rapport est d'exposer un nouveau procédé industriel de vérification électrique à haute vitesse des SCM de catégorie SUP (substrat unipuce) qui cherche à surmonter les faiblesses pratiques inhérentes aux

méthodes classiques. Cette nouvelle technique est baptisée **Vérification électrique par les ES**. L'innovation de ce procédé et son implantation via la conception et le développement d'un nouvel outil de production, le **VEES** (**Vérificateur électrique par les ES**), sont présentées.

En bref, la stratégie de vérification électrique par les ES a donc été développée pour atteindre deux objectifs principaux, tous deux pratiques de nature :

- diminuer largement le temps de cycle de la vérification électrique ;
- éliminer le besoin de fabriquer des sondes coûteuses.

L'idée de base de cette nouvelle méthode est que les tests de continuité et d'isolation sont découplés en deux étapes distinctes de contact physique. Ce découplage permet, lors des tests de continuité, de toucher une part importante des points terminaux du SCM non pas isolément mais concurremment. Ainsi, le besoin d'une sonde spécifique à la configuration du produit testé et la nécessité d'un alignement sévère pour chaque substrat, qui en découle, sont éliminés.

Dans ce rapport, la stratégie de vérification par les ES est comparée aux méthodologies conventionnelles de vérification électrique. Malgré ses avantages pratiques multiples en termes de vitesse et de coût de production, la nature de la Vérification électrique par les ES, telle que décrite ci-haut, restreint son domaine pratique d'application aux substrats unipuces (SUP).

L'outil de production associé à cette nouvelle technique, le **VEES**, comprend un manipulateur, un contrôleur et un moteur de test électrique commercial intégré avec ces derniers. Le design et l'utilisation de chacun de ces composants sont optimisés en exploitant les avantages offerts par la stratégie de vérification par les ES, qui permettent avant tout de maximiser le parallélisme des opérations requises pour la vérification électrique.

Le VEES a été implanté dans un cadre industriel au département de vérification électrique des produits MLC ("Multilayer Ceramics") à l'usine d'IBM Canada située à Bromont (Québec). Les bénéfices réalisés en termes de capacité et de coût de production sont fort encourageants et justifient largement les investissements effectués.

## **ABSTRACT**

Electrical verification of MLC (Multilayer Ceramics) substrates used for microelectronic chip packaging consists of continuity (open-circuit) and insulation (short-circuit) tests. Hence, electrical continuity of contact points comprised within the same network and electrical insulation of isolated circuit pathways are verified for conformity with product design for each individual substrate.

Contemporary electrical verification methods are based upon the fundamental concept that each substrate contact point is touched in an isolated manner and that both continuity and insulation tests relative to a particular contact point are performed within the same interval of physical contact of the latter with the test probe.

Consequently, electrical verification processes classically require a highly precise manipulator and, for speed's sake, a probe head preferably designed specifically for the contact point pattern of the product being tested. Since the density of contact point patterns is generally high for MLC products, test probes reproducing these patterns are very expensive. Furthermore, the nature of the build process of MLC substrates is such that a substantial portion of the overall electrical verification cycle time is inevitably consumed by the precise alignment required for each individual substrate in conjunction with the test probe.

The object of this report is to present a new industrial process for high speed electrical testing of MLC single-chip substrates which attempts to overcome the inherent practical weaknesses of the classical test methods. This new technique is called IO (Input-Output) Testing. The innovation of this process and its implementation via the design and development of a new production tool, the IO Tester, constitute the main thrust of this thesis.

Hence, the IO Testing methodology was developed to attain two main objectives, both practical in nature:

- significantly reduce the overall test cycle time;
- eliminate the need to purchase expensive test probes.

The basic principle of this new test method is to uncouple the continuity and insulation tests into two distinct physical contact steps. With this physical constraint lifted, contact points of a substrate no longer indispensably need to be touched in an isolated fashion while testing for continuity, but can rather be contacted jointly. Thus, the need for test probes specifically designed to match the contact point pattern of a particular product and, concurrently, the necessity for very precise alignment of each substrate are eliminated.

In this report, the IO Testing strategy is compared to the more conventional electrical testing methodologies. Albeit its many practical advantages in terms of speed and production cost, the nature of IO Testing, as described above, is such that its practical domain of applicability is restricted to single-chip substrates.

The IO Tester is grossly comprised of a manipulator, a control unit and a commercial electrical test engine integrated with the previous two components. The design and utilization of each of these components are optimized by exploiting the advantages offered by the IO Testing methodology, which allow over and above highly parallel processing of the operations required to perform electrical verification.

The IO Tester has been implemented as an integral part of the MLC substrate manufacturing line at the IBM Canada microelectronics plant located in Bromont (Quebec). Post-implementation results have shown a considerable increase in test speed and a reduction of manufacturing costs. Hence, with



hindsight, it can be stated with assurance that investment into this new testing strategy has been highly profitable.

## TABLE DES MATIÈRES

	<u>PAGE</u>
REMERCIEMENTS . . . . .	v
SOMMAIRE . . . . .	vii
ABSTRACT . . . . .	x
TABLE DES MATIÈRES . . . . .	xiii
LISTE DES TABLEAUX . . . . .	xvii
LISTE DES FIGURES . . . . .	xviii
LISTE DES ABRÉVIATIONS ET SIGLES . . . . .	xxii
LISTE DES NOTATIONS ET SYMBOLES . . . . .	xxiv
LISTE DES ÉQUATIONS . . . . .	xxviii
LISTE DES ANNEXES . . . . .	xxx
AVANT-PROPOS . . . . .	xxxi
INTRODUCTION . . . . .	1
CHAPITRE 1 - LES SUBSTRATS SCM . . . . .	8
1.1 Introduction . . . . .	8
1.2 Les principes . . . . .	9

1.2.1 Le système informatique . . . . .	9
1.2.2 La mise en boîtier des puces micro-électroniques . . . . .	11
1.3 La structure physique . . . . .	13
1.3.1 La zone de jonction . . . . .	14
1.3.2 La brique . . . . .	17
1.3.3 La zone des ES . . . . .	20
1.4 Le procédé de fabrication . . . . .	21
1.5 Le marché . . . . .	24
1.6 Résumé . . . . .	25
 <b>CHAPITRE 2 - LA VÉRIFICATION ÉLECTRIQUE . . . . .</b>	 <b>27</b>
2.1 Introduction . . . . .	27
2.2 Les principes . . . . .	28
2.2.1 Les tests d'intégrité vs. les tests fonctionnels . . . . .	28
2.2.2 Les tests élémentaires de continuité et d'isolation . . . . .	30
2.2.3 Le circuit de base du test électrique . . . . .	32
2.3 La méthodologie classique . . . . .	35
2.3.1 L'algorithme classique . . . . .	35
2.3.2 Les difficultés pratiques . . . . .	40
2.3.2.1 Le contact . . . . .	41
2.3.2.2 Les manipulations mécaniques . . . . .	44
2.3.2.3 L'explosion combinatoire des tests TI . . . . .	46
2.4 L'outil classique optimal . . . . .	48
2.4.1 Les stratégies d'équipement . . . . .	49
2.4.1.1 Les sondes . . . . .	49
2.4.1.2 Le système d'alignement . . . . .	51
2.4.1.3 Le système de chargement et de déchargement . . . . .	52
2.4.2 Le cycle de vérification électrique . . . . .	52
2.4.3 Les faiblesses . . . . .	59
2.5 La vérification électrique par les ES . . . . .	62
2.5.1 Les principes . . . . .	62

2.5.2 L'algorithme de vérification par les ES . . . . .	65
2.5.3 La qualité du produit expédié au client . . . . .	70
2.5.3.1 La vérification du design des substrats . . . . .	71
2.5.3.2 Le contact . . . . .	72
2.5.3.3 Les défauts non-décelables . . . . .	73
2.5.4 L'enveloppe d'application . . . . .	82
2.5.5 Les avantages pratiques . . . . .	86
2.5.5.1 Les sondes . . . . .	87
2.5.5.2 L'alignement et les manipulations mécaniques . . . . .	88
2.5.5.3 La vitesse moyenne . . . . .	89
2.6 Résumé . . . . .	90
 <b>CHAPITRE 3 - L'OUTIL VEES . . . . .</b>	 <b>92</b>
3.1 Introduction . . . . .	92
3.2 Les éléments principaux de conception . . . . .	94
3.2.1 Le parallélisme . . . . .	94
3.2.2 Les queues d'entrée et de sortie . . . . .	98
3.2.2.1 La queue d'entrée . . . . .	98
3.2.2.2 Les queues de sortie . . . . .	101
3.2.3 La forme générale de l'outil . . . . .	104
3.2.3.1 Les longueurs des voies . . . . .	105
3.2.3.2 La voie de rejets . . . . .	111
3.2.4 Les spécifications de produit . . . . .	113
3.2.5 L'alignement . . . . .	119
3.2.6 La simplicité des mouvements mécaniques . . . . .	122
3.3 Le design mécanique et pneumatique . . . . .	126
3.3.1 Les voies de chargement et de déchargement . . . . .	126
3.3.2 Le bras XY . . . . .	131
3.3.3 Les stations de test électrique . . . . .	135
3.4 Le système de test électrique . . . . .	141
3.5 Le système de contrôle . . . . .	150

3.5.1 Le retour . . . . .	152
3.5.2 La commande . . . . .	154
3.5.2.1 Les réceptivités minimales . . . . .	156
3.6 Le cycle de vérification électrique . . . . .	159
3.6.1 Le cycle de l'opérateur . . . . .	163
3.6.2 Le cycle de test . . . . .	164
3.7 Le logiciel du contrôleur de l'outil . . . . .	170
3.7.1 Le contrôle du manipulateur . . . . .	172
3.7.2 Les programmes de test électrique . . . . .	174
3.8 Le système de sécurité . . . . .	175
3.9 Résumé . . . . .	176
 <b>CHAPITRE 4 - L'IMPLANTATION ET LES RÉSULTATS . . . . .</b>	 <b>178</b>
4.1 Introduction . . . . .	178
4.2 La qualification de l'outil . . . . .	179
4.3 La performance . . . . .	181
4.4 La période de rodage . . . . .	182
4.5 Résumé . . . . .	184
 <b>CONCLUSION . . . . .</b>	 <b>185</b>
 <b>BIBLIOGRAPHIE . . . . .</b>	 <b>189</b>
 <b>ANNEXES . . . . .</b>	 <b>193</b>
 <b>INDEX . . . . .</b>	 <b>249</b>

## **LISTE DES TABLEAUX**

	<u>PAGE</u>
Tableau 1: Propriétés physiques des matériaux de substrat [6] [13]	12
Tableau 2: Complexité des substrats SCM [21] . . . . .	19
Tableau 3: Cycle de vérification de l'outil classique optimal [19] . . .	57
Tableau 4: Évolution de la densité des puces de type mémoire [13]	242
Tableau 5: Évolution de la densité des puces de type UCT [13] . .	242
Tableau 6: Évolution de $R$ , $NPT$ , $(N_r)_{100}$ , $NTC$ , $NTI$ et $NTIG$ vs. la complexité des substrats [21] . . . . .	246
Tableau 7: Tableau d'échantillonnage de Dodge et Romig pour un $NMQ_{100}$ de 0.5% [5] . . . . .	247

## LISTE DES FIGURES

	<u>PAGE</u>
Figure 1: Structure pyramidale des systèmes informatiques . . . . .	10
Figure 2: Structure macroscopique d'un substrat SCM . . . . .	14
Figure 3: Technologies de jonction C4 et "Wire Bond" . . . . .	15
Figure 4: Substrat "wire-bond" de type cavité . . . . .	16
Figure 5: Types de réseaux . . . . .	18
Figure 6: Densité des PCP versus densité des ES . . . . .	21
Figure 7: Procédé de fabrication des substrats SCM . . . . .	22
Figure 8: Évolution du nombre de transistors par puce [13] . . . . .	24
Figure 9: Tests élémentaires, TC et TI, et défauts électriques, CO et CC . . . . .	30
Figure 10: Circuit de base du test électrique . . . . .	33
Figure 11: Grafcet de l'algorithme classique de vérification électrique	35
Figure 12: Expansion de la macro-étape M1 (Vérification pour CO , algorithme classique) . . . . .	36
Figure 13: Nombre de tests TC (NTC) vs. nombre moyen de points terminaux par réseau $((N_T)_{1,1})$ et nombre total de réseaux (R) . . . . .	37
Figure 14: Expansion de la macro-étape M2 (Vérification pour CC , algorithme classique) . . . . .	39
Figure 15: Nombre de tests TI (NTI) vs. nombre total de réseaux (R)	40
Figure 16: Contact séquentiel versus contact parallèle . . . . .	45
Figure 17: Expansion de la macro-étape M2' (Vérification pour CC , tests TIG , algorithme classique) . . . . .	48
Figure 18: Outil classique de vérification électrique . . . . .	49
Figure 19: Grafcet général de l'outil classique optimal . . . . .	53
Figure 20: Efficacité de machine de l'outil classique en fonction de la proportion de substrats vérifiés en mode rotation . . . . .	56

Figure 21:	Stratégie de contact de la vérification électrique par les ES	64
Figure 22:	Défauts C O et C C non-décelables par la stratégie de vérification par les ES . . . . .	65
Figure 23:	Grafcet de l'algorithme de vérification électrique par les ES	67
Figure 24:	Expansion de la macro-étape M3 (Vérification pour C O , algorithme de vérification par les ES) . . . . .	68
Figure 25:	Expansion de la macro-étape M4 (Vérification pour C C , algorithme de vérification par les ES) . . . . .	70
Figure 26:	Asservissement du niveau moyen de substrats défectueux sans aucun défaut décelable par la vérification électrique par les ES . . . . .	75
Figure 27:	Grafcet de l'échantillonnage selon la méthode de Dodge et Romig [5] pour asservir le niveau moyen des substrats défectueux sans aucun défaut décelable . . . . .	76
Figure 28:	Fonction de transfert de l'échantillonnage selon la méthode de Dodge et Romig [5] . . . . .	77
Figure 29:	Probabilité d'acceptation versus niveau moyen de substrats défectueux avec aucun défaut décelable [5] . . . . .	79
Figure 30:	Proportions relatives des types de réseaux versus complexité des substrats . . . . .	83
Figure 31:	Niveau moyen de substrats défectueux sans aucun défaut décelable versus niveau moyen total de substrats défectueux . . . . .	84
Figure 32:	Opérations de base du VEES . . . . .	95
Figure 33:	Queue d'entrée en ligne avec la voie de test . . . . .	99
Figure 34:	Queue d'entrée perpendiculaire à la voie de test . . . . .	101
Figure 35:	Schéma de l'outil VEES . . . . .	102
Figure 36:	Flux de substrats à travers le VEES . . . . .	106
Figure 37:	Dimensions générales du VEES . . . . .	114
Figure 38:	Cylindre pneumatique . . . . .	123
Figure 39:	Boucle de contrôle de base du VEES . . . . .	124



Figure 40:	Manipulateur du VEES . . . . .	127
Figure 41:	Voie de chargement . . . . .	128
Figure 42:	Voie de rejets . . . . .	131
Figure 43:	Bras XY . . . . .	132
Figure 44:	Stations de test électrique . . . . .	136
Figure 45:	Table Y . . . . .	138
Figure 46:	Mécanisme de centrage en Y . . . . .	139
Figure 47:	Système de test électrique . . . . .	142
Figure 48:	Adressage des têtes de test (vue de l'opérateur, avec la tête de test en position de maintenance) . . . . .	143
Figure 49:	Distribution en fréquence de la résistance des défauts CO	149
Figure 50:	Le système de contrôle . . . . .	150
Figure 51:	Fonctionnement des relais de contrôle . . . . .	151
Figure 52:	Grafcet général de l'outil VEES . . . . .	161
Figure 53:	Chronogramme de l'exécution des actions du cycle de test	171
Figure 54:	Grafcet général de l'outil classique optimal . . . . .	194
Figure 55:	Expansion de la macro-étape M10 (Charger un substrat)	195
Figure 56:	Expansion de la macro-étape M20 (Alignement nominal des ES) . . . . .	196
Figure 57:	Expansion de la macro-étape M30 (Alignement des PCP par correction de l'alignement nominal) . . . . .	197
Figure 58:	Expansion de la macro-étape M40 (Contact et test électrique) . . . . .	198
Figure 59:	Expansion de la macro-étape M60 (Rotation 180°) . . . . .	199
Figure 60:	Expansion de la macro-étape M50 (Accepter le substrat)	200
Figure 61:	Expansion de la macro-étape M70 (Rejeter le substrat) .	201
Figure 62:	Grafcet général de l'outil VEES . . . . .	214
Figure 63:	Expansion de la macro-étape M100 (Initialisation de l'outil)	215
Figure 64:	Expansion de la macro-étape M200 (Chargement des substrats dans la voie de bons substrats) . . . . .	216
Figure 65:	Expansion de la macro-étape M300 (Déchargement des	

	substrats électriquement bons) . . . . .	216
Figure 66:	Expansion de la macro-étape M400 (Déchargement des substrats défectueux) . . . . .	217
Figure 67:	Expansion de la macro-étape M500 (Chargement d'un substrat à la station de chargement) . . . . .	218
Figure 68:	Expansion de la macro-étape M600 (Alignement), 1 <sup>re</sup> partie	219
Figure 69:	Expansion de la macro-étape M600 (Alignement), 2 <sup>e</sup> partie	220
Figure 70:	Expansion de la macro-étape M700 (Test électrique) . .	221
Figure 71:	Expansion de la macro-étape M710 (Test électrique pour CO) . . . . .	222
Figure 72:	Expansion de la macro-étape M720 (Test électrique pour CC) . . . . .	223
Figure 73:	Expansion de la macro-étape M800 (Rejet) . . . . .	224
Figure 74:	Expansion de la macro-étape M900 (Acceptation) . . . .	225
Figure 75:	Menu d'opération du logiciel de contrôle du VEES . . . .	226
Figure 76:	Menu d'entretien du logiciel de contrôle du VEES . . . .	227
Figure 77:	Menu de commandes manuelles du logiciel de contrôle du VEES . . . . .	228
Figure 78:	Données de rendement par lot de substrats . . . . .	229
Figure 79:	Programmes de test par produit . . . . .	230

## LISTE DES ABREVIATIONS ET SIGLES

		<u>PAGE</u> <sup>1</sup>
C4	"Controlled Collapse Chip Connection"	14
CC	Court-circuit	21
CEM	Coefficient d'efficacité de machine	55
CO	Circuit-ouvert	21
ES	Entrée-sortie	vii
FAB	Département de fabrication	v
GREPA	Groupe équipement de production automatisée	189
IBM	"International Business Machines"	ix
INST	INSTRuction de test électrique	238
IO	"Input-Output"	x
ITC	"International Test Conference"	190
MLC	"Multilayer Ceramics"	ix
MPS	"Manufacturing Process Specification"	xxxii
NA	Non-applicable	211
NMQ	Niveau moyen de qualité	74
NPT	Nombre de points terminaux	32
NT	Nombre de tests	40
NTC	Nombre de tests de continuité	32
NTI	Nombre de tests d'isolation	32
NTIG	Nombre de tests d'isolation par groupe	47
PARAM	Système de paramètres opérationnels	xxxiii
PCP	Point de connexion puce-substrat	vii
PS/1	"Personal System/1"	v
PS/VP	"Personal System/ValuePoint"	v
PS/2	"Personal System/2"	v

---

2. Le numéro de page indique la première occurrence dans le document.

RLC	Résistance limite de continuité	30
RLI	Résistance limite d'isolation	31
S.I.D.B.	Système d'information et de documentation de Bromont	xxxii
SCM	Substrat céramique multicouche	vii
SE	Département de service d'entretien	v
SI	Département de service informatique	v
SMP	Substrat multipuce	16
SSI	Si et seulement si	155
ST	Département de service technique	v
SUP	Substrat unipuce	vii
TC	Test de continuité	30
TI	Test d'isolation	30
TIG	Test d'isolation par groupe	47
UCT	Unité centrale de traitement	25
VEES	Vérificateur électrique par les ES	viii
VIA	Trou percé dans une feuille de céramique	17

# **LISTE DES NOTATIONS ET SYMBOLES**

		<u>PAGE</u> <sup>j</sup>
-	Soustraction numérique	xxv
(n)	Équation numéro n	12
$(R_c)_{ii}$	$R_c$ attribuable aux microsondes	147
$\{x_1, x_2, \dots, x_n\}$	Ensemble de n éléments	32
+	OU logique ou addition numérique selon le contexte	35
=	Assignment de valeur	35
==	Égalité, équivalence	31
$\epsilon_r$	Constante diélectrique	12
$\mu$	Moyenne d'une population	73
$\sigma$	Écart-type d'une population	73
ACTION XX <sup>4</sup>	Action XX ordonnée par le contrôleur de l'outil	154
b	Compteur de substrats électriquement bons	165
c	Nombre d'acceptation d'un échantillonnage	75
C	Capacitance électrique	12
$C_r^3$	Combinaisons de r éléments dans n éléments total	38
d	Compteur de substrats défectueux mis au rebut	165
dy/dx	Dérivée de la variable y selon la variable x	12
EXXX <sup>5</sup>	Capteur XXX de l'outil	155
F	Force	125
J	Flux de chaleur	12
$k_t$	Conductibilité thermique	11
l	Distance	12
$L_{101}$	Longueur de la voie de bons substrats	110

3. Le numéro de page indique la première occurrence dans le document.

4. Les actions ACTION XX ordonnées par le contrôleur de l'outil sont définis à l'Annexe B.4.

5. Les capteurs EXXX de l'outil sont définis à l'Annexe B.2.

$L_{charge}$	Longueur de la voie de chargement	110
$L_{rejet}$	Longueur de la voie de rejets	111
$LS_{test}$	Longueur maximal d'un substrat testé au VEES	110
$L_{test}$	Longueur de la voie de test	111
mil	Millième de pouce (unité de longueur)	116
mm	Millimètre (unité de longueur)	20
$M_x$	Macro-étape $x$ d'un grafcet	36
$n$	Taille d'un échantillon pigé d'un lot de taille $N$	75
$N$	Taille d'un lot	75
$n!$	$n(n-1)(n-2) \dots 1$	38
$n_r$	Point terminal $n$ du réseau $r$	32
$N_r$	Nombre de points terminaux dans un réseau $r$	31
$OP_{bons}$	Nombre d'opérateur à la voie de bons substrats	107
$OP_{charge}$	Nombre d'opérateur à la voie de chargement	107
$OP_{rejet}$	Nombre d'opérateur à la voie de rejets	107
$P$	Pression par unité de surface	125
$P_a$	Probabilité d'acceptation de lots échantillonnés	78
$P_d$	Proportion de substrats avec défauts décelables	74
$P_{hd}$	Proportion de substrats défectueux hybrides	80
$P_{nd}$	Proportion vérifiée pour défauts non-décelables	80
$P_{nd}$	Proportion de substrats défectueux - $P_d$	74
$r$	Réseau d'un substrat	32
$R$	Nombre de réseaux dans un substrat	32
$R_b$	Résistance de la brique	33
$R_c$	Résistance de contact	33
$r_{nd}$	Proportion de rejets à l'opération d'échantillonnage	80
$R_f$	Résistance du filage	33
$R_m$	Résistance mesurée	32
$RMXX'$	Réceptivité minimale de l'ACTION $XX$	163

6. Les réceptivités minimales  $RMXX$  des différentes ACTION  $XX$  ordonnées par le contrôleur de l'outil sont définies à l'Annexe B.4.

s	Seconde (unité de temps)	55
S	Surface	12
saa	Compteur de substrats qui restent à aligner	165
spsb	Substrat présent à la station des bons substrats	162
spsd	Substrat présent à la station de décision	162
spstcc	Substrat présent à la station de test pour CO	162
spstco	Substrat présent à la station de test pour CO	162
svr	Compteur de substrats présents dans la voie de rejets	165
SXXX <sup>i</sup>	Commande XXX du contrôleur de l'outil	205
T	Température	12
TB	Temps de base d'une étape de procédé	55
T <sub>100</sub>	Temps d'opérateur à la voie de bons substrats	109
TB <sub>VEES</sub>	Temps de base de l'outil VEES	97
TC(x;y)	Test de continuité entre les points terminaux x et y	32
T <sub>charge</sub>	Temps d'opérateur à la voie de chargement	109
temps(X)	Durée de l'événement X	97
TI(x;y)	Test d'isolation entre les réseaux x et y	32
TIG(x)	Test d'isolation par groupe pour le réseau x	47
T <sub>rejet</sub>	Temps d'opérateur à la voie de rejets	109
V	Unité de voltage électrique	150
xEy	x(10 <sup>i</sup> )	24
Xh	X est un nombre à base hexadécimal	144
X <sub>111</sub>	Borne supérieure de la variable X	74
X <sub>101</sub>	Moyenne de la variable aléatoire X	12
X<Y	Événement X précède événement Y	56
X//Y	Événements X et Y en parallèle	56
X>Y	Événement X suit événement Y	56
[n]	Référence à l'élément n de la bibliographie	xxxii
∞	Infini	13

$\oplus$	OU EXCLUSIF logique	207
$\approx$	À peu près égal	38
$\cdot$	Degré	54
$\Sigma$	Sommation	243
$\bullet$	ET logique	35
$>$	Beaucoup plus grand que	38
$<$	Beaucoup plus petit que	47
$\forall n$	Pour tout n	37
$\neg x$	NON logique de la variable booléenne X ( $\neg x == \text{NON } x$ )	207



## LISTE DES ÉQUATIONS

	<u>PAGE</u>
(1) Flux de chaleur [6] . . . . .	12
(2) Capacitance électrique moyenne [12] . . . . .	12
(3) Nombre de tests, continuité d'un réseau . . . . .	31
(4) Nombre de tests, isolation d'un réseau . . . . .	32
(5) Résistance mesurée . . . . .	33
(6) Test TC réussi . . . . .	34
(7) Test TI réussi . . . . .	34
(8) Test TC échoué . . . . .	34
(9) Test TI échoué . . . . .	34
(10) Nombre de tests TC . . . . .	37
(11) Nombre de tests TI . . . . .	38
(12) Droite log-log, NTI vs. R . . . . .	38
(13) Ratio NTI/NTC . . . . .	39
(14) Nombre total de tests électriques . . . . .	40
(15) CO invalide . . . . .	42
(16) CC échappé . . . . .	43
(17) Nombre de tests TIG . . . . .	47
(18) Efficacité de machine . . . . .	55
(19) Vitesse moyenne de vérification . . . . .	56
(20) Probabilité d'acceptation d'un lot [5] . . . . .	78
(21) Proportion vérifiée à l'échantillonnage . . . . .	80
(22) Temps global . . . . .	80
(23) Proportion rejetée à l'échantillonnage . . . . .	80
(24) $TB_{III}$ , anticipé . . . . .	98
(25) Nombre d'opérateurs . . . . .	107
(26) Flux, voie de chargement . . . . .	107
(27) Flux, voie de rejets . . . . .	107

(28) Flux, voie de bons substrats . . . . .	108
(29) Temps opérateur, voie de rejets . . . . .	109
(30) Temps opérateur, voie de chargement . . . . .	110
(31) Temps opérateur, voie de bons substrats . . . . .	110
(32) Longueur, voie de chargement . . . . .	110
(33) Longueur, voie de bons substrats . . . . .	110
(34) Longueur, voie de rejets . . . . .	111
(35) Longueur allongée, voie de rejets . . . . .	112
(36) Rendement seuil, voie de rejets allongée . . . . .	113
(37) Force appliquée par un cylindre pneumatique . . . . .	125
(38) RLC en mode production . . . . .	149
(39) Relation exponentielle . . . . .	243
(40) Droite semi-logarithmique . . . . .	243
(41) Régression linéaire [9] . . . . .	243
(42) Pente de la régression linéaire [9] . . . . .	243
(43) Pente, droite semi-logarithmique . . . . .	243
(44) Ordonnée à l'origine, droite semi-logarithmique . . . . .	243
(45) Pente, puces mémoire . . . . .	244
(46) Ordonnée à l'origine, puces mémoire . . . . .	244
(47) Évolution, puces mémoire . . . . .	244
(48) Facteur multiplicatif annuel, puces mémoire . . . . .	244
(49) Pente, puces UCT . . . . .	245
(50) Ordonnée à l'origine, puces UCT . . . . .	245
(51) Évolution, puces UCT . . . . .	245
(52) Facteur multiplicatif annuel, puces UCT . . . . .	245
(53) Calcul du rendement critique . . . . .	248
(54) Calcul du rendement critique . . . . .	248
(55) Calcul du rendement critique . . . . .	248

## **LISTE DES ANNEXES**

	<b><u>PAGE</u></b>
<b>ANNEXE A - GRAFCETS DE L'OUTIL CLASSIQUE . . . . .</b>	<b>194</b>
<b>ANNEXE B - GRAFCETS DE L'OUTIL VEES . . . . .</b>	<b>202</b>
B.1 Liste des cylindres pneumatiques . . . . .	202
B.2 Liste des capteurs . . . . .	203
B.3 Liste des commandes . . . . .	205
B.4 Liste des actions et de leurs réceptivités minimales . . . . .	207
B.5 Définitions de variables . . . . .	212
B.6 Grafcets . . . . .	214
<b>ANNEXE C - LOGICIEL DE CONTRÔLE . . . . .</b>	<b>226</b>
<b>ANNEXE D - BASES DE DONNÉES . . . . .</b>	<b>229</b>
<b>ANNEXE E - EXEMPLES DES FICHIERS D'UN PRODUIT . . . . .</b>	<b>231</b>
E.1 Matrice de transfert d'adresses matricielles à points terminaux	231
E.2 Spécification des réseaux . . . . .	233
E.3 Programme de test pour CO . . . . .	238
E.4 Programme de test pour CC . . . . .	240
<b>ANNEXE F - CALCULS ET TABLEAUX . . . . .</b>	<b>242</b>
F.1 Régression linéaire, densité des puces (Figure 8, Chapitre 1)	242
F.2 R, NPT, $(N_r)_{100}$ , NTC, NTI et NTIG vs. la complexité . . . .	246
F.3 Exemple d'un tableau d'échantillonnage de Dodge et Romig [5]	247
F.4 Calcul du rendement critique pour maintenir un flux continu	248

## **AVANT-PROPOS**

Ce projet a vu le jour suite à une présentation-clé par l'auteur au début de l'année 1993 à la direction de la fonction MLC de l'usine IBM Canada de Bromont. Durant l'exposé de l'état des coûts opérationnels et de la capacité de production du département de vérification électrique, il était clair que les outils de production en place seraient incapables de répondre à la demande prévue pour l'année 1994 et d'atteindre les objectifs de coût planifiés. De toute évidence, une action devait être prise rapidement.

Deux possibilités de solution ont été présentées:

- reproduire un outil classique existant;
- concevoir et développer un nouvel outil de production, le VEES (Vérificateur électrique par les ES).

La première est fort probablement l'option la plus prudente. Cependant, elle n'offre pas une solution totale. Certes, le problème principal, la capacité de production, serait réglé, mais le coût unitaire de la vérification électrique demeurerait à l'écart des objectifs visés.

De son côté, le VEES pourrait offrir une solution totale de capacité et de coût. Toutefois, à ce stade, le VEES est un nouvel outil de production existant qu'à l'état de quelques croquis sur papier. De plus, il est basé sur un nouveau procédé de test qui doit faire ses preuves au point de vue de l'assurance de la qualité exigée par les clients. En somme, l'incertitude associée avec le VEES est beaucoup plus grande qu'avec l'option précédente. Cette incertitude est amplifiée davantage par le fait que, pour satisfaire la demande prévue, un prototype fonctionnel du VEES devait entrer en production sans faute au début de l'année 1994.

Avec l'appui de mon gérant immédiat, la haute-direction a décidé de nous

faire confiance et de croire que nous serions en mesure de développer le VEES et de vendre le concept de la stratégie de vérification électrique par les ES aux clients concernés à temps pour satisfaire cette croissance de demande prévue pour le début de 1994.

Au cours de son développement, le VEES a été documenté avec les rapports ci-dessous qui, en plus du présent ouvrage, complètent la documentation de ce projet:

- 1) TALASLIAN, A., "IO Tester: MPS (Manufacturing Process Specification)", S.I.D.B. (Système d'information et de documentation de Bromont), IBM Bromont, IBM confidentiel, 1994, 38 p. [15].

Ce document énonce les procédures opérationnelles du VEES et explique les menus du logiciel de contrôle du VEES.

- 2) TALASLIAN, A. et DESGRENIERS, C., "IO Tester: Electrical Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 27 p. [16].

Ce document contient les dessins du système électrique du VEES.

- 3) TALASLIAN, A. et LANDRY, A., "IO Tester: Pneumatic Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 3 p. [17].

Ce document contient les dessins du système pneumatique du VEES.

- 4) ALIX, Y. et TALASLIAN, A., "IO Tester: Mechanical Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 87 p. [1].

Ce document contient les dessins des composants mécaniques, pneumatiques et électriques du VEES.

- 5) BOULÉ, S. et TALASLIAN, A., "IO Tester: Source Code", Banque de logiciels, Service informatique, IBM Bromont, IBM confidentiel, 1994, 987 p. [3].

Ce document contient le code source du logiciel de contrôle développé pour le VEES dans le cadre de ce projet.

- 6) TALASLIAN, A., "Feuille opérationnelle - Vérificateur IO Tester", PARAM, MLC, IBM Bromont, IBM confidentiel, 1994, 6 p. [18].

Ce document contient les paramètres opérationnels du VEES (vitesse de base, efficacité machine, nombre d'opérateurs, etc.) pour les différents produits qui y sont vérifiés électriquement.

Cet ouvrage se conforme aux règles de confidentialité de l'information d'IBM. À cette fin, aucune valeur exacte de capacité de production, de rendement de produit ou de cote de machine est divulguée. Lorsque nécessaire pour les fins de l'argumentation, des valeurs relatives sont utilisées à titre comparatif. De même, le contenu exact des plans électriques, mécaniques et pneumatiques du VEES ainsi que le code source du logiciel de contrôle ne peuvent être inclus intégralement dans cet ouvrage. Ainsi, les documents ci-hauts sont cités dans la bibliographie avec la mention IBM confidentiel.

## **INTRODUCTION**

La vérification électrique des substrats céramiques multicouches (SCM) utilisés pour la mise en boîtier des puces micro-électroniques est un procédé qui requiert habituellement un manipulateur de grande précision et, pour fin de vitesse, des sondes coûteuses, qui sont spécifiques aux patrons variés des PCP (points de connexion puce-substrat) des produits testés. Ces deux restrictions vont à l'encontre des exigences conjointes de coût, de vitesse et de flexibilité d'un marché informatique contemporain dominé par les ordinateurs personnels.

Cet ouvrage discute du développement et de l'implantation d'un nouveau procédé de vérification électrique à haute vitesse des SCM, qui cherche à surmonter les faiblesses pratiques inhérentes aux méthodes de test classiques. Cette nouvelle technique, intitulée **Vérification électrique par les entrées-sorties**, a été implantée dans un cadre industriel au sein de la ligne de fabrication des produits céramiques multicouches de l'usine d'IBM Canada de Bromont (Québec) par l'entremise d'un nouvel outil de production, le **VEES** (Vérificateur électrique par les entrées-sorties), conçu et développé spécialement pour cette fin.

Les SCM sont un médium physique à travers lequel la communication entre les divers puces micro-électroniques d'un système informatique peut s'effectuer, soit directement via le substrat dans le cas des SCM multipuces, soit, plus communément, par l'ajout d'une carte informatique dans le cas des SCM unipuces. Donc, une ou plusieurs puces peuvent être jointes à un même SCM; le résultat est un assemblage substrat-puce appelé module. Un groupe fonctionnel de modules constitue un système informatique, tel qu'un ordinateur personnel de bureau.

Un SCM est constitué d'une pile de feuilles de céramique sur lesquelles des

segments de réseaux électriques sont imprimés par sérigraphie, d'où l'appellation substrat céramique multicouche. Lors du procédé de fabrication des SCM, ces feuilles de céramique sont entassées les unes par-dessus les autres afin de former une toile tridimensionnelle de réseaux électriques dont chacun relie un sous-ensemble des points terminaux, PCP et ES (entrées-sorties), du SCM.

La vérification fonctionnelle d'une puce micro-électronique est en général effectuée non pas directement au niveau de la puce elle-même, mais plutôt au niveau du module, car la fonctionnalité à haute fréquence de l'assemblage substrat-puce doit être validée. Par ailleurs, l'accessibilité aux circuits de la puce est beaucoup plus aisée via les ES du module, donc du substrat, que via les ES de la puce. Et ce, car la densité physique des ES du substrat est considérablement plus faible et leur patron se conforme dans la quasi totalité des cas à un quadrillage standard en industrie.

Cependant, ce test fonctionnel du module est rarement exhaustif afin qu'il soit manufacturable avec un temps de cycle raisonnable. Ainsi, en général, seule une fraction de l'ensemble des réseaux du substrat est utilisée lors de ce test fonctionnel, d'où la nécessité d'une vérification électrique préalable du substrat. Cette nécessité est accentuée davantage par la croissance exponentielle du coût à chaque étape d'intégration des unités fonctionnelles d'un système informatique. Ainsi, un module est beaucoup plus coûteux qu'un substrat et une carte informatique est beaucoup plus dispendieuse qu'un module. Malheureusement, les procédés de détachement non-destructifs des unités fonctionnelles de leur médium de mise en boîtier sont généralement rares et non-viables; donc un substrat défectueux qui est introduit par mégarde dans cette chaîne d'intégration peut coûter très cher.

Ainsi, la vérification électrique des SCM doit confirmer l'intégrité des réseaux électriques de chaque substrat avec son design. Deux types



élémentaires de tests électriques sont effectués à cette fin, le test de continuité (circuit-ouvert) et le test d'isolation (court-circuit). Le test de circuit-ouvert a comme objectif de valider les connexions entre les points terminaux d'un même réseau, alors que le test de court-circuit a comme objectif de valider l'isolation électrique d'un réseau particulier du substrat envers tous les autres.

Un système de vérification électrique de substrats SCM est constitué essentiellement d'un manipulateur qui positionne un substrat par rapport à une tête de test afin que celle-ci puisse toucher ses points terminaux. Durant la période de contact, la vérification est effectuée à l'aide d'un instrument de mesure électrique relié à la tête de test. La nature du manipulateur, de la tête de test et de l'instrument de mesure découlent de la stratégie de vérification électrique implantée.

Les techniques contemporaines de vérification électrique des SCM reposent sur le principe commun que chaque point terminal du substrat est touché isolément à l'aide d'une microsonde et que les tests de continuité et d'isolation relatifs à un point terminal particulier sont effectués lors d'une même période de contact physique avec la microsonde correspondante.

Certes, cette stratégie offre tous les éléments nécessaires pour effectuer un test complet d'un SCM, mais elle comporte plusieurs faiblesses intrinsèques au point de vue pratique. Pour optimiser la vitesse d'un procédé basé sur ce principe, il est nécessaire de toucher tous les points terminaux du SCM simultanément avec une microsonde spécifique pour chaque point terminal. Cela implique forcément la fabrication d'une sonde constituée de microsondes qui reproduisent une image au miroir de la mosaïque des points terminaux du produit à tester. Puisque la densité des points terminaux d'un SCM est grande, spécialement au niveau des PCP, le coût de fabrication de ces sondes spécialisées est considérable. De plus, une telle sonde doit nécessairement

être alignée vis-à-vis le substrat de façon très précise afin de s'assurer que chaque microsonde touche son point terminal correspondant. Les opérations requises pour effectuer cet alignement sévère consomment inévitablement une part importante du temps de cycle d'un tel procédé et, par conséquent, le ralentissent.

La technique de vérification électrique par les ES altère fondamentalement le principe de base des méthodes classiques. L'idée principale de cette nouvelle méthode est que les tests élémentaires de continuité et d'isolation sont maintenant découplés en deux étapes indépendantes de contact physique. Ce découplage permet de toucher une part importante des points terminaux du SCM non pas isolément mais concurremment lors du test de continuité. Il est à notre avantage de choisir à cette fin la région la plus dense de la mosaïque des points terminaux du SCM, donc les PCP. Cet attouchement conjoint de plusieurs points terminaux élimine le besoin d'une sonde spécifique à la configuration du produit testé et, ainsi, l'alignement sévère requis pour chaque substrat.

Toutefois, ces gains sont contrebalancés en partie par un impact potentiel au niveau de la qualité du produit expédié au client. Puisqu'un ensemble de points terminaux est touché conjointement, c'est-à-dire forcé au même noeud électrique, lors du test de continuité, il n'est plus possible de vérifier la continuité entre deux points de cet ensemble qui sont connectés par design. Ainsi, un test complet des substrats n'est pas possible avec cette stratégie.

L'importance de cette lacune augmente avec la complexité du produit testé. Il s'impose donc de concevoir une mesure de la complexité des différents produits SCM et d'établir un seuil d'admissibilité à la vérification par les ES. Ainsi, les avantages pratiques de ce nouveau procédé en termes de vitesse et de coût sont confrontés à ses inconvénients potentiels au niveau de l'assurance complète de la qualité du produit.

Cet ouvrage adhère à une organisation qui part du générique et aboutit au spécifique afin que le lecteur saisisse non seulement les notions techniques discutées, mais également le contexte industriel qui les englobe. Ainsi, ce rapport commence par exposer la nature des substrats SCM et de leur procédé de vérification électrique pour enfin aboutir à l'implantation de la stratégie de vérification électrique par les ES via la conception de l'outil de production VEES.

Le premier chapitre vise à introduire la technologie des substrats SCM. Le rôle que jouent les SCM dans le fonctionnement d'un système informatique est brièvement exposé. Ensuite, l'organisation physique des SCM est décrite en soulignant les étapes principales de leur procédé de fabrication. Une attention particulière est accordée aux fluctuations de ce procédé qui provoquent des variations structurelles au niveau des substrats finis. Ces variations peuvent à l'extrême causer des défauts électriques (courts-circuits ou circuits-ouverts), qui résultent au rejet de substrats, ou avoir des effets beaucoup plus subtils qui dégradent l'efficacité de l'outil de production utilisé pour la vérification électrique. Enfin, les forces motrices du marché des SCM sont présentées afin de souligner l'impact du contexte économique sur les stratégies de procédé adoptées.

Le second chapitre se concentre sur le procédé de vérification électrique des substrats SCM. Les principes fondamentaux de ce dernier sont énoncés en le situant par rapport aux vérifications fonctionnelles qui suivent les étapes d'intégration menant en bout de ligne au système informatique. Les difficultés intrinsèques de la mise en application de la vérification électrique sont alors abordées en se concentrant principalement sur les défis présentés par les caractéristiques physiques des substrats SCM.

Ce deuxième chapitre entame alors une analyse des méthodes classiques de vérification électrique. Une attention privilégiée est accordée expressément

aux faiblesses sur le plan pratique de ces techniques conventionnelles, car cela est la porte d'ouverture vers la stratégie moderne de vérification par les ES. Cette dernière est alors développée à fond à partir des principes de base déjà discutés brièvement dans cette introduction.

Le troisième chapitre, le coeur de cet ouvrage, est consacré à la conception de l'outil de production VEES. Le design général du VEES est dérivé à partir des principes fondamentaux de la technique de vérification par les ES. Une emphase particulière est accordée à la manière dont les avantages pratiques de cette stratégie se concrétisent au niveau du design du VEES. Ainsi, les éléments principaux de conception de l'outil<sup>8</sup> sont alors énoncés dans ce cadre.

Avec l'enjeu clairement établi, ce troisième chapitre poursuit avec une présentation formelle des systèmes conçus. Nous adhérons ici à un ordre logique qui consiste à présenter les systèmes mécaniques suivis de leurs systèmes de contrôle électriques et pneumatiques respectifs et, finalement, l'interaction dynamique entre ces systèmes en mode opérationnel. Une importance particulière est accordée à la notion de parallélisme, qui est prédominante dans la conception du manipulateur du VEES. De même, le logiciel de contrôle est alors abordé en soulignant surtout les stratégies multitâches qui y sont implantées.

Le quatrième chapitre porte sur l'implantation du VEES au sein de la ligne de fabrication des produits MLC. Les essais effectués afin de qualifier l'outil pour la production sont décrits et les résultats sont analysés. Il est normal qu'un outil d'une telle envergure éprouve une période de rodage où des problèmes non-prévus émergent; le VEES n'a certainement pas porté exception

---

8. Le terme outil indique dès lors un outil de production tel que l'outil classique de vérification électrique ou le VEES discutés respectivement aux deuxième et troisième chapitres.

à cette règle. Ainsi, les difficultés encourues et les correctifs apportés durant cette période sont énoncés.

Ce dernier chapitre engage donc une discussion des résultats obtenus lors des premiers mois d'opération à haut volume de production. Les améliorations au VEES dérivées selon l'expérience tirée de cette phase de la vie de l'outil sont présentées.

Finalement, la majorité des expansions des macro-étapes des schémas Grafcet [4] utilisés aux deuxième et troisième chapitres pour expliquer les séquences de machine sont portées en annexe afin de ne pas saturer le texte principal avec des figures, et nuire à sa clarté. Nous avons également jugé utile d'inclure en annexe les principaux menus de l'interface usager du logiciel de contrôle du VEES, la structure des bases de données principales utilisées par ce dernier et certains tableaux et calculs en soutien du texte principal.

# **CHAPITRE 1 - LES SUBSTRATS SCM**

## **1.1 Introduction**

Les méthodes de mise en boîtier des puces micro-électroniques sont un facteur limitatif important de la performance et de la densité ultimes des systèmes informatiques modernes. Les défis de cette technologie peuvent paraître non-pertinents à première vue, compte tenu des avancées remarquables réalisées à l'égard de la densité même des puces micro-électroniques depuis le début des années 80. Toutefois, la réalité est que la densité globale d'un système informatique est davantage dépendante du nombre de puces qui peuvent coexister fonctionnellement dans un volume donné, que du nombre de transistors pouvant être stocké dans chaque puce individuelle.

Cette densité globale du système est fonction des propriétés physiques du médium choisi pour la communication entre les puces. Bien sûr, ce médium doit pouvoir accommoder la demande toujours croissante en nombre et en densité des ES des puces modernes, mais, sur le plan pratique, les contraintes réelles sont surtout d'ordre fonctionnel, telle la dissipation de la chaleur dégagée par les puces en opération.

Ce premier chapitre a pour objet de mettre le lecteur en contexte. De prime abord, la raison d'être du SCM est énoncée en le situant dans la structure pyramidale des unités fonctionnelles du système informatique. Les principes fondamentaux des techniques de mise en boîtier des puces micro-électroniques sont alors présentés de manière à introduire la nature physique de la technologie SCM.

Ensuite, la structure tridimensionnelle du SCM est présentée en sectionnant celle-ci en trois régions principales: la zone de jonction, la brique

et la zone des ES. En plus d'une description morphologique, le rôle fonctionnel de chaque région est discuté. Une attention particulière est accordée à l'analyse des types de réseaux électriques qui résident au sein de la brique, puisque l'intégrité de la structure de ceux-ci est l'objet de la vérification électrique (Chapitre 2).

Nous avons également jugé pertinent de présenter brièvement dans ce chapitre le procédé de fabrication des SCM afin de souligner tout particulièrement les fluctuations de procédé qui peuvent affecter la vérification électrique soit en générant carrément des défauts électriques (courts-circuits et circuits-ouverts), soit en induisant des variations physiques plus subtils qui dégradent l'efficacité de l'outil de vérification électrique. De plus, une vue d'ensemble du procédé de fabrication des substrats est nécessaire pour comprendre la stratégie d'implantation de l'outil VEES au sein de la ligne de fabrication MLC (Chapitre 4).

Enfin, une analyse des tendances du marché informatique contemporain dominé par les ordinateurs personnels est effectuée afin de souligner le contexte économique qui dirige les stratégies de procédé implantées.

## **1.2 Les principes**

### **1.2.1 Le système informatique**

Un système informatique est essentiellement doté d'une structure pyramidale (Figure 1). Chaque palier de cette structure est constitué d'éléments fonctionnels aptes à traiter de l'information. Chaque transition à un palier supérieur représente une étape d'intégration à laquelle est associée un procédé de mise en boîtier des éléments du niveau inférieur. La structure est pyramidale dans le sens que le nombre d'éléments décroît nettement avec chaque étape d'intégration.

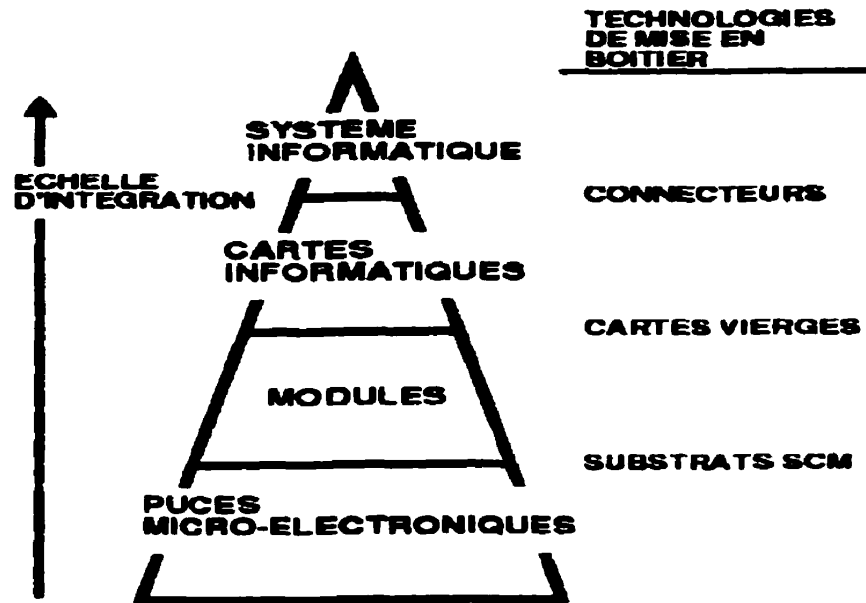


Figure 1: Structure pyramidale des systèmes informatiques

Une conséquence importante de cette structure pyramidale est qu'un élément défectueux à un palier spécifique affecte la fonctionnalité de tous les éléments des paliers supérieurs dans lesquels il a été incorporé, d'où la nécessité d'un test fonctionnel à la suite de chaque étape d'intégration. Ce principe s'applique non seulement aux éléments constitutifs de chaque palier, mais également aux technologies de mise en boîtier qui permettent le passage à un palier supérieur. Une vérification de l'intégrité des lignes de communication de chaque unité de mise en boîtier, telle qu'un substrat SCM, est donc également essentielle avant son usage.

En termes spécifiques, l'élément de base macroscopique de tout système informatique moderne est la puce micro-électronique. Une ou plusieurs puces micro-électroniques sont empaquetées à l'aide d'un substrat SCM pour donner naissance à un assemblage appelé module. Plusieurs modules sont intégrés à leur tour par l'intermédiaire d'une carte vierge pour former une carte informatique. Les cartes informatiques ainsi créées sont alors connectées ensemble pour finalement aboutir à un système informatique.



Les substrats SCM, qui constituent l'objet de ce document, sont donc la technologie de mise en boîtier la plus élémentaire de cette structure pyramidale. Ils sont le médium de communication immédiat de chaque puce avec son environnement. Ainsi, la qualité de ces substrats assurée par leur vérification électrique est primordiale pour l'assurance de la qualité globale du système informatique.

### 1.2.2 La mise en boîtier des puces micro-électroniques

Le traitement global de l'information par un système informatique nécessite l'apport d'une multitude de fonctions telles que les opérations logiques, l'arithmétique et la mémoire. À cause de limitations techniques et économiques, ces fonctions ne sont pas intégrées au niveau d'une même puce micro-électronique, mais plutôt réparties sur plusieurs puces. Ainsi, la communication interpuce est critique pour la performance et la densité globales d'un système informatique. Effectivement, plutôt que la performance individuelle de ses puces, la densité des réseaux de communication interpuces est le réel goulot d'étranglement de la densité et de la performance globales des systèmes informatiques modernes.

L'accroissement de la densité des liaisons interpuces est opposé par plusieurs contraintes physiques dont les principales sont le rythme de dissipation de l'énergie thermique dégagée par les puces en opération et l'interférence parmi les signaux électriques à haute fréquence qui parcourent ces voies de communication. Ces deux restrictions évoquent concurremment l'importance capitale du matériau sélectionné pour l'isolation électrique des lignes de connexion interpuces.

Telle que montré à la relation (1), afin de maintenir la température des puces en deçà de la limite opérationnelle, ce substrat isolant doit bénéficier d'une conductibilité thermique ( $k_t$ ) assez élevée pour soutenir un flux de

chaleur (J) adéquat le long du gradient de température ( $dT/dl$ ) entre les puces en opération et l'air ambiant du module.

$$J = -k_t \frac{dT}{dl} \quad (1) \text{ Flux de chaleur [6]}$$

D'autre part, ce même substrat doit disposer d'une constante diélectrique ( $\epsilon_r$ ) assez faible pour minimiser la capacitance électrique moyenne ( $C_{\text{moy}}$ ) entre les lignes de communication, et conserver la pureté des signaux à haute fréquence qui y voyagent. Le modèle simplifié (2) démontre clairement que la difficulté de cette tâche augmente avec la complexité et la densité physique du système de communication interpuce, car la complexité est manifestée avant tout par la surface moyenne ( $S_{\text{moy}}$ ) des réseaux de communication individuels et la densité est caractérisée par l'inverse de la distance moyenne ( $l_{\text{moy}}$ ) entre ces derniers.

$$C_{\text{moy}} = \frac{\epsilon_0 \epsilon_r S_{\text{moy}}}{l_{\text{moy}}} \quad (2) \text{ Capacitance électrique moyenne [12]}$$

La nature des matériaux est telle que la conductibilité thermique et la constante diélectrique évoluent dans le même sens (Tableau 1), d'où la difficulté pratique de réaliser conjointement les objectifs énoncés ci-dessus au niveau d'un même matériau de substrat.

Tableau 1: Propriétés physiques des matériaux de substrat [6] [13]

MATÉRIAU	TYPE	$k_t$	$\epsilon_r$
Cuivre	métal	400	•
Aluminium	métal	238	•
Silicium	semi-conducteur	75 à 150 <sup>1</sup>	11.7
Alumine ( $\text{Al}_2\text{O}_3$ )	céramique	20 à 27 <sup>2</sup>	8 à 10
Mullite ( $3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$ )	céramique	4 à 7	5.5 à 6.5

1. 75 à 150 selon le niveau de dopage

2. 20 à 27 selon le degré de pureté

Une restriction supplémentaire est imposée par la densité élevée des ES des puces micro-électroniques modernes qui offre un défi considérable au design spatial des lignes de communication interpuces, d'où la nécessité d'un procédé permettant une disposition tridimensionnelle des réseaux de communication afin de minimiser le volume global du système. Le matériau de substrat choisi doit donc s'adonner à un tel procédé.

Les céramiques, en particulier l'alumine, offrent un compromis acceptable face à la dualité d'une conductibilité thermique élevée de concert avec une constante diélectrique faible. De plus, les procédés industriels longuement établis de sérigraphie et de laminage s'appliquent particulièrement bien aux feuilles de céramique, et permettent ainsi la fabrication de circuits tridimensionnels à haute densité, les substrats SCM. Pour ces raisons, les céramiques constituent le matériau de substrat préféré de l'industrie micro-électronique contemporaine.

### 1.3 La structure physique

L'allure macroscopique d'un substrat SCM est celle d'une brique aplatie. Deux traits de base se distinguent, le métal et la céramique. Ce dernier occupe nettement la part majeure du volume total, et détermine la forme globale du SCM. La céramique sert en effet comme substrat de support mécanique au métal. Les côtés de la brique dénotent une structure interne essentiellement laminaire formée de couches minces de céramique entassées les unes par-dessus les autres, d'où le nom substrat céramique multicouche.

Trois régions fondamentales se discernent : la zone de jonction, la brique et la zone des ES (Figure 2). La puce micro-électronique s'attache au substrat via la zone de jonction pour former un module. La brique est la région où résident les réseaux tridimensionnels qui relient les points de connexion (PCP) de la zone de jonction aux ES. Enfin, la zone des ES permet la

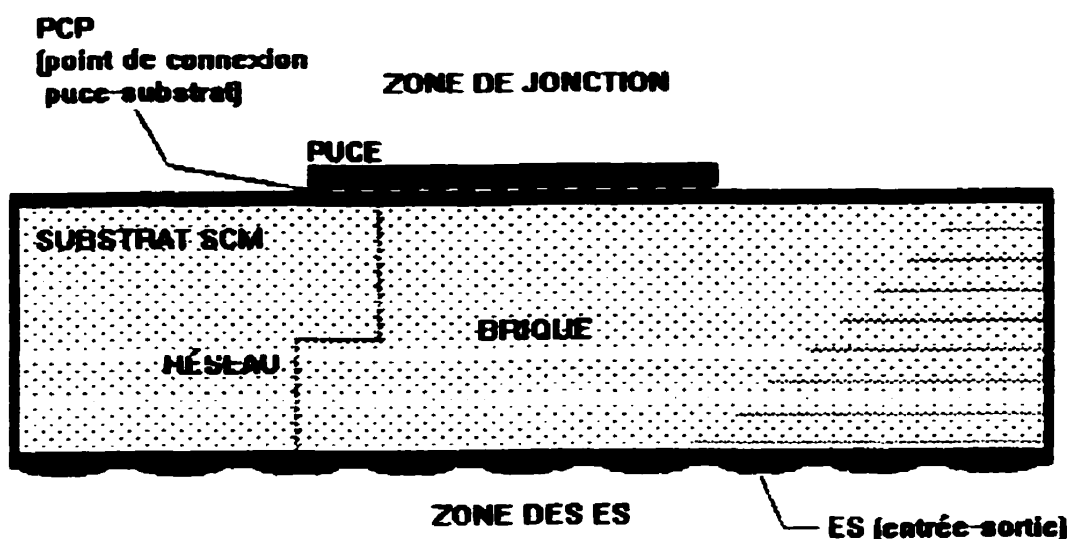


Figure 2: Structure macroscopique d'un substrat SCM

communication avec les autres modules du système informatique. La zone de jonction et la zone des ES sont visiblement riches en métal, alors que la brique paraît dominée par la céramique.

### 1.3.1 La zone de jonction

La zone de jonction rend possible deux étapes importantes du procédé de fabrication du module, la fixation mécanique et la connexion électrique de la puce micro-électronique au substrat SCM. Ces deux étapes sont soit disjointes soit confondues selon la sorte de PCP (point de connexion puce-substrat) utilisée. Deux technologies de jonction puce-substrat prédominent l'industrie contemporaine: le C4 ("Controlled Collapse Chip Connexion") utilisé presque exclusivement par la compagnie IBM dans les systèmes informatiques haut de gamme et le "wire-bond", qui est le standard du restant de l'industrie (Figure 3).

La technologie C4 prône un lien physique direct entre chaque ES de la puce et son PCP correspondant au niveau du substrat par l'intermédiaire d'un

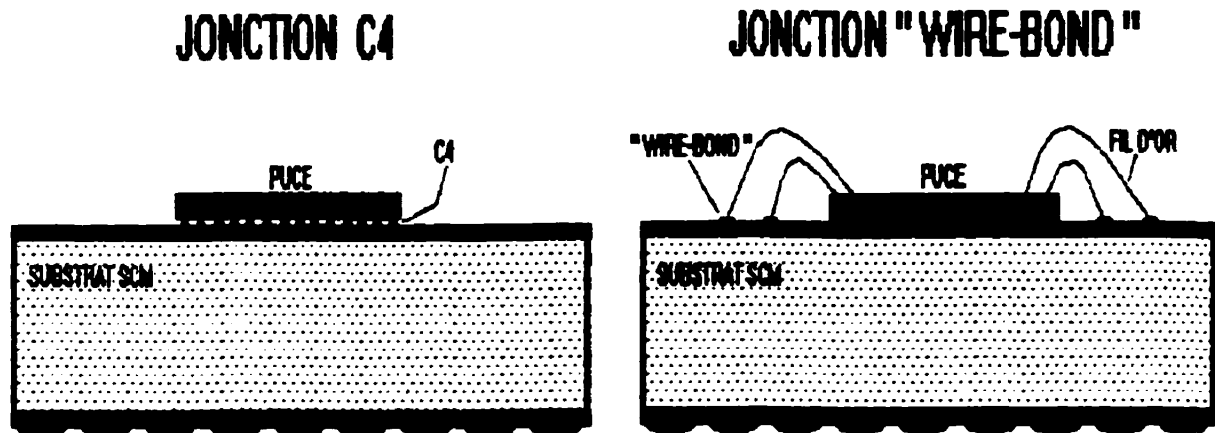


Figure 3: Technologies de jonction C4 et "Wire Bond"

procédé de brasage. Ces liaisons effectuent non seulement les connexions électriques nécessaires, mais servent également comme jonction mécanique de la puce au substrat. De toute évidence, ce qui précède implique que l'arrangement des PCP de type C4 doit constituer une image miroir fidèle de la disposition des ES de la puce.

La superficie de la zone de jonction est donc utilisée de façon optimale par la technologie C4, car aucun espace supplémentaire est requis pour la jonction mécanique de la puce. Cependant, ce type de système est fortement sensible à toute distorsion de l'image formée par les PCP, puisque l'alignement entre les ES de la puce et leurs homologues au niveau du substrat est alors compromis. À cause de la nature du procédé de fabrication des substrats SCM (Section 1.4) et la densité élevée des ES des puces modernes, la reproduction exacte de la mosaïque de ces dernières de manière répétitive requiert des contrôles de procédé élaborés, donc des frais importants.

À l'opposé de ce qui précède, la technologie "wire-bond" découple entièrement les étapes de jonction mécanique et de connexion électrique de la puce. Ainsi, un espace additionnel est requis uniquement pour la jonction mécanique, mais les PCP n'ont pas à reproduire la densité élevée des ES de la

puce. La connexion électrique est effectuée via un procédé de tressage à fil d'or. La nature de ce procédé nécessite que les PCP de type "wire-bond" soient plus espacés et individuellement plus spacieux que leurs confrères de type C4. Les substrats de catégorie "wire-bond" sont donc moins denses mais meilleur marché.

Le volume plus élevé des substrats "wire-bond" réduit leur efficacité en tant que conducteur thermique. Cette lacune est remédiée presque entièrement en enclavant la zone de jonction dans une cavité au milieu de la zone des ES. La quasi-totalité des substrats "wire-bond" contemporains adoptent cette forme dite de cavité (Figure 4), qui raccourcit le chemin critique de la dissipation thermique.

Enfin, la zone de jonction est distinguée par le nombre de puces micro-électroniques qu'elle abrite. Les substrats qui logent plusieurs puces sont dits de type SMP (substrat multipuce), alors que ceux qui logent une puce solitaire sont dits de type SUP (substrat unipuce). La conséquence de cette distinction n'est pas tant au niveau de la zone de jonction qu'au sein de la brique.

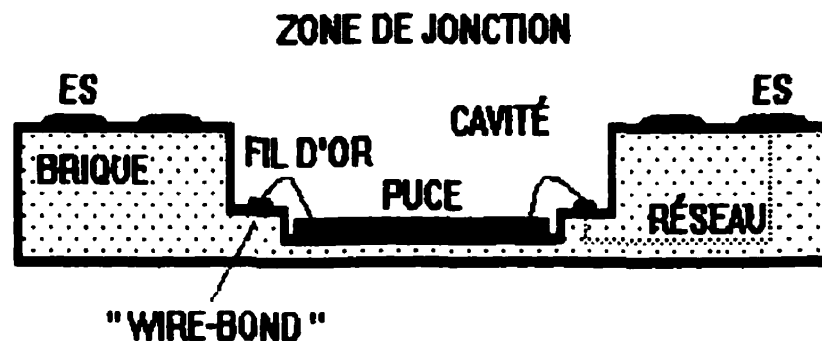


Figure 4: Substrat "wire-bond" de type cavité

### 1.3.2 La brique

C'est au niveau de la structure interne de la brique que la véritable complexité du substrat SCM se manifeste. Celle-ci est constituée d'un substrat de céramique soutenant une toile de réseaux tridimensionnels de métal. Chaque réseau est isolé électriquement de tous ses confrères via le substrat de céramique et lie une série de points terminaux (PCP et/ou ES) à un même noeud électrique.

Chaque couche du substrat est composée d'une feuille de céramique sur laquelle des portions de réseau sont imprimées par sérigraphie. La structure tridimensionnelle des réseaux est donc formée par la liaison de plusieurs lignes de métal qui résident sur des couches distinctes. Ces liaisons intercouches sont réalisées simplement par des trous remplis de métal, des VIA, qui percent les feuilles de céramique individuelles. Lorsque les portions de réseau à relier se situent sur des couches éloignées, les VIA s'alignent pour former une colonne de VIA, et ainsi établir la connexion.

Les réseaux sont catégorisés par la nature et la quantité des points terminaux qu'ils relient (Figure 5). Il est nécessaire pour la discussion qui

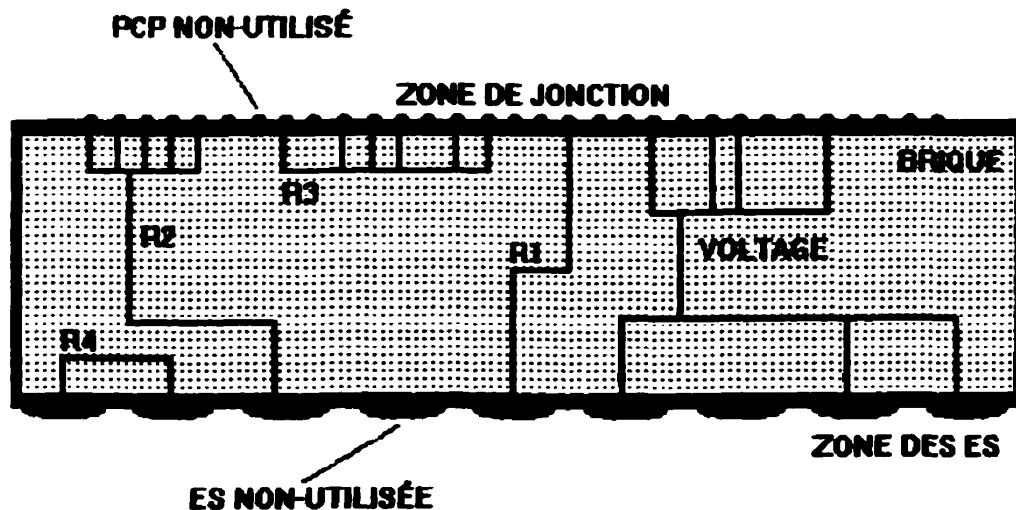


Figure 5: Types de réseaux

suit de distinguer sept types de réseau: R1, R2, R3, R4, voltage, PCP non-utilisé et ES non-utilisée.

La classe R1 est la forme la plus simple; ce type de réseau communique un seul PCP avec une ES unique. Les substrats de catégorie SUP sont presque exclusivement constitués de réseaux R1. Plus haut sur l'échelle de complexité sont les types R2 et R3; les réseaux R2 relient plusieurs PCP à une même ES, alors que les réseaux R3 sont des R2 dépourvus d'ES. Ces réseaux avec PCP multiple sont surtout nécessaires pour la communication interpuce dans les substrats de catégorie SMP. Les types R1, R2 et R3 se regroupent sous la catégorie signal, puisqu'ils transportent les signaux à haute fréquence qui contiennent l'information traitée par le module.

Les potentiels électriques de référence du système informatique sont véhiculés par les réseaux de type voltage. Ainsi, ces derniers protègent les signaux à haute fréquence contre le bruit en côtoyant physiquement les réseaux de type signal. Donc, les réseaux de type voltage relient plusieurs PCP et plusieurs ES, dits également de voltage, à un même noeud électrique. La surface totale de ces réseaux est donc de beaucoup supérieure à celle des réseaux de type signal.

Enfin, les types R4, PCP non-utilisé et ES non-utilisée sont plus rares, car ils ne permettent pas de communication avec la puce. Les réseaux R4 relient exclusivement des ES; ils sont présents que dans des substrats spécialement conçus pour des essais de carte informatique. Les PCP et les ES non-utilisés sont totalement isolés; leurs fonctions respectives se limitent à solidifier les jonctions mécaniques puce-substrat et module-carte.

La complexité d'un substrat SCM est fidèlement reflétée par les proportions relatives de ses réseaux de type signal R1, R2 et R3. Le Tableau 2 démontre clairement qu'un accroissement de complexité est accompagné par une forte



augmentation de l'importance des réseaux R2 et R3 aux dépens des réseaux R1. Ce résultat est aisément prévisible, car le moteur de complexité au niveau de la brique est le nombre de puces logé par la zone de jonction. Chaque puce supplémentaire amplifie l'importance de la communication interpuce véhiculée par les réseaux R3 par rapport à la communication intermodule acheminée par les réseaux R1. Les substrats simples de type SUP sont donc riches en réseaux R1 et dépourvus de réseau R3, alors que les substrats complexes de type SMP sont riches en réseaux R3 et maintiennent une quantité de réseaux R1 et R2 du même ordre que leurs ES.

Ainsi, un accroissement du nombre de puces abrité par le substrat s'accompagne non seulement d'une augmentation du nombre total de réseaux, mais aussi du nombre moyen de points terminaux par réseau (Tableau 6,

Tableau 2: Complexité des substrats SCM [21]

PRODUIT	COMPLEXITÉ	TYPE DE SUBSTRAT	ES	PCP	RATIO PCP/ES	RÉSEAUX DE TYPE SIGNAL		
						R1	R2	R3
Canyon 44 nm	simple	SUP/"wire-bond"	168	234	1.39	98.8%	1.2%	0.0%
						166	2	0
						100.0%	0.0%	0.0%
						256	0	0
Rios 32 nm	simple	SUP/C4	625	1853	2.96	100.0%	0.0%	0.0%
						512	0	0
Petoskey 44 nm	moyen complexe	SMP (4 puces)/C4	514	3648	7.10	58.4%	7.7%	33.9%
						264	35	153
Cygnat 44 nm	complexe	SMP (4 puces)/C4	514	6326	12.31	43.1%	8.2%	48.7%
						288	55	325
Birch 64 nm	très complexe	SMP (9 puces)/C4	1154	18546	16.07	37.9%	7.7%	54.4%
						552	112	792
Cyrus 64 nm	très complexe	SMP (14 puces)/C4	625	19754	31.61	27.6%	8.8%	63.6%
						253	81	584

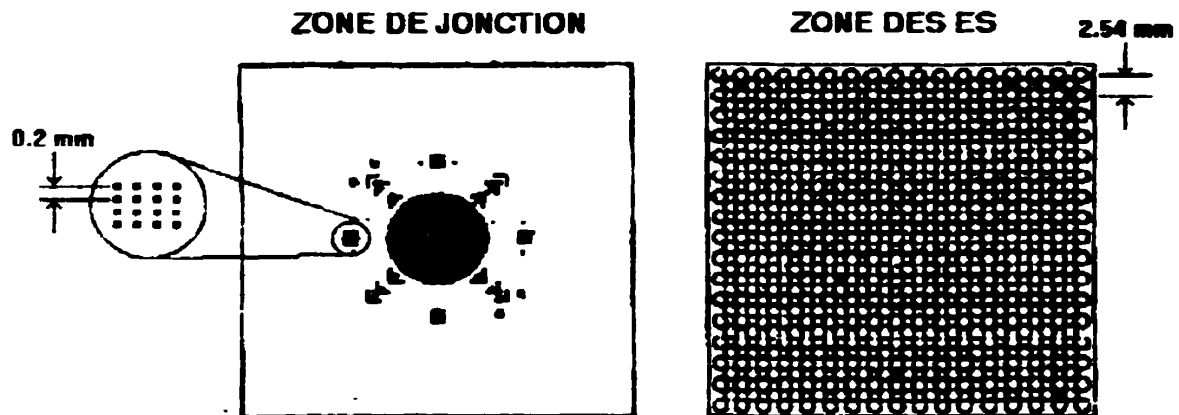
Annexe F.2), car la proportion des réseaux R1, limités à 2 points terminaux, décline par rapport à celle des réseaux R2 et R3 plus riches en PCP. Donc, cela se traduit également en une forte augmentation du pourcentage des PCP par rapport aux ES. Le ratio PCP/ES (Tableau 2) est donc un indicateur simple mais efficace de la complexité des substrats.

Finalement, cette étude de la structure des réseaux nous permet de maîtriser le concept simple mais primordial de l'accès aux réseaux via les points terminaux, PCP et ES, du substrat. Presque tous les types de réseaux d'un substrat et, par conséquent, tous les ES sont accessibles via les PCP; seuls les cas rares du réseau R4 et de l'ES non-utilisée font exception à cette règle. L'accès inverse via les ES est beaucoup plus contraignant; seuls les PCP correspondants aux réseaux de type R1, R2, et voltage sont accessibles via les ES. Ainsi, dans le cas d'un substrat SMP complexe, la majorité des PCP sont inaccessibles par les ES, puisque les réseaux de type R3 sont isolés de ces derniers.

### 1.3.3 La zone des ES

Inversement à la zone de jonction qui comporte des patrons très variés selon les différents modèles de puce micro-électronique qui s'y attachent, la configuration des ES se conforme à un quadrillage avec un espacement standard de 50 millièmes de pouce (1.27 mm) ou son multiple, 100 millièmes de pouce (2.54 mm). Cet espacement standard est respecté par la quasi-totalité des fabricants de substrats SCM de l'industrie contemporaine.

La densité des ES est donc considérablement plus faible que la densité des PCP de la zone de jonction, 1.27 mm d'espacement minimal entre ES versus 0.2 mm entre PCP de type C4 (Figure 6). De même, la surface métallique d'une ES est grandement supérieure à celle d'un PCP par un facteur de l'ordre de 200. À l'oeil nu, les ES sont facilement distinguées, alors que les PCP sont



**Figure 6: Densité des PCP versus densité des ES**

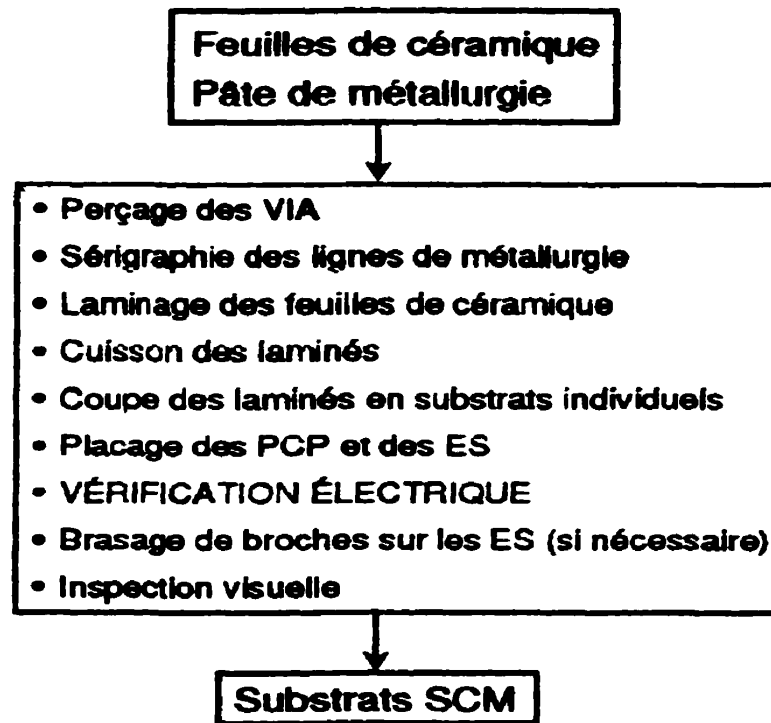
difficilement discernables sans l'aide d'un microscope.

#### **1.4 Le procédé de fabrication**

Afin de saisir concrètement la nécessité et les difficultés intrinsèques de la vérification électrique des substrats SCM (Chapitre 2), il est nécessaire d'exposer brièvement leur procédé de fabrication (Figure 7). Si délinquant, chaque étape du procédé contribue potentiellement aux défauts CO (circuit-ouvert) et CC (court-circuit) décernés lors de la vérification électrique.

La première étape de fabrication consiste à percer les VIA dans les feuilles de céramique afin de permettre subséquemment la communication intercouche des lignes de métal d'un même réseau. Une déviation de la position d'un VIArompt cette communication et cause ainsi un CO. Puisque les VIA d'une même couche sont percés conjointement, une déviation de position est généralement systémique pour la couche affectée et fatale pour le substrat.

Une pâte métallique est alors appliquée aux feuilles de céramique par sérigraphie à travers un masque reproduisant le patron des VIA et des lignes de métal requis. Le rythme de déposition de la pâte est critique; une



**Figure 7: Procédé de fabrication des substrats SCM**

insuffisance de métal risque de causer un CO, alors qu'un excès hasarde de provoquer un CC.

Les couches de céramique ainsi personnalisées par le perçage des VIA et la sérigraphie sont empilées selon un ordre spécifique et laminées à haute pression. De toute évidence, l'alignement approprié des couches est indispensable pour la communication intercouche par l'intermédiaire des VIA. Un alignement délinquant mène irrévocablement à une quantité massive de CO.

Le laminé est soumis à un cycle thermique afin de consolider davantage sa structure et endurcir la céramique; plusieurs mécanismes importants entrent alors en jeu. La nature du matériau céramique est telle que le laminé rétrécit durant la cuisson pour aboutir quasiment aux deux tiers de sa surface initiale. Le cycle thermique est contrôlé afin de prévenir un rétrécissement différentiel des divers couches, et ainsi maintenir l'intégrité des réseaux. Donc, une

contraction non-uniforme des couches du laminé résulte forcément à des CO.

Chaque laminé est coupé pour donner naissance à plusieurs substrats SCM individuels. Malgré les contrôles sévères imposés sur le profil du cycle thermique de la cuisson et la précision de la coupe des laminés, une variabilité de la position relative des PCP et des ES par rapport aux côtés du substrat est inévitable en pratique. Cette variabilité est insignifiante pour les ES à cause de leur faible densité, mais tel n'est malheureusement pas le cas pour les PCP. L'écart d'un PCP par rapport à sa position nominale s'avère souvent de l'ordre de l'espacement minimal entre les PCP, donc définitivement non-négligeable. Cependant, cet écart est généralement constant pour tous les PCP d'une même zone de jonction.

Le métal externe (PCP et ES) des substrats est alors plaqué avec couche supplémentaire de métal qui résiste à l'oxydation (p. ex. : Ni et/ou Au) et qui offre une surface lisse appropriée pour les jonctions substrat-puce et module-carte. Si excessif, ce placage risque de provoquer des ponts de métal externe entre des PCP ou des ES de réseaux distincts, donc des CC.

Les substrats plaqués sont alors vérifiés électriquement pour CO et CC (Chapitre 2) afin de confirmer l'intégrité de la structure bâtie par les étapes précédentes. Aucun défaut électrique (CO ou CC) est toléré; les substrats défectueux sont carrément rejetés.

Si nécessaire pour la jonction module-carte, des broches sont appliquées aux ES par brasage. Enfin, une inspection est effectuée afin d'assurer que les substrats se conforment aux critères visuels requis.

### 1.5 Le marché

De toute évidence, les substrats SCM sont régis par les besoins et les

tendances du marché des puces micro-électroniques. Ces dernières maintiennent une croissance exponentielle de densité depuis leur essor au début des années 70 (Figure 8 et Annexe F.1). Cette progression ultra-rapide de la capacité d'emmagasinage des puces résulte en une migration continuelle de circuits du substrat vers la puce. La complexité du système informatique se concentre donc de plus en plus au niveau des puces, simplifiant ainsi la structure globale du système.

Ainsi, la demande pour la communication interpuce au niveau du substrat est en baisse perpétuelle. Les substrats de type SUP occupent donc une part toujours croissante du marché au détriment des substrats de catégorie SMP. Cette tendance vers les substrats de type SUP est accélérée davantage par le virage de l'industrie informatique au début des années 90 vers les architectures distribuées de type réseau local, et cela aux dépens des architectures hiérarchiques. Les micro-ordinateurs qui constituent les réseaux contemporains sont plus simples, et requièrent un nombre de puces

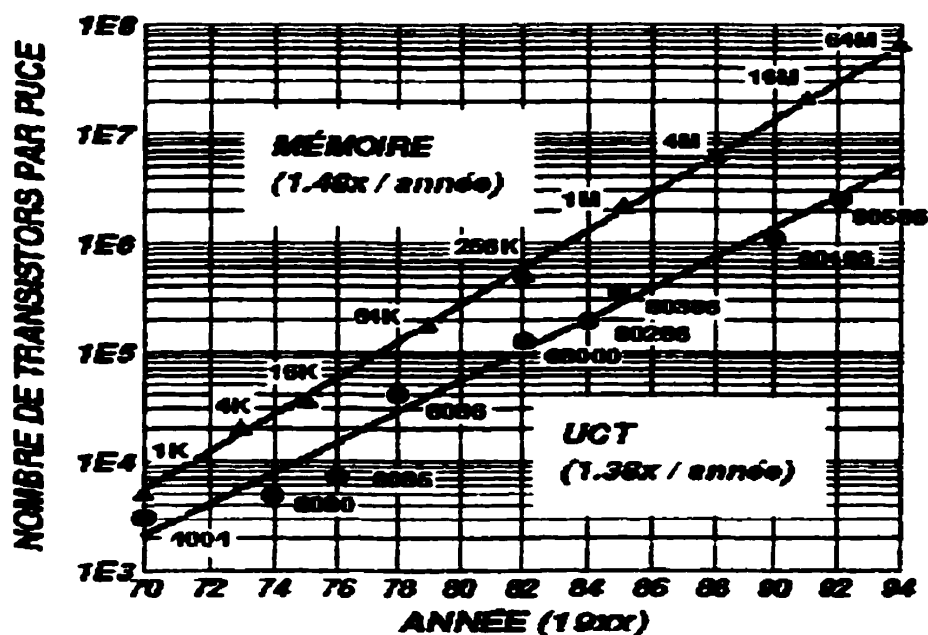


Figure 8: Évolution du nombre de transistors par puce [13]

considérablement inférieur que leurs confrères de haut de gamme, qui eux ont le fardeau de contrôler une multitude de terminaux non-intelligents.

Cette inclination vers les micro-ordinateurs a ralenti considérablement le penchant naturel de l'industrie d'accroître la densité globale des systèmes informatiques, donc de migrer vers la technologie C4 pour remplacer la technologie "wire-bond" au niveau des substrats. Quoique perçu comme éventuellement inévitable, la majorité des fabricants actuels de micro-ordinateurs repoussent ce changement fondamental afin de profiter immédiatement de l'accroissement du marché des micro-ordinateurs.

Pour ces motifs, le marché contemporain des SCM est dominé par les substrats SUP "wire-bond" de type cavité (Figure 4). Cela est particulièrement vrai pour la portion du marché qui connaît la plus forte expansion, celle des microprocesseurs (Intel x86, IBM PowerPC, etc.).

### 1.6 Résumé

Ce chapitre a introduit le lecteur aux idées fondamentales de la technologie SCM. Celles-ci constituent la force motrice des stratégies de vérification électrique discutées au Chapitre 2.

Quelques constatations-clés de ce chapitre méritent d'être réitérées pour le bénéfice du lecteur :

- un substrat défectueux incorporé par erreur dans un module remet en question le bon fonctionnement de ce dernier et de toutes les étapes d'intégration ultérieures, d'où la nécessité de vérifier électriquement chaque substrat;
- la densité des PCP de la zone de jonction est grandement supérieure à celle des ES;
- le patron des PCP varie largement selon les différents produits, mais les

**ES se conforment à un quadrillage standard ;**

- **la variabilité de la position des PCP par rapport aux côtés du substrat est de l'ordre de l'espacement minimal entre PCP , donc non-négligeable ;**
- **les réseaux de type R3 et PCP non-utilisé sont inaccessibles par les ES ;**
- **l'évolution de la technologie de fabrication des puces favorise de plus en plus les substrats de type SUP au détriment de la catégorie SMP.**



## **CHAPITRE 2 - LA VÉRIFICATION ÉLECTRIQUE**

### **2.1 Introduction**

Nous avons remarqué au premier chapitre que le procédé de fabrication des substrats SCM est très peu tolérant aux erreurs, et que les défauts ainsi créés ne sont pas nécessairement décelables par les tests fonctionnels effectués aux niveaux module et carte informatique. Pour ces raisons, une vérification électrique de chaque substrat est essentielle pour éviter l'incorporation d'un substrat défectueux dans la chaîne d'intégration menant au système informatique (Figure 1, Chapitre 1).

Ce chapitre expose la nature de la vérification électrique des substrats SCM en la situant clairement par rapport aux vérifications fonctionnelles effectuées aux niveaux d'intégration supérieurs. Ainsi, les concepts de test d'intégrité et de test fonctionnel sont confrontés. Les deux types de défaut ciblés par la vérification électrique des substrats, le circuit-ouvert et le court-circuit, sont alors définis de manière rigoureuse en explorant le circuit de base du test électrique.

L'enjeu ainsi établi, l'algorithme de base des méthodes traditionnelles de vérification électrique est présenté, et les difficultés intrinsèques de la mise en application des procédés découlant de cet algorithme classique sont analysées. Une attention particulière est accordée aux contraintes imposées par la densité des PCP de la zone de jonction (Figure 6, Chapitre 1), car la manière de contrer cet obstacle est au coeur de toute stratégie de vérification électrique des substrats SCM.

Donc, les limites fonctionnelles des techniques courantes sont élaborées via l'étude d'un outil de production optimisé pour l'application la plus efficace possible de l'algorithme classique. Les faiblesses de cet outil sont soulignées

pour mettre en évidence les changements nécessaires à l'algorithme classique pour l'obtention d'une performance supérieure.

À la lumière de ce qui précède, l'algorithme classique est modifié afin de corriger ses faiblesses au niveau pratique, et d'aboutir finalement à la stratégie de vérification électrique par les ES. Les avantages de cette dernière sont alors opposés à ses risques potentiels au niveau de la qualité du produit expédié au client. La relation entre ce risque et le degré de complexité des substrats (Tableau 2, Chapitre 1) est analysée afin d'établir un critère d'admissibilité pour la vérification d'un produit SCM quelconque selon cette nouvelle méthode. Enfin, nous explorons une méthode statistique d'échantillonnage pour que ce risque de qualité soit compatible avec les exigences du client.

## **2.2 Les principes**

### **2.2.1 Les tests d'intégrité vs. les tests fonctionnels**

Deux catégories générales de procédé de vérification se distinguent pour les composants d'un système informatique: les tests d'intégrité et les tests fonctionnels. Le premier s'applique aux médiums de mise en boîtier tels que les substrats et les cartes vierges, alors que le second est destiné aux unités fonctionnelles telles que les modules et les cartes informatiques.

L'objectif du test d'intégrité est de confirmer l'intégrité physique d'une ligne de communication telle qu'un réseau de substrat SCM (Figure 5, Chapitre 1), donc de certifier la continuité entre les points terminaux de la ligne et d'assurer son isolation par rapport à toutes les autres lignes du système.

De son côté, le test fonctionnel a pour but de démontrer la capacité d'une unité fonctionnelle de traiter correctement les données qui y sont présentées,

donc de confirmer qu'un vecteur d'entrée de signaux génère un vecteur de sortie approprié après traitement.

Dans le contexte industriel qui nous intéresse, l'implication pratique de cela est que les tests d'intégrité d'un substrat SCM requièrent un contact avec tous les points terminaux, PCP et ES, alors que les tests fonctionnels d'un module requièrent seulement un contact avec les ES du substrat. Puisque la densité des PCP est d'un ordre de grandeur plus élevée que celle des ES (Figure 6, Chapitre 1), la mise en application de la vérification fonctionnelle des modules échappe aux difficultés de contact omniprésentes pour la vérification électrique des substrats.

Cependant, cette aisance au niveau du contact requis pour la vérification fonctionnelle des modules est contrebalancée par la complexité des algorithmes et des vecteurs de test nécessaires à cette fin. Malgré le fait que les signaux d'un système informatique sont binaires, leur nombre et le fait que la logique utilisée est majoritairement séquentielle, et non combinatoire, font qu'il est très difficile de tester tous les cas possibles sur le plan pratique. Les algorithmes de test implantés doivent donc vérifier les cas critiques afin de maximiser la portée des tests effectués et certifier la fonctionnalité du module avec un niveau de confiance acceptable. Pour cette raison, un module fabriqué avec un substrat défectueux ne sera pas nécessairement détecté par la vérification fonctionnelle.

En résumé, la vérification fonctionnelle d'un module est facilement réalisable au point de vue du contact requis, mais complexe au niveau de ses algorithmes. À l'opposé, la vérification électrique d'un substrat SCM est relativement simple au point de vue algorithmique de test, mais présente des difficultés considérables au niveau du contact requis. Cette même dualité se généralise aux niveaux supérieurs d'intégration, carte informatique vs. carte vierge et système informatique vs. connecteurs (Figure 1, Chapitre 1).

### 2.2.2 Les tests élémentaires de continuité et d'isolation

L'objectif de la vérification électrique d'un substrat SCM est de valider que le procédé de fabrication de celui-ci (Figure 7, Chapitre 1) a établi une structure de réseaux conforme au design du substrat. Donc, pour chaque réseau individuel, l'interconnexion de tous ses points terminaux, PCP et ES, ainsi que son isolation électrique versus tous les autres réseaux de la brique doivent être confirmées.

Ainsi, deux types élémentaires de test électrique, le test de continuité (TC) et le test d'isolation (TI), sont effectués afin de détecter respectivement des défauts circuit-ouvert (CO) et court-circuit (CC) (Figure 9).

Le défaut CO est défini comme une résistance électrique entre deux points terminaux d'un même réseau qui excède un seuil noté résistance limite de continuité (RLC). La nature de ce défaut est une brisure complète ou partielle de la continuité physique d'un réseau suscitée soit par un manque de métal, soit par un éloignement de portions adjacentes de métal du réseau.

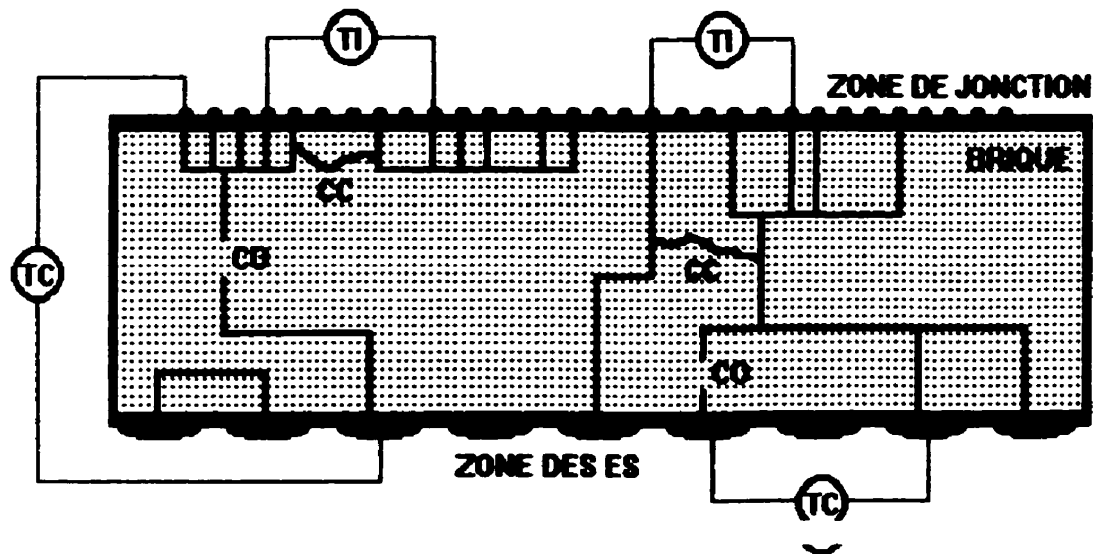


Figure 9: Tests élémentaires, TC et TI, et défauts électriques, CO et CC

Inversement, le défaut CC est une continuité physique entre deux réseaux distincts par design provoquée soit par un excès de métal, soit par un rapprochement de lignes avoisinantes de métal des deux réseaux. Cela se traduit en une résistance électrique entre deux points terminaux de réseaux différents qui est inférieure à une valeur minimale dite résistance limite d'isolation (RLI).

Donc, pour effectuer un test TC, il est nécessaire de contacter deux points terminaux d'un même réseau et de prendre une mesure de résistance. Si la valeur mesurée est inférieure ou égale à RLC, le test TC est dit un succès, donc pas de CO. Dans le cas contraire, le test TC est dit un échec; donc un CO est présent.

Le nombre de tests TC nécessaire pour certifier la continuité totale d'un réseau est donc

$$NTC_r = N_r - 1 ; N_r \geq 1 \quad (3) \text{ Nombre de tests, continuité d'un réseau}$$

où  $N_r$  est le nombre de points terminaux d'un réseau quelconque  $r$ . Par exemple, pour un réseau de type R2 doté d'une ES et de deux PCP ( $N_r=3$ ), nous devons effectuer un premier test TC entre l'ES et le premier PCP, suivi d'un deuxième test TC entre les deux PCP, donc un total de deux tests TC.

Pour effectuer un test TI, il est nécessaire de contacter deux points terminaux, dont chacun appartient à un réseau distinct par design, et de prendre une mesure de résistance. Si la valeur mesurée est égale ou supérieure à RLI, le test TI est dit un succès, donc pas de CC. Dans le cas contraire, le test TI est dit un échec; donc un défaut CC est présent.

Donc, pour confirmer l'isolation totale d'un réseau particulier par rapport aux autres réseaux de la brique, le nombre de tests TI nécessaire est

$$NTI_r = R - 1 ; R \geq 1$$

(4) Nombre de tests, isolation d'un réseau

où  $R$  est le nombre total de réseaux du substrat. Par exemple, pour un substrat muni de trois réseaux ( $R=3$ ), assurer l'isolation du premier réseau implique un premier test TI entre le premier et le deuxième réseau, suivi d'un deuxième test TI entre le premier et le troisième réseau, donc un total de deux tests TI.

Nous voyons à l'aide des exemples ci-hauts que la nature des tests de continuité des réseaux est linéaire, alors que la nature des tests d'isolation est combinatoire. Le caractère linéaire des tests de continuité s'explique par le fait que la continuité entre deux points terminaux,  $n_r$  et  $n_{r+2}$ , peut être validée via un point intermédiaire,  $n_{r+1}$ , tel que, si les tests de continuité  $TC(n_r; n_{r+1})$  et  $TC(n_{r+1}; n_{r+2})$  sont réussis, la continuité des points  $n_r$  et  $n_{r+2}$  est inférée immédiatement, sans que le test  $TC(n_r; n_{r+2})$  soit nécessaire. Contrairement à ce qui précède, ce principe d'inférence ne peut pas s'appliquer à l'isolation d'un ensemble de réseaux  $\{r, r+1, r+2\}$ . Un test d'isolation est nécessaire pour chaque pair de réseaux de l'ensemble; donc  $TI(r; r+1)$ ,  $TI(r+1; r+2)$  et  $TI(r; r+2)$  sont tous requis.

Par conséquent, pour un ensemble de réseaux, tel qu'un substrat, le nombre total de tests TC ( $NTC$ ) évolue de façon linéaire par rapport au nombre total de points terminaux ( $NPT$ ) des réseaux de l'ensemble, alors que le nombre total de tests TI ( $NTI$ ) évolue de façon combinatoire en fonction du nombre total de réseaux ( $R$ ).

### 2.2.3 Le circuit de base du test électrique

Les tests TI et TC utilisent le même circuit de base (Figure 10). Conformément aux énoncés de la section précédente, le discernement entre ces deux types de test est au niveau de l'interprétation de la résistance mesurée

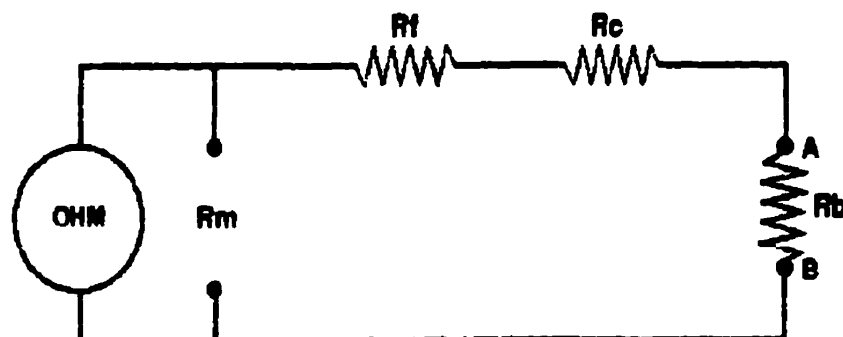


Figure 10: Circuit de base du test électrique

( $R_t$ ) entre les points terminaux A et B. Les composantes de cette résistance  $R_t$  présentent des subtilités importantes qui méritent une présentation formelle.

Telle que montré à l'équation (5), la résistance mesurée est divisée en trois composantes, la résistance du filage ( $R_f$ ) entre l'instrument de mesure et les sondes de test, la résistance de contact ( $R_c$ ) entre les sondes et les points terminaux du substrat et, enfin, la résistance de la brique ( $R_b$ ) entre les points terminaux A et B.

$$R_m = R_f + R_c + R_b \quad (5) \text{ Résistance mesurée}$$

Plus précisément,  $R_f$  inclut la résistance des sondes de test, du filage et la résistance interne de l'instrument de mesure. Puisque ces éléments sont des paramètres inhérents de l'outil de vérification électrique,  $R_f$  est constante de nature.

$R_c$  représente la résistance électrique ajoutée par l'interface de contact entre les sondes et les points terminaux du substrat.  $R_c$  est fonction de plusieurs facteurs physiques tels que la pression appliquée par les sondes, l'oxydation des surfaces de contact métalliques, l'humidité, etc. Ainsi,  $R_c$  fluctue grandement en fonction de la qualité du contact entre les sondes et les

points terminaux. Un contact solide fait tendre  $R_c$  vers zéro, alors qu'un contact de piètre qualité fait tendre  $R_c$  rapidement vers l'infini.

Enfin,  $R_1$  représente la résistance de la brique entre les deux points terminaux A et B. Donc, nous souhaitons une valeur de  $R_1$  qui tend vers l'infini dans le cas d'un test TI et, inversement, une valeur de  $R_1$  qui tend vers zéro dans le cas d'un test TC.

Ainsi, un test TC réussi doit satisfaire la relation (6) ci-dessous, alors qu'un test TI réussi doit satisfaire la relation (7).

$$R_m = (R_f + R_c + R_p) \leq RLC \quad (6) \text{ Test TC réussi}$$

$$R_m = (R_f + R_c + R_p) \geq RLI \quad (7) \text{ Test TI réussi}$$

Inversement, un test TC échoué satisfait la relation (8), alors qu'un test TI échoué satisfait la relation (9).

$$R_m = (R_f + R_c + R_p) > RLC \quad (8) \text{ Test TC échoué}$$

$$R_m = (R_f + R_c + R_p) < RLI \quad (9) \text{ Test TI échoué}$$

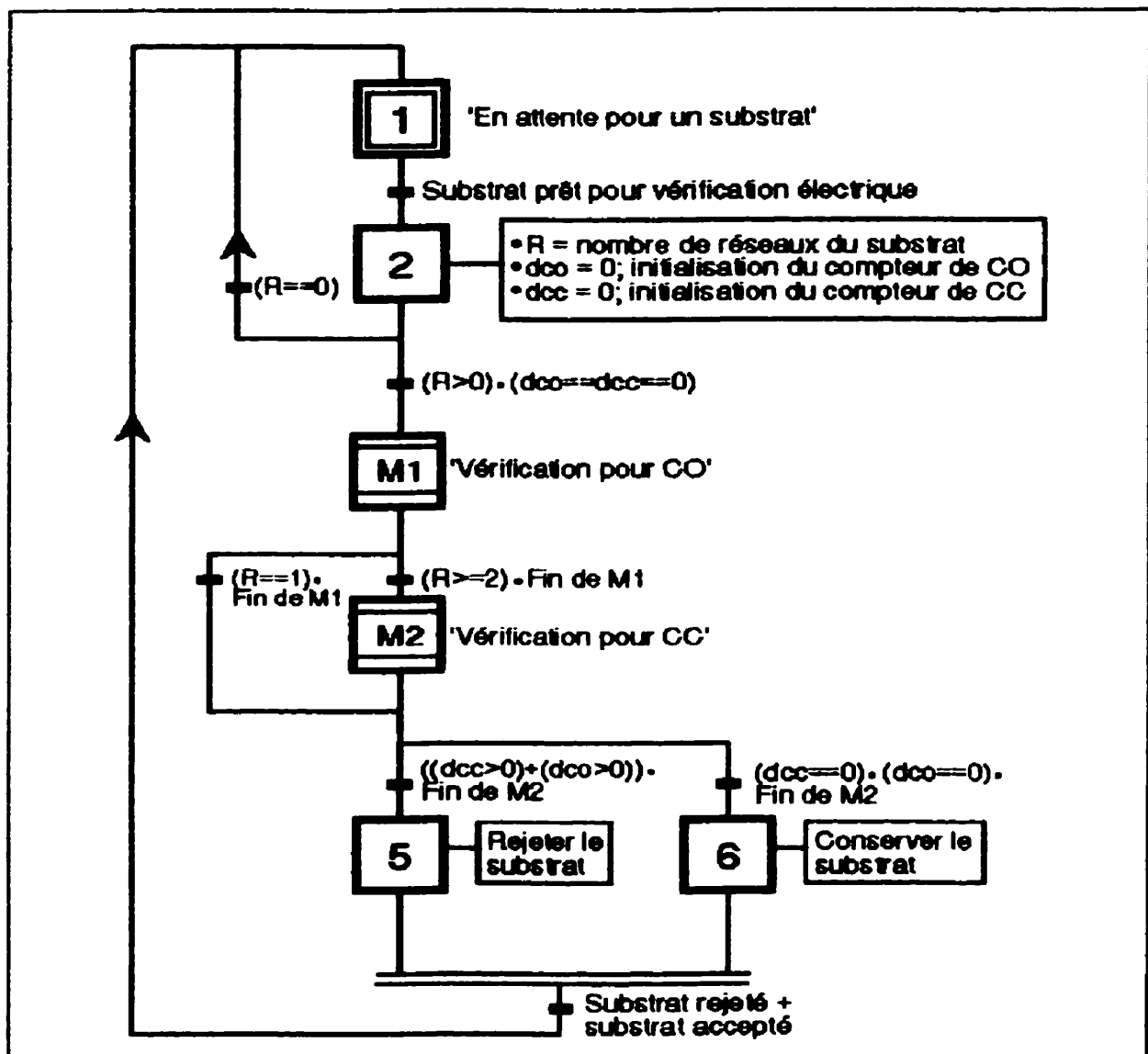
En observant les équations ci-hauts, nous notons que la résistance de la brique,  $R_1$ , n'est pas le seul facteur qui contribue à la réussite ou l'échec du test électrique. En particulier, nous remarquons qu'un contact de mauvaise qualité, donc  $R_c$  grande, peut artificiellement causer l'échec d'un test TC ou, à l'opposé, faciliter dangereusement la réussite d'un test TI.



## 2.3 La méthodologie classique

### 2.3.1 L'algorithme classique

L'algorithme classique de vérification électrique (Figure 11) se développe de manière intuitive simplement en intégrant au niveau du substrat nos connaissances sur les tests élémentaires TC et TI (Section 2.2.2). Il s'agit



d'effectuer les tests TC nécessaires pour assurer la continuité de tous les réseaux du substrat, suivi des tests TI nécessaires pour assurer leur isolation mutuelle. Si des défauts CO ou CC sont découverts, le substrat est rejeté. Dans le cas contraire, le substrat est conservé et dit électriquement bon.

La première étape consiste donc à vérifier le substrat pour des défauts CO (Figure 12). Pour chaque réseau ( $r$ ), nous enchaînons des tests TC à travers l'ensemble de ses points terminaux  $\{1, 2, \dots, n_r, n_r+1, \dots, N_r\}$ , tels que  $TC(1;2), TC(2;3), \dots, TC(n_r-1;n_r), TC(n_r;n_r+1), \dots, TC(N_r-1;N_r)$ . Nous

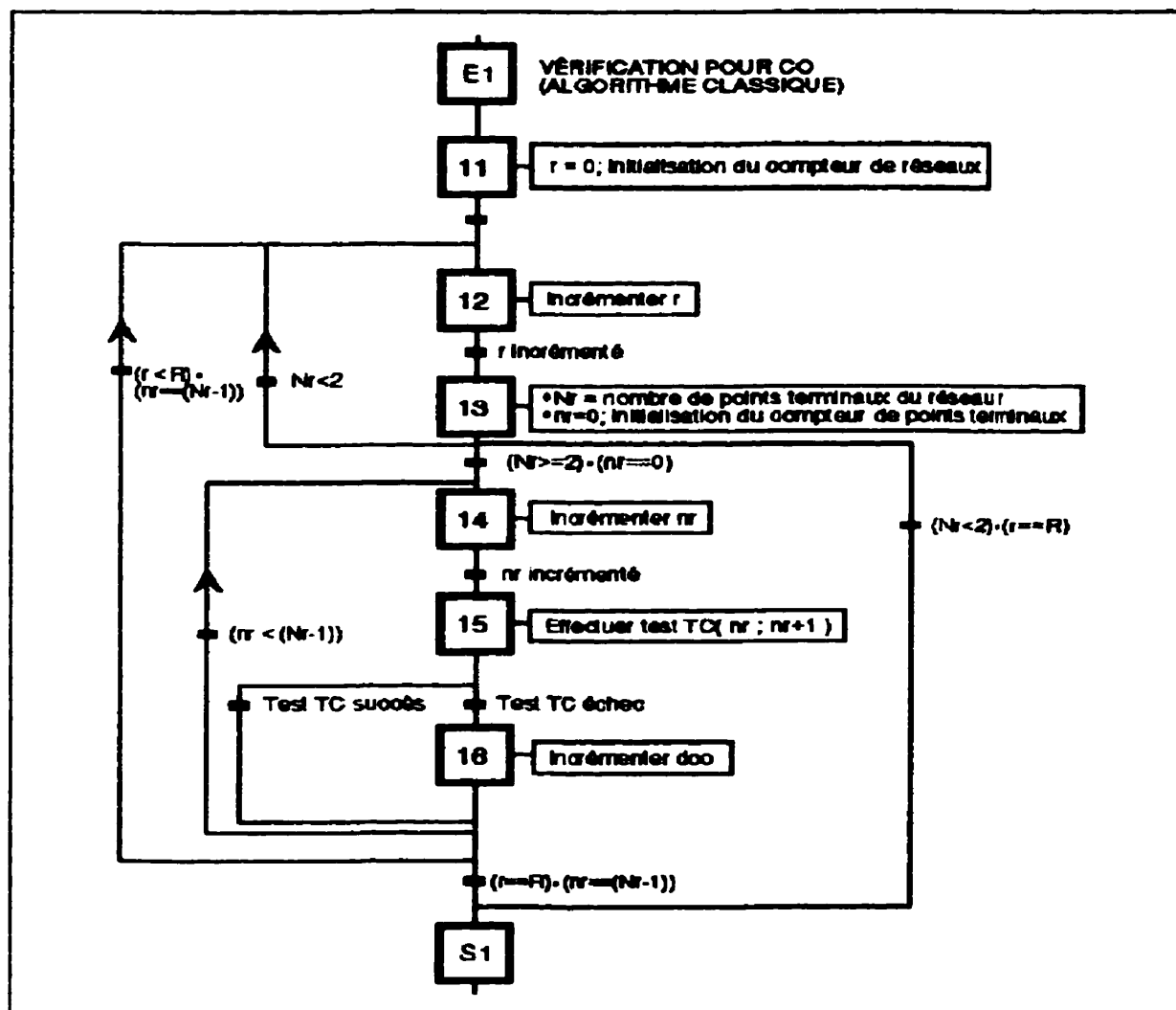


Figure 12: Expansion de la macro-étape M1 (Vérification pour CO, algorithme classique)

itérons ainsi pour tous les réseaux du substrat.

Ainsi, le nombre total de tests TC requis pour le substrat est

$$\begin{aligned}
 NTC &= \sum_{r=1}^R (N_r - 1) = \sum_{r=1}^R N_r - R = R \left[ \frac{1}{R} \sum_{r=1}^R N_r - 1 \right] \quad (10) \text{ Nombre de tests TC} \\
 &= R [(N_r)_{\text{moy}} - 1] ; N_r \geq 1, \forall r
 \end{aligned}$$

où  $N_r$  est le nombre de points terminaux du réseau  $r$  et  $R$  est le nombre total de réseaux du substrat. Le nombre  $NTC$  est donc proportionnel au nombre moyen de points terminaux par réseau,  $(N_r)_{\text{moy}}$ , selon une droite de pente  $R$  (Figure 13).

Cependant, en pratique,  $(N_r)_{\text{moy}}$  ne varie pas aléatoirement par rapport à  $R$  (Chapitre 1, Section 1.3.2). Un  $R$  grand est généralement accompagné d'un  $(N_r)_{\text{moy}}$  élevé, car il dénote un substrat SMP. Inversement, un  $R$  petit est ordinairement associé à un  $(N_r)_{\text{moy}}$  qui tend vers 2, car il dénote un substrat

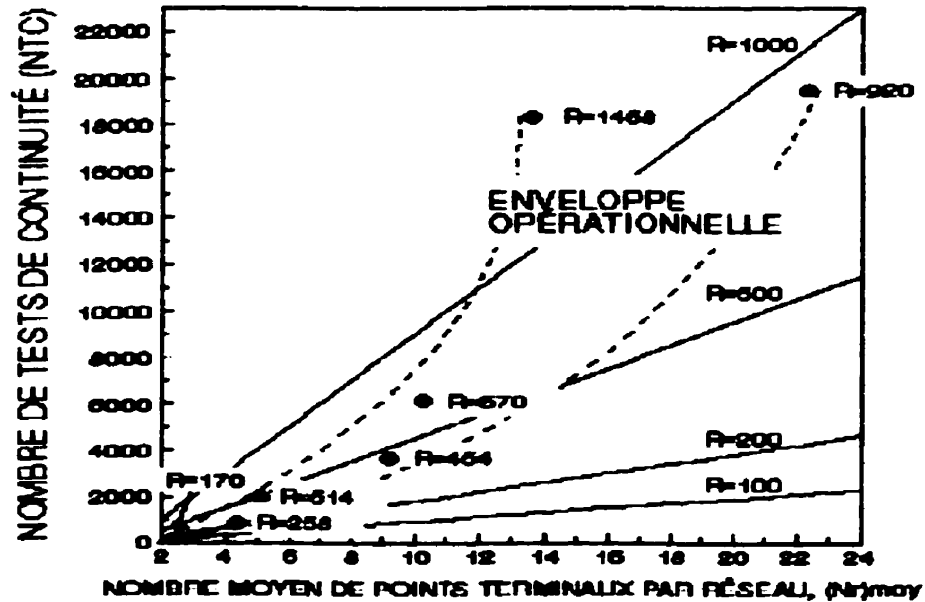


Figure 13: Nombre de tests TC ( $NTC$ ) vs. nombre moyen de points terminaux par réseau  $((N_r)_{\text{moy}})$  et nombre total de réseaux ( $R$ )

SUP riche en réseaux R1. En superposant le nombre de tests TC requis pour la gamme de produits du Tableau 6 (Annexe F.2) sur le graphe de la Figure 13, nous voyons émerger une enveloppe opérationnelle telle que les portions du graphe correspondant à un R petit avec un  $(N_r)_{ii}$  grand ou l'inverse, un R grand avec un  $(N_r)_{ii}$  petit, sont exclues.

La seconde étape comporte la vérification du substrat pour des défauts CC (Figure 14). Il s'agit d'effectuer un test TI pour chaque paire de réseaux du substrat, donc pour toutes les combinaisons possibles de deux réseaux distincts, telles que  $TI(r_1; r_2)$ ,  $TI(r_1; r_3)$ , ...,  $TI(r_1; r_k)$ ,  $TI(r_2; r_3)$ ,  $TI(r_2; r_4)$ , ...,  $TI(r_2; r_k)$ , ...,  $TI(r_{k-1}; r_k)$ ,  $TI(r_{k-1}; r_k)$ .

Ainsi, le nombre total de tests TI requis pour le substrat est

$$\begin{aligned}
 NTI &= C_2^R = \frac{R!}{2! (R-2)!} \\
 &= \frac{1}{2} R (R-1) ; R \geq 1 \\
 &= \frac{1}{2} R^2 ; R > 1
 \end{aligned}
 \tag{11} \text{ Nombre de tests TI}$$

Cette relation parabolique résulte à des fortes augmentations de NTI pour des variations relativement faibles de R. À des grandes valeurs de R, cette relation peut être représentée par une droite log-log quasi parfaite (Figure 15), puisqu'en tirant le logarithme des membres de l'équation (11), nous avons

$$\ln(NTI) = \ln\left(\frac{1}{2}\right) + 2 \ln(R) ; R > 1
 \tag{12} \text{ Droite log-log, NTI vs. R}$$

Le ratio de NTI par rapport à NTC est obtenu en divisant l'équation (10) de l'équation (11), tel que

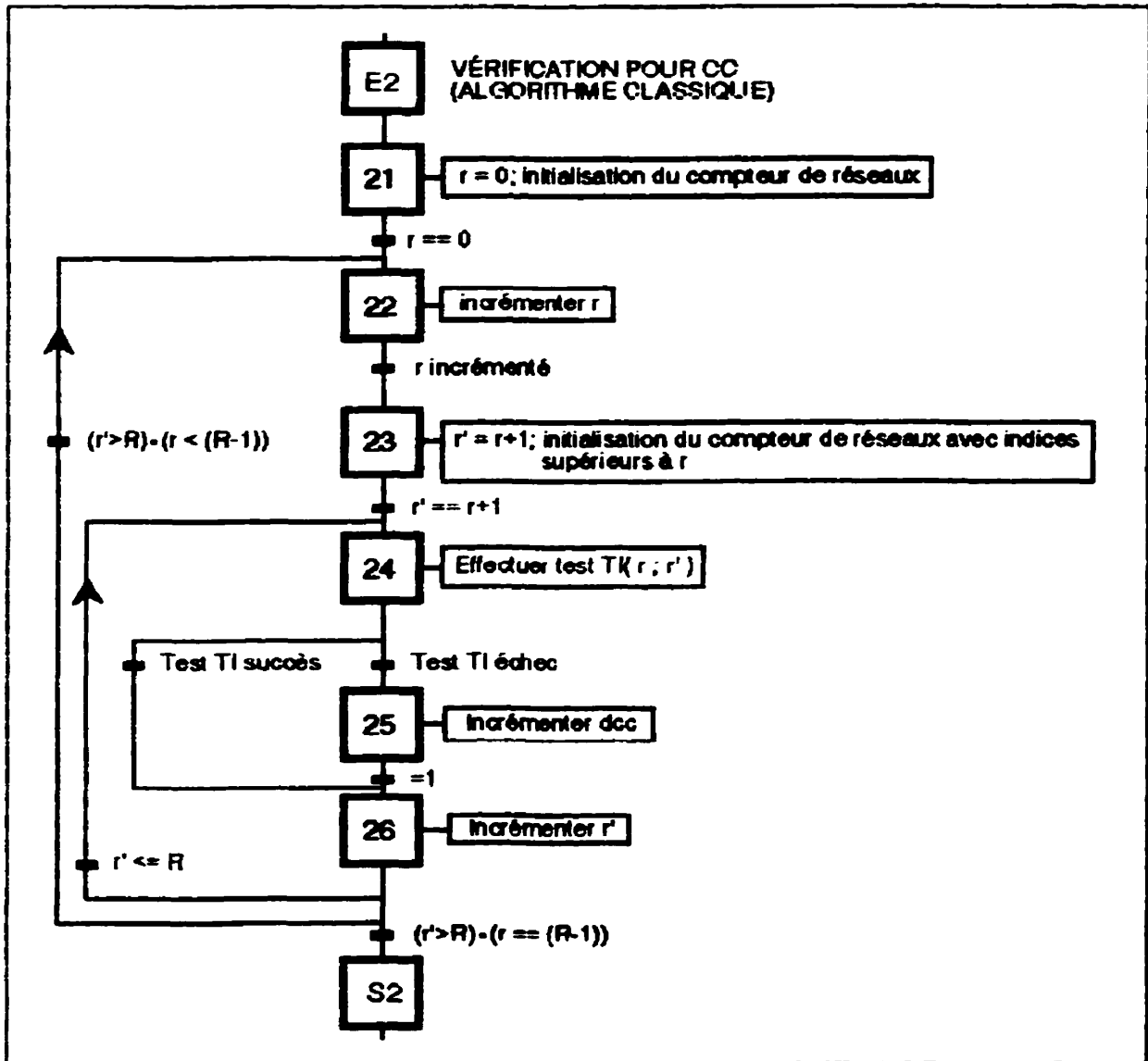


Figure 14: Expansion de la macro-étape M2 (Vérification pour CC, algorithme classique)

$$\frac{NTI}{NTC} = \frac{1}{2} \frac{R - 1}{(N_r)_{\text{moy}} - 1} ; R \geq 1, (N_r)_{\text{moy}} > 1$$

(13) Ratio NTI/NTC

$$= \frac{1}{2} \frac{R}{(N_r)_{\text{moy}} - 1} ; R > 1, (N_r)_{\text{moy}} > 1$$

Puisqu'en pratique, R est un ordre de grandeur plus élevé que  $(N_r)_{\text{moy}}$  (Tableau 6, Annexe F.2), nous voyons que NTC est généralement négligeable

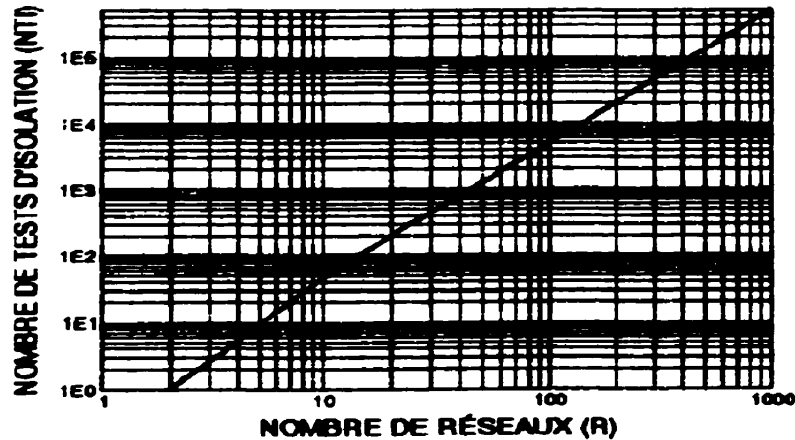


Figure 15: Nombre de tests TI (NTI) vs. nombre total de réseaux (R)

versus NTI. Par exemple, pour le produit Rios 32 mm, qui comprend un total de 514 réseaux et un nombre moyen de points terminaux par réseau de 4.82, le NTI requis est de 131841, alors que le NTC requis n'est que 1963. Cette disparité est davantage amplifiée pour les produits plus complexes.

Enfin, le nombre total de tests requis est simplement

$$NT = NTC + NTI$$

$$= R [(N_{\text{avg}}) - 1] + \frac{1}{2} R (R-1) \quad (14) \text{ Nombre total de tests électriques}$$

Puisqu'en pratique, chaque test TC ou TI requiert un intervalle de temps précis, le temps total nécessaire pour le test électrique du substrat est proportionnel à NT.

### 2.3.2 Les difficultés pratiques

D'après ce qui précède, nous constatons que la mise en application de la vérification électrique des substrats SCM est fort simple au niveau conceptuel; il s'agit de contacter les points terminaux et d'effectuer les tests TC et TI conformes au design du substrat à l'aide d'un instrument de mesure de

résistance électrique relié aux sondes de contact. Cependant, l'application efficace de ce procédé dans un cadre industriel à haut volume de production s'affronte à plusieurs difficultés sérieuses d'ordre pratique.

#### 2.3.2.1 Le contact

L'ennui principal réside incontestablement au niveau de la densité des PCP de la zone de jonction qui miroitent la densité élevée des ES des puces micro-électroniques. Ainsi, le contact individuel d'un PCP nécessite l'usage d'une microsonde de diamètre comparable qui est alignée très précisément par rapport à ce PCP spécifique afin de permettre un contact solide avec celui-ci, et d'éviter un contact simultané avec les PCP avoisinants.

Cette difficulté de contacter isolément un PCP permet d'introduire la notion importante de défaut invalide. Un défaut est dit invalide lorsqu'il n'est pas inhérent au substrat, mais plutôt créé par un artefact impliquant l'outil de test électrique. À l'opposé, un défaut est dit valide lorsqu'il est physiquement logé au niveau du substrat.

Si le contact entre une microsonde et son PCP correspondant est déficient, le test TC impliquant ce PCP est inévitablement voué à l'échec non pas à cause d'un manque de continuité au niveau de la brique, mais plutôt entre la microsonde et le PCP. Ce type de défaut CO est dit CO invalide. Donc, tout facteur qui dégrade la qualité du contact entre les microsondes et les PCP est susceptible de causer des CO invalides.

La qualité du contact est quantifiée par la résistance électrique de contact ( $R_c$ ) entre la microsonde et le PCP. Un contact solide maintient, telle que désirée, une valeur de  $R_c$  près de zéro. Cependant, en pratique,  $R_c$  est très sensible à l'alignement des microsondes par rapport aux PCP, la pression exercée par les microsondes sur les PCP et la propreté des surfaces

métalliques de contact. Ainsi, un alignement délinquant, un manque de pression ou une barrière isolante sur les surfaces de contact peut rapidement faire croître  $R_c$  vers l'infini. Si cela se produit lors d'un test TC,  $R_c$  peut être assez grande pour satisfaire la relation (15) et causer ainsi un CO malgré le fait que la résistance de la brique ( $R_b$ ) est inférieure au seuil permis, donc un CO invalide.

$$R_c > RLC - (R_f + R_p) ; \text{ avec } R_b \leq RLC - R_f \quad (15) \text{ CO invalide}$$

À l'opposé de ce qui précède, des défauts CC invalides sont provoqués non pas par manque de contact, mais par un surplus de contact non-désiré. Une même microsonde peut toucher plusieurs PCP avoisinants appartenant à des réseaux distincts soit par défaut d'alignement, soit par l'intermédiaire d'un contaminant conducteur. Donc, un test TI impliquant les réseaux affectés est nécessairement voué à l'échec non pas à cause d'une continuité erronée au niveau de la brique, mais la continuité créée artificiellement par une microsonde délinquante ou un contaminant conducteur. Cependant, l'occurrence des CC invalides est intrinsèquement moindre que celle des CO invalides, car il est physiquement plus difficile de provoquer une continuité qu'un manque de continuité.

Les défauts invalides provoquent une baisse du rendement des produits et causent des pertes au fournisseur, mais le client n'est pas affecté. Une conséquence plus rare mais beaucoup plus grave des difficultés de contact sont les défauts échappés, c'est-à-dire les défauts physiquement logés dans la brique que le test électrique manque de déceler, donc des défauts avec un impact au client.

Ces défauts échappés surviennent lorsqu'un problème de contact coïncide avec les points terminaux d'un défaut de brique valide. Puisque ces deux événements sont généralement à occurrence faible et que leur occurrence commune est encore moins probable, les défauts échappés sont heureusement



rares de nature.

Les CC échappés sont inévitablement causés par un manque de contact qui augmente  $R_c$  à un tel niveau que la relation (16) est satisfaite malgré une résistance  $R_t$  sous la limite minimale permise. Un moyen astucieux pour diminuer ce risque d'échappement au client est de faire suivre le test TI par des tests TC impliquant les points terminaux du test TI au cours d'une même période de contact avec les microsondes utilisées pour ces tests. Donc, si le test TI réussi à cause d'une résistance  $R_c$  grande, les tests TC protègent le client via la relation (15).

$$R_c \geq RLI - (R_t + R_p) ; \text{ avec } R_p < RLI - R_t \quad (16) \text{ CC échappé}$$

À l'inverse, un CO échappé est provoqué par un contact non-désiré qui court-circuite les microsondes correspondant aux points terminaux d'un CO valide lors d'un test TC. Cependant, puisque la résistance limite de continuité (RLC) est généralement très faible, donc sévère, le risque d'un CO échappé est encore plus faible qu'un CC échappé.

Les notions de défaut invalide et de défaut échappé mettent en évidence l'importance capitale de l'alignement des microsondes par rapport à leur PCP correspondants. La difficulté de cette tâche, causée principalement par la densité des PCP, est amplifiée davantage par la variabilité de la position des PCP par rapport aux côtés des substrats. Donc, non seulement les PCP sont denses, mais leur position varie de substrat à substrat d'un ordre de grandeur comparable à l'espacement entre les PCP (Chapitre 1, Section 1.4).

Cette variation inter-substrat de la position des PCP ne permet pas d'implanter un alignement nominal pour tous les substrats d'un même produit. Il est donc nécessaire que l'alignement des microsondes par rapport à leurs PCP correspondants soit ajusté pour chaque substrat individuel. Ainsi, un manipulateur à haute précision est indispensable pour cette opération. Sur le

plan industriel, cet alignement différent de chaque substrat consomme une portion considérable du temps de cycle total de la vérification électrique, et la ralentit.

#### **2.3.2.2 Les manipulations mécaniques**

Le procédé de vérification électrique d'un substrat SCM se divise grossièrement en quatre opérations principales: l'alignement du substrat par rapport à la sonde de test, le contact du substrat avec la sonde, le test électrique (tests TC et TI) et, enfin, la discrimination physique des bons et des mauvais substrats selon le résultat du test.

Ces quatre épreuves contribuent de manière séquentielle au temps de cycle total du procédé. L'importance de chaque contribution est essentiellement dépendante de la quantité de manipulations mécaniques requises pour accomplir l'opération. L'alignement, le contact et la discrimination physique impliquent par définition des manipulations mécaniques des substrats; donc leurs apports individuels au temps de cycle total de la vérification électrique dépasse généralement celui du test électrique, qui est effectué par voie électronique aussitôt l'étape de contact achevée.

Ainsi, le temps requis pour un cycle d'alignement et de contact est généralement de l'ordre de quelques secondes, alors que le temps requis pour un test TC ou TI est de l'ordre de millisecondes. Par conséquent, il est fort avantageux sur le plan pratique de minimiser le nombre de cycles d'alignement et de contact requis pour la vérification électrique totale d'un substrat. Ce nombre est dépendant de la quantité de points terminaux contactés à chaque cycle d'alignement et de contact, donc de la stratégie de contact implantée (Figure 16).

Une stratégie de contact est dite purement séquentielle, si un cycle

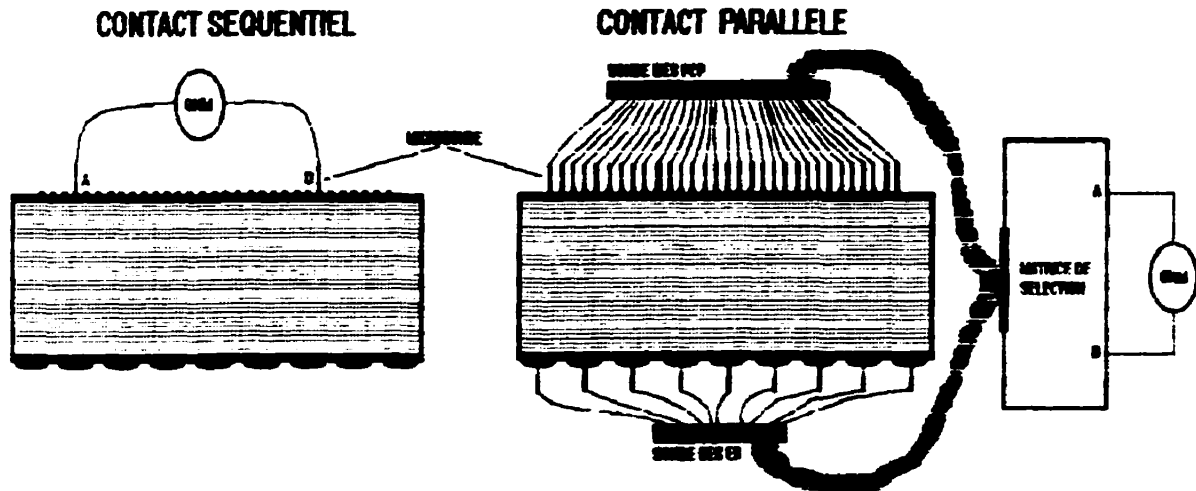


Figure 16: Contact séquentiel versus contact parallèle

d'alignement et de contact est nécessaire pour chaque test TC ou TI effectué. Ainsi, seuls deux points terminaux sont contactés à la fois par deux microsondes individuelles. Par exemple, pour un substrat simple comme le produit Rios 21x25 mm qui requiert 34030 tests au total (Tableau 6, Annexe F.2), il serait nécessaire d'effectuer également 34030 cycles d'alignement et de contact. Malgré un manipulateur extrêmement rapide, nous voyons que le temps requis pour la vérification d'un seul substrat est de l'ordre de plusieurs heures. Cette stratégie de contact est donc clairement non-appropriée dans un cadre industriel à haut volume de production.

Inversement, une stratégie de contact est dite purement parallèle, si un seul cycle d'alignement et de contact est requis pour effectuer tous les tests TC et TI nécessaires. Donc, tous les points terminaux du substrat sont contactés simultanément. Dans le cas de notre substrat de Rios 21x25 mm, le temps total de vérification peut être ainsi réduit à l'ordre de quelques minutes au lieu des quelques heures nécessaires avec la stratégie de contact purement séquentielle.

Toutefois, l'implantation de la stratégie de contact parallèle est beaucoup

plus dispendieuse que la stratégie séquentielle, car des sondes reproduisant les patrons des PCP et des ES sont nécessaires. La sonde des ES peut être utilisée pour tous les produits SCM de sa dimension ou moindre, puisque les ES se conforment à un quadrillage standard de 50 millièmes de pouce d'espacement (Chapitre 1, Section 1.3.3). La sonde des ES mérite donc d'être incorporée de façon permanente dans un outil de vérification qui implante la stratégie de contact parallèle pour les ES. À l'opposé, la sonde des PCP doit reproduire le patron caractéristique des PCP de chaque produit vérifié; donc un outil qui implante la stratégie de contact parallèle pour les PCP requiert un investissement considérable pour chaque nouveau patron à tester. La densité des PCP et leur nombre font que la fabrication de ces sondes est très coûteuse.

De plus, nous réalisons que la stratégie de contact parallèle requiert une matrice de sélection comme interface entre la sonde et l'instrument de mesure de résistance qui ne peut traiter que deux points à la fois (Figure 16). Cette matrice permet d'adresser chaque microsonde et, par conséquent, son PCP correspondant afin de pouvoir présenter les deux adresses désirées à l'instrument de mesure de résistance au cours d'un test TC ou TI particulier. La sélection des adresses de test via cette matrice correspond par analogie à un cycle d'alignement et de contact pour la stratégie de contact séquentielle, mais de manière considérablement plus rapide, quelques microsecondes versus quelques dixièmes de seconde, d'où la grande vitesse de la stratégie de contact parallèle.

#### 2.3.2.3 L'explosion combinatoire des tests TI

Tel que discuté préalablement, le nombre de tests TI requis pour confirmer l'isolation mutuelle des réseaux d'un substrat explose de manière combinatoire par rapport au nombre de réseaux (Figure 15). La cause de ce phénomène est que chaque test TI est limité à deux points; donc toutes les

paires possibles de réseaux du substrat doivent subir un test TI. Malgré le fait qu'avec la stratégie de contact parallèle chaque test TI requiert seulement quelques millisecondes, le grand nombre de tests TI requis fait que le temps de test total est quand même non-négligeable, généralement de l'ordre de plusieurs minutes.

Le contact parallèle de tous les points terminaux d'un substrat et l'usage d'une matrice de sélection offrent une solution intéressante à ce problème. Puisque tous les points terminaux sont représentés par une adresse au niveau de la matrice de sélection, il est possible de forcer au même noeud électrique toutes les adresses de la matrice sauf celles qui correspondent aux points terminaux du réseau dont on veut vérifier l'isolation. Après cette manoeuvre, il est facile d'effectuer un test TI standard entre une adresse du réseau concerné et le noeud de toutes les autres adresses de la matrice, qui englobe tous les autres réseaux de la brique. Puisque cette opération de court-circuiter un grand nombre d'adresses est effectuée via les relais électroniques (c.-à-d. transistors) de la matrice de sélection, elle est très rapide, de l'ordre de quelques microsecondes, donc négligeable versus le temps requis pour un test TI qui est de l'ordre de quelques millisecondes. Un tel test TI est dit test TI par groupe (TIG).

Ainsi, le test TIG élimine la nature combinatoire des tests d'isolation, puisqu'un seul test TIG est requis par réseau, en contraste avec un test TI standard requis par paire de réseau. Le nombre total de tests TIG (NTIG) nécessaire est donc largement inférieur au nombre de tests TI (NTI), tel que

$$NTIG = R < NTI = C_2^R ; R > 1 \quad (17) \text{ Nombre de tests TIG}$$

Par exemple, notre substrat de Rios 21x25 mm avec 258 réseaux requiert 33153 tests TI, mais seulement 258 tests TIG. Le temps total du test électrique est ainsi réduit considérablement de quelques minutes à quelques dixièmes de seconde.

Le test TIG modifie donc l'algorithme classique (Figure 11) en remplaçant la macro-étape M2 (Vérification pour CC), qui effectuent un test TI pour chaque paire possible de réseaux, par la macro-étape M2' (Vérification pour CC, tests TIG), qui effectue un test TIG pour chaque réseau (Figure 17).

#### 2.4 L'outil classique optimal

Afin de mettre en évidence les faiblesses inhérentes de l'algorithme classique sur le plan pratique, il est profitable d'étudier brièvement les caractéristiques d'un outil conçu pour l'application optimale de cet algorithme. Ainsi, les changements fondamentaux nécessaires à l'algorithme classique pour atteindre une performance nettement supérieure sont clairement exposés.

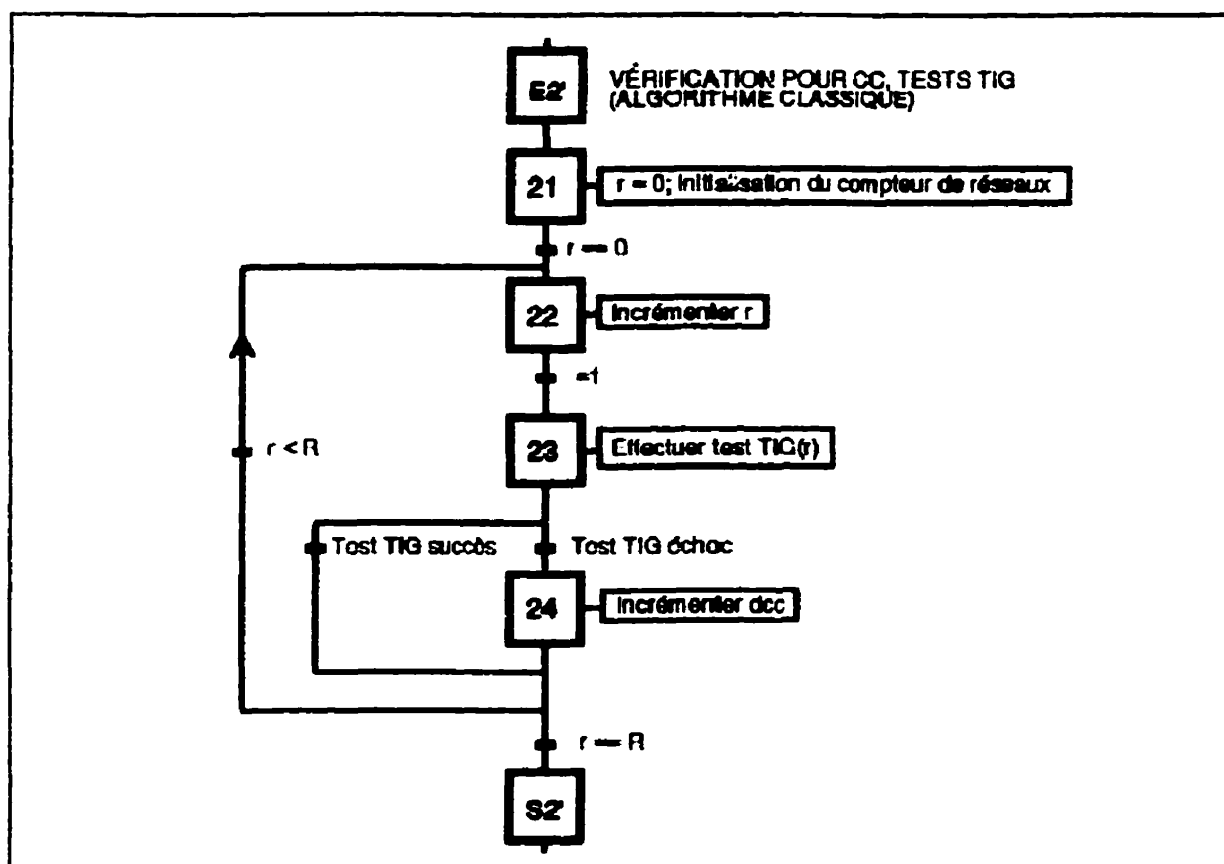


Figure 17: Expansion de la macro-étape M2' (Vérification pour CC, tests TIG, algorithme classique)

La pierre angulaire de l'algorithme classique au point de vue pratique est que chaque point terminal du substrat doit irrévocablement être contacté individuellement. L'outil classique doit donc optimiser chaque étape du procédé de vérification électrique tout en respectant cette contrainte. Un exemple d'un tel outil est l'appareil à contact parallèle (Figure 18) implanté chez IBM Bromont depuis les débuts du département de vérification électrique. Les demandes toujours croissantes de capacité de production ont forcées des améliorations constantes de cet outil jusqu'aux limites permises par l'algorithme classique. L'étude de ces limites pratiques est donc primordiale, puisqu'elles remettent en question les fondements de l'algorithme classique.

#### 2.4.1 Les stratégies d'équipement

##### 2.4.1.1 Les sondes

Conformément à nos conclusions précédentes, la stratégie de contact

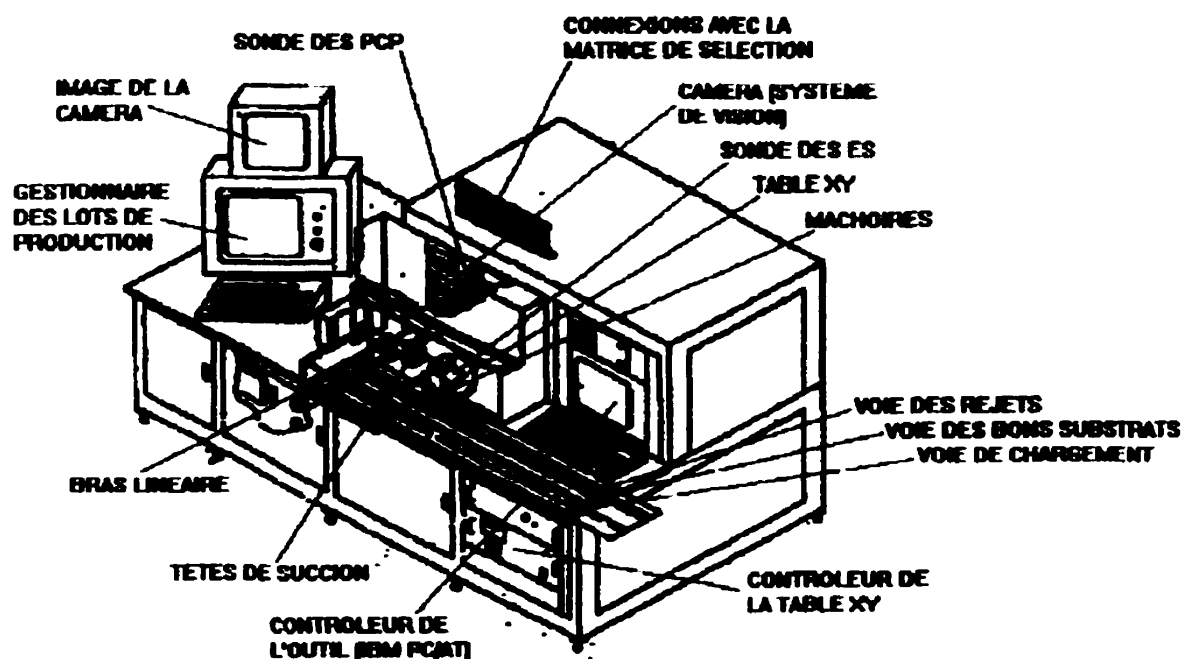


Figure 18: Outil classique de vérification électrique

parallèle est nécessaire pour optimiser le temps de cycle de la vérification électrique; donc notre outil classique optimal doit pouvoir abriter des sondes constituées de microsondes reproduisant les patrons des PCP et des ES des différents produits SCM. Il est physiquement nécessaire d'avoir des sondes distinctes pour les ES et les PCP, car la plupart des produits SCM abritent la zone de jonction au sein de la face opposée à la zone des ES; seuls les substrats de type cavité (Figure 4, Chapitre 1) dérogent à cette règle.

Puisque le patron des ES se conforme au quadrillage standard de l'industrie (50 millièmes de pouce d'espacement), la sonde des ES peut être intégrée à l'outil de façon permanente. La dimension de cette sonde doit cependant respecter la dimension maximale de substrat qui puisse être testé avec cet outil. Cette dimension maximale s'impose naturellement à environ 50 mm, car les substrats de dimension supérieure sont quasi exclusivement de type SMP, et sujets à des phénomènes de distorsion trop importants au niveau des PCP pour implanter une stratégie de contact purement parallèle.

À l'opposé de ce qui précède, le patron des PCP varie grandement selon les différents produits SCM; donc la sonde des PCP doit être interchangeable selon le patron des PCP du produit testé. À cause de la densité élevée des PCP et leur grand nombre, la fabrication de ces sondes est très coûteuse; donc un investissement considérable est requis pour quasiment chaque nouveau produit implanté sur cet outil.

Tel que discuté préalablement, la stratégie de contact parallèle nécessite irrévocablement l'usage d'une matrice de sélection. Ainsi, chaque microsonde des sondes des ES et des PCP est reliée à une adresse de la matrice de sélection. La matrice du Système 780 [35] fournie par la firme DITMCO International est un excellent choix comme matrice de sélection, car elle supporte non seulement un grand nombre d'adresses, mais offre également la possibilité d'effectuer des tests TIG afin de minimiser le nombre de tests



d'isolation requis'.

#### 2.4.1.2 Le système d'alignement

Puisque la distorsion naturelle des substrats est négligeable par rapport à la densité des ES, il est acceptable d'aligner les ES par rapports à leur sonde de façon nominale; donc un simple système de mâchoires symétriques par rapport au centre des substrats suffit. Malheureusement, tel n'est pas le cas pour les PCP.

La variabilité de substrat à substrat de la position des PCP par rapport aux côtés des substrats est de l'ordre de l'espacement entre les PCP, donc très significative (Chapitre 1, Section 1.4). Ainsi, l'alignement nominal effectué entre les ES et leur sonde doit être finement corrigé pour chaque substrat individuel afin d'aligner les PCP avec leur sonde correspondante. Cette correction de position coûte très chère, puisque son implantation nécessite que la sonde et les mâchoires d'alignement des ES soient fixées sur une table de positionnement à haute précision dans le plan XY, communément appelée la table XY.

Puisque les PCP sont quasi indiscernables à l'oeil nu, un système de vision muni d'une caméra avec un zoom adéquat est nécessaire pour mesurer l'écart de position des PCP par rapport à leur position nominale. Pour accélérer ce processus, la mesure des écarts selon les axes X et Y est effectuée automatiquement par un système de vision qui opère sur l'image binaire des PCP via un algorithme approprié. Donc, la table XY sert à positionner le substrat, déjà centré de façon nominale par rapport aux ES, sous la caméra du système de vision et, ensuite, sous la sonde des PCP selon la position corrigée spécifiquement pour le substrat en question.

---

9. DITMCO et Système 780 sont des marques déposées de DITMCO International inc. [35]

### 2.4.1.3 Le système de chargement et de déchargement

Afin d'assurer un rythme régulier de production et d'éviter l'erreur humaine lors de la séparation physique des bons et des mauvais substrats, il est avantageux d'automatiser le chargement et le déchargement des substrats. Notre outil classique de la Figure 18 fait usage d'un système de voies qui transportent les substrats sur des coussins d'air. La direction du mouvement des substrats le long de ces voies est simplement déterminée par la direction des jets d'air de la voie en question.

La voie de chargement achemine les substrats près d'un bras linéaire muni de têtes de succion. Le substrat est ainsi soulevé et déplacé au-dessus de la table XY, où il est échappé entre les mâchoires d'alignement. Inversement, à la fin de la vérification, le substrat est déplacé à la voie de bons substrats ou à la voie de rejets selon le résultat du test électrique, et acheminé en direction inverse. La séparation physique des bons et des mauvais substrats est donc assurée par le déplacement du bras linéaire, et non par un opérateur humain. Ainsi, les risques de mélange sont presque entièrement éliminés.

Le bras linéaire est muni de deux têtes de succion afin de permettre un chargement en parallèle du substrat suivant au cours de l'alignement du substrat courant destiné au test électrique. Donc, la première tête de succion est dédiée au chargement des substrats, alors que la deuxième tête de succion est consacrée au déchargement. De plus, la deuxième tête sert également pour la rotation de 180° des substrats, une méthode compensatoire pour les difficultés pratiques inévitables reliées à une stratégie de contact massivement parallèle, qui seront discutées à la section suivante.

### 2.4.2 Le cycle de vérification électrique

Le cycle de vérification électrique de notre outil classique optimal est

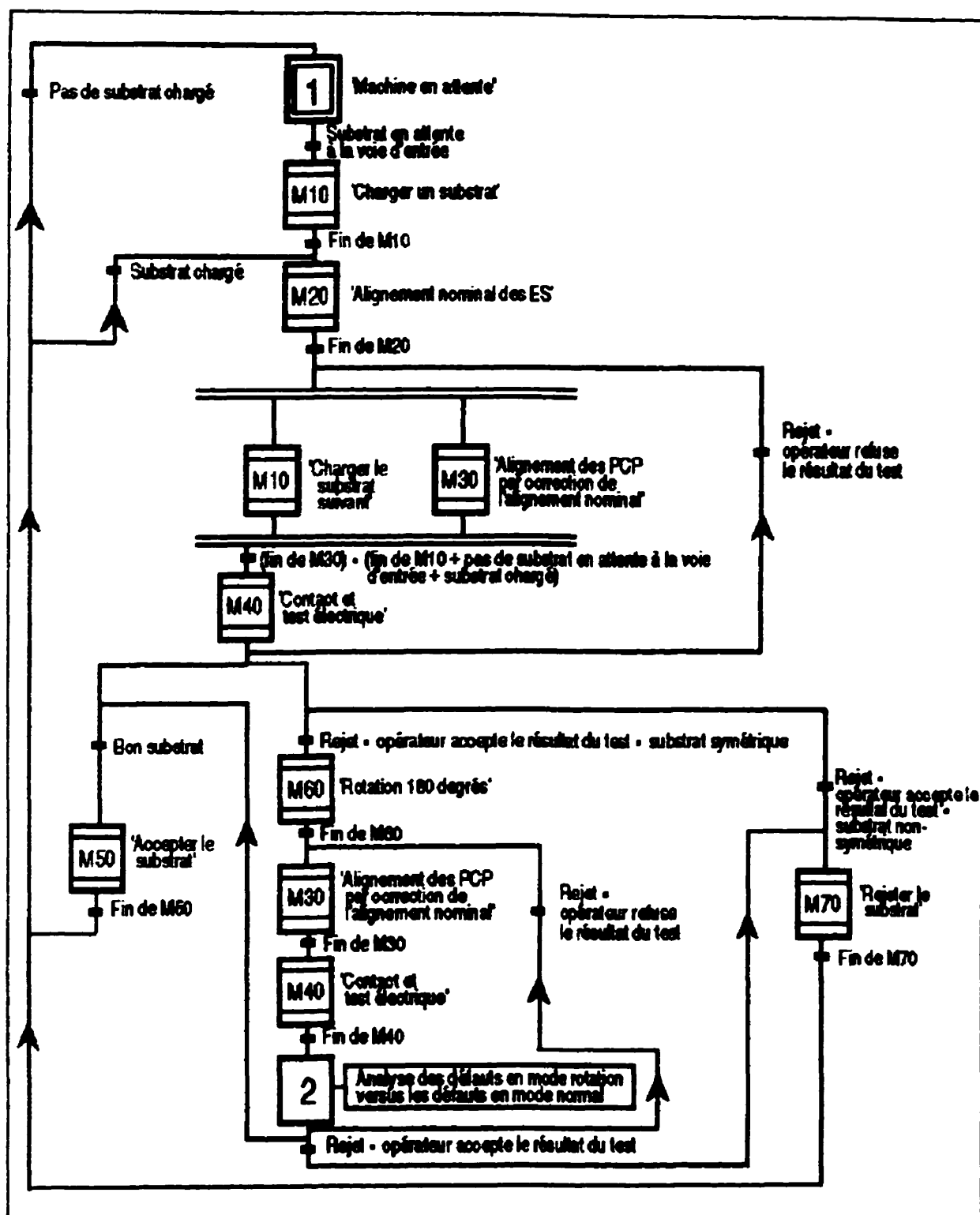


Figure 19: Grafcet général de l'outil classique optimal

montré au schéma Grafcet [4] [8] de la Figure 19. Conformément aux stratégies d'équipement décrites ci-haut, ce cycle se divise en cinq étapes principales qui s'enchaînent successivement: le chargement du substrat, l'alignement nominal des ES, l'alignement des PCP par correction de l'alignement nominal, le contact parallèle des ES et des PCP avec leurs sondes respectives, le test électrique (tests TC et TIG) et, enfin, la séparation physique des bons et des mauvais substrats via l'emplacement du déchargement.

Trois améliorations sont apportées à ce cycle de base afin d'optimiser le procédé: le chargement en parallèle du substrat suivant au cours de l'alignement du substrat courant, la vérification en mode rotation ( $180^\circ$ ) en cas d'échec du test électrique en mode normal ( $0^\circ$ ) et la possibilité de répéter le test électrique en mode normal ou rotation, si l'opérateur le juge nécessaire. Les bénéfices directs du chargement en parallèle au point de vue du temps de cycle global sont évidents (Figure 19, Tableau 3), mais les stratégies de répétition du test électrique méritent une explication plus détaillée.

La difficulté intrinsèque du centrage des PCP est telle que l'efficacité du système de vision varie en cours de production. Ainsi, l'opérateur peut forcer une répétition du test électrique avec un ajustement manuel du centrage du substrat chargé, s'il juge que le résultat du test électrique est invalide avec l'alignement automatique. Une série d'indicateurs, telle qu'une alarme de défauts répétitifs de substrat à substrat, est fournie en temps réel à l'opérateur pour lui aider à porter ce jugement.

Le patron des PCP de la vaste majorité des produits SCM est symétrique par rapport au centre des substrats, car la nature de leur procédé de fabrication est telle que cela améliore grandement la robustesse du patron des PCP face aux phénomènes de distorsion (Chapitre 1, Section 1.4). Cette symétrie permet d'effectuer une rotation de  $180^\circ$  du substrat et de le vérifier

une seconde fois avec la même sonde. L'avantage de ce test en mode rotation est que chaque PCP est vérifié via la microsonde symétriquement opposée à celle utilisée en mode normal. Donc, si un PCP particulier a un problème de contact avec sa microsonde correspondante en mode normal, le contact avec la microsonde symétriquement opposée en mode rotation risque d'être meilleur. Les défauts décelés en mode normal et en mode rotation peuvent alors être comparés avec l'objectif d'en éliminer. Par exemple, un CO décelé en mode normal, mais non-décelé en mode rotation, est irrévocablement invalide, et peut être éliminé. Ainsi, la vérification en mode rotation est appliquée seulement aux substrats avec défauts après la vérification en mode normal.

Donc, le temps de cycle moyen de la vérification électrique est fonction du pourcentage de substrats qui requièrent la répétition du test électrique avec alignement manuel et la vérification en mode rotation. Donc, une baisse de la qualité du contact ou de la qualité intrinsèque du produit dégrade non seulement le rendement du produit, mais également la vitesse moyenne de vérification de l'outil classique.

Cette dégradation est quantifiée par le coefficient d'efficacité de machine (CEM) montré ci-bas à l'équation (18), où TB (en s) est le temps de cycle de

$$CEM = \frac{TB}{TB + \sum_{i=1}^d p_i TD_i} ; 0 \leq p_i \leq 1, \forall i \quad (18) \text{ Efficacité de machine}$$

base de la machine sans aucune dégradation, d est le nombre de facteurs contributifs de dégradation et  $p_i$  est la proportion de cycles soumis au facteur de dégradation i avec un temps ajouté  $TD_i$  (en s) à chaque cycle affecté.

Dans le cas particulier de notre outil classique, TB est le temps de cycle entre les déchargements consécutifs de deux bons substrats, alors que l'ensemble de détracteurs  $p_i$  est constitué principalement du pourcentage p de

substrats qui nécessitent une vérification en mode rotation. Puisque le temps ajouté par cette vérification supplémentaire,  $T_D \approx 0.85 T_B$  (Tableau 3), est non-négligeable par rapport à  $T_B$ , le coefficient d'efficacité (CEM) se dégrade très rapidement en fonction de  $p$  (Figure 20), d'où la grande sensibilité de la vitesse moyenne de vérification, montrée à l'équation (19), versus tout problème de contact ou de qualité de produit.

$$V_{\text{moy}} = \text{CEM} \frac{3600}{T_B} ; \text{ en substrats/heure} \quad (19) \text{ Vitesse moyenne de vérification}$$

Malgré cette dualité entre la vitesse moyenne de vérification et le rendement des produits, l'expérience pratique démontre clairement que la stabilité de la qualité du contact entre les PCP et leurs microsondes correspondantes est telle que la vérification en mode rotation est essentielle pour minimiser les défauts invalides, et aboutir à un rendement final acceptable. Ainsi, la perte en vitesse moyenne est largement compensée par le gain de rendement obtenu, car le résultat final important pour le fournisseur est non pas la vitesse pure de vérification, mais la vitesse de bons substrats qui écoulent à la sortie du vérificateur.

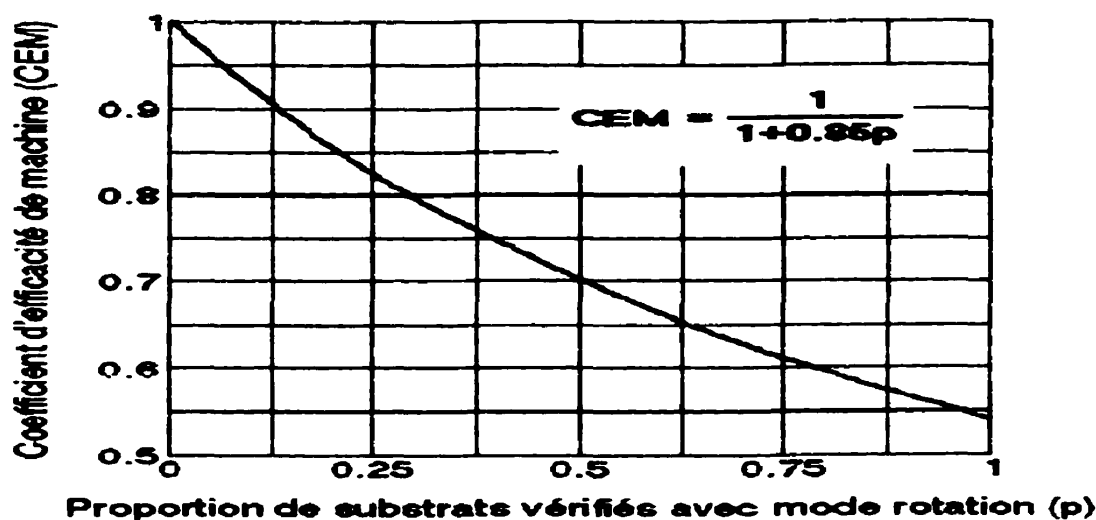


Figure 20: Efficacité de machine de l'outil classique en fonction de la proportion de substrats vérifiés en mode rotation

Tableau 3: Cycle de vérification de l'outil classique optimal [19]

ÉVÉNEMENT <sup>1</sup>	DESCRIPTION	TEMPS REQUIS (x TB <sup>2</sup> )
M20 < (M10/M30) <sup>3</sup> < M40 < M50	Cycle d'un bon substrat (sans test en mode rotation) <sup>4</sup>	1.00
M20 < (M10/M30) < M40 < M60 < M30 < M40 < E2 < M50	Cycle d'un bon substrat (avec test en mode rotation) <sup>4</sup>	1.85
M20 < (M10/M30) < M40 < M70	Cycle d'un substrat défectueux non-symétrique <sup>4</sup>	1.00
M20 < (M10/M30) < M40 < M60 < M30 < M40 < E2 < M70	Cycle d'un substrat défectueux symétrique <sup>4</sup>	1.85
M10	Charger un substrat	0.19
M20	Alignement nominal des ES	0.09
M30	Alignement des PCP par correction de l'alignement nominal	0.34
M40	Contact et test électrique	0.25
M50	Accepter le substrat	0.32
M60	Rotation 180°	0.15
M70	Rejeter le substrat	0.32
E2	Analyser les défauts en mode rotation par rapport aux défauts en mode normal	0.11

1. Voir Figure 19
2. TB est la référence de temps qui correspond au temps minimal requis pour la vérification d'un bon substrat.
3. La macro-étape M10 est effectuée en parallèle avec la macro-étape M30. Puisque le temps requis pour M30 (0.34 TB) est supérieur au temps requis pour M10 (0.19 TB), seul le temps de M30 est comptabilisé pour le calcul du temps de cycle global.
4. Il est présumé pour fins de simplicité que l'opérateur ne force pas des répétitions du test électrique.

Le cycle de vérification électrique de l'outil classique débute avec le chargement d'un substrat (Figure 55, Annexe A). Cela consiste à soulever un substrat de la voie d'entrée à l'aide de la première tête de succion du bras linéaire et à le déplacer au-dessus de la sonde des ES montée sur la table XY. Ce dernier se positionne en-dessous du substrat afin de l'accueillir entre les mâchoires qui résident par-dessus la sonde des ES. Le substrat est alors échappé entre les mâchoires qui se referment sur celui-ci le long de sa diagonale. Ainsi, l'alignement nominal des ES du substrat par rapport à la sonde des ES est complété (Figure 56, Annexe A).

Cet alignement nominal doit alors être corrigé afin de compenser pour la distorsion des PCP et, ainsi, aligner les PCP de ce substrat spécifique avec la sonde des PCP. Le substrat fermement agrippé par les mâchoires de la table XY est donc déplacé sous une caméra où son image est convertie sous forme binaire et analysée par un système de vision afin de déterminer les corrections nécessaires selon les axes X et Y par rapport à l'alignement nominal. Le substrat est alors déplacé à cette position corrigée sous la sonde des PCP (Figure 57, Annexe A).

Puisque cette dernière opération comprend deux déplacements de la table XY séparés par une période d'analyse visuelle, elle est idéale pour y marier en parallèle le chargement du prochain substrat, qui comprend de manière analogue deux déplacements du bras linéaire séparés par la prise d'un substrat à la voie d'entrée. Ainsi, les déplacements de la table XY et du bras linéaires sont effectués simultanément et la prise du substrat à la voie d'entrée est réalisée lors de l'analyse visuelle (Figure 19).

Les mâchoires sont alors ouvertes et la sonde des PCP est abaissée sur le substrat avec une pression suffisante pour établir un contact mécanique adéquat entre chaque microsonde et son ES ou PCP correspondant. Ainsi, tous les points terminaux du substrat sont contactés simultanément par les sondes des PCP et des ES. Le test électrique peut alors être exécuté conformément à l'algorithme classique (Figure 11) via la matrice de sélection reliée aux sondes.

Après le test électrique, la sonde des ES est relevée. Plusieurs cheminements possibles s'ouvrent alors au substrat selon le résultat du test électrique. Si le substrat est électriquement bon, il est soulevé par la deuxième tête de succion et le prochain substrat en attente à la première tête est échappé entre les mâchoires afin de recommencer le cycle. Le substrat électriquement bon est alors déplacé à la voie de bons substrats et déchargé



(Figure 60, Annexe A). De même, un substrat électriquement défectueux et non-symétrique, qui n'offre pas la possibilité d'un test en mode rotation, est déchargé dans la voie de rejets (Figure 61, Annexe A).

Par contre, un substrat défectueux mais symétrique est tourné de 180° à l'aide de la deuxième tête de succion (Figure 59, Annexe A) et testé une seconde fois. Les défauts en mode rotation sont alors analysés par rapport aux défauts en mode normal (0°) avant d'émettre un verdict final sur le substrat. Le substrat symétrique est alors acheminé vers la voie de bons substrats ou la voie de rejets selon le résultat de cette analyse.

#### 2.4.3 Les faiblesses

La stratégie d'équipement décrite ci-haut optimise l'application pratique de l'algorithme classique de vérification électrique afin de satisfaire les exigences de capacité d'un cadre industriel à haut volume de production. En résumé, les points clefs de cette stratégie sont:

- le contact des points terminaux est purement parallèle afin d'effectuer tous les tests électriques en une seule et unique étape de contact, et de permettre l'usage des tests d'isolation de type TIG à l'aide d'une matrice de sélection à cette fin;
- l'alignement fin requis pour les PCP est automatisé à l'aide d'une table XY à haute précision et d'un système de vision;
- le chargement et le déchargement des substrats sont automatisés via un bras linéaire muni de deux têtes de succion qui permettent le chargement du prochain substrat en parallèle avec l'alignement du substrat courant, et éliminent ainsi le chargement du temps de cycle global de la vérification électrique (Tableau 3);
- une vérification en mode rotation avec une analyse comparative des défauts en mode normal par rapport aux défauts en mode rotation permet de minimiser l'impact des défauts invalides inhérent au contact

- parallèle à grande échelle, et de maximiser le rendement;
- l'ensemble des systèmes est contrôlé par ordinateur afin de permettre une intégration totale des différentes étapes au sein d'un cycle de vérification continu.

Ainsi, le maximum pratique envisageable de la vitesse moyenne de vérification, qui respecte les confins de l'algorithme classique de vérification électrique, est atteint par notre outil classique. Les limites de l'algorithme classique sur le plan pratique sont donc clairement apparentes.

De toute évidence, le contact individuel des PCP d'une manière massivement parallèle est la source primaire des ennuis de l'outil de vérification classique. À cause de cela, l'alignement nominal des substrats par leurs côtés via des simples mâchoires n'est pas suffisant. Un système élaboré d'alignement, qui inclut une table XY et un système de vision contrôlés par ordinateur, devient nécessaire pour atteindre la grande précision de positionnement requise pour corriger l'alignement nominal, et ainsi aligner les PCP avec leur sonde. Non seulement cette correction de l'alignement nominal complexifie le design de l'outil classique, mais représente une portion considérable (34%) de son temps de cycle de base, plus que n'importe quelle autre étape individuelle du cycle de vérification électrique (Tableau 3).

Puisque l'interface entre la table XY mobile et les voies de chargement et de déchargement fixes ne peut pas être direct, un mécanisme de bras, qui peut cueillir et déposer les substrats entre les mâchoires de la table XY et entre les guides des voies, est requis. Ainsi, la nécessité d'une table XY pour l'alignement des PCP mène inévitablement à un mécanisme de bras pour le chargement et le déchargement des substrats, telle que ces derniers doivent être soulevés pour être déplacés. Encore une fois, les manipulations mécaniques sont multipliées et le temps de cycle est dégradé.

La sonde des PCP est un système mécanique massivement parallèle dont les microsondes ont une durée de vie moyenne avec un écart-type correspondant. Puisqu'une seule microsonde défectueuse est suffisante pour causer un défaut invalide, et un rejet, il est difficile de maintenir une sonde en état opérationnel parfait pour de longues durées de production. Ainsi, en plus du fait qu'une sonde spécifique est requise pour chaque patron distinct de PCP, des sondes de rechange doivent également être prévues pour maintenir un rythme continu de production malgré la réparation régulière des sondes usées.

La correction de l'alignement nominal caractérise la position des PCP par rapport aux côtés des substrats et non un PCP de référence, car ce dernier paramètre est de toute évidence impossible à ajuster avec une sonde commune pour tous les substrats. Ainsi, les positions relatives des PCP doivent correspondre très précisément à celles de leurs microsondes homologues au niveau de la sonde pour assurer un contact solide. Puisqu'en pratique les phénomènes de distorsion des substrats font varier légèrement ce paramètre en cours de production, la qualité du contact se dégrade en fonction de l'amplitude de ces variations.

À la lumière de ce qui précède, la fiabilité pratique du contact parallèle d'un grand nombre de PCP avec leurs microsondes correspondantes est intrinsèquement telle qu'un niveau non-négligeable de défauts invalides est inévitable en cours d'opération. Un test en mode rotation est donc essentiel pour compenser ce manque de fiabilité, et maintenir un rendement maximal. Ainsi, une baisse de la qualité du contact augmente fortement le pourcentage de substrats qui requiert un test en mode rotation, et dégrade la vitesse moyenne de vérification proportionnellement au coefficient d'efficacité CEM (Figure 20).

Donc, malgré le fait que le contact parallèle des PCP individuels accélère grandement la vitesse de vérification de notre outil classique, il engendre

conjointement une série de contraintes au point de vue du design de l'outil et de la qualité du contact en mode opérationnelle qui limitent sa vitesse maximale de vérification. Il est clair que pour briser cette barrière de vitesse, les fondements mêmes de l'algorithme classique doivent être remis en question.

## 2.5 La vérification électrique par les ES

### 2.5.1 Les principes

Le procédé de vérification électrique par les ES est dérivé à partir d'une transformation de la stratégie de contact inhérente à l'algorithme classique, qui vise spécifiquement à éliminer le problème pratique de l'alignement fin des PCP avec leur sonde. Ainsi, cette transformation doit sans équivoque éliminer le contact individuel des PCP.

Il est intrinsèque à l'algorithme classique que chaque point terminal doit être contacté isolément, et ce pour tous les points terminaux du substrat. Que la stratégie de contact soit séquentielle ou parallèle, chaque point terminal individuel doit éventuellement correspondre à une borne de l'instrument de mesure de résistance électrique.

Conformément aux conclusions de la section précédente, ce contact individuel impose des difficultés importantes d'ordre pratique du côté des PCP, mais non du côté des ES, puisque les phénomènes de distorsion des substrats sont négligeables par rapport à la densité et la surface individuelle des ES. Ainsi, telle que déjà réalisée au niveau de l'outil classique optimal, une sonde reproduisant le quadrillage standard de l'industrie peut être utilisée pour contacter parallèlement les ES individuelles, tout en maintenant un alignement commun pour tous les substrats. Donc, il est à notre avantage de maintenir de manière intégrale la stratégie de contact parallèle des ES individuelles au sein de la nouvelle technique de vérification par les ES, d'où

son nom.

Sans s'attarder immédiatement sur les implications profondes d'une telle transformation au niveau du test électrique, éliminons arbitrairement le contact individuel des PCP de notre stratégie globale de contact, fondé uniquement sur la prémisse qu'il nous cause des ennuis sur le plan pratique. Dès cette barrière conceptuelle franchie, nous discernons rapidement que la seule alternative possible est le contact conjoint, et donc implicitement parallèle, des PCP. Physiquement, cela correspond simplement à une sonde munie d'une surface de contact continue et conductrice, qui court-circuite les PCP.

Ainsi, notre stratégie globale de contact pour la nouvelle technique de vérification par les ES se résume à un contact parallèle et conjoint des PCP accompagné d'un contact parallèle et individuel des ES. Nous voyons aisément qu'une telle stratégie élimine la contrainte d'alignement fin requis pour chaque substrat spécifique, qui limite la vitesse moyenne de l'outil classique. Il s'agit maintenant de voir quelles possibilités une telle stratégie de contact nous offre au point de vue du test électrique.

À l'aide de nos connaissances de la structure interne des substrats (Chapitre 1, Section 1.3.2), nous réalisons que si nous court-circuitons tous les PCP d'un substrat, tous ses ES, à l'exception de celles de types R4 et inutilisé, doivent également être court-circuitées. Dans le cas contraire, un ou plusieurs CO sont inévitablement présents au niveau de la brique du substrat. Ainsi, ce mécanisme nous offre un moyen simple de vérifier pour CO un substrat dont tous les PCP sont court-circuités, en contactant individuellement seules ses ES.

Puisqu'un contact des PCP est nécessaire pour vérifier les substrats pour CO, la méthode ci-haute est la seule disponible pour effectuer cela sans qu'un

contact individuel des PCP soit nécessaire. Ainsi, il est clair que les tests TC et TIG doivent être découplés en deux étapes distinctes de contact mécanique, puisque, de toute évidence, les tests TIG ne peuvent être effectués alors que les PCP sont court-circuités. Deux étapes de contact sont donc nécessaires (Figure 21), une première pour les tests TC où les PCP sont court-circuités et les ES sont touchées individuellement, et une seconde pour les tests TIG où seules les ES sont touchées. Malgré ce fait, les avantages offertes par cette nouvelle technique au niveau de l'alignement des substrats permettent d'effectuer facilement ces deux opérations en parallèle pour des substrats consécutifs, et d'éviter ainsi une dégradation de la vitesse de vérification (Chapitre 3, Section 3.2.1).

Cependant, il n'est pas possible de déceler toutes les possibilités de CO et de CC avec cette nouvelle méthode, car seules les ES sont contactées individuellement. Puisque les PCP sont court-circuités au cours des tests TC, il n'est pas possible de détecter un CO valide entre deux PCP reliés par design. Ainsi, des CO qui impliquent des PCP individuels appartenant à des réseaux de types voltage, R2 et R3, montrés respectivement par les CO C01, C02 et C03 de la Figure 22, ne sont pas décelables sans contact individuel des PCP. De même, puisque les PCP ne sont pas contactés au cours des tests TIG,

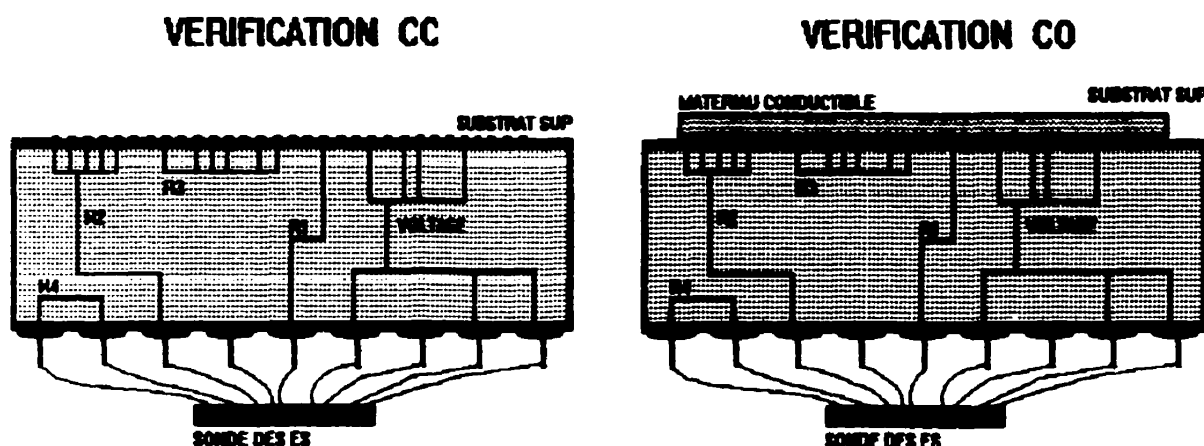


Figure 21: Stratégie de contact de la vérification électrique par les ES

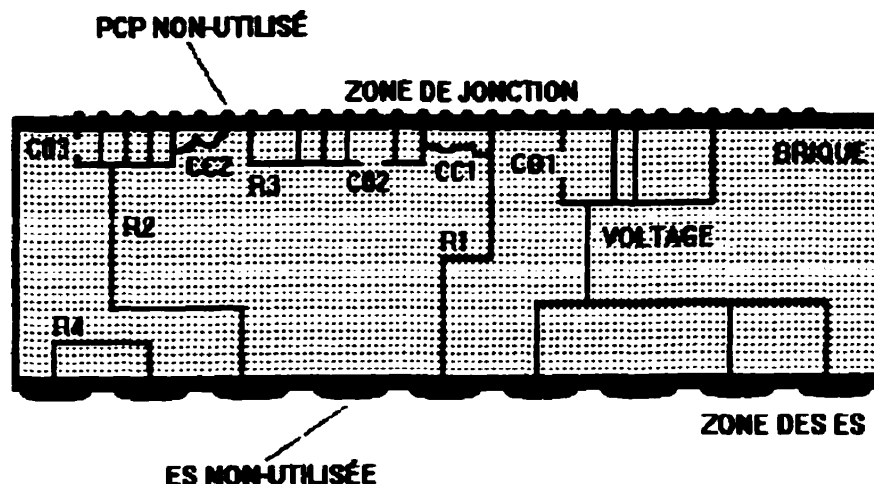


Figure 22: Défauts CO et CC non-décelables par la stratégie de vérification par les ES

seuls les CC impliquant les réseaux qui comprennent une ES sont décelables. Donc, les CC impliquant des réseaux de types R3 et PCP non-utilisé, montrés respectivement par les CC CC1 et CC2 de la Figure 22, ne sont pas décelables par cette nouvelle technique.

De toute évidence, la stratégie de vérification par les ES s'adonne plus favorablement aux substrats simples de type SUP, riches en réseaux de type R1, qu'aux substrats complexes de type SMP, riches en réseaux de type R2 et R3, car plus les substrats sont complexes, plus le risque au consommateur est grand. Pour cette raison, les substrats de type SMP sont en général éliminés du domaine d'application de ce nouveau procédé.

### 2.5.2 L'algorithme de vérification par les ES

L'algorithme de vérification électrique par les ES découle du principe fondamental que seules les ES peuvent être contactées individuellement. Ainsi, le défi est de développer un algorithme qui maximise la couverture du test électrique, tout en respectant cette contrainte.

Un contact des PCP est nécessaire pour déceler des CO entre les ES et les PCP. Tel que discuté préalablement, puisqu'un contact individuel des PCP n'est pas permis, la seule alternative qui demeure est de contacter les PCP conjointement, et ainsi, les court-circuiter avant de débiter la vérification pour CO. De même, puisque la seule manière de toucher les PCP est de les court-circuiter, la seule alternative possible lors de la vérification pour CC est de supprimer tout contact avec les PCP, sinon, des défauts CC invalides sont intrinsèquement inévitables.

Contrairement à l'algorithme classique, la stratégie de contact des PCP lors de la vérification pour CO est donc entièrement découplée de la stratégie employée au cours de la vérification pour CC. La stratégie de contact des ES demeure cependant équivalente à celle de l'algorithme classique. Ainsi, les ES sont touchées individuellement tout au long de l'exécution de l'algorithme de vérification par les ES alors que les PCP sont court-circuités lors des tests TC et isolés en surface lors des tests TI (Figure 23, Figure 21).

Avec tous les PCP court-circuités à un même noeud électrique, nous pouvons alors vérifier que chaque ES qui est reliée par design à un PCP présente une continuité avec le noeud commun des PCP. Ainsi, toutes les ES qui appartiennent à des réseaux de types R1, R2 et voltage doivent être incluses dans cette portion de la vérification pour CO.

Nous apercevons à ce stade que nous avons le choix d'effectuer tous les tests TC avec la borne commune du noeud des PCP court-circuités ou d'enchaîner les tests PCP à travers toutes les ES reliées par design à un PCP. Nous choisissons la dernière solution, car sa mise en pratique est déjà comblée par la stratégie de contact individuel des ES, contrairement à la première alternative qui requiert une liaison supplémentaire entre la surface conductrice de la sonde des PCP et une adresse de la matrice de sélection reliée à l'instrument de mesure du test électrique.



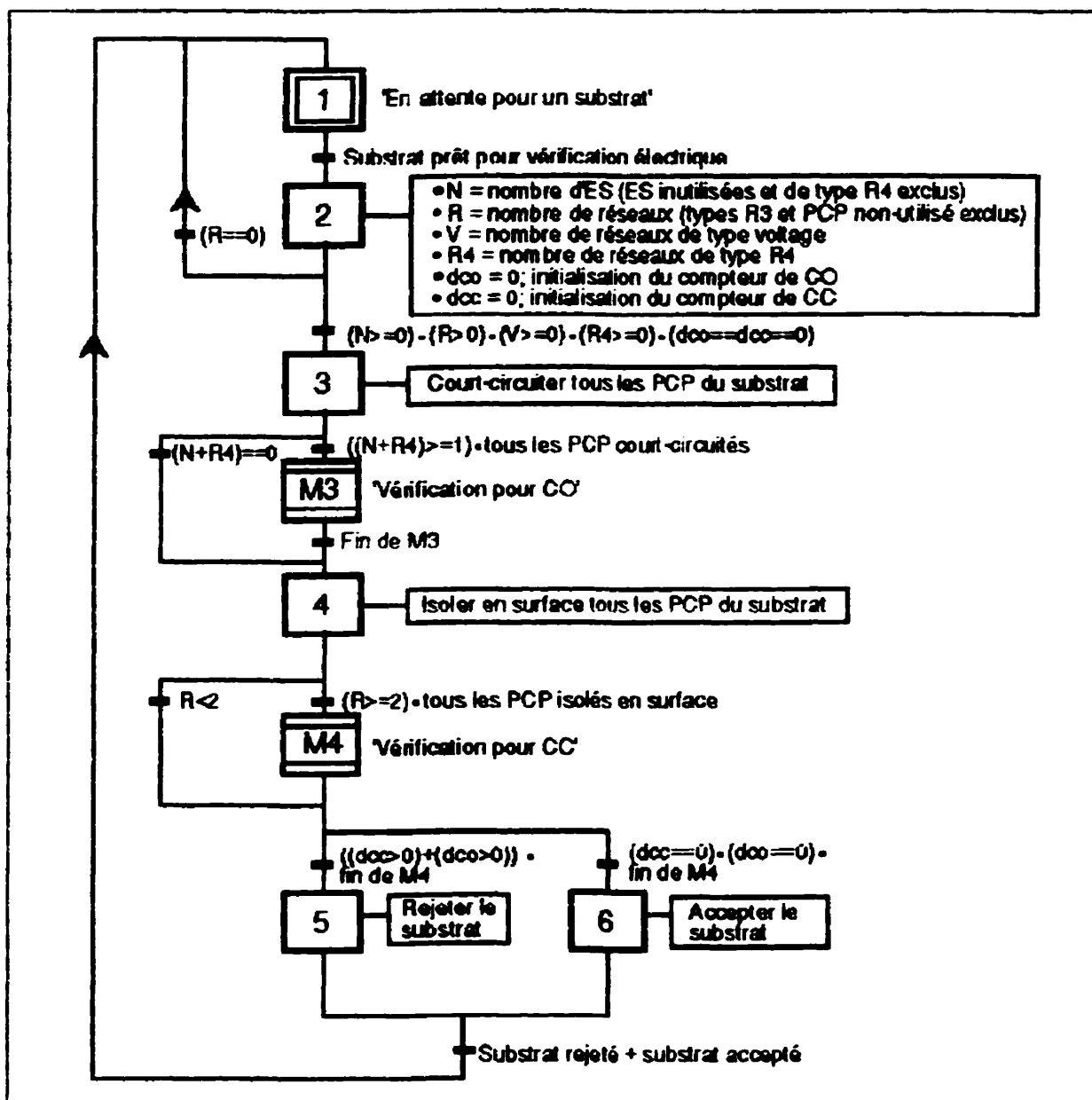


Figure 23: Grafcet de l'algorithme de vérification électrique par les ES

Ainsi, l'opération de court-circuiter les PCP crée au niveau des ES un réseau R4 virtuel qui comprend toutes les ES des réseaux réels de types R1, R2 et voltage (Figure 21). Nous vérifions donc simplement par enchaînement de tests TC la continuité de ce réseau virtuel. Un défaut CO dans ce réseau virtuel indique nécessairement un défaut CO au sein d'un des réseaux réels

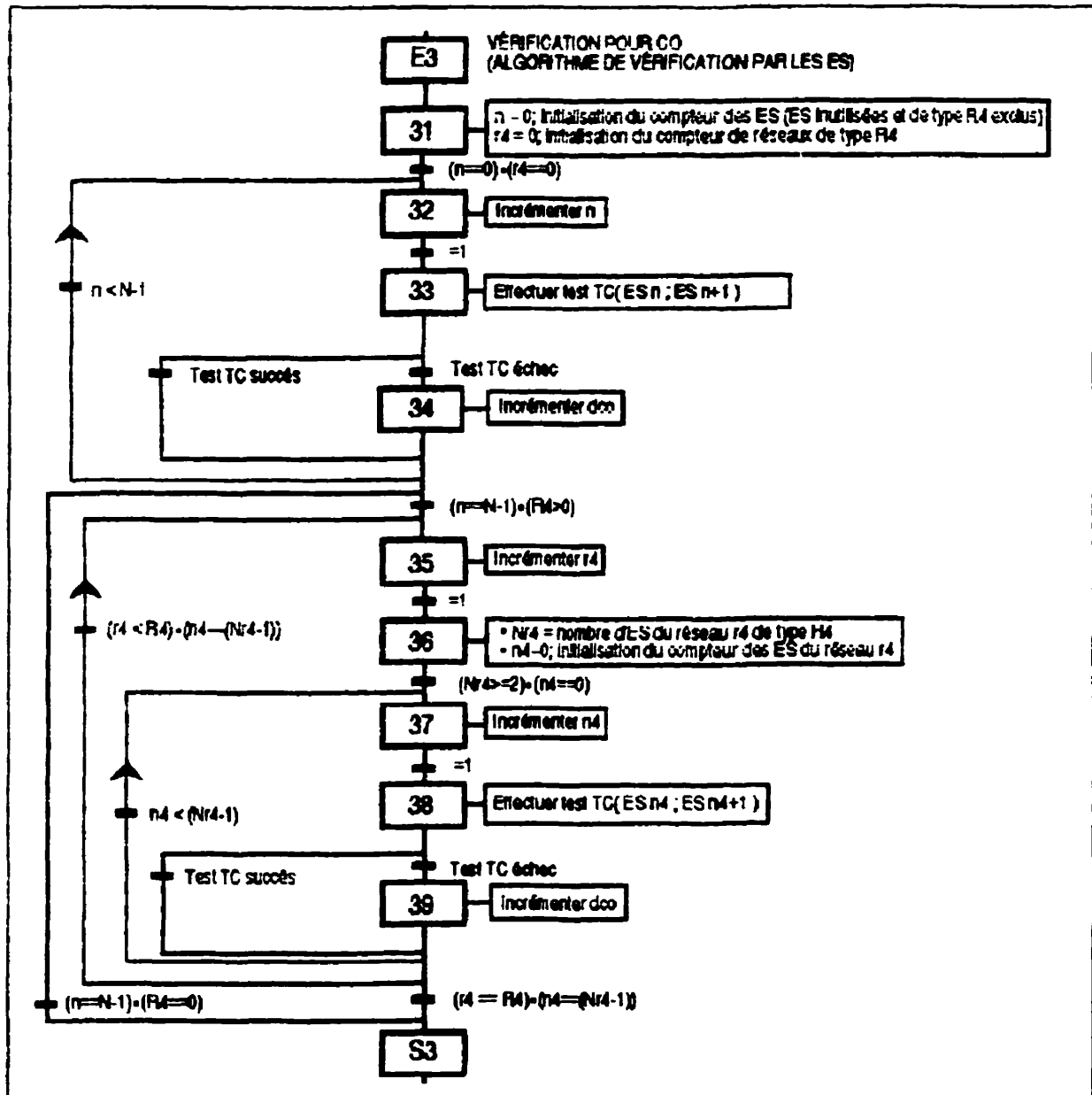


Figure 24: Expansion de la macro-étape M3 (Vérification pour CO, algorithme de vérification par les ES)

reliés aux ES impliquées.

Puisque les ES des réseaux de types R4 réel et ES non-utilisée ne communiquent pas avec un PCP par design, ils ne sont pas court-circuités avec le restant des ES du substrat (Figure 21). Ainsi, la continuité de chaque

réseau R4 réel est vérifiée avec son propre enchaînement de tests TC. Les ES non-utilisées ne requièrent pas de test TC, car elles sont isolées par design.

La vérification pour CO de l'algorithme moderne de vérification électrique par les ES est donc considérablement plus simple que celle de l'algorithme classique (Figure 12), car elle est réduite à une série d'enchaînements de tests TC confinés aux ES du réseau R4 virtuel et des réseaux R4 réels (Figure 24).

Puisque seules les ES peuvent être touchées lors de la vérification pour CC, seule l'isolation des réseaux qui comprennent une ES peut être validée (Figure 21); l'isolation des réseaux de types R3 et PCP non-utilisé ne peut donc pas être assurée par cette méthode. Ainsi, un test TIG, qui implique nécessairement un contact parallèle de toutes les ES, est effectué pour chaque réseau de type R1, R2, R4 ou ES non-utilisée via une ES qui lui appartient (Figure 25).

Des séries de tests TC sont alors enchaînées à travers les ES des réseaux de types R4 et voltage afin d'assurer que l'alignement des ES avec leur sonde est adéquat. Cette validation de l'alignement par voie électrique est nécessaire pour protéger le client, car sinon, un alignement délinquant qui dégrade le contact entre les ES et leurs microsondes correspondantes peut résulter facilement à l'échappement de CC valides (Section 2.3.2.1). Avec cette méthode, un alignement inexact résulte inévitablement à une série de défauts CO invalides qui causent le rejet du substrat, mais protègent le client.

De même que l'algorithme classique, seuls les substrats avec aucun défaut CO ou CC décelé sont conservés; les autres sont carrément mis au rebut.

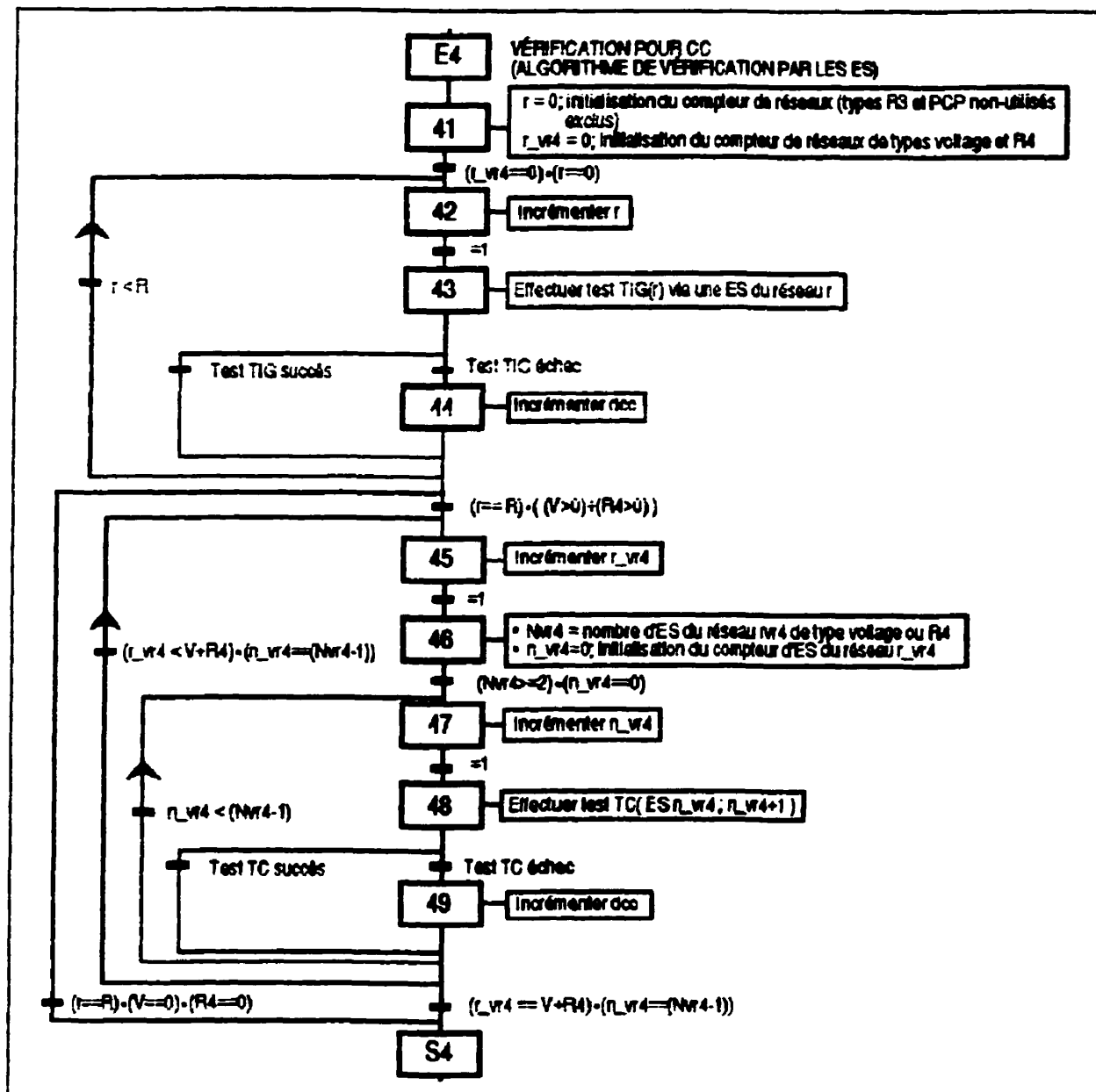


Figure 25: Expansion de la macro-étape M4 (Vérification pour CC, algorithme de vérification par les ES)

### 2.5.3 La qualité du produit expédié au client

À la lumière de ce qui précède, il est clair que la stratégie de vérification électrique par les ES n'offre pas une couverture complète pour tous les cas possibles de défauts CO et CC d'un substrat SCM. Ainsi, un certain niveau

de risque au consommateur est inhérent à cette stratégie.

Donc, il s'agit de bien caractériser ce risque et de l'asservir afin de satisfaire les exigences de qualité des clients pour une gamme la plus large possible de produits SCM. L'enjeu est tel que si ce risque ne peut être borné en deçà du niveau de qualité demandé par un client particulier alors la stratégie de vérification par les ES ne peut être appliquée pour ce client.

#### 2.5.3.1 La vérification du design des substrats

Les tests TC, qui vérifient les continuités prévues par design entre les ES et les PCP, sont tous effectués avec le noeud commun des PCP court-circuités, et non avec les PCP individuels reliés à leurs ES respectives. Ainsi, en autant qu'une ES communique avec un PCP quelconque, c'est-à-dire non pas nécessairement un PCP avec lequel elle est liée par design, le test TC associé à cette ES est forcément réussi. Ainsi, hormis tout problème de contact, un substrat désigné comme défectueux par la stratégie de vérification par les ES est obligatoirement mauvais, mais un substrat désigné non-défectueux n'est pas nécessairement entièrement conforme à son design.

Donc, de manière inhérente, la vérification électrique par les ES n'offre pas une vérification du design des substrats. Cependant, cette vérification du design n'est pas nécessaire de façon continue tout au long du cycle de vie d'un produit SCM, mais seulement au tout début afin de valider que les masques utilisés pour les étapes de sérigraphie du procédé de fabrication des substrats créent la structure désirée de réseaux (Chapitre 1, Section 1.4). Dès que cette structure est validée et que les mêmes masques sont utilisés pour la fabrication des substrats ultérieurs, la vérification du design n'est plus nécessaire.

Ainsi, avant d'implanter la stratégie de vérification par les ES pour un

produit SCM, un premier substrat non-défectueux doit nécessairement être vérifié avec succès selon l'algorithme classique afin de valider que le procédé de fabrication résulte en une structure conforme au design du produit. Plusieurs vérificateurs commerciaux qui implantent une stratégie de contact séquentiel des points terminaux individuels sont adéquats pour accomplir cette tâche [36]. Il est important que le vérificateur dédié à cette fin plante une stratégie de contact purement séquentiel afin de maximiser sa flexibilité de tester des formes de substrat très variées sans investissements supplémentaires; la vitesse de vérification est de toute évidence non-pertinente dans ce cas.

#### 2.5.3.2 Le contact

Malgré le fait que des tests TC supplémentaires sont enchaînés à travers les ES des réseaux de types R4 et voltage lors de la vérification pour CC (Figure 25) afin de garantir que l'alignement de la sonde des ES est adéquat, le contact avec les autres ES de type signal ne peut pas être validé, car cela implique nécessairement un contact conjoint de plusieurs PCP, donc incompatible avec la vérification pour CC.

Puisque les étapes respectives de contact des tests TC et TIG sont entièrement découplées, il n'est pas possible d'effectuer durant la même période de contact un test TC se rapportant au même ES impliquée dans un test TIG afin de garantir le contact, et, par conséquent, qu'un CC valide ne peut pas s'échapper au client à cause d'une résistance de contact trop élevée (16).

En raison de ce qui précède et le fait qu'en pratique la durée de vie des microsondes est limitée, un diagnostic qui valide la qualité du contact de la sonde des ES est nécessaire à intervalle régulier. Cela consiste simplement à court-circuiter la sonde entière à l'aide d'une plaque conductrice et

d'enchaîner des tests TC à travers toutes les microsondes afin d'identifier celles qui sont défectueuses à l'aide des défauts CO qui résultent, et de les remplacer. Puisque la durée de vie des microsondes se conforme théoriquement à une distribution normale avec une moyenne ( $\mu$ ) et un écart-type ( $\sigma$ ) associé, la fréquence de ce diagnostic doit excéder  $1/(\mu-4\sigma)$  afin d'éliminer quasi totalement la probabilité d'un test TIG effectué via une microsonde avec une résistance de contact élevée [14]. Puisqu'en pratique, la durée de vie moyenne des microsondes est considérable, ce diagnostic peut facilement être effectué à une fréquence nettement supérieure à  $1/(\mu-4\sigma)$ .

Enfin, il mérite d'être souligné que non seulement cette pratique protège le consommateur contre des CC échappés, mais bénéficie également au fournisseur en minimisant les CO invalides qui baissent inutilement le rendement.

#### 2.5.3.3 Les défauts non-décelables

Tel que déjà discuté, il existe cinq genres spécifiques de défauts électriques qui sont intrinsèquement non-décelables par la stratégie de vérification par les ES (Figure 22):

- CO d'un PCP de réseau de type voltage (CO1);
- CO d'un PCP de réseau de type R3 (CO2);
- CO d'un PCP de réseau de type R2 (CO3);
- CC avec un réseau de type R3 (CC1);
- CC avec un PCP non-utilisé (CC2).

Tous les autres cas possibles de défauts CO et CC sont sans équivoques décelables.

La population de substrats défectueux dans le flux de production en amont vue de l'opération de vérification par les ES est donc divisée électriquement en deux catégories générales, avec défauts décelables et sans aucun défaut

décelable, représentées respectivement par les niveaux de substrats défectueux  $P_i$  et  $P_{ii}$ . Seuls les substrats uniquement affectés par des défauts non-décelables sont inclus dans le niveau  $P_{ii}$ ; les substrats défectueux hybrides qui comprennent un mélange de défauts décelables et non-décelables sont inclus dans le niveau  $P_i$ , car ils sont rejetables par la vérification électrique par les ES.

En observant la nature des défauts non-décelables, nous discernons rapidement que les moyennes relatives de  $(P_i)_{ii}$  et  $(P_{ii})_{ii}$  varient selon la complexité du produit testé, telle que plus les substrats sont riches en réseaux R2 et R3, donc complexes, plus  $(P_{ii})_{ii}$  prend de l'importance par rapport à  $(P_i)_{ii}$ . Ainsi, pour des substrats simples de type SUP,  $(P_{ii})_{ii}$  est en général négligeable par rapport à  $(P_i)_{ii}$ . Par ailleurs,  $(P_{ii})_{ii}$  est maintenu intrinsèquement à un niveau faible par le fait que les mécanismes qui génèrent les défauts CO et CC durant le procédé de fabrication des substrats (Chapitre 1, Section 1.4) ne discriminent pas entre les défauts décelables et non-décelables. Donc, la probabilité d'un substrat avec plusieurs défauts non-décelables et aucun défaut décelable est très faible de nature.

Ainsi, la vérification électrique par les ES peut filtrer du flux de production le niveau  $P_i$ , mais non le niveau  $P_{ii}$ . Par conséquent, ce dernier doit être asservi à un niveau moyen de qualité (NMQ) borné supérieurement par l'exigence moyenne de qualité (NMQ<sub>iii</sub>) imposée par le client.

La méthode privilégiée en industrie pour réaliser cet asservissement d'un niveau moyen de qualité expédié au client est l'échantillonnage selon Dodge et Romig [5]. Appliquée à ce cas particulier, cette technique assure un niveau moyen maximal NMQ<sub>iii</sub> de substrats défectueux avec aucun défaut décelable à la sortie de l'opération d'échantillonnage indépendamment du niveau  $(P_{ii})_{ii}$  de ces substrats à l'entrée de cette opération. Ainsi, un niveau NMQ de substrats défectueux borné supérieurement à NMQ<sub>iii</sub> par l'opération



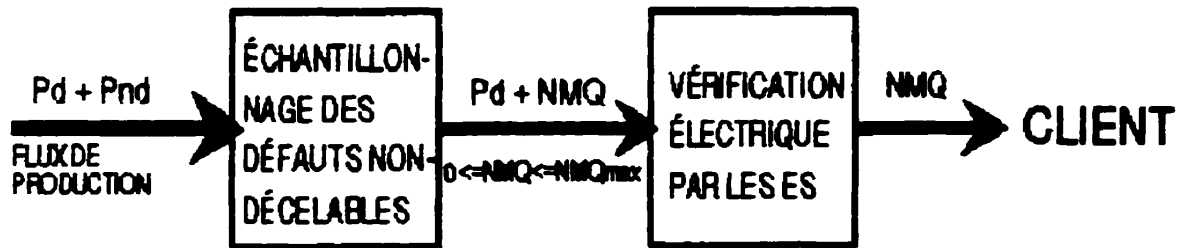
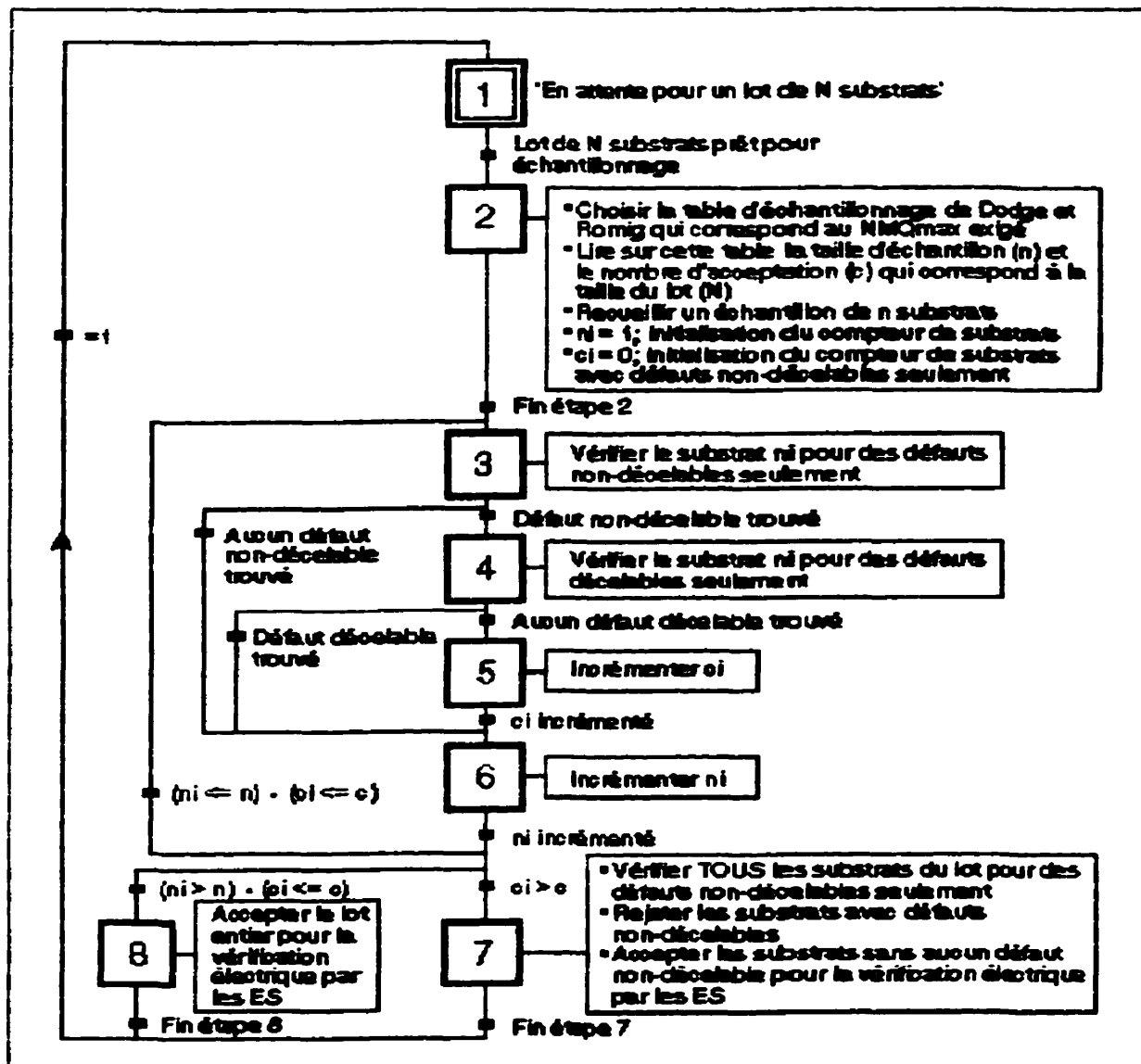


Figure 26: Asservissement du niveau moyen de substrats défectueux sans aucun défaut décelable par la vérification électrique par les ES

d'échantillonnage n'est pas filtré par l'opération de vérification électrique par les ES, et est expédié au client (Figure 26).

L'échantillonnage de Dodge et Romig (Figure 27) consiste à traiter le flux de production d'un produit SCM par lots de  $N$  substrats, avec  $N$  variable de lot à lot selon la gestion du flux de production. Pour chaque lot, un échantillon de  $n$  substrats est recueilli aléatoirement selon le tableau d'échantillonnage de Dodge et Romig qui correspond au niveau de qualité  $NMQ_{III}$  exigé par le client du produit en question (Tableau 7, Annexe F.3). Ce même tableau fournit également le nombre d'acceptation ( $c$ ) qui sert comme critère pour l'acceptation ou le refus du lot à l'opération d'échantillonnage. Un refus signifie que tous les substrats du lot doivent être vérifiés pour les défauts non-décelables avant d'être expédiés à l'opération de vérification par les ES, alors qu'une acceptation indique que le lot peut être immédiatement expédié à cette opération.

Chaque substrat de l'échantillon est vérifié en premier lieu selon l'algorithme classique seulement pour les défauts non-décelables par la vérification par les ES. Si aucun défaut non-décelable est trouvé, alors nous passons immédiatement au prochain substrat de l'échantillon. Dans le cas contraire, la vérification du substrat continue pour la balance des défauts possibles, donc les défauts décelables par la vérification par les ES. Si un défaut décelable est trouvé à ce stade, nous passons également au prochain



**Figure 27: Graclet de l'échantillonnage selon la méthode de Dodge et Romig [5] pour asservir le niveau moyen des substrats défectueux sans aucun défaut décelable**

substrat, puisque le substrat courant est rejetable par l'étape ultérieure de vérification par les ES.

Cependant, si aucun défaut décelable est trouvé à ce stade, nous avons un substrat qui possède uniquement des défauts non-décelables, donc un substrat défectueux non-rejetable par la vérification par les ES. Si le nombre

de substrats de ce genre dans l'échantillon ne dépasse pas le nombre d'acceptation ( $c$ ) alors le lot entier est accepté immédiatement pour l'opération de vérification par les ES. Dans le cas contraire, tous les substrats du lot doivent subir une vérification pour les défauts non-décelables selon l'algorithme classique afin que les substrats avec de tels défauts soient rejetés avant la vérification par les ES.

De toute évidence, le point critique de cet algorithme d'échantillonnage de Dodge et Romig est l'étape d'acceptation ou de refus des lots, qui asservit le niveau  $P_{11}$  à l'entrée de l'opération d'échantillonnage selon la fonction de transfert montrée à la Figure 28. Sans cet asservissement, le niveau NMQ de substrats défectueux avec aucun défaut décelable à la sortie de l'échantillonnage serait équivalent au niveau  $P_{11}$  à l'entrée, tel que montré par la droite à cet effet sur le graphe de la Figure 28.

Ainsi, lorsque le niveau  $P_{11}$  ponctuel augmente en cours de production par rapport au niveau  $(P_{11})_{111}$  global déterminé par l'historique de la production du produit en question, la taille de l'échantillon ( $n$ ) et le nombre d'acceptation ( $c$ ) du tableau de Dodge et Romig sont ajustés en fonction de la taille du lot

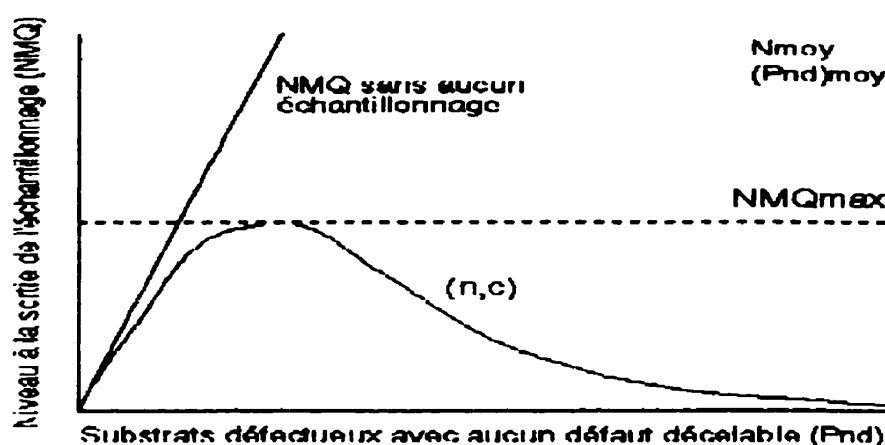


Figure 28: Fonction de transfert de l'échantillonnage selon la méthode de Dodge et Romig [5]

(N) et le niveau moyen global  $(P_{11})_{107}$ , tels que le niveau moyen NMQ à la sortie de l'échantillonnage ne peut excéder l'exigence  $NMQ_{107}$  du client. Nous notons que pour des valeurs élevées de  $P_{11}$ , c.-à-d. plusieurs fois le niveau global  $(P_{11})_{107}$ , l'asservissement est tel que NMQ tend vers zéro. Cet effet est prévisible par le fait que lorsque  $P_{11}$  augmente, la probabilité que le nombre d'acceptation soit excédé pour les lots échantillonnés augmente également. Ainsi, la proportion de lots refusés peut augmenter à un point tel que si tous les lots sont refusés, tous les substrats sont vérifiés pour les défauts non-décelables à l'étape d'échantillonnage, et NMQ est réduit à zéro.

Donc, la probabilité d'acceptation globale des lots ( $P_i$ ) est fonction du niveau moyen de substrats défectueux avec aucun défaut décelable,  $(P_{11})_{107}$ , à l'entrée de l'opération d'échantillonnage. Plus ce niveau est élevé, plus le risque du fournisseur ( $1-P_i$ ) qu'un lot sera refusé est grand.

De manière formelle,  $P_i$  est la probabilité de trouver  $c$  substrats défectueux avec aucun défaut décelable dans un échantillon de  $n$  substrats tiré du flux de production ( $N \rightarrow \infty$ ). Ainsi, nous avons

$$P_i = \sum_{n=0}^{n=c} C_n^n (1-(P_{11})_{107})^{n-n} (P_{11})_{107}^n \quad (20) \text{ Probabilité d'acceptation d'un lot [5]}$$

Nous voyons au graphe de la Figure 29 que  $P_i$  décroît de manière exponentielle versus tout accroissement de  $(P_{11})_{107}$ .

Ainsi, pour que le procédé global de vérification, échantillonnage et vérification par les ES (Figure 26), soit rentable, il est nécessaire que le niveau moyen  $(P_{11})_{107}$  soit intrinsèquement très faible afin que la probabilité d'acceptation des lots ( $P_i$ ) soit élevée, et qu'un pourcentage minime du flux de production total soit vérifié pour les défauts non-décelables à l'opération d'échantillonnage, qui requiert une utilisation de l'algorithme classique. Le fournisseur de substrats espère donc que la qualité inhérente du produit à

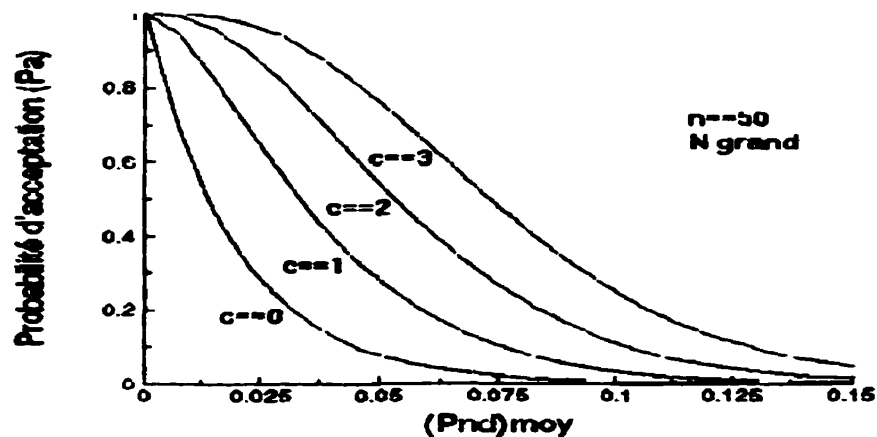


Figure 29: Probabilité d'acceptation versus niveau moyen de substrats défectueux avec aucun défaut décelable [5]

l'entrée de l'opération d'échantillonnage est telle que seules les tailles d'échantillon spécifiées dans les tableaux de Dodge et Romig nécessitent une vérification des défauts non-décelables, et que le restant du flux de production puisse bénéficier immédiatement de la vérification par les ES. Une brève observation des tableaux de Dodge et Romig [5] suffit pour réaliser qu'avec un flux de production moindrement élevé ( $N_{11}$ , grand), les tailles d'échantillon deviennent rapidement négligeables par rapport à la taille moyenne des lots ( $N_{11}$ ).

Il est donc à notre avantage que le vérificateur utilisé pour l'échantillonnage des défauts non-décelables soit axé sur la flexibilité, et non la rapidité, afin de pouvoir accommoder une gamme la plus variée de produits possible. Donc, une stratégie de contact séquentielle est de mise pour cette fin. Tel que déjà mentionné au cours de la discussion de la validation du design des produits SCM (Section 2.5.3.1), plusieurs vérificateurs commerciaux s'adonnent convenablement à cette tâche [36]. Ainsi, l'opération d'échantillonnage est intrinsèquement beaucoup moins rapide que la vérification par les ES.

Cette disparité de vitesse de vérification renforce davantage le besoin pour une probabilité d'acceptation très élevée afin que la proportion du flux de production qui requiert une vérification des défauts non-décelables ( $P_{\text{éch}}$ ) soit très petite, comme montré à l'équation (21).

$$P_{\text{éch}} = \frac{n_{\text{moy}} + (N_{\text{moy}} - n_{\text{moy}})(1 - P_d)}{N_{\text{moy}}} \quad (21) \text{ Proportion vérifiée à l'échantillonnage}$$

Nous voyons que si tous les lots échantillonnés sont acceptés ( $P_a = 1$ ), la proportion minimale qui requiert une vérification pour les défauts non-décelables est  $n_{\text{éch}}/N_{\text{éch}}$ . Tel que déjà mentionné, cette proportion est très faible selon les tableaux de Dodge et Romig lorsque  $N_{\text{éch}}$  est grand.

Ainsi, le temps de base global pour la vérification électrique d'un substrat ( $TB_{\text{global}}$ ) selon ce procédé (Figure 26), est donné par

$$TB_{\text{global}} = P_{\text{éch}} TB_{\text{éch}} + (1 - r_{\text{éch}}) TB_{\text{VLES}} ; TB_{\text{éch}} > TB_{\text{VLES}} \quad (22) \text{ Temps global}$$

où  $TB_{\text{éch}}$  est le temps requis à l'échantillonnage pour vérifier un substrat pour les défauts non-décelables,  $TB_{\text{VLES}}$  est le temps requis pour vérifier un substrat par les ES et  $r_{\text{éch}}$ , la proportion de substrats rejetés à l'opération d'échantillonnage, est

$$r_{\text{éch}} = P_{\text{éch}} [(P_{\text{nd}})_{\text{moy}} + (P_{\text{nd}})_{\text{moy}}] \quad (23) \text{ Proportion rejetée à l'échantillonnage}$$

où  $(P_{\text{nd}})_{\text{moy}}$  est le niveau moyen de substrats défectueux hybrides qui possèdent et des défauts décelables, et des défauts non-décelables.

En étudiant les équations (20) à (23), nous discernons à fond les mécanismes par lesquels le temps de base global de la vérification électrique ( $TB_{\text{global}}$ ) est intimement lié à la qualité du produit à l'entrée de l'opération d'échantillonnage. Une baisse de qualité qui augmente le niveau  $(P_{\text{nd}})_{\text{moy}}$  résulte en une chute exponentielle de la probabilité d'acceptation des lots

échantillonnés, selon l'équation (20). Cela augmente directement, selon l'équation (21), le pourcentage de substrats qui subissent une vérification pour les défauts non-décelables à l'opération d'échantillonnage. Et, à son tour, cette hausse de  $P_{ic1}$  résulte en une augmentation des rejets à l'opération d'échantillonnage pour ces défauts, selon le niveau moyen de substrats avec défauts non-décelables,  $(P_{nd})_{100} + (P_{dnd})_{100}$ .

Ainsi, selon l'équation (23), la hausse de  $P_{ic1}$  ralentit la vérification, alors que la hausse de  $r_{ic1}$  l'accélère en réduisant le cheminement à l'étape de vérification par les ES. Cependant, puisque l'étape d'échantillonnage est grandement plus lente que la vérification par les ES ( $T_{B_{ic1}} \gg T_{B_{III}}$ ), la hausse de  $P_{ic1}$  a beaucoup plus de poids que la hausse de  $r_{ic1}$ . Ainsi, le résultat net est une dégradation significative de la vitesse globale de vérification.

Il est important de bien souligner que l'élément déclencheur de ce phénomène est une baisse de qualité qui engendre spécifiquement une augmentation du taux de substrats défectueux qui ont uniquement des défauts non-décelables,  $(P_{nd})_{100}$ . Généralement, cet effet est le résultat d'une baisse légère de qualité. Des baisses violentes de qualité résultent plutôt à une hausse du taux de substrats défectueux hybrides. Ainsi,  $(P_{nd})_{100}$  tend ordinairement vers zéro dans ces cas. Tel que déjà discuté, la cause de ce phénomène est que les mécanismes physiques qui engendrent des défauts (Chapitre 1, Section 1.4) discriminent très rarement entre des défauts décelables et non-décelables.

Ainsi, cette relation avantageuse entre le niveau global de qualité et  $(P_{nd})_{100}$  maintient la rentabilité de la technique de vérification par les ES durant les périodes de faible qualité. Cependant, le niveau de protection offert par ce phénomène intrinsèque au procédé de fabrication des substrats est dépendant de la complexité du produit vérifié. Par conséquent, c'est un critère important pour la délimitation de l'enveloppe de produits SCM

admissibles à être vérifiés par les ES (Section 2.5.4).

#### 2.5.4 L'enveloppe d'application

Tel que montré à la section précédente, la technique de vérification électrique par les ES, contrairement à l'algorithme classique, ne peut intrinsèquement offrir une couverture complète de tous les cas possibles de défauts CO et CC. Toutefois, les types de défauts non-décelables sont clairement définis et délimités. Ainsi, l'opération de vérification par les ES est précédée par une étape d'échantillonnage des défauts non-décelables qui limite le niveau moyen de ces défauts en-deçà du seuil  $NMQ_{i,j}$ , exigé par le client. Cependant, pour que ce procédé soit rentable, il est nécessaire que le niveau de substrats défectueux avec aucun défaut décelable,  $(P_{14})_{i,j}$ , soit faible et qu'un seuil  $NMQ_{i,j}$  approprié soit accepté par le client.

Ainsi, l'enveloppe des produits SCM qui s'adonnent à la vérification par les ES est délimitée par les niveaux  $(P_{14})_{i,j}$  et  $NMQ_{i,j}$  respectifs de chaque produit. Fondé sur nos discussions dans ce chapitre, nous discernons que la variable principale qui détermine ces deux paramètres est la complexité.

Tel que déjà cité, la nature même des défauts non-décelables (Figure 22) indique que plus un substrat est riche en PCP de réseaux de types R2, R3, voltage et PCP non-utilisé, donc complexe, plus le niveau  $(P_{14})_{i,j}$  est intrinsèquement élevé. À l'opposé, le niveau  $(P_{14})_{i,j}$  d'un substrat riche en réseaux de type R1, donc simple, est faible de nature.

Ainsi, les types de réseaux impliqués par les défauts non-décelables sont simplement plus abondants et plus prédominants en termes de proportions au sein des substrats complexes. En disposant les données de la gamme de produits du Tableau 2 (Chapitre 1) sur le graphe de la Figure 30, nous voyons clairement la démarcation entre les substrats simples de type SUP et les



substrats complexes de type SMP. Dès que la frontière de complexité de SUP à SMP est franchie, les proportions relatives des réseaux de types R2 et R3 croissent de manière exponentielle au détriment des réseaux de type R1. Par conséquent, le niveau  $(P_{11})_{111}$  croît également de façon exponentielle dès cette frontière franchie. Donc, cette constatation pointe vers l'exclusion des produits de type SMP de l'enveloppe opérationnelle de la vérification par les ES.

Un élément plus subtil, qui nous oriente vers cette même conclusion, est la manière dont le niveau  $P_{11}$  varie en fonction de la qualité générale des substrats (Figure 31). Dans des conditions favorables de qualité ( $P_{11}+P_1$  petit), la densité de défauts par substrat est naturellement faible, puisque les défauts sont majoritairement causés par des mécanismes aléatoires confinés à des régions très restreintes des substrats. Cependant, lorsque la qualité se dégrade, la densité de défauts par substrat augmente, car les mécanismes de défaut deviennent de plus en plus systémiques, et affectent de larges régions des substrats.

Lors de la phase de qualité où les mécanismes aléatoires prédominent,  $P_{11}$

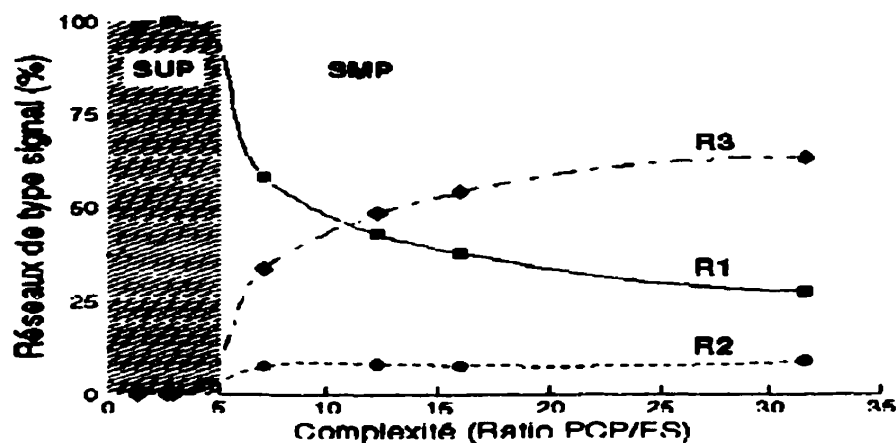
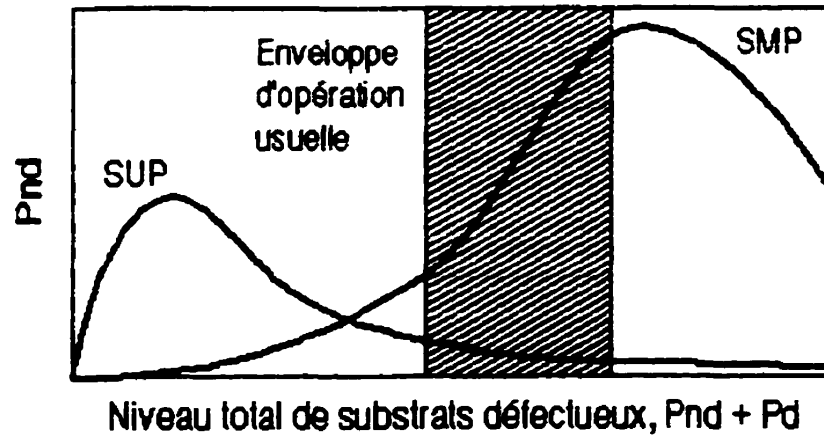


Figure 30: Proportions relatives des types de réseaux versus complexité des substrats



**Figure 31: Niveau moyen de substrats défectueux sans aucun défaut décelable versus niveau moyen total de substrats défectueux**

augmente au fur et à mesure que la qualité se détériore, puisque la densité de défauts est faible, et la probabilité d'avoir un substrat défectueux uniquement avec des défauts non-décelables est à peu près équivalente à celle d'avoir un substrat défectueux hybride ou uniquement avec des défauts décelables. Cependant, lorsque la qualité se dégrade davantage, et que les mécanismes systémiques dominent,  $P_{nd}$  chute de manière exponentielle, puisque la densité de défauts augmente, et la probabilité des substrats défectueux uniquement avec des défauts non-décelables baisse dramatiquement au profit des substrats défectueux hybrides.

La progression de  $P_{nd}$  en fonction d'une détérioration de la qualité suit donc une forme caractéristique de cloche dont le côté droit tend vers zéro de façon exponentielle. Ainsi, le procédé de vérification électrique par les ES est affecté non pas dans des conditions extrêmes de qualité soit favorables, soit défavorables, mais plutôt à la frontière de qualité entre les mécanismes de défaut aléatoires et systémiques. Il est donc à notre avantage que les mécanismes de défauts qui prédominent dans l'enveloppe opérationnelle usuelle de qualité d'un produit soient systémiques, et non aléatoires.

Donc, les substrats de types SUP et SMP partagent cette forme caractéristique de cloche pour leur courbe respective de  $P_{11}$  versus la qualité globale du produit (Figure 31). Cependant, puisque la proportion de défauts non-décelables est intrinsèquement plus élevée pour les substrats complexes, la courbe des substrats SMP a une amplitude plus élevée et est déphasée vers la droite. Ce déphasage vers la droite indique qu'à un même niveau de qualité globale ( $P_{11}+P_1$ ), les mécanismes de défaut aléatoires sont toujours plus importants chez les substrats plus complexes. Ainsi, dans les confins de l'enveloppe opérationnelle usuelle de qualité,  $P_{11}$  est beaucoup plus élevé pour les substrats SMP, alors qu'il tend vers zéro pour les substrats SUP.

Un troisième facteur qui exclut davantage les substrats SMP est que les impacts respectifs des types de défauts non-décelables (Figure 22) au niveau de la fonctionnalité des modules ne sont pas homogènes. La gravité de ceux qui impliquent des réseaux de type signal est de loin supérieure. Ainsi, les CO de PCP de réseaux de types R2 et R3 sont plus endommageants que les CO de PCP de type voltage, et de même pour les CC avec des réseaux de types R2 et R3 versus les CC avec des PCP non-utilisés. Les PCP de type voltage sont généralement si redondants que même si certains sont déconnectés, le fonctionnement du module n'est guère affecté. De leur côté, les PCP non-utilisés ont par définition aucun impact au niveau de la fonctionnalité du module, leur rôle est purement mécanique en termes de la symétrie de la zone de jonction et l'adhésion puce-substrat pour les substrats de type C4. Ainsi, un PCP non-utilisé court-circuité avec un autre réseau n'a aucun impact fonctionnel.

Puisque les réseaux de types R2 et R3 sont quasi exclusivement propres aux substrats complexes de type SMP (Figure 30), les défauts non-décelables à risque élevé sont confinés à cette catégorie. Ainsi, quasi seuls les défauts non-décelables à faible risque, CO d'un PCP de type voltage et CC avec un PCP non-utilisé, sont impliqués au niveau des substrats simples de type SUP.

Enfin, le dernier élément qui scelle l'enveloppe d'application de la vérification par les ES uniquement autour des substrats SUP est la conséquence de coût d'un substrat défectueux au niveau des modules. Puisque les procédés de détachage non-destructifs sont quasi inexistants, un substrat défectueux cause généralement le rejet du module dans lequel il a été incorporé. Dans le cas d'un substrat défectueux de type SUP, seule une puce est rejetée avec le module, mais dans le cas d'un substrat défectueux de type SMP, plusieurs puces sont rejetées. Puisque le coût des puces est d'un ordre de grandeur plus élevé que le coût des substrats, les clients sont, avec raison, réticents d'accepter un  $NMQ_{III}$  autre que zéro pour les substrats complexes de type SMP, contrairement au minimum de 0.5% généralement accepté pour les substrats simples de type SUP. Ainsi, la vérification électrique par les ES ne peut généralement pas être appliquée pour les substrats SMP simplement basé sur l'exigence de qualité du client.

Fondé sur les arguments énoncés ci-haut, le critère d'admissibilité d'un produit SCM à la vérification par les ES est donc simplement le nombre de puces abrités par sa zone de jonction. Dès que le seuil de complexité de une à deux puces, donc de SUP à SMP, est franchi, la vérification électrique par les ES n'est plus applicable.

#### 2.5.5 Les avantages pratiques

La famille des substrats de type SUP représente la vaste majorité des volumes de substrats requis par le marché informatique contemporain dominé par les ordinateurs personnels. Cette situation est appelée à non seulement se poursuivre, mais à se consolider davantage durant les années à venir à cause des raisons évoquées au Chapitre 1 (Section 1.5). Ainsi, l'enveloppe d'application de la vérification électrique par les ES englobe la grande majorité des produits SCM courants et est anticipée de prendre de l'expansion.

De toute évidence, le catalyseur des avantages pratiques de la technique de vérification par les ES est l'élimination du contact individuel des PCP. À partir de cet élément, une série d'avantages s'enchaînent et éliminent successivement les faiblesses de l'outil classique de vérification électrique (Section 2.4.3). Ainsi, avec chaque avantage, l'outil classique se transforme pour aboutir en fin de course à un vérificateur électrique par les ES (VEES), l'objet du chapitre suivant.

#### 2.5.5.1 Les sondes

Le premier bénéfice pratique de la vérification par les ES est le remplacement du système mécanique massivement parallèle, qu'est la sonde conventionnelle des PCP constituée de microsondes individuelles, par une sonde simple à surface uniforme et conductrice, destinée à court-circuiter les PCP (Figure 21).

Une telle sonde a l'avantage de ne plus être spécifique aux patrons très variés des PCP des différents produits SCM. Donc, la sonde des PCP à surface conductrice est quasi universelle; seuls les substrats de type cavité (Figure 4, Chapitre 1) requièrent une altération de la surface conductrice afin de la rendre tridimensionnelle, et capable de pénétrer la cavité pour court-circuiter les PCP de type "wire-bond".

Puisque les sondes conventionnelles sont très dispendieuses et leur fabrication est requise pour quasiment chaque nouveau produit SCM à vérifier, cette universalité de la sonde des PCP à surface conductrice est immensément profitable pour le fournisseur de substrats. De plus, le délai d'introduction des nouveaux produits est de toute évidence réduit considérablement, puisque le temps de fabrication d'une sonde n'est plus un obstacle.

La sonde à surface conductrice est un système mécanique très simple. Sa fiabilité au cours de charges élevées de cycles de production est donc intrinsèquement supérieure à celle des sondes conventionnelles. Ainsi, les temps perdus pour les changements de sondes usées et les ressources requises pour leur réparation sont largement réduits.

L'avantage prédominant de cette sonde à surface conductrice est cependant son insensibilité inhérente aux variations de l'espacement entre les PCP et la position relative des PCP par rapport aux côtés des substrats en cours de production. Ainsi, malgré ces variations qui affectent grandement les sondes conventionnelles, le contact entre la sonde à surface conductrice et tous les PCP est assuré de manière répétitive.

#### 2.5.5.2 L'alignement et les manipulations mécaniques

Avec la sonde des PCP à surface conductrice, l'alignement nominal des ES avec leur sonde via les côtés des substrats (Figure 56, Annexe A) est donc largement suffisant pour aligner également les PCP avec leur sonde. Ainsi, l'opération de correction de l'alignement nominal pour les PCP (Figure 57, Annexe A) n'est plus requise. Le principe de vérification par les ES élimine donc l'étape d'alignement fin qui consomme la plus large portion du temps de cycle de base de l'outil classique (Tableau 3).

Non seulement les manipulations mécaniques et les mesures requises pour cet alignement fin sont éliminées, mais également les composants nécessaires pour les effectuer. Ainsi, la table XY à haute précision et le système de vision présents au sein de l'outil classique ne sont plus nécessaires (Figure 18).

L'exclusion de ces deux pièces d'équipement ouvre une possibilité intéressante au niveau des systèmes de chargement et de déchargement d'un éventuel vérificateur électrique par les ES. Ces deux opérations (Figure 55,

Figure 60 et Figure 61, Annexe A) sont ralenties au sein de l'outil classique par le fait que l'incompatibilité mécanique entre la table XY mobile et les voies d'air fixes est telle qu'un bras qui soulève les substrats est sans équivoque nécessaire pour déplacer ceux-ci de la table XY aux voies d'air et vice-versa. Puisque la table XY est éliminée, l'interface mécanique entre les voies d'air et le mécanisme d'alignement nominal peut être beaucoup plus directe afin d'éliminer le bras linéaire.

Ainsi, les mouvements des substrats à travers le manipulateur d'un vérificateur électrique par les ES peuvent être confinés à un plan unique. Les substrats sont donc jamais soulevés pour être déplacés, minimisant ainsi le temps requis pour ces déplacements.

#### 2.5.5.3 La vitesse moyenne

En plus des éléments clefs discutés ci-haut, tels que l'élimination de l'alignement fin des PCP et le confinement du mouvement des substrats dans un plan unique, qui réduisent de façon significative le temps de base d'un vérificateur par les ES, la vitesse moyenne de celui-ci est haussée davantage par les facteurs ci-dessous.

La fiabilité de la sonde à surface conductrice et son insensibilité inhérente face aux phénomènes de distorsion des PCP sont telles que le contact avec les PCP est amélioré hypothétiquement au point où un test en mode rotation n'est pas nécessaire pour avoir un rendement acceptable. Ainsi, l'élément principal de dégradation du coefficient d'efficacité de machine (CEM, Figure 20) de l'outil classique est éliminé. Le CEM d'un vérificateur par les ES est donc intrinsèquement plus élevé que celui de l'outil classique. Ainsi, il en découle directement, selon l'équation (18), que sa vitesse moyenne est améliorée davantage.

Par ailleurs, nous voyons que la technique de vérification par les ES simplifie nettement les composants et les opérations de l'outil classique. Cette simplification facilite la mise en parallèle des opérations de base requises pour la vérification électrique. Ainsi, le parallélisme des opérations de chargement et d'alignement au sein de l'outil classique (Figure 19) peut être aisément élargi pour également inclure la séparation physique des bons et des mauvais substrats durant le déchargement. Ainsi, ce parallélisme accru améliore également davantage le temps de base, et donc la vitesse moyenne, d'un vérificateur par les ES.

La stratégie de vérification par les ES permet donc d'incorporer au sein d'un même outil de vérification électrique deux caractéristiques antagonistes sous les contraintes de l'algorithme classique, la flexibilité et la vitesse. Un VEES est flexible, car la sonde des PCP à surface conductrice est universelle et le quadrillage des ES est standard, donc accessible pour tous les produits via une même sonde conventionnelle, et rapide, à cause de la simplification générale des opérations et des composants engendrée par la suppression du contact individuel des PCP.

## 2.6 Résumé

Ce chapitre a exploré les enjeux du procédé de vérification électrique des substrats SCM. Les principes de ce procédé ont été présentés et scrutés via l'étude des faiblesses inhérentes d'un outil destiné pour l'application optimale de l'algorithme classique.

Fondé sur les conséquences de ces faiblesses pratiques, la contrainte de contact individuel des PCP propre à l'algorithme classique a été éliminée pour aboutir à la technique de vérification électrique par les ES. Les risques de qualité de cette nouvelle méthode ont été définis et asservis via une procédure d'échantillonnage des défauts non-décelables. Les caractéristiques de ces



défauts non-décelables ont alors restreintes l'enveloppe d'application de la vérification électrique par les ES uniquement autour des substrats de type SUP, donc à l'exclusion de la famille SMP.

Enfin, les avantages qui découlent de cette nouvelle méthode, et les améliorations générales qu'ils apportent à l'outil classique ont été soulignés. L'application de ces améliorations transforme en bout de ligne l'outil classique en un vérificateur électrique par les ES (VEES), l'objet du chapitre suivant.

## **CHAPITRE 3 - L'OUTIL VEES**

### **3.1 Introduction**

Nous avons clairement établi au Chapitre 2 les avantages pratiques offerts par le procédé de vérification électrique par les ES. Donc, le but du présent chapitre est d'incorporer ses atouts au sein du design d'un vérificateur électrique par les ES (VEES) afin de puiser les bénéfices concrets de cette nouvelle stratégie.

Ce chapitre respecte la structure logique générale de ce document, telle que les idées sont développées du générique au spécifique. Ainsi, nous abordons à prime abord la conception globale du VEES inspirée par l'algorithme de vérification électrique par les ES (Figure 23, Chapitre 2) et la manière dont les avantages de celui-ci (Section 2.5) permettent de simplifier l'outil classique (Figure 18, Chapitre 2). Cette simplification facilite la disposition des composants principaux de l'outil VEES telle que le parallélisme des opérations requises pour la vérification électrique est maximisé. Plus que tout autre élément de conception, ce parallélisme façonne la forme globale du VEES.

Avec les composants principaux et leurs dispositions respectives au sein de l'outil clairement établis, le design mécanique de chaque composant est élaboré en soulignant ses rapports avec ses composants adjacents et les substrats SCM. Une attention particulière est portée aux parties mécaniques mobiles, car celles-ci déterminent la manière dont les substrats sont manipulés au cours de leur cheminement à travers le VEES.

La squelette mécanique de l'outil pleinement déterminée, il s'agit alors d'ajouter les muscles, donc les actionneurs, nécessaires pour faire mouvoir les parties mobiles de celle-ci. Le VEES est essentiellement un robot cartésien de

nature digitale; donc, en général, ses parties mécaniques mobiles n'ont que deux seuls états définis. Ainsi, les actionneurs de type pneumatique, également digitaux de nature, s'adonnent particulièrement bien au VEES. La plupart des composants mobiles sont donc dotés d'un cylindre pneumatique qui peut être soit en état d'extension, soit en état de rétraction, selon la commande qui lui est donnée. Si nécessaire, l'état de chaque cylindre, extension ou rétraction, est retourné au contrôleur de l'outil via une paire de capteurs.

Tous les éléments essentiels d'une boucle de contrôle fermée sont donc en place pour chaque composant mobile du VEES. Donc, une séquence de mouvements peut être programmée via le contrôleur de l'outil. La nature digitale, donc simple, du VEES est telle qu'un ordinateur personnel contemporain est plus qu'adéquat pour accomplir cette tâche de contrôle. Cependant, étant donné la nature hautement parallèle des opérations du VEES, il est nettement désirable que son logiciel de contrôle puisse gérer plusieurs tâches simultanément. Sinon, il n'est pas possible de centraliser l'ensemble du contrôle au sein d'un même ordinateur. Ainsi, le système d'opération (p. ex.: DOS, Windows, OS/2 ou UNIX) sur lequel repose ce logiciel doit être choisi judicieusement pour ses aptitudes multitâches.

Le VEES exige une intervention humaine constante pour le chargement et le déchargement de ses queues d'entrée et de sortie. Ainsi, il est essentiel pour fins de productivité que l'interaction nécessaire entre l'outil et ses opérateurs humains soit explicitée de sorte qu'une production continue, sans interruptions, est généralement maintenue.

Enfin, puisque de toute évidence le VEES est doté d'une série de composants mécaniques qui se meuvent rapidement, et en parallèle, en cours d'opération, un système de sécurité indépendant du contrôleur de l'outil est obligatoire afin de protéger les opérateurs humains de l'outil contre des

accidents néfastes.

### 3.2 Les éléments principaux de conception

Le point de départ de la conception d'un outil destiné à la vérification électrique de substrats SCM est l'ensemble des quatre opérations de base requises par celle-ci, tels le chargement, l'alignement, le test électrique et la ségrégation des bons et des mauvais substrats durant le déchargement. Dans le cas d'un outil qui implante l'algorithme de vérification électrique par les ES, les tests TC et TI sont forcément découplés physiquement par le contact conjoint des PCP requis lors des tests TC. Ainsi, l'opération de test électrique d'un VEES est divisée physiquement en deux portions distinctes, le test pour CO et le test pour CC (Figure 32).

À chaque opération de base de la vérification électrique correspond ordinairement une station physique distincte de l'outil de vérification, où l'opération en question est effectuée sur un substrat qui y séjourne pour la durée de l'intervention et procède subséquentement à la station suivante. Ainsi, les substrats voyagent de station à station jusqu'à l'achèvement de la vérification électrique. Donc, l'efficacité de la stratégie de gestion des séjours individuels à chaque station et des transferts de station à station, ainsi que la rapidité d'exécution de chacune de ces opérations, déterminent la capacité globale de l'outil de vérification électrique.

#### 3.2.1 Le parallélisme

Puisque chaque substrat est requis de séjourner à tour de rôle à toutes les stations de l'outil de vérification, il est avantageux de disposer ces stations de façon linéaire, le long d'une voie commune où cheminent les substrats. Ainsi, tels qu'une locomotive qui circule sur une voie ferrée et fait halte à plusieurs stations en cours de route, les substrats se meuvent sur une voie

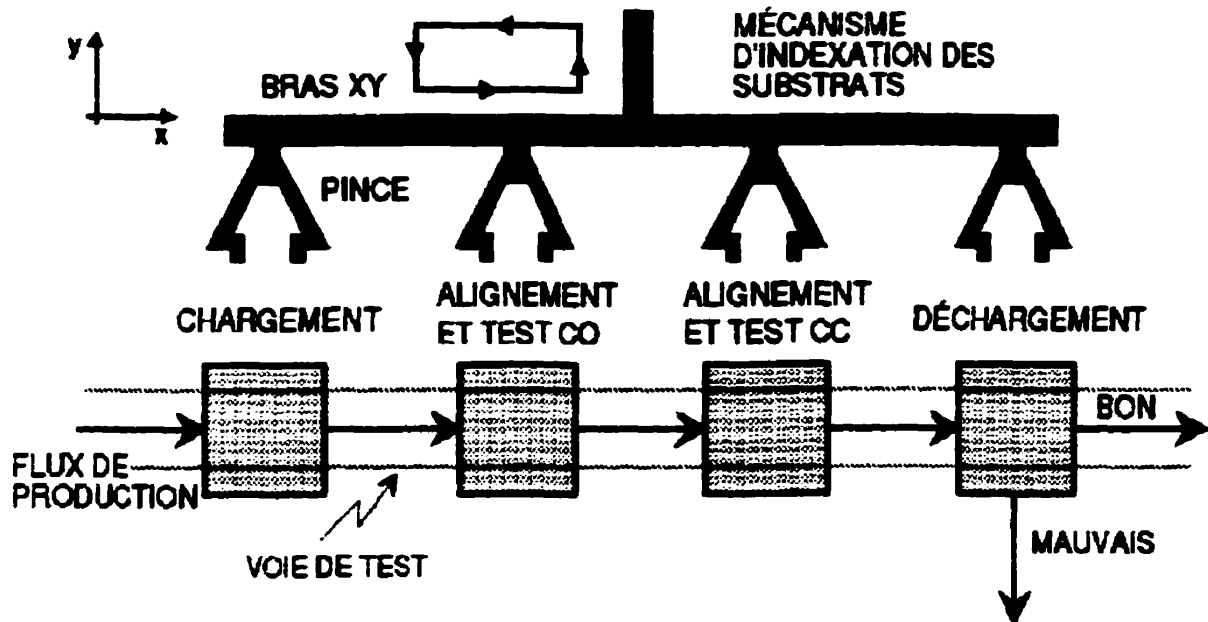


Figure 32: Opérations de base du VEES

commune et s'arrêtent aux stations de l'outil de vérification pour subir respectivement les opérations de base de la vérification électrique. Ce partage d'une voie commune par toutes les stations de l'outil VEES simplifie considérablement le déplacement des substrats, puisque celui-ci est confiné à un axe unique, et optimise ainsi le transfert des substrats de station à station. Cette voie commune est baptisée dès lors la voie de test (Figure 32).

Ainsi, contrairement à l'outil classique étudié au Chapitre 2 (Figure 18), la contrainte bénéfique de la voie commune de test force le design des stations de l'outil VEES de s'adapter au déplacement optimal des substrats, et non l'inverse. Le résultat en cours d'opération est un flux linéaire de substrats qui circulent sur la voie de test à vitesse accrue. Cette adaptation des stations du VEES à la voie commune de test est facilitée par la simplicité inhérente du procédé de vérification électrique par les ES et les avantages pratiques qui en découlent (Chapitre 2, Section 2.5.5).

Malgré une maigre tentative de parallélisme entre les opérations de chargement et d'alignement au sein de l'outil classique optimal (Figure 19, Chapitre 2), les difficultés pratiques de l'algorithme classique sont telles que la majorité des outils de vérification contemporains ont une approche purement artisanale, c'est-à-dire séquentielle, face à la gestion des opérations de base de la vérification électrique. Ainsi, un même substrat doit avoir franchi toutes les stations de ces outils de type classique avant qu'un substrat suivant puisse être chargé.

L'utilisation d'une voie commune de test facilite la mise en parallèle des opérations de base de la vérification électrique au sein du VEES, permettant ainsi de passer d'une approche artisanale à une approche nettement plus efficace de ligne de production. Donc, en régime permanent d'opération, les stations du VEES opèrent simultanément sur leurs substrats respectifs. Ainsi, pendant qu'un premier substrat est chargé, un second substrat est aligné et vérifié pour CO, un troisième substrat est aligné et vérifié pour CC et, finalement, un quatrième substrat est étiqueté bon ou mauvais. À la fin de cette phase d'opération, les quatre substrats en cours sont indexés conjointement vers la droite. Ainsi, un nouveau substrat est chargé, le substrat préalablement chargé est transféré à la station de vérification pour CO, le substrat déjà vérifié pour CO est transféré à la station de vérification pour CC et, enfin, le substrat étiqueté bon ou mauvais est déchargé dans la voie appropriée. Et, le cycle recommence.

L'opération de transfert de station à station des substrats en cours est dite l'indexation des substrats. Le mécanisme via lequel cette indexation est effectuée est baptisé le bras XY, car son mouvement cyclique s'effectue dans le plan XY, l'axe X étant défini comme celui de la voie de test. Ce bras XY est muni de quatre pinces, une pour chaque station, qui permettent d'agripper les substrats lors du déplacement du bras XY vers la droite, donc lors de l'indexation des substrats (Figure 32). Nous discernons qu'un tel système de

manipulation en parallèle implique nécessairement un espacement constant entre les stations de l'outil, et ce même espacement entre les pinces du bras XY, car ces deux espacements doivent se conformer à la distance parcourue par le bras XY selon l'axe X lors de l'indexation des substrats afin d'aligner convenablement les pinces, et donc les substrats, avec les stations.

Le temps de base du cycle de vérification du VEES ( $T_{B_{VEES}}$ ) est donc déterminé non pas par la somme des délais individuels des opérations à chaque station et des transferts de station à station, mais du total de temps requis pour les phases d'opération et d'indexation des substrats. Puisque ces deux étapes regroupent un grand nombre d'opérations en parallèle, nous anticipons une nette amélioration de TB par rapport à l'outil classique optimal du Chapitre 2 (Figure 18).

Nous pouvons estimer  $T_{B_{VEES}}$  par rapport au TB de l'outil classique optimal en postulant quelques hypothèses plausibles basées sur les similarités de certaines opérations des cycles de vérification de l'outil classique (Tableau 3, Chapitre 2) et du VEES. L'indexation des substrats au sein du VEES est analogue à l'opération de chargement d'un substrat (M10, Figure 55, Annexe A) de l'outil classique, puisque ces opérations comportent un déplacement linéaire de substrats à l'aide d'un bras mécanique. Ainsi, il est raisonnable d'estimer le temps requis pour l'indexation des substrats par le délai de temps connu de l'opération M10 ( $0.19 TB$ ). De même, les opérations d'alignement et de test électrique du VEES sont respectivement comparables aux opérations d'alignement nominal des ES (M20, Figure 56, Annexe A) et de contact et test électrique (M40, Figure 58, Annexe A) de l'outil classique. Puisque l'alignement et le test électrique sont le groupe d'opérations de plus longue durée des processus parallèles de la phase d'opération du VEES, le temps requis pour ce dernier est estimé par le délai total des opérations M20 ( $0.09 TB$ ) et M40 ( $0.25 TB$ ) de l'outil classique. Ainsi, le  $T_{B_{VEES}}$  anticipé pour l'outil VEES est

$$TB_{VEES} \approx \text{temps}(M10 \rightarrow M20 \rightarrow M40) = (0.19 + 0.09 + 0.25) TB \quad (24) \quad TB_{III}; \text{ anticipé}$$

$$\approx 0.53 TB$$

où  $TB$  est le temps de base de l'outil classique optimal. Ainsi, l'efficacité accrue de la stratégie de parallélisme des opérations est telle que la vitesse de base anticipé de l'outil VEES est quasiment le double de celle de l'outil classique optimal.

### 3.2.2 Les queues d'entrée et de sortie

Décrit de manière très sommaire, le cycle de vérification du VEES se résume donc à l'avancement du bras XY vers les stations d'opération de l'outil, suivi de l'indexation des substrats en cours vers la droite et l'exécution de la phase d'opération. En parallèle avec cette dernière, le bras XY doit retourner à sa position initiale afin d'être prêt pour l'étape d'indexation du cycle suivant. Ainsi, le cycle du bras XY est en phase parfaite avec le cycle global de vérification de l'outil.

#### 3.2.2.1 La queue d'entrée

Donc, nous discernons que pour maintenir un flux de production continu le long de la voie de test, il est obligatoire qu'un substrat soit présent à la station de chargement au début de chaque cycle du bras XY. Pour assurer cela, il est nécessaire de maintenir une queue de substrats à l'entrée de la station de chargement telle qu'aussitôt le substrat en cours est indexé vers la droite, il est remplacé par un nouveau substrat. De toute évidence, ce remplacement doit s'effectuer avec un délai inférieur au temps de cycle  $TB_{III}$  pour maintenir un flux de production continu.

L'orientation de la queue d'entrée par rapport à la voie de test est déterminée par la manière dont les substrats sont manipulés au sein de cette



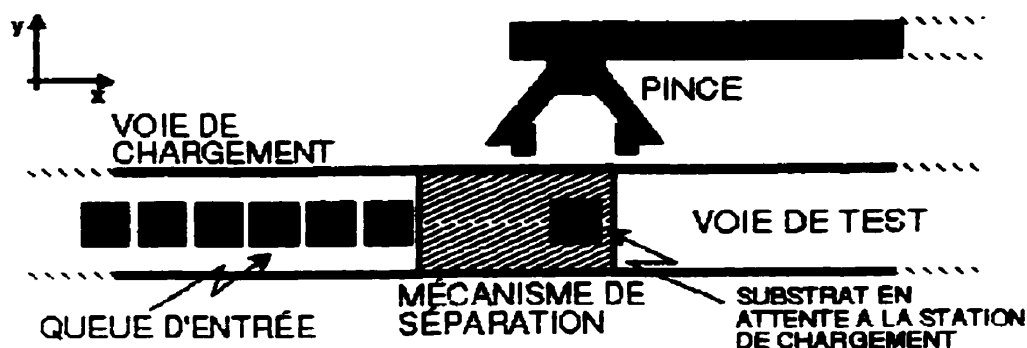


Figure 33: Queue d'entrée en ligne avec la voie de test

dernière. Afin de parvenir à la condition optimale de manipulation telle que les substrats voyagent le long d'un axe unique dans la voie de test, donc que les substrats ne sont pas soulevés pour être transférés de station à station, la nécessité de manier les substrats que par leurs côtés est claire. De manière purement intuitive, nous discernons que pour effectuer le transfert de station à station à l'aide de notre propre main, tout en respectant la contrainte ci-haute de trajectoire rectiligne, nous agrippons le substrat entre notre pouce et notre index via ses côtés perpendiculaires à la voie de test avant de le déplacer vers la droite avec notre bras. De façon analogue, une pince montée sur le bras XY avec son axe longitudinal perpendiculaire à la voie de test nous permet d'arriver à cette même fin. Tel que déjà discuté, quatre pinces, une pour chaque station d'opération de l'outil, sont requises pour effectuer l'indexation en parallèle de tous les substrats en cours dans la voie de test (Figure 32).

Ainsi, pour que le substrat en cours à la station de chargement puisse être indexé, ses côtés perpendiculaires à la voie de test doivent être libérés afin qu'il soit en mesure d'être agrippé par la pince du bras XY qui lui est dédiée. Pour cette raison, si la voie de chargement de l'outil est orientée en ligne avec la voie de test, un mécanisme de séparation, qui dissocie la queue d'entrée de substrats du substrat en attente à la station de chargement et remplace ce dernier aussitôt celui-ci indexé, est nécessaire (Figure 33). Pour éviter la

conception d'un tel mécanisme, nous n'avons qu'à libérer les côtés perpendiculaires du premier substrat de la queue d'entrée en orientant celle-ci, et donc la voie de chargement, perpendiculairement à la voie de test (Figure 34). Ainsi, le premier substrat de la queue d'entrée peut directement correspondre au substrat en attente à la station de chargement. Donc, l'orientation perpendiculaire de la voie de chargement par rapport à la voie de test est préférable.

Tel que déjà implanté au niveau de l'outil classique, la voie de chargement, qui abrite la queue d'entrée de substrats, est munie d'un cortège de jets d'air qui entassent continuellement les substrats les uns contre les autres, et poussent ainsi la queue entière vers la butée de la station d'entrée (Figure 34). Cette technique de jets d'air orientés est hautement profitable, car elle permet un entassement continu de la queue d'entrée quasi sans friction mécanique avec les surfaces fragiles des substrats. Cependant, afin de maintenir un flux continu de production, la poussée exercée par ces jets d'air doit être assez forte pour entasser la queue d'entrée contre la butée de la station d'entrée dans un intervalle de temps inférieur à  $T_{B_{III}}$ , après chaque indexation du substrat en tête de file. Ainsi, nous voyons que le cas limite se produit lorsqu'un substrat de dimension maximale, 50 mm selon les spécifications du VEES, est indexé.

Une observation empirique de la voie d'entrée de l'outil classique chargée de substrats de 50 mm démontre clairement que les jets d'air n'exercent pas une poussée suffisante pour permettre un flux continu de production avec un temps de base de  $T_{B_{III}}$ . Ainsi, le VEES requiert un système de courroie rotative pour tirer rapidement la tête de la queue d'entrée contre la butée d'entrée après chaque indexation (Figure 35).

Afin de ne pas endommager les surfaces fragiles des substrats, cette courroie doit arrêter de tourner aussitôt que la tête de la queue d'entrée est

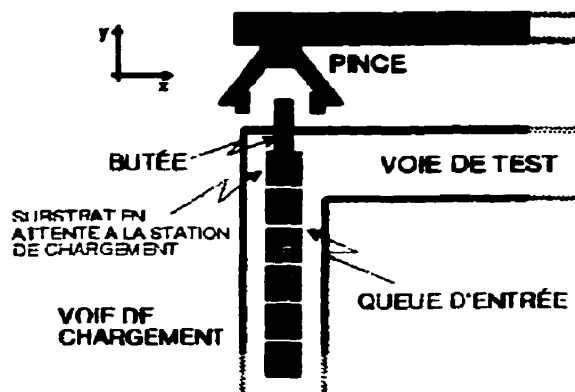


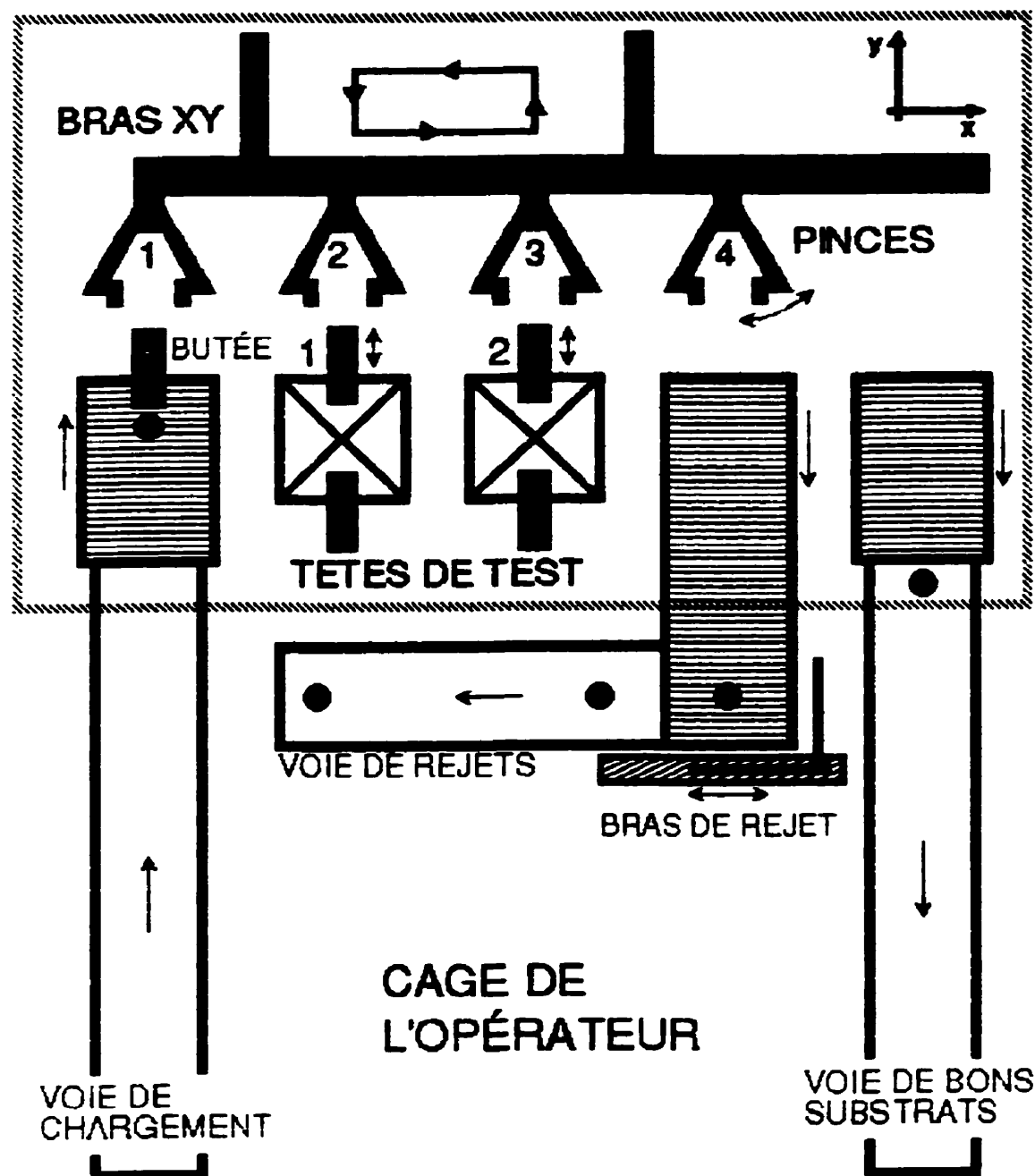
Figure 34: Queue d'entrée perpendiculaire à la voie de test

en contact avec la butée d'entrée, car outre ce point critique, la rotation de la courroie est réduite à purement une friction mécanique avec les substrats déjà entassés contre la butée. Ainsi, nous voyons que cette restriction limite la longueur de cette courroie à l'équivalent de quelques substrats en tête de file afin de ne pas fragmenter la queue d'entrée en cours de production, et ne pas limiter la vitesse de chargement de la voie d'entrée par l'opérateur humain à une vitesse maximale de  $1/T_{B_{III}}$ . De toute évidence, une telle limitation ne permettrait pas à un opérateur de charger et de décharger le VEES de façon à permettre un flux continu de production.

Ainsi, le design de la voie de chargement converge vers un hybride de jets d'air et de courroie rotative. Les jets d'air permettent un entassement continu de la queue d'entrée, et découplent le chargement de la voie d'entrée par l'opérateur du temps de cycle  $T_{B_{III}}$  du bras XY, alors que la courroie rotative en tête de file assure qu'un substrat est prêt à la butée d'entrée au début de chaque cycle de bras (Figure 35).

### 3.2.2.2 Les queues de sortie

Il est avantageux d'utiliser le mécanisme d'indexation des substrats également comme mécanisme de ségrégation des bons et des mauvais substrats,



### LÉGENDE:

● CAPTEUR DE SUBSTRAT  
 ▨ COURROIE

▬ MACHOIRE

▭ RIDEAU DE LUMIERE

Figure 35: Schéma de l'outil VEES

et ce pour optimiser le parallélisme de l'outil. À cette fin, la station conceptuelle de déchargement (Figure 32) se concrétise au niveau du VEES en deux stations physiques distinctes qui s'ajoutent à la voie de test à la suite des stations de test CO et CC, donc une station de décision suivie d'une station des bons substrats. Ces stations mènent vers des voies de déchargement qui abritent respectivement la queue de rejets et la queue de bons substrats (Figure 35).

Lorsque le substrat à la deuxième station de test est indexé vers la station de décision, le résultat des tests CO et CC pour celui-ci est alors connu. Si le résultat indique qu'un défaut est présent, le substrat est acheminé vers la voie de rejets en parallèle avec le retour du bras XY à sa position de début de cycle. Sinon, le substrat est laissé au repos à la station de décision, en attente pour le prochain cycle de bras qui l'indexera vers la station des bons substrats. Ainsi, les bons et les mauvais substrats sont ségrégués intégralement avec le cycle du bras XY, donc sans interruption de celui-ci.

Donc, nous distinguons qu'afin de maintenir un flux continu de production, il est critique qu'un substrat défectueux indexé à la station de décision et un substrat électriquement bon indexé à la station des bons substrats soient acheminés dans leurs voies respectives à jets d'air avant le début de la prochaine indexation du bras XY vers la droite. À cette fin, les stations de décision et des bons substrats sont munis de courroies rotatives telles que la station de chargement, mais en direction rotatoire inverse.

Nous remarquons que la courroie de la station des bons substrats peut demeurer en rotation de façon continue, puisque seul un substrat électriquement bon est indexé à cette station. Cependant, la courroie de la station de décision doit être commandée selon le résultat du test électrique du substrat qui y est indexé; elle n'est activée que si ce substrat est défectueux.

### 3.2.3 La forme générale de l'outil

La forme générale du VEES est donc le résultat de la disposition des voies de chargement, de test, de rejets et de bons substrats. Celles-ci convergent naturellement vers une forme finale en U par l'application d'une série de contraintes d'ordre mécanique, ergonomique et opérationnel, tel le rendement moyen des produits testés.

La contrainte principale est que le mécanisme d'indexation des substrats, le bras XY, accapare un côté entier de la voie de test, puisqu'il doit avoir accès à toutes les stations de celle-ci. Ainsi, les voies de chargement, de rejets et de bons substrats sont forcées d'être disposées soit en ligne avec la voie de test, soit à angle par rapport à celle-ci du côté opposé au bras XY.

Tel que déjà discuté à la section précédente, il est avantageux de disposer la voie de chargement perpendiculairement par rapport à la voie de test pour libérer les côtés du substrat qui sont agrippés par la pince du bras XY à la station de chargement. Ce même principe s'applique aux voies de rejets et de bons substrats. Ainsi, dès qu'un substrat est relâché par la pince à la station de décision ou la station des bons substrats, il est immédiatement possible d'acheminer le substrat vers sa voie respective, alors qu'une disposition en ligne avec la voie de test impose une attente telle que la pince ait dégagée la station avant de pouvoir acheminer le substrat. Donc, il est également avantageux de disposer les voies de rejets et de bons substrats perpendiculairement à la voie de test, bien entendue du côté opposé au bras XY.

Cette forme en U (Figure 35) créée par la disposition perpendiculaire des voies de chargement et de déchargement du même côté de la voie de test est également bénéfique d'un point de vue ergonomique. L'enclave de la forme en U agit comme une cage où un même opérateur a accès facilement à tous les

voies dont il est responsable de charger et de décharger. Une disposition en ligne ne permet pas une telle portée ergonomique à un même opérateur.

### 3.2.3.1 Les longueurs des voies

Les longueurs des voies de chargement et de déchargement sont imposées principalement par la fréquence maximale acceptable de déplacement de voie à voie de l'opérateur, et en second lieu par le rendement moyen des produits testés. Nous voyons qu'en cours de production, l'opérateur doit charger un certain nombre de substrats, se déplacer à la voie de rejets pour décharger les substrats défectueux, se déplacer à la voie de bons substrats pour décharger ces derniers et, enfin, revenir à la voie de chargement pour recommencer le cycle. Ainsi, plus la fréquence de déplacement acceptable de l'opérateur est faible, plus les voies doivent être longues afin de stocker les substrats nécessaires pour maintenir un flux continu de production. Nous remarquons également que les longueurs relatives des voies de rejets et de bons substrats sont déterminées par le rendement moyen anticipé pour les produits testés; de toute évidence, plus ce rendement est faible, plus la longueur de la voie de rejets doit être importante par rapport à la longueur de la voie de bons substrats.

Donc, pour évaluer les longueurs nécessaires des voies respectives, il incombe d'analyser le flux de substrats dans chaque voie (Figure 36), et de déterminer la longueur maximale dont la queue de substrats de chaque voie peut atteindre en cours d'opération normale. À cette fin, nous devons spécifier certaines données et contraintes initiales concernant l'interaction de l'opérateur avec l'outil, tirées surtout de notre expérience empirique avec l'outil classique (Figure 18, Chapitre 2).

Afin de maintenir un flux continu de substrats le long de la voie de test, il est évident que l'opérateur doit être capable de charger et de décharger un

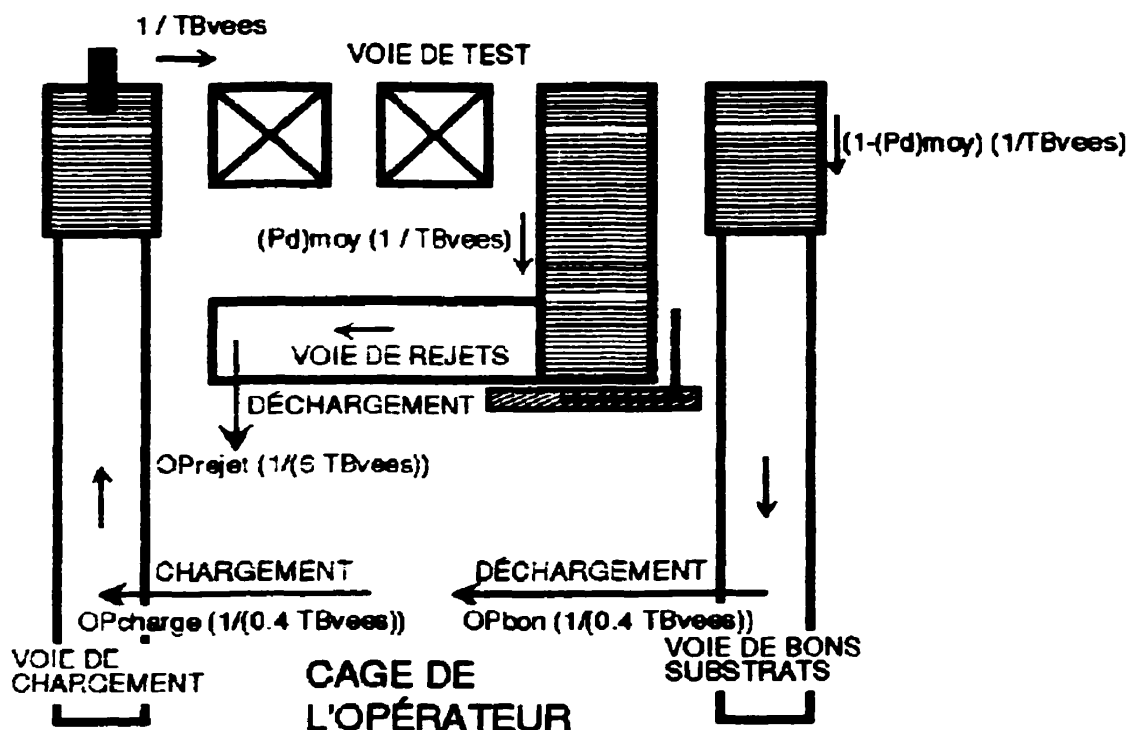


Figure 36: Flux de substrats à travers le VEES

substrat d'une voie dans un intervalle de temps égal ou inférieur au temps de base de l'outil,  $T_{B_{VEES}}$ . En fait, une observation de l'opération de l'outil classique permet de cerner qu'un opérateur est capable de charger l'outil ou de décharger la voie de bons substrats dans un temps de l'ordre de  $0.4 T_{B_{VEES}}$ , donc largement inférieur à  $T_{B_{VEES}}$ . Cependant, le temps de déchargement de la voie de rejets est grandement supérieur, de l'ordre de  $6 T_{B_{VEES}}$ , car l'opérateur doit non seulement décharger le substrat défectueux, mais également l'identifier clairement avec son rapport de défauts, qui indique les types de défauts détectés (CO ou CC) et les points terminaux impliqués, en préparation pour une analyse ultérieure des mécanismes qui ont causés ces défauts.

Tel que déjà discuté, la forme en U du VEES est destinée à permettre un accès aisé à toutes les voies du VEES pour un même opérateur qui les traite à tour de rôle. Puisque le temps total de chargement et de déchargement d'un



substrat électriquement bon est inférieur à  $TB_{VEES}$  ( $0.4 TB_{VEES} + 0.4 TB_{VEES} = 0.8 TB_{VEES}$ ), nous voyons qu'avec un rendement de produit élevé, qui minimise le flux dans la voie de rejets, il est effectivement possible pour un même opérateur de traiter toutes les voies de l'outil, et de maintenir un flux continu au niveau de la voie de test.

Ainsi, une première contrainte sur l'opération de l'outil est que la somme désirée des opérateurs qui chargent l'outil ( $OP_{charge}$ ), déchargent la voie de rejets ( $OP_{rejet}$ ) et déchargent la voie de bons substrats ( $OP_{bon}$ ) est égale ou inférieure à un seul opérateur.

$$OP_{charge} + OP_{rejet} + OP_{bon} \leq 1 \quad (25) \text{ Nombre d'opérateurs}$$

Nous voyons que pour satisfaire la contrainte de la relation (25) tout en maintenant un flux continu de substrats le long de la voie de test, il est nécessaire que le rendement moyen des produits testés soit supérieur à un rendement critique,  $(1-(P_d)_{crit})_c$ , tel que les substrats défectueux, qui causent une perte de temps considérable de l'opérateur à la voie de rejets, soient minimisés. Pour déterminer ce rendement critique,  $(1-(P_d)_{crit})_c$ , il est nécessaire de balancer les flux d'entrée et de sortie des voies respectives afin de maintenir un flux continu,  $1/TB_{VEES}$ , le long de la voie de test. Ainsi, le flux de la voie de chargement est balancé lorsque

$$OP_{charge} \frac{1}{0.4 TB_{VEES}} = \frac{1}{TB_{VEES}} \quad (26) \text{ Flux, voie de chargement}$$

donc,

$$OP_{charge} = 0.4 \text{ opérateur}$$

Les flux des voies de rejets et de bons substrats sont balancés selon le rendement moyen du produit,  $1-(P_d)_{crit}$ , tel que

$$(P_d)_{moy} \frac{1}{TB_{VEES}} = OP_{rejet} \frac{1}{6 TB_{VEES}} \quad (27) \text{ Flux, voie de rejets}$$

$$(1-(P_d)_{moy}) \frac{1}{TB_{VKS}} = OP_{ben} \frac{1}{0.4 TB_{VKS}} \quad (28) \text{ Flux, voie de bons substrats}$$

En solutionnant les quatre équations (25) à (28), nous obtenons  $OP_{charge} = 0.40$  opérateur,  $OP_{rejet} = 0.22$  opérateur,  $OP_{ben} = 0.38$  opérateur et, enfin, le rendement critique  $(1-(P_d)_{moy})_c = 0.96$  (Annexe F.4).

Ainsi, au rendement moyen critique de 96%, un même opérateur peut combler la charge requise aux voies de chargement, de rejets et de bons substrats, tout en maintenant un flux continu le long de la voie de test. À cette fin, l'opérateur oeuvre à 40% de son temps total à la voie de chargement, 22% à la voie de rejets et, enfin, 38% à la voie de bons substrats. Toutefois, en-deçà de ce seuil critique, un seul opérateur ne suffit plus; malgré que la charge à la voie de bons substrats est diminuée, l'augmentation plus forte au niveau de la voie de rejets est telle que l'effet net requiert l'ajout d'effectifs pour continuer de maintenir un flux continu de production. Inversement, au-delà de ce seuil, la charge de travail imposée par la voie de bons substrats augmente, mais est largement compensée par la baisse au niveau de la voie des rejets.

Les conclusions ci-haut indiquent la façon dont l'opérateur doit diviser son temps entre les voies de chargement, de rejets et de bons substrats, mais ne définissent pas la fréquence moyenne avec laquelle ce dernier doit se mouvoir de voie à voie. Nous voyons que cette donnée n'est pas une dérivée du raisonnement ci-haut, mais plutôt une contrainte additionnelle qui doit être imposée au système afin de pouvoir déterminer les longueurs nécessaires des voies respectives.

Nous discernons que plus cette fréquence moyenne est basse, plus les longueurs des voies respectives doivent être grandes, puisque pour maintenir un flux continu le long de la voie de test, la voie d'entrée ne doit jamais être

vide et les voies de rejets et de bons substrats ne doivent jamais être remplies à pleine capacité. Ainsi, la voie de chargement doit pouvoir emmagasiner assez de substrats pour fournir la voie de test pendant que l'opérateur dessert les voies de déchargement, et inversement, les voies de rejets et de bons substrats doivent être assez longues pour accepter les substrats que la voie de test leur fournit respectivement pendant que l'opérateur dessert les autres voies.

De toute évidence, la fréquence maximale possible est donnée par le cas d'un opérateur qui se meut à la voie suivante après traitement d'un substrat individuel à la voie courante. Cependant, nous voyons simplement par sens commun qu'un tel mode de fonctionnement est inacceptable d'un point de vue ergonomique, car la fréquence de mouvements répétitifs effectués par l'opérateur est trop élevée. Ainsi, à l'aide des critères ergonomiques d'un poste de travail en vigueur à l'usine [37], une fréquence moyenne maximale largement inférieure à  $1/T_{B_{VEES}}$ , de l'ordre de  $1/(20 T_{B_{VEES}})$ , est imposée à l'outil VEES.

Notre analyse ci-haut sur les effets du rendement moyen a permis de déterminer que lorsque le rendement critique,  $(1-(P_d)_{crit})_c$ , est satisfait, l'opérateur passe la proportion la plus faible de son temps à la voie des rejets, telle qu'en moyenne  $OP_{rejet} \approx 22\%$ . Ainsi, en associant ce 22% à la fréquence moyenne maximale permise de déplacement de l'opérateur, nous obtenons que le temps moyen dont l'opérateur passe à la voie des rejets avant de se déplacer à la voie de bons substrats est de  $T_{rejet}$ , tel que

$$T_{rejet} = 20 T_{B_{VEES}} \quad (29) \text{ Temps opérateur, voie de rejets}$$

Par conséquent, les temps moyens passés aux voies de chargement et de bons substrats s'avèrent proportionnellement à  $T_{charg}$  et  $T_{bos}$  respectivement, tels que

$$T_{charge} = \frac{OP_{charge}}{OP_{rejet}} T_{rejet} = \frac{40\%}{22\%} 20 TB_{VEES} \quad (30) \text{ Temps opérateur, voie de chargement}$$

$$= 36 TB_{VEES}$$

$$T_{bon} = \frac{OP_{bon}}{OP_{rejet}} T_{rejet} = \frac{38\%}{22\%} 20 TB_{VEES} \quad (31) \text{ Temps opérateur, voie de bons substrats}$$

$$= 35 TB_{VEES}$$

Ainsi, en cours d'opération normale, l'opérateur charge l'outil pendant 36  $TB_{VEES}$ , décharge les rejets pendant 20  $TB_{VEES}$ , décharge les bons substrats pendant 35  $TB_{VEES}$ , et recommence donc le cycle à chaque 91  $TB_{VEES}$ .

Donc, nous voyons que le nombre maximal de substrats dont la voie de chargement doit pouvoir emmagasiner en cours d'opération est équivalent aux substrats chargés par l'opérateur moins les substrats consommés par la voie de test durant l'intervalle  $T_{charge}$ . La longueur requise en substrats de cette voie ( $L_{charge}$ ) est donc

$$L_{charge} = \left( \frac{T_{charge}}{0.4 TB_{VEES}} - \frac{T_{charge}}{TB_{VEES}} \right) LS_{max} = 1.5 \frac{T_{charge}}{TB_{VEES}} LS_{max} \quad (32) \text{ Longueur, voie de chargement}$$

$$= 1.5 \frac{36 TB_{VEES}}{TB_{VEES}} LS_{max} = 54 LS_{max}$$

où  $LS_{max}$  est la longueur maximale permise d'un substrat testé au VEES.

Nous choisissons une longueur de voie de bons substrats ( $L_{bon}$ ) équivalente à celle de la voie de chargement (33), car malgré qu'une longueur un peu plus courte satisfait le cas du rendement critique, nous désirons également combler le cas idéal d'un rendement de produit de 100% au niveau de cette voie.

$$L_{bon} = L_{charge} = 54 LS_{max} \quad (33) \text{ Longueur, voie de bons substrats}$$

Enfin, la longueur minimale requise de la voie de rejets ( $L_{rejet}$ ) est déterminée par le nombre de substrats qui y sont acheminés par la voie de test pendant les intervalles  $T_{charge}$  et  $T_{test}$  durant lesquelles l'opérateur dessert les autres voies (34).

$$L_{rejet} = \frac{T_{charge} + T_{test}}{\left( \frac{TB_{VERS}}{(P)_{moy}} \right)} LS_{max} = \frac{36 TB_{VERS} + 35 TB_{VERS}}{\frac{TB_{VERS}}{0.04}} LS_{max} \quad (34) \text{ Longueur, voie de rejets}$$

$$= 0.04 (36+35) LS_{max} = 3 LS_{max}$$

Tel que déjà discuté, l'espacement entre les 5 stations de la voie de test est forcément constant à cause du mécanisme d'indexation commun, le bras XY, qui déplace les substrats de station à station (Figure 35). Ainsi, la longueur de la voie de test ( $L_{test}$ ) est équivalent à 4 fois cet espacement constant. Nous voyons que cette longueur  $L_{test}$  détermine la distance entre les voies parallèles de chargement et de bons substrats, et donc les dimensions de la cage de l'opérateur.

Les contraintes des règles ergonomiques [37] sont telles que si un premier opérateur fait face à la voie de test et se situe au milieu de la cage d'opération, donc à mi-chemin entre la voie de chargement et la voie de bons substrats, un second opérateur doit avoir assez d'espace pour se tenir face à la voie de test, entre son collègue et la voie de chargement, ou par symétrie entre son collègue et la voie de bons substrats. Ainsi,  $L_{test}$  s'avère de l'ordre de 30 fois  $LS_{min}$ .

### 3.2.3.2 La voie de rejets

Puisque la longueur de la voie de test ( $30 LS_{min}$ ) est beaucoup plus grande que celle de la voie de rejets ( $3 LS_{min}$ ), la possibilité s'ouvre de rallonger considérablement cette dernière afin de réduire la sensibilité du système par rapport à une baisse temporaire du rendement de produit en-deçà du

rendement critique. Nous voyons qu'il est avantageux pour maintenir l'ergonomie de la cage d'opération d'effectuer cet allongement non pas en parallèle avec la voie de bons substrats, mais plutôt en parallèle avec la voie de test. Ainsi, chaque paroi de la cage d'opération est longée sans conflit par une voie dont l'opérateur doit desservir.

Cependant, afin de maintenir la contrainte importante que les côtés du substrat agrippés par la pince du bras XY à la station de décision doivent demeurer libres, il est nécessaire de maintenir la courroie de la station de décision perpendiculaire à la voie de test. Ainsi, un mécanisme de bras qui pousse le substrat défectueux dans la voie de rejets s'impose à la jonction entre la courroie de la station de décision perpendiculaire à la voie de test et la voie de rejets parallèle à la voie de test (Figure 35). Donc, un substrat défectueux est acheminé par la courroie de la station de décision vers une butée où un mécanisme de bras le pousse perpendiculairement dans la voie de rejets. Bien sûr, afin de maintenir un flux continu au sein de la voie de test, il est nécessaire que cette opération soit effectuée dans un intervalle inférieur à  $T_{B_{111}}$ .

De cette manière, la voie de rejets peut donc facilement être rallongée à l'équivalent de 2 espacements constants entre les stations de la voie de test, donc de la station de décision à la première station de test électrique. Ainsi,  $L_{\text{rejet}}$  devient

$$\begin{aligned} L_{\text{rejet}}(\text{allongée}) &= 2 \frac{L_{\text{max}}}{4} = 2 \frac{30 LS_{\text{max}}}{4} \quad (35) \text{ Longueur allongée, voie de rejets} \\ &= 15 LS_{\text{max}} \end{aligned}$$

Nous voyons à l'aide de l'équation (34) que si les effectifs supplémentaires sont alloués pour desservir la voie de rejets, l'allongement de cette voie permet de maintenir un flux continu au niveau de la voie de test malgré une baisse de rendement de produit jusqu'à un seuil de

$$\begin{aligned}
 (1 - (P_d)_{\text{moy}}) &= 1 - \frac{L_{\text{rejet}}(\text{allongée}) TB_{\text{VEES}}}{(T_{\text{charge}} + T_{\text{test}}) LS_{\text{max}}} \\
 &= 1 - \frac{12 LS_{\text{max}} TB_{\text{VEES}}}{(36 TB_{\text{VEES}} + 35 TB_{\text{VEES}}) LS_{\text{max}}} \\
 &= 0.83
 \end{aligned}
 \tag{36} \text{ Rendement seuil, voie de rejets allongée}$$

Comme prévu, la sensibilité aux baisses temporaires de rendement de produit est grandement diminuée, un atout important dans un environnement de production dynamique.

Donc, en résumé, le raisonnement ci-haut est tel que la configuration finale de la forme du VEES converge vers une forme en U, dont le bras latéral de gauche est la voie de chargement d'une longueur de  $54 LS_{111}$ , et le bras de droite de même longueur est la voie de bons substrats. Le membre à l'endos de la forme en U constitue la voie de test d'une longueur de  $30 LS_{111}$ , qui abrite les 5 stations d'opération espacées uniformément de  $7.5 LS_{111}$  les unes par rapport aux autres. La voie de test est longée à son milieu du côté de l'enclave de la forme en U de la voie de rejets d'une longueur de  $12 LS_{111}$  (Figure 37).

Nous remarquons également que cette forme en U respecte le principe de base que les substrats sont confinés à un même plan tout au long de leur voyage à travers le VEES; donc qu'un substrat n'est jamais soulevé pour être déplacé. Ainsi, toutes les voies de l'outil résident dans un même plan XY horizontal désigné ci-après simplement comme le plan du VEES.

### 3.2.4 Les spécifications de produit

Le design des composants du VEES qui entrent en contact avec les substrats pour fins de manipulation ou de test électrique est conditionné principalement par les spécifications physiques de l'enveloppe de produits dont le VEES doit pouvoir tester. Ainsi, nous analysons dans cette section les

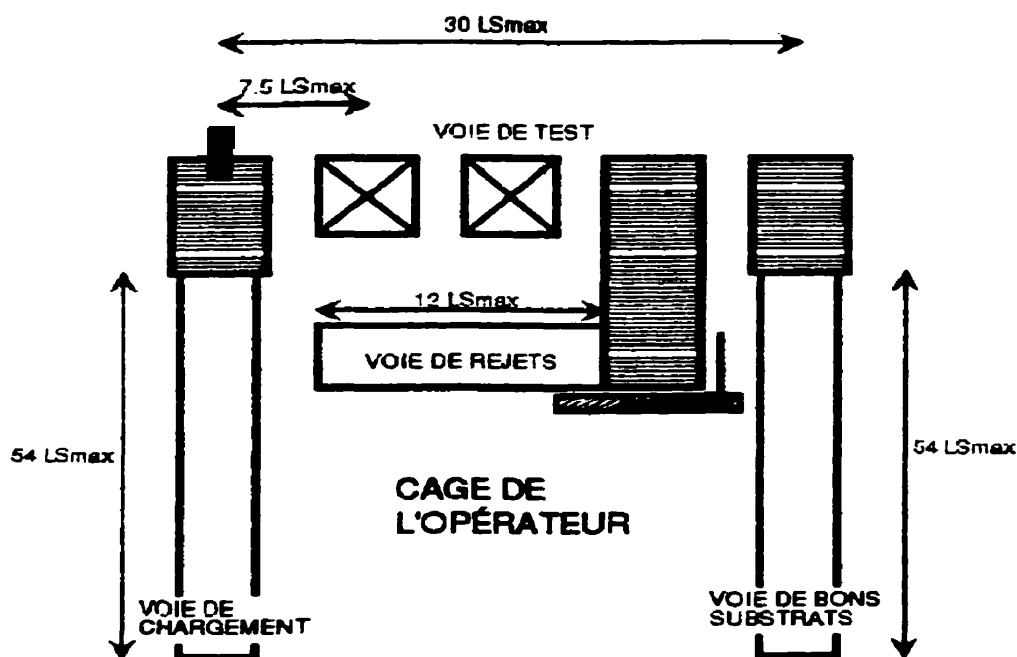


Figure 37: Dimensions générales du VEES

impacts déterminants de ces spécifications.

Les substrats SCM ont une forme de prisme aplati; sur les 2 surfaces principales de la brique se trouvent le métal exposé des points terminaux PCP et ES, alors que sur les 4 surfaces secondaires des côtés il n'y a pas de métal (Chapitre 1, Section 1.3). Ainsi, pour des raisons de stabilité évidentes, les substrats voyagent le long des voies d'air et des courroies de l'outil avec leurs surfaces principales parallèles au plan du VEES.

Il est impératif que les surfaces métalliques des PCP et des ES ne soient pas endommagées. Ainsi, les matériaux choisis pour les voies d'air et les courroies doivent être non-abrasifs. À cette même fin, il est grandement préférable lorsque nécessaire de manipuler les substrats, de le faire par leurs côtés dépourvus de métal. Ainsi, en plus de respecter la règle de base de ne pas soulever les substrats pour les déplacer, les mécanismes de pince du bras XY ont l'avantage supplémentaire de toucher seulement les côtés des



substrats.

La précision mécanique nécessaire pour ce mécanisme de pince est déterminée par l'épaisseur de la brique des substrats. Ainsi, plus la brique est mince, plus il est difficile d'assurer le succès de ce mécanisme qui agrippe les substrats de manière répétitive, simplement car la surface de contact possible entre les côtés du substrat et le bout des pinces est forcément diminuée. Donc, il est nécessaire de spécifier une épaisseur minimale de substrat auquel le design des pinces doit se conformer. Un survol rapide des différents produits SCM montre que cette épaisseur minimale est de 0.8 mm.

Tel que conclu au Chapitre 2, l'enveloppe d'application de la stratégie de vérification électrique par les ES est confinée aux substrats de type SUP. Puisque les substrats de type SUP sont par nature de dimensions plus faibles que les substrats de type SMP (Tableau 2, Chapitre 1), l'outil VEES n'a qu'à se conformer à la gamme inférieure de dimensions des produits SCM. De même que pour le critère d'épaisseur minimale, un survol rapide des différents produits SCM sur le marché suffit pour montrer clairement que leur longueur minimale est de 21 mm et que la ligne de démarcation entre les substrats SUP et SMP en terme de dimension est telle que les substrats SUP sont quasi tous contenus dans l'enveloppe délimitée par une longueur maximale de 50 mm. Ainsi, l'outil VEES doit se conformer à des substrats de longueurs variant de 21 mm à 50 mm. Donc, la longueur maximale d'un substrat testé au VEES,  $LS_{111}$ , utilisée à la section précédente comme unité de référence pour les calculs de dimensions des voies du VEES est équivalente à 50 mm.

À part des implications évidentes au niveau de la largeur et la longueur des voies respectives et de l'ouverture des pinces du bras XY, l'impact le plus important de  $LS_{111}$  est qu'elle délimite le nombre de microsondes nécessaires pour les têtes de test, qui touchent les ES des substrats aux 2 stations de test électrique, et donc le nombre d'adresses de test requis au niveau de la matrice

de sélection qui leur est associée, deux éléments qui affectent grandement le coût de fabrication de l'outil VEES. Puisque les ES de tous les produits SCM se conforment à un quadrillage standard de 50 mil (1.27 mm) d'espacement, un  $LS_{111}$  de 50 mm correspond à une matrice carrée de 39 par 39 microsondes, donc un total de 1521 microsondes, et 1521 adresses de test au niveau de la matrice de sélection par tête de test.

Une décision fondamentale au niveau du design global du VEES est la disposition de la tête de test des ES en conjonction avec le substrat et la surface conductrice ou non-conductrice destinée à court-circuiter ou isoler la cage des PCP selon qu'on se situe respectivement à la station de test pour CO ou la station de test pour CC. Puisqu'il a déjà été déterminé que la surface du substrat qui abrite les ES est confondue avec le plan du VEES, seul deux options sont disponibles, disposer la tête de test soit en-dessous, soit au-dessus du substrat, bien entendu avec sa surface de microsondes parallèle aux ES du substrat dans les deux cas.

Le premier scénario, qui consiste à placer la tête de test en-dessous du substrat, implique que les substrats sont chargés dans l'outil avec leur surface des ES vers le bas et qu'un mécanisme au-dessus du substrat aux stations de test électrique applique une force sur celui-ci afin d'écraser ses ES sur leurs microsondes respectives de la tête de test, et d'établir ainsi les contacts nécessaires pour le test électrique. De plus, ce même mécanisme doit appliquer une force assez grande à la station de test pour CO pour non seulement établir le contact entre chaque microsonde et son ES correspondante, mais également pour court-circuiter la cage de PCP du substrat via une surface conductrice.

Dans le cas des substrats sans cavité, donc avec leurs ES et PCP séparés à des faces opposées de la brique (Figure 2, Chapitre 1), nous voyons qu'il est profitable d'utiliser cette surface conductrice non seulement pour court-

circuiter la cage des PCP, mais également pour écraser le substrat contre la tête de test. Cependant, dans le cas des substrats de type cavité, dont la cavité des PCP réside au sein de la surface des ES (Figure 4, Chapitre 1), nous réalisons que la surface conductrice doit se trouver forcément du côté de la tête de test, et donc ne peut être intégrée avec le mécanisme au-dessus du substrat qui applique dans ce cas la force nécessaire pour écraser le substrat contre la tête de test, et court-circuiter la cavité des PCP.

Donc, pour les substrats de type cavité, la surface conductrice à la station de test pour CO doit avoir une forme tridimensionnelle, qui épouse la forme de la cavité des PCP du produit testé, et doit être placée au milieu du groupe de microsondes de la tête de test utilisé pour contacter les ES du substrat. Nous voyons rapidement que cette configuration entre en conflit avec l'indexation du substrat vers la station de test, et avec le principe de base du design du VEES à l'effet que le substrat doit pouvoir être bougé librement dans le plan du VEES au cours de tous ses déplacements à travers l'outil. Ainsi, un mécanisme qui rétracte la surface conductrice tridimensionnel à l'intérieur de la tête de test au cours de l'indexation des substrats, et qui la soulève avant que le substrat est écrasé contre la tête de test est nécessaire pour implanter cette configuration.

De toute évidence, la nature mécanique dense de la tête de test des ES est telle que l'incorporation d'un tel mécanisme au sein de celle-ci serait très difficile, mais le facteur déterminant est que cela exclut la possibilité d'utiliser une même tête de test des ES pour tous les produits testés au VEES, et de prendre pleinement avantage de l'uniformité du patron des ES des produits SCM. Ainsi, nous voyons que cette première option de disposer la tête de test des ES en-dessous du substrat nous mène vers un cul-de-sac.

La deuxième option consiste à installer la tête de test des ES au-dessus du substrat; ce qui implique que les substrats doivent être chargés dans l'outil

avec leur surface des ES pointant vers le haut. Cela ouvre la possibilité intéressante d'utiliser la tête de test des ES elle-même pour appliquer la force nécessaire pour établir le contact des microsondes avec les ES et pour court-circuiter la cage des PCP. Ainsi, la tête de test des ES peut être placée au bout d'un cylindre pneumatique de façon analogue à la sonde des PCP de l'outil classique.

Ainsi, la surface en-dessous du substrat peut être simplement une surface plane contre laquelle le substrat est écrasé au cours du test électrique. Dans le cas des substrats sans cavité, cette surface doit être conductrice à la station de test pour CO afin de court-circuiter la cage des PCP, et non-conductrice à la station de test pour CC. Dans le cas des substrats de type cavité, les propriétés électriques de cette surface plane n'ont évidemment aucune importance, la surface tridimensionnelle destinée à court-circuiter la cavité des PCP est encore placée au niveau de la tête de test au milieu des microsondes destinées aux ES du substrat; ainsi, elle pénètre et remplit la cavité des PCP alors que la tête de test descend et écrase le substrat pour établir le contact avec les ES.

Nous voyons donc que cette deuxième option est clairement la meilleure, donc celle qui est retenue, puisqu'elle permet l'utilisation de la même tête de test des ES pour tous les types de produits, avec simplement l'ajout d'une surface tridimensionnelle conductrice à la tête de la station de test pour CO pour les produits de type cavité. Tout conflit avec le mécanisme d'indexation des substrats est évité puisque la tête de test entière est retirée du plan du VEES une fois le test électrique complété.

En somme, le portrait physique d'un substrat qui peut être testé à l'outil VEES s'avère à une forme quadratique d'épaisseur minimale de 0.8 mm et de longueur variant de 21 mm à 50 mm. La cage des PCP peut être soit sur la surface opposée à celle des ES ou logée à l'intérieur d'une cavité au milieu

des ES. Enfin, le patron des ES doit se conformer au quadrillage standard de 50 mil d'espacement. Cette configuration couvre la quasi totalité des produits de type SUP sur le marché contemporain, donc une enveloppe d'application considérable pour le VEES.

### 3.2.5 L'alignement

Lorsque le bras XY indexe les substrats vers la droite, le point d'arrêt des substrats aux stations de test électrique peut être ajusté de façon qu'il aligne selon l'axe X les ES des substrats par rapport à leurs microsondes respectives au niveau des têtes de test. Ainsi, nous voyons que l'alignement selon l'axe X des substrats s'intègre naturellement à l'opération d'indexation.

En théorie, un seul ajustement initial de la position des 2 premières pinces, c'est-à-dire celles qui se trouvent aux 2 stations de test électrique lorsque le bras est indexé vers la droite, par rapport au bras XY et de la position d'arrêt du bras à la fin de l'indexation est suffisant pour assurer que les ES des substrats sont alignées selon l'axe X aux mêmes positions exactes sous les têtes de test de façon répétitive, donc cycle après cycle. Cependant, en pratique, nous savons que le procédé de coupage des substrats (Chapitre 1, Section 1.4) est tel que la position relative des ES par rapport aux côtés des substrats peut varier de façon significative en fonction du temps versus l'espacement standard entre les ES. De plus, il est inhérent à un système mécanique avec des composants en mouvement à fréquence élevée qu'une dérive graduelle des positions de ceux-ci est quasi inévitable.

Ainsi, la position d'arrêt du bras est maintenue fixe afin de déterminer son alignement de base selon l'axe X, mais un système d'ajustement fin de la position individuelle des 2 premières pinces du bras XY est nécessaire afin de compenser pour ces petites variations au niveau du procédé de fabrication des substrats et des ajustements initiaux de l'outil lui-même. La troisième et la

quatrième pince du bras, celles qui se trouvent respectivement à la station de décision et à la station des bons substrats lorsque le bras est à sa position de droite, n'effectuent aucun alignement précis selon l'axe X de leurs substrats, donc peuvent être fixées en permanence selon l'espace constant nominal entre les stations de la voie de test et la position de base selon l'axe X du bras.

À première vue, la position de la butée de la station d'entrée pourrait servir de mécanisme d'alignement en Y. Cependant, pour qu'un substrat soit aligné avec le niveau de précision requis pour notre application, il est nécessaire qu'il soit fermement agrippé par deux de ses côtés parallèles; donc, cette option est rejetée. Ainsi, puisque l'alignement selon l'axe Y ne peut également être intégré de manière naturelle aux mécanismes déjà explicités du VEES, il requiert un mécanisme additionnel de mâchoires à chaque station de test (Figure 35).

Lorsqu'un substrat est indexé à une des 2 stations de test, il est agrippé fermement, donc aligné en X, par une pince du bras XY via ses côtés perpendiculaires à la voie de test; ses côtés parallèles à la voie de test sont donc libres. Ainsi, à cet instant, une force peut être appliquée aux côtés libres du substrat pour effectuer l'alignement en Y. Des mâchoires à cette fin ferment donc sur le substrat selon l'axe Y pendant que celui-ci est déjà agrippé par la pince du bras XY. Donc, les surfaces de contact des 2 premières pinces du bras XY doivent être telles qu'elle permettent aux substrats de glisser latéralement lorsque les mâchoires appliquent leur force selon l'axe Y. À l'instant où la pince et les mâchoires sont tous deux fermées complètement sur le substrat, celui-ci est aligné pleinement, donc selon les axes X et Y. Les pinces peuvent alors s'ouvrir et se retirer afin de permettre la tête de test de descendre sur le substrat; l'alignement selon les deux axes est maintenu par les mâchoires, qui demeurent fermées sur le substrat. Ainsi, nous voyons la nécessité que l'épaisseur des mâchoires soit inférieure à celle du substrat afin de permettre que la force de la tête de test soit appliquée sur

le substrat telle que désirée, et non sur les mâchoires.

Pour les mêmes raisons générales évoquées pour les 2 premières pinces du bras XY, les mâchoires doivent également être munies d'un système d'alignement fin, qui assure l'alignement précis selon l'axe Y des ES du substrat avec leurs microsondes correspondantes de la tête de test. Ces systèmes d'alignement fin au niveau des pinces et des mâchoires ont également une deuxième fonction importante reliée à l'alignement de base des ES des substrats par rapport aux têtes de test. Il est avantageux de fixer cet alignement de base tel que le centre de la matrice des ES des substrats correspond au centre de la matrice de microsondes des têtes de test, puisqu'ainsi des substrats de dimensions différentes partagent le même alignement de base.

Tel que déjà déterminé, les têtes de test du VEES sont des matrices de microsondes de 39 colonnes par 39 rangées. Puisque le nombre de colonnes et de rangées sont tous deux impairs, le centre de chaque tête de test correspond à une microsonde, plus spécifiquement à la microsonde à l'intersection de la 20<sup>e</sup> colonne et de la 20<sup>e</sup> rangée baptisée dès lors la microsonde de centre. Lorsque les dimensions des ES du produit testé sont également impaires selon les 2 axes, la microsonde de centre de chaque tête de test correspond à une ES de centre au niveau des substrats. Ainsi, lorsque cette condition est satisfaite, le centre des têtes de test correspond au centre des substrats. Tel est le cas pour la grande majorité des produits testés; donc l'alignement de base de l'outil est ajusté à cet effet. Cependant, lorsqu'une des dimensions de la matrice des ES du produit testé est paire, le centre des substrats ne correspond plus au microsonde de centre, mais à une région entre cette dernière et ses microsondes avoisinantes. Dans ce cas, les systèmes d'alignement fin des 2 premières pinces du bras XY et des mâchoires permettent d'ajuster l'alignement de base du substrat versus la tête de test afin de compenser pour cet effet.

### 3.2.6 La simplicité des mouvements mécaniques

À cause de la nature nominale de l'alignement des substrats par rapport aux têtes de test, les mouvements mécaniques du VEES sont de type binaire. Donc, chaque composant mobile a deux positions de repos définies selon l'axe de son mouvement, haut ou bas, droite ou gauche, ou enfin, avant ou arrière. Ainsi, chaque mouvement mécanique en cours de production s'effectue tel que sa position de départ et sa position d'arrêt sont toujours constantes.

Ainsi, aucun asservissement de position est requis pour le contrôle du manipulateur du VEES; le début et la fin de chaque mouvement sont déterminés simplement par une paire de butées fixes appelées dès lors les butées de positionnement, qui arrêtent le mouvement du composant mobile à la position exacte désirée. Nous remarquons que dans le cas des mouvements de fermeture des pinces et des mâchoires et de descente des têtes de test, les butées de positionnement sont les substrats eux-mêmes.

Pour maintenir la précision de la position d'un composant mobile à l'une de ses 2 positions de repos, une pression doit être exercée non seulement pour mouvoir le composant à la position désirée, mais également au repos afin de s'assurer que le composant demeure bien accoté contre sa butée de positionnement, et conserve sa position exacte. Ainsi, nous nous rendons compte rapidement que les cylindres pneumatiques sont le choix par excellence comme actionneurs des mouvements du VEES.

Un cylindre pneumatique (Figure 38) n'a que deux états définis, soit en extension, soit en rétraction; donc son fonctionnement est binaire de nature, tel que désiré. Lorsque l'alimentation de la chambre d'extension est activée et celle de la chambre de rétraction est coupée, la tige du cylindre se déploie; dans le cas inverse, la tige du cylindre se rétracte. Nous voyons que la course de la tige du cylindre en extension ou en rétraction peut être bloquée par une



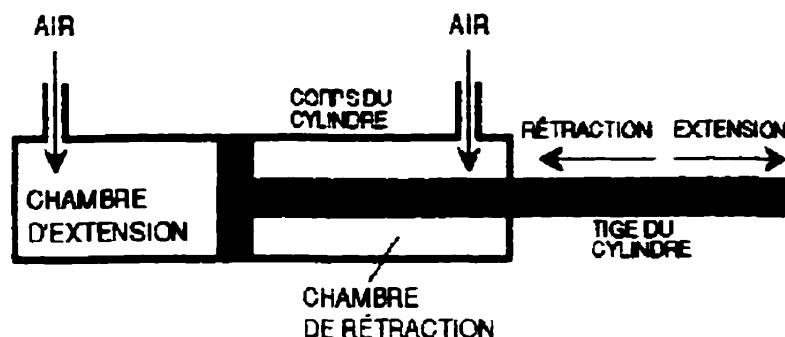


Figure 38: Cylindre pneumatique

butée fixe appliquée soit directement à celle-ci, soit à une membrure qui y est attachée, et qu'à ce moment, la pression d'air dans la chambre de rétraction ou d'extension continue à exercer une pression contre la tige du cylindre. Ainsi, nous voyons explicitement que le mécanisme de fonctionnement des cylindres pneumatiques se marie parfaitement aux besoins du VEES.

La boucle de contrôle de base du VEES (Figure 39) se résume donc essentiellement au contrôle d'un cylindre pneumatique relié à un composant mécanique mobile qui se meurt avec la tige du cylindre. Donc, les alimentations d'air des chambres d'extension et de rétraction du cylindre sont contrôlées par des valves pneumatiques dites unidirectionnelles, car elles permettent l'air sous pression d'accéder à leurs chambres respectives lorsqu'on leur commande de s'ouvrir, alors qu'ils bloquent cet accès lorsqu'on leur commande de se fermer. Cependant, dans ce dernier cas, elles bloquent non seulement l'accès de l'air sous pression à leurs chambres correspondantes, mais permettent également l'air existant de ces chambres à s'évacuer. Ce dernier trait est primordial, car pour que la tige du cylindre puisse se mouvoir, une chambre doit se remplir avec de l'air sous pression, alors que l'air de la chambre opposée doit s'évacuer.

Donc, une commande électrique de nature binaire est donnée à la première valve reliée à la chambre d'extension, alors que son inverse est donné à la

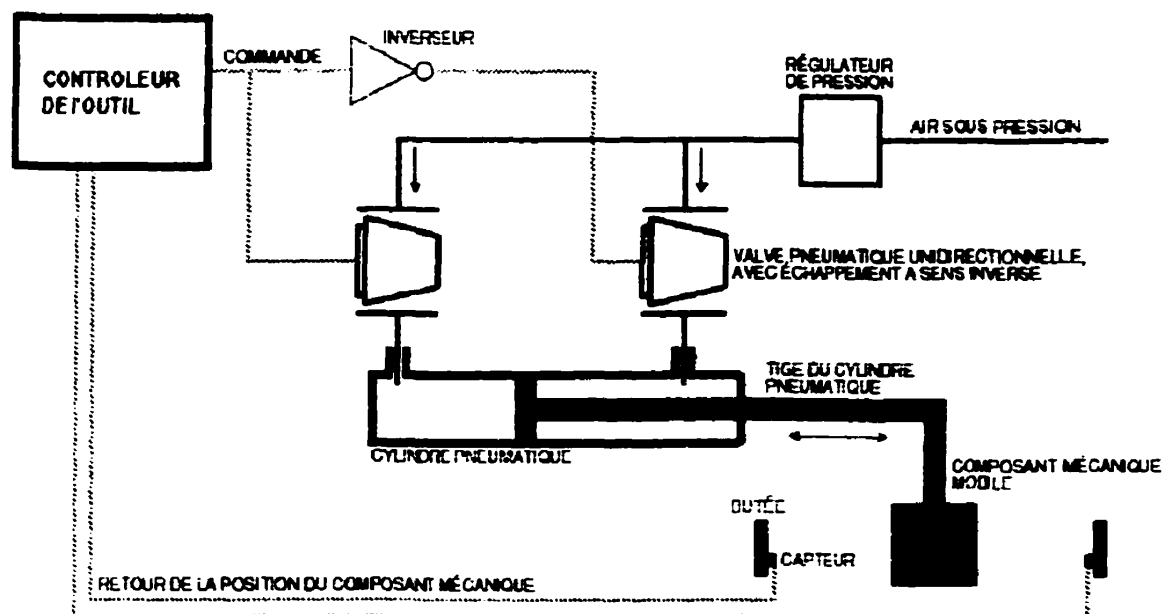


Figure 39: Boucle de contrôle de base du VEES

seconde valve reliée à la chambre de rétraction. Ainsi, lorsque la commande est donnée pour déployer la tige du cylindre, la première valve s'ouvre et permet à l'air sous pression d'accéder à la chambre d'extension, alors que la deuxième valve se ferme et permet la chambre de rétraction de s'évacuer. Inversement, lorsque la commande est donnée pour rétracter la tige, la deuxième valve s'ouvre et permet à l'air sous pression d'accéder à la chambre de rétraction, alors que la première valve se ferme et permet l'air de la chambre d'extension de s'évacuer.

La dynamique de fonctionnement de chaque cylindre pneumatique dépend du contrôle de 2 paramètres physiques de l'air qui pénètre ses chambres, le débit et la pression par unité de surface. Les valves pneumatiques contrôlent le débit de l'air injecté dans les chambres du cylindre et évacué de celles-ci, et donc la vitesse de déplacement de la tige du cylindre. La force appliquée par le cylindre est cependant asservie au préalable par un régulateur de pression qui ajuste la pression par unité de surface de l'air. Le cylindre

pneumatique agit donc comme un amplificateur, tel que la pression par unité de surface (P) de l'air qui occupe sa chambre est multipliée par la surface (S) qui pousse sur la tige du cylindre pour aboutir à une force résultante (F).

$$F = S P$$

(37) Force appliquée par un cylindre pneumatique

Ainsi, nous réalisons que la force appliquée lors de l'extension du cylindre est supérieure à celle appliquée lors de la rétraction, car la surface active de la chambre de rétraction est réduite par la tige du cylindre.

Puisque les mouvements mécaniques ne sont évidemment pas instantanés, il est utile de fermer la boucle de commande par une paire de capteurs, un pour chaque butée de positionnement, qui indiquent au contrôleur de l'outil quand le mouvement mécanique est complété après l'émission de la commande. Nous voyons que l'état de l'outil VEES à un instant particulier est défini par la position de ces composants mobiles. Ainsi, ces capteurs à chaque butée de positionnement permettent au contrôleur de l'outil de vérifier si l'état de celui-ci est propice pour l'émission d'une commande particulière, et d'éviter ainsi des collisions néfastes entre différents composants mobiles. Par exemple, pour descendre les têtes de test, il est évident que les pinces du bras XY doivent être retirées à l'arrière de la voie de test, sinon ces dernières risquent d'être écrasées par les têtes.

Ainsi, chaque commande requiert qu'une série de conditions, appelées dès lors la prémisses de la commande, soient satisfaites afin qu'elle puisse être émise. Donc, le programme de la séquence de production au sein du contrôleur de l'outil est constitué d'une série de vérifications de prémisses et d'émissions de commande qui s'enchaînent les unes après les autres.

Nous voyons ci-haut, tel que prévu au Chapitre 2, que le design global du VEES met en oeuvre les avantages pratiques de la stratégie de vérification électrique par les ES pour aboutir à un outil doté à la fois de flexibilité et de

rapidité accrues.

### 3.3 Le design mécanique et pneumatique

Le manipulateur de l'outil VEES (Figure 40) est grossièrement divisé en 2 parties distinctes, les voies de chargement et de déchargement, qui longent la cage de l'opérateur, et la voie de test ainsi que le bras XY qui la dessert. Cette distinction est basée surtout sur la disparité en composants mécaniques mobiles entre ces deux régions de l'outil; les voies de chargement et de déchargement sont pauvres en termes de composants mobiles, alors que la région de la voie de test est très riche en composants mobiles, d'où la nécessité d'établir un périmètre autour de la voie de test dont l'intérieur est interdit à l'opérateur en cours de production pour des raisons de sécurité évidentes.

Donc, il est important que les composants de la voie de test et du bras XY reposent sur une armature très solide afin de minimiser l'effet des vibrations générées par les mouvements mécaniques sur la structure globale de l'outil, puisque des vibrations trop prononcées peuvent interférer avec la qualité de l'alignement des substrats par rapport aux têtes de test. À cette même fin, il est utile de munir les butées de positionnement des différents composants mobiles avec des amortisseurs mécaniques qui permettent une décélération moins brutale des composants, et réduisent les vibrations. Nous voyons que cette armature de base peut alors servir comme excellent point d'attache pour les différentes voies de chargement et de déchargement.

#### 3.3.1 Les voies de chargement et de déchargement

Le corps principal des voies de chargement et de déchargement est constitué d'une simple chambre d'air alimentée par un compresseur électrique (Figure 41). Le débit d'air injecté dans cette chambre s'évacue par une

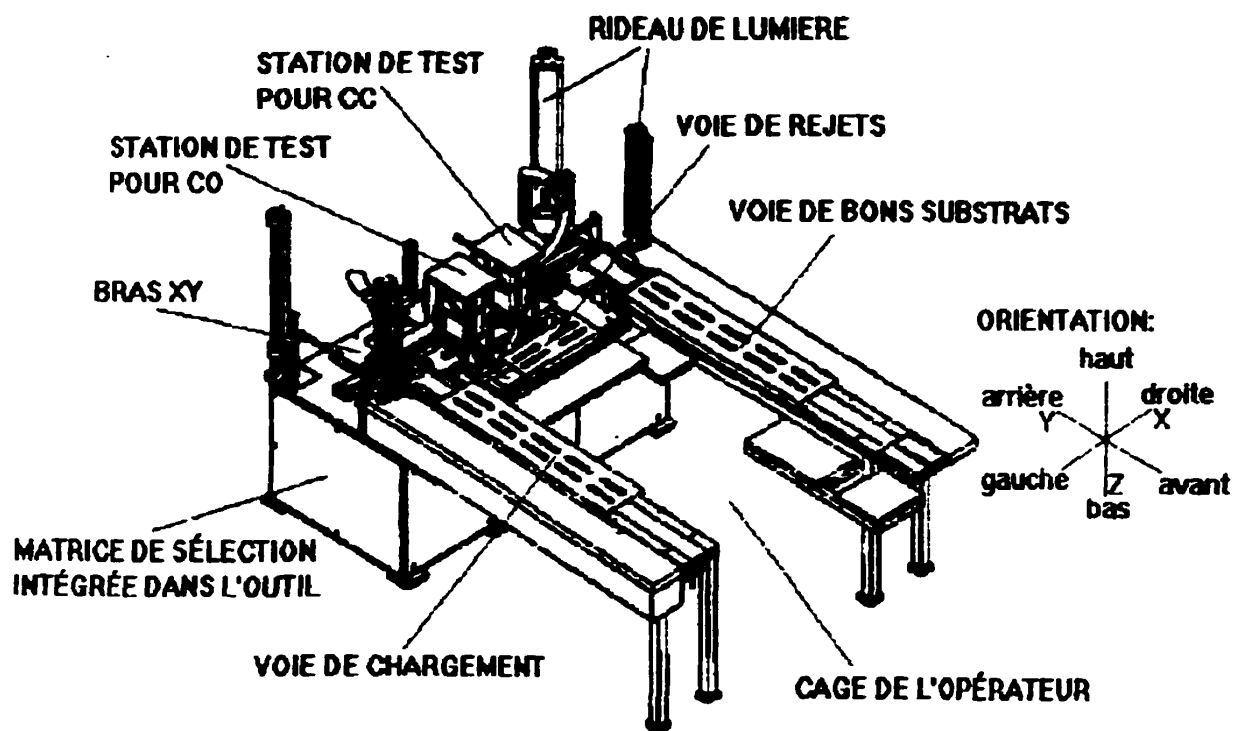


Figure 40: Manipulateur du VEES

multitude de petits trous qui s'ouvrent à la surface externe de la voie destinée à accueillir la queue de substrats. Le débit d'air à travers ces multiples petits trous crée une force de poussée suffisante pour soulever légèrement les substrats à la surface de la voie. En orientant l'angle de perçage des petits trous, et donc la direction du débit d'air qui les traverse, nous créons non seulement une force de poussée verticale, mais également latérale. Ainsi, les substrats à la surface de la voie sont poussés vers l'avant ou l'arrière selon l'inclinaison avec laquelle ces petits trous sont percés.

En contrôlant le débit d'air à l'entrée de la chambre d'air, nous contrôlons également les débits d'air individuels à travers les petits trous qui mènent à la surface de la voie, et ainsi la force motrice appliquée aux substrats. Donc, une simple valve à l'entrée de la chambre d'air suffit pour contrôler le mouvement des substrats qui voyagent le long de la voie. Ce contrôle est important, car quelle que soit la masse des différents produits testés, la

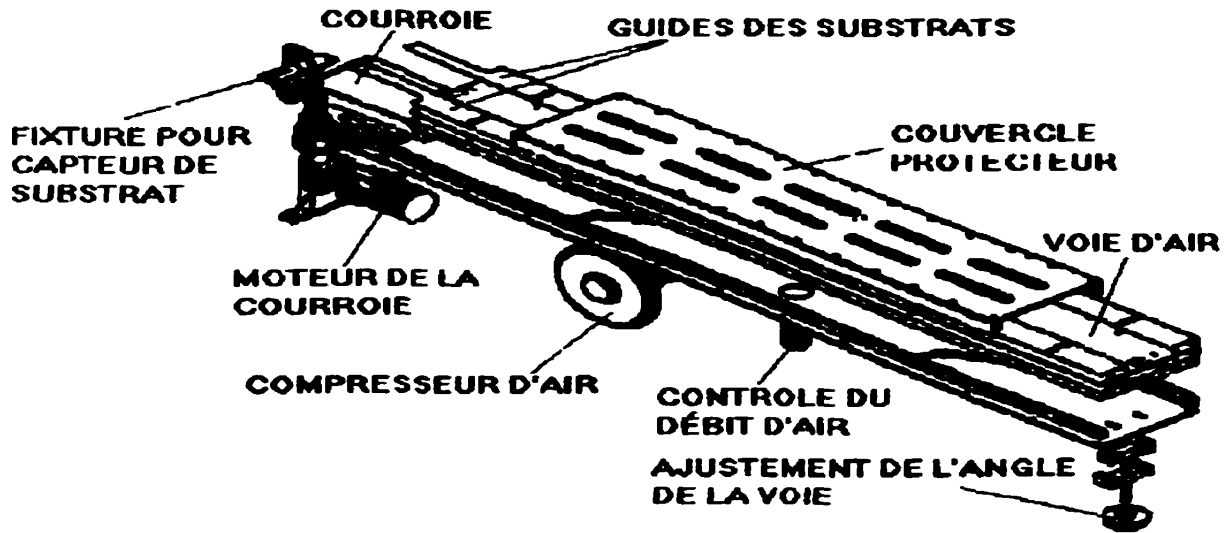


Figure 41: Voie de chargement

vitesse de déplacement des substrats le long des voies doit être assez élevée de façon à maintenir un flux continu de production, mais assez basse pour éviter des collisions violentes entre les substrats lors de l'agrandissement de la queue de substrats.

Puisque les substrats flottent sur un coussin d'air, des guides à chaque côté de la queue de substrats sont nécessaires afin d'éviter une rotation des substrats sur eux-mêmes causée par des débits d'air individuels légèrement différents à travers les petits trous à la surface de la voie. De plus, pour faciliter l'amorçage du mouvement de chaque substrat immédiatement après leur chargement par l'opérateur, il est utile d'incliner légèrement la voie vers le bas selon le sens de déplacement des substrats. Ainsi, à cette fin, une simple visse micrométrique qui soulève ou abaisse légèrement l'extrémité de la voie en amont par rapport au mouvement des substrats permet d'ajuster l'angle de la voie par rapport au plan horizontal du VEES.

Tel que déjà discuté à la section précédente, afin d'assurer que le déplacement des substrats en bout de queue près de la voie de test soit assez

rapide pour maintenir un flux continu de production, les voies d'air communiquent avec la voie de test par l'intermédiaire de courroies rotatives activées par des moteurs électriques. Dans chaque cas, l'extrémité de la courroie rotative est en ligne avec les stations de test électrique, donc confondue avec la voie de test. Ainsi, les substrats qui voyagent au sein de la voie de test sont manipulés par le bras XY directement à la surface de ces extrémités de courroie, qui constituent donc nuls autres que les stations de chargement, de décision et des bons substrats de la voie de test.

Nous voyons qu'afin de respecter la règle de base du design du VEES telle que le mouvement des substrats est confiné au plan du VEES, la surface des substrats en contact avec la courroie cisaille contre celle-ci lorsque la pince du bras XY indexe les substrats vers la droite, ou encore lorsque le bras de rejet pousse un substrat dans la voie de rejets. Ainsi, le matériau des courroies doit être choisi tel qu'il n'endommage ou ne contamine pas la surface des substrats contre laquelle il cisaille, en particulier pour les substrats de forme normale (Figure 2, Chapitre 1), non cavité, qui sont dotés de métal sur cette surface.

À cette fin, une série d'essais qui débutent simplement en frottant vigoureusement la surface de substrats contre différents matériaux de courroies disponibles sur le marché est effectuée. Les substrats frottés sont alors inspectés visuellement et soumis à un essai de mouillage, tel qu'une puce est brasée sur un substrat et arrachée avec une force mesurée, donc qui vérifie la force d'adhérence d'une puce à la cage de PCP d'un substrat. Plusieurs matériaux ont exhibés des résultats fort acceptables; celui avec les meilleurs résultats a été choisi pour les courroies. À cette même fin, les supports nécessaires pour loger des capteurs optiques qui détectent la présence d'un substrat sur les courroies sont placés près des butées à la station de chargement et à l'extrémité de la courroie de rejet afin d'arrêter la rotation de ces courroies lorsqu'un substrat s'appuie contre leurs butées

respectives, et éviter ainsi un frottement non nécessaire des courroies contre la surface des substrats.

Nous voyons que les différents courroies de l'outil doivent être assez longues pour accomplir leur tâche de maintien d'un flux continu de production, mais qu'il est à notre avantage de les maintenir le plus court possible afin de minimiser le contact des substrats avec une surface solide, et de maximiser la condition où ils flottent sur les coussins d'air des voies. Dans le cas de la station de chargement, nous choisissons une longueur de  $2 L_{S_{III}}$  pour sa courroie, une première longueur  $L_{S_{III}}$  pour le substrat en attente pour le bras XY et une deuxième longueur pour le substrat de la queue qui remplace cette dernière par rotation de la courroie aussitôt qu'il est indexé par le bras XY. Et, nous choisissons cette même longueur pour la courroie de la station des bons substrats, qui tourne en sens inverse, simplement pour fin d'uniformité, donc de minimiser le nombre de composants différents de l'outil.

Dans le cas de la voie de rejets (Figure 42), la courroie perpendiculaire qui y est attachée est plus longue que celle des stations de chargement ou des bons substrats, car elle doit permettre la voie de rejets de dégager la voie de test, incluant le montage volumineux des stations de test électrique. Ainsi, la courroie de rejet doit pouvoir tourner assez rapidement pour permettre à un substrat défectueux de voyager sur toute sa longueur, de la station de décision à la butée du bras de rejet, et être poussé par ce dernier dans la voie de rejets dans un temps inférieur à  $T_{B_{III}}$ , afin de maintenir un flux continu de production. Le moteur électrique de la courroie de rejet est donc forcément plus puissant que celui des courroies des autres stations. Le bras de rejet est actionné par un cylindre pneumatique (CYL 1, Annexe B.1) qui longe la voie de rejets tel que le mouvement de rétraction de ce cylindre correspond à l'action de pousser un substrat défectueux dans la voie de rejets.



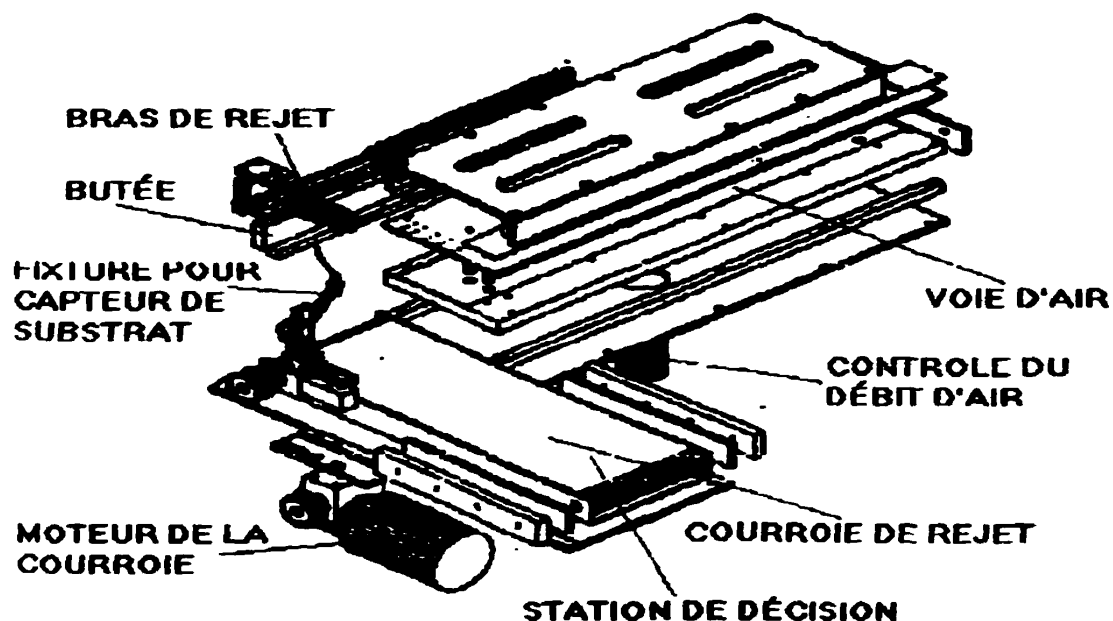


Figure 42: Voie de rejets

Dans le cas des voies de déchargement, telles les voies de rejets et des bons substrats, l'entrée d'un substrat défectueux ou électriquement bon dans sa voie respective constitue un événement déterminant dans la séquence de production du VEES, puisqu'elle traite de la ségrégation des substrats, donc de la fonction principale de l'outil. Ainsi, une confirmation de la réussite de ces événements est une condition essentielle pour maintenir un flux continu de production. À cette fin, un support destiné à recevoir un capteur optique de substrat est logé à l'entrée de chaque voie de déchargement.

### 3.3.2 Le bras XY

La fonction du mécanisme d'indexation, le bras XY (Figure 43), est de mouvoir simultanément les 4 pinces, qui manipulent les substrats dans la voie de test, selon les 2 axes du plan du VEES. À cette fin, nous fixons premièrement un rail selon l'axe X, appelé dès lors le rail en X, à l'armature de base de l'outil à l'arrière de la voie de test, en parallèle avec celle-ci et de

même longueur. Ce rail en X est destiné à accueillir une plate-forme mobile, qui sert de base mécanique pour les pinces et leur mécanisme de mouvement selon l'axe Y.

Cette plate-forme, appelé dès lors la plate-forme en X, est fixée au rail en X par l'entremise d'une série de patins qui voyagent sur celui-ci via un mécanisme de roulement à billes. Pour fin de stabilité du mouvement selon l'axe X de la plate-forme, nous choisissons un total de 4 patins uniformément espacés selon la distance inter-station ( $7.5 LS_{III}$ ) de la voie de test. La forme de la plate-forme en X est un U inversé par rapport à la forme en U générale du VEES dont la partie centrale est destinée à supporter la membrure d'attache commune des 4 pinces, alors que les bras latéraux de la forme en U sont destinés à abriter les cylindres pneumatiques (CYL 2 et CYL 3) qui actionnent le mouvement selon l'axe Y des pinces. L'enclave de cette forme en

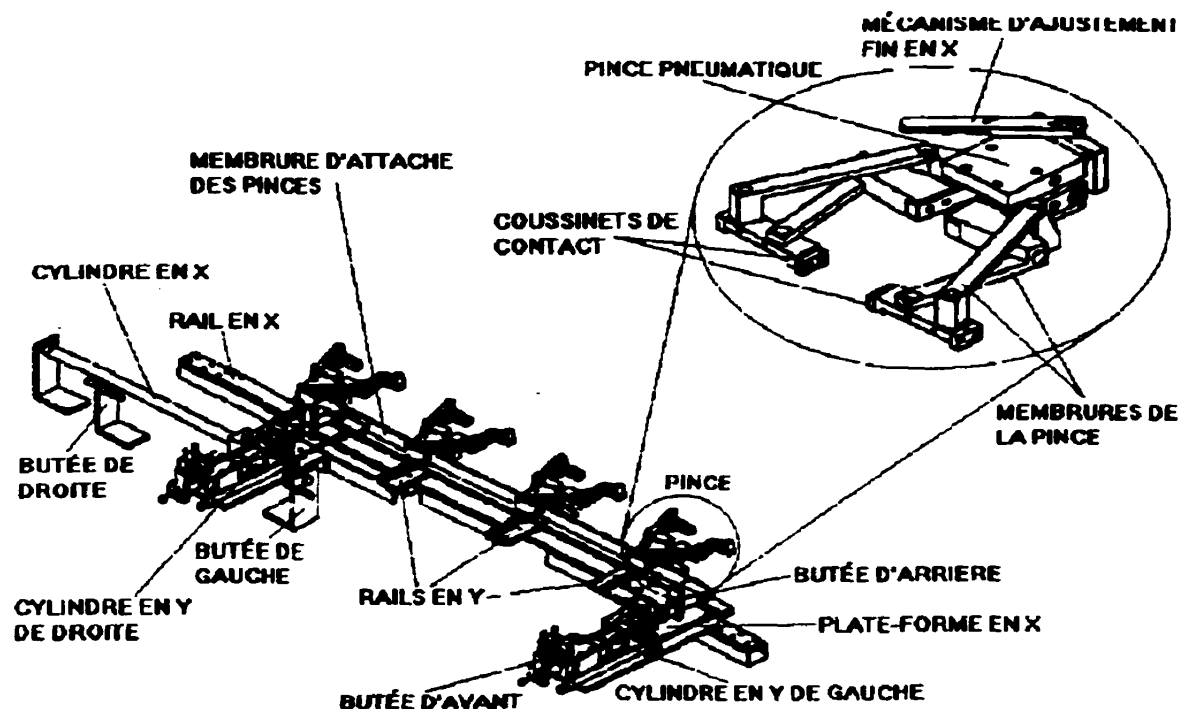


Figure 43: Bras XY

U est nécessaire, puisqu'elle permet de loger les parties arrière des stations de test électrique et le filage des têtes de test qui descendent pour rejoindre la matrice de sélection intégrée dans l'armature de base de l'outil sous le plan du VEES. Ainsi, nous voyons que les contraintes d'espace sont telles qu'un seul cylindre pneumatique fixé au milieu de la membrure d'attache des pinces pour activer leur mouvement selon l'axe Y n'est pas possible; ainsi, deux cylindres identiques, un sur chaque extrémité de cette longue membrure, sont nécessaires pour maintenir une force bien distribuée sur celle-ci, donc qui ne crée pas un couple de rotation.

Le mouvement selon l'axe X de la plate-forme est actionné par un cylindre pneumatique (CYL 4) dont le corps est fixé à l'armature de base de l'outil et la partie mobile est attachée au côté droit de la plate-forme en X. Afin de minimiser l'espace de l'outil, nous utilisons à cette fin un cylindre sans tige. Tel que prévu, les butées de positionnement de ce cylindre sont ajustées de manière qu'ils limitent le déplacement de la plate-forme en X à une distance équivalente à l'espacement inter-station de la voie de test. Puisque les pinces sont également attachées à leur membrure commune selon ce même espacement, lorsque la plate-forme est à gauche, la première pince est en face de la station de chargement, la deuxième pince est en face de la station de test pour CO, la troisième pince est en face de la station de test pour CC et, enfin, la quatrième pince est en face de la station de décision. Inversement, lorsque la plate-forme est indexée à droite, les deux premières pinces sont en face de leurs stations de test électrique respectives, la troisième pince est en face de la station de décision et la quatrième pince est en face de la station des bons substrats.

Afin de permettre le déplacement selon l'axe Y de la membrure d'attache des pinces, et donc des pinces elles-mêmes, nous fixons celle-ci à la plate-forme en X par l'entremise d'une série de petits rails en Y. Pour fin de stabilité, nous utilisons 4 rails qui coïncident avec les points d'attachent des

pincés. Ainsi, ce mouvement est actionné par les deux cylindres selon l'axe Y fixés à la plate-forme en X qui poussent ou tirent la membrure d'attache des pincés par ses extrémités. Nous voyons que ce mouvement selon l'axe Y des pincés est nécessaire non seulement pour l'indexation des substrats, mais également pour dégager le dessous des têtes de test afin que celles-ci puissent descendre et contacter les substrats.

Pour fin de consistance avec les autres actionneurs de l'outil, nous choisissons une pince pneumatique commerciale (CYL 5, CYL 6, CYL 7 et CYL 8) comme base de notre mécanisme de pince. Des membrures sont ajoutées à celle-ci afin de pouvoir agripper les substrats par leurs côtés perpendiculaires à la voie de test par l'entremise de coussinets de contact. Le design des ses membrures est tel qu'il permet de maintenir les surfaces des 2 coussinets de la pince parallèles tout au long de la fermeture ou l'ouverture de celle-ci. De toute évidence, l'ouverture des pincés au repos est ajustée à un peu plus que la longueur  $LS_{III}$ .

Le choix du matériau des coussinets des pincés n'est pas facile, puisqu'il ne doit pas être trop dur afin de compenser pour des variations faibles du parallélisme des côtés des substrats perpendiculaires à la voie de test afin de toujours maximiser la surface de contact mécanique avec les substrats, et minimiser ainsi le risque d'en échapper en cours d'indexation. De plus, ce matériau doit permettre les substrats de facilement glisser latéralement lorsque la pince les agrippe et qu'une force est appliquée par les mâchoires pour l'alignement selon l'axe Y, et ce sans s'user rapidement. À cette fin, plusieurs essais impliquant une multitude de matériaux variant de la famille des plastiques aux céramiques ont été effectués en cours de design de l'outil à l'aide d'un montage d'essai d'une pince, et le meilleur matériau selon les critères énoncés ci-haut a été choisi.

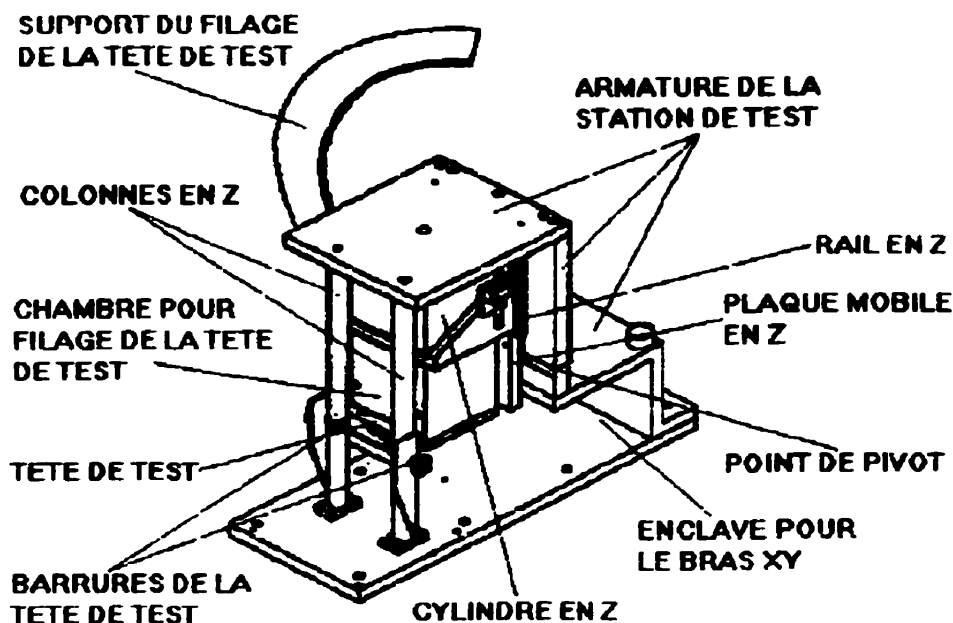
Nous voyons que la longueur maximale acceptable des coussinets de contact

de la première pince selon l'axe Y est contrainte par la longueur minimale des substrats (21 mm), puisqu'une longueur plus grande mène à la situation non désirable que la première pince agrippe aussi le deuxième substrat de la queue d'entrée à la station de chargement. De plus, nous discernons qu'une longueur trop grande des coussinets de contact peut également interférer avec le fonctionnement des mâchoires aux stations de test électrique. Ainsi, nous limitons la longueur des coussinets de contact des pinces pour qu'elle soit inférieure à la longueur minimale des substrats.

Les pinces sont fixées à leur membrure d'attache commune avec un espacement équivalent à la distance inter-station de la voie de test, mais, tel que déjà discuté, les deux premières pinces, qui se trouvent aux stations de test électrique lorsque la plate-forme en X est indexée vers la droite, permettent un ajustement fin de leur position par rapport à la membrure d'attache pour fin d'alignement selon l'axe X des substrats. Cet ajustement fin est permis par l'entremise d'une came entre la pince et la membrure d'attache qui, lorsque débarrée, permet de mouvoir légèrement le corps de la pince pneumatique à l'aide d'une visse micrométrique.

### 3.3.3 Les stations de test électrique

La fonction principale de l'armature de la station de test électrique (Figure 44) est d'offrir un point d'appui supérieur attaché solidement à l'armature de base de l'outil sur lequel le cylindre selon l'axe Z, appelé dès lors le cylindre en Z, de la tête de test (CYL 9 et CYL 10) peut pousser, et ainsi descendre la tête sur un substrat. Donc, nous choisissons pour l'armature de la station de test une forme essentiellement en C, telle que le membre supérieur du C sert de point d'appui pour la tige du cylindre en Z et l'enclave du C offre l'espace nécessaire pour loger le corps de l'assemblage de la tête de test.



**Figure 44:** Stations de test électrique

Tel que déjà discuté, la tête de test est une matrice carrée de dimensions 39 par 39 de microsondes. Puisque ces microsondes ont une durée de vie limitée en cours de production, et donc doivent être remplaçables, ils communiquent avec les fils qui mènent aux adresses de la matrice de sélection via des réceptacles incrustés dans le corps de la tête de test. Ainsi, la tête de test est en fait une matrice de réceptacles conducteurs isolés les uns des autres, qui traversent la tête de bord en bord, tels que leurs extrémités du côté de la face de la tête qui contacte les substrats peuvent loger des microsondes, alors que leurs extrémités à la face opposée de la tête sont soudées individuellement à des fils qui mènent à la matrice de sélection.

Nous voyons clairement que le cylindre en Z ne peut directement pousser sur le corps de la tête de test à cause du filage considérable qui en ressort. Ainsi, nous encaissons ce filage dans une chambre qui le dirige vers un support qui le guide vers la matrice de sélection. Puisque les 2 stations de test sont de loin les plus riches en composants par rapport aux autres stations de

la voie de test, les contraintes d'espace sont telles que leurs supports mènent le filage de leurs têtes de test respectives vers leurs stations adjacentes de façon symétriquement opposée. Donc, le filage de la station de test pour CO est mené vers la gauche, donc vers la station de chargement, alors que le filage de la station de test CC est mené vers la droite, donc vers la station de décision. Afin de minimiser la longueur de ces filages volumineux, la matrice de sélection est intégrée dans l'armature principale de l'outil en dessous de la voie de test.

Il est important afin de maintenir l'intégrité à long terme du filage entre la matrice de sélection et les têtes de test que les joints de soudure entre les fils et les réceptacles individuels des têtes ne subissent aucune traction mécanique lors de la montée et la descente de celles-ci. Le filage de chaque tête de test doit donc être fermement fixé à son support respectif, et ce dernier doit être attaché non pas à l'armature de la station de test, mais plutôt au montage mobile de la tête afin qu'il puisse se mouvoir avec celui-ci. À cette fin, et la chambre du filage sur laquelle est fixée la tête de test, et le support du filage sont fixés à une plaque mobile selon l'axe Z qui se meut par rapport à l'endos de la forme en C de la station de test par l'entremise d'un rail en Z. Ainsi, en fixant le corps du cylindre en Z au-dessus de la chambre du filage, nous pouvons mouvoir ce dernier, la tête de test et son filage conjointement, tel que désiré.

De plus, puisqu'il est primordial pour fin d'alignement des substrats que le centre de la tête de test demeure toujours à la même position dans le plan du VEES et que sa surface de contact demeure toujours parallèle avec ce plan, et donc la surface du substrat, ce guidage du mouvement en Z de la tête de test via un système de roulement à bille sur rail est requis pour réaliser la précision mécanique nécessaire à ces fins; se fier simplement à la précision offerte par la tige du cylindre en Z n'est clairement pas suffisant.

En dessous de la tête de test, la station de test électrique doit accommoder une table Y (Figure 45) qui abrite la surface plane contre laquelle le substrat est écrasé par la tête de test au cours du test électrique et le système d'alignement selon l'axe Y des substrats. Pour ce dernier, nous choisissons un système symétrique à deux mâchoires, qui reflète essentiellement selon l'axe Y le principe des pinces du bras XY selon l'axe X. L'avantage d'un tel système est son adaptabilité naturelle à plusieurs dimensions de substrat tout en maintenant leur centre à la même position sans qu'un ajustement du système soit nécessaire. Ainsi, une fois que l'ouverture maximale des mâchoires ou des pinces est établie, tout substrat de dimension inférieur à cette ouverture est aligné avec son centre à la même position indépendamment de sa dimension spécifique. Nous voyons que pour qu'un tel système fonctionne, il est nécessaire que les deux éléments symétriques de centrage, coussinets de contact ou mâchoires, soient activés tels que leurs distances respectives par

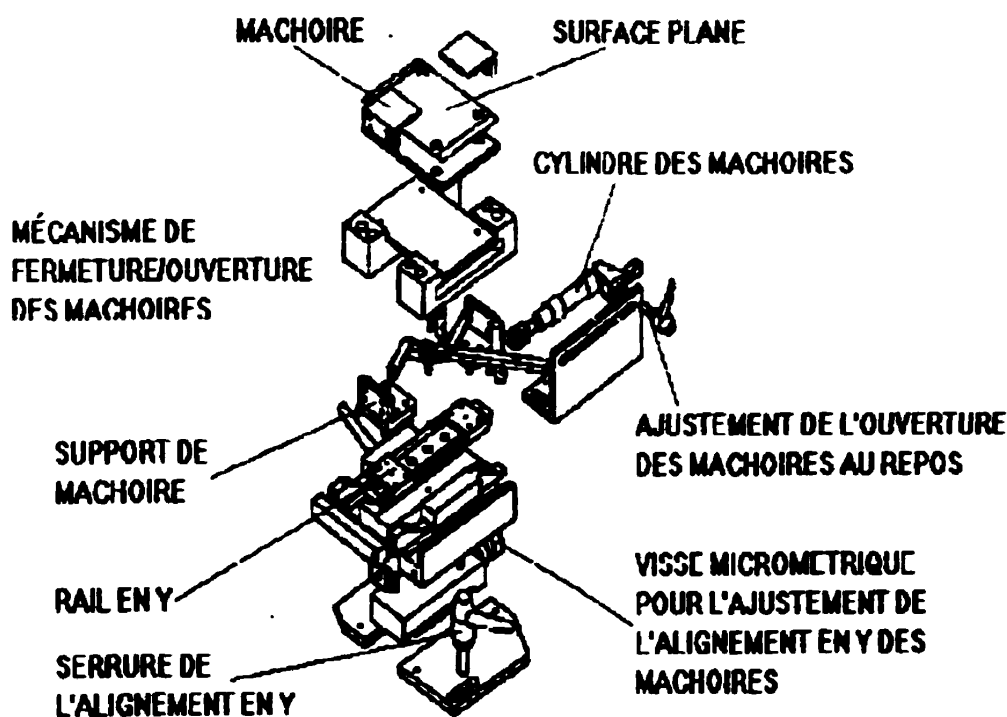


Figure 45: Table Y





se meuvent sur un rail en Y. Chaque patin abrite un support sur lequel peut être fixé une mâchoire. Ainsi, le critère de symétrie cité au paragraphe précédent est respecté lors de la fermeture et l'ouverture des mâchoires.

Puisque les mâchoires doivent centrer les substrats selon l'axe Y pendant que ceux-ci sont alignés fermement en X, donc agrippés par une pince, nous avons intérêt à maximiser la surface de contact entre les mâchoires et les substrats. Ainsi, nous décidons que les mâchoires utilisés pour un produit particulier ne soient pas génériques, mais spécifiques à la longueur selon l'axe X du produit. Donc, au cours d'un changement de produit, l'opérateur doit s'assurer que les mâchoires spécifiques au produit testé sont installées aux 2 stations de test avant de débiter la production.

Nous voyons que lorsque le bras XY est indexé vers la droite en cours de production, les deux premières pinces se situent respectivement entre la tête de test et la surface plane de la table Y. Ainsi, l'écart entre celles-ci lorsque la tête de test est au repos doit être assez large pour laisser l'assemblage des pinces glisser entre les deux. De plus, puisque les pinces se retirent vers l'arrière afin de permettre aux têtes de test de descendre sur les substrats, l'armature des stations de test doit être enclavée vers l'arrière à la hauteur des pinces telle qu'elle permet au bras XY de se retirer vers l'arrière et revenir à leur position de repos à l'arrière-gauche. Ainsi, la forme en U du bras XY est entrelacée avec les enclaves à l'arrière des stations de test électrique.

Le choix des matériaux utilisés pour les surfaces planes conductrices et non-conductrices des tables Y des stations de test électrique est sujet aux mêmes restrictions par rapport au cisaillement des substrats contre elles lors de l'indexation par le bras XY que le matériau de courroie choisi pour les autres stations de la voie de test. Afin de minimiser ce frottement des substrats contre les courroies et les surfaces planes des tables Y de la voie de

test, il est avantageux de disposer celles-ci comme des marches d'escalier, tel qu'un substrat en cours d'indexation frotte seulement contre la surface de sa station de départ, et non de sa station d'arrivée. Ainsi, la surface plane de la station de test pour CO est légèrement plus basse que la courroie de la station de chargement, la surface plane de la station de test pour CC est légèrement plus basse que celle de la station de test pour CO, et ainsi de suite jusqu'à la courroie de la station des bons substrats qui est la marche la plus basse. La différence d'hauteur entre les marches n'est qu'une faible fraction de l'épaisseur minimale des substrats (0.8 mm), mais suffisante pour supprimer la friction lors de l'arrivée d'un substrat à une station.

Enfin, puisque la durée de vie des microsondes des têtes de test est limitée en nombre de cycles, il est nécessaire de leur permettre d'être accédées facilement par l'opérateur qui doit remplacer celles qui sont usées. À cette fin nous permettons à la partie supérieure de la forme en C de la station de test, qui loge l'assemblage de la tête de test, de basculer vers l'arrière, et de reposer sur la plaque de dessus de l'enclave du bras XY (Figure 44). Ainsi, en cette position de maintenance, la surface des microsondes de la tête de test fait face à la cage de l'opérateur, telle que désirée. Lorsque ramené en position de test, l'assemblage de la tête de test est barré en place par une paire de colonnes attachées à l'armature de base de l'outil à l'avant de la station de test, qui préviennent la tête de basculer vers l'arrière lorsqu'elle applique de la pression sur un substrat.

### 3.4 Le système de test électrique

Le design mécanique des 2 stations de test électrique au sein de la voie de test est tel qu'en régime permanent de production, les mouvements mécaniques requis pour effectuer le test pour CO d'un premier substrat peuvent être effectués en parallèle avec les mouvements mécaniques requis pour effectuer le test pour CC d'un second substrat. Cependant, pour que les instructions

de test électrique, TC et TIG, relatives aux 2 stations de test soient également exécutées en parallèle, respectivement selon les algorithmes des macro-étapes M3 (Figure 24) et M4 (Figure 25) explicitées au Chapitre 2, 2 moteurs indépendants de test électrique, qui opèrent alors sur deux matrices de sélection distinctes, seraient nécessaires, car les moteurs de test électrique actuels, tel que le Système 780 de la firme DITMCO International [35], sont limités à l'exécution d'une seule instruction de test électrique à la fois.

Puisque le moteur de test électrique, qui opère sur la matrice de sélection, est de loin le composant le plus dispendieux de l'outil VEES, nous optons pour le partage d'un même moteur, donc d'une même matrice de sélection, par les deux stations de test (Figure 47). Ainsi, au moment du cycle de vérification électrique où les 2 têtes de test contactent simultanément leurs substrats respectifs, les tests électriques du premier substrat pour CO suivi du deuxième substrat pour CC sont exécutés en séquence. Puisque le temps de test électrique est en général négligeable versus les temps requis pour les mouvements mécaniques, spécialement avec un algorithme simple tel que la vérification électrique par les ES (Figure 23, Chapitre 2), il est fort raisonnable d'accepter cette baisse légère de performance pour éviter l'achat d'un deuxième moteur de test électrique très coûteux.

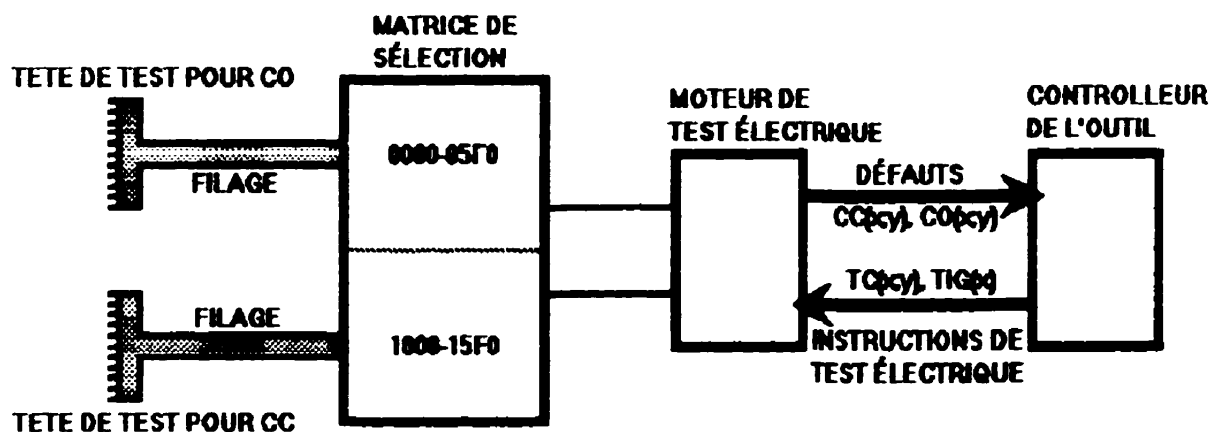


Figure 47: Système de test électrique

Chaque point de contact, donc réceptacle de microsonde, de chaque tête de test communique avec une adresse de la matrice de sélection. Puisque les 2 têtes de test partagent la même matrice de test, ils ne peuvent partager des adresses communes; ainsi, chaque point de contact de chaque tête de test est adressé de façon unique. Cependant, il est grandement à notre avantage pour fin de simplification des programmes de test des différents produits que les 2 têtes de test soient filées de la même manière, telle que la progression physique de leurs adressages respectifs soit identique. Ainsi, l'adresse la plus basse de chaque tête se trouve à la même position relative par rapport à cette dernière, et de même pour toutes les adresses qui suivent en ordre.

À cette fin, nous choisissons arbitrairement le coin en arrière à droite lorsque la tête de test est en position de test comme la localisation de l'adresse la plus basse de chaque tête; nous désignons cette position dès lors la référence de la tête. Également de façon purement arbitraire, nous choisissons

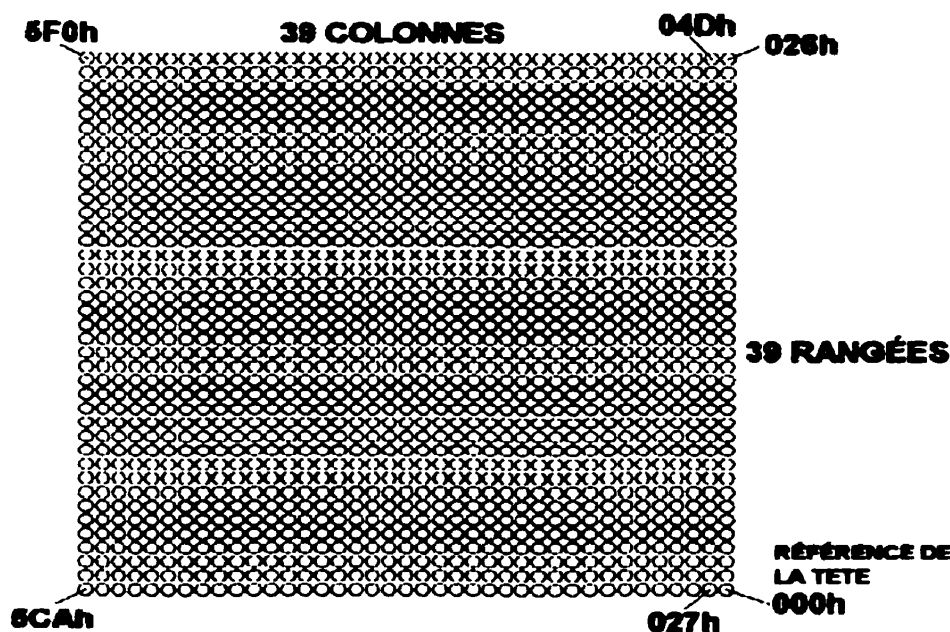


Figure 48: Adressage des têtes de test (vue de l'opérateur, avec la tête de test en position de maintenance)

la progression de l'adressage telle que les adresses augmentent en parcourant les colonnes de points de contact de l'arrière vers l'avant (Figure 48). La matrice de sélection du Système 780 de DITMCO International utilise un adressage à base hexadécimale; ainsi, nous voyons que 3 chiffres hexadécimaux (XXXh) sont nécessaires pour adresser les 1521 points de contact de chaque tête de test. Donc, nous choisissons les adresses de 000h à 5F0h en séquence à cet effet.

Il est avantageux d'utiliser le 4<sup>e</sup> chiffre hexadécimal, donc le plus significatif, pour différencier une adresse de même position relative, donc avec les mêmes 3 premiers chiffres hexadécimaux, entre la première et la deuxième tête de test. Ainsi, les adresses 0XXXh et 1XXXh sont toutes deux à la même position relative, mais sur 2 têtes différentes. Donc, un 4<sup>e</sup> chiffre de 0 indique une adresse de la tête de test pour C0, alors qu'un 4<sup>e</sup> chiffre de 1 indique une adresse de la tête de test pour CC. De cette manière, les programmes de test pour C0 et pour CC des différents produits peuvent être générés en utilisant que les 3 premiers chiffres des adresses, et ensuite être dirigés vers la première ou la deuxième tête de test simplement en ajustant le 4<sup>e</sup> chiffre des adresses de façon appropriée selon le cas.

Par ailleurs, les tiroirs de la matrice de sélection du Système 780 sont divisés selon ce même 4<sup>e</sup> chiffre hexadécimal. Donc, un avantage supplémentaire de cette configuration est que l'adressage de chaque tête de test peut être confiné à un même tiroir de la matrice de sélection, facilitant ainsi leur disposition physique dans l'armature de base de l'outil. Le filage de la tête de test pour C0 est donc dirigé vers le tiroir dit "0" de la matrice de sélection logé sous la voie de test du côté gauche de l'outil, alors que le filage de la tête de test pour CC est dirigé dans le sens inverse vers le tiroir dit "1" logé du côté droit de l'outil.

De toute évidence, l'orientation des substrats du produit testé doit

demeurer constant en cours de production afin que les mêmes microsondes des têtes de test touchent les mêmes ES des substrats de façon répétitive. Tous les produits SCM ont un indicateur physique, dit l'indicateur A01, à un de leurs coins qui permet d'orienter ses substrats. Afin de maintenir l'orientation de tous les substrats testés constante, nous choisissons arbitrairement que ceux-ci doivent être chargés dans l'outil tels que leur indicateur A01 pointe vers le coin de la référence de la tête de test au cours de l'opération de test électrique. Ainsi, nous déduisons que les substrats doivent être déposés sur la voie de chargement par l'opérateur tels que leur coins avec l'indicateur A01 pointent vers l'avant de l'outil selon l'axe Y et vers la droite, donc la cage de l'opérateur, selon l'axe X.

Le terme indicateur A01 est tiré du fait que la nomenclature d'identification des ES des produits SCM est en général telle qu'une de ses ES de coin est étiquetée A01. Chaque ES et PCP d'un produit est donc identifié selon une nomenclature dite de produit utilisée pour définir les points terminaux des réseaux du produit. Ainsi, nous voyons clairement que pour générer le programme de test pour un produit particulier, il est nécessaire d'associer à chaque ES de celui-ci, qui est identifiée selon sa nomenclature de produit, une adresse XXXh de la matrice de sélection correspondant aux 2 microsondes, une par tête de test, utilisées pour la contacter au cours des tests électriques pour CO et CC. Cette matrice de conversion de la nomenclature de produit aux adresses de la matrice de sélection de l'outil est dite dès lors la matrice de transfert. Chaque produit SCM testé au VEES a donc sa propre matrice de transfert (Annexe E.1).

Tel que déjà explicité à maintes reprises, les ES d'un produit SCM se conforment au quadrillage standard de 50 mils d'espacement ou un multiple de celui-ci. Dans le cas où l'espacement est un multiple de 50 mils, par exemple 100 mils, le diamètre individuel des ES est en général plus grand que lorsque l'espacement est simplement à 50 mils. Nous voyons que ce diamètre accru

risque de poser problème avec le test TIG (Chapitre 2, Section 2.3.2.3) et le design de notre tête de test générique pour tous les produits de dimensions de 50 mm ou inférieures, puisque si l'alignement est tel que deux microsondes adjacentes touchent une même ES, le test TIG résulte en un défaut CC invalide même si une seule des 2 microsondes fait partie de la matrice de transfert du produit en question.

Ainsi, nous réalisons le besoin de masquer les adresses matricielles non utilisées, donc non incluses dans la matrice de transfert du produit testé. À prime abord, nous considérons de masquer physiquement les microsondes associées aux adresses matricielles non utilisées, qui forcerait l'utilisation non désirable de masques physiques spécifiques à chaque produit, mais la matrice de sélection du Système 780 de DITMCO International permet une solution plus élégante. Celle-ci permet de masquer ces adresses matricielles non utilisées de manière électronique en lui envoyant des commandes à cet effet via le contrôleur de l'outil. Donc, avant le début de production d'un produit, la matrice de sélection est configurée telle que seul les adresses matricielles dans la matrice de transfert de ce produit sont actives.

La résistance de contact ( $R_c$ ), et donc la qualité du contact, entre les microsondes et leurs ES respectives et entre les surfaces conductrices et la zone de jonction des substrats, est très sensible à la force appliquée par les têtes de test sur les substrats, telle qu'une force insuffisante à cet effet mène irrévocablement à des défauts CO invalides selon les modalités de l'équation (15) du Chapitre 2. Dans le cas des microsondes, la force requise est proportionnelle au nombre de celles-ci qui contacte la surface du substrat, mais dans le cas de la surface conductrice, la force requise est plus difficile à prévoir, de sorte que nous la déterminons que par observation empirique pour chaque produit testé. Nous nous attendons cependant selon notre intuition à ce que les produits plus complexes, donc avec un plus grand nombre de PCP, requièrent une force plus grande. Ainsi, afin de choisir le



diamètre de cylindre pour les cylindres en Z des têtes de test, et donc la force maximale que ceux-ci peuvent appliquer selon l'équation (37), nous effectuons quelques essais sur le produit de type SUP le plus complexe à notre disposition à l'aide de l'outil classique que nous équipons temporairement avec une sonde à surface conductrice. De cette manière, nous déterminons approximativement la force critique nécessaire, et le diamètre de cylindre à utiliser.

Puisque la station de test pour CC ne requiert pas de surface conductrice selon l'algorithme de vérification électrique par les ES, nous réalisons que la force de contact nécessaire à cette station est de façon inhérente plus faible que celle de la station de test pour CO. Nous optons quand même pour le même cylindre en Z à cette station qu'à la station de test pour CO pour fin d'uniformité des composants de l'outil, mais nous ajustons la force appliquée en production par la tête de test pour CC à une valeur plus basse via un régulateur de pression indépendant. Il est à notre avantage de maintenir les forces appliquées sur les substrats et leur intervalle d'application au minimum nécessaire telles que le stress mécanique total auquel les substrats sont assujettis est le plus faible possible.

Les microsondes et les surfaces conductrices sont sujets à l'usure, telle que leur résistance de contact se dégrade, donc augmente, en cours de production. Ainsi, il est nécessaire de diagnostiquer l'état de celles-ci à intervalle régulier en cours de production. Donc, pour valider le contact des microsondes, il suffit de tester un substrat dont la surface entière est conductrice, appelé dès lors le substrat de diagnostic de continuité des microsondes, tel qu'un test TC est invoqué à partir de chaque microsonde avec une microsonde adjacente qui contacte la même surface conductrice. Puisque ce substrat de diagnostic de continuité a une résistance de surface quasi nulle, la résistance limite de continuité pour ce test de diagnostic est établie à  $R_f + ((R_c)_{11})_{111}$ , donc la résistance du filage de la tête de test à

laquelle nous ajoutons une valeur maximale acceptable de résistance de contact. Ainsi, les microsondes dont la résistance de contact est supérieure à  $((R_c)_{ii})_{iii}$  sont identifiées lors de ce diagnostic de continuité, et doivent être remplacées par l'opérateur avant de continuer la production.

Nous voyons que le test de diagnostic ci-haut est particulièrement important pour les microsondes de la tête de test pour CC, puisque, tel que déjà discuté au Chapitre 2, une résistance de contact élevée ne mène qu'à des défauts CO invalides en cours de production dans le cas des tests TC, mais peut mener à des CC échappés dans le cas des tests TIG. Malgré que des tests TC sont effectués à la tête de test pour CC pour les ES de types voltage et R4 selon l'algorithme de vérification par les ES pour valider l'alignement des substrats avec la tête de test pour CC (Figure 25, Chapitre 2), le seul élément qui assure la validité du contact des microsondes qui touchent les ES de type signal est ce test de diagnostic de continuité effectué à intervalle régulier. Puisque de toute évidence celui-ci interfère avec le cours normal de la production, il est important que l'intervalle minimal requis à cette fin soit assez longue afin que son impact soit négligeable, un élément à démontrer lors de la qualification de l'outil (Chapitre 4, Section 4.2) avant sa mise en production.

Le test de diagnostic de continuité assure que la résistance de contact attribuable aux microsondes lors d'un test TC est inférieure à  $((R_c)_{ii})_{iii}$ . Cependant, au cours du test électrique d'un vrai substrat, à cette dernière s'ajoute la résistance de contact de la surface conductrice qui court-circuite la zone de jonction. Puisqu'en pratique il n'est pas possible de découpler la résistance mesurée d'ES à ES (Équation (5), Chapitre 2) en ces composantes de résistance de contact et de résistance de brique ( $R_b$ ), nous sommes forcés d'ajuster la résistance limite de continuité en production (RLC) comme si les résistances de contact attribuables aux microsondes et à la surface conductrice étaient maintenues nulles, et ce même si cela est physiquement

impossible, afin d'assurer que la résistance de brique est en deça de la limite supérieure  $(R_t)_{\text{lim}}$  spécifié par le client du produit.

$$RLC = R_f + (R_p)_{\text{max}}$$

(38) RLC en mode production

Il est donc à notre avantage pour maximiser le rendement de produit de forcer le seuil de résistance  $((R_t)_{\text{lim}})_{\text{lim}}$  à une valeur très faible lors du diagnostic de continuité des microsondes et de rafraîchir la surface conductrice à fréquence régulière. En pratique, cette méthode fonctionne avec un impact négligeable sur le rendement de produit, car la distribution en fréquence de la résistance de brique est telle que la très vaste majorité des réseaux des substrats électriquement bons ont une résistance de continuité grandement plus faible que le seuil  $(R_t)_{\text{lim}}$ , alors que les réseaux avec CO des substrats défectueux ont une résistance près de l'infini (Figure 49). Ainsi, en général, la faible résistance de brique des substrats électriquement bons compense pour la présence parasitique des résistances de contact, alors que dans le cas des substrats défectueux avec CO, les résistances de contact sont de toute manière négligeables versus la grande résistance des défauts CO.

Enfin, il est également important de valider à intervalle régulier l'isolation

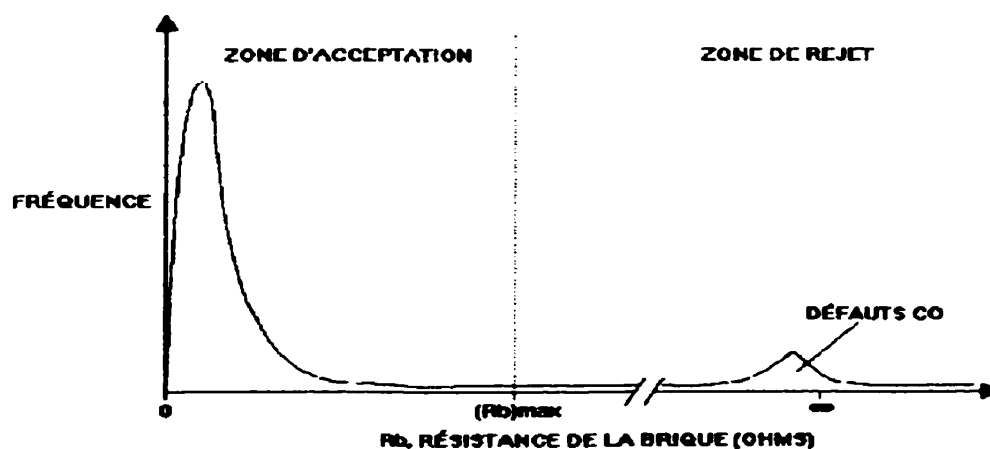


Figure 49: Distribution en fréquence de la résistance des défauts CO

mutuelle des microsondes des têtes de test afin de s'assurer que celle-ci n'est pas compromise par un contaminant externe conducteur, une désagrégation inattendue du corps isolant de la tête de test ou des gaines isolantes de son filage, ou encore des fuites de courant parasites entre les transistors de la matrice de sélection. Ce diagnostic d'isolation des microsondes est particulièrement important pour la tête de test pour CO, car, tel que discuté au Chapitre 2 (Section 2.3.2.1), un manque d'isolation peut causer simplement un CC invalide dans le cas de la tête de test pour CC, mais un CO échappé dans le cas de la tête de test pour CO.

### 3.5 Le système de contrôle

Le système de contrôle de l'outil VEES est divisé grossièrement en deux portions, une première qui opère à basse puissance (5 V) du côté du contrôleur de l'outil et une deuxième qui opère à plus haute puissance (24 V) du côté des capteurs et des actionneurs de l'outil (Figure 50). Cette

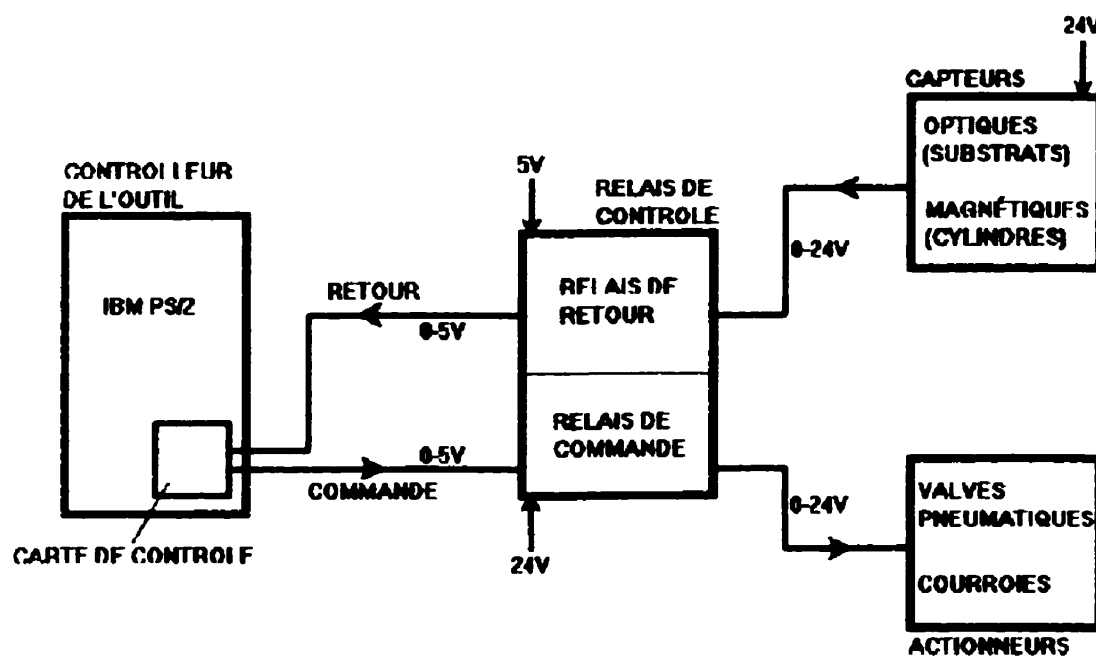


Figure 50: Le système de contrôle

séparation est nécessaire, car les signaux d'entrées-sorties du contrôleur de l'outil, un ordinateur personnel IBM PS/2, sont limités à 5 V maximum.

L'interface entre les deux portions du système de contrôle est effectuée par l'entremise d'une série de relais de contrôle. Puisque la communication entre ces deux parties doit de toute évidence être bidirectionnelle afin de fermer la boucle de contrôle, deux types de relais de contrôle se distinguent; les relais de retour convertissent les signaux 0-24 V provenant des capteurs de l'outil à des signaux de retour 0-5 V dirigés vers les entrées de la carte de contrôle dans l'ordinateur IBM PS/2, alors qu'en sens inverse, les relais de commande convertissent les signaux de commande 0-5 V provenant des sorties de cette même carte de contrôle à des signaux 0-24 V dirigés vers les actionneurs de l'outil.

Dans chaque cas, l'alimentation du courant du signal de sortie du relais provient non pas du signal d'activation du relais, mais d'une alimentation externe. Ainsi, les relais de retour sont alimentés par une source externe de 5 V, alors que les relais de commande sont alimentés par une source externe de 24 V (Figure 51), et ce afin de ne pas taxer en courant les différents composants électriques de l'outil, et entraver potentiellement leur bon

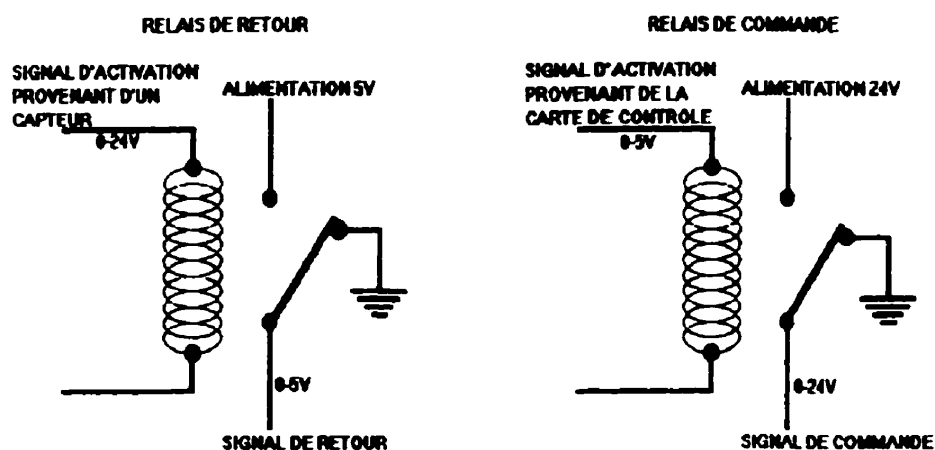


Figure 51: Fonctionnement des relais de contrôle

fonctionnement. Enfin, lorsqu'un relais de contrôle n'est pas actif, donc ouvert, sa sortie est mise à la terre par défaut.

### 3.5.1 Le retour

Les capteurs de l'outil VEES (Annexe B.2) sont essentiellement divisés en deux catégories, les capteurs optiques utilisés pour détecter la présence d'un substrat aux positions stratégiques le long des voies de chargement et de déchargement et les capteurs magnétiques reliés aux butées de positionnement des cylindres pneumatiques de l'outil (Annexe B.1). L'exception qui s'ajoute à cette liste est le rideau de lumière qui entoure la voie de test et le bras XY, et donc sert à indiquer la présence d'une intrusion, tel que la main d'un opérateur, dans cette zone dangereuse. Par conformité avec la simplicité des mouvements mécaniques du VEES, tous ces capteurs sont binaires, donc soit activés (état "1"), soit désactivés (état "0"). Ainsi, par l'intermédiaire de ces capteurs, le contrôleur de l'outil peut déterminer l'état global du VEES en temps réel.

Tel que mentionné ci-haut, certaines positions des voies de chargement et de déchargement sont stratégiques, telles qu'il est nécessaire de savoir si un substrat s'y trouve afin de pouvoir faire progresser le cycle de production de l'outil. La butée de la station de décision est une telle localisation stratégique, car nous voyons qu'il est nécessaire de savoir si un substrat s'y trouve avant de faire avancer le bras XY, et débiter son cycle. Donc, un premier capteur optique (E202, Annexe B.2) est placé à cette position. Tel que déjà discuté, la courroie de la station de chargement doit arrêter de tourner lorsqu'un substrat est présent contre la butée afin de ne pas frotter inutilement contre l'extrémité de la queue de substrats. Ainsi, ce même capteur sert aussi à asservir la courroie de la station de chargement, tel que cette dernière doit tourner seulement si l'état de ce capteur est à "0".

Une seconde position stratégique est l'entrée de la voie de bons substrats, puisque lorsqu'un substrat électriquement bon est déposé sur la courroie de la station des bons substrats, il est nécessaire de confirmer que celui-ci est entré dans la voie de bons substrats pour que la prochaine indexation du bras XY vers la droite puisse être effectuée. Également, ce même capteur optique (E007) doit valider que la voie de bons substrats n'est pas pleine avant même que le bras dépose un substrat électriquement bon à la station des bons substrats.

Un capteur optique est aussi nécessaire à l'entrée de la voie de rejets pour les mêmes raisons invoquées au paragraphe ci-haut, mais appliquées aux substrats défectueux déposés à la station de décision et à la voie de rejets. De plus, dans le cas de ces substrats défectueux, un second capteur (E113) est nécessaire à la butée du bras de rejet pour que le contrôleur de l'outil puisse savoir quand arrêter de tourner la courroie de rejet et activer le bras de rejet afin de pousser le substrat défectueux dans la voie de rejets. Enfin, un troisième capteur est (E200) également nécessaire à l'extrémité gauche de la voie de rejets afin de guider le traitement des substrats défectueux par l'opérateur de l'outil.

Hormis quelques exceptions, les 2 butées de positionnement de chaque composant mobile de l'outil sont dotées de capteurs magnétiques qui relayent la position du composant au contrôleur de l'outil. La position d'un composant mobile est dite déterminée lorsqu'un ou l'autre de ses capteurs magnétiques, mais pas les deux, est activé.

Les deux exceptions à cette règle sont les pinces du bras XY et les mâchoires des tables Y de chaque station de test; dans ces deux cas, nous validons la position ouverte du composant via un capteur, mais la position fermée sur un substrat n'est pas validée. Ainsi, le contrôle de la fermeture des mâchoires et des pinces sur un substrat est à boucle ouverte, tel que la

commande à cet effet est donnée, et l'opération est présumée complétée avec succès après un délai fixe de temps après l'émission de la commande. Nous choisissons cette stratégie de contrôle pour les pinces et les mâchoires, car la détection de leur fermeture sur un substrat requiert l'utilisation de capteurs mécaniques activés par la pression exercée par la pince ou la mâchoire sur un substrat. La fiabilité de tels capteurs n'est très bonne, spécialement dans un outil à haute fréquence de cycles comme le VEES. Puisque les mouvements des pinces et des mâchoires sont rapides et très fiables, l'utilisation de tels capteurs nuirait à la performance de l'outil sans bénéfice concret; ainsi, nous optons de ne pas les utiliser, et de fonctionner à boucle ouverte dans ces deux cas.

### 3.5.2 La commande

Comme principe général, chaque actionneur de l'outil VEES a une commande binaire qui lui est associée au niveau de la carte de contrôle au sein du contrôleur de l'outil (Annexe B.3). Ainsi, selon l'état "0" ou "1" de la commande, l'actionneur correspondant pose une action telle que, par exemple, descendre la tête de test pour CO (ACTION B1).

Une première exception à cette règle est la courroie à la station de bons substrats que nous décidons de laisser toujours tourner dès que l'outil VEES est alimenté, donc de ne pas commander. À chaque fois qu'un substrat électriquement bon est déposé à la station des bons substrats par la 4<sup>e</sup> pince du bras XY, il doit sans équivoque être immédiatement mené dans la voie de bons substrats par cette courroie. Ainsi, commander celle-ci serait sans bénéfice, donc simplement un gaspillage des ressources du contrôleur de l'outil.

Également pour fin de ne pas accaparer inutilement les ressources du contrôleur de l'outil, la commande S411, qui contrôle le moteur de la courroie



de la station de chargement, active simplement un relais qui permet la mise en fonction d'une boucle de contrôle locale, donc indépendante du contrôleur de l'outil, qui contrôle le mouvement de cette courroie selon l'état du capteur de la butée de la station de chargement (E202), tel que décrit à la section précédente. Ainsi, lorsque la commande S411 est à l'état "1", cette boucle de contrôle locale est mise en fonction telle qu'en autant que l'état du capteur E202 demeure à "0", donc qu'aucun substrat est présent à la butée de la station de chargement, la commande est donnée pour faire tourner la courroie de cette station. Inversement, lorsque l'état de la commande S411 est "0", cette courroie demeure arrêtée indépendamment de l'état du capteur E202. Nous voyons que sans cette boucle de contrôle locale, lorsque l'état de la commande S411 est à "1", les ressources du contrôleur de l'outil seraient constamment accaparées à vérifier l'état du capteur E202 en cours de production, et de commander la courroie de la station de chargement en conséquence.

Dans le cas des cylindres pneumatiques du bras XY (CYL 2, CYL 3 et CYL 4), nous modifions la boucle de contrôle de base des cylindres de l'outil (Figure 39) légèrement telle que les deux entrées des chambres d'air de chaque cylindre soient régulées par des valves pneumatiques commandés par deux signaux de commande indépendants du contrôleur de l'outil, et non simplement le même signal de commande inversé dans le cas de la valve de la deuxième entrée. Ainsi le bras XY peut bouger SSI (si et seulement si) les deux commandes indépendantes d'un de ses cylindres sont en état inverse l'une par rapport à l'autre; donc, si leurs états sont équivalents, aucun mouvement du bras XY n'est possible.

Le design mécanique des pinces du bras XY versus les mâchoires des stations de test est tel que le bras XY peut se mouvoir selon un axe du plan du VEES sans collision avec les mâchoires SSI il est dans une position déterminée selon l'autre axe. Or, par exemple, le bras peut reculer ou

avancer sans collision SSI il est à droite ou à gauche. Ainsi, nous implantons la stratégie de commande ci-haute pour le bras XY afin d'éliminer la possibilité d'une collision grave entre les pinces de celui-ci et les mâchoires des stations de test dans le cas d'une coupure suivie d'une remise sous tension soudaine de l'alimentation électrique de l'outil en cours de production, qui forcerait une initialisation de ce dernier telle que tous les états des commandes générées par la carte de contrôle sont forcés subitement à "0". Puisque qu'aucun mouvement du bras est possible dans cette condition des états de commande avec la configuration ci-haute, le risque d'une collision dans ce cas est éliminé.

Enfin, il mérite d'être noté que l'ouverture et la fermeture des 4 pinces du bras XY sont contrôlées via un même signal de commande, simplement car il n'y a aucun avantage à contrôler chaque pince individuellement; ainsi, les 4 pinces se ferment et s'ouvrent simultanément. Donc, lorsqu'une pince particulière n'a pas de substrat sur lequel se fermer en cours de production, il se ferme simplement dans le vide; cette condition survient durant la brève phase transitoire au début de chaque séquence de production et également en cours normal de production lorsqu'un substrat défectueux est rejeté, tel que la 4<sup>e</sup> pince du bras XY ferme dans le vide à la station de décision au cycle de bras suivant.

#### **3.5.2.1 Les réceptivités minimales**

Nous avons réalisé lors de notre brève analyse ci-haut des effets possibles d'une coupure soudaine de l'alimentation électrique de l'outil que des collisions entre les différents composants mobiles de l'outil sont possibles dans certaines conditions. Ainsi, avant d'émettre une commande, le contrôleur de l'outil doit vérifier si l'état de l'outil est propice pour l'exécution avec succès, donc sans collision, de la commande en question. Donc, chaque action dérivée de l'état d'une commande a une série de conditions qui doit être satisfaite avant l'émission de la commande afin d'assurer que celle-ci se complète avec succès.

De toute évidence, ces conditions correspondent pour le contrôleur de l'outil à un groupe d'états spécifiques de différents capteurs de l'outil dont la résultante logique est appelée dès lors la réceptivité minimale requise de l'action en question (Annexe B.4); réceptivité minimale, car celle-ci assure simplement que l'action se produise sans collision, d'autres conditions peuvent également être requises selon l'objectif précis visé par l'action en fonction du contexte. Ainsi, en somme, pour que la commande associée à une action particulière soit émise par le contrôleur de l'outil, l'état logique de la réceptivité minimale de l'action en question doit nécessairement être à "1".

Pour fin de sécurité, une condition de base qui doit être respectée avant l'émission de toute commande par le contrôleur de l'outil est que le rideau de lumière, qui entoure la zone de la voie de test et du bras XY, doit être inactif, donc non obstrué. Ainsi, cette condition ( $\neg E006 == 1$ ) est inclus dans toutes les réceptivités minimales de toutes les actions dérivées des commandes possibles du contrôleur de l'outil. Donc, dès que le rideau de lumière est obstrué par une intrusion dans la zone de la voie de test et du bras XY, la séquence de production se brise, car aucune commande supplémentaire ne peut être émise par le contrôleur de l'outil.

À la condition de base ci-haute, nous ajoutons des conditions supplémentaires aux réceptivités minimales des différentes commandes basées sur les contraintes mécaniques entre les déplacements des composants mobiles de l'outil (Annexe B.4). Un principe additionnel que nous utilisons pour nous guider lors de la détermination de ces réceptivités minimales est que lorsqu'un composant mobile particulier est détecté par des capteurs aux deux butées de positionnement, nous vérifions non seulement que le capteur qui nous intéresse est actif, mais également que son homologue à l'autre butée de positionnement est inactif. Cette contre-validation permet de hausser grandement la confiance que le composant mobile est bel et bien à une position déterminée, et nous protège en cas de défectuosité d'un capteur. Pour un

outil à fréquence en cycles élevée et un grand nombre de composants impliqué à chaque cycle, ce type de vérification ne dégrade pas la performance, puisqu'elle est électronique, et son temps est négligeable versus les mouvements mécaniques, mais peut éviter des collisions coûteuses. Ainsi, par exemple, nous vérifions non pas seulement que le bras XY est en arrière ( $E000 \cdot E001 == 1$ ), mais également qu'elle n'est pas en avant ( $\neg(E002 + E003) == 1$ ) avant de donner la commande pour descendre une des têtes de test électrique ( $S400 = 1$  ou  $S401 = 1$ ).

Nous explicitons à l'Annexe B.4 la liste complète des réceptivités minimales de toutes les commandes possibles invoquées par le contrôleur de l'outil, mais nous discutons ci-dessous seulement certaines réceptivités minimales clefs pour fin de concision.

Pour reculer ou avancer le bras XY (ACTIONS I et J), il est nécessaire que celui-ci soit à une position déterminée selon l'axe de la voie de test, donc soit à gauche, soit à droite, afin d'éviter une collision entre ses pinces et les mâchoires des stations de test. De plus, les pinces vis à vis les mâchoires doivent nécessairement être ouvertes afin de ne pas accrocher le mécanisme de ces dernières. Ainsi, nous voyons que dans le cas où le bras XY est à gauche, les deuxième et troisième pinces doivent nécessairement être ouvertes, alors que lorsque le bras XY est à droite, les deux premières pinces doivent nécessairement être ouvertes.

De manière analogue, lorsque nous déplaçons le bras XY à droite (ACTION K), il est nécessaire que sa position selon l'axe Y soit déterminée, donc soit en avant, soit en arrière, encore une fois afin d'éviter une collision entre les pinces et les mâchoires. Lorsque le bras est en arrière, son chemin selon l'axe X ne peut être obstrué, mais tel n'est pas le cas lorsqu'il est en avant. De toute évidence, nous voyons dans ce dernier cas que les têtes de test doivent toutes deux être levées, mais également que les deux mâchoires doivent être

ouvertes et que les 3 premières pinces ne doivent pas être ouvertes afin de permettre aux coussinets de contact des pinces de passer entre les mâchoires.

Tel que déjà discuté, les hauteurs des courroies et des surfaces planes de la voie de test sont ajustées telles qu'un escalier descendant avec la courroie de la station de chargement étant la marche la plus haute. Ainsi, lorsque le bras XY est en avant et qu'il est déplacé vers la droite, une pince dont la hauteur n'est pas bien ajustée, et donc trop basse, va simplement frotter inutilement contre quelques marches en descendant l'escalier, une situation non désirable, mais non dramatique. Cependant, si le mouvement est vers la gauche, une telle pince risque d'accrocher sérieusement une des marches en montant l'escalier. Ainsi, nous confinons le déplacement du bras vers la gauche (ACTION L) à l'arrière de la voie de test, puisque de toute manière un déplacement vers la gauche lorsque le bras est en avant n'est pas requis en mode production.

Enfin, pour la fermeture et l'ouverture des pinces du bras XY et les mâchoires des stations de test électrique (ACTIONS E1, E2, F1, F2, G et H) nous nous assurons que le bras XY est à une position déterminée selon les deux axes du plan du VEES afin d'éviter la possibilité d'une collision entre elles. Dans le cas particulier de la fermeture des pinces, nous insistons que le bras XY soit en avant, puisque le mécanisme des pinces est tel que les coussinets de contact avancent légèrement lors de la fermeture des pinces, et donc pourraient entrer en collision avec la tête de test si celle-ci est descendue et que le bras XY est en arrière, un cas rare mais possible lors de manipulations manuelles durant l'entretien de l'outil.

### 3.6 Le cycle de vérification électrique

Le cycle de vérification électrique de l'outil VEES présenté par le grafcet de la Figure 52 est globalement divisé en deux branches parallèles, une

première branche qui comprend essentiellement le service des voies de chargement et de déchargement par l'opérateur, appelée dès lors le cycle de l'opérateur, et une seconde branche délimitée par le cycle du bras XY, qui dessert la voie de test, appelée dès lors le cycle de test. Ainsi, ces deux branches, qui sont elles-aussi cycliques de nature, opèrent sur un lot de substrats de quantité finie jusqu'à ce que chaque substrat du lot soit catalogué comme électriquement bon ou défectueux avant que ce même cycle global recommence sur un prochain lot de substrats (Annexe B.6).

Nous incorporons dans ce cycle global du VEES le principe général que la décision finale d'accepter un substrat comme électriquement bon revient à l'outil, alors que celle de mettre un substrat au rebut revient à l'opérateur. Le raisonnement derrière ce principe est simplement que l'outil, qui est de par sa nature l'entité la plus fiable en terme de la consistance de ces décisions, doit être celui qui accepte un substrat comme électriquement bon afin de quasi éliminer le risque qu'un substrat défectueux se mélange avec les substrats électriquement bons, et s'échappe ainsi au client du produit (Figure 74, Annexe B.6). À l'inverse, l'opérateur est de par sa nature l'entité la meilleure en terme de la qualité de ses jugements face à des situations complexes telles que l'analyse du rendement du produit. Ainsi, l'opérateur est beaucoup mieux apte à porter un jugement adéquat dans le cas d'une baisse soudaine de rendement pour déterminer si celle-ci est le résultat de défauts électriques réelles au niveau de la brique des substrats ou de défauts invalides causés par un problème d'équipement tel que la qualité du contact. Donc, l'opérateur est celui qui doit porter le jugement final de mettre un substrat rejeté par l'outil au rebut après analyse manuelle des défauts rapportés par ce dernier. S'il juge que la baisse de rendement est le résultat de défauts invalides, l'opérateur a l'option de recharger les substrats rejetés par l'outil dans la voie de chargement, et les faire vérifier à nouveau par ce celui-ci après une action corrective apportée au niveau de l'équipement (Figure 66, Annexe B.6).

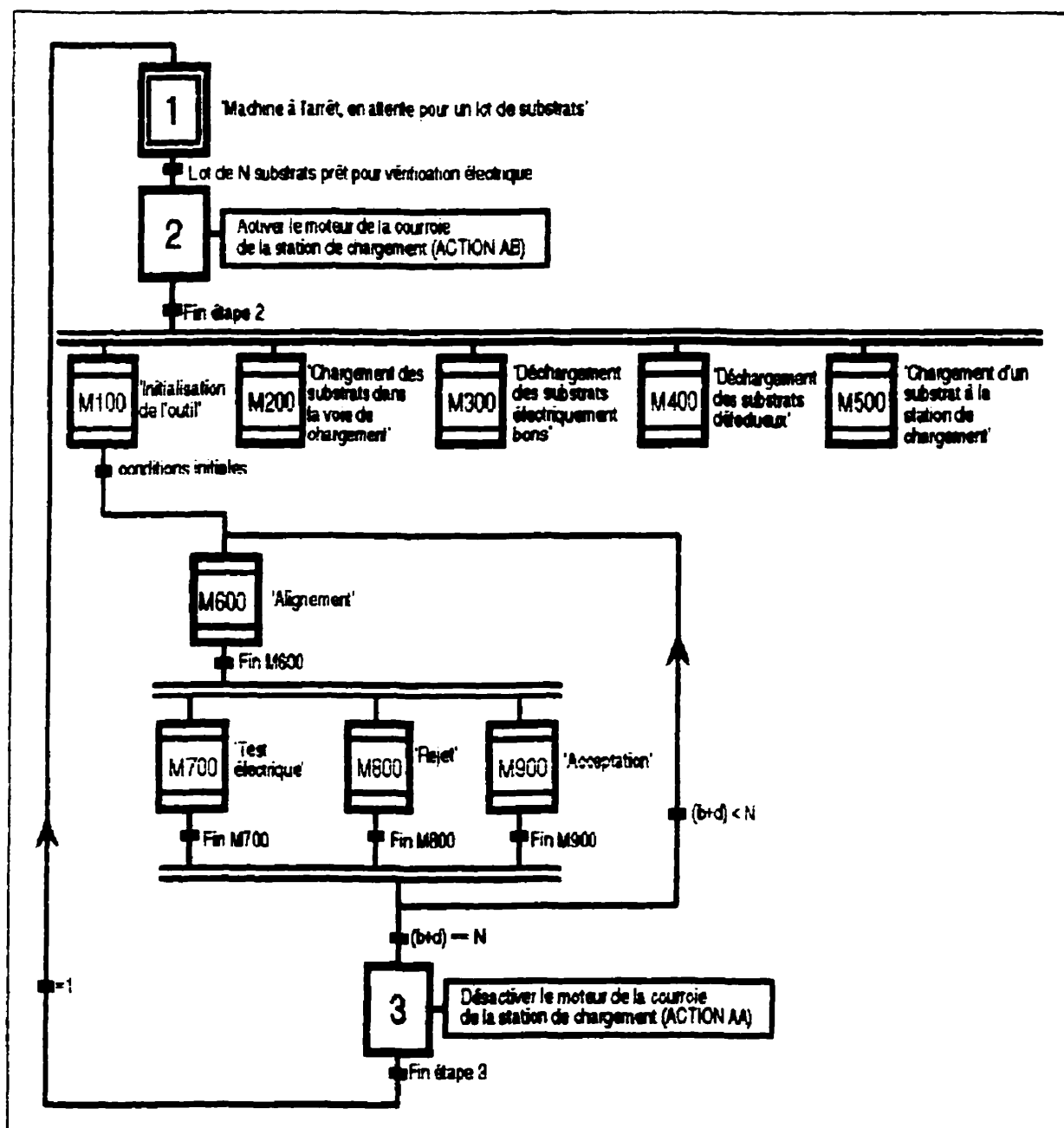


Figure 52: Grafcet général de l'outil VEES

Tel que déjà discuté lors du design des voies de l'outil (Section 3.2.3.1), les deux branches principales du cycle de vérification électrique sont liées, telles que la continuité du cycle de test, et donc du flux de production, est dépendant du fait que le cycle de l'opérateur puisse en tout moment maintenir

au moins un substrat dans la voie de chargement et éviter qu'une des voies de déchargement soit pleine. Ainsi, si l'opérateur échoue à un instant donné de maintenir une de ces deux conditions clefs, le cycle de test est interrompu jusqu'à ce que ces deux conditions soient encore satisfaites. Nous avons déjà également analysé à cette même section l'effet du rendement de produit sur le cycle de l'opérateur, tel que lorsque celui-ci baisse sous un seuil critique,  $(1 - (P_i)_{107})_t$ , des opérateurs supplémentaires sont nécessaires pour maintenir les conditions clefs ci-hauts. Il est à noter que, comme ça se doit lors du design des longueurs des voies de l'outil, ce seuil critique a été calculé selon la spécification de taille maximale des substrats ( $LS_{111}$ ). Donc, pour les produits testés au VEES dont la taille des substrats est inférieure à  $LS_{111}$ , ce seuil critique de rendement est en effet inférieur au 0.96 calculé lors du design des voies de l'outil.

Ainsi, un premier point de liaison, ou d'interruption possible, entre le cycle de l'opérateur et le cycle de test est au début du cycle du bras XY dans la macro-étape M600 d'alignement des substrats (Figure 68, Annexe B.6), tel que s'il n'y a pas de substrat présent ni à la butée de la voie de chargement ( $\neg E202 == 1$ ), ni à une des stations de test électrique et ni à la station de décision ( $\neg (spstco + spstcc + spsd) == 1$ ), le contrôleur de l'outil n'avance pas le bras XY (ACTION J), et le cycle de test demeure figé à ce point en attente d'un substrat à la butée de la station de chargement, donc en attente que l'opérateur charge des substrats dans l'outil.

Un second point d'interruption possible est situé plus loin dans cette même macro-étape (Figure 69, Annexe B.6) lorsque le bras XY est indexé vers la droite avec un substrat électriquement bon agrippé par sa 4<sup>e</sup> pince ( $spsb == 1$ ); si à cet instant la voie de bons substrats est pleine ( $E007 == 1$ ), le contrôleur de l'outil n'ouvre pas les pinces (ACTION G) jusqu'à ce que cette condition soit remédiée par déchargement de la voie de bons substrats par l'opérateur. De manière analogue à ce dernier cas, avant de bouger le bras de rejet vers



la gauche (ACTION N) dans la macro-étape M800 de rejet des substrats par l'outil (Figure 73, Annexe B.6), la réceptivité minimale (RMN) de cette action est telle que la voie de rejet ne doit pas être pleine ( $\neg E112=1$ ). Ainsi, si la voie de rejet est en effet pleine ( $E112=1$ ) et qu'un substrat additionnel est rejeté par l'outil, le cycle de test demeure en attente à ce point jusqu'à ce que cette condition soit renversée par déchargement de la voie de rejet par l'opérateur.

### 3.6.1 Le cycle de l'opérateur

Donc, simplement pour fin de l'expliciter formellement à l'aide des grafccets de l'Annexe B.6, le cycle de l'opérateur comprend le chargement des substrats du lot dans la voie à cet effet (M200, Figure 64), le déchargement des substrats électriquement bons de la voie de bons substrats (M300, Figure 65) et le déchargement des substrats rejetés par l'outil de la voie de rejet (M400, Figure 66). Ces trois macro-étapes sont disposées en parallèle, car malgré qu'un même opérateur partage naturellement sont temps en séquence entre les 3 voies, chaque voie tire une certaine quantité de ressources dont le total n'est pas nécessairement un opérateur unique. Ainsi, un seul opérateur est un paramètre de design, mais non restrictif; tel que déjà discuté, des opérateurs additionnels peuvent être alloués à l'outil par exemple pour compenser l'effet d'une baisse du rendement de produit.

Nous incluons également en parallèle dans le cycle de l'opérateur la boucle de contrôle locale de la courroie de la station de chargement (M500, Figure 67), puisque celle-ci tente d'assurer continuellement lors de la vérification d'un lot que la voie de test est alimentée en substrats. Nous remarquons dans cette dernière que nous suivons la commande pour tourner la courroie de la station de chargement (ACTION S) par une transition qui assure qu'un substrat est présent à la butée de la station d'entrée et par un petit délai de temps avant de vérifier de nouveau si la courroie doit être

arrêtée (ACTION T). Cela est pour s'assurer que la courroie tourne pour cette période de temps après qu'un substrat est détecté par le capteur de la station d'entrée (E202) afin de garantir que le substrat est bel et bien collé contre la butée de la voie de chargement lorsque la courroie arrête de tourner, car si la courroie arrête de tourner avant, et qu'un espace existe entre le substrat et la butée, nous voyons que nous risquons une collision avec les mâchoires quand ce substrat est indexé à la station de test pour CO par le bras XY.

### 3.6.2 Le cycle de test

De son côté, le cycle de test est divisé grossièrement en deux étapes séquentielles, une première pour l'alignement des substrats (M600, Figure 68, Figure 69), qui intègre également l'indexation en parallèle de ceux-ci de station à station, et une seconde étape pour le test électrique (M700, Figure 70) et la ségrégation des substrats électriquement bons (M900, Figure 74) de ceux dont l'outil décide de rejeter (M800, Figure 73). En fait, l'acte de ségrégation des substrats électriquement bons est intégrée en parallèle avec l'indexation des substrats à l'étape précédente; la macro-étape M900 d'acceptation fait simplement valider qu'un substrat électriquement bon indexé à la station des bons substrat a bel et bien intégré sa voie.

Avant le début des itérations du cycle de test pour le lot de substrats, nous initialisons l'outil à son état dit de repos (M100, Figure 63). À cette fin, nous donnons en parallèle les commandes pour monter les têtes de test (ACTIONS A1 et A2), déplacer le bras de rejet à droite (ACTION M), arrêter la courroie de rejet (ACTION O), ouvrir les mâchoires (ACTIONS E1 et E2), ouvrir les pinces (ACTION G), reculer le bras XY (ACTION I) et, enfin, déplacer le bras XY à gauche (ACTION L). Chaque commande est précédée d'une transition avec sa réceptivité minimale, donc les mouvements mécaniques s'effectuent assurément sans risque de collision indépendamment de l'état

initial de l'outil avant cette initialisation . Cela est d'ailleurs vrai non seulement pour cette séquence d'initialisation , mais pour toutes les actions invoquées dans les grafjets de l'outil; chacune d'elle est précédée au minimum par la réceptivité minimale de l'action en question. Ainsi, nous évitons tout risque de collision .

Nous initialisons également une série de variables booléennes et numériques qui servent respectivement à indiquer la présence de substrats aux stations de la voie de test et à compter la progression des différents queues de substrats en cours de production , et ce pour fin de pouvoir prendre des décisions appropriées selon le contexte à des points variés du cycle de test. Ainsi, nous initialisons à cet effet un compteur de substrats électriquement bons acceptés par l'outil à 0 ( $b=0$ ) , un compteur de substrats défectueux mis au rebut par l'opérateur à 0 ( $d=0$ ) , un compteur des substrats qui restent à aligner ( $saa$ ) , donc qui n'ont pas encore été indexés à la première station de test, à la quantité de substrats du lot à vérifier ( $N$ ) et, enfin , un compteur des substrats présents en temps réel dans la voie de rejets à 0 ( $svr=0$ ) . Nous associons à chaque station de la voie de test auquel un substrat peut être indexé, donc tous sauf la station de chargement, une variable booléenne dont l'état devient 1 si un substrat est indexé à sa station respective après l'indexation du bras XY à droite, et à 0 dans le cas contraire. Ainsi, nous initialisons ces variables booléenne à 0 ( $spstco = spstcc = spsd = spsb = 0$ ) respectivement pour les stations de test pour CO et CC , la station de décision et la station de bons substrats.

Nous plaçons à l'entrée du cycle de test une transition dont la réceptivité assure que l'état de repos de l'outil est atteint avant que les itérations du cycle de test débutent. Une fois cela satisfait, le cycle de test commence avec l'avancement du bras XY (ACTION J, M600, Figure 68, Annexe B.6) , qui est donc situé en arrière à gauche en début de cycle. La transition avant cette action est telle que s'il demeure des substrats qui n'ont pas encore été alignés

(saa>0) alors l'avancement du bras XY est permis que si un substrat est présent à la butée de la voie de chargement (E202==1). Dans le cas contraire, qui survient de toute évidence qu'à la fin de la vérification d'un lot, nous permettons le bras XY de s'avancer jusqu'à temps que les substrats présents aux stations de la voie de test soient complètement écoulés.

Immédiatement après le début du mouvement mécanique du bras XY vers l'avant, nous donnons les commandes pour fermer les pinces (ACTION H) et ouvrir les mâchoires (ACTIONS E1 et E2) en parallèle afin de préparer l'indexation des substrats vers la droite. Puisque les réceptivités minimales de l'ouverture des mâchoires (RME1 et RME2) n'ont que la restriction de base du rideau de lumière, les mâchoires s'ouvrent physiquement en parallèle avec l'avancement du bras XY. Cependant, puisque la réceptivité minimale de la fermeture des pinces (RMH) est telle que le bras XY doit être en avant, les pinces commencent à fermer que lorsque le bras XY est physiquement en avant. La fermeture des pinces est en boucle ouverte; ainsi, nous allouons un bref délai de temps à la suite de la commande de fermeture des pinces afin de permettre la fermeture de se compléter physiquement avant l'émission de la prochaine commande.

Le bras XY est alors indexé vers la droite. Puisqu'il est critique pour l'alignement selon l'axe X des substrats que le bras soit collé sur sa butée de positionnement de droite de façon stable avant la fermeture des mâchoires, nous suivons la commande de déplacer le bras XY à droite (ACTION K) avec une vérification du capteur de sa butée de droite (E005) suivie d'un bref délai.

Ainsi, tous les substrats présents aux stations de la voie de test sont respectivement indexés vers leur station de droite, et chaque variable booléenne de présence de substrat à une station spécifique est assignée la valeur de la variable de sa station adjacente à gauche (spsb=spsd,

$spsd = spstcc$ ,  $spstcc = spstco$ ). Dans le cas de variable de la station de test pour CO ( $spstco$ ), celle-ci est assignée à 1 si la quantité de substrats à aligner est non nul ( $saa > 0$ ), puisque cela indique qu'un substrat y a nécessairement été indexé à partir de la station de chargement, et à 0 dans le cas contraire. Dans ce premier cas, nous décrémentons la variable  $saa$ , puisque l'indexation du bras vient d'aligner un autre substrat du lot.

Nous fermons alors en parallèle les mâchoires des stations de test électrique (ACTIONS F1 et F2) en fonction de la présence d'un substrat à chaque station de test respective indiquée par la variable booléenne à cet effet. Puisque le contrôle des mâchoires, tel que celui des pinces, est en boucle ouverte, nous suivons l'émission des commandes de fermeture des mâchoires par un délai suffisant pour la fermeture physique de celles-ci avant l'émission des prochaines commandes pour retirer le bras XY en arrière afin de permettre aux têtes de test de descendre. À cette fin, nous émettons la commande d'ouverture des pinces (ACTION G) afin de préparer le retrait du bras XY vers l'arrière à moins, tel que déjà discuté, qu'un substrat est présent à la station des bons substrats ( $spsb = 1$ ) et que la voie de bons substrats est pleine ( $E007 = 1$ ).

À ce point, le cycle de test se divise en trois branches, tel que le test électrique des substrats aux stations de test (M700), le rejet du substrat à la station de décision (M800), si jugé défectueux par l'outil, et le cheminement du substrat à la station des bons substrats dans sa voie (M900) s'effectuent en parallèle. L'exécution de ces trois branches doit nécessairement être complétée avant que le cycle de test puisse recommencer.

Ainsi, si un substrat est présent à la station des bons substrats ( $spsb = 1$ ), nous vérifions le capteur à l'entrée de la voie de bons substrats (E007) jusqu'à ce que celui-ci montre que le substrat électriquement bon a été bel et bien acheminé dans sa voie. Nous incrémentons alors le compteur de

substrats électriquement bon (b) à cet effet.

De façon analogue, si un substrat est présent à la station de décision ( $spsd=1$ ) et que celui-ci est jugé défectueux par l'outil, nous tournons la courroie de rejet (ACTION P) jusqu'à ce que le capteur à la butée du bras de rejet indique la présence du substrat ( $E113=1$ ). Nous déplaçons alors le bras de rejet à gauche (ACTION N) afin de pousser ce substrat dans la voie de rejets, si bien sûr cette dernière n'est pas pleine ( $\neg E112=1$ ), une condition déjà incluse dans la réceptivité minimale de cette action. Dès que ce même capteur indique l'entrée du substrat rejeté par l'outil dans la voie de rejets ( $E112=1$ ), nous ramenons le bras de rejet à sa position de repos à droite (ACTION M). Donc, nous incrémentons le compteur de substrats dans la voie de rejets (svr), et nous assignons la valeur 0 à la variable de présence de substrat de la station de décision (spsd). Ainsi, nous voyons que le rejet d'un substrat par l'outil cause une discontinuité dans le flux de substrats le long de la voie de test, telle qu'au prochain cycle de test, la 4<sup>e</sup> pince du bras XY n'indexera pas de substrat à la station des bons substrats.

En parallèle avec les deux branches ci-hauts, nous retirons le bras XY vers l'arrière afin de libérer l'espace entre les têtes de test et les surfaces planes de leurs tables Y correspondantes. Le contrôleur de l'outil émet alors en parallèle les commandes pour déplacer le bras XY vers la gauche (ACTION L) et descendre les têtes de test (ACTIONS B1 et B2) en fonction de l'état individuel de leur indicateur de substrat respectif (spstco et spstcc). Puisque les réceptivités minimales de chacune de ces 3 actions (RMB1, RMB2 et RML) comprend la condition que le bras XY doit être à l'arrière ( $(E000 \bullet E001)=1$ ), le mouvement du bras XY vers la gauche et la descente des têtes de test ne débutent que lorsque le bras XY est physiquement à l'arrière.

Nous suivons l'activation du capteur de la butée de positionnement de bas de chaque tête de test (E009 et E011) par un bref délai qui assure que le

contact avec les microsondes et la surface conductrice, qui touche la zone de jonction d'un substrat dans le cas de la station de test pour CO, est bien établi avant de débiter le test électrique. Les tests électrique pour CO (ACTION U) et pour CC (ACTION V) sont alors effectués nécessairement en séquence, car, tel que déjà discuté, le moteur de test électrique unique ne peut qu'en exécuter un à la fois. Une fois ces deux séquences de test complétées, les têtes de tests sont levées (ACTIONS A1 et A2) afin de permettre au cycle de test de recommencer.

Pour que le cycle de test recommence, il est nécessaire que le bras XY soit de retour à sa position de repos en arrière à gauche, que les têtes de test soient levées et bien entendu que la somme des substrats électriquement bons acceptés par l'outil (b) et des substrats défectueux mis au rebut par l'opérateur (d) soit inférieure au nombre total de substrats dans le lot (n). Ainsi, pour commencer la vérification d'un prochain lot de substrats, tous les substrats du lot courant doivent avoir été disposés soit comme électriquement bons par l'outil ou comme défectueux par l'opérateur. L'opérateur peut donc retarder le début de la vérification du prochain lot, s'il tarde à traiter les substrats dans la voie de rejets. Cette démarcation claire entre les lots successifs de substrats est nécessaire afin de pouvoir calculer un rendement individuel pour chaque lot.

De toute évidence, il est implicite à la discussion ci-haute que le temps requis pour l'émission d'une commande ou la lecture de l'état d'un capteur par le contrôleur de l'outil est quasi instantanée par rapport aux temps requis pour l'exécution physique des actions individuelles telles que les différents mouvements mécaniques et le test électrique. Ainsi, lorsque plusieurs commandes sont émises telles que les réceptivités des transitions respectives qui leur précèdent n'ont pas de conditions conflictuelles, leurs actions correspondantes s'effectuent en parallèle même si leurs commandes ont été émises en séquence. Ainsi, par exemple, tel est le cas pour le déplacement du

bras XY vers la gauche (ACTION L), qui s'effectue en parallèle avec la descente des têtes de test (ACTIONS B1 et B2) et le début du test électrique vers la fin du cycle de test (Figure 53).

Donc, nous voyons finalement au chronogramme de la Figure 53<sup>10</sup> le résultat de notre design de l'outil VEES tel qu'une portion considérable des actions du cycle de test sont exécutées en parallèle. Il est clairement visible sur cette figure que le gain de vitesse la plus marquée provient du fait que les opérations d'acceptation d'un substrat électriquement bon et de rejet d'un substrat jugé défectueux par l'outil sont exécutés pleinement en parallèle avec le cycle du bras XY.

### 3.7 Le logiciel du contrôleur de l'outil

À ce stade de notre discussion au sein de ce troisième chapitre, nous voyons clairement que le contrôleur de l'outil, qui est simplement un ordinateur personnel IBM PS/2, exécute 3 fonctions principales:

- le contrôle du manipulateur de l'outil via les commandes (Annexe B.3) qu'il envoie aux actionneurs de ce dernier et le retour qu'il perçoit de ses capteurs (Annexe B.2);
- le contrôle du moteur de test électrique auquel il envoie en séquence les instructions de test électrique (TC et TIG) à exécuter provenant d'un programme de test, spécifique au produit vérifié qui se trouve dans sa base de données;
- le maintien d'une base de données historique du rendement des lots vérifiés par type de produit (Figure 78, Annexe D) pour fin d'analyse globale de la performance de fabrication des différents produits par les étapes de procédé précédant la vérification électrique (Chapitre 1, Section 1.4);

---

10. Les données du chronogramme de la Figure 53 sont tirées des résultats observés directement sur l'outil VEES en mode production, et ne sont donc pas une prévision théorique des résultats attendus.



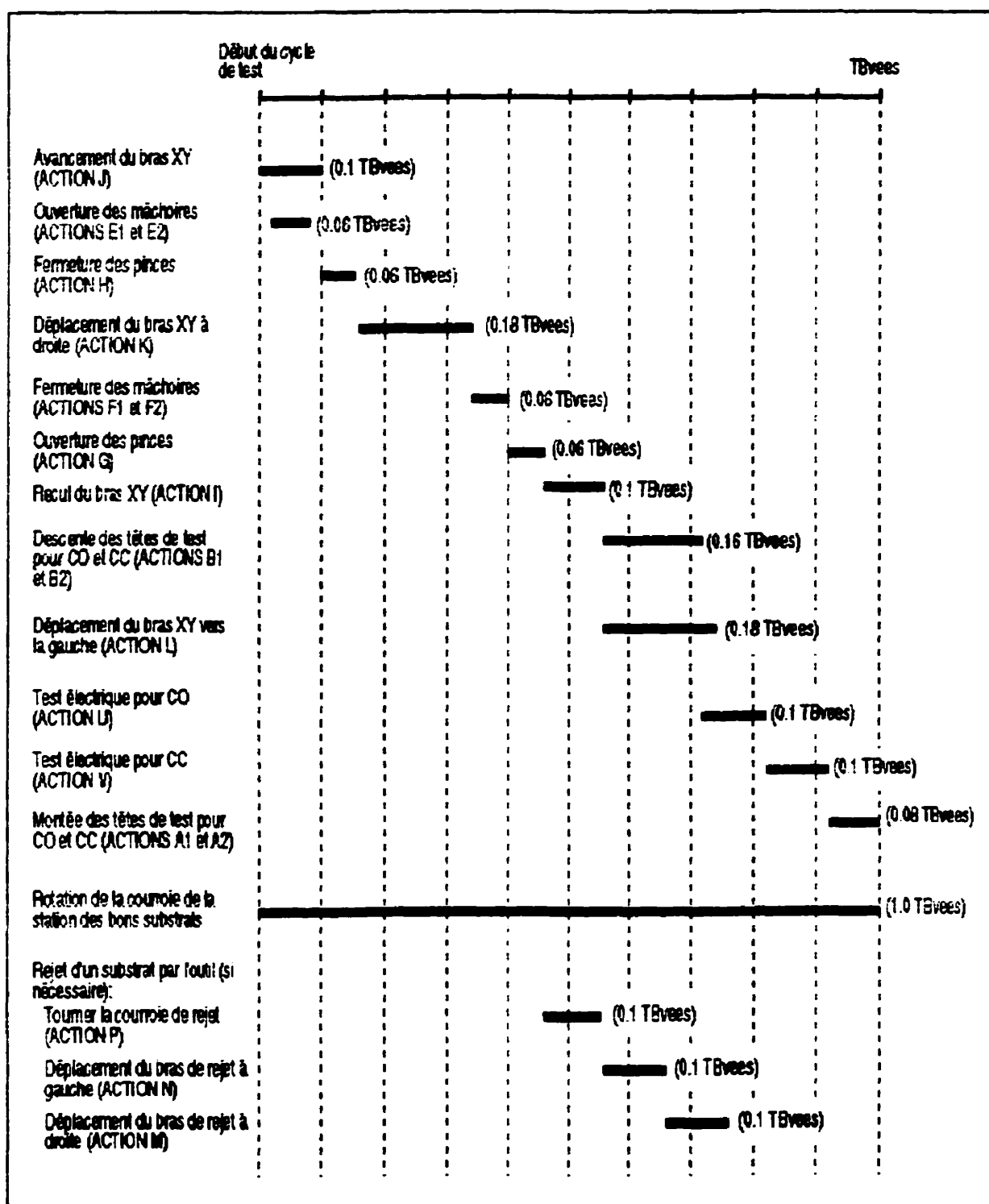


Figure 53: Chronogramme de l'exécution des actions du cycle de test

De toute évidence, ces 3 tâches principales ne sont pas mutuellement exclusives, telles qu'elles nécessitent un échange d'information entre elles afin de fonctionner de manière cohérente. Ainsi, il est grandement avantageux de les incorporer au sein d'une même unité de contrôle, et donc au sein d'un même logiciel. Cependant, la caractéristique principale de l'outil VEES est le parallélisme de ces différentes opérations, donc difficiles à intégrer au niveau d'un même logiciel confiné à une seule unité de contrôle.

Pour atteindre cet objectif, nous avons donc besoin comme base du logiciel de contrôle un système d'opération avec des habilités multitâches, qui permettent l'exécution de plusieurs fonctions en parallèle via un partage équitable des ressources de l'unité centrale de traitement (UCT) du contrôleur parmi celles-ci. Nous choisissons à cet effet le système d'opération OS/2 [27] d'IBM, le pionnier du marché des systèmes d'opération multitâches développés pour ordinateur personnel tel le contrôleur de l'outil VEES. De plus, le système d'opération OS/2 offre un environnement de développement en Langage C [22] qui intègre des fonctions de base de données très élaborées, donc qui a scellé notre choix.

### 3.7.1 Le contrôle du manipulateur

Chaque action des grafjets de l'outil VEES explicitée à l'Annexe B.4 correspond à une fonction en Langage C du logiciel de contrôle, baptisée dès lors comme une fonction d'action, telle que celle-ci vérifie que la réceptivité minimale de l'action en question est satisfaite, et émet la commande associée à l'action dans le cas affirmatif. Ainsi, la programmation du contrôle du manipulateur du VEES en mode production s'avère simplement à la formalisation en Langage C des grafjets déjà explicités de l'outil VEES (Annexe B.6) à l'aide de ces fonctions d'action.

Nous situons les réceptivités requises qui dépassent le cadre des réceptivités minimales entre les fonctions d'action, et non dans les fonctions elles-mêmes, afin de maintenir une seule fonction par action. Cette même fonction d'action est également utilisée dans le panneau de commande manuelle (Figure 77, Annexe C) en mode d'entretien, qui permet d'initier chaque fonction d'action de façon individuelle pour fin de maintenance de l'outil.

Ainsi, chaque branche du cycle de test du grafcet général de l'outil VEES (Figure 52) est formée au niveau du logiciel de contrôle par la mise en séquence de plusieurs fonctions d'action qui résulte en une fonction dite de branche. Les habilités multitâches du système d'opération OS/2 nous permettent d'exécuter les fonctions de branche en parallèle lorsque nécessaire. Dans un tel cas, le point de branchement s'effectue simplement par l'appel des fonctions de branche à exécuter en parallèle sous une forme spéciale dite de "thread" [10]. La coordination des "thread" qui s'exécutent en parallèle telle que chaque "thread" appelé au point de branchement doit être complété avant l'appel des prochaines fonctions de branche est assurée par une variable spéciale du système dite sémaphore [10]. Donc, toutes les fonctions de branches appelées à un même point de branchement partagent le même sémaphore qui est activé au point branchement, et se désactive que lorsque l'exécution de toutes les fonctions de branche qui le partagent est terminée.

Cette mise en parallèle de fonctions de branche peut être imbriquée telle que des fonctions de branches qui s'exécutent déjà en parallèle peuvent elles-mêmes inclure des fonctions de branche qui s'exécutent également en parallèle. En autant qu'un sémaphore est associé à chaque point de branchement, le système d'exploitation OS/2 assure la gestion de l'exécution en parallèle telle que décrite ci-haut. Ainsi, nous avons tous les outils nécessaires pour formaliser entièrement les grafkets du VEES (Annexe B.6) au niveau du logiciel de contrôle de l'outil.

### 3.7.2 Les programmes de test électrique

De toute évidence, le VEES doit maintenir une base de données des différents programmes de test, donc de séquences d'instructions de test électrique TC et TIG, nécessaires afin de pouvoir tester les différents produits SCM qui lui sont présentés. La gestion de cette base de données, telle que le bon programme de test est invoqué lors de la vérification d'un produit spécifique, est simple à l'aide des fonctions spéciales de bases de données offerte par l'environnement OS/2 [28]; la complexité réside plutôt avec la génération de ces programmes de test pour chaque produit.

Malgré que l'algorithme de vérification électrique par les ES simplifie grandement les programmes de test, tel que les nombres des tests TC (NTC) et TIG (NTIG) sont réduites par rapport à ce qui est requis selon l'algorithme classique (Figure 11, Chapitre 2), la génération des programmes de test s'adonne mal à une procédure manuelle à cause des conséquences graves évidentes en cas d'erreur. L'automatisation de la génération des programmes de test au sein du logiciel de contrôle de l'outil est donc nécessaire afin d'assurer la qualité du produit expédié au client.

L'algorithme de vérification électrique par les ES (Figure 23, Figure 24, Figure 25, Chapitre 2) et le système de test électrique de l'outil VEES discuté plus tôt dans ce chapitre (Section 3.4) suggèrent que deux éléments de base sont requis à cette fin: la spécification des réseaux du produit testé (Annexe E.2), qui explicite le groupe de points terminaux de chaque réseau selon la nomenclature du produit, et la matrice de transfert (Annexe E.1), qui spécifie l'adresse de la matrice de sélection associée à chaque ES du produit. Ainsi, nous maintenons également dans la base de données de l'outil des tables relatives à chacun de ces éléments en fonction de chaque produit.

Ainsi, nous avons via ces deux éléments l'information requise pour générer

les programmes de test pour CO (Annexe E.3) et pour CC (Annexe E.4) directement via l'algorithme de vérification électrique par les ES, le groupe d'adresses matricielles associées aux points terminaux d'un même réseau, et ce pour chaque réseau de chaque produit. Il nous reste simplement à offrir au sein du logiciel de contrôle un interface usager qui permet d'exécuter les fonctions de génération de programmes de test développées à cette fin (Figure 79, Annexe D).

### 3.8 Le système de sécurité

Le fait que la condition du rideau de lumière est incluse dans toutes les réceptivités minimales des actions invoquées par le contrôleur de l'outil (Annexe B.4) est une partie importante du système de sécurité de l'outil VEES, mais non suffisante, car elle empêche l'initiation d'une prochaine commande sans stopper l'exécution de la commande déjà émise dont l'action est en cours, qui n'est de toute façon pas possible à effectuer via le contrôleur de l'outil.

Pour traiter le cas de la commande en cours versus une obstruction soudaine du rideau de lumière, il est nécessaire d'ajouter des circuits dits de sécurité directement du côté haute puissance (24 V) du système de contrôle de l'outil (Figure 50), donc indépendants du contrôleur de l'outil. Nous jugeons à cette fin de confiner ces circuits de sécurité seul aux mouvements mécanique à grande force, donc les déplacements des têtes de test et du bras XY. Donc, nous ignorons à cette fin les mouvements à faible force des pinces et des mâchoires. Un avantage connexe de cette stratégie est que l'alignement des substrats dans la voie de test n'est pas perdu lors d'une obstruction du rideau de lumière, tel que la possibilité de continuer la production sans interruption supplémentaire demeure ouverte lorsque l'obstruction du rideau de lumière est éliminée.

Ainsi, nous ajoutons à cette fin aux alimentations et aux échappements des valves pneumatiques, qui contrôlent les entrées-sorties d'air des chambres des cylindres pneumatiques des têtes de test et du bras XY, des valves dites de sécurité commandées par le rideau de lumière, telles qu'elles se ferment lorsque le rideau de lumière est obstrué, et bloquent toute possibilité de débit d'air à travers les cylindres concernés, donc également tout mouvement des composants mécaniques mobiles associés. Nous choisissons cette approche de contrôler aussi l'échappement d'air des cylindres, et non seulement l'alimentation, car ça résulte en une immobilisation très rapide des composants mobiles concernés lorsque le rideau de lumière est obstrué. En fermant et l'échappement, et l'alimentation d'air d'un cylindre, l'air qui s'y trouvait déjà est emprisonné; donc tout mouvement subséquent est bloqué. Si nous fermons seulement l'alimentation d'air, un mouvement subséquent à l'obstruction du rideau de lumière peut survenir à cause de l'inertie du composant mobile attaché à la tige du cylindre qui pousse l'air de la chambre de rétraction du cylindre en dehors de son échappement.

### 3.9 Résumé

Dans ce chapitre, nous avons incorporé les avantages pratiques de la stratégie de vérification électrique par les ES au sein de la conception de l'outil VEES. Le résultat est un outil qui combine une vitesse de production considérablement accrue par rapport à l'outil classique (Figure 18, Chapitre 2) avec la flexibilité de vérifier plusieurs produits SCM avec une seule et unique configuration d'équipement indépendamment des patrons différents des PCP des zones de jonction de ces différents produits.

L'élément de conception clef de l'outil VEES est le parallélisme de ses opérations, tel que les stations de la voie de test sont disposées comme une chaîne de montage dont chaque station opère sur un substrat différent en parallèle. Ainsi, le cycle de test de l'outil VEES est divisé en deux phases

principales, une phase d'opération où chaque station opère sur un substrat différent en parallèle et une phase d'indexation où les substrats de la voie de test sont déplacés à la station suivante afin de recommencer le cycle.

Afin de maintenir un flux de substrats, donc de production, continu à travers la chaîne de montage de la voie de test, un opérateur dessert également de façon continu des voies de chargement et de déchargement, qui alimentent cette dernière en substrats et recueillent le résultat de ses labeurs, des substrats électriquement bons ségrégués physiquement de leurs confrères dont l'outil juge défectueux. Le design des ses voies est donc effectué dans le but de maintenir un flux de production continu en tout temps compte tenu des contraintes de vitesse de l'opérateur versus la voie de test et le rendement du produit.

Le contrôleur de l'outil VEES est conçu afin de prendre avantage des opportunités de parallélisme offertes par le design mécanique du manipulateur de l'outil. Ainsi, ce contrôleur et son logiciel associé doivent pouvoir traiter plusieurs opérations en parallèle préférablement via une même unité de contrôle afin de faciliter la communication d'information entre ces opérations, qui leur confère la cohérence nécessaire pour fonctionner en parallèle de manière efficace au sein d'un même outil. Cet objectif a été atteint principalement à cause du choix du système d'opération multitâches OS/2 d'IBM, qui permet l'exécution de plusieurs fonctions en parallèle, comme base du logiciel de contrôle.

## **CHAPITRE 4 – L'IMPLANTATION ET LES RÉSULTATS**

### **4.1 Introduction**

L'outil VEES étant clairement défini au Chapitre 3, ce dernier chapitre porte sur son intégration au sein du contexte plus large d'une ligne de fabrication de produits SCM. Afin de franchir cette étape d'implantation, l'outil VEES doit être qualifié, de sorte que sa fiabilité en tant que vérificateur électrique de substrats SCM soit validée.

La phase initiale du cycle de vie d'un nouvel outil de production permet de confirmer la performance espérée de celui-ci. Malgré toutes les prévisions durant la phase de design, ce n'est que rendu à ce stade qu'un jugement final peut être porté à ce sujet. Dans le cas de l'outil VEES, ce jugement doit être porté non seulement sur l'outil lui-même, mais également sur le procédé de vérification électrique par les ES de façon globale (Figure 26, Chapitre 2), donc incluant l'étape d'échantillonnage, qui asservit les substrats défectueux avec seul des défauts non-décelables par cette stratégie à un niveau moyen maximum  $(P_{11})_{111}$  négocié avec les clients des produits. Ainsi, la viabilité du procédé en entier sur une base de production à volume élevé doit être démontrée.

Cette phase de vie initiale permet également de réaliser les faiblesses d'un outil de production qui ne sont observables qu'à volume élevé de production. L'outil de production VEES avec son nombre élevé de composants mécaniques et électriques n'a certainement pas porté exception à cette règle générale. Malgré que ces faiblesses sont de par leur nature généralement mineures, il est important de les identifier et d'apporter les améliorations nécessaires afin d'assurer la robustesse et la viabilité à long terme de l'outil.



## 4.2 La qualification de l'outil

La qualification de l'outil VEES a deux objectifs principaux malheureusement antagonistes de par leur nature. Le premier objectif, et également le plus important, est de protéger les clients en s'assurant que tous les substrats avec défauts réelles, donc physiquement présents au niveau de leurs briques, sont rejetés sans exception par l'outil, alors que le deuxième objectif est de protéger le rendement du fournisseur en s'assurant que le niveau de substrats rejetés avec seul des défauts invalides est négligeable.

Afin de satisfaire le premier objectif de protéger les clients, nous effectuons la vérification à l'outil VEES d'un nombre élevé de substrats avec défauts valides connus au préalable, et décelables par la stratégie de vérification par les ES. Nous comparons alors les défauts rapportés pour chaque substrat par le VEES à la liste de défauts connus pour ce même substrat. Pour réussir ce test de qualification, tous les défauts connus de tous les substrats doivent avoir été rapportés par le VEES, aucune exception ne peut être tolérée. Afin d'injecter une diversité accrue dans notre processus de qualification, nous effectuons ce test de qualification non pas sur un seul produit SCM, mais sur plusieurs.

La disponibilité de l'outil classique (Figure 18, Chapitre 2) nous permet également d'effectuer un deuxième test de qualification à cette même fin; nous vérifions un grand nombre de substrats avec l'outil VEES et nous revérifions ceux ségrégués comme électriquement bons par ce dernier à l'aide de l'outil classique. Pour que ce test de qualification soit un succès, les substrats rejetés par l'outil classique doivent être que ceux dont les défauts valides sont non-décelables par la stratégie de vérification par les ES. Encore pour fin d'injecter de la diversité dans notre qualification, nous effectuons ce même test avec plusieurs produits SCM.

Puisque ces deux tests de qualification, tels que décrits ci-haut, ont été effectués avec succès, l'outil VEES a donc satisfait l'objectif prioritaire de sa qualification, tel que les clients des produits SCM qu'il vérifie sont protégés selon les modalités conformes à la stratégie de vérification par les ES.

Le test de qualification nécessaire pour satisfaire le deuxième objectif de la qualification de l'outil VEES, soit de protéger le rendement de produit du fournisseur des substrats testés, s'agit simplement de vérifier un grand nombre de substrats de produits variés à l'outil VEES et de valider manuellement pour les substrats mis au rebut par l'opérateur du VEES chaque défaut rapporté par l'outil VEES. Ainsi, le niveau de substrats mis au rebut par le VEES avec seulement des défauts invalides, donc qui sont en réalité électriquement bons, peut être établi.

L'exécution de ce dernier test de qualification a permis de démontrer que ce niveau de substrats électriquement bons mis au rebut par le VEES est non seulement négligeable, mais, telle que prévu lors de l'analyse des avantages de la technique de vérification électrique par les ES (Chapitre 2, Section 2.5.5), considérablement inférieur au niveau engendré par l'outil classique.

Enfin, il mérite d'être noté que nous intégrons également aux différents tests de qualification ci-haut une inspection visuelle d'un pourcentage des substrats vérifiés par l'outil VEES afin de confirmer que les matériaux choisis, qui entrent en contact avec les substrats à différents endroits du manipulateur de l'outil, tels que par exemple les courroies, n'endommagent effectivement pas les substrats, tel que prévu lors des essais effectués au cours du design de l'outil VEES (Chapitre 3, Section 3.3). Ces derniers essais ont été très fructueux, car les inspections visuelles effectuées n'ont fait que confirmer globalement leurs résultats individuels.

### 4.3 La performance

Ainsi, le succès de la qualification explicitée ci-haut a permis d'imbriquer l'outil VEES au sein d'une ligne de fabrication de produits SCM, et de commencer la phase initiale de son cycle de vie de production à volume élevé. Cependant, tel que discuté au Chapitre 2 (Section 2.5.3.3), pour assurer la viabilité à long terme du procédé de vérification électrique par les ES (Figure 26, Chapitre 2), il est nécessaire de confirmer sur une base de population très large que le taux d'acceptation ( $P_i$ ) des lots au test d'échantillonnage est élevé, tel que les lots échantillonnés sont rejetés très rarement.

Si jamais cela s'avère à ne pas être le cas en pratique, la stratégie globale de vérification électrique par les ES serait un échec, car les vérificateurs flexibles, mais très lents, utilisés pour effectuer le test d'échantillonnage ne fourniraient pas à la demande, et des vérificateurs à contact parallèle comme l'outil classique seraient nécessaires pour effectuer ce test d'échantillonnage; donc le gain de ne pas fabriquer des sondes coûteuses pour chaque produit avec patron des PCP différent implicite à la stratégie de vérification par les ES serait annulé, et la stratégie entière serait alors compromise.

Heureusement, le raisonnement théorique solide, mais intuitif, sur lequel nous nous sommes basé pour espérer un taux  $P_i$  très élevé s'avère juste en pratique, tel que lorsque le niveau de qualité du produit baisse, la probabilité qu'un substrat défectueux ait seulement des défauts non-décelables par la stratégie de vérification électrique par les ES baisse rapidement à 0 pour les substrats de type SUP (Figure 31, Chapitre 2). Ainsi, la viabilité à long terme du procédé de vérification électrique par les ES est démontrée en pratique durant cette phase initiale de production à haut volume du cycle de vie de l'outil VEES.

Cette période a également permis de démontrer que le temps de cycle de base  $T_{B_{VEES}}$  de l'outil VEES se maintient à environ la moitié de celui de l'outil classique de façon consistante, tel que prévu lors du design du VEES.

Enfin, nous observons également une manifestation frappante de la robustesse et de la stabilité plus grande du contact électrique de l'outil VEES par rapport à celui de l'outil classique par le simple fait que le coefficient d'efficacité de machine (CEM, Équation (18), Chapitre 2) mesuré au VEES est de loin supérieur à celui de l'outil classique. Dans le cas du VEES, ce coefficient est déterminé par la proportion de substrats rejetés par l'outil dont l'opérateur décide de recharger, car il croit ses défauts invalides. Cette proportion moyenne dans le cas du VEES est beaucoup plus faible que la proportion moyenne des substrats qui requièrent une vérification en mode rotation dans le cas de l'outil classique (Figure 20, Chapitre 2), d'où la différence considérable entre ces deux résultats observés. Ainsi, la disparité entre les vitesses moyennes ( $V_{moy}$ , Équation (19), Chapitre 1) des deux outils est encore plus grande que celle entre simplement leurs vitesses de base. Nous voyons donc à ce niveau le résultat concret de l'amélioration opérationnelle considérable offerte par la stratégie de vérification par les ES, et l'outil VEES.

#### 4.4 La période de rodage

Certains phénomènes à très faible occurrence ne sont visibles que lors d'une production à volume élevé. Ainsi, le début du cycle de vie de l'outil VEES est notre première occasion pour observer de tels phénomènes, et nous offre donc une opportunité à rôder l'outil en conséquence en apportant les correctifs nécessaires.

Un premier phénomène de ce type a été l'observation par le secteur d'inspection visuelle, l'étape de procédé suivant la vérification électrique dans

le cas des produits sans broches sur leurs ES (Figure 7, Chapitre 1), d'un faible taux de substrats affectés par des petites ébréchures sur deux côtés parallèles. Après analyse de ces substrats, nous avons remarqué que les côtés parallèles affectés correspondent aux côtés parallèles à la voie de test lorsque les substrats se trouvent au sein de celle-ci, donc aux côtés sur lesquels les mâchoires des stations de test électrique se ferment pour aligner les substrats selon l'axe Y.

Notre première tentative de solution a été de ralentir la fermeture des mâchoires sur les substrats afin de minimiser l'impact entre les deux, mais le même taux faible d'ébréchures a continué d'être observé au secteur d'inspection visuelle. La deuxième possibilité que nous avons considérée est qu'un faible cisaillement s'effectue entre le côté du substrat et la mâchoire alors que la tête de test écrase le substrat sur la surface plane de la table Y, ainsi causant une ébréchure. La raison que nous maintenons les mâchoires fermées sur les substrats au cours du test électrique est pour s'assurer que leur alignement demeure intact au cours de leur écrasement par la tête de test. Après essais, il s'avère cependant en pratique que cela n'est pas nécessaire pour maintenir l'alignement des substrats. Ainsi, nous avons modifié le logiciel de contrôle afin d'ouvrir les mâchoires (ACTIONS E1 et E2, Figure 53, Chapitre 3) en parallèle avec la descente des têtes de test (ACTIONS B1 et B2), au lieu de les ouvrir en parallèle avec l'avancement du bras XY (ACTION J). Le résultat observé alors à l'inspection visuelle a été une élimination du faible taux d'ébréchures.

Un deuxième phénomène observé après un certain temps d'opération à volume élevé est que certains opérateurs de l'outil ont commenté à l'effet que le mouvement répétitif de charger et décharger les voies de l'outil n'était pas ergonomique dans le cas des produits de petit format et minces, qui sont de toute évidence plus difficiles à manipuler. Nous avons donc fourni aux opérateurs un instrument à succion qui leur permet de manipuler les substrats

sans avoir à les prendre par leurs côtés. Ce concept a même été étendu selon la suggestion de plusieurs opérateurs à un instrument à ventouses multiples qui permet de manipuler plusieurs substrats à la fois. Ce développement a grandement accéléré la vitesse en nombre de substrats par unité de temps avec laquelle les opérateurs peuvent charger ou décharger l'outil par rapport à la vitesse de base de celui-ci. Ainsi, la sensibilité opérationnelle à des baisses soudaines du rendement du produit a été considérablement réduite. Ce qui est consistant avec l'analyse effectuée lors du design de la longueur des voies de l'outil (Section 3.2.3.1, Chapitre 3).

Les deux améliorations ci-dessus ont complété la période de rodage du VEES, et celui-ci a été remis aux responsables de la fabrication des produits SCM comme outil de production.

#### 4.5 Résumé

Ce dernier chapitre a présentée l'implantation du VEES au sein du contexte plus large d'une ligne de fabrication des produits SCM, et les résultats opérationnels concrets obtenus avec la stratégie de vérification électrique par les ES. Ces résultats démontrent en pratique la supériorité opérationnelle considérable de l'outil VEES par rapport à l'outil classique, et justifient largement l'investissement pour son développement effectué à cet effet décrit dans ce document.

## **CONCLUSION**

Nous avons présenté dans ce document l'évolution de la stratégie de vérification électrique des substrats SCM qui nous a permis de migrer de l'algorithme classique de vérification électrique (Figure 11, Chapitre 2) à la stratégie moderne de vérification électrique par les ES (Figure 23, Chapitre 2), et donc de migrer en pratique de l'outil classique de vérification électrique (Figure 18, Chapitre 2) à l'outil VEES (Figure 35, Chapitre 3). Le résultat net de cette manoeuvre est un outil qui combine une vitesse de production considérablement accrue par rapport à l'outil classique avec la flexibilité de vérifier plusieurs produits SCM avec une seule et unique configuration d'équipement indépendamment des multiples patrons variés de PCP des différents produits SCM.

La source de cette évolution provient essentiellement d'une simple observation des caractéristiques physiques des substrats SCM qui révèle clairement que les PCP sont denses et dotées de patrons très variés selon les différents produits SCM, alors que les ES sont beaucoup moins denses et se conforment à un quadrillage avec un espacement standard commun pour la quasi totalité des produits SCM sur le marché. De plus, notre connaissance du procédé de fabrication des substrats SCM (Figure 7, Chapitre 1) nous permet d'observer au microscope une caractéristique plus subtile, mais tout aussi importante, telle que la position relative aux côtés des substrats des PCP et des ES varie faiblement de substrat à substrat. Par comparaison de plusieurs substrats, nous remarquons que l'amplitude de cette variation est négligeable par rapport à l'espacement standard entre les ES, mais peut être de l'ordre de quelques espacements entre PCP.

La conséquence pratique de ces observations est que le contact individuel des PCP est non seulement difficile à cause de leur grande densité, mais requiert également un alignement spécifique à chaque substrat, alors que le

contact individuel des ES est plus facile à cause de leur densité plus faible et peut être effectué via un seul alignement nominal pour tous les substrats d'un même produit. Ainsi, la difficulté de l'application de l'algorithme classique de vérification électrique, qui requiert un contact individuel de chaque point terminal, PCP et ES, des substrats, provient en grande partie du contact des PCP, et non des ES.

Le besoin d'éliminer cette difficulté pratique de contacter individuellement les PCP nous mène à considérer la seule alternative possible au contact individuel, le contact simultané via une surface conductrice. Nous déduisons alors qu'un contact simultanée, qui court-circuite tous les PCP d'un substrat, court-circuite également tous les ES reliées à ces PCP, à moins qu'un défaut CO est présent dans la brique du substrat. Ainsi, nous voyons que sans contact individuel des PCP permis, nous convergeons rapidement vers une alternative de procédé de vérification électrique telle que les PCP doivent être court-circuités afin de tester le substrat pour CO en vérifiant la continuité créée entre les ES, et ensuite être isolés afin de tester le substrat pour CC également via ses ES, d'où le nom vérification électrique par les ES pour cette stratégie.

Nous réalisons rapidement que puisque les PCP sont court-circuités lors du test électrique pour CO, nous ne pouvons déceler un CO entre deux PCP déjà reliés selon le design du produit tels que les PCP des réseaux de types R2, R3 et VOLTAGE. De plus, puisque nous contactons que les ES lors du test électrique pour CC, nous ne pouvons déceler un CC avec un réseau qui n'inclut pas une ES tel que les réseaux de types R3 et PCP non-utilisé. Cependant, nous voyons que cette stratégie offre des avantages pratiques considérables, tels qu'un outil de vérification développé sur ce principe a le potentiel d'une grande rapidité, à cause d'un alignement commun qui satisfait tous les substrats, combinée à une flexibilité accrue, qui évite la fabrication de sondes coûteuses spécifique au patron des PCP de chaque produit testé,



comme c'est le cas pour l'outil classique de vérification électrique.

Les défauts électriques potentiels des substrats se divisent donc en deux groupes distinctes par rapport à cette stratégie de vérification électrique par les ES, une première catégorie de défauts décelables et une seconde catégorie de défauts non-décelables, qui implique quasi exclusivement les types de réseaux à plusieurs PCP (R2, R3 et VOLTAGE). Ainsi, en confinant l'enveloppe d'application de cette stratégie seul aux produits de type SUP riches en réseaux de type R1, et quasi tous totalement démunis de réseaux de types R2 et R3, nous minimisons grandement l'impact du groupe de défauts non-décelables. Donc, un test d'échantillonnage suffit à asservir le niveau moyen des substrats défectueux seulement affectés de défauts non-décelables à un seuil maximum négocié avec les clients des produits concernés.

Nous incorporons alors les avantages pratiques de la stratégie de vérification électrique par les ES au sein de l'outil VEES, tel que son design permet un parallélisme accrue au niveau de l'exécution des opérations requises pour la vérification électrique. Nous appliquons à cette fin un concept de chaîne de montage, tel que la voie de test du VEES inclut plusieurs stations disposées en ligne, qui correspondent aux différentes opérations requises pour la vérification électrique. Ces stations opèrent en parallèle sur un flux de substrats voyageant le long de la voie de test à l'aide d'un mécanisme d'indexation, le bras XY, qui transfère les substrats de station à station.

La supériorité considérable du design ci-haut de l'outil VEES par rapport à l'outil classique au niveau opérationnel est corroborée par les résultats concrets obtenus à la suite de l'intégration de l'outil VEES au sein d'une ligne de fabrication de produits SCM, tels que la vitesse de base et le coefficient d'efficacité de machine, donc la vitesse moyenne, du VEES sont largement supérieures à celles de l'outil classique, un investissement donc fort rentable.

Malgré les gains considérables de performance obtenus avec la stratégie de vérification électrique par les ES via l'outil VEES, il est important de remettre en question son design afin d'identifier les éléments nécessaires pour l'améliorer davantage, même si les chemins pour réaliser ces éléments ne sont pas définis dans l'immédiat. Par exemple, nous voyons en analysant le mécanisme d'indexation du VEES, le bras XY, que l'alignement selon l'axe X est intégré avec l'indexation des substrats, mais que l'alignement selon l'axe Y est effectué par un système indépendant du mécanisme d'indexation, les mâchoires des stations de test électrique. Si un design de mécanisme d'indexation peut être conçu pour incorporer également l'alignement selon l'axe Y des substrats, le mécanisme indépendant à cet effet disparaîtrait ainsi que la portion de temps qu'il consomme dans le temps de base de l'outil.

## **BIBLIOGRAPHIE**

- [1] ALIX, Y. et TALASLIAN, A., "IO Tester: Mechanical Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 87 p.
- [2] BLODGETT, A.J., "Microelectronic Packaging", Scientific American, vol. 249, n° 1, juillet 1983, p. 86-96.
- [3] BOULÉ, S. et TALASLIAN, A., "IO Tester: Source Code", Banque de logiciels, Service informatique, IBM Bromont, IBM confidentiel, 1994, 987 p.
- [4] BOUTEILLE, N., BRARD, P., COLOMBARI, G., COTAINA, N., RICHET, D., "Le Grafcet", Cépaduès-Éditions, 1992, 144 p.
- [5] DODGE, H.F., ROMIG, H.G., "Sampling Inspection Tables", Third Printing, Wiley Publication in Statistics, John Wiley & Sons Inc., 1970.
- [6] DORLOT, J.-M., BAÏLON, J.-P. et MASOUNAVE, J., "Des matériaux", 2<sup>e</sup> éd., Éditions de l'École Polytechnique de Montréal, 1986, 467 p.
- [7] GIESECKE, F.E., MITCHELL, A., SPENCER, H.C., HILL, I.L., DYGDON, J.T., "Dessin technique", Éditions du renouveau pédagogique inc., 1982, 774 p.
- [8] GREPA (Groupe équipement de production automatisée), "Le Grafcet - de nouveaux concepts", Cépaduès-Éditions, 1985, 104 p.
- [9] KREYSZIG, E., "Advanced Engineering Mathematics", Sixth Edition, John Wiley & Sons, 1988, 1294 p.

- [10] LAFORE, R. et NORTON, P., "Peter Norton's Inside OS/2", Brady Books, 1988, 555 p.
- [11] LAPIHUSKA, C., STOREY, T., SU, L. et ATWOOD, E., "A Test Methodology To Support an ASEM MCM Foundry", Proceedings, ITC (International Test Conference), 1994, p. 426-435.
- [12] MARSHALL, S.V. et SKITEK G.G., "Electromagnetic Concepts and Applications", Third Edition, Prentice-Hall, 1990, 507 p.
- [13] MESSNER, G., TURLIK, I., BALDE, J.W. et GARROU P.E., "Multichip Modules", International Society for Hybrid Microelectronics, 1992, 699 p.
- [14] OUELLET, G., "Statistiques - théories, exemples et problèmes", Le Griffon d'argile, 1985, 417 p.
- [15] TALASLIAN, A., "IO Tester: MPS (Manufacturing Process Specification)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 38 p.
- [16] TALASLIAN, A. et DESGRENIERS, C., "IO Tester: Electrical Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 27 p.
- [17] TALASLIAN, A. et LANDRY, A., "IO Tester: Pneumatic Drawings (CATIA)", S.I.D.B., IBM Bromont, IBM confidentiel, 1994, 3 p.
- [18] TALASLIAN, A., "Feuille opérationnelle - Vérificateur IO Tester", PARAM, MLC, IBM Bromont, IBM confidentiel, 1994, 6 p.
- [19] TALASLIAN, A., "Feuille opérationnelle - Vérificateur Z-Motion", PARAM, MLC, IBM Bromont, IBM confidentiel, 1994.

- [20] ZORIAN, Y., "MCM Testing", Tutorial, ITC (International Test Conference), 1995.
- [21] ANONYME, "Personalized Net/Node Summary Reports", MLC Electrical Test, IBM Bromont, IBM confidentiel, 1994.
- [22] ANONYME, "C/C++ Tools - C Language Reference", Version 2.0, International Business Machines Inc., 1993, 272 p.
- [23] ANONYME, "C/C++ Tools - C Library Reference", Version 2.0, International Business Machines Inc., 1993, 814 p.
- [24] ANONYME, "C/C++ Tools - C++ Language Reference", Version 2.0, International Business Machines Inc., 1993, 446 p.
- [25] ANONYME, "C/C++ Tools - Programming Guide", Version 2.0, International Business Machines Inc., 1993, 479 p.
- [26] ANONYME, "C/C++ Tools - Standard Class Library Reference", Version 2.0, International Business Machines Inc., 1993, 286 p.
- [27] ANONYME, "OS/2.0 Technical Library - Control Program Programming Reference", Version 2.00, International Business Machines Inc., 1992.
- [28] ANONYME, "OS/2 2.0 Technical Library - Programming Guide", Volumes I and II, Version 2.00, International Business Machines Inc., 1992.
- [29] ANONYME, "780 Analyzer Maintenance - 780 Analyzer Manual", Document 32-05143-6, DIT-MCO International, 1984, 43 p.

- [30] ANONYME, "780 Logic Assembly - Maintenance Manual", Document 32-05243-6, DIT-MCO International, 1984, 28 p.
- [31] ANONYME, "CAC-100 Resistance Comparator - Maintenance Manual", Document 32-05161-6, DIT-MCO International, 1984, 57 p.
- [32] ANONYME, "IEEE 488 Adapter Manual", Document 32-05151, DIT-MCO International, 1983, 77 p.
- [33] ANONYME, "Series 36 Switching System - Maintenance Manual", Document 32-05244-6, 1984, 22 p.
- [34] ANONYME, "System Overview - 780 Analyzer Manual", Document 32-05128-6, DIT-MCO International, 1984, 46 p.
- [35] ANONYME, "Test Programming - 780 Analyzer Manual", Document 32-05129-6, DIT-MCO International, 1984, 88 p.
- [36] ANONYME, "HSP Advanced High Speed Prober 2100", Integrated Solutions Inc., 1993, 11 p.
- [37] ANONYME, "Guide d'ergonomie d'un poste de travail", Département de génie industriel, IBM Bromont, IBM Confidentiel, 1993

## **ANNEXES**

## ANNEXE A - GRAFCETS DE L'OUTIL CLASSIQUE

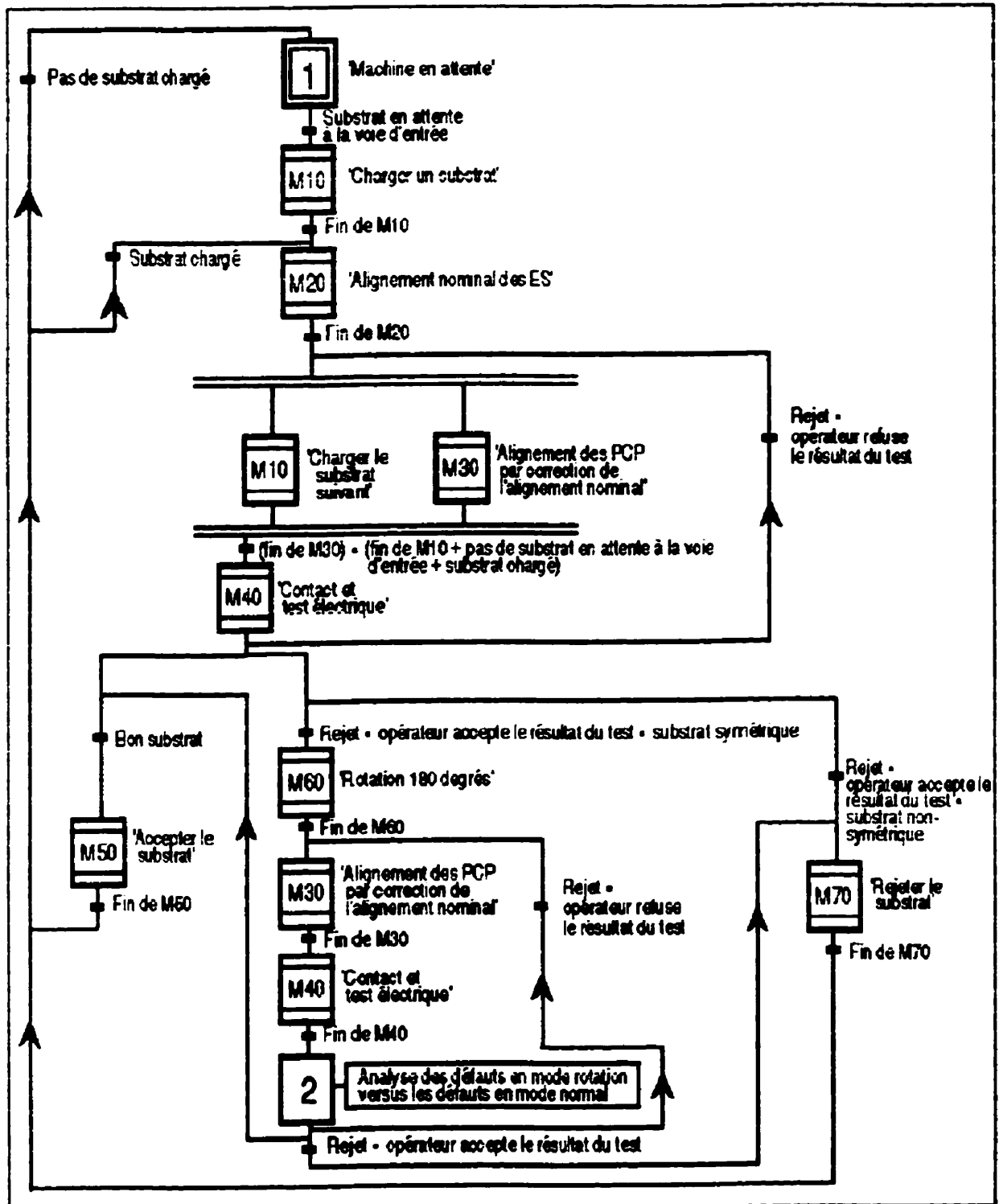


Figure 54: Grfcet général de l'outil classique optimal



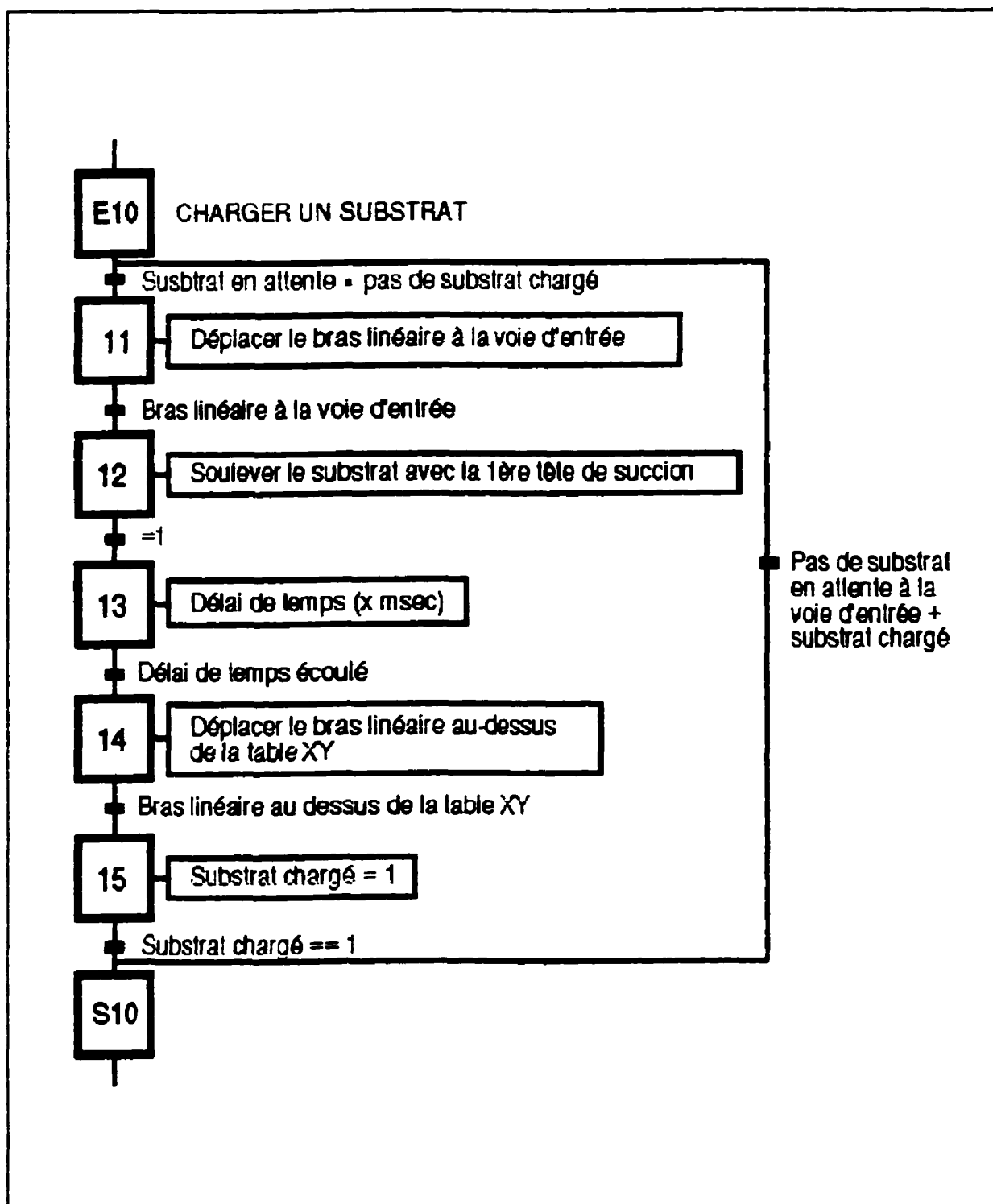


Figure 55: Expansion de la macro-étape M10 (Charger un substrat)

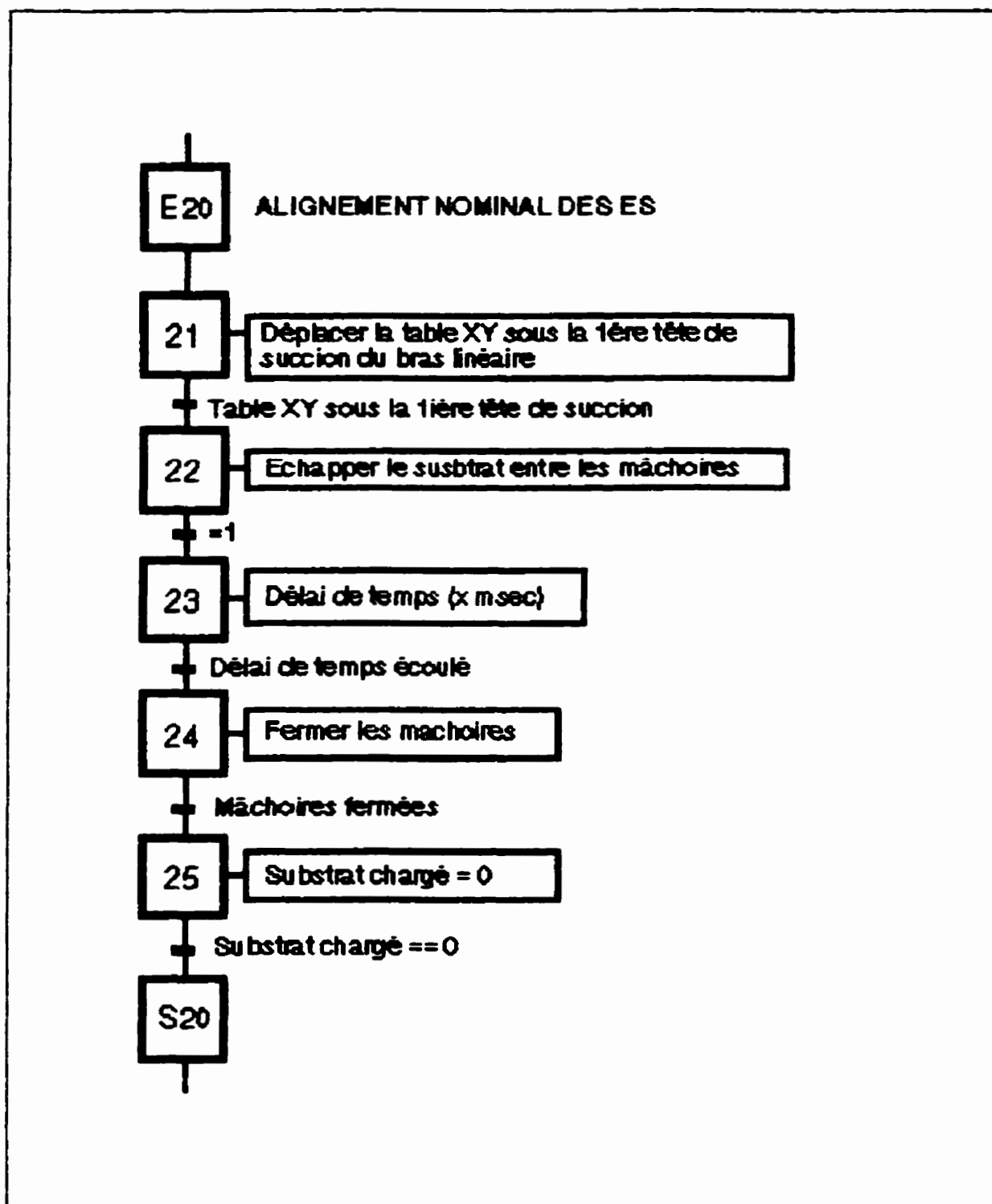


Figure 56: Expansion de la macro-étape M20 (Alignement nominal des ES)

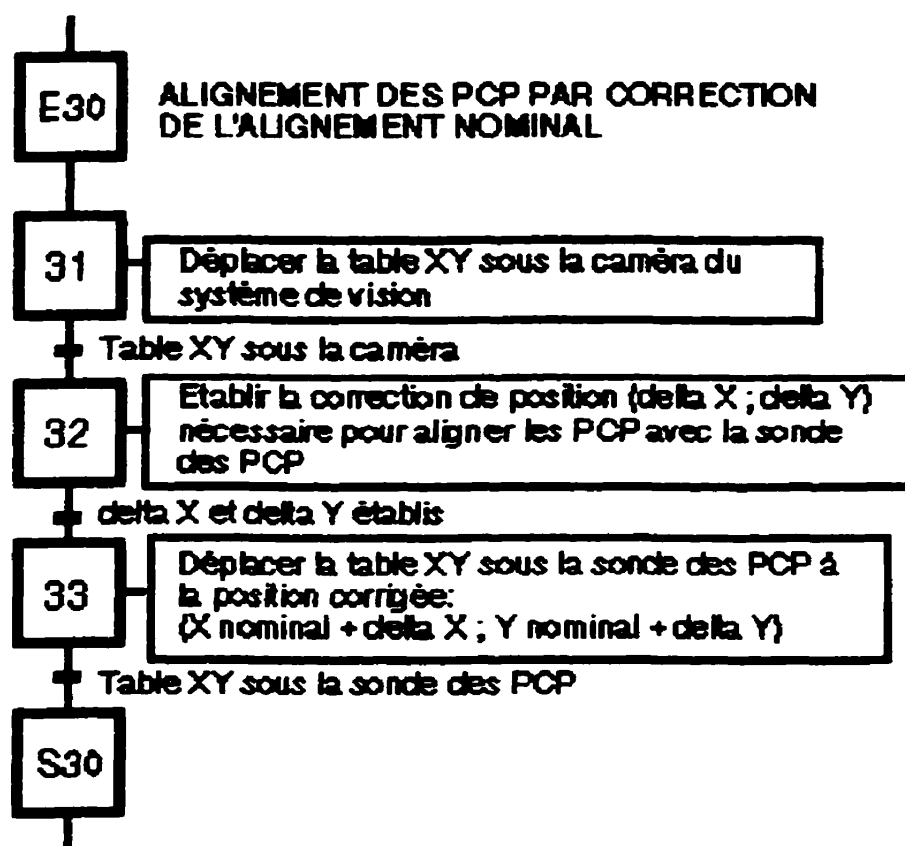


Figure 57: Expansion de la macro-étape M30 (Alignement des PCP par correction de l'alignement nominal)

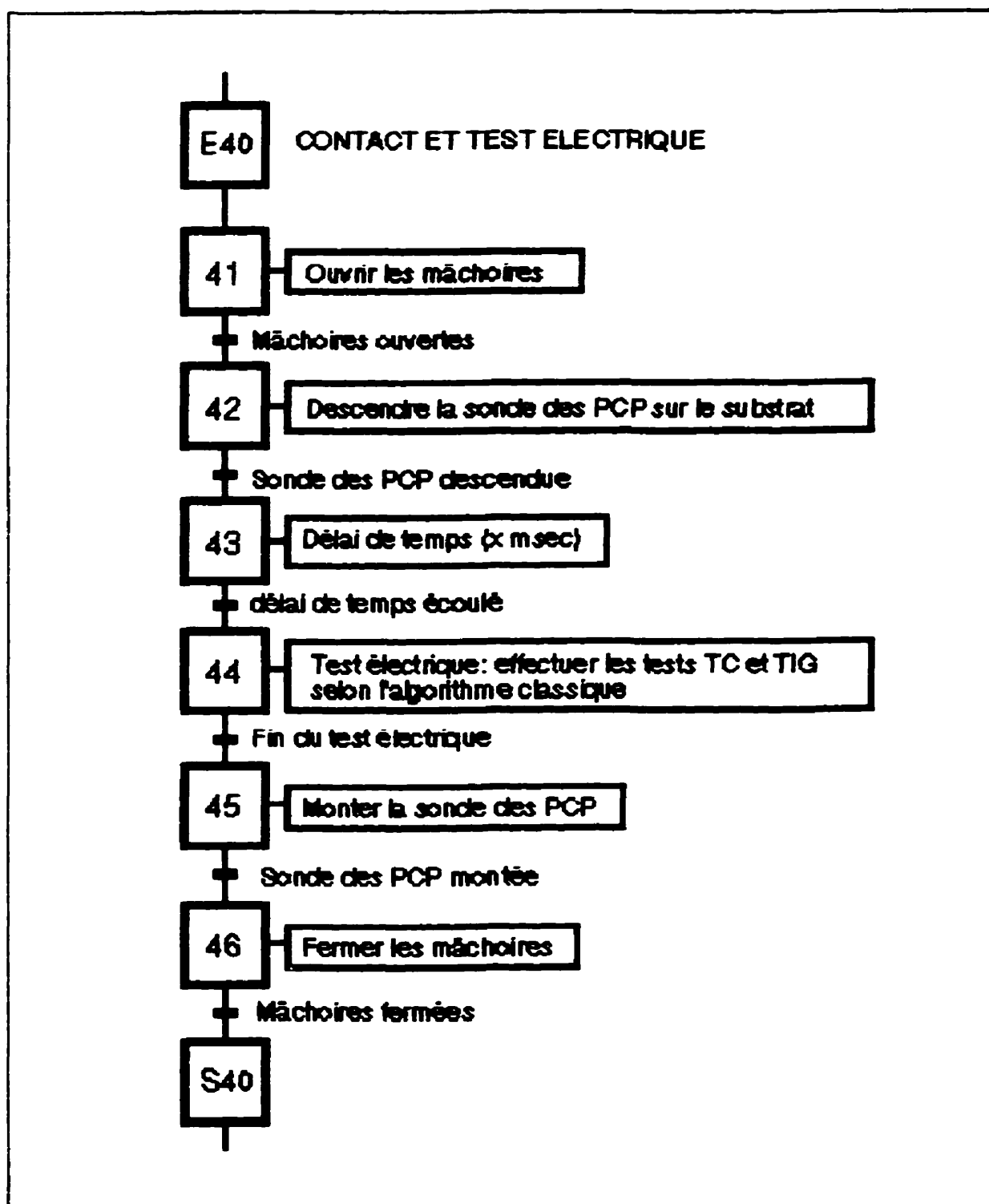


Figure 58: Expansion de la macro-étape M40 (Contact et test électrique)

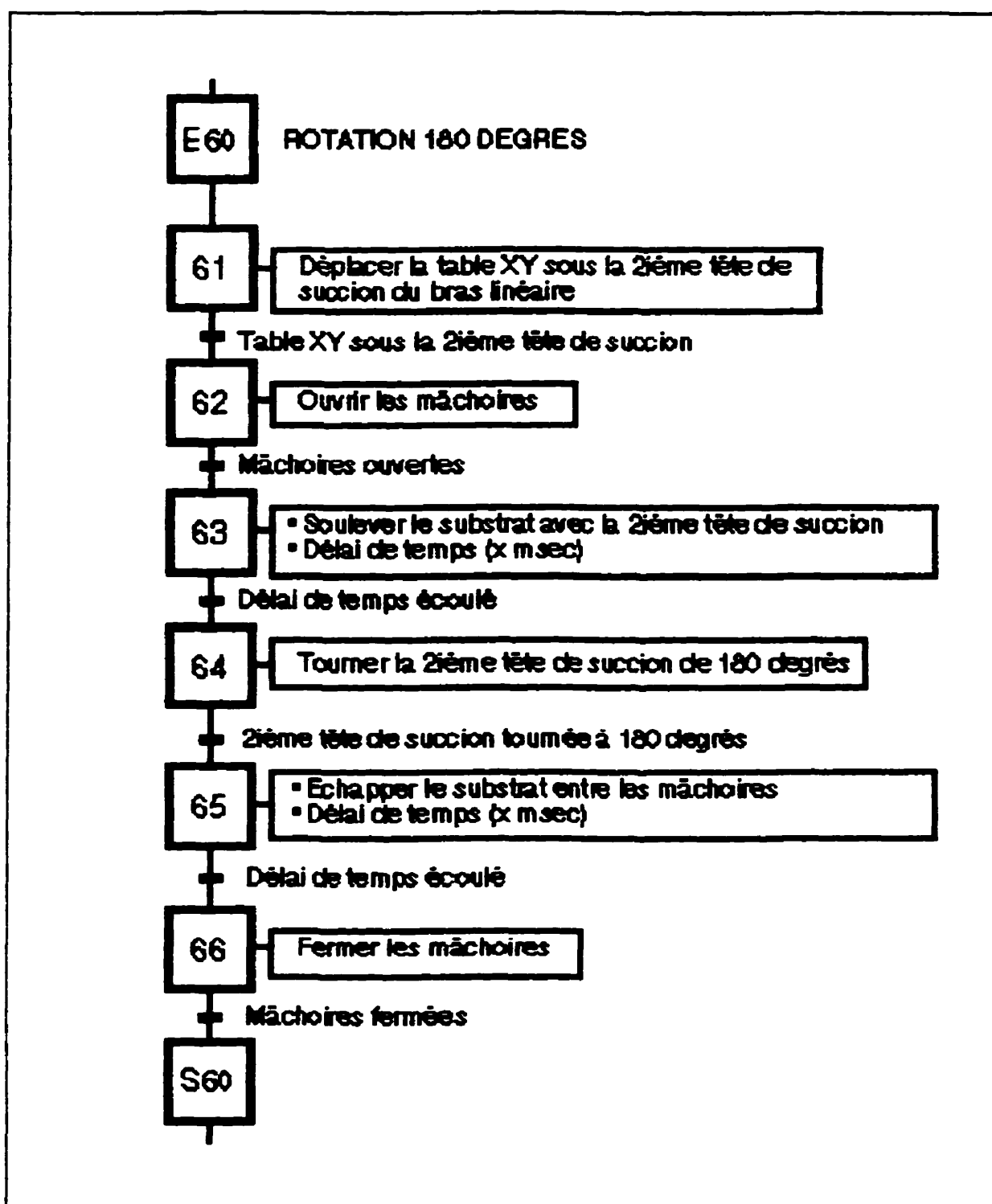


Figure 59: Expansion de la macro-étape M60 (Rotation 180°)

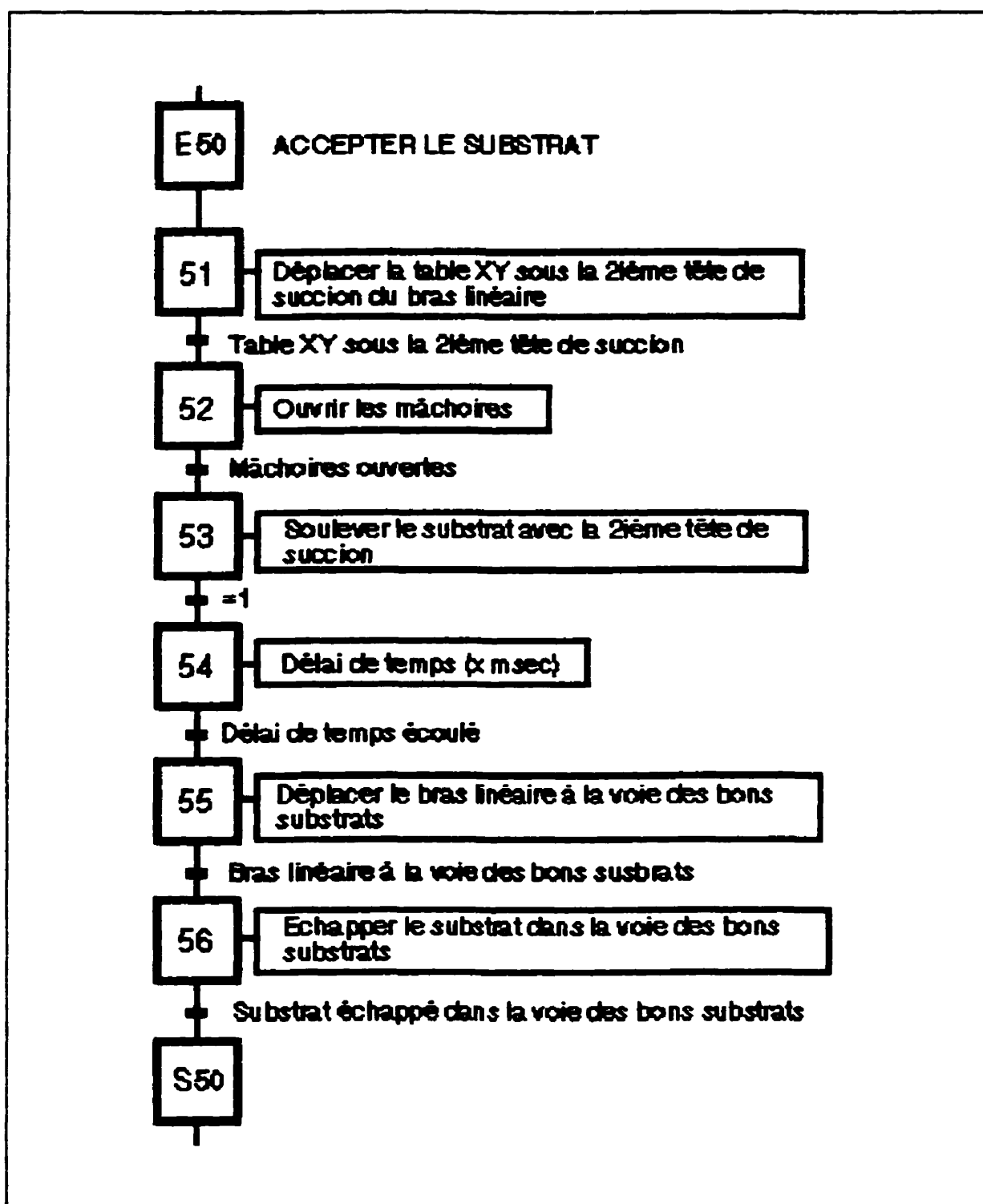


Figure 60: Expansion de la macro-étape M50 (Accepter le substrat)

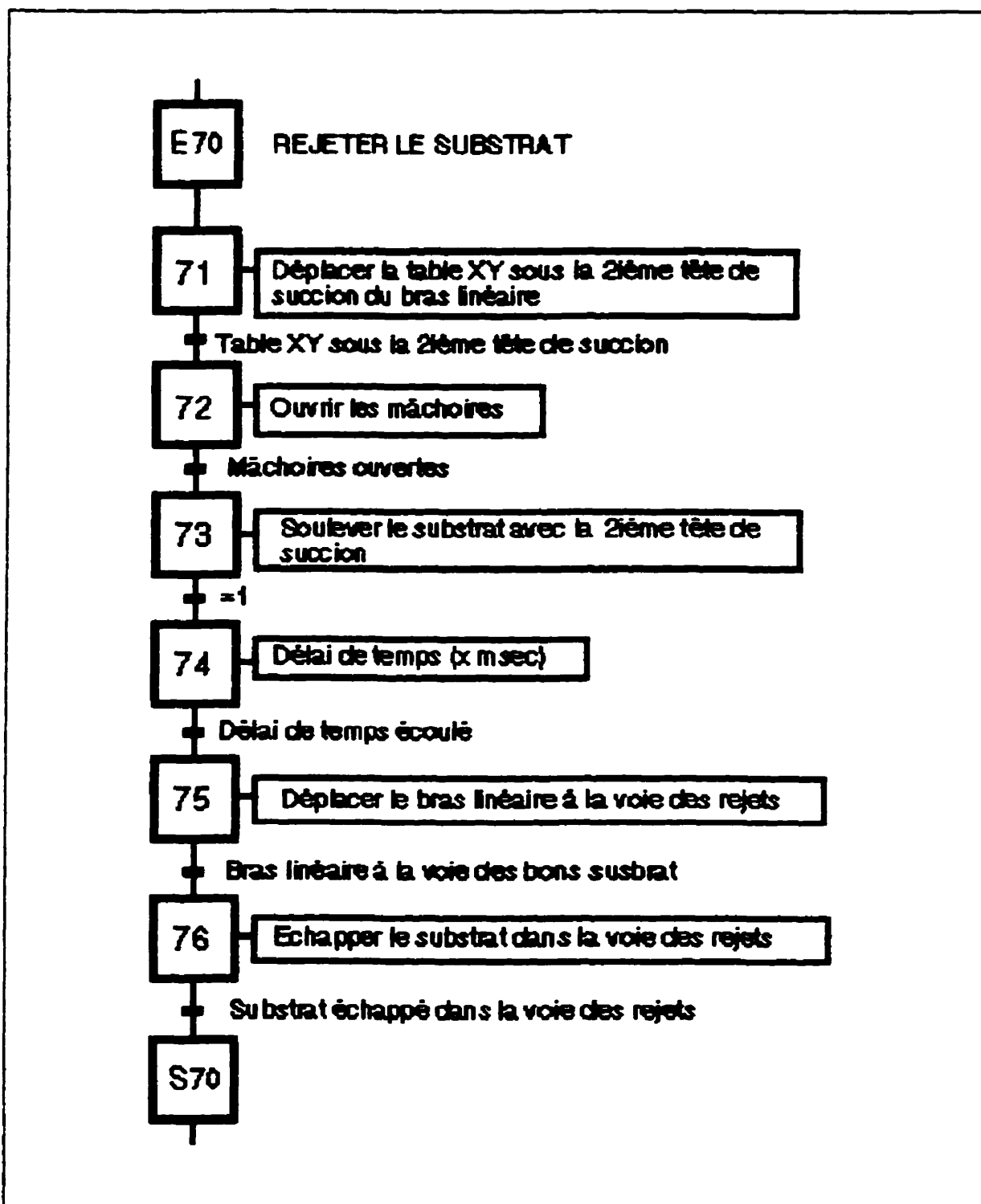


Figure 61: Expansion de la macro-étape M70 (Rejeter le substrat)

## **ANNEXE B - GRAFCETS DE L'OUTIL VEES**

### **B.1 Liste des cylindres pneumatiques**

<b>CYLINDRE PNEUMATIQUE</b>	<b>DESCRIPTION</b>
CYL 1	Cylindre du bras de rejet
CYL 2	Cylindre en Y de gauche du bras XY
CYL 3	Cylindre en Y de droite du bras XY
CYL 4	Cylindre en X du bras XY
CYL 5	Première pince pneumatique du bras XY
CYL 6	Deuxième pince pneumatique du bras XY
CYL 7	Troisième pince pneumatique du bras XY
CYL 8	Quatrième pince pneumatique du bras XY
CYL 9	Cylindre en Z de la station de test pour CO
CYL 10	Cylindre en Z de la station de test pour CC
CYL 11	Cylindre des mâchoires de la station de test pour CO
CYL 12	Cylindre des mâchoires de la station de test pour CC



## B.2 Liste des capteurs

CAPTEUR <sup>(1)</sup>	DESCRIPTION <sup>(2)</sup>	CAPTEUR <sup>(1)</sup>	DESCRIPTION <sup>(2)</sup>
E000	Bras XY en arrière, cylindre de gauche (CYL 2)	E102	1 3 <sup>e</sup> pince ouverte (CYL 7) 0 3 <sup>e</sup> pince pas ouverte (CYL 7)
E001	Bras XY en arrière, cylindre de droite (CYL 3)	E103	1 4 <sup>e</sup> pince ouverte (CYL 8) 0 4 <sup>e</sup> pince pas ouverte (CYL 8)
E002	Bras XY en avant, cylindre de gauche (CYL 2)	E108	1 Mâchoire de la station de test pour CO ouverte (CYL 11) 0 Mâchoire de la station de test pour CO pas ouverte (CYL 11)
E003	Bras XY en avant, cylindre de droite (CYL 3)		
E004	Bras XY à gauche (CYL 4)	E110	1 Mâchoire de la station de test pour CC ouverte (CYL 12) 0 Mâchoire de la station de test pour CC pas ouverte (CYL 12)
E005	Bras XY à droite (CYL 4)		
E006	1 Rideau de lumière activé	E112	Selon le contexte: 1 Substrat défectueux présent à l'entrée de la voie de rejets 0 Pas de substrat défectueux présent à l'entrée de la voie de rejets OU 1 Voie de rejets pleine 0 Voie de rejets pas pleine
E007	0 Rideau de lumière inactif	E113	1 Substrat défectueux présent à la butée du bras de rejet 0 Pas de substrat défectueux présent à la butée du bras de rejet
E007	Selon le contexte: 1 Substrat électriquement bon présent à l'entrée de la voie de bons substrats 0 Pas de substrat électriquement bon présent à l'entrée de la voie de bons substrats OU	E114	Bras de rejet à gauche (CYL 1)

CAPTEUR <sup>(1)</sup>	DESCRIPTION <sup>(2)</sup>		CAPTEUR <sup>(1)</sup>	DESCRIPTION <sup>(2)</sup>	
	1	Voie de bons substrats pleine			
	0	Voie de bons substrats pas pleine			
E008	Tête de test pour CO en haut (CYL 9)				
E009	Tête de test pour CO en bas (CYL 9)		E115	Bras de rejet à droite (CYL 1)	
E010	Tête de test pour CC en haut (CYL 10)		E200	1	Substrat défectueux présent à l'extrémité gauche de la voie de rejet
				0	Pas de substrat défectueux présent à l'extrémité gauche de la voie de rejet
E011	Tête de test pour CC en bas (CYL 10)		E202	1	Substrat présent à la butée de la station de chargement
				0	Pas de substrat présent à la butée de la station de chargement
E100	1	1 <sup>re</sup> pince ouverte (CYL 5)	E203	1	Rideau de lumière en fonction
	0	1 <sup>re</sup> pince pas ouverte (CYL 5)		0	Rideau de lumière pas en fonction
E101	1	2 <sup>e</sup> pince ouverte (CYL 6)			
	0	2 <sup>e</sup> pince pas ouverte (CYL 6)			

1. Le nom assigné à chaque capteur est simplement l'adresse d'entrée de la carte de contrôle au sein du contrôleur de l'outil (IBM PS/2) vers laquelle son signal de retour est dirigé.
2. Sauf si spécifié, seul l'état "1" du capteur est représentatif d'un état physique déterminé, l'état "0" est alors indéterminé.

## B.3 Liste des commandes

COMMANDE <sup>(1)</sup>	ETAT	ACTIONNEUR	ACTION	DESCRIPTION
S400	0	CYL 9	ACTION A1	Monter la tête de test pour CO
	1		ACTION B1	Descendre la tête de test pour CO
S401	0	CYL 10	ACTION A2	Monter la tête de test pour CC
	1		ACTION B2	Descendre la tête de test pour CC
S404	0	CYL 11	ACTION E1	Ouvrir la mâchoire de la station de test pour CO
	1		ACTION F1	Fermer la mâchoire de la station de test pour CO
S405	0	CYL 12	ACTION E2	Ouvrir la mâchoire de la station de test pour CC
	1		ACTION F2	Fermer la mâchoire de la station de test pour CC
S406	0	CYL 5, CYL 6, CYL 7 et CYL 8	ACTION G	Ouvrir les 4 pinces simultanément
	1		ACTION H	Fermer les 4 pinces simultanément
S407	0	Valve pneumatique de l'alimentation d'air de l'outil	ACTION Z1	Désactiver l'alimentation d'air de l'outil
	1		ACTION Z2	Activer l'alimentation d'air de l'outil
S408	0	CYL 1	ACTION M	Déplacer le bras de rejet à droite
	1		ACTION N	Déplacer le bras de rejet à gauche
S409	0	Moteur de la courroie de rejet	ACTION P	Tourner la courroie de rejet
	1		ACTION O	Arrêter le courroie de rejet
S411	0	Moteur de la courroie de la station de chargement	ACTION AA	Désactiver le moteur de la courroie de la station de chargement
	1		ACTION AB	Activer le moteur de la courroie de la station de chargement
S412 <sup>(2)</sup>	0	CYL 4	ACTION K	Déplacer le bras XY à droite
	1		ACTION L	Déplacer le bras XY à gauche
S413 <sup>(2)</sup>	0	CYL 4	ACTION L	Déplacer le bras XY à gauche
	1		ACTION K	Déplacer le bras XY à droite

COMMANDE <sup>(1)</sup>	ETAT	ACTIONNEUR	ACTION	DESCRIPTION
S414 <sup>(3)</sup>	0	CYL 2 et CYL 3	ACTION I	Reculer le bras XY
	1		ACTION J	Avancer le bras XY
S415 <sup>(3)</sup>	0	CYL 2 et CYL 3	ACTION J	Avancer le bras XY
	1		ACTION I	Reculer le bras XY

1. Le nom assigné à chaque commande est simplement l'adresse de sortie de la carte de contrôle au sein du contrôleur de l'outil (IBM PS/2) de laquelle son signal de commande origine.
2. Le bras XY se déplace à droite SSI ( $\overline{P412} \bullet S413$ ) = 1.  
Le bras XY se déplace à gauche SSI ( $S412 \bullet \overline{P413}$ ) = 1.
3. Le bras XY recule SSI ( $\overline{P414} \bullet S415$ ) = 1.  
Le bras XY avance SSI ( $S414 \bullet \overline{P415}$ ) = 1.

## B.4 Liste des actions et de leurs réceptivités minimales

ACTION	DESCRIPTION	RÉCEPTIVITÉ MINIMALE REQUISE	COMMANDE
ACTION A1	Monter la tête de test pour CO	RMA1 == $\neg R006$	S400 = 0
		Rideau de lumière inactif	
ACTION A2	Monter la tête de test pour CC	RMA2 == $\neg R006$	S401 = 0
		Rideau de lumière inactif	
ACTION B1	Descendre la tête de test pour CO	RMB1 == $\neg R006 \bullet (R000 \bullet R001) \bullet$ $\neg (R002 \bullet R003)$	S400 = 1
		Rideau de lumière inactif ET Bras XY en arrière ET $\neg$ (Bras XY en avant)	
ACTION B2	Descendre la tête de test pour CC	RMB2 == RMB1	S401 = 1
		Rideau de lumière inactif ET Bras XY en arrière ET $\neg$ (Bras XY en avant)	
ACTION E1	Ouvrir la mâchoire de la station de test pour CO	RME1 == $\neg R006$	S404 = 0
		Rideau de lumière inactif	
ACTION E2	Ouvrir la mâchoire de la station de test pour CC	RME2 == $\neg R006$	S405 = 0
		Rideau de lumière inactif	
ACTION F1	Fermer la mâchoire de la station de test pour CO	RMF1 == $\neg R006 \bullet$ $((R000 \bullet R001) \bullet (R002 \bullet R003)) \bullet$ $(R004 \bullet R005)$	S404 = 1
		Rideau de lumière inactif ET ( Bras XY en arrière OU EXCLUSIF Bras XY en avant ) ET ( Bras XY à gauche OU EXCLUSIF Bras XY à droite )	
ACTION F2	Fermer la mâchoire de la station de test pour CC	RMF2 == RMF1	S405 = 1

ACTION	DESCRIPTION	RÉCEPTIVITÉ MINIMALE REQUISE	COMMANDE
		<p>Niveau de lumière inactif ET</p> <p>(</p> <p>Bras XY en arrière OU EXCLUSIF</p> <p>Bras XY en avant</p> <p>) ET</p> <p>(</p> <p>Bras XY à gauche OU EXCLUSIF</p> <p>Bras XY à droite</p> <p>)</p>	
ACTION G	Ouvrir les 4 pinces	RNG == RNP1	S406 = 0
		<p>Niveau de lumière inactif ET</p> <p>(</p> <p>Bras XY en arrière OU EXCLUSIF</p> <p>Bras XY en avant</p> <p>) ET</p> <p>(</p> <p>Bras XY à gauche OU EXCLUSIF</p> <p>Bras XY à droite</p> <p>)</p>	
ACTION H	Fermer les 4 pinces	<p>RNE == <math>\neg R006 \bullet ((R002 \bullet R003) \bullet \neg (R000 \bullet R001)) \bullet (R004 \bullet R005)</math></p>	S406 = 1
		<p>Niveau de lumière inactif ET</p> <p>Bras XY en avant ET</p> <p><math>\neg</math>(Bras XY en arrière) ET</p> <p>(</p> <p>Bras XY à gauche OU EXCLUSIF</p> <p>Bras XY à droite</p> <p>)</p>	
ACTION I	Reculer le bras XY	<p>RNI == <math>\neg R006 \bullet ((R004 \bullet R101 \bullet R102) \bullet (R005 \bullet R100 \bullet R101)) \bullet ((R008 \bullet R010) \bullet \neg (R009 \bullet R011))</math></p>	<p>S414 = 0</p> <p>S415 = 1</p>

ACTION	DESCRIPTION	RÉCEPTIVITÉ MINIMALE REQUISE	COMMANDE
		<p>Rideau de lumière inactif ET (  ( Bras XY à gauche ET  2<sup>e</sup> pince ouverte ET  3<sup>e</sup> pince ouverte  ) OU EXCLUSIF  (  Bras XY à droite ET  1<sup>re</sup> pince ouverte ET  2<sup>e</sup> pince ouverte  )  ) ET  Têtes de test pour CO et CC en haut ET  ¬(Tête de test pour CO ou CC en bas)</p>	
ACTION J	Avancer le bras XY	<p>RNJ == RNI</p> <p>Rideau de lumière inactif ET (  ( Bras XY à gauche ET  2<sup>e</sup> pince ouverte ET  3<sup>e</sup> pince ouverte  ) OU EXCLUSIF  (  Bras XY à droite ET  1<sup>re</sup> pince ouverte ET  2<sup>e</sup> pince ouverte  )  ) ET  Têtes de test pour CO et CC en haut ET  ¬(Tête de test pour CO ou CC en bas)</p>	<p>S414 = 1 S415 = 0</p>
ACTION K	Déplacer le bras XY à droite	<p>RNX == ¬X006 • ( (X000+X001) • (X002+X003) • ((X008+X010) • ¬(X009+X011)) • (X108+X110) • ¬(X100+X101+X102+X103) ) )</p>	<p>S412 = 0 S413 = 1</p>

ACTION	DESCRIPTION	RÉCEPTIVITÉ MINIMALE REQUISE	COMMANDE
		Rideau de lumière inactif ET ( Bras XY en arrière OU EXCLUSIF ( Bras XY en avant ET Têtes de test pour CO et CC en haut ET ┐(Tête de test pour CO ou CC en bas) ET Mâchoires des stations de test pour CO et CC ouvertes ET ┐(1 <sup>re</sup> , 2 <sup>e</sup> ou 3 <sup>e</sup> pince ouverte) ) )	
ACTION L	Déplacer le bras XY à gauche	RNL == $\overline{R006} \bullet ((R000 \bullet R001) \bullet \overline{(R002 + R003)})$	S412 = 1 S413 = 0
		Rideau de lumière inactif ET Bras XY en arrière ET ┐(Bras XY en avant)	
ACTION M	Déplacer le bras de rejet à droite	RNM == $\overline{R006} \bullet \overline{R113}$	S408 = 1
		Rideau de lumière inactif ET Pas de substrat défectueux présent à la butée du bras de rejet	
ACTION N	Déplacer le bras de rejet à gauche	RNN == $\overline{R006} \bullet \overline{R112}$	S408 = 0
		Rideau de lumière inactif ET Voie de rejets pas pleine	
ACTION O	Arrêter le courroie de rejet	RNO == $\overline{R006}$	S409 = 0
		Rideau de lumière inactif	
ACTION P	Tourner la courroie de rejet	RNP == $\overline{R006} \bullet R115 \bullet \overline{R114} \bullet \overline{R113}$	S409 = 1
		Rideau de lumière inactif ET Bras de rejet à droite ET ┐(Bras de rejet à gauche) ET Pas de substrat défectueux présent à la butée du bras de rejet	
ACTION S	Tourner la courroie de la station de chargement	RNS == $\overline{R006} \bullet \overline{R202} \bullet S411$	Boucle de contrôle locale de la station de chargement



ACTION	DESCRIPTION	RÉCEPTIVITÉ MINIMALE REQUISE	COMMANDE
		Rideau de lumière inactif ET Pas de substrat présent à la butée de la station de chargement ET Moteur de la courroie de la station de chargement activé	
ACTION 7	Arrêter la courroie de la station de chargement	RMT == 7006 • 8202 • 8411	Boucle de contrôle locale de la station de chargement
		Rideau de lumière inactif ET Substrat présent à la butée de la station de chargement ET Moteur de la courroie de la station de chargement activé	
ACTION U	Effectuer le test électrique pour CO	RNU == 7006	Programme de test pour CO
		Rideau de lumière inactif	
ACTION V	Effectuer le test électrique pour CC	RNV == 7006	Programme de test pour CC
		Rideau de lumière inactif	
ACTION W	Charger un substrat à l'entrée de la voie de chargement	NA	Opérateur
ACTION X	Décharger un substrat électriquement bon à la sortie de la voie de bons substrats	NA	Opérateur
ACTION Y	Décharger un substrat défectueux de l'extrémité gauche de la voie de rejets	NA	Opérateur
ACTION Z1	Désactiver l'alimentation d'air de l'outil	RNZ1 == 1	8407 = 0
ACTION Z2	Activer l'alimentation d'air de l'outil	RNZ2 == 1	8407 = 1
ACTION AA	Désactiver le moteur de la courroie de la station de chargement	RNS == 7006	8411 = 0
		Rideau de lumière inactif	
ACTION AB	Activer le moteur de la courroie de la station de chargement	RNT == 7006	8411 = 1
		Rideau de lumière inactif	
ACTION AC	Jeter un substrat défectueux au rebut	NA	Opérateur

## B.5 Définitions de variables

VARIABLE	TYPE	DÉFINITION DESCRIPTIVE	DÉFINITION FORMELLE
état initial	Booléenne	Bras XY à gauche ET Bras XY à droite ET Bras XY en arrière ET Bras XY en avant ET 1 <sup>re</sup> , 2 <sup>e</sup> , 3 <sup>e</sup> , 4 <sup>e</sup> pinces ouvertes ET Mâchoires des stations de test pour CO et CC ouvertes ET Têtes de test pour CO et CC en haut ET Têtes de test pour CO et CC en bas ET Voie de bons substrats pas pleine ET Voie de rejets pas pleine ET Pas de substrat défectueux présent à la butée du bras de rejet ET Pas de substrat défectueux présent à l'extrémité gauche de la voie de rejet ET Bras de rejet à droite ET Bras de rejet à gauche	$\neg E004 \bullet$ $\neg E005 \bullet$ $(E006 \bullet E001) \bullet$ $\neg (E002 + E003) \bullet$ $(E100 \bullet E101 \bullet E102 \bullet E103) \bullet$ $(E108 \bullet E110) \bullet$ $(E008 \bullet E010) \bullet$ $\neg (E009 + E011) \bullet$ $\neg E007 \bullet$ $\neg E112 \bullet$ $\neg E113 \bullet$ $\neg E200 \bullet$ $E115 \bullet$ $\neg E114$
spsco	Booléenne	Substrat présent à la station de test électrique pour CO	NA
spscc	Booléenne	Substrat présent à la station de test électrique pour CC	NA
spsd	Booléenne	Substrat présent à la station de décision	NA
spsb	Booléenne	Substrat présent à la station des bons substrats	NA
rebut	Booléenne	Décision de l'opérateur de ne pas retester le substrat rejeté par l'outil, et donc de le mettre au rebut	$rebut == \neg retest$
retest	Booléenne	Décision de l'opérateur de retester le substrat rejeté par l'outil, et donc de le recharger à l'entrée de la voie de chargement	$retest == \neg rebut$
N	Nuérique	Nombre de substrats dans le lot à tester	$n == b + d + saa + svr,$ $n \geq 1$
d	Nuérique	Nombre de substrats défectueux déchargé de la voie de rejets et mis au rebut par l'opérateur	$0 \leq d \leq n$
b	Nuérique	Nombre de substrats électriquement bons	$0 \leq b \leq n$
saa	Nuérique	Nombre de substrats qui reste à aligner	$0 \leq saa \leq n$

VARIABLE	TYPE	DÉFINITION DESCRIPTIVE	DÉFINITION FORMELLE
svr	Nuérique	Nombre de substrats présent dans la voie de rejets	$0 \leq \text{svr} \leq \text{svr}_{\text{max}}$ où $\text{svr}_{\text{max}}$ est le nombre maximum de substrats que peut engasiner la voie de rejets

## B.6 Grafcets

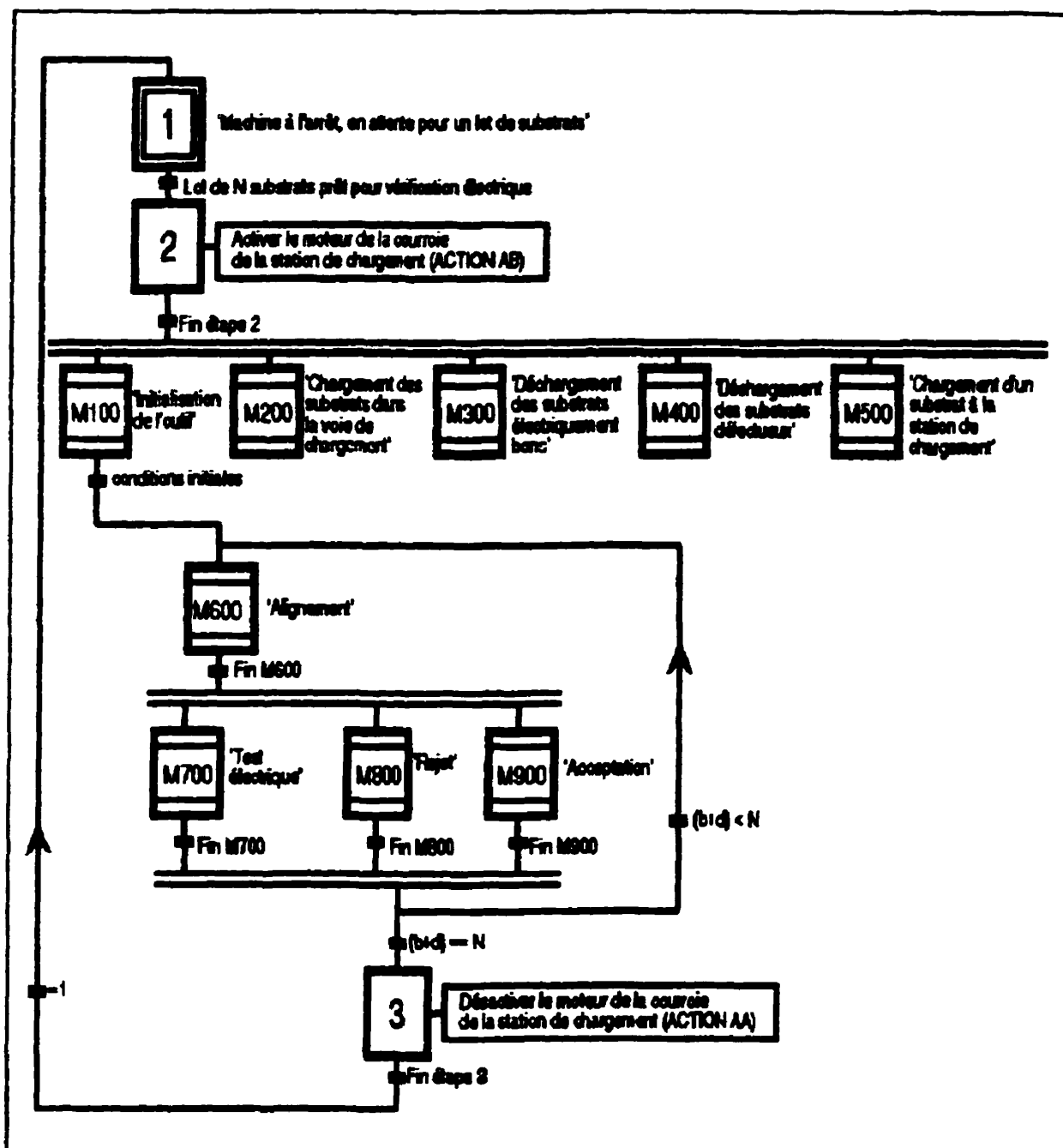


Figure 62: Grafcet général de l'outil VEES

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION A1	Monter la tête de test pour CO	ACTION A2	Monter la tête de test pour CC
ACTION M	Déplacer le bras de rejet à droite	ACTION O	Arrêter la courroie de rejet
ACTION E1	Ouvrir la mâchoire de la station de test pour CO	ACTION E2	Ouvrir la mâchoire de la station de test pour CC
ACTION G	Ouvrir les 4 pinces simultanément	ACTION I	Reculer le bras XY
ACTION L	Déplacer le bras XY à gauche		

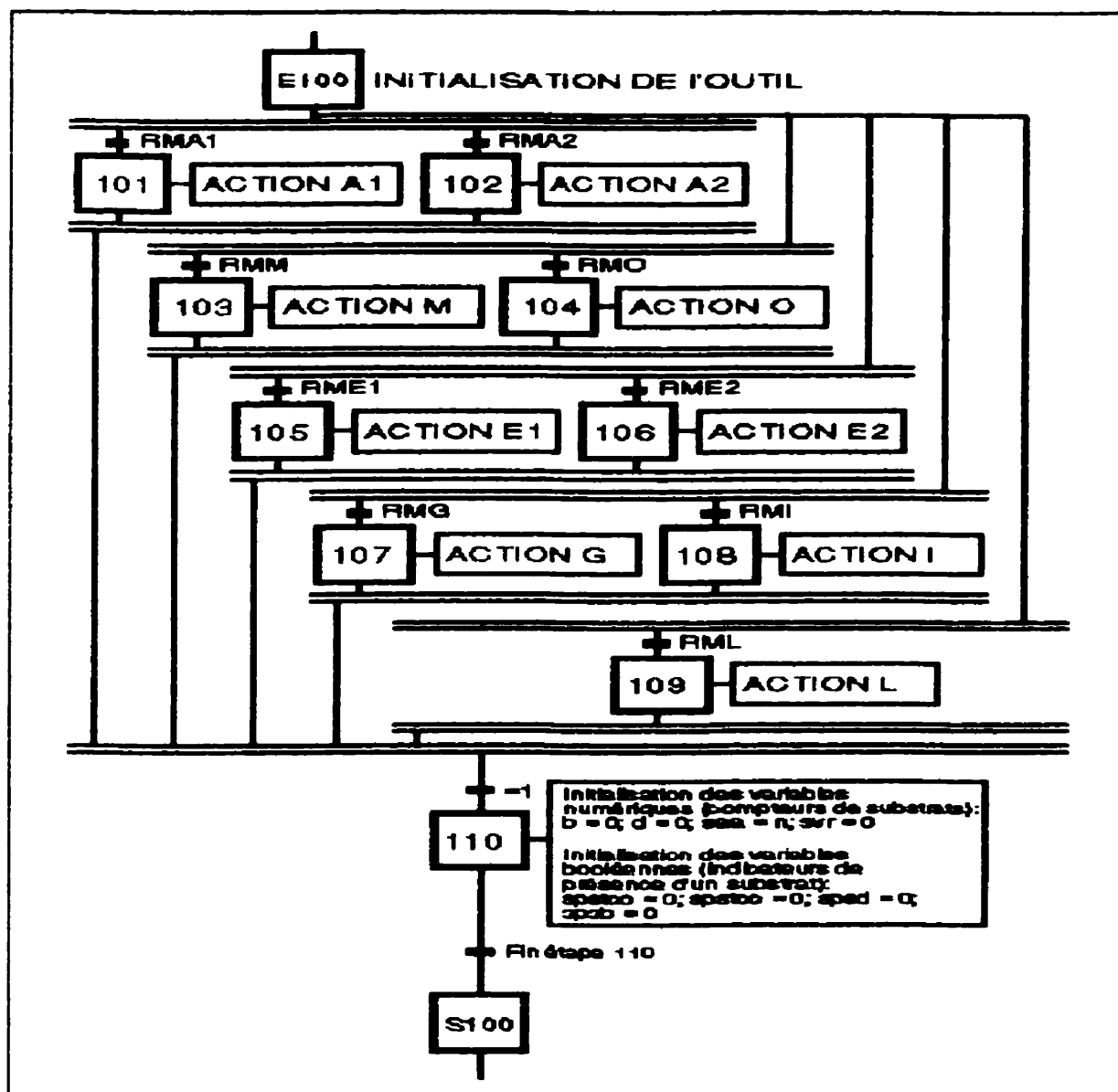


Figure 63: Expansion de la macro-étape M100 (Initialisation de l'outil)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION X	Décharger un substrat électriquement bon à la sortie de la voie de bons substrats	ACTION W	Charger un substrat à l'entrée de la voie de chargement

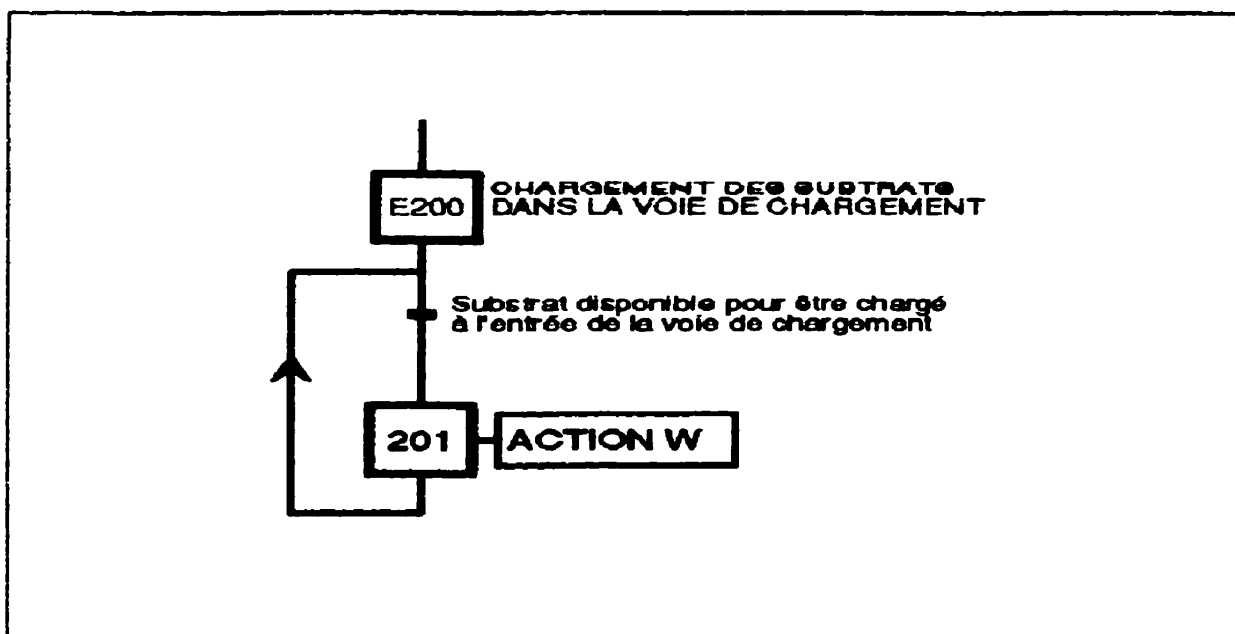


Figure 64: Expansion de la macro-étape M200 (Chargement des substrats dans la voie de bons substrats)

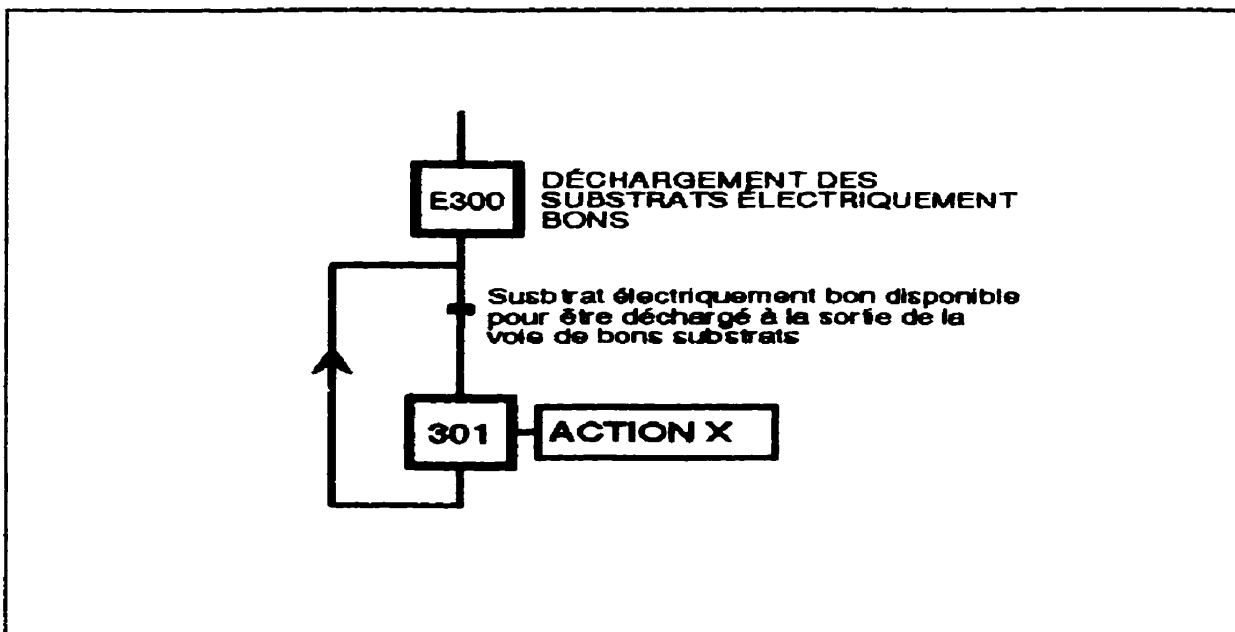


Figure 65: Expansion de la macro-étape M300 (Déchargement des substrats électriquement bons)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION W	Charger un substrat à l'entrée de la voie de chargement	ACTION AC	Jeter un substrat défectueux au rebut

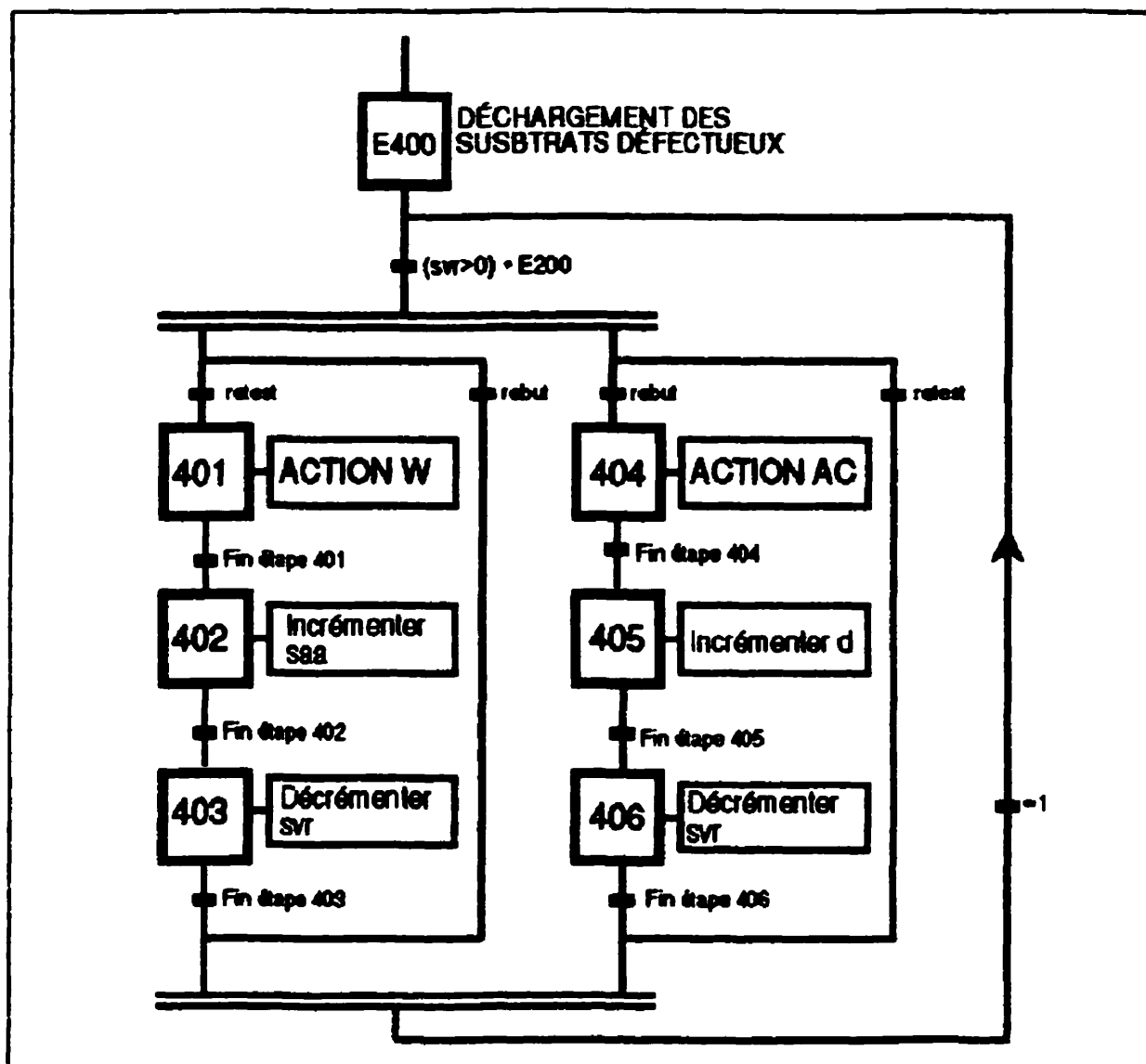


Figure 66: Expansion de la macro-étape M400 (Déchargement des substrats défectueux)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION S	Tourner la courroie de la station de chargement	ACTION T	Arrêter la courroie de la station de chargement

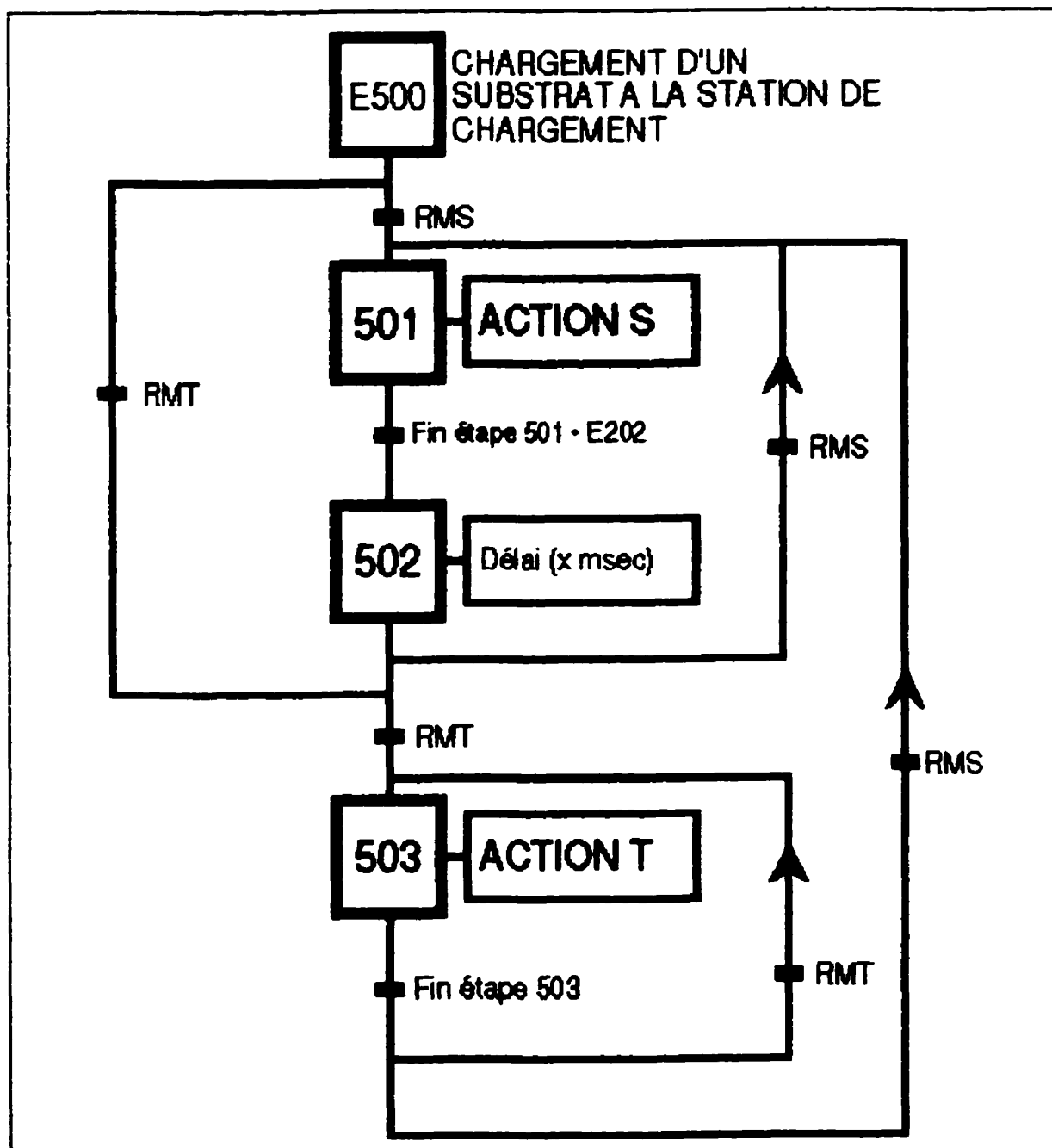
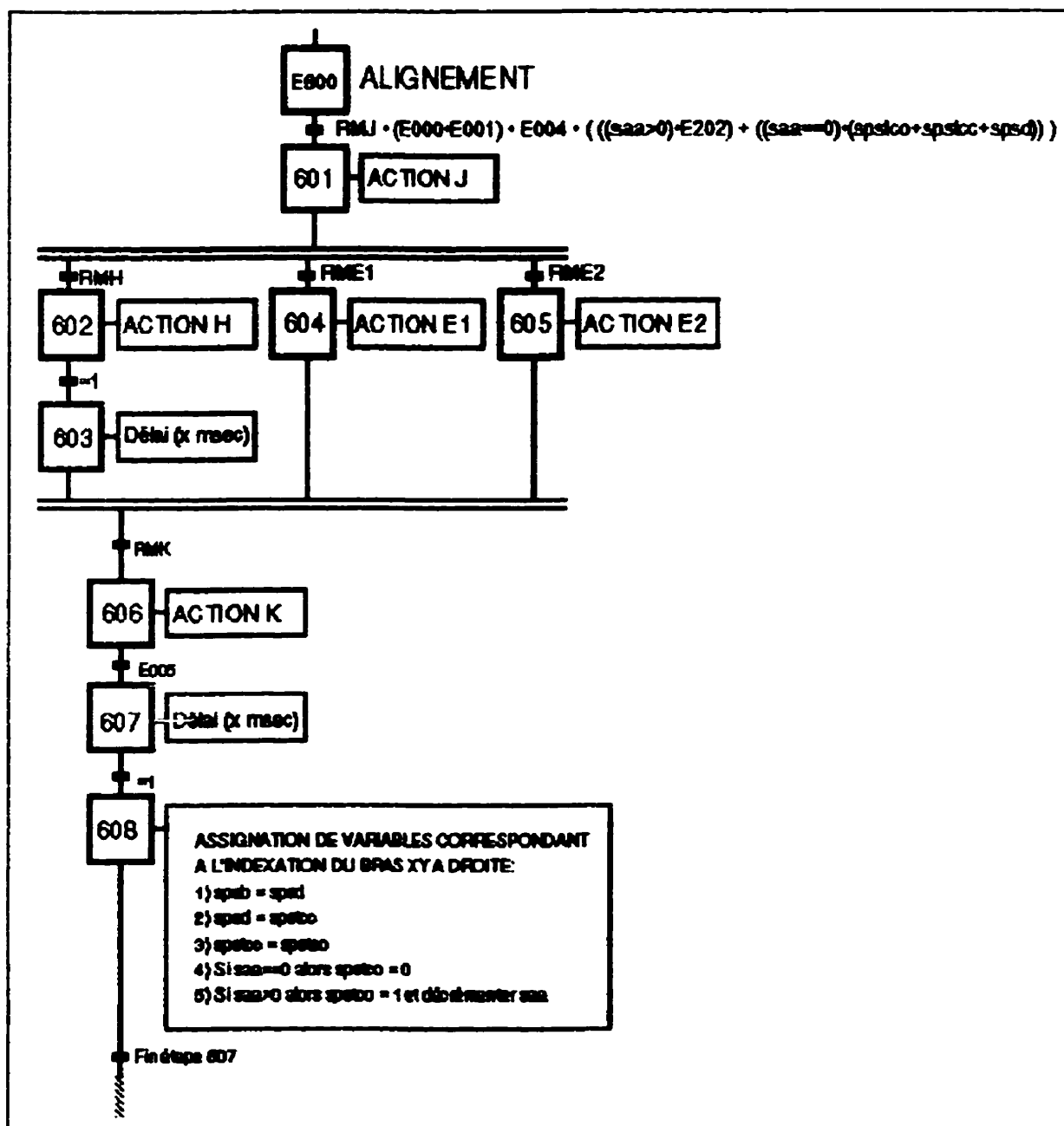


Figure 67: Expansion de la macro-étape M500 (Chargement d'un substrat à la station de chargement)



ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION J	Avancer le bras XY	ACTION H	Fermer les 4 pinces simultanément
ACTION E1	Ouvrir la mâchoire de la station de test pour C0	ACTION E2	Ouvrir la mâchoire de la station de test pour CC
ACTION K	Déplacer le bras XY à droite		

Figure 68: Expansion de la macro-étape M600 (Alignement), 1<sup>re</sup> partie

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION F1	Fermer la mâchoire de la station de test pour C0	ACTION F2	Fermer la mâchoire de la station de test pour CC
ACTION G	Ouvrir les 4 pinces simultanément		

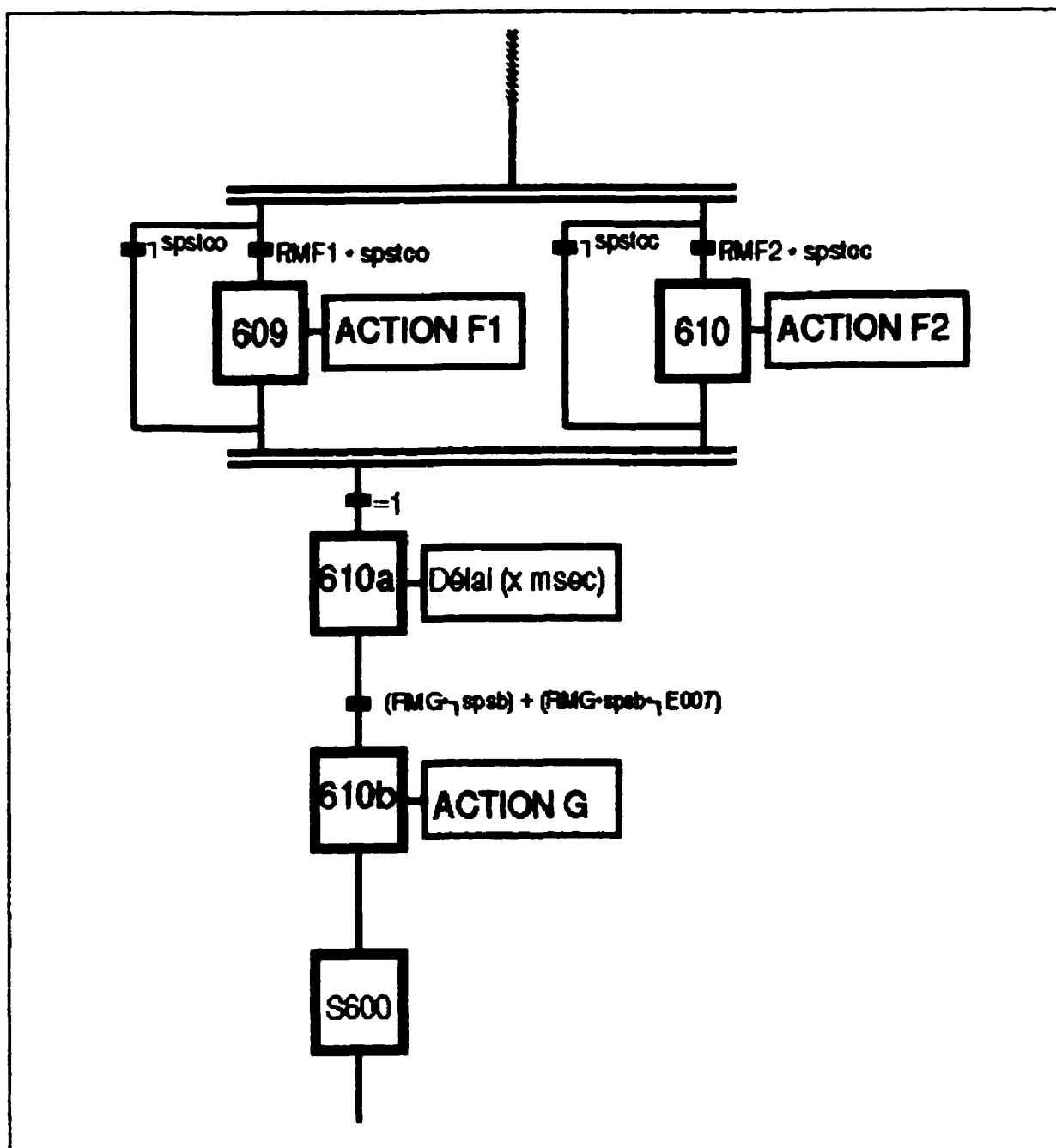


Figure 69: Expansion de la macro-étape M600 (Alignement), 2<sup>e</sup> partie

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION I	Reculer le bras XY	ACTION L	Déplacer le bras XY à gauche

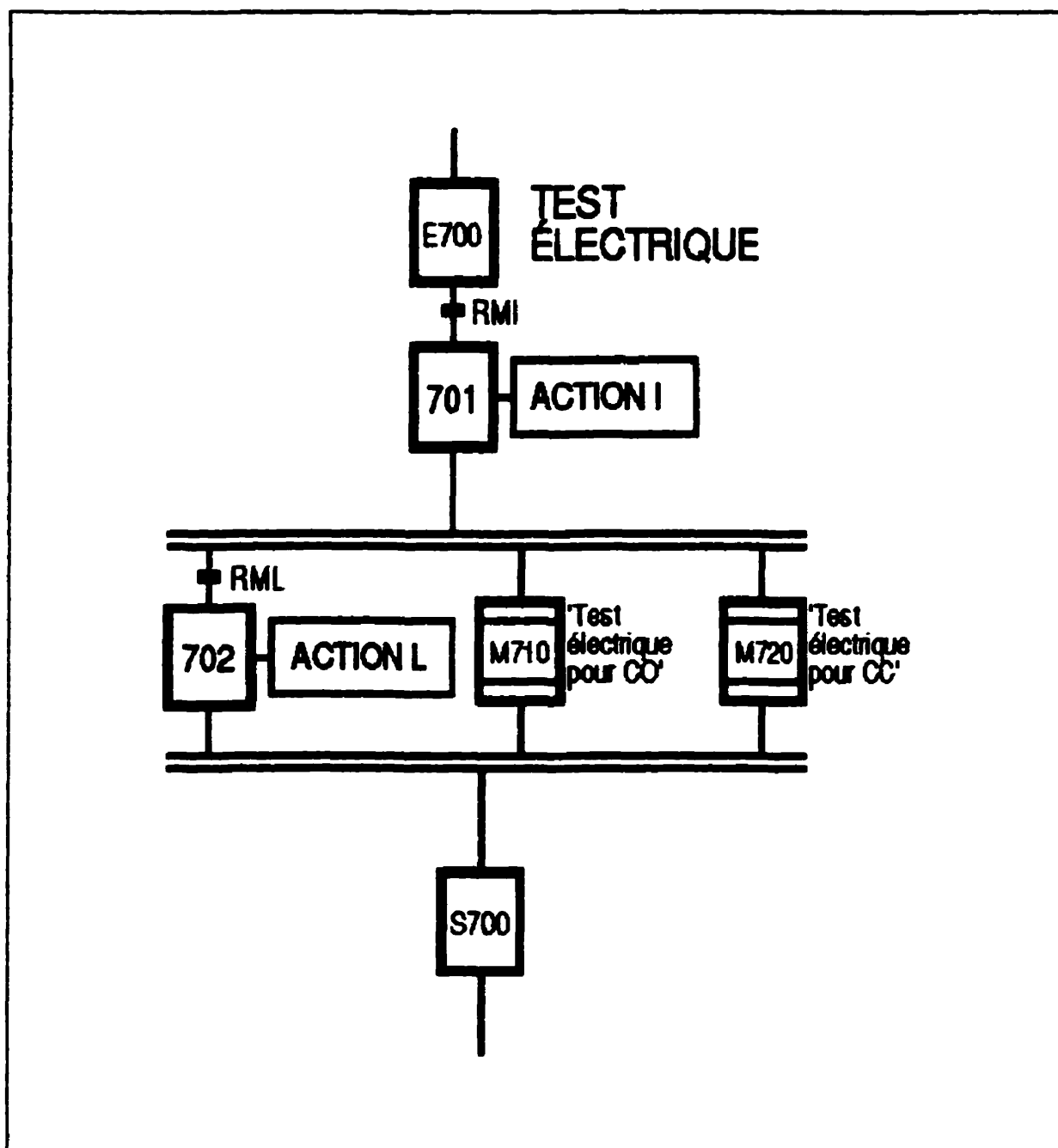


Figure 70: Expansion de la macro-étape M700 (Test électrique)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION B1	Descendre la tête de test pour CO	ACTION U	Effectuer le test électrique pour CO
ACTION A1	Monter la tête de test pour CO		

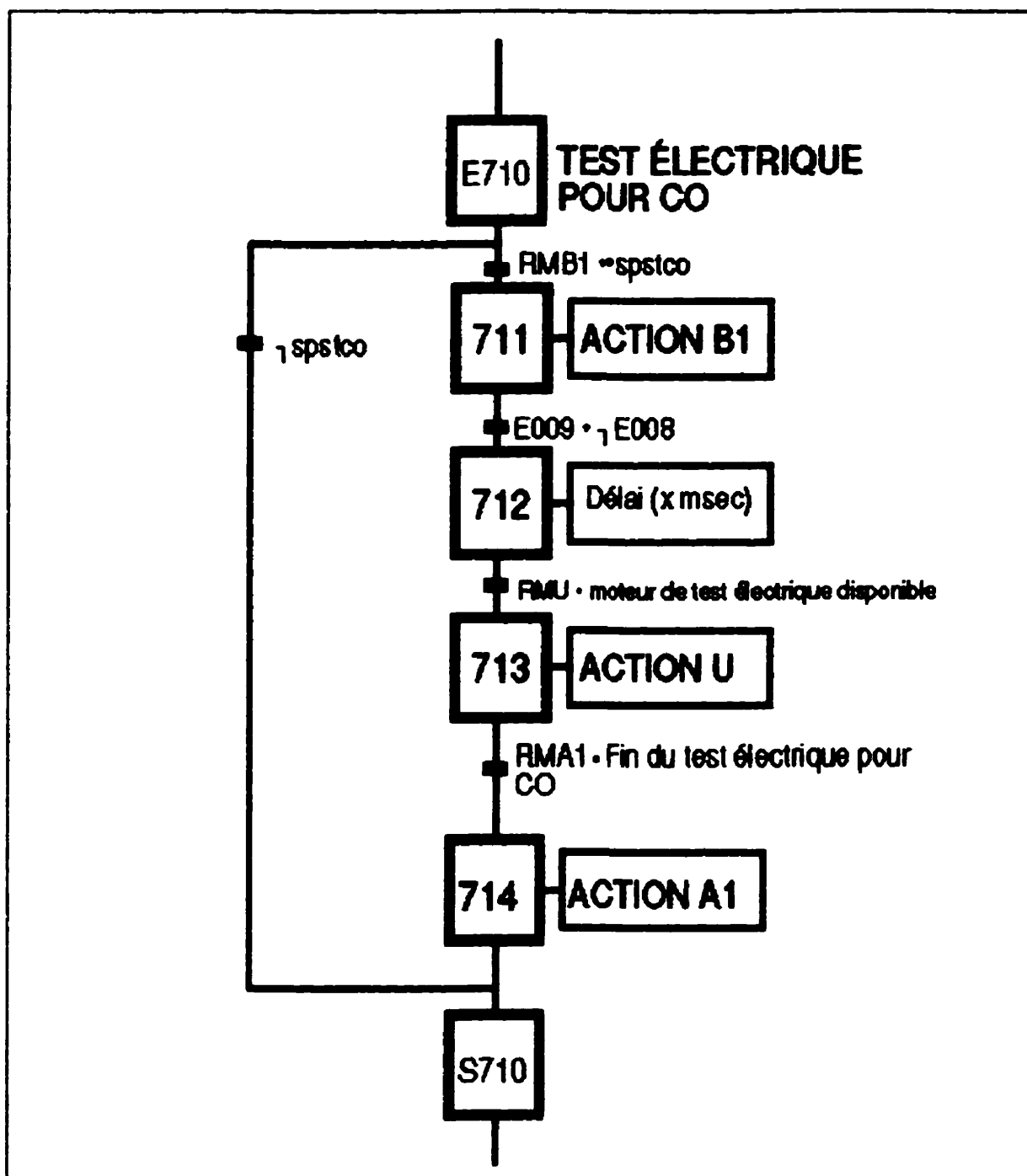


Figure 71: Expansion de la macro-étape M710 (Test électrique pour CO)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION B2	Descendre la tête de test pour CC	ACTION V	Effectuer le test électrique pour CC
ACTION A2	Monter la tête de test pour CC		

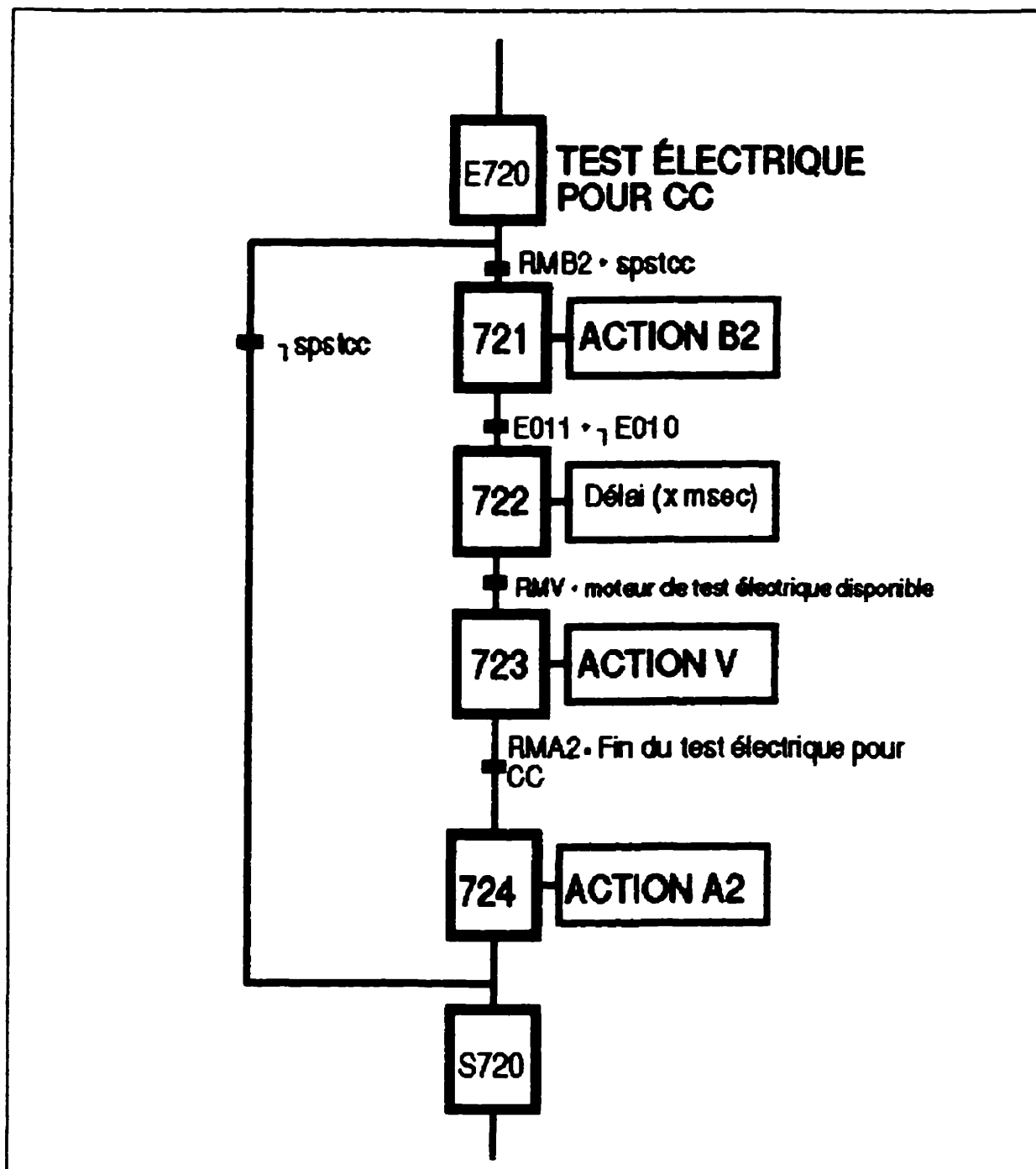


Figure 72: Expansion de la macro-étape M720 (Test électrique pour CC)

ACTION	DESCRIPTION	ACTION	DESCRIPTION
ACTION P	Tourner la courroie de rejet	ACTION O	Arrêter la courroie de rejet
ACTION N	Déplacer le bras de rejet à gauche	ACTION M	Déplacer le bras de rejet à droite

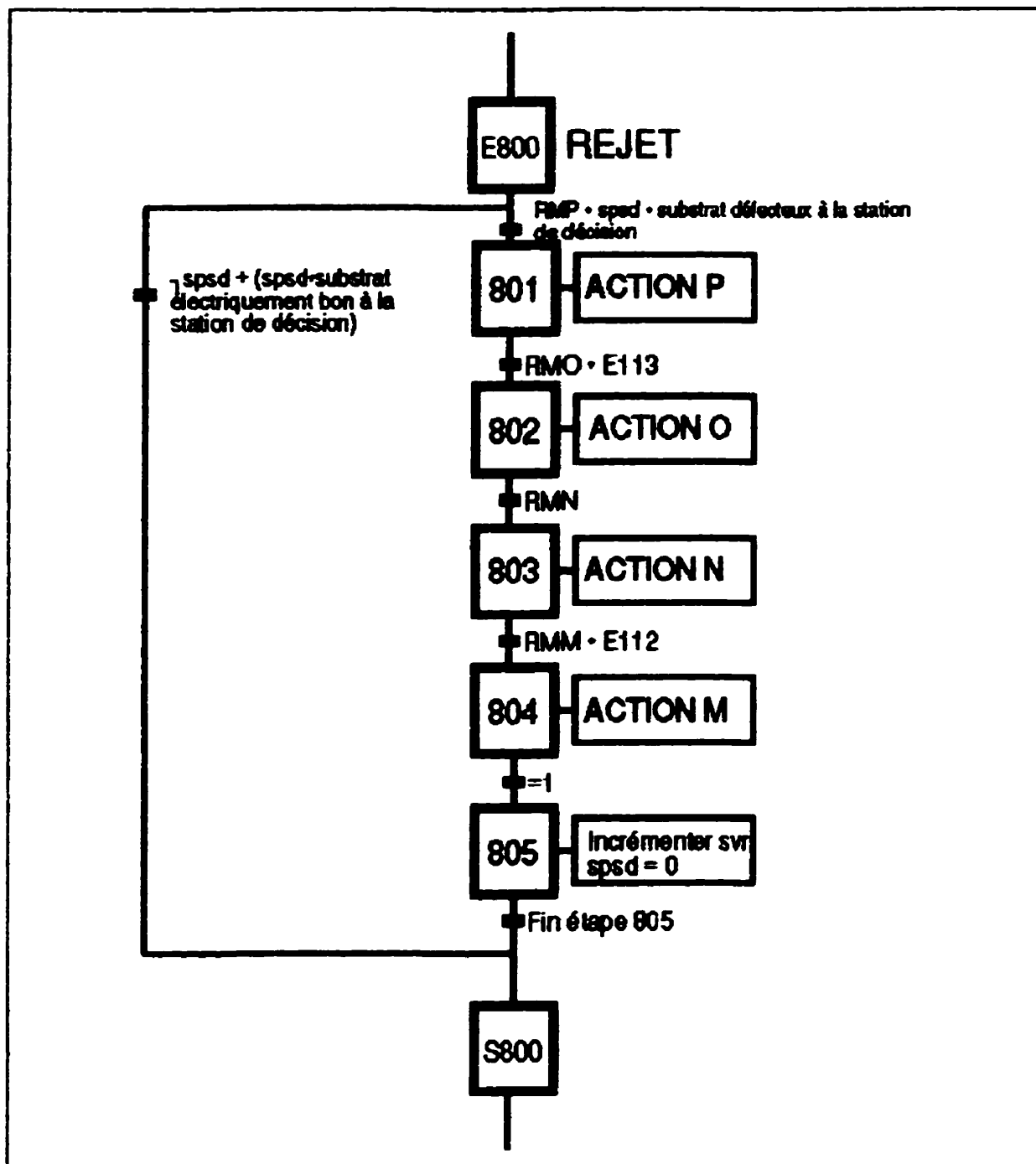


Figure 73: Expansion de la macro-étape M800 (Rejet)

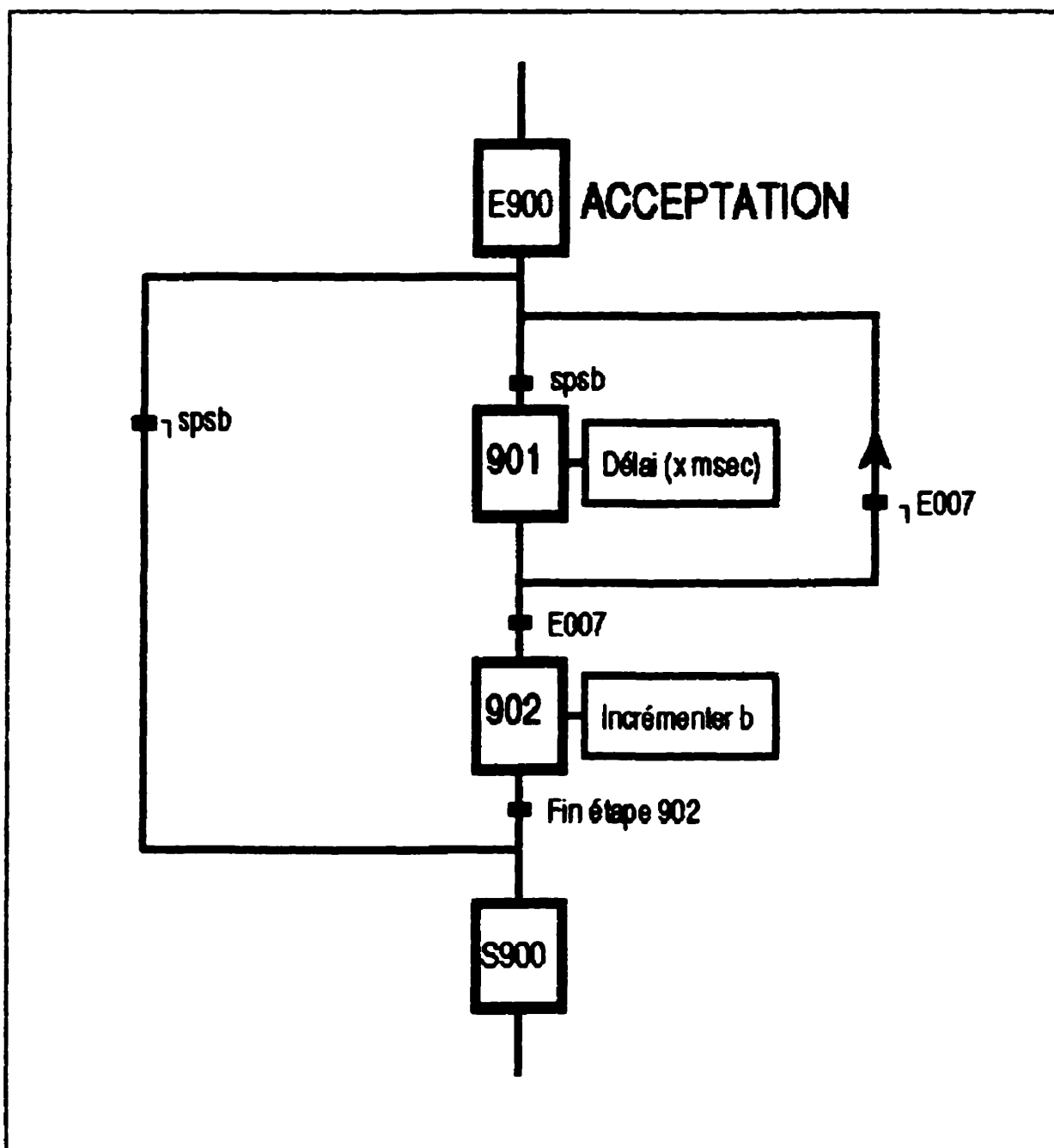


Figure 74: Expansion de la macro-étape M900 (Acceptation)

## ANNEXE C - LOGICIEL DE CONTRÔLE

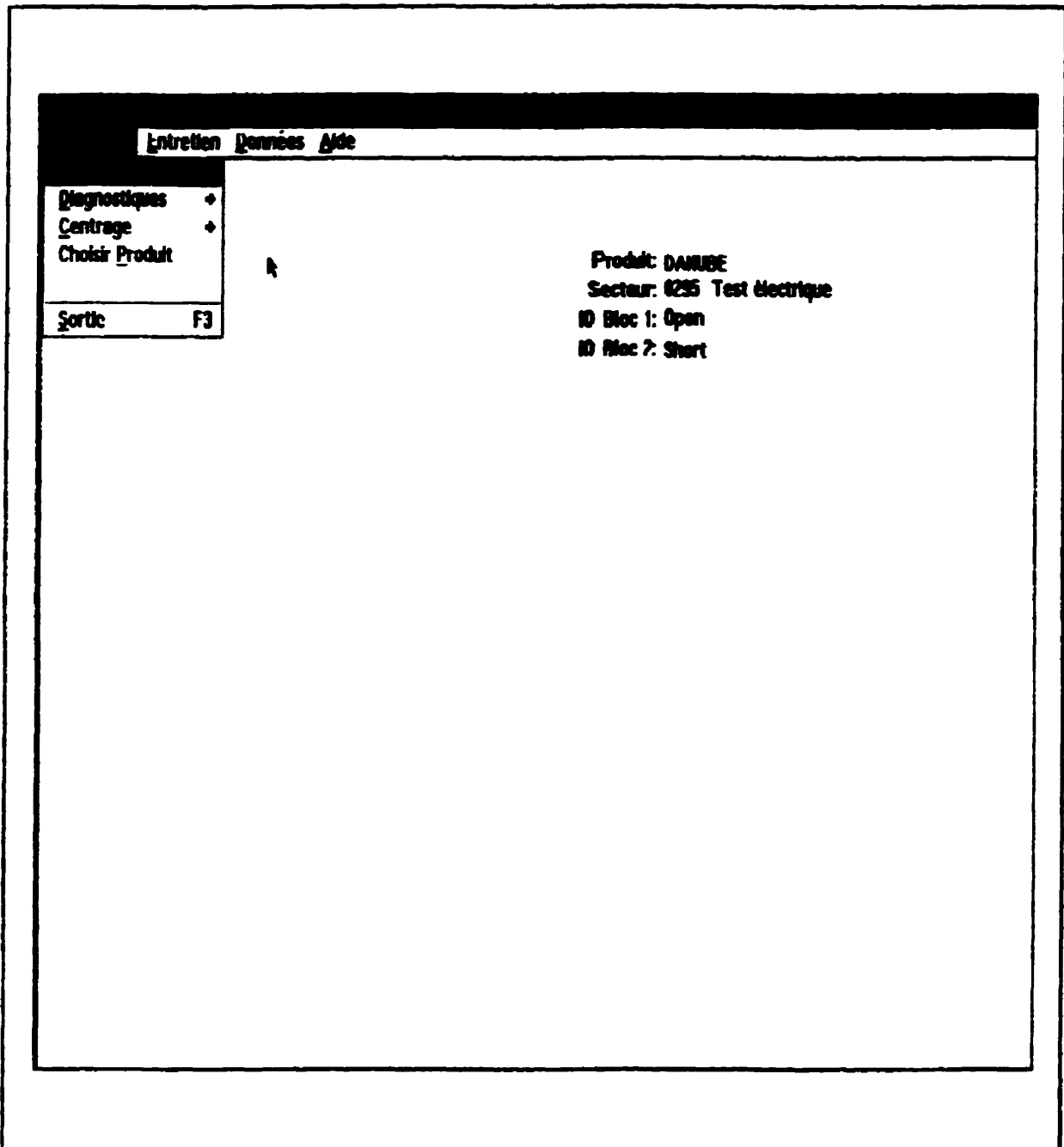


Figure 75: Menu d'opération du logiciel de contrôle du VEEs



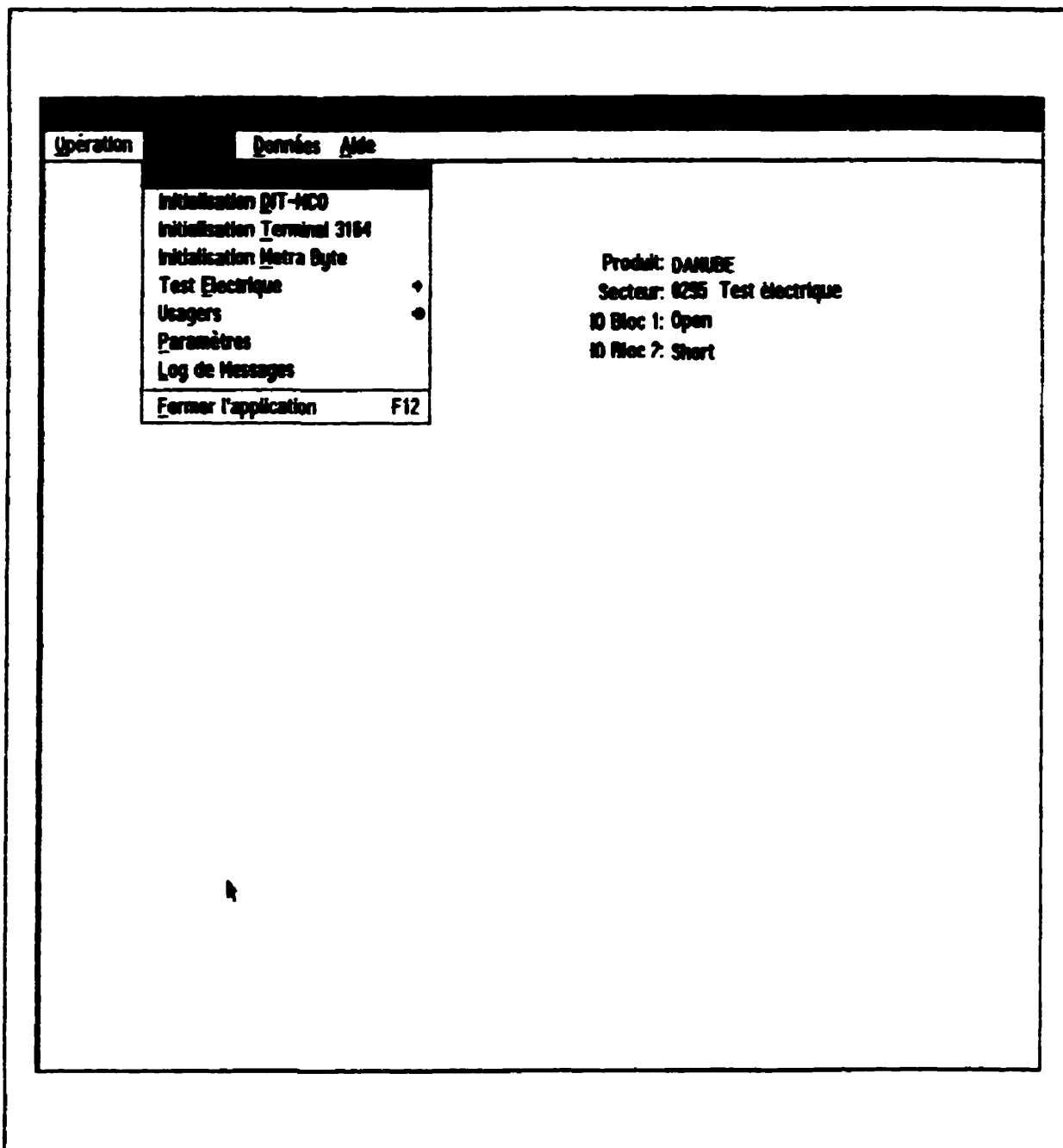


Figure 76: Menu d'entretien du logiciel de contrôle du VEES

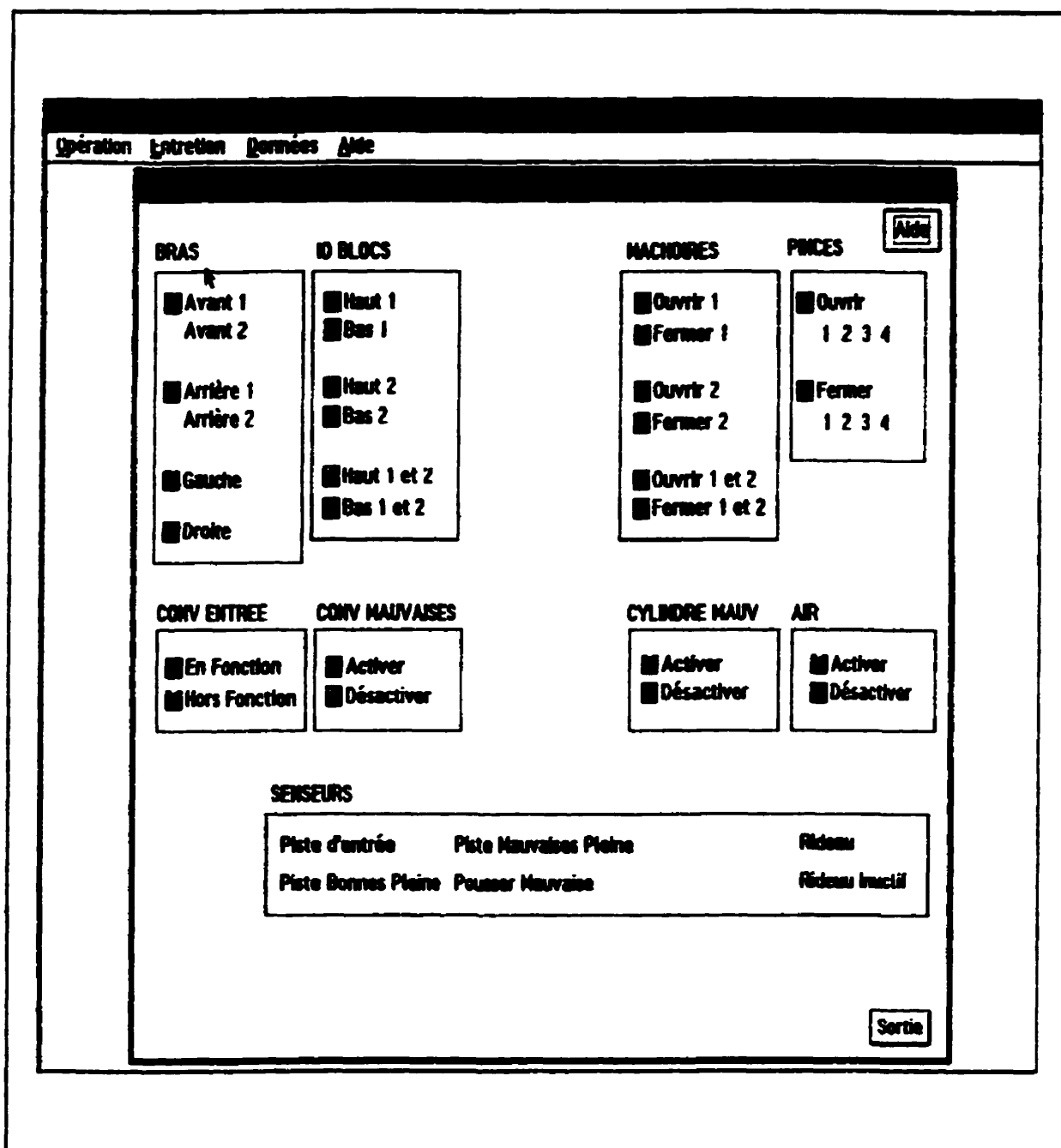


Figure 77: Menu de commandes manuelles du logiciel de contrôle du VES

## ANNEXE D - BASES DE DONNÉES

IO Tester

Opération Entretien Données Aide

JobNo: JE000740536

Part Number: 00077G2045

EC Number: 000050025C

Produc: AE3290

Product: CANYON

Job Status: Terminée

Prochain Secteur: 0323

Annuler Job

Effacer Job

Quantité Totale: 144

Quantité à Tester: 000

Quantité Bonnes: 141

Quantité Scraps: 003

Code

300

300

300

Annuler Mauvaises

Sortie

Figure 78: Données de rendement par lot de substrats

ID Tester

Opération Entretien

**Editer Produit**

Nom:

Format X:

Format Y:

Description:

ME Family

"Nouveau"  
B10

**Editer ME Fam**

OK

Part Number: 0003765705 **Aide**

EC Number: 000043825C

Pnuc: AE3286

Version: V01

Produit: CANYON

Secteur: 0295

Date modification: 1994-01-07

Date Création: 1993-10-18

Date Qualification: 1993-10-28

Date Utilisation: 1994-01-07

**Net List**

**Exporter** **Importer**

**Test Data**

**Importer** ☐ Open ☐ Short

**Exporter**

☐ Short test

☐ Open Test

☐ Qualifié

☐ Production

**Effacer**

**Sortie**

**Aide**

**Sect Production**

0295	Y
0295	Y

**Cancel**

Figure 79: Programmes de test par produit

# **ANNEXE E - EXEMPLES DES FICHIERS D'UN PRODUIT**

**E.1 Matrice de transfert d'adresses matricielles à points terminaux**

**PROD\_NAME:**  
**PIXX**

MATRIX: PROD_NOM:																	
003A7	0A01	00574	0C10	00412	0P03	0050P	0E12										
003DA	0A02	005A7	0C11	00445	0P04	00612	0E13										
0040D	0A03	005DA	0C12	00478	0P05	00645	0E14										
00440	0A04	0060D	0C13	004AB	0P06	00678	0E15										
00473	0A05	00640	0C14	004DE	0P07	006AB	0E16										
004A6	0A06	00673	0C15	00511	0P08	003AP	0E01										
004D9	0A07	006A6	0C16	00544	0P09	003E2	0E02										
0050C	0A08	003AA	0E01	00577	0P10	00415	0E03										
0053P	0A09	003D9	0E02	005AA	0P11	00448	0E04										
00572	0A10	00410	0E03	005D9	0P12	00478	0E05										
005A5	0A11	00443	0E04	00610	0P13	004AE	0E06										
005D8	0A12	00476	0E05	00643	0P14	004E1	0E07										
0060B	0A13	004A9	0E06	00676	0P15	00514	0E08										
0063E	0A14	004DC	0E07	006A9	0P16	00547	0E09										
00671	0A15	0050P	0E08	003AB	0E01	0057A	0E10										
006A4	0A16	00542	0E09	003E0	0E02	005AD	0E11										
003A8	0E01	00575	0E10	00413	0E03	005D0	0E12										
003D8	0E02	005A8	0E11	00446	0E04	00613	0E13										
0040E	0E03	005D8	0E12	00479	0E05	00646	0E14										
00441	0E04	0060E	0E13	004AC	0E06	00679	0E15										
00474	0E05	00641	0E14	004DP	0E07	006AC	0E16										
004A7	0E06	00674	0E15	00512	0E08	003B0	0E01										
004DA	0E07	006A7	0E16	00545	0E09	003E3	0E02										
0050D	0E08	003AB	0E01	00578	0E10	00416	0E03										
00540	0E09	003DE	0E02	005AB	0E11	00449	0E04										
00573	0E10	00411	0E03	005DE	0E12	0047C	0E05										
005A6	0E11	00444	0E04	00611	0E13	004AP	0E06										
005D9	0E12	00477	0E05	00644	0E14	004E2	0E07										
0060C	0E13	004AA	0E06	00677	0E15	00515	0E08										
0063P	0E14	004D9	0E07	006AA	0E16	00548	0E09										
00672	0E15	00510	0E08	003AE	0E01	0057B	0E10										
006A5	0E16	00543	0E09	003E1	0E02	005AE	0E11										
003A9	0E01	00576	0E10	00414	0E03	005E1	0E12										
003D9	0E02	005A9	0E11	00447	0E04	00614	0E13										
0040P	0E03	005DC	0E12	0047A	0E05	00647	0E14										
00442	0E04	0060P	0E13	004AD	0E06	0067A	0E15										
00475	0E05	00642	0E14	004E0	0E07	006AD	0E16										
004A8	0E06	00675	0E15	00513	0E08	003B1	0E01										
004DB	0E07	006A8	0E16	00546	0E09	003E4	0E02										
0050E	0E08	003AC	0E01	00579	0E10	00417	0E03										
00541	0E09	003DP	0E02	005AC	0E11	0044A	0E04										

0047D	00519	0P08
00480	0054C	0P09
00483	0057F	0P16
00516	00582	0P11
00549	00585	0P12
0057C	00618	0P13
0058F	0064B	0P14
005E2	0067E	0P15
00615	006B1	0P16
00648	003B5	0P01
00678	003E8	0P02
0068E	0041B	0P03
00382	0044E	0P04
003E5	00481	0P05
00418	004B4	0P06
00448	004E7	0P07
0047E	0051A	0P08
004B1	0054D	0P09
004E4	00580	0P10
00517	005B3	0P11
0054A	005E6	0P12
0057D	00619	0P13
00580	0064C	0P14
005E3	0067F	0P15
00616	006B2	0P16
00649	003B6	0P01
0067C	003E9	0P02
0068F	0041C	0P03
00383	0044F	0P04
003E6	00482	0P05
00419	004B5	0P06
0044C	004E8	0P07
0047F	0051B	0P08
004B2	0054E	0P09
004E5	00581	0P10
00518	005B4	0P11
0054B	005E7	0P12
0057E	0061A	0P13
005B1	0064D	0P14
005E4	00680	0P15
00617	006B3	0P16
0064A		
0067D		
006B0		
003B4		
003E7		
0041A		
0044D		
00480		
004B3		
004E6		
0P07		

## E.2 Spécification des réseaux

PART\_NO.: EC\_NO.: PNEUC: VERSION:  
 000XXXXXX 0000XXXXX AXXXXX V01

NET_NAME..	VOLT_IND:	TYPE:	PROD_NUM:				
SIGNAL00001	N	IO	OL02	SIGNAL00022	N	C4	0A11
SIGNAL00001	N	C4	AACK	SIGNAL00023	N	IO	0E15
SIGNAL00002	N	IO	OK04	SIGNAL00023	N	C4	0A12
SIGNAL00002	N	C4	0A00	SIGNAL00024	N	IO	0B01
SIGNAL00003	N	IO	0A04	SIGNAL00024	N	C4	0A13
SIGNAL00003	N	C4	0A0E	SIGNAL00025	N	IO	0E16
SIGNAL00004	N	IO	OC01	SIGNAL00025	N	C4	0A14
SIGNAL00004	N	C4	AP00	SIGNAL00026	N	IO	0B02
SIGNAL00005	N	IO	0B04	SIGNAL00026	N	C4	0A15
SIGNAL00005	N	C4	AP01	SIGNAL00027	N	IO	0F13
SIGNAL00006	N	IO	0B03	SIGNAL00027	N	C4	0A16
SIGNAL00006	N	C4	AP02	SIGNAL00028	N	IO	0J01
SIGNAL00007	N	IO	0B02	SIGNAL00028	N	C4	0A17
SIGNAL00007	N	C4	AP03	SIGNAL00029	N	IO	0F14
SIGNAL00008	N	IO	0B07	SIGNAL00029	N	C4	0A18
SIGNAL00008	N	C4	ARRAY	SIGNAL00030	N	IO	0J02
SIGNAL00009	N	IO	0J04	SIGNAL00030	N	C4	0A19
SIGNAL00009	N	C4	ARTR	SIGNAL00031	N	IO	0F15
SIGNAL00010	N	IO	0A10	SIGNAL00031	N	C4	0A20
SIGNAL00010	N	C4	AVDD	SIGNAL00032	N	IO	0B03
SIGNAL00011	N	IO	OC16	SIGNAL00032	N	C4	0A21
SIGNAL00011	N	C4	0A00	SIGNAL00033	N	IO	0F16
SIGNAL00012	N	IO	0B04	SIGNAL00033	N	C4	0A22
SIGNAL00012	N	C4	0A01	SIGNAL00034	N	IO	0F04
SIGNAL00013	N	IO	0D13	SIGNAL00034	N	C4	0A23
SIGNAL00013	N	C4	0A02	SIGNAL00035	N	IO	0G13
SIGNAL00014	N	IO	0F02	SIGNAL00035	N	C4	0A24
SIGNAL00014	N	C4	0A03	SIGNAL00036	N	IO	0K01
SIGNAL00015	N	IO	0D14	SIGNAL00036	N	C4	0A25
SIGNAL00015	N	C4	0A04	SIGNAL00037	N	IO	0G15
SIGNAL00016	N	IO	OC01	SIGNAL00037	N	C4	0A26
SIGNAL00016	N	C4	0A05	SIGNAL00038	N	IO	0K02
SIGNAL00017	N	IO	0D15	SIGNAL00038	N	C4	0A27
SIGNAL00017	N	C4	0A06	SIGNAL00039	N	IO	0B16
SIGNAL00018	N	IO	0K02	SIGNAL00039	N	C4	0A28
SIGNAL00018	N	C4	0A07	SIGNAL00040	N	IO	0M01
SIGNAL00019	N	IO	0D16	SIGNAL00040	N	C4	0A29
SIGNAL00019	N	C4	0A08	SIGNAL00041	N	IO	0J15
SIGNAL00020	N	IO	0D04	SIGNAL00041	N	C4	0A30
SIGNAL00020	N	C4	0A09	SIGNAL00042	N	IO	0P01
SIGNAL00021	N	IO	0E13	SIGNAL00042	N	C4	0A31
SIGNAL00021	N	C4	0A10	SIGNAL00043	N	IO	0L01
SIGNAL00022	N	IO	OC02	SIGNAL00043	N	C4	000C

SIGNAL00044	N	IO	OR06	SIGNAL00069	N	C4	DN14
SIGNAL00044	N	C4	OR08	SIGNAL00070	N	IO	OR09
SIGNAL00045	N	IO	QA06	SIGNAL00070	N	C4	DN15
SIGNAL00045	N	C4	CNRK	SIGNAL00071	N	IO	OT09
SIGNAL00046	N	IO	OR01	SIGNAL00071	N	C4	DN16
SIGNAL00046	N	C4	OC01	SIGNAL00072	N	IO	OP08
SIGNAL00047	N	IO	OD08	SIGNAL00072	N	C4	DN17
SIGNAL00047	N	C4	CKSY	SIGNAL00073	N	IO	ON08
SIGNAL00048	N	IO	OD07	SIGNAL00073	N	C4	DN18
SIGNAL00048	N	C4	CLK0	SIGNAL00074	N	IO	OR08
SIGNAL00049	N	IO	OR01	SIGNAL00074	N	C4	DN19
SIGNAL00049	N	C4	CSE0	SIGNAL00075	N	IO	OT08
SIGNAL00050	N	IO	OR05	SIGNAL00075	N	C4	DN20
SIGNAL00050	N	C4	CSE1	SIGNAL00076	N	IO	ON07
SIGNAL00051	N	IO	OJ14	SIGNAL00076	N	C4	DN21
SIGNAL00051	N	C4	ODNB	SIGNAL00077	N	IO	OR07
SIGNAL00052	N	IO	OR15	SIGNAL00077	N	C4	DN22
SIGNAL00052	N	C4	DD01	SIGNAL00078	N	IO	OT07
SIGNAL00053	N	IO	OR01	SIGNAL00078	N	C4	DN23
SIGNAL00053	N	C4	ODNC	SIGNAL00079	N	IO	OP06
SIGNAL00054	N	IO	OC04	SIGNAL00079	N	C4	DN24
SIGNAL00054	N	C4	DDW0	SIGNAL00080	N	IO	ON06
SIGNAL00055	N	IO	OP14	SIGNAL00080	N	C4	DN25
SIGNAL00055	N	C4	DN00	SIGNAL00081	N	IO	OR06
SIGNAL00056	N	IO	OT16	SIGNAL00081	N	C4	DN26
SIGNAL00056	N	C4	DN01	SIGNAL00082	N	IO	OT06
SIGNAL00057	N	IO	OR15	SIGNAL00082	N	C4	DN27
SIGNAL00057	N	C4	DN02	SIGNAL00083	N	IO	OR05
SIGNAL00058	N	IO	OT15	SIGNAL00083	N	C4	DN28
SIGNAL00058	N	C4	DN03	SIGNAL00084	N	IO	ON05
SIGNAL00059	N	IO	OR13	SIGNAL00084	N	C4	DN29
SIGNAL00059	N	C4	DN04	SIGNAL00085	N	IO	OT05
SIGNAL00060	N	IO	OR12	SIGNAL00085	N	C4	DN30
SIGNAL00060	N	C4	DN05	SIGNAL00086	N	IO	OT04
SIGNAL00061	N	IO	OP11	SIGNAL00086	N	C4	DN31
SIGNAL00061	N	C4	DN06	SIGNAL00087	N	IO	OK13
SIGNAL00062	N	IO	ON11	SIGNAL00087	N	C4	DL00
SIGNAL00062	N	C4	DN07	SIGNAL00088	N	IO	OK15
SIGNAL00063	N	IO	OR11	SIGNAL00088	N	C4	DL01
SIGNAL00063	N	C4	DN08	SIGNAL00089	N	IO	OK16
SIGNAL00064	N	IO	OT12	SIGNAL00089	N	C4	DL02
SIGNAL00064	N	C4	DN09	SIGNAL00090	N	IO	OL16
SIGNAL00065	N	IO	OT11	SIGNAL00090	N	C4	DL03
SIGNAL00065	N	C4	DN10	SIGNAL00091	N	IO	OL15
SIGNAL00066	N	IO	OR10	SIGNAL00091	N	C4	DL04
SIGNAL00066	N	C4	DN11	SIGNAL00092	N	IO	OL13
SIGNAL00067	N	IO	OP09	SIGNAL00092	N	C4	DL05
SIGNAL00067	N	C4	DN12	SIGNAL00093	N	IO	OL14
SIGNAL00068	N	IO	ON09	SIGNAL00093	N	C4	DL06
SIGNAL00068	N	C4	DN13	SIGNAL00094	N	IO	ON16
SIGNAL00069	N	IO	OT10	SIGNAL00094	N	C4	DL07



SIGNAL00095	N	IO	QW15	SIGNAL00120	N	C4	DPQ6
SIGNAL00095	N	C4	DL08	SIGNAL00121	N	IO	OL03
SIGNAL00096	N	IO	QW13	SIGNAL00121	N	C4	DPQ1
SIGNAL00096	N	C4	DL09	SIGNAL00122	N	IO	QWQ2
SIGNAL00097	N	IO	QW16	SIGNAL00122	N	C4	DPQ2
SIGNAL00097	N	C4	DL10	SIGNAL00123	N	IO	OLQ4
SIGNAL00098	N	IO	QW15	SIGNAL00123	N	C4	DPQ3
SIGNAL00098	N	C4	DL11	SIGNAL00124	N	IO	QRQ1
SIGNAL00099	N	IO	QW13	SIGNAL00124	N	C4	DPQ4
SIGNAL00099	N	C4	DL12	SIGNAL00125	N	IO	OPQ2
SIGNAL00100	N	IO	QW14	SIGNAL00125	N	C4	DPQ5
SIGNAL00100	N	C4	DL13	SIGNAL00126	N	IO	QWQ4
SIGNAL00101	N	IO	OP16	SIGNAL00126	N	C4	DPQ6
SIGNAL00101	N	C4	DL14	SIGNAL00127	N	IO	QRQ2
SIGNAL00102	N	IO	OP15	SIGNAL00127	N	C4	DPQ7
SIGNAL00102	N	C4	DL15	SIGNAL00128	N	IO	OG16
SIGNAL00103	N	IO	OR16	SIGNAL00128	N	C4	DRTR
SIGNAL00103	N	C4	DL16	SIGNAL00129	N	IO	ODQ5
SIGNAL00104	N	IO	OR14	SIGNAL00129	N	C4	DRV0
SIGNAL00104	N	C4	DL17	SIGNAL00130	N	IO	QCQ3
SIGNAL00105	N	IO	QY14	SIGNAL00130	N	C4	DRV1
SIGNAL00105	N	C4	DL18	SIGNAL00131	N	IO	OPQ1
SIGNAL00106	N	IO	QW10	SIGNAL00131	N	C4	QGB1
SIGNAL00106	N	C4	DL19	SIGNAL00132	N	IO	QWQ8
SIGNAL00107	N	IO	OP13	SIGNAL00132	N	C4	HALY
SIGNAL00107	N	C4	DL20	SIGNAL00133	N	IO	ORQ7
SIGNAL00108	N	IO	QW12	SIGNAL00133	N	C4	HRST
SIGNAL00108	N	C4	DL21	SIGNAL00134	N	IO	QW15
SIGNAL00109	N	IO	QY13	SIGNAL00134	N	C4	QINT
SIGNAL00109	N	C4	DL22	SIGNAL00135	N	IO	QB10
SIGNAL00110	N	IO	OPQ3	SIGNAL00135	N	C4	LSSD
SIGNAL00110	N	C4	DL23	SIGNAL00136	N	IO	QD11
SIGNAL00111	N	IO	QWQ3	SIGNAL00136	N	C4	L1CL
SIGNAL00111	N	C4	DL24	SIGNAL00137	N	IO	QD12
SIGNAL00112	N	IO	QWQ4	SIGNAL00137	N	C4	L2CL
SIGNAL00112	N	C4	DL25	SIGNAL00138	N	IO	QC13
SIGNAL00113	N	IO	QRQ3	SIGNAL00138	N	C4	QWCP
SIGNAL00113	N	C4	DL26	SIGNAL00139	N	IO	QCQ8
SIGNAL00114	N	IO	QYQ1	SIGNAL00139	N	C4	WAPR
SIGNAL00114	N	C4	DL27	SIGNAL00140	N	IO	QAQ8
SIGNAL00115	N	IO	QYQ2	SIGNAL00140	N	C4	PLLQ
SIGNAL00115	N	C4	DL28	SIGNAL00141	N	IO	QBQ9
SIGNAL00116	N	IO	OPQ4	SIGNAL00141	N	C4	PLL1
SIGNAL00116	N	C4	DL29	SIGNAL00142	N	IO	QAQ9
SIGNAL00117	N	IO	QYQ3	SIGNAL00142	N	C4	PLL2
SIGNAL00117	N	C4	DL30	SIGNAL00143	N	IO	QDQ9
SIGNAL00118	N	IO	QRQ4	SIGNAL00143	N	C4	PLL3
SIGNAL00118	N	C4	DL31	SIGNAL00144	N	IO	QDQ1
SIGNAL00119	N	IO	QAQ5	SIGNAL00144	N	C4	RSRV
SIGNAL00119	N	C4	QDPE	SIGNAL00145	N	IO	QDQ6
SIGNAL00120	N	IO	QWQ2	SIGNAL00145	N	C4	RSVD

SIGNAL00146	N	IO	QW04	SIGNAL00171	N	C4	QW07
SIGNAL00146	N	C4	QSHD	SIGNAL00172	N	IO	QJ16
SIGNAL00147	N	IO	QA16	SIGNAL00172	N	C4	XATS
SIGNAL00147	N	C4	QSMJ	DUNNY-1	U	IO	QC04
SIGNAL00148	N	IO	QB14	DUNNY-2	U	IO	QD03
SIGNAL00148	N	C4	SRST	DUNNY-3	U	IO	QF03
SIGNAL00149	N	IO	QC09	DUNNY-4	U	IO	QJ03
SIGNAL00149	N	C4	SYSC	GND(V1)	Y	IO	QW10
SIGNAL00150	N	IO	QB14	GND(V1)	Y	IO	QW12
SIGNAL00150	N	C4	QOTA	GND(V1)	Y	IO	QG09
SIGNAL00151	N	IO	QC02	GND(V1)	Y	IO	QG11
SIGNAL00151	N	C4	TRKH	GND(V1)	Y	IO	QF10
SIGNAL00152	N	IO	QA14	GND(V1)	Y	IO	QF12
SIGNAL00152	N	C4	TRST	GND(V1)	Y	IO	QE09
SIGNAL00153	N	IO	QC11	GND(V1)	Y	IO	QE11
SIGNAL00153	N	C4	QYCK	GND(V1)	Y	IO	QE14
SIGNAL00154	N	IO	QA02	GND(V1)	Y	IO	QJ10
SIGNAL00154	N	C4	QYCO	GND(V1)	Y	IO	QJ12
SIGNAL00155	N	IO	QA03	GND(V1)	Y	IO	QE09
SIGNAL00155	N	C4	QYCI	GND(V1)	Y	IO	QE11
SIGNAL00156	N	IO	QC06	GND(V1)	Y	IO	QL10
SIGNAL00156	N	C4	QYCI	GND(V1)	Y	IO	QL12
SIGNAL00157	N	IO	QA12	GND(V1)	Y	IO	QM09
SIGNAL00157	N	C4	QYDB	GND(V1)	Y	IO	QM11
SIGNAL00158	N	IO	QA11	GND(V1)	Y	IO	QM14
SIGNAL00158	N	C4	QYDI	GND(V1)	Y	IO	QJ07
SIGNAL00159	N	IO	QB13	GND(V1)	Y	IO	QJ05
SIGNAL00159	N	C4	QYEA	GND(V1)	Y	IO	QE08
SIGNAL00160	N	IO	QB11	GND(V1)	Y	IO	QE06
SIGNAL00160	N	C4	QYEA	GND(V1)	Y	IO	QL07
SIGNAL00161	N	IO	QC10	GND(V1)	Y	IO	QL05
SIGNAL00161	N	C4	TRST	GND(V1)	Y	IO	QM08
SIGNAL00162	N	IO	QJ13	GND(V1)	Y	IO	QM06
SIGNAL00162	N	C4	QYEA	GND(V1)	Y	IO	QM03
SIGNAL00163	N	IO	QA13	GND(V1)	Y	IO	QM07
SIGNAL00163	N	C4	TSZ0	GND(V1)	Y	IO	QM05
SIGNAL00164	N	IO	QD10	GND(V1)	Y	IO	QG08
SIGNAL00164	N	C4	TSZ1	GND(V1)	Y	IO	QG06
SIGNAL00165	N	IO	QB12	GND(V1)	Y	IO	QF07
SIGNAL00165	N	C4	TSZ2	GND(V1)	Y	IO	QF05
SIGNAL00166	N	IO	QB13	GND(V1)	Y	IO	QE08
SIGNAL00166	N	C4	QYTO	GND(V1)	Y	IO	QE06
SIGNAL00167	N	IO	QA15	GND(V1)	Y	IO	QE03
SIGNAL00167	N	C4	QYTI	GND(V1)	Y	IO	QC12
SIGNAL00168	N	IO	QB16	GND(V1)	Y	IO	QF12
SIGNAL00168	N	C4	QYTI	GND(V1)	Y	IO	QF05
SIGNAL00169	N	IO	QC14	GND(V1)	Y	IO	QC05
SIGNAL00169	N	C4	QYTI	VDD(V2)	Y	IO	QJ09
SIGNAL00170	N	IO	QC15	VDD(V2)	Y	IO	QJ11
SIGNAL00170	N	C4	QYTI	VDD(V2)	Y	IO	QE10
SIGNAL00171	N	IO	QD02	VDD(V2)	Y	IO	QE12

VDD(V2)	Y	IO	OK14
VDD(V2)	Y	IO	OL09
VDD(V2)	Y	IO	OL11
VDD(V2)	Y	IO	OM10
VDD(V2)	Y	IO	OM12
VDD(V2)	Y	IO	OJ08
VDD(V2)	Y	IO	OJ06
VDD(V2)	Y	IO	OK07
VDD(V2)	Y	IO	OK05
VDD(V2)	Y	IO	OK03
VDD(V2)	Y	IO	OL08
VDD(V2)	Y	IO	OL06
VDD(V2)	Y	IO	OM07
VDD(V2)	Y	IO	OM05
VDD(V2)	Y	IO	OM08
VDD(V2)	Y	IO	OM06
VDD(V2)	Y	IO	OG07
VDD(V2)	Y	IO	OG05
VDD(V2)	Y	IO	OG03
VDD(V2)	Y	IO	OP08
VDD(V2)	Y	IO	OP06
VDD(V2)	Y	IO	OK09
VDD(V2)	Y	IO	OK07
VDD(V2)	Y	IO	OM11
VDD(V2)	Y	IO	OK05
VDD(V2)	Y	IO	OG10
VDD(V2)	Y	IO	OC07
VDD(V2)	Y	IO	OG12
VDD(V2)	Y	IO	GP10
VDD(V2)	Y	IO	OG14
VDD(V2)	Y	IO	GP07
VDD(V2)	Y	IO	GP09
VDD(V2)	Y	IO	GP11
VDD(V2)	Y	IO	OK10
VDD(V2)	Y	IO	OK12

## E.3 Programme de test pour CO

PART\_NO.: EC\_NO....: PHUC: VERSION:  
 000XXXXX 000XXXXX AXXXX V01

## INST11 MATRIX

1	003A7	3	00414	3	00481	3	0050P	3	0057A
3	003A8	3	00416	3	00482	3	00510	3	0057B
3	003A9	3	00417	3	00486	3	00511	3	0057C
3	003AA	3	00418	3	00487	3	00512	3	0057D
3	003AB	3	00419	3	00488	3	00513	3	0057E
3	003AC	3	0041A	3	00489	3	00514	3	0057F
3	003AD	3	0041B	3	0048A	3	00515	3	00580
3	003AE	3	0041C	3	0048B	3	00516	3	00581
3	003AP	3	00440	3	0048C	3	00517	3	005A5
3	003B0	3	00441	3	0048D	3	00518	3	005A6
3	003B1	3	00443	3	0048E	3	00519	3	005A7
3	003B2	3	00444	3	0048F	3	0051A	3	005A8
3	003B3	3	00445	3	00480	3	0051B	3	005A9
3	003B4	3	00446	3	00481	3	0053P	3	005AA
3	003B5	3	00447	3	00482	3	00540	3	005AB
3	003B6	3	00448	3	00483	3	00541	3	005AC
3	003DA	3	00449	3	00484	3	00542	3	005AD
3	003DB	3	0044A	3	00485	3	00543	3	005AE
3	003DC	3	0044B	3	004D9	3	00544	3	005AP
3	003DD	3	0044C	3	004DA	3	00545	3	005B0
3	003DE	3	0044D	3	004DB	3	00546	3	005B1
3	003DP	3	0044E	3	004DC	3	00547	3	005B2
3	003EQ	3	0044F	3	004DD	3	00548	3	005B3
3	003E1	3	00473	3	004DE	3	00549	3	005B4
3	003E2	3	00474	3	004DF	3	0054A	3	005B8
3	003E3	3	00475	3	004E0	3	0054B	3	005D9
3	003E4	3	00476	3	004E1	3	0054C	3	005DA
3	003E5	3	00477	3	004E2	3	0054D	3	005DB
3	003E6	3	00478	3	004E3	3	0054E	3	005DC
3	003E7	3	00479	3	004E4	3	00572	3	005DD
3	003E8	3	0047A	3	004E5	3	00573	3	005DE
3	003E9	3	0047B	3	004E6	3	00574	3	005DP
3	0040D	3	0047C	3	004E7	3	00575	3	005E0
3	0040E	3	0047D	3	004E8	3	00576	3	005E1
3	0040P	3	0047E	3	0050C	3	00577	3	005E2
3	00411	3	0047F	3	0050D	3	00578	3	005E3
3	00413	3	00480	3	0050E	3	00579	3	005E4

- 
11. "3" est le code utilisé au sein du moteur de test électrique du Système 780 de DPMCO International pour indiquer un test TC(x;y), où l'adresse matricielle x est celle spécifiée directement à côté de l'instruction "3" et l'adresse matricielle y est celle de l'instruction "3" précédente. L'instruction "1" sert simplement à spécifier l'adresse matricielle de départ de la chaîne de tests TC.

3	00525	3	00614
3	00526	3	00615
3	00527	3	00616
3	00608	3	00617
3	0060C	3	00618
3	0060D	3	00619
3	0060E	3	0061A
3	0060P	3	0061B
3	00610	3	0061C
3	00611	3	0061D
3	00612	3	0061E
3	00613	3	0061P
3	00614	3	00620
3	00615	3	00621
3	00616	3	00622
3	00617	3	00623
3	00618		
3	00619		
3	0061A		
3	0062E		
3	0063P		
3	00640		
3	00641		
3	00642		
3	00643		
3	00644		
3	00645		
3	00646		
3	00647		
3	00648		
3	00649		
3	0064A		
3	0064B		
3	0064C		
3	0064D		
3	00671		
3	00672		
3	00673		
3	00674		
3	00675		
3	00676		
3	00677		
3	00678		
3	00679		
3	0067A		
3	0067B		
3	0067C		
3	0067D		
3	0067E		
3	0067P		
3	00680		

## E.4 Programme de test pour CC

PART\_NO.: EC\_NO..... PHUC: VERSION:  
 000XXXXXX 000XXXXXX AXXXX V01

INSP <sup>12</sup> MATRIX									
1	00475	3	00517	3	00647	9	00647	9	00383
3	0050A	3	0054A	3	00480	9	00443	9	00446
3	00411	3	00580	3	00516	9	0060P	9	00648
3	004AA	3	00649	3	00549	9	00380	9	00683
3	00510	3	00480	3	005AP	9	00675	9	0067P
3	00543	3	00585	3	0047E	9	003AE	9	00680
3	005A9	1	004DB	3	004E4	9	006A8	9	00619
3	00642	3	00477	3	00570	9	003E1	9	005E6
3	00478	3	004DD	3	005E3	9	00610	9	005B2
3	004DE	3	00576	3	004E6	9	003AP	9	005B1
3	00577	3	005DC	3	0057P	9	00643	9	005B3
3	005DD	3	004AB	9	00442	9	003E2	9	005E7
3	004AC	3	00511	9	00410	9	00676	9	005B4
3	00512	3	00544	9	00412	9	00414	9	00580
3	00545	3	005AA	9	00415	9	006A9	9	0054C
3	005AB	3	00413	9	00411	9	00445	9	0054B
3	0047A	3	00479	9	003E4	9	00611	9	00581
3	004E0	3	004DP	9	00449	9	00380	9	0054D
3	00579	3	00578	9	00440	9	00677	9	0054E
3	005DP	3	005DE	9	003A9	9	003E3	9	00519
3	0047B	3	00644	9	00441	9	006AB	9	00518
3	004E1	3	004AD	9	0040E	9	003E2	9	0051A
3	0057A	3	00513	9	003DB	9	00679	9	0051B
3	005E0	3	00546	9	004DA	9	00384	9	004E5
3	004AP	3	005AC	9	00448	9	003B1	9	004E7
3	00515	3	004AE	9	00572	9	004A7	9	004E8
3	00548	3	00514	9	006A6	9	004A6	9	004B3
3	005AE	3	00547	9	00444	9	003AB	9	004B2
3	0047D	3	005MD	9	0060E	9	0050P	9	004B4
3	004E3	3	00416	9	003DP	9	004DC	9	004B5
3	0057C	3	0047C	9	00641	9	003AB	9	004B1
3	005E2	3	004E2	9	003AD	9	00474	9	0047P
3	00418	3	0057B	9	00674	9	00646	9	004E2
3	004B1	3	005B1	9	003DE	9	00678	9	0044P

12. "9" est le code utilisé au sein du moteur de test électrique du Système 780 de DYMCO International pour indiquer un test  $\forall G(x)$ , où l'adresse matricielle x est celle spécifiée directement à côté de l'instruction "9".

"3" est le code utilisé au sein du moteur de test électrique du Système 780 de DYMCO International pour indiquer un test  $\forall C(x;y)$ , où l'adresse matricielle x est celle spécifiée directement à côté de l'instruction "3" et l'adresse matricielles y est celle de l'instruction "3" précédente. L'instruction "1" sert simplement à spécifier l'adresse matricielle de départ de la chaîne de tests  $\forall C$ .

9	00614	9	00600
9	0067A	9	0050E
9	006AD	9	0050C
9	006AE	9	00540
9	0067B	9	0053F
9	00615	9	00542
9	00648	9	003AA
9	006AF	9	004A9
9	0067C	9	00447
9	00616	9	00624
9	006B0	9	0063F
9	0067D	9	00541
9	00617	9	00645
9	0064A	9	003BC
9	006B1	9	0063E
9	0067E	9	005A7
9	006B2	9	0030A
9	0064C	9	0040D
9	0064D	9	004A8
9	0057E	9	005D8
9	00618	9	005A5
9	005E4	9	00612
9	0061A	9	005A6
9	0041A	9	00574
9	00419	9	00613
9	0044C	9	0060B
9	0041B	9	00575
9	003B6	9	005D9
9	003E9	9	0060C
9	0044D	9	00671
9	0041C	9	006A5
9	0044E	9	00640
9	00473	9	00673
9	003E5	9	003DD
9	00417	9	006AC
9	003E6	9	00413
9	0044A		
9	003B5		
9	003E7		
9	0044B		
9	003E8		
9	006AA		
9	00476		
9	0040F		
9	003AC		
9	0050D		
9	004B9		
9	00672		
9	00573		
9	005A8		
9	005DB		

## ANNEXE F - CALCULS ET TABLEAUX

### F.1 Régression linéaire, densité des puces (Figure 8, Chapitre 1)

Tableau 4: Évolution de la densité des puces de type mémoire [13]

PUCE MÉMOIRE	ANNÉE (x)	TRANSISTORS PAR PUCE (y)	$x^2$	$\ln(y)$	$\ln^2(y)$	$x \ln(y)$
1K	1970	5000	3880900	8.52	72.54	16784.40
4K	1973	20000	3892729	9.90	98.00	19532.70
16K	1975	35000	3900625	10.46	109.48	20650.50
64K	1979	180000	3916441	12.10	146.43	23945.90
256K	1982	500000	3920324	13.12	172.20	26003.84
1M	1985	2000000	3940225	14.51	210.50	28002.35
4M	1988	6000000	3952144	15.61	243.59	31032.68
16M	1991	20000000	3964081	16.81	282.61	33460.71
64M	1994	60000000	3976036	17.91	320.76	35712.54
$\Sigma$	17837	88740000	35351507	118.94	1654.19	235941.62

Tableau 5: Évolution de la densité des puces de type UCT [13]

PUCE UCT	ANNÉE (x)	TRANSISTORS PAR PUCE (y)	$x^2$	$\ln(y)$	$\ln^2(y)$	$x \ln(y)$
4004	1970	3000	3880900	8.01	64.10	15779.70
8080	1974	5000	3896676	8.52	72.54	16818.48
8085	1976	7000	3904576	8.85	78.39	17487.60
8086	1978	40000	3912484	10.60	112.29	20966.80
68000	1982	130000	3920324	11.78	138.66	23347.96
80286	1984	190000	3936256	12.15	147.74	24105.60
80386	1985	350000	3940225	12.77	162.96	25348.45
80486	1990	1200000	3960100	14.00	195.94	27860.00
80586	1992	2500000	3968064	14.73	217.03	29342.16
$\Sigma$	17831	4425000	35327607	101.41	1187.65	201056.75



En étudiant le Tableau 4 et le Tableau 5, nous discernons rapidement que le nombre de transistors par puce évolue en fonction du temps selon une relation exponentielle de forme

$$y(x) = Be^{Ax} \quad (39) \text{ Relation exponentielle}$$

En tirant le logarithme de chaque membre de l'équation (39), nous voyons que cette relation peut être exprimée sous forme d'une droite semi-logarithmique de pente A et d'ordonnée à l'origine  $\ln(B)$ .

$$\ln y(x) = Ax + \ln(B) \quad (40) \text{ Droite semi-logarithmique}$$

Par régression linéaire, nous pouvons estimer les valeurs de A et de  $\ln(B)$  pour les puces de type mémoire (Tableau 4) et de type UCT (Tableau 5). Les équations de régression linéaires sont

$$\ln y(x) = bx + ( (\ln y)_{\text{moy}} - bx_{\text{moy}} ) \quad (41) \text{ Régression linéaire [9]}$$

$$b = \frac{\sum_{i=1}^n x_i \ln(y_i) - \frac{1}{n} \sum_{i=1}^n x_i \sum_{i=1}^n \ln(y_i)}{\sum_{i=1}^n x_i^2 - \frac{1}{n} \left( \sum_{i=1}^n x_i \right)^2} \quad (42) \text{ Pente de la régression linéaire [9]}$$

où n est le nombre de couples  $(x_i; \ln(y_i))$ .

Par comparaison des équations (40) et (41), nous dérivons que la pente, A, de la droite semi-logarithmique est

$$A = b \quad (43) \text{ Pente, droite semi-logarithmique}$$

et que l'ordonnée à l'origine,  $\ln(B)$ , est

$$\ln(B) = (\ln y)_{\text{moy}} - bx_{\text{moy}} \quad (44) \text{ Ordonnée à l'origine, droite semi-logarithmique}$$

Donc, pour les puces de type mémoire (Tableau 4), nous avons

$$A = \frac{235941.62 - \frac{1}{9}(17837)(118.94)}{35351507 - \frac{1}{9}(17837)^2} \quad (45) \text{ Pente, puces mémoire}$$

$$= \frac{215.76}{554.89}$$

$$= 0.389$$

$$\ln(B) = \frac{118.94}{9} - 0.389\left(\frac{17837}{9}\right) \quad (46) \text{ Ordonnée à l'origine, puces mémoire}$$

$$= -757.74$$

Ainsi, la droite semi-logarithmique qui décrit l'évolution des puces de type mémoire est

$$\ln y(x) = 0.389x - 757.74 \quad (47) \text{ Évolution, puces mémoire}$$

Pour tracer cette droite sur le graphe semi-logarithmique de la Figure 8, nous calculons les deux couples

$x$	$\ln y(x)$	$y(x)$
1970	8.59	5378
1994	17.93	60976555

Enfin, nous dérivons le facteur multiplicatif annuel à l'aide de (48).

$$\frac{y(x+1)}{y(x)} = \frac{Be^{A(x+1)}}{Be^{Ax}} \quad (48) \text{ Facteur multiplicatif annuel, puces mémoire}$$

$$= e^A$$

$$= e^{0.389} = 1.48$$

Pour les puces de type UCT (Tableau 5), nous avons

$$\begin{aligned}
 A &= \frac{201056.75 - \frac{1}{9}(17831)(101.41)}{35327607 - \frac{1}{9}(17831)^2} \\
 &= \frac{141.00}{433.56} \\
 &= 0.325
 \end{aligned}
 \tag{49} \text{ Pente, puces UCT}$$

$$\begin{aligned}
 \ln(B) &= \frac{101.41}{9} - 0.325\left(\frac{17831}{9}\right) \\
 &= -632.63
 \end{aligned}
 \tag{50} \text{ Ordonnée à l'origine, puces UCT}$$

Ainsi, la droite semi-logarithmique qui décrit l'évolution des puces de type UCT est

$$\ln y(x) = 0.325x - 632.63 \tag{51} \text{ Évolution, puces UCT}$$

Pour tracer cette droite sur le graphe semi-logarithmique de la Figure 8, nous calculons les deux couples

$x$	$\ln y(x)$	$y(x)$
1970	7.62	2039
1994	15.42	4975319

Finalement, nous calculons le facteur multiplicatif annuel de la densité des puces de type UCT.

$$\begin{aligned}
 \frac{y(x+1)}{y(x)} &= e^A \\
 &= e^{0.325} = 1.38
 \end{aligned}
 \tag{52} \text{ Facteur multiplicatif annuel, puces UCT}$$

## F.2 R, NPT, $(N_r)_{\text{net}}$ , NTC, NTI et NTIG vs. la complexité

À l'aide des données du Tableau 2, nous calculons au Tableau 6 ci-dessous l'évolution des variables R, NPT,  $(N_r)_{\text{net}}$ , NTC, NTI et NTIG par rapport à la complexité des substrats.

**Tableau 6: Évolution de R, NPT,  $(N_r)_{\text{net}}$ , NTC, NTI et NTIG vs. la complexité des substrats [21]**

PRODUIT	COMPLEXITÉ	TYPE DE SUBSTRAT	R	NPT	$(N_r)_{\text{net}}^1$	TESTS ÉLECTRIQUES		
						NTC <sup>2</sup>	NTI <sup>3</sup>	NTIG <sup>4</sup>
Canyon 44 nm	simple	SUP/"wire-bond"	170	402	2.36	231	14365	170
Rios 21x25 nm	simple	SUP/C4	258	1134	4.40	877	33153	258
Rios 32 nm	simple	SUP/C4	514	2478	4.82	1963	131841	514
Petaskey 44 nm	très complexe	SNP (4 puces)/C4	454	4162	9.17	3709	102831	454
Cygnat 44 nm	complexe	SNP (4 puces)/C4	670	6840	10.21	6171	224115	670
Birch 64 nm	très complexe	SNP (9 puces)/C4	1458	19700	13.51	18240	1062153	1458
Cyrus 64 nm	très complexe	SNP (14 puces)/C4	920	20379	22.15	19458	422740	920

1.  $(N_r)_{\text{net}} = \text{NPT} / R$
2. voir équation (10)
3. voir équation (11)
4. voir équation (17)

### F.3 Exemple d'un tableau d'échantillonnage de Dodge et Romig [5]

**Tableau 7: Tableau d'échantillonnage de Dodge et Romig pour un  $NMQ_{0.5}$  de 0.5% [5]**

TAILLE DU LOT (N)	NIVEAU GLOBAL MOYEN DE SUBSTRATS DÉFECTUEUX SANS AUCUN DÉFAUT DÉCELABLE, $(P_{nd})_{0.5}$								
	0 - 0.010%			0.011 - 0.10%			0.11 - 0.20%		
	$n^1$	$c^2$	$P_t\%$ <sup>3</sup>	n	c	$P_t\%$	n	c	$P_t\%$
1-30	Tout	0	NA	Tout	0	NA	Tout	0	NA
31-50	30	0	5.0	30	0	5.0	30	0	5.0
51-100	42	0	4.2	42	0	4.2	42	0	4.2
101-200	55	0	3.6	55	0	3.6	55	0	3.6
201-300	60	0	3.4	60	0	3.4	60	0	3.4
301-400	60	0	3.5	60	0	3.5	60	0	3.5
401-500	65	0	3.3	65	0	3.3	65	0	3.3
501-600	65	0	3.3	65	0	3.3	65	0	3.3
601-800	65	0	3.4	65	1	3.4	65	0	3.4
801-1000	70	0	3.2	70	1	3.2	70	0	3.2
1001-2000	70	0	3.2	70	1	2.5	155	1	2.5
2001-3000	70	0	3.3	70	1	2.4	160	1	2.4
3001-4000	70	0	3.3	160	2	2.4	160	1	2.4
4001-5000	75	0	3.0	165	2	2.4	165	1	2.4
5001-7000	75	0	3.0	165	2	2.0	265	2	2.0
7001-10000	75	0	3.1	165	3	2.0	265	2	2.0
10001-20000	75	0	3.1	165	3	1.9	270	2	1.9
20001-50000	170	1	2.3	275	5	1.7	390	3	1.7
50001-100000	170	1	2.3	275	6	1.6	510	4	1.6

1. n est la taille de l'échantillon.
2. c est le nombre d'acceptation.
3. Probabilité de 10% (risque du consommateur) d'accepter un lot avec  $P_t\%$  des substrats avec aucun défaut décelable

#### F.4 Calcul du rendement critique pour maintenir un flux continu

En remplaçant l'équation (26) dans le cas limite de l'équation (25), nous obtenons

$$OP_{rejet} + OP_{bon} = 0.6 \quad (53) \text{ Calcul du rendement critique}$$

En isolant  $OP_{rejet}$  dans l'équation (53) et en le substituant dans l'équation (27), nous avons

$$(P_d)_{moy} \frac{1}{TB_{VERS}} = \frac{0.6 - OP_{bon}}{6 TB_{VERS}} \quad (54) \text{ Calcul du rendement critique}$$

donc,

$$OP_{bon} = 0.6 - 6 (P_d)_{moy}$$

En substituant l'équation (54) dans l'équation (28), nous obtenons le rendement critique

$$(1 - (P_d)_{moy}) \frac{1}{TB_{VERS}} = \frac{0.6 - 6 (P_d)_{moy}}{0.4 TB_{VERS}} \quad (55) \text{ Calcul du rendement critique}$$

donc,

$$(1 - (P_d)_{moy})_c = 0.96$$

En substituant l'équation (55) dans l'équation (54), nous résolvons que  $OP_{bon} = 0.38$  opérateur. Et finalement, en substituant ce dernier dans l'équation (53), nous obtenons  $OP_{rejet} = 0.22$  opérateur.

## INDEX

- Algorithme classique 27, 28, 35, 36, 39, 48, 49, 58-60, 62, 66, 69, 72, 75, 77, 78, 82, 90, 96, 174, 185, 186
  - M1 36, 65-67, 70, 148
  - M2 39, 48
- Algorithme de vérification par les ES
  - Court-circuiter 47, 66, 67, 72, 87, 116, 117, 118
- Alignement vii, viii, 4, 15, 22, 41-46, 51, 52, 54, 55, 57-64, 69, 72, 88-90, 94, 96, 97, 119-122, 126, 134, 135, 137, 138, 146, 148, 162, 164, 166, 175, 183, 185, 186, 188, 196, 197, 219, 220
- Alignement de base 119, 121
  - ES de centre 121
  - Microsonde de centre 121
- Automatique 1, 54
- Bras XY 96-99, 101, 103, 104, 111, 112, 114, 115, 119-121, 125, 126, 129, 130-132, 138-141, 152, 153, 154-160, 162, 164-170, 175, 176, 183, 187, 188, 202, 203, 205-210, 212, 215, 219, 221
  - Pince pneumatique 134, 135, 139, 202
  - Plate-forme en X 132-135
- CBM xxii, 55, 56, 61, 89, 182
  - Coefficient d'efficacité de machine xxii, 55, 89, 182, 187
- Circuit de base 27, 32, 33
  - Résistance de contact xxv, 33, 72, 73, 146-148
  - Résistance de la brique xxv, 33, 34, 42
  - Résistance du filage xxv, 33, 147
  - Résistance mesurée xxv, 32, 33, 148
- Complexité 4, 12, 17, 19, 20, 24, 28, 29, 74, 81-83, 86, 174, 246
- Contact vii, viii, x, xi, xxv, 3, 4, 29, 33, 34, 41-45, 44-47, 49, 50, 52, 54, 55, 57, 56, 58-66, 69, 71, 72, 73, 79, 87-90, 94, 97, 101, 113, 115, 116, 118, 120, 129, 130, 134, 135, 137, 138, 140, 143, 144, 146-149, 159, 160, 169, 180-182, 185, 186, 198
  - Parallèle xxvi, 45-47, 49, 50, 52, 54, 57-64, 69, 87, 90, 93, 96, 97, 98, 99, 103, 112, 116, 131, 137, 141, 142, 163, 164, 166, 167-170, 172, 173, 176, 177, 181, 183, 187
  - Séquentiel 45, 72
- Contrôleur viii, xxiv, xxv, xxvi, 93, 125, 146, 150-158, 162, 168, 169, 170, 172, 175, 177, 204, 286
- Cycle de vérification électrique 52, 57, 60, 142, 159, 161
  - ACTION A1 205, 207, 215, 222
  - ACTION A2 205, 207, 215, 223
  - ACTION AA 205, 211
  - ACTION AC 211, 217
  - ACTION B1 154, 205, 207, 222
  - ACTION B2 205, 207, 223
  - ACTION E1 205, 207, 215, 219
  - ACTION E2 205, 207, 215, 219
  - ACTION F1 205, 207, 220
  - ACTION F2 205, 207, 220
  - ACTION G 162, 164, 167, 205, 208, 215, 220
  - ACTION H 166, 205, 208, 219
  - ACTION I 164, 206, 208, 215, 221
  - ACTION J 162, 165, 183, 206, 209, 219
  - ACTION K 158, 166, 205, 209, 219
  - ACTION L 159, 164, 168, 170, 205, 210, 215, 221
  - ACTION M 164, 168, 205, 210, 215, 224
  - ACTION N 163, 168, 205, 210, 224
  - ACTION O 164, 205, 210, 215, 224
  - ACTION P 168, 205, 210, 224
  - ACTION S 163, 210, 218
  - ACTION T 164, 211, 218
  - ACTION U 169, 211, 222
  - ACTION V 169, 211, 223
  - ACTION W 211, 216, 217
  - ACTION X 211, 216
  - ACTION Y 211
  - ACTION Z1 205, 211
  - ACTION Z2 205, 211
- Cycle de l'opérateur 160-163

- Cycle de test 160-165, 167-171, 170, 173, 176
- M100 164, 215
- M200 163, 216
- M300 163, 216
- M400 163, 217
- M500 163, 218
- M600 162, 164, 165, 219, 220
- M700 164, 167, 221
- M710 222
- M720 223
- M800 163, 164, 167, 224
- M900 164, 167, 225
- Réceptivité minimale requise 157, 207
- Défauts échappés 42
  - CC échappés 43, 73, 148
- Défauts invalides 42, 56, 59, 61, 160, 179, 180, 182
  - CC invalides 42, 66
  - CO invalide 41, 42
- Design du VEES 6, 117, 129, 182
  - Parallélisme viii, 6, 90, 92, 94, 95, 98, 101, 134, 172, 176, 177, 187
- Échantillonnage xxiv, xxv, 28, 74-76, 75, 77, 78-82, 90, 178, 181, 187, 247
- Dodge et Ronig 74-76, 75, 77, 79, 80, 247
- Niveau moyen de qualité xxii, 74
- Nombre d'acceptation xxiv, 75, 77, 78, 247
- Probabilité d'acceptation xxv, 78, 79, 78, 80
- Emballage
  - Puce micro-électronique 2, 10, 11, 13, 14, 20
- ES 1, v, vii, viii, xxii, xxiii, xxiv, xxv, xxxi, xxxii, xxxiii, 1-11, 13-21, 20-31, 41, 43, 46, 49-52, 54, 57, 58, 60-67, 66-70, 69-75, 74-84, 86, 87-92, 94, 95, 97, 104, 105, 113-123, 125, 126, 129, 132, 133-136, 140-143, 145, 146, 147, 148, 151-153, 155, 156, 157-159, 161, 163, 165, 169, 170, 172-176, 178-188, 196, 229, 246
- Entrée-sortie xxii
- Flux continu de production 100, 101, 103, 105, 108, 120, 130, 131
- Grafcet vi, xxv, 7, 35, 53, 54, 67, 76, 159, 161, 173, 189, 194, 214
  - Macro-étape xxv, 36, 39, 48, 57, 67, 70, 162-164, 195-201, 215, 216, 217-225
- IO Tester x, xi, xxii, xxiii, 189, 190
- Logiciel de contrôle xxii, xxiii, 6, 7, 93, 172-175, 177, 183, 226, 227, 228
  - "Thread" 173
  - Fonction d'action 172, 173
  - Sémaphore 173
- Manipulateur vii, viii, 1, 3, 6, 43, 45, 89, 122, 126, 127, 170, 172, 177, 180
- Manipulations mécaniques 44, 60, 88
- Marché
  - Micro-ordinateurs 25
  - Microprocesseurs 25
- Matériau 11-13, 22, 129, 134, 140
  - Alumine 12, 13
  - Capacitance xxiv, 12
  - Conductibilité thermique xxiv, 11, 12, 13
  - Constante diélectrique xxiv, 12, 13
- NLC 1, v, ix, x, xi, xxii, xxxi, xxxiii, 6, 9, 190, 191
- Module 1, 2, 10, 12-14, 18, 23, 25, 27, 29, 85, 86
- Mouvements mécaniques 122, 125, 126, 141, 142, 152, 158, 164, 169
  - Butée de positionnement 122, 125, 157, 166, 168
  - Cylindre pneumatique 93, 118, 122, 123, 124, 125, 130, 133, 139, 202
- Opération de l'outil 98, 99, 106, 107
  - Rendement moyen critique 108
- Outil classique xxxi, 6, 48-50, 52, 53, 52, 55, 57, 56, 57, 60-63, 87, 88, 89-92, 95-98, 100, 105, 106, 118, 147, 176, 179-182, 184, 185, 187, 194
  - Alignement nominal 43, 51, 54, 57, 58, 60, 61, 88, 89, 97, 186, 196, 197
  - Bras linéaire 52, 57-59, 89
  - M10 57, 97, 195
  - M20 57, 97, 196



- M30 57, 197  
 M40 57, 97, 198  
 M50 57, 200  
 M60 57, 199  
 M70 57, 201  
 Sonde des ES 46, 50, 57, 58, 72  
 Sonde des PCP 46, 50, 51, 58, 61, 66, 87, 88, 90, 118  
 Système de vision 51, 54, 58-60, 88  
 Table XY 51, 52, 57-60, 88, 89  
 PCP vii, xxii, 1-4, 13-21, 20, 21, 23, 26, 27, 29-31, 41-43, 46, 50, 51, 54, 55, 57, 56, 58-69, 71, 72, 73, 82, 85, 87-90, 94, 114, 116-118, 129, 145, 146, 176, 181, 185-187, 197  
 Point de connexion puce-substrat xxii, 14  
 Point terminal vii, xxv, 3, 4, 49, 62, 186  
 Procédé de fabrication vii, 2, 5, 9, 14, 15, 21, 22, 27, 30, 54, 71, 72, 74, 81, 119, 185  
 Brasage 14, 23  
 Coupe 23  
 Inspection 23, 180, 182, 183, 189  
 Laminage 13  
 Perçage 22, 127  
 Placage 23  
 Sérigraphie 2, 13, 17, 22, 71  
 Vérification électrique 1, ii, iii, v, vii, viii, ix, xxxi, xxxii, 1, 2-6, 9, 11, 21, 25, 27-30, 33, 35, 40, 44, 49, 50, 52, 55, 57, 59, 60, 62, 64, 65, 67, 69-71, 74, 75, 74, 75, 80, 82, 84, 86, 87, 90-92, 94, 95, 96, 115, 125, 142, 147, 159, 161, 170, 174-176, 178, 180, 181, 182, 184-188  
 Réseau vii, xxv, xxvi, 3, 17, 19-21, 25, 28, 30-32, 36, 37, 40, 47, 48, 67, 69, 73, 85, 174, 175, 186  
 ES non-utilisée 17, 18, 20, 68, 69  
 PCP non-utilisé 17, 18, 26, 65, 69, 73, 82, 85, 186  
 R1 17-20, 38, 65-67, 69, 82, 83, 187  
 R2 17-20, 31, 38, 64-67, 69, 73, 74, 82, 83, 85, 186, 187  
 R3 17-20, 26, 38, 64, 65, 69, 73, 74, 82, 83, 85, 186, 187  
 R4 17, 18, 20, 38, 63, 67-69, 72, 148  
 R4 réel 68, 69  
 R4 virtuel 67, 69  
 Signal 18, 19, 72, 85, 148, 151, 155, 156, 204, 206  
 Voltage xxvi, 17, 18, 20, 64, 66, 67, 69, 72, 73, 82, 85, 148, 186, 187  
 SCM vii, viii, xxiii, 1-5, 8-11, 13-15, 17, 19-25, 27-30, 40, 44, 46, 50, 54, 70-72, 75, 79, 81, 82, 86, 87, 90, 92, 94, 114, 115-117, 145, 174, 176, 178, 179-181, 184, 185, 187  
 Brique xxv, 8, 9, 13, 14, 16, 17, 19, 30, 31, 33, 34, 41, 42, 47, 63, 114-116, 148, 149, 160, 186  
 Marché 1, 5, 9, 16, 24, 25, 86, 115, 119, 129, 172, 185  
 Procédé de fabrication vii, 2, 5, 9, 14, 15, 21, 22, 27, 30, 54, 71, 72, 74, 81, 119, 185  
 Réseau électrique vii  
 Structure physique 13  
 substrat céramique multicouche xxiii, 2, 13  
 Zone d'attachement 8, 13-16, 19, 20, 23, 26, 27, 41, 50, 85, 86, 146, 148, 169  
 Zone des ES 9, 13, 14, 16, 20, 50  
 SMP xxiii, 16, 18-20, 24, 26, 37, 50, 65, 83, 84-86, 91, 115, 246  
 Substrat multipuce xxiii, 16  
 Spécifications de produit 113  
 Station de test électrique 112, 135, 138, 212  
 Chambre du filage 137  
 Enclave du bras XY 141  
 Table Y 138-140, 183  
 Stratégie de contact 44-47, 49, 50, 52, 62, 63, 64, 66, 72, 79  
 Contact parallèle 45-47, 49, 50, 54, 60-63, 69, 181  
 Contact séquentielle 46, 79  
 SUP 1, v, vii, viii, xxiii, xxvi, 9, 10, 16, 17-19, 21, 24-29, 31, 38, 48, 50, 57, 65, 73, 74, 82-86, 88, 91, 106, 107, 115, 119,

- 125, 135, 141, 147, 148,  
149, 181, 182, 184, 187,  
246
- Substrat unipuce v, vii, xxiii, 16
- Système d'opération 93, 172, 173, 177
- Système de contrôle 150, 151, 175
- Actionneurs 92, 93, 122, 134, 150,  
151, 170
- Capteurs xxiv, 93, 125, 129, 150,  
151, 152-154, 157, 170, 203
- Commande xxvi, 93, 123-125, 151,  
154, 155-158, 163, 164, 166,  
167, 169, 172, 173, 175, 205,  
206, 207
- Retour 103, 151, 152, 169, 170, 204
- Système de sécurité 93, 175
- Rideau de lumière 152, 157, 166,  
175, 176, 203, 204, 207-211
- Système de test électrique 141, 142, 174
- Matrice de sélection 46, 47, 50,  
58, 59, 66, 116, 133, 136,  
137, 142-146, 150, 174
- Moteur de test électrique viii,  
142, 169, 170, 238, 240
- Système informatique 1, 2, 5, 8-11, 14,  
18, 24, 27-29
- Carte informatique 1, 2, 10, 18,  
27, 29
- Densité globale 8, 25
- Structure pyramidale 8-11
- Test électrique viii, xxii, 27, 30, 32,  
33, 34, 40-42, 44, 47, 52, 54,  
55, 57, 58, 63, 65, 66, 94,  
97, 103, 112, 113, 115, 116,  
118, 119, 129, 130, 133, 135,  
136, 138, 140-142, 145, 148,  
158, 159, 162, 164, 167, 169,  
170, 174, 183, 186, 188, 198,  
211, 212, 221-223, 238, 240
- CC xxii, 21-23, 30, 31, 36, 38, 39,  
42, 43, 48, 64-66, 69, 70, 69,  
70, 72-74, 82, 85, 94, 96,  
103, 106, 116, 118, 133, 137,  
141, 142, 144-148, 150, 165,  
169, 175, 186, 202-205, 207,  
209, 210-212, 215, 219, 220,  
223, 240
- CO vi, vii, viii, ix, xxii, xxvi,  
xxxi, 1-4, 21-23, 30, 31, 36,  
41, 42, 43, 46, 50, 51, 55,  
63, 64-67, 69, 70, 73,  
74, 82, 85, 86, 94, 96,  
103, 106, 116-118, 133,  
137, 141, 142, 144-150,  
154, 158, 164, 165, 167,  
169, 175, 181, 186,  
202-205, 207, 209, 210,  
211, 212, 215, 219, 220,  
222, 238
- Court-circuit vii, xxii, 3, 21, 27,  
30, 63, 64, 66, 68, 71, 85,  
186
- Résistance limite d'isolation  
xxiii, 31
- Résistance limite de continuité  
xxiii, 30, 43, 147, 148
- RLC xxiii, 30, 31, 43, 148, 149
- RLI xxiii, 31
- TC xxiii, xxvi, 30-32, 34-38, 40,  
41, 42-46, 54, 64, 66, 67, 69,  
71, 72, 73, 94, 142, 147, 148,  
170, 174, 238, 240
- Test d'isolation xxiii, xxvi, 3,  
30, 32
- Test d'isolation par groupe xxiii,  
xxvi
- Test de continuité xxiii, xxvi, 3,  
4, 30
- TI xxiii, xxvi, 30-32, 34-36, 38,  
39, 40, 42-48, 66, 94
- TIG xxiii, xxvi, 47, 48, 50, 54,  
59, 64, 69, 72, 73, 142, 146,  
148, 170, 174, 240
- VRES 1, viii, ix, xxiii, xxv, xxvi, xxxi,  
xxxii, xxxiii, 1, 5-7, 9, 87,  
90, 91-98, 100, 101, 103, 104,  
106, 109, 110, 113, 114, 113,  
114, 115-129, 131-133, 137,  
142, 145, 150, 152, 154, 155,  
159, 161, 160, 162, 170, 172,  
173, 174-182, 184, 185, 187,  
188, 202, 214, 226-228
- Vérificateur électrique par les ES viii,  
xxiii, xxxi, 87-89, 91, 92
- Vérification du design 71
- Vérification électrique 1, ii, iii, v,  
vii, viii, ix, xxxi, xxxii, 1,  
2, 3-6, 9, 11, 21, 25, 27-30,  
33, 35, 40, 44, 49, 50, 52,  
55, 57, 59, 60, 62, 64, 65,  
67, 69-71, 74, 75, 74, 75, 80,  
82, 84, 86, 87, 90-92, 94-96,

115, 125, 142, 147, 159,  
 161, 170, 174-176, 178,  
 180, 181, 182, 184-188  
 Opérations de base 90, 94-96  
 Vérification électrique par les RS viii,  
 xxii, 4, 5, 28, 62, 64, 65,  
 67, 69-71, 74, 75, 74, 75, 82,  
 84, 86, 90-92, 94, 95, 115,  
 125, 142, 147, 174-176, 178,  
 180, 181, 184-188  
 Critère d'admissibilité 28, 86  
 Défaut décelable 74, 75, 74, 76,  
 75, 76-79, 82, 84, 247  
 Défauts non-décelables xxv, 73-82,  
 84, 85, 90, 91, 178, 181, 187  
 Enveloppe d'application 82, 86, 91,  
 115, 119, 187  
 Sonde à surface conductrice 88, 89,  
 147  
 Voie de bons substrats xxiv, xxv, xxvi,  
 52, 58, 59, 105-113, 153, 154,  
 162, 163, 167, 203, 204, 211,  
 212, 216  
 Voie de chargement xxiv, xxv, xxvi, 52,  
 99, 100, 101, 104, 105, 107,  
 108, 109-111, 113, 127, 145,  
 160, 161, 162, 164, 166, 211,  
 212, 216, 217  
 Chambre d'air 126, 127  
 Voie de rejets xxv, xxvi, 52, 59, 103,  
 105, 106-109, 111-113, 129,  
 131, 130, 153, 165, 168, 169,  
 203, 210-213  
 Voie de test xxv, 95, 96, 98, 99, 98-101,  
 100, 103-105, 107-113, 120,  
 125, 126, 128, 129, 130-137,  
 140, 141, 144, 152, 157-160,  
 163, 165, 166, 168, 175-177,  
 183, 187  
 Station de chargement 98-100, 103,  
 104, 129, 130, 133, 135, 137,  
 141, 152, 155, 159, 162, 163,  
 165, 167, 204, 205, 210, 211,  
 218  
 Station de décision xxvi, 103, 104,  
 112, 120, 130, 133, 137, 152,  
 153, 156, 162, 165, 167, 168,  
 212  
 Station des bons substrats xxvi,  
 103, 104, 120, 130, 133, 141,  
 153, 154, 167, 168, 212

Stations de test électrique 115,  
 116, 119, 129, 130, 133, 135,  
 136, 140, 141, 159, 162, 167,  
 183, 188