

**Titre:** Conception d'un commutateur micro-ondes à faible perte  
Title: d'insertion en bandes KU et KA

**Auteur:** Louis-Antoine Blais-Morin  
Author:

**Date:** 1999

**Type:** Mémoire ou thèse / Dissertation or Thesis

**Référence:** Blais-Morin, L.-A. (1999). Conception d'un commutateur micro-ondes à faible perte d'insertion en bandes KU et KA [Mémoire de maîtrise, École Polytechnique de Montréal]. PolyPublie. <https://publications.polymtl.ca/8542/>

## Document en libre accès dans PolyPublie

Open Access document in PolyPublie

**URL de PolyPublie:** <https://publications.polymtl.ca/8542/>  
PolyPublie URL:

**Directeurs de recherche:** Jean-Jacques Laurin  
Advisors:

**Programme:** Non spécifié  
Program:

UNIVERSITÉ DE MONTRÉAL

CONCEPTION D'UN COMMUTATEUR MICRO-ONDES À  
FAIBLE PERTE D'INSERTION EN BANDES KU ET KA

LOUIS-ANTOINE BLAIS-MORIN

DÉPARTEMENT DE GÉNIE ÉLECTRIQUE ET DE GÉNIE INFORMATIQUE  
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION  
DU DIPLÔME DE MAÎTRISE ÈS SCIENCES APPLIQUÉES (M.Sc.A.)  
(GÉNIE ÉLECTRIQUE)

JANVIER 1999



National Library  
of Canada

Acquisitions and  
Bibliographic Services  
  
395 Wellington Street  
Ottawa ON K1A 0N4  
Canada

Bibliothèque nationale  
du Canada

Acquisitions et  
services bibliographiques  
  
395, rue Wellington  
Ottawa ON K1A 0N4  
Canada

Your Site Votre référence

Our Site Notre référence

The author has granted a non-exclusive licence allowing the National Library of Canada to reproduce, loan, distribute or sell copies of this thesis in microform, paper or electronic formats.

The author retains ownership of the copyright in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

L'auteur a accordé une licence non exclusive permettant à la Bibliothèque nationale du Canada de reproduire, prêter, distribuer ou vendre des copies de cette thèse sous la forme de microfiche/film, de reproduction sur papier ou sur format électronique.

L'auteur conserve la propriété du droit d'auteur qui protège cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

0-612-42896-6

Canadä



UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé:

CONCEPTION D'UN COMMUTATEUR MICRO-ONDES À  
FAIBLE PERTE D'INSERTION EN BANDES KU ET KA

présenté par: BLAIS-MORIN, Louis-Antoine

en vue de l'obtention du diplôme de: Maîtrise ès science appliquées

a été dûment accepté par le jury d'examen constitué de:

M. BOSISIO, Renato G., M.Sc.A., président

M. LAURIN, Jean-Jacques, Ph.D., membre et directeur de recherche

M. WU, Ke, Ph.D., membre

## Remerciements

Le candidat souhaite remercier chaleureusement son directeur de recherche, M. Jean-Jacques Laurin, pour son support et ses encouragements tout au long de ce projet.

Un autre merci tout spécial à M. Jules Gauthier, qui a fabriqué tous les circuits présentés dans ce mémoire. La bonne qualité de son travail a été un facteur important dans la réussite de ce projet.

Finalement, l'auteur remercie le Conseil de recherche en sciences naturelles et en génie du Canada (CRSNG) pour l'aide financière accordée durant ses études.

## Résumé

Les commutateurs micro-ondes sont des éléments essentiels des systèmes de communication sans fil. Ils peuvent être utilisés, entre autres, dans les déphasateurs variables, pour la sélection transmission/réception, dans les systèmes de guerre électronique, et pour la sélection d'une antenne parmi un groupe d'antennes.

Lorsqu'un commutateur micro-ondes est inséré directement à l'entrée d'une chaîne de réception ou à la sortie d'une chaîne de transmission, sa perte d'insertion est critique car elle influence directement la figure de bruit du récepteur ou la puissance de sortie du transmetteur.

L'objectif de ce travail de maîtrise est de concevoir un commutateur présentant une très faible perte d'insertion. Le but final est de fabriquer un commutateur à une entrée et deux sorties (SPDT) pour la bande de fréquence 29,5–30 GHz. Des prototypes sont aussi conçus à 15 GHz ainsi que des prototypes à une entrée et une sortie (SPST).

Les commutateurs micro-ondes contiennent des éléments de commutation qui sont généralement des diodes PIN ou des transistors à effets de champ (FET). Ces éléments peuvent être commutés entre deux états en changeant leur polarisation. Les diodes PIN forment une impédance entre l'anode et la cathode, impédance qui peut être variée selon le niveau de courant direct ou de tension inverse que l'on applique sur la diode. On définit les états ON et OFF de la diode comme étant les états dans deux

polarisations données (respectivement directe et inverse). De la même façon, les FET présentent une impédance entre la source et le drain qui peut être variée lorsqu'on change la tension appliquée sur la grille. On définit pour le FET les états ON et OFF qui correspondent respectivement à un état pour lequel le canal est ouvert et à un état pour lequel le canal est en étranglement. Autant pour les diodes PIN que pour les FET, l'état ON présente une impédance inductive (normalement faible) et l'état OFF une impédance capacitive (normalement élevée).

La conception d'un commutateur implique aussi le choix d'une topologie de circuit. Il existe plusieurs topologies classiques décrites dans la littérature, qui se classent principalement selon que les éléments de commutation (diodes PIN ou FET) sont placés en série avec les sorties (topologie série), en parallèle avec les sorties (topologie parallèle) ou selon une combinaison série-parallèle.

Les performances (perte d'insertion et isolation) des commutateurs construits selon les topologies classiques se dégradent lorsque les parasites des éléments de commutation deviennent importants, ce qui est le cas à haute fréquence. Plusieurs méthodes sont proposées dans la littérature pour limiter l'effet de cette dégradation, surtout celle causée par la capacité parasite des éléments OFF. Cependant, peu de travail a été fait sur la façon de limiter l'effet de l'inductance parasite des éléments ON.

Ce travail de maîtrise développe une nouvelle topologie de commutateur qui est une variation de la topologie parallèle classique et qui permet d'annuler les effets des

parasites capacitifs et inductifs des éléments de commutation à la fréquence d'opération. Cette topologie consiste essentiellement à faire une transformation des impédances des éléments de commutation à l'aide de circuits passifs formés de segments de lignes de transmission ; on réussit ainsi à réaliser des impédances qui se rapprochent beaucoup du court-circuit et du circuit ouvert, ce qui permet d'obtenir un commutateur présentant de bonnes performances. Les formules mathématiques permettant de trouver les dimensions importantes du circuit de transformation sont développées dans le mémoire. La nouvelle topologie offre aussi l'avantage de ne nécessiter aucun condensateur de blocage et aucun via.

Des tests ont tout d'abord été faits pour valider l'utilisation de la nouvelle topologie de commutateur à 15 GHz. Les éléments de commutation utilisés étaient des diodes PIN, choisies pour leur faible résistance parasite dans l'état ON. Ces diodes ont été caractérisées sous différentes polarisations, puis des premiers commutateurs SPST et SPDT ont été fabriqués. Puisque le fonctionnement des commutateurs construits selon la nouvelle topologie reposait sur une transformation précise d'impédance, et que les modèles informatiques utilisés lors de la conception étaient d'une précision limitée, une méthode d'ajustement a été nécessaire pour ajuster les paramètres du circuit à l'aide des résultats obtenus sur les premiers commutateurs fabriqués. Cette méthode a permis de construire une nouvelle série de commutateurs qui présentent des performances adéquates.

Les tests ont ensuite été faits pour des commutateurs opérant sur des signaux dans la bande 29,5–30 GHz. En utilisant la même méthode qu'à 15 GHz (caractérisation des diodes, première conception, correction, deuxième conception), des commutateurs SPST et SPDT ayant de bonnes performances ont été fabriqués.

Finalement, on a fait une analyse de l'incertitude expérimentale sur les mesures, pour tenir compte des erreurs causées par les instruments de mesure et par le procédé de calibration. Une méthode a été développée pour réduire cette incertitude. L'analyse a entre autres montré que les pertes d'insertion mesurées précédemment étaient sous-estimées, parce qu'elles n'incluaient pas les pertes dans les lignes de connexion. Le tableau ci-dessous résume les performances corrigées pour les commutateurs fabriqués. Les commutateurs conçus sont ceux ayant la plus faible perte d'insertion parmi tous les commutateurs présentés dans les publications récentes pour des fréquences comparables.

Commutateur	Perte d'insertion (dB)	Isolation (dB)	Adaptation (dB)
SPST 15 GHz	0,42 ±0,13	34,9	20,0
SPDT 15 GHz	0,54 ±0,13	32,0	22,4
SPST 29,5–30 GHz	0,50 ±0,15	21,6	26,3
SPDT 29,5–30 GHz	0,88 ±0,30	19,3	14,7

# Abstract

Microwave switches are very important elements of wireless communication systems. They are used in variable phase shifters, for transmit/receive selection, in electronic warfare systems, for antenna selection, and in many other systems.

When a microwave switch is located directly at the input of a receiving system, or when it is located at the end of a transmitting system, its insertion loss is critical because it has a direct effect on the receiver noise figure or on the transmitter output power.

The goal of this M.A.Sc. thesis is to design a microwave switch which exhibits very low insertion loss. The primary objective is to make a switch with one input and two outputs (SPDT) for the frequency band 29.5–30 GHz. Prototypes at 15 GHz and prototypes with one input and one output (SPST) are also built.

Microwave switches contain switching elements that are, in most cases, PIN diodes or field-effect transistors (FETs). These elements can be switched between two states by varying the bias level. The PIN diodes present an impedance between the anode and the cathode; this impedance can be varied by changing the amount of forward current or reverse voltage applied on the diode. The ON and OFF states of a diode are defined as the states for two given bias levels (respectively forward and reverse). In the same way, a FET presents an impedance between its source and drain terminals and this impedance is varied when the gate voltage is changed. For the FET, the

ON and OFF states are associated respectively to the FET with its channel open and to the FET with its channel pinched-off. For both PIN diodes and FETs, the ON state presents an inductive impedance (normally low) and the OFF state presents a capacitive impedance (normally high).

The design of a switch also implies the selection of a circuit topology. Many standard topologies are described in scientific literature. These topologies are classified according to the switching elements' positions relative to the outputs. In the series topology, the switching elements (PIN diodes or FETs) are in series with the output lines. In the parallel topology, they are in parallel. Combinations of series and parallel elements is also possible.

The main figures of merit (insertion loss and isolation) of switches built using the standard topologies are bad when the switching elements' parasitics are high (this is the case at high frequency). Many methods are discussed in scientific literature to reduce this effect. Most methods deal with the effects of the OFF elements' parasitic capacitance, but little work has been done on the effects of ON elements' parasitic inductance.

This M.A.Sc. thesis presents a new switch topology which is a variation of the standard parallel topology. In this topology, the effects of both capacitive and inductive parasitics of active elements are cancelled at the frequency of operation. This is achieved by applying an impedance transformation to the switching elements using a passive circuit consisting of transmission line segments. The transformation

gives impedances near the open and short circuits, then forming a switch with good insertion loss and isolation. The mathematical formulas leading to the passive circuit dimensions are given in the thesis. The new topology offers another important advantage because the switches built using this topology do not need any blocking capacitor or via hole.

The first tests to validate the topology were done at 15 GHz. The switching elements used are PIN diodes, selected for their low parasitic resistance in the ON state. These diodes were characterized at different bias levels, then the first SPST and SPDT switches were built. Since the switch design involved a very accurate impedance transformation and since the software models used during the design had a limited accuracy, it was necessary to develop a method to tune the circuit parameters according to the results obtained from the first switches. This tuning method leads to a new series of switches that presents good performances.

Afterwards, the tests were done on switches designed for signals in the 29.5–30 GHz band. By using the same method as for the 15 GHz designs (diode characterization, first design, tuning, second design), SPST and SPDT switches with good insertion loss and isolation were built.

Finally, an experimental uncertainty analysis was done, to take into account the errors associated with the test instruments and those associated with the calibration procedures. A method was proposed to reduce this uncertainty. The analysis showed that the insertion loss previously measured was under-estimated because it did not

include the connection lines losses. The table below summarizes the corrected figures of merit for the switches. According to our survey of the recent literature, these switches present the lowest insertion loss ever achieved at comparable frequencies.

Switch	Insertion loss (dB)	Isolation (dB)	Input return loss (dB)
SPST 15 GHz	0.42 ±0.13	34.9	20.0
SPDT 15 GHz	0.54 ±0.13	32.0	22.4
SPST 29.5–30 GHz	0.50 ±0.15	21.6	26.3
SPDT 29.5–30 GHz	0.88 ±0.30	19.3	14.7

# Table des matières

<b>Remerciements</b> . . . . .	iv
<b>Résumé</b> . . . . .	v
<b>Abstract</b> . . . . .	ix
<b>Table des matières</b> . . . . .	xiii
<b>Liste des figures</b> . . . . .	xvi
<b>Liste des tableaux</b> . . . . .	xxii
<b>Liste des annexes</b> . . . . .	xxiii
<b>Liste des sigles et abréviations</b> . . . . .	xxiv
<b>Liste des notations</b> . . . . .	xxvi
<b>Introduction</b> . . . . .	1
<b>1 Concepts de base</b> . . . . .	6
1.1 Terminologie reliée aux commutateurs . . . . .	6
1.2 Les éléments de commutation : diodes et transistors . . . . .	9
1.2.1 Les diodes . . . . .	9

1.2.2	Les transistors . . . . .	19
1.2.3	Comparaison entre diodes PIN et FET . . . . .	23
1.3	Les topologies classiques . . . . .	25
1.3.1	Topologie série . . . . .	26
1.3.2	Topologie parallèle . . . . .	26
1.3.3	Topologie série-parallèle . . . . .	27
1.4	Effets des parasites . . . . .	27
1.4.1	Topologie série . . . . .	28
1.4.2	Topologie parallèle . . . . .	31
<b>2</b>	<b>Revue de la littérature . . . . .</b>	<b>34</b>
2.1	Réduction des parasites . . . . .	34
2.2	Performances . . . . .	37
<b>3</b>	<b>Topologie du commutateur . . . . .</b>	<b>45</b>
3.1	Transformation d'impédance . . . . .	46
3.2	Longueurs des lignes . . . . .	51
3.2.1	Ligne $L_3$ . . . . .	52
3.2.2	Ligne $L_2$ . . . . .	56
3.2.3	Ligne $L_4$ . . . . .	57
3.2.4	Ligne $L_1$ . . . . .	58
3.3	Polarisation . . . . .	58
3.4	Discussion sur la topologie . . . . .	59

<b>4 Résultats pour commutateurs à 15 GHz . . . . .</b>	<b>63</b>
4.1 Choix des diodes et de la méthode de fabrication . . . . .	64
4.2 Stratégie de conception . . . . .	66
4.3 Mesure de la diode . . . . .	67
4.4 Fabrication et mesure d'un premier commutateur SPST . . . . .	69
4.5 Ajustement des longueurs . . . . .	72
4.6 Commutateurs SPDT . . . . .	80
<b>5 Résultats pour commutateurs à 29,75 GHz . . . . .</b>	<b>88</b>
5.1 Mesure de la diode . . . . .	89
5.2 Fabrication et mesure d'un premier commutateur SPST . . . . .	91
5.3 Ajustement des longueurs . . . . .	93
5.4 Commutateurs SPDT . . . . .	101
<b>6 Calcul de l'incertitude sur la perte d'insertion . . . . .</b>	<b>109</b>
6.1 Types d'erreur . . . . .	109
6.2 Réduction des erreurs . . . . .	110
6.3 Précision de la trousse de calibration . . . . .	112
6.4 Incertitude totale . . . . .	117
6.5 Utilisation d'un THRU supplémentaire . . . . .	117
6.6 Résultats corrigés . . . . .	122
<b>Conclusion . . . . .</b>	<b>126</b>

# Liste des figures

1	Commutateurs dans un déphasageur variable . . . . .	1
2	Commutateur pour transmission/réception . . . . .	2
3	Commutateur à l'entrée d'une chaîne de réception . . . . .	3
4	Commutateur à la sortie d'une chaîne de transmission . . . . .	4
1.1	Structure d'une diode PIN . . . . .	10
1.2	Circuit équivalent d'une diode PIN . . . . .	10
1.3	Relation tension-courant à basse fréquence pour une diode PIN . . . . .	14
1.4	Résumé des états d'une diode PIN . . . . .	16
1.5	Application de signaux d'amplitude élevée sur une diode PIN . . . . .	18
1.6	Structure d'un FET . . . . .	20
1.7	FET en étranglement . . . . .	21
1.8	Résumé des états du FET . . . . .	22
1.9	Topologie série . . . . .	26
1.10	Topologie parallèle . . . . .	27
1.11	Topologie série-parallèle . . . . .	28
1.12	Graphe de fluence d'un commutateur de topologie série . . . . .	29
1.13	Effet des parasites sur les performances d'un commutateur de topologie série . . . . .	30

1.14 Graphe de fluence d'un commutateur de topologie parallèle . . . . .	31
1.15 Effet des parasites sur les performances d'un commutateur de topologie parallèle . . . . .	33
2.1 Annulation de $C_{OFF}$ à l'aide d'une inductance en parallèle . . . . .	35
2.2 Incorporation de $C_{OFF}$ dans une ligne de transmission artificielle . . . . .	36
2.3 Ligne de transmission formée à l'aide d'un FET distribué . . . . .	37
3.1 Impédances d'entrée de diodes reliées à la masse . . . . .	47
3.2 Topologie du circuit de transformation d'impédance . . . . .	48
3.3 Transformation d'impédance des diodes ON et OFF . . . . .	49
3.4 Topologie d'un commutateur complet . . . . .	50
3.5 Deuxième transformation d'impédance . . . . .	51
3.6 Transformation des impédances des diodes en utilisant une ligne de transmission $L_4$ . . . . .	54
3.7 Transformation des impédances par un circuit utilisant $L_4$ . . . . .	55
3.8 Topologie d'un commutateur complet utilisant une ligne de transmis- sion $L_4$ . . . . .	56
3.9 Commutateur avec circuits de polarisation . . . . .	60
3.10 Comparaison des performances de commutateurs construits selon la topologie parallèle et commutateurs construits selon la topologie proposée	61
4.1 Mesures de caractérisation de la diode . . . . .	67

4.2 Résultats des mesures de caractérisation d'une diode près de 15 GHz	68
4.3 Schéma d'un commutateur SPST	71
4.4 Résultats pour commutateur SPST à 15 GHz, première itération	71
4.5 Montage pour la mesure des commutateurs SPST	72
4.6 Coefficient de réflexion utilisés dans l'algorithme d'ajustement des longueurs de ligne	74
4.7 Masque du commutateur SPST à 15 GHz, deuxième itération (échelle 6 :1 avec commentaires)	79
4.8 Résultats pour commutateur SPST à 15 GHz, deuxième itération	80
4.9 Modification apportée au commutateur SPDT	81
4.10 Montage pour la mesure des commutateurs SPDT	82
4.11 Résultats pour commutateur SPDT à 15 GHz, première itération, une seule porte de sortie montrée	83
4.12 Extraction des caractéristiques de SPST ON à partir de mesures sur le commutateur complet	84
4.13 Masque du commutateur SPDT à 15 GHz, deuxième itération (échelle 6 :1 avec commentaires)	86
4.14 Résultats pour commutateur SPDT à 15 GHz, deuxième itération	86
5.1 Résultats des mesures de caractérisation d'une diode près de 29,75 GHz	89
5.2 Circuit équivalent d'une diode comprenant une ligne de transmission à chaque extrémité	90

5.3 Schéma d'un commutateur SPST avec un coude dans la ligne d'entrée	92
5.4 Résultats pour commutateur SPST à 29,75 GHz, première itération	93
5.5 Exemple d'utilisation d'un modèle pour corriger une première itération	95
5.6 Masque du commutateur SPST à 29,75 GHz, deuxième itération (échelle 6 :1 avec commentaires)	102
5.7 Résultats pour commutateur SPST à 29,75 GHz, deuxième itération	102
5.8 Masque du commutateur SPDT à 29,75 GHz, première itération (échelle 6 :1 avec commentaires)	103
5.9 Résultats pour commutateur SPDT à 29,75 GHz, première itération	104
5.10 Résultats pour commutateur SPDT à 29,75 GHz, première itération avec trois ponts aériens en parallèle sur la ligne de sortie (un seule sortie montrée)	105
5.11 Masque du commutateur SPDT à 29,75 GHz, deuxième itération (échelle 6 :1 avec commentaires)	106
5.12 Résultats pour commutateur SPDT à 29,75 GHz, circuit avec connexion directe des portes de sortie	107
5.13 Couplage entre les portes de sortie	107
6.1 Résultats expérimentaux sur la répétabilité de la transmission	111
6.2 Dispositif à deux portes représentant la répétabilité de la mâchoire de la monture	113

6.3 Mesures lors d'une calibration TRL tenant compte de la répétabilité des mâchoires de la monture . . . . .	114
6.4 Distribution de la perte d'insertion . . . . .	115
6.5 Mesures à l'aide d'un analyseur mal calibré . . . . .	118
6.6 Mesures (a) du circuit sous test et (b) d'un <i>THRU</i> supplémentaire à l'aide d'un analyseur mal calibré . . . . .	119
6.7 Incertitude sur l'erreur de calibration due à la répétabilité des mâchoires obtenue par la méthode de comparaison avec un <i>THRU</i> supplémentaire (2 écarts-type) . . . . .	121
6.8 Incertitude totale avec la méthode de comparaison avec un <i>THRU</i> supplémentaire . . . . .	122
6.9 Performances du commutateur SPST à 15 GHz (deuxième itération), corrigée avec <i>THRU</i> supplémentaire . . . . .	124
6.10 Performances du commutateur SPDT à 15 GHz (deuxième itération, sortie 2), corrigée avec <i>THRU</i> supplémentaire . . . . .	124
6.11 Performances du commutateur SPST à 29,75 GHz (deuxième itération), corrigée avec <i>THRU</i> supplémentaire . . . . .	125
6.12 Performances du commutateur SPDT à 29,75 GHz (connexion sortie directe), corrigée avec <i>THRU</i> supplémentaire . . . . .	125
6.13 Comparaison des pertes d'insertion . . . . .	127
A.1 Commutateur SPST 15 GHz . . . . .	140

A.2 Commutateur SPDT 15 GHz . . . . .	141
A.3 Commutateur SPST 29,75 GHz . . . . .	142
A.4 Commutateur SPDT 29,75 GHz . . . . .	143
A.5 Sous-circuits pour polarisation des commutateurs à 29,75 GHz . . . . .	144
A.6 Sous-circuits pour introduction dans lignes de sortie . . . . .	145

# Liste des tableaux

1.1	Sigles de quelques configurations de commutateurs en fonction du nombre de portes d'entrée et de portes de sortie . . . . .	7
1.2	Comparaison entre les diodes PIN et les FET comme éléments de commutation . . . . .	24
2.1	Commutateurs dans littérature scientifique . . . . .	39
2.2	Commutateurs commerciaux . . . . .	43
2.3	Sigles des compagnies et des universités . . . . .	44
4.1	Comparaison entre les commutateurs SPST à 15 GHz . . . . .	79
4.2	Comparaison entre les commutateurs SPDT à 15 GHz . . . . .	87
5.1	Comparaison entre les commutateurs SPST à 29,75 GHz . . . . .	101
6.1	Incertitude totale sur les mesures de perte d'insertion . . . . .	117
6.2	Incertitude totale avec la méthode du <i>THRU</i> supplémentaire . . . . .	122
6.3	Résumé des performances des différents commutateurs . . . . .	123

## Liste des annexes

<b>A Schémas des commutateurs . . . . .</b>	<b>139</b>
<b>B Fiche technique de diode PIN . . . . .</b>	<b>146</b>

# Liste des sigles et abréviations

C.C.	court-circuit
C.O.	circuit ouvert
CST	circuit sous test
DC	courant continu, tension continue
FET	transistor à effet de champ ( <i>field-effect transistor</i> )
HBT	transistor bipolaire à hétérojonction ( <i>heterojonction bipolar transistor</i> )
HEMT	transistor à haute mobilité d'électrons ( <i>high electron mobility transistor</i> )
I	semi-conducteur intrinsèque
Ku	bande de fréquence de 12,4–18 GHz
Ka	bande de fréquence de 26,5–40 GHz
LC	inductance–capacité
LOXI	<i>Layered-Oxide-Isolation</i>
MESFET	transistor à effet de champ métal-semiconducteur ( <i>metal-semiconductor field effect transistor</i> )
MHMIC	circuit intégré micro-ondes hybride miniature ( <i>miniature hybrid microwave integrated circuit</i> )
MMIC	circuit intégré micro-ondes monolithique ( <i>microwave monolithic integrated circuit</i> )
N	dopage par atomes donneurs d'électrons
N+	fort dopage par atomes donneurs d'électrons
P	dopage par atomes accepteurs d'électrons
P+	fort dopage par atomes accepteurs d'électrons
P.I.	perte d'insertion

*Sigles et abréviations (suite)*

RF	radio fréquence
SPDT	une entrée, deux sorties ( <i>single-pole double-throw</i> )
SPST	une entrée, une sortie ( <i>single-pole single-throw</i> )
TRL	<i>Thru-Reflect-Line</i>

# Liste des notations

$A$	aire de la section de la diode
$A, B$	boîtes d'erreur du système de mesure
$a$	signal incident normalisé
$b$	signal de sortie normalisé
$C_{ds}$	capacité entre la source et le drain
$C_{gs}$	capacité entre la grille et la source
$C_{gd}$	capacité entre la grille et le drain
$C_j$	capacité de la jonction
$C_{OFF}$	capacité dans l'état OFF
$C_p$	capacité du boîtier
$e$	charge de l'électron
$E$	boîte d'erreur
$F$	facteur de multiplication de longueur
$f$	fréquence
$f_0$	fréquence visée pour la conception
$f_{IM}$	fréquence d'isolation maximale
$f_{PM}$	fréquence de perte d'insertion minimale
$i, j, k$	désignation des portes
$j$	$\sqrt{-1}$
$I$	courant
$I_0$	courant de polarisation
$I_{max}$	amplitude maximale du courant signal
$I_s$	courant de saturation
$k$	constante de Boltzmann
$L$	longueur de ligne de transmission

*Notations (suite)*

$L$	désignation de ligne de transmission
$L^e$	longueur effective
$L_{OFF}$	inductance dans l'état OFF
$L_p$	inductance du boîtier
$n$	constante dépendant de la structure physique de la diode
$O, P, Q, U, V$	désignation des plans de référence
$P_0$	puissance dissipée par le courant de polarisation
$P_{max}$	puissance maximale
$R_{ds}$	résistance entre la source et le drain
$R_{gs}$	résistance entre la grille et la source
$R_{gd}$	résistance entre la grille et le drain
$R_j$	résistance de la jonction
$R_{OFF}$	résistance dans l'état OFF
$R_{ON}$	résistance dans l'état ON
$R_s$	résistance série
$S$	paramètre de dispersion
$T$	coefficent de transmission
$T$	température
$T_A$	température du milieu ambiant
$T_{j(max)}$	température maximale supportée par la jonction
$V$	tension
$v$	vitesse de propagation dans une ligne de transmission
$V_0$	tension de polarisation
$V_B$	tension d'avalanche
$V_g$	tension à la grille
$V_{max}$	amplitude maximale de la tension signal
$V_p$	tension d'étranglement

*Notations (suite)*

$V_T$	tension thermique
$W$	largeur de la région intrinsèque
$X$	réactance
$Y_L$	admittance d'entrée d'une ligne terminée par un circuit ouvert
$Y_{OFF}$	admittance dans l'état OFF
$Y_{ON}$	admittance dans l'état ON
$Y_{Z_0}(\Gamma)$	admittance associée à un coefficient de réflexion $\Gamma$ avec l'impédance de normalisation $Z_0$
$Z_0$	impédance caractéristique d'une ligne de transmission
$Z_L$	impédance d'entrée d'une ligne terminée par un circuit ouvert
$Z_{OFF}$	impédance dans l'état OFF
$Z_{ON}$	impédance dans l'état ON
$Z_{Z_0}(\Gamma)$	impédance associée à un coefficient de réflexion $\Gamma$ avec l'impédance de normalisation $Z_0$
$\beta$	constante de propagation dans une ligne de transmission
$\Gamma$	coefficient de réflexion
$\Gamma_O, \Gamma_P, \Gamma_Q$	coefficient de réflexion mesurés aux plans de référence $O, P, Q$
$\Gamma_{Z_0}(Y)$	coefficient de réflexion associé à une admittance $Y$ avec l'impédance de normalisation $Z_0$
$\Gamma_{Z_0}(Z)$	coefficient de réflexion associé à une impédance $Z$ avec l'impédance de normalisation $Z_0$
$\Delta L$	variation de longueur de ligne de transmission
$\Delta X$	variation de réactance
$\Delta \theta$	variation de phase

*Notations (suite)*

$\epsilon_0$	permittivité du vide
$\epsilon_{eff}$	permittivité effective
$\epsilon_r$	permittivité relative
$\lambda$	longueur d'onde
$\mu_{AP}$	mobilité ambipolaire de la région intrinsèque
$\tau$	temps de vie des porteurs dans la région intrinsèque
$\theta$	déphasage
$\theta$	angle
$\theta_{jc}$	résistance thermique entre la jonction et le boîtier,
$\theta_{jA}$	résistance thermique entre le boîtier et le milieu ambiant.

# Introduction

Les systèmes de commutation sont indispensables dans de multiples applications micro-ondes. À chaque fois que l'on souhaite concevoir un système dans lequel un signal peut emprunter alternativement un chemin ou un autre, on doit introduire un élément appelé commutateur. On peut citer plusieurs applications dans lesquelles on retrouve cette situation.

- *Les déphasateurs variables* [2, 11, 23, 60]

Pour contrôler le déphasage d'un signal, certains types de déphasateurs variables font passer le signal à travers une ligne de transmission choisie parmi plusieurs lignes de longueurs différentes (et donc de déphasages différents). Des commutateurs sont utilisés pour diriger le signal vers la ligne de transmission choisie (voir figure 1).

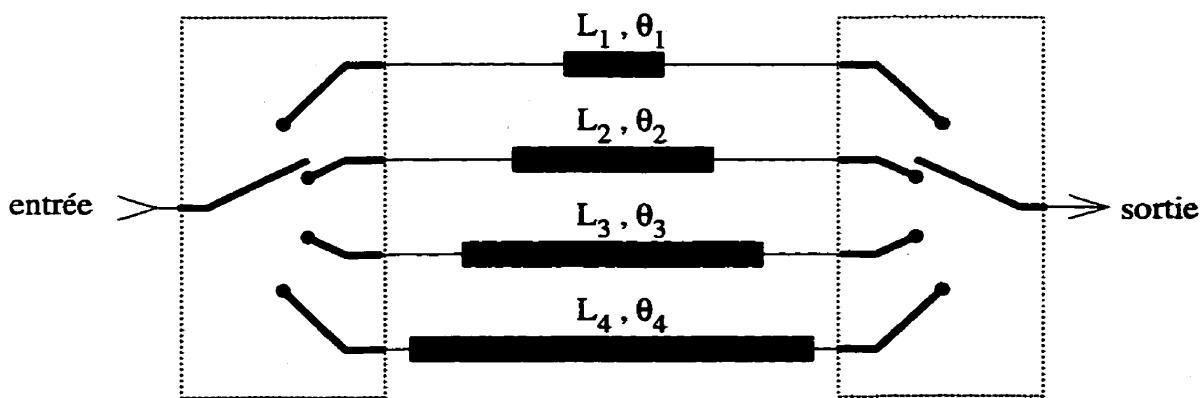


Figure 1: Commutateurs dans un déphaseur variable

- *La réutilisation d'une antenne pour transmission et réception [4, 6, 7, 28, 35, 36, 43, 51, 62, 64]*

Dans plusieurs systèmes (entre autres, les radars et les téléphones cellulaires), on utilise la même antenne pour la transmission et la réception. Un commutateur est utilisé pour brancher alternativement l'antenne au transmetteur et au récepteur (voir figure 2).

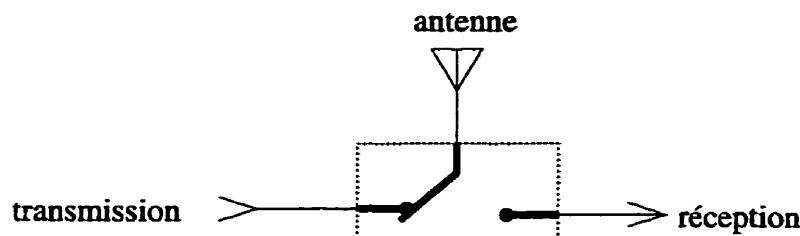


Figure 2: Commutateur pour transmission/réception

- *Les systèmes de guerre électronique [15, 46]*

Les systèmes de guerre électronique ont à traiter des signaux sur de très larges bandes. Des commutateurs peuvent être utilisés pour diriger ces signaux vers des sous-systèmes spécifiques ayant possiblement une largeur de bande plus étroite.

- *Les systèmes à balayage de faisceau [8, 26–28, 31, 45]*

Dans certaines applications, on souhaite pouvoir choisir la direction de transmission ou de réception d'une onde électromagnétique en choisissant une antenne parmi un groupe d'antennes. Un commutateur est utilisé pour diriger le signal vers l'antenne choisie. On peut aussi utiliser un commutateur pour choisir entre deux polarisations sur un même élément d'antenne.

- *Les systèmes d'accès multiples [17, 22]*

Dans une application où les accès au médium de communication sont répartis dans le temps ou en fréquence, on utilise une matrice de commutateurs pour faire passer chaque signal vers sa destination.

Une autre application nous a été proposée par SPAR Aérospatiale. Dans un satellite, on souhaite placer deux amplificateurs faible bruit au début de la chaîne de réception. La présence de deux amplificateurs permet d'ajouter de la redondance dans le système ; si un des amplificateurs tombe en panne, on peut rediriger le signal vers le second. Un commutateur est nécessaire pour diriger le signal vers un amplificateur ou vers l'autre (voir figure 3).

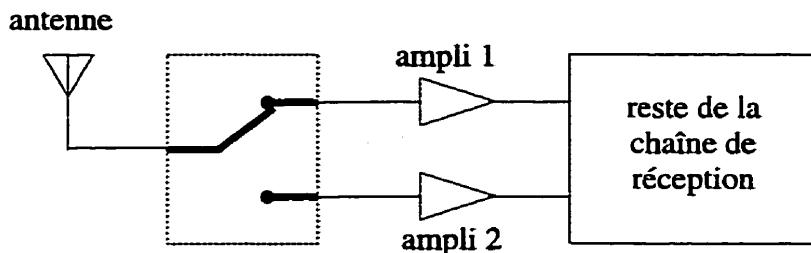


Figure 3: Commutateur à l'entrée d'une chaîne de réception

Puisque le commutateur est entre l'antenne et le reste de la chaîne de réception, ses pertes s'ajoutent directement à la figure de bruit du système. Il est donc primordial d'utiliser un commutateur à très faible perte.

On pourrait également imaginer un système dans lequel le commutateur serait placé à la toute fin du système de transmission embarqué sur le satellite, entre les derniers amplificateurs de puissance et l'antenne de transmission. Le commutateur

servirait à prendre le signal provenant d'un des amplificateurs et à le transmettre vers l'antenne (voir figure 4). Les pertes dans un tel commutateur sont critiques car elles contribuent directement à diminuer la puissance à la sortie de l'antenne.

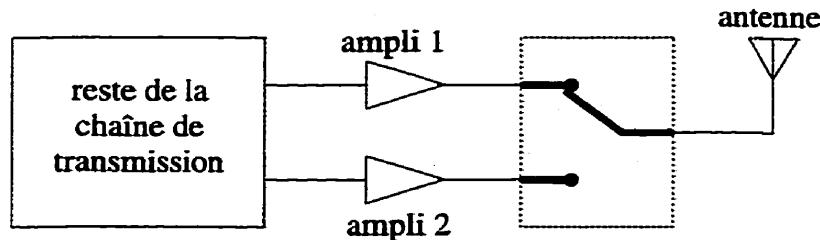


Figure 4: Commutateur à la sortie d'une chaîne de transmission

Le présent mémoire traite de la conception d'un commutateur à très faible perte.

Ce commutateur sera conçu de façon à avoir

- une entrée et deux sorties, cependant, les premiers prototypes seront construits avec une entrée et une sortie ;
- une topologie compatible avec une chaîne de réception ou de transmission satellite ;
- une perte d'insertion inférieure à ce qui est offert avec les commutateurs commerciaux ;
- une bande d'opération correspondant au lien terre-espace en bande Ka (29,5–30 GHz), cependant les premiers prototypes seront fabriqués en bande Ku (15 GHz).

Le chapitre 1 présente le fonctionnement de base des commutateurs. On expose tout d'abord la terminologie reliée aux commutateurs, puis on explique le fonctionnement des éléments semi-conducteurs qui entrent dans leur conception, enfin on présente les topologies classiques de circuit de commutation.

Le chapitre 2 est une revue de la littérature qui expose les développements récents dans la conception de commutateurs et résume les performances qui ont été atteintes.

Le chapitre 3 présente la topologie de circuit qui sera utilisée pour le commutateur à faible perte.

Les chapitres 4 et 5 présentent les étapes de conception et les résultats obtenus pour des commutateurs à faible perte opérant respectivement sur des signaux à 15 GHz et à 29,5–30 GHz.

Le chapitre 6 discute de l'erreur expérimentale associée aux mesures de perte d'insertion sur les commutateurs.

# Chapitre 1

## Concepts de base

Dans ce chapitre, nous allons présenter les concepts à la base de la conception des commutateurs. Après des explications sur la terminologie reliée aux commutateurs, nous verrons quels éléments électroniques peuvent entrer dans leur conception. Nous verrons par la suite les topologies de commutateur les plus classiques. Enfin, nous présenterons l'effet des éléments parasites sur la performance des commutateurs.

### 1.1 Terminologie reliée aux commutateurs

Un *commutateur* peut être défini comme un module électronique qui, sous l'action de signaux de contrôle, permet ou empêche le passage d'un signal entre des portes d'entrée et des portes de sortie. Les trajets permettant le passage du signal sont les *trajets actifs* et les trajets empêchant le passage du signal sont les *trajets isolés*.

On décrit généralement un commutateur en spécifiant tout d'abord le nombre de portes d'entrée et de sortie. La terminologie anglophone *pole* pour porte d'entrée et *throw* pour porte de sortie est souvent utilisée. Ainsi, on décrit un commutateur à une porte d'entrée et une porte de sortie comme *Single-Pole Single-Throw (SPST)*.

*switch*. Le tableau 1.1 présente les sigles utilisés pour quelques configurations de portes d'entrée et de sortie. Rappelons que l'objectif de ce travail est de concevoir un commutateur à une entrée et deux sorties (SPDT), mais que les premiers prototypes seront à une entrée et une sortie (SPST).

Tableau 1.1: Sigles de quelques configurations de commutateurs en fonction du nombre de portes d'entrée et de portes de sortie

Porte(s) d'entrée	Porte(s) de sortie	Sigle
1	1	SPST
1	2	SPDT ou SP2T
1	3	SP3T
1	4	SP4T
2	2	DPDT ou 2P2T
...	...	...

Un commutateur peut être *réversible* ou *non-réversible*. Les portes d'entrée d'un commutateur réversible peuvent être utilisées comme portes de sortie, et vice-versa. Un commutateur non réversible, par contre, ne fonctionne que dans une seule direction. La plupart des commutateurs sont réversibles ; il existe cependant des commutateurs non-réversibles construits à partir de circulateurs.

Les deux principales caractéristiques électriques d'un commutateur sont la *perte d'insertion* et l'*isolation*. Elles décrivent respectivement combien de signal est perdu lors du passage dans un trajet actif et combien de signal fuit à travers un trajet isolé. Ces quantités sont généralement exprimées en dB positifs et on doit spécifier la largeur de bande sur laquelle elles sont valides. À moins d'indication contraire, on

calcule la perte d'insertion ou l'isolation lorsque toutes les portes sont adaptées. Le calcul de ces quantités se ramène donc au calcul de paramètres  $S$  (paramètres de dispersion) :

$$\text{perte d'insertion (dB) de la porte } i \text{ à la porte } j = -20 \log |S_{ji}| \quad (1.1a)$$

$$\text{isolation (dB) de la porte } i \text{ à la porte } k = -20 \log |S_{ki}| \quad (1.1b)$$

où le trajet de la porte  $i$  à la porte  $j$  est actif et où le trajet de la porte  $i$  à la porte  $k$  est isolé. Notons que l'on pourrait aussi calculer une isolation entre deux portes d'entrée ou entre deux portes de sortie. La réduction de la perte d'insertion est le principal critère considéré lors de la conception des commutateurs de ce mémoire.

D'autres caractéristiques électriques peuvent également être importantes, selon le type d'applications. Elles sont expliquées rapidement dans les paragraphes suivants, même si on n'en tient pas compte dans ce mémoire.

La *consommation de puissance* indique quelle puissance DC (continue) est nécessaire pour l'opération du commutateur. Dans certaines applications, on peut aussi spécifier l'énergie nécessaire pour faire changer le commutateur d'état.

Le *temps de transition* est le temps nécessaire pour qu'un trajet passe de actif à isolé ou vice-versa. On donne généralement le délai entre les moments où l'amplitude du signal est à 10% et à 90% de son maximum.

*La puissance d'opération maximale* indique le niveau limite de puissance RF qui peut être envoyée au commutateur pour que celui-ci continue de fonctionner correctement (et ne soit pas endommagé). On peut spécifier un niveau de puissance crête ou un niveau de puissance en opération continue.

## 1.2 Les éléments de commutation : diodes et transistors

Pour qu'un trajet à l'intérieur d'un commutateur puisse être changé de isolé à actif ou vice-versa, on doit y insérer des éléments de commutation qui peuvent varier selon un signal de contrôle. Les éléments que l'on utilise dans la quasi-totalité des commutateurs sont les diodes et les transistors. L'impédance de ces éléments varie selon leur polarisation ; on se sert donc de la polarisation comme signal de contrôle.

Pour pouvoir faire un choix éclairé quant à la sélection de l'un ou l'autre de ces éléments, il faut avoir une idée générale de leur fonctionnement. Cette section fait donc une description des diodes et des transistors comme éléments de contrôle dans les commutateurs.

### 1.2.1 Les diodes

Les diodes les plus utilisées pour la fabrication de commutateurs sont les diodes PIN (voir figure 1.1). Elles sont constituées de trois couches de semi-conducteurs :

- une couche fortement dopée P ( $P+$ ),
- une couche très faiblement dopée, pratiquement intrinsèque (I),
- une couche fortement dopée N ( $N+$ ).

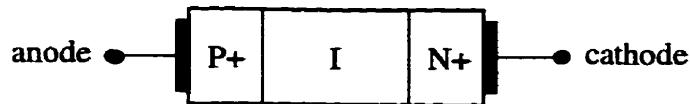


Figure 1.1: Structure d'une diode PIN

Le circuit équivalent d'une diode pour un signal à haute fréquence est représenté à la figure 1.2.

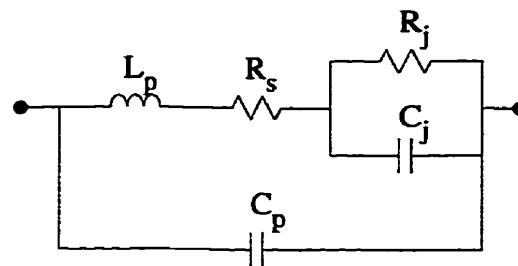


Figure 1.2: Circuit équivalent d'une diode PIN

Les différents paramètres du circuit équivalent sont :

- $L_p$ , inductance du boîtier ;
- $C_p$ , capacité du boîtier ;
- $R_s$ , résistance série, causée par les pertes par conduction ou autre ;
- $R_j$ , résistance de la jonction ;
- $C_j$ , capacité de la jonction.

De ces paramètres,  $R_j$  et  $C_j$  varient lorsqu'on change la polarisation (l'effet de  $C_j$  est négligeable en polarisation inverse).

Les diodes PIN sont supérieures aux autres types de diodes pour les applications de commutation de signaux micro-ondes parce que

- elles ont une capacité parasite plus faible en polarisation inverse ;
- elles ne rectifient pas le signal, même si celui-ci a une amplitude élevée (ce n'est pas le cas à basse fréquence, comme on verra plus loin).

Pour expliquer ces bonnes performances, nous devons faire une explication sommaire du fonctionnement des diodes PIN en terme de mouvements de porteurs.

**Polarisation inverse** Lorsqu'on applique une polarisation inverse sur une diode PIN, la zone d'appauvrissement s'étend sur toute la région intrinsèque et entre légèrement dans les régions P+ et N+. On peut expliquer ceci par le fait qu'il existe une quantité minime de dopants dans la zone I. Une fois ionisés, ces dopants ne sont pas assez nombreux pour former à eux seuls la barrière de potentiel de la jonction. Cette dernière est plutôt bâtie à l'aide des atomes ionisés aux frontières des régions fortement dopées.

En polarisation inverse, la majorité des charges est donc stockée aux frontières de la région intrinsèque. C'est ce stockage de charges qui est responsable de la capacité de la jonction  $C_j$ . On peut approximer la structure comme un condensateur à plaques

parallèles ; on a donc :

$$C_j = \frac{\epsilon_0 \epsilon_r A}{W} \quad (1.2)$$

où

- $\epsilon_0$  est la permittivité du vide ( $8,85 \times 10^{-12}$  F/m) ;
- $\epsilon_r$  est la permittivité relative de la région I (12 pour le silicium, 13 pour le GaAs [5]) ;
- $A$  est l'aire de la section de la diode ;
- $W$  est la largeur de la région intrinsèque.

On remarque que la capacité  $C_j$  est, en première approximation, indépendante de la tension de polarisation inverse. À cet égard, les diodes PIN ont un comportement différent des diodes à jonction simple pour lesquelles la largeur de la région d'appauvrissement (et donc la valeur de  $C_j$ ) est modulée par la tension de polarisation.

On constate également que  $C_j$  peut être plus faible dans une diode PIN que dans les autres types de diodes car la distance entre les plaques du condensateur équivalent est la largeur de toute la région intrinsèque. Cette distance peut être beaucoup plus grande que la largeur de la région d'appauvrissement des autres types de diodes.

**Polarisation directe** Lorsque la diode est en polarisation directe, la région intrinsèque est remplie de porteurs assurant la conduction. Ces porteurs sont des électrons provenant de la région N+ et se dirigeant vers la région P+ ainsi que des trous provenant de la région P+ et se dirigeant vers la région N+. C'est la présence de ces

porteurs qui fait en sorte que la diode présente une impédance faible pour les signaux haute fréquence.

Il faut maintenant distinguer entre le comportement à basse fréquence et le comportement à haute fréquence des diodes PIN. À basse fréquence, les diodes PIN se comportent comme des diodes conventionnelles, c'est-à-dire qu'elles rectifient le signal selon la loi bien connue

$$I = I_S(e^{V/nV_T} - 1), \quad (1.3)$$

où

- $I$  est le courant dans la diode,
- $I_S$  est une constante pour chaque diode (courant de saturation),
- $V$  est la tension appliquée aux bornes de la diode,
- $n$  est une constante dépendant de la structure physique de la diode (prend une valeur entre 1 et 2),
- $V_T$  est la tension thermique  $kT/e$  ( $k = 1,38 \times 10^{-23}$  J/K,  $T$  = température en kelvin,  $e = 1,6 \times 10^{-19}$  C,  $V_T \approx 25,2$  mV à la température ambiante).

Cette relation est montrée à la figure 1.3.

Pour que cette rectification se produise, le comportement des porteurs dans la diode doit pouvoir varier à la même vitesse que la fréquence du signal. Ce n'est pas le cas à partir d'une certaine fréquence, à cause des raisons suivantes :

- le temps de transit des porteurs à travers la région I est long;

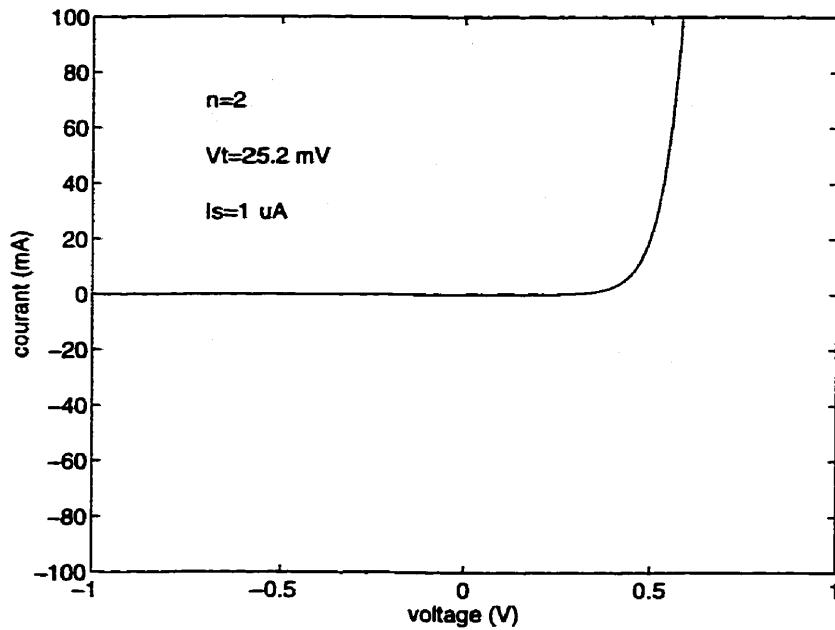


Figure 1.3: Relation tension-courant à basse fréquence pour une diode PIN

- les porteurs ont une longue durée de vie.

Ceci fait en sorte que lorsque des porteurs ont été injectés dans la région I, ils ne peuvent pas en être retirés pendant la demi-période d'un signal à haute fréquence. L'effet de rectification n'existe donc pratiquement plus et la réponse de la diode est très près de celle d'une résistance idéale. À cause de cette propriété, il est possible de faire passer à travers la diode des signaux dont le courant crête est beaucoup plus élevé que le courant de polarisation tout en observant très peu d'effets non-linéaires.

Puisque l'équation 1.3 ne dicte pas le comportement des diodes PIN à haute fréquence, la résistance parasite de ces diodes en polarisation directe n'est pas donnée par la pente de la tangente à la courbe représentant cette équation. On utilise plutôt

le modèle du contrôle par charge [67] pour trouver une expression pour la résistance en polarisation directe. À l'aide de ce modèle, on peut montrer que la résistance  $R_j$  sous polarisation directe est donnée par

$$R_{jON} = \frac{W^2}{2\mu_{AP}\tau I_0} \quad (1.4)$$

où

- $R_{jON}$  est la résistance de la jonction en polarisation directe ;
- $W$  est la largeur de la région intrinsèque ;
- $\mu_{AP}$  est la mobilité ambipolaire dans la région intrinsèque ( $0,061 \text{ m}^2/\text{V}\cdot\text{s}$  pour le silicium [67]) ;
- $\tau$  est le temps de vie des porteurs dans la région intrinsèque ;
- $I_0$  est le courant de polarisation.

On remarque qu'en première approximation, la résistance  $R_j$  est indépendante de la section  $A$  de la diode, et varie comme  $1/I_0$ . Ceci n'est vrai qu'approximativement car  $\tau$  change lorsqu'on varie  $A$  ou que l'on augmente trop  $I_0$ . On remarque aussi que  $R_{jON}$  est indépendante de la fréquence.

**Résumé des états** La figure 1.4 résume les deux états d'une diode PIN. Dans l'état ON, l'inductance du boîtier est l'élément réactif dominant ; la diode est donc inductive. On peut représenter cette impédance par une combinaison série de  $R_{ON}$

et  $L_{ON}$ . Dans l'état OFF, c'est la capacité de la jonction qui domine et la diode est capacitive ; on représente cette situation par une combinaison parallèle  $R_{OFF}$  et  $C_{OFF}$ . Les modèles simplifiés sont valides pour une bande de fréquence étroite autour de la fréquence d'opération.

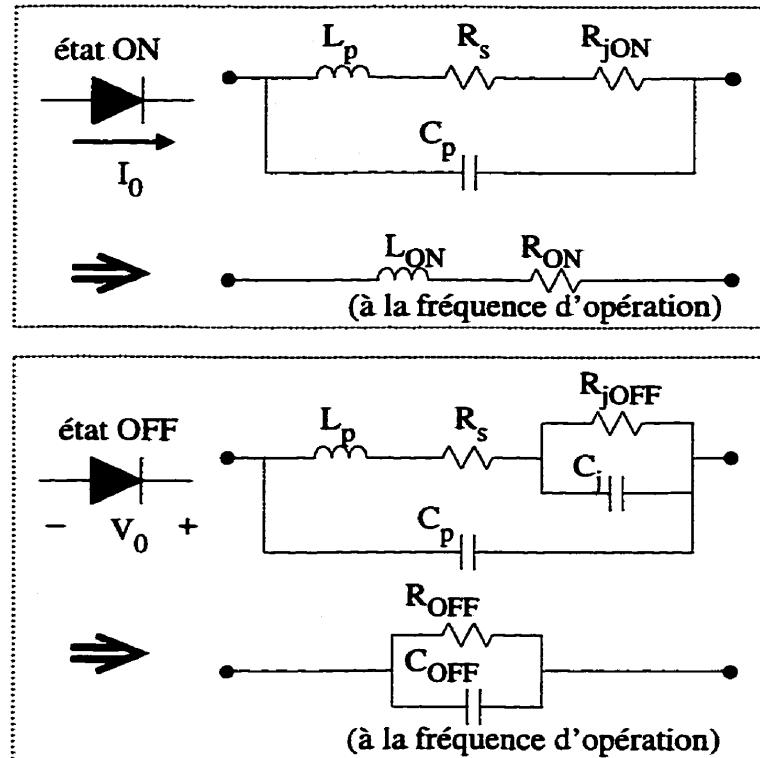


Figure 1.4: Résumé des états d'une diode PIN

La littérature scientifique discute principalement de deux parasites des diodes dans les applications de commutation. Il s'agit de

- la résistance parasite  $R_{ON}$  en polarisation directe (causée par  $R_s$  et  $R_j$ ) ;
- la capacité parasite  $C_{OFF}$  en polarisation inverse (causée par  $C_p$  et  $C_j$ ) .

On verra aussi que l'inductance parasite  $L_{ON}$  en polarisation directe est importante. L'effet de ces parasites sera discuté en détail à la section 1.4. Nous pouvons pour le moment dire simplement que  $R_{ON}$  fait en sorte que la diode en polarisation directe n'est pas un court-circuit idéal et que  $C_{OFF}$  fait en sorte que la diode en polarisation inverse n'est pas un circuit ouvert idéal.

**Puissance d'opération maximale** Comme il a été expliqué précédemment, les diodes PIN peuvent transmettre avec peu de distorsion des signaux dont l'amplitude de courant est bien supérieure au courant de polarisation. De la même façon, en polarisation inverse, on peut appliquer des signaux avec une amplitude de tension bien supérieure à la tension de polarisation inverse sans que la diode n'entre en conduction (voir figure 1.5).

L'amplitude maximale de courant haute fréquence que l'on peut faire passer dans une diode PIN est limitée par les caractéristiques thermiques de la diode. Pour garder la jonction de la diode à une température acceptable [21], on doit satisfaire :

$$P_{max} = \frac{T_{j(max)} - T_A}{\theta_{jc} + \theta_{jA}} \quad (1.5)$$

où

- $P_{max}$  est la puissance maximale que l'on peut dissiper dans la diode ;
- $T_{j(max)}$  est la température maximale supportée par la jonction ;
- $T_A$  est la température du milieu ambiant ;

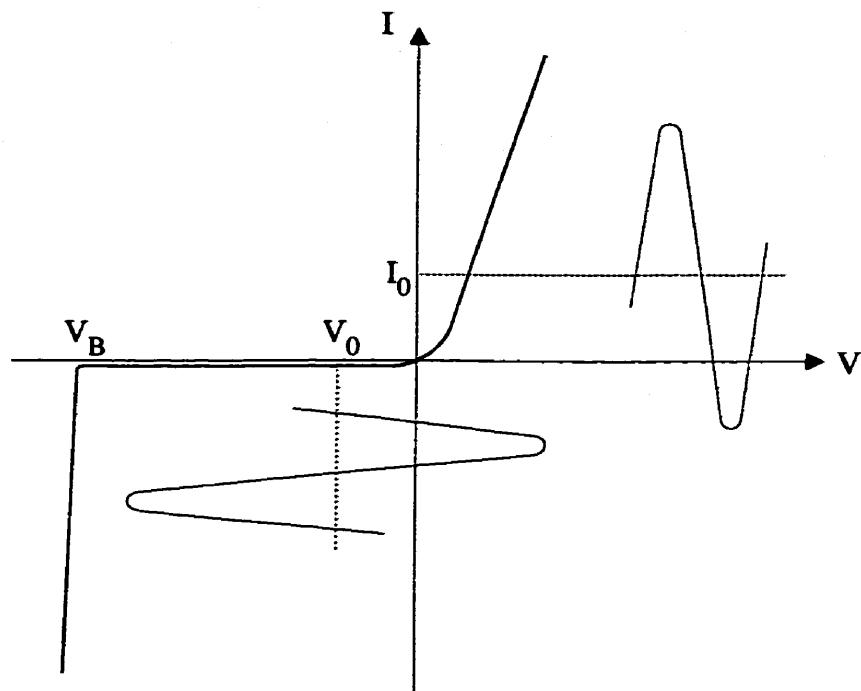


Figure 1.5: Application de signaux d'amplitude élevée sur une diode PIN

- $\theta_{jc}$  est la résistance thermique entre la jonction et le boîtier ;
- $\theta_{jA}$  est la résistance thermique entre le boîtier et le milieu ambiant.

On calcule ensuite l'amplitude maximale du signal que l'on peut faire passer dans la diode à l'aide de

$$P_{max} = \frac{1}{2}R_{ON}I_{max}^2 + P_0 \quad (1.6)$$

qui devient

$$I_{max} = \sqrt{2(P_{max} - P_0)/R_{ON}} \quad (1.7)$$

où

- $R_{ON}$  est la résistance totale en polarisation directe ;
- $I_{max}$  est l'amplitude maximale du courant signal ;
- $P_0$  est la puissance dissipée par le courant de polarisation.

En polarisation inverse, la tension du signal que l'on peut appliquer est limitée par le phénomène d'avalanche. La tension crête négative ne doit pas dépasser la tension d'avalanche de la diode. À l'aide de la figure 1.5, on trouve

$$V_B < V_0 - V_{max} \quad (1.8)$$

où

- $V_B$  est la tension d'avalanche de la diode ;
- $V_0$  est la tension de polarisation ;
- $V_{max}$  est l'amplitude maximale de la tension signal.

En pratique, on applique un facteur de sécurité important sur  $V_{max}$ , entre autres parce que l'on remarque que la diode commence à avoir une résistance parasite  $R_{OFF}$  non négligeable pour une grande amplitude de tension appliquée.

### 1.2.2 Les transistors

Cette sous-section discutera principalement des FET (*field-effect transistors*) qui sont les transistors les plus utilisés dans la fabrication de commutateurs micro-ondes.

**Structure** Un FET est essentiellement un dispositif à trois bornes constitué d'un canal dopé N avec une région dopée P sur le côté de ce canal. Le canal est situé entre la source et le drain alors que la zone dopée P constitue la grille. La figure 1.6 illustre la structure de ce type de transistor.

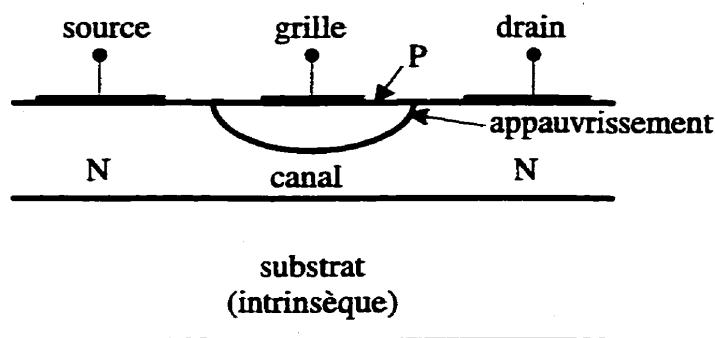


Figure 1.6: Structure d'un FET

Il se forme une région d'appauvrissement à la frontière des zones P et N. La tension appliquée à la grille du transistor détermine la profondeur de la région d'appauvrissement dans le canal. Lorsqu'on applique une tension suffisamment négative à la grille, la région d'appauvrissement occupe toute la profondeur du canal et celui-ci est complètement étranglé. Le courant ne circule alors plus entre la source et le drain.

**Le FET comme élément de commutation** On peut donc utiliser le FET comme un élément à impédance variable, avec la tension de grille  $V_g$  comme signal de contrôle. On polarise la source et le drain à 0 V. Lorsque  $V_g = 0$  V, le canal est ouvert et le chemin entre la source et le drain se comporte comme un résistance  $R_{ON}$ . Le canal est complètement étranglé pour  $|V_g| > |V_p|$ , où  $V_p$  est la tension d'étranglement (*pinch-off*

voltage). Lorsque le FET est dans cette condition, il existe toujours que des capacités et des résistances parasites entre la source, la grille et le drain (voir figure 1.7).

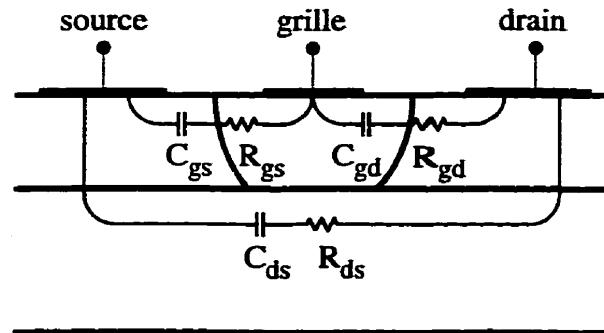


Figure 1.7: FET en étranglement

On peut simplifier la modélisation du transistor en étranglement si la grille est reliée à un circuit ouvert à la fréquence d'opération. Ceci peut être réalisé en alimentant la grille à travers une résistance élevée. Dans ce cas, l'impédance entre la source et le drain n'est plus qu'une combinaison série-parallèle de résistances et de capacités, qui peut être simplifiée en une combinaison  $R_{OFF}$  et  $C_{OFF}$  en parallèle.

La figure 1.8 résume les deux états du FET. On appelle état ON l'état où le canal est ouvert et état OFF l'état où le canal est en étranglement. L'impédance est inductive dans l'état ON (principalement à cause du boîtier) et elle est capacitive dans l'état OFF. Comme avec le résumé des états des diodes PIN, les modèles électriques sont valides sur une bande de fréquence étroite ; les modèles présentent l'impédance totale à une fréquence.

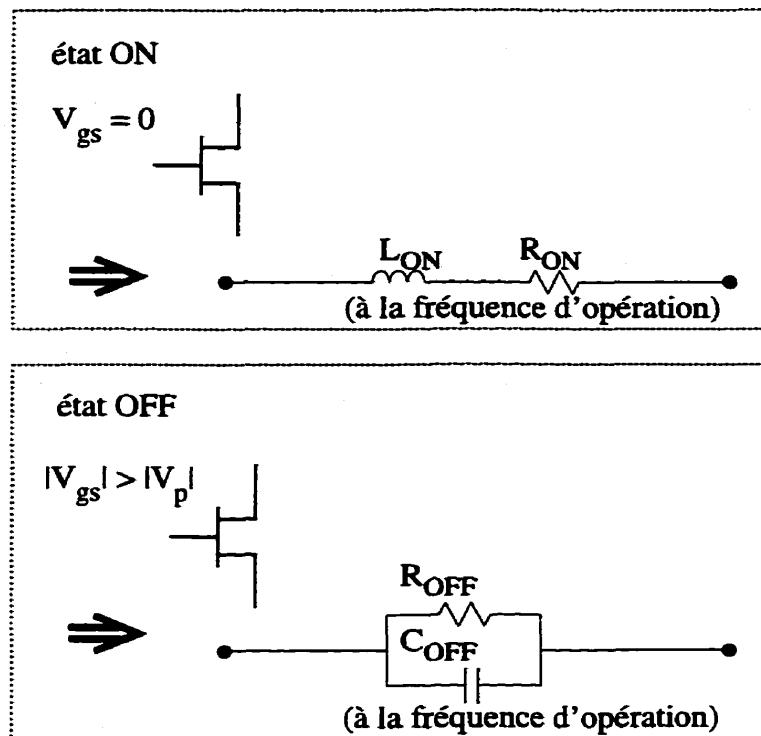


Figure 1.8: Résumé des états du FET

**Consommation de puissance** Dans les états ON ou OFF, le courant DC dans la grille est très faible (il n'existe qu'un courant de fuite inverse dans l'état OFF). La consommation de puissance des FET comme élément de commutateur est donc à peu près nulle, ce qui constitue un avantage par rapport aux diodes PIN.

**Temps de transition** Le temps de transition pour les FET est faible quand on le compare aux diodes PIN. En effet, dans ces dernières, le temps de transition est limité par le temps nécessaire pour vider la région intrinsèque des porteurs, ce qui n'est pas le cas avec les FET.

### 1.2.3 Comparaison entre diodes PIN et FET

À la lumière des descriptions précédentes, nous pouvons faire une comparaison entre les diodes PIN et les FET comme éléments de commutation.

Les FET possèdent un avantage certain sur les diodes PIN en ce qui a trait à la consommation de puissance (virtuellement nulle pour les FET) et au temps de transition (< 1 ns pour les FET [4, 7, 52], ≥ 2 ns pour les diodes PIN [6, 43, 46]).

Les commutateurs utilisant des FET ont également l'avantage de pouvoir être intégrés plus facilement avec d'autres circuits sur des circuits MMIC car le procédé de fabrication des FET est plus standard que le procédé de fabrication des diodes PIN.

Les circuits de polarisation et de contrôle des commutateurs utilisant des FET sont simples à concevoir, car l'application d'un signal de contrôle sur la grille peut se faire à travers une simple résistance. Par contre, pour polariser une diode PIN, il faut concevoir un circuit pour isoler le signal DC du signal à haute fréquence.

Les diodes PIN, quant à elles, ont une grand avantage sur les FET quant à la puissance maximale d'opération. Des commutateurs utilisant des diodes PIN ont été fabriqués pour supporter des puissance de signal allant jusqu'à 320 W en opération continue [29] alors que les circuits utilisant des FET n'ont pas été conçus pour des puissances supérieures à 10 W [2]. Les diodes PIN occupent aussi moins d'espace sur un circuit MMIC que les FET.

La comparaison en ce qui a trait à la réduction des deux principaux parasites cités dans la littérature ( $R_{ON}$  et  $C_{OFF}$ ) est moins claire. L'étude théorique des diodes PIN semble indiquer que l'on peut réduire  $R_{ON}$  en augmentant le courant de polarisation et que l'on peut diminuer  $C_{OFF}$  en réduisant la section de la diode (et ce sans trop augmenter  $R_{ON}$ ), ce qui n'est pas possible avec les FET. De plus, certains auteurs [19, 37, 38, 48, 59] indiquent que les diodes PIN ont des parasites moins élevés que les FET. Malgré tout, en comparant les valeurs obtenues dans la littérature pour les parasites des éléments des commutateurs, il n'est pas facile de conclure que les diodes PIN sont supérieures aux FET sur ce point.

Le tableau 1.2 résume les éléments de comparaison des diodes PIN et des FET comme éléments de commutation.

Tableau 1.2: Comparaison entre les diodes PIN et les FET comme éléments de commutation

Élément de comparaison	PIN	FET
Consommation de puissance	—	+
Temps de transition	—	+
Intégration avec autres circuits	—	+
Facilité de polarisation	—	+
Puissance maximale d'opération	+	—
Taille	+	—
Réduction des parasites	+ (?)	-(?)

Notons que la recherche semble se tourner de plus en plus vers l'utilisation de FET, en tentant de trouver des moyens de pallier à leurs désavantages par rapport aux diodes PIN. On peut expliquer ce fait par la prolifération des appareils alimentés par

piles et par la demande pour des systèmes où un très grand nombre de commutateurs sont utilisés (dans des réseaux d'antennes reconfigurables, par exemple). La faible consommation de puissance des FET devient un avantage marquant dans de telles applications.

Néanmoins, nous avons privilégié l'utilisation de diodes PIN pour les commutateurs faisant l'objet du présent mémoire. On verra plus loin que ce sont essentiellement les parasites qui limitent la perte d'insertion et l'isolation des commutateurs. Puisque l'objectif premier est de minimiser la perte d'insertion, nous avons choisi les éléments qui, selon les informations disponibles, ont le plus de chances de fournir le minimum de parasites.

### 1.3 Les topologies classiques

Nous venons de voir que les diodes PIN et les FET peuvent être utilisés comme éléments à deux états : état ON (impédance faible) et état OFF (impédance élevée). Cette section présente les topologies de circuit classiques pour former des commutateurs à partir de ces éléments. Le traitement sera fait pour des commutateurs à une entrée et à deux sorties (SPDT), mais il pourrait facilement être généralisé à d'autres types de commutateurs.

### 1.3.1 Topologie série

Une première topologie consiste à placer les diodes ou les transistors en série dans chacune des branches de sortie, juste après une jonction en T (voir figure 1.9). On polarise les éléments de telle sorte que l'un d'eux soit dans l'état ON et que l'autre soit dans l'état OFF. L'élément ON présente une impédance faible et laisse passer le signal tandis que l'élément OFF présente une impédance élevée et isole la branche dans laquelle il est placé.

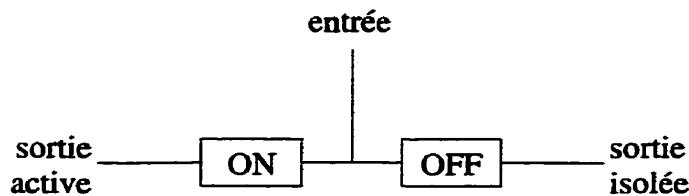


Figure 1.9: Topologie série

### 1.3.2 Topologie parallèle

Dans la topologie parallèle, les diodes ou les transistors sont placés entre la masse et les lignes de transmission de chaque branche (voir figure 1.10). L'élément OFF, avec son impédance élevée, ne perturbe pas beaucoup le passage du signal dans la branche active. Par contre, l'élément ON court-circuite vers la masse la branche dans lequel il est placé. On insère une ligne de transmission de longueur  $\lambda/4$  entre les éléments et la jonction centrale ; cette ligne de transmission transforme le court-circuit causé par

l'élément ON en un circuit ouvert à la jonction centrale. Le signal ne fuit donc pas à travers la branche isolée et l'adaptation à l'entrée est préservée.

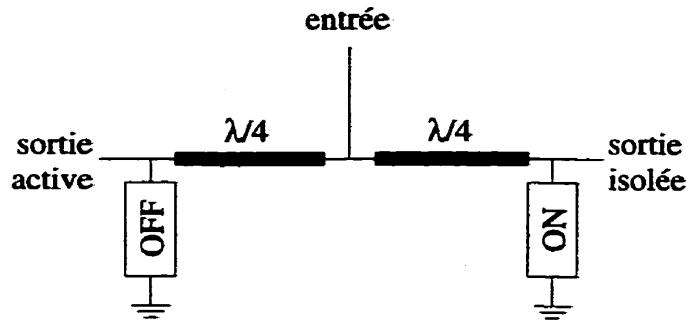


Figure 1.10: Topologie parallèle

### 1.3.3 Topologie série-parallèle

On peut fabriquer des commutateurs en utilisant des topologies comportant plusieurs éléments en série, en parallèle, ou en combinaison série-parallèle. Pour faire passer le signal dans une branche, on doit polariser tous les éléments en série de cette branche dans l'état ON (faible impédance) et tous les éléments en parallèle dans l'état OFF (haute impédance). À l'inverse, pour isoler une branche, on polarise tous les éléments en série à OFF et tous les éléments en parallèle à ON (voir figure 1.11).

## 1.4 Effets des parasites

Nous avons vu dans la section 1.2 que les éléments de commutation comportent des éléments parasites qui font en sorte qu'ils ne sont ni des circuits ouverts parfaits

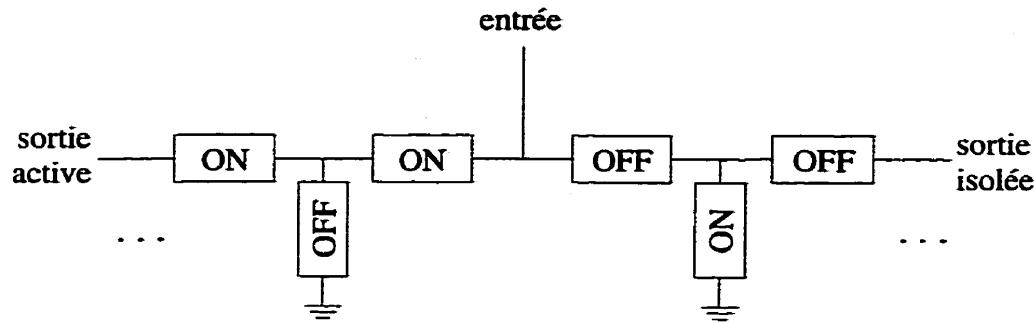


Figure 1.11: Topologie série-parallèle

dans leur état OFF, ni des court-circuits parfaits dans leur état ON. Dans cette section, nous discutons de l'effet de ces parasites sur les performances des commutateurs construits selon les topologies classiques série et parallèle.

Pour analyser de façon rigoureuse les effets des parasites, nous devons développer les expressions de la perte d'insertion et de l'isolation en fonction d'une impédance arbitraire pour chaque élément de commutation. Pour ce faire, nous utilisons les graphes de fluence.

#### 1.4.1 Topologie série

La figure 1.12 montre le graphe de fluence pour un commutateur à topologie série. Sur cette figure, les éléments de commutation en série sont représentés par des boîtes de paramètres S dont les paramètres sont [18, eq. 1.6.24 et 1.6.25] :

$$\Gamma_{2s} = \frac{Z_{ON}}{Z_{ON} + 2Z_0} \quad (1.9a)$$

$$T_{2s} = \frac{2Z_0}{Z_{ON} + 2Z_0} \quad (1.9b)$$

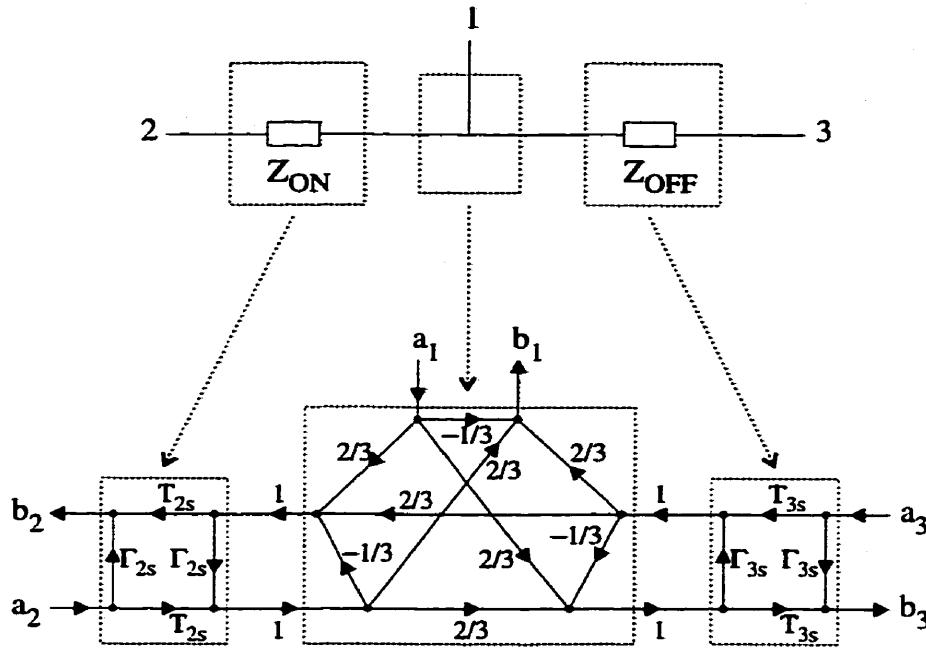


Figure 1.12: Graphe de fluence d'un commutateur de topologie série

$$\Gamma_{3s} = \frac{Z_{OFF}}{Z_{OFF} + 2Z_0} \quad (1.9c)$$

$$T_{3s} = \frac{2Z_0}{Z_{OFF} + 2Z_0}. \quad (1.9d)$$

Où  $Z_{ON}$  et  $Z_{OFF}$  sont les impédances des éléments de commutation dans les états ON et OFF. À l'aide de la formule de Mason [18, p. 179], on trouve :

$$\frac{b_2}{a_1} = \frac{2}{3} T_{2s} \frac{1 + \Gamma_{3s}}{1 + \frac{1}{3}(\Gamma_{2s} + \Gamma_{3s} - \Gamma_{2s}\Gamma_{3s})} \quad (1.10a)$$

$$\frac{b_3}{a_1} = \frac{2}{3} T_{3s} \frac{1 + \Gamma_{2s}}{1 + \frac{1}{3}(\Gamma_{2s} + \Gamma_{3s} - \Gamma_{2s}\Gamma_{3s})}. \quad (1.10b)$$

Selon la topologie de la figure 1.12, la sortie 2 est active et la sortie 3 est isolée.

Donc :

$$\text{perte d'insertion} = -20 \log |b_2/a_1|, \quad (1.11a)$$

$$\text{isolation} = -20 \log |b_3/a_1|. \quad (1.11b)$$

On trace sur la figure 1.13 les performances d'un commutateur pour des valeurs de parasites  $R_s = 2\Omega$ ,  $R_{jON} = 0$ ,  $R_{jOFF} = 10 \text{ k}\Omega$ ,  $C_p = 0$ ,  $C_j = 0,05 \text{ pF}$  et  $L_p = 0,1 \text{ nH}$  (voir figure 1.4 pour les circuits équivalents). On verra à la section 5.1 que ces valeurs sont très près des valeurs que l'on mesure sur les composants utilisés dans nos commutateurs.

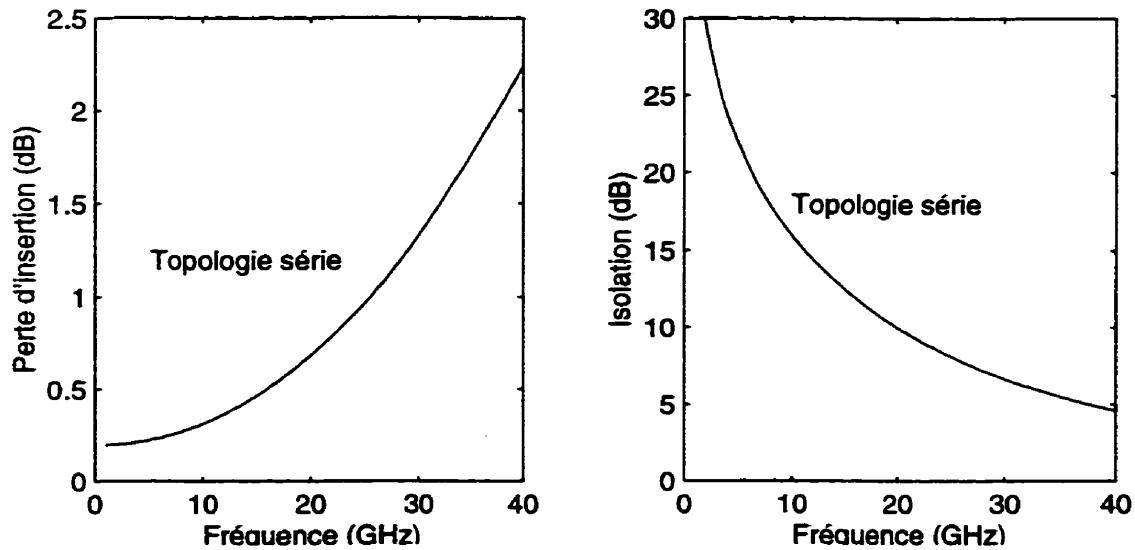


Figure 1.13: Effet des parasites sur les performances d'un commutateur de topologie série

### 1.4.2 Topologie parallèle

Nous procémons de la même façon pour le commutateur de topologie parallèle. La figure 1.14 montre le graphe de fluence du commutateur.

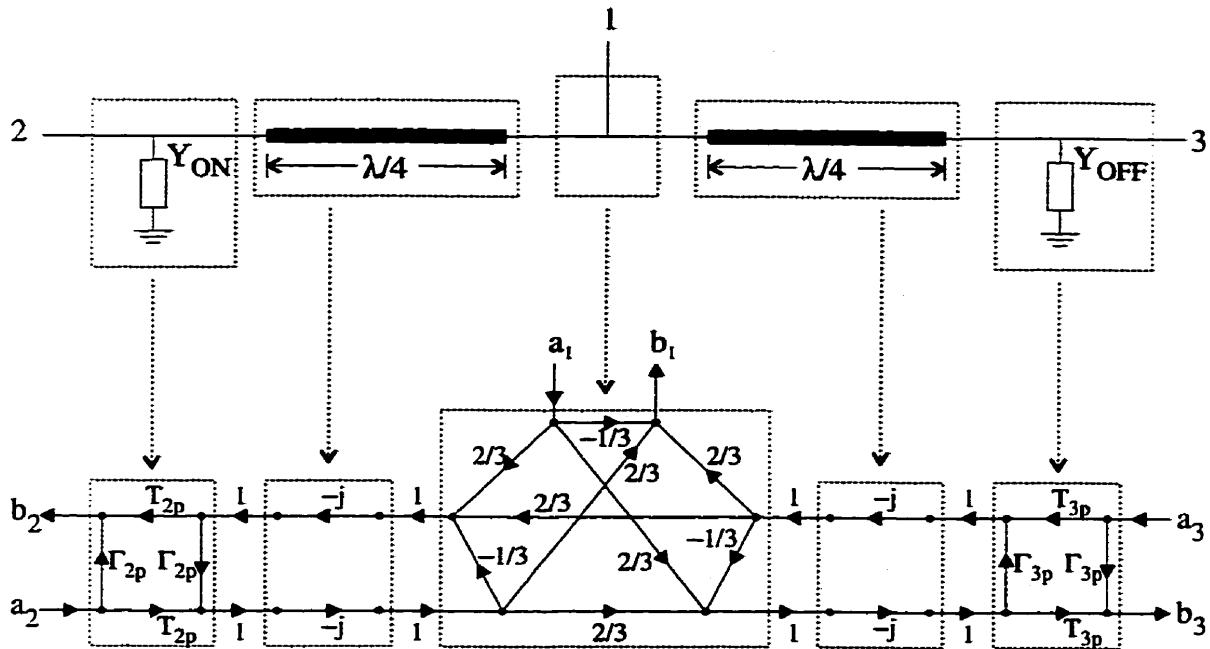


Figure 1.14: Graphe de fluence d'un commutateur de topologie parallèle

Les éléments de commutation en parallèle sont représentés par des boîtes de paramètres S dont les paramètres sont [18, eq. 1.6.26 et 1.6.27] :

$$\Gamma_{2p} = \frac{-Z_0 Y_{ON}}{2 + Z_0 Y_{ON}} \quad (1.12a)$$

$$T_{2p} = \frac{2}{2 + Z_0 Y_{ON}} \quad (1.12b)$$

$$\Gamma_{3p} = \frac{-Z_0 Y_{OFF}}{2 + Z_0 Y_{OFF}} \quad (1.12c)$$

$$T_{3p} = \frac{2}{2 + Z_0 Y_{OFF}}. \quad (1.12d)$$

Où  $Y_{ON}$  et  $Y_{OFF}$  sont les admittances des éléments de commutation dans les états ON et OFF. On tire

$$\frac{b_2}{a_1} = j \frac{2}{3} T_{2p} \frac{1 - \Gamma_{3p}}{1 - \frac{1}{3}(\Gamma_{2p} + \Gamma_{3p} + \Gamma_{2p}\Gamma_{3p})} \quad (1.13a)$$

$$\frac{b_3}{a_1} = j \frac{2}{3} T_{3p} \frac{1 - \Gamma_{2p}}{1 - \frac{1}{3}(\Gamma_{2p} + \Gamma_{3p} + \Gamma_{2p}\Gamma_{3p})}. \quad (1.13b)$$

Selon la topologie de la figure 1.14, la sortie 2 est isolée et la sortie 3 est active.

Donc :

$$\text{perte d'insertion} = -20 \log |b_3/a_1|, \quad (1.14a)$$

$$\text{isolation} = -20 \log |b_2/a_1|. \quad (1.14b)$$

Ces quantités sont tracées à la figure 1.15. Notons que les performances montrées sur cette figure ne sont pas celles d'un seul commutateur, chaque point sur la courbe est plutôt la performance d'un commutateur conçu pour la fréquence d'opération de l'abscisse.

On remarque qu'à cause des parasites dans les éléments de commutation, les performances des commutateurs se détériorent avec la fréquence pour les deux topologies classiques (la perte d'insertion augmente et l'isolation diminue). En faisant des simulations, on remarque que ce sont les parasites réactifs  $C_{OFF}$  et  $L_{ON}$  qui sont la cause de la plus grande partie de la détérioration. Les pertes dans les lignes de transmission

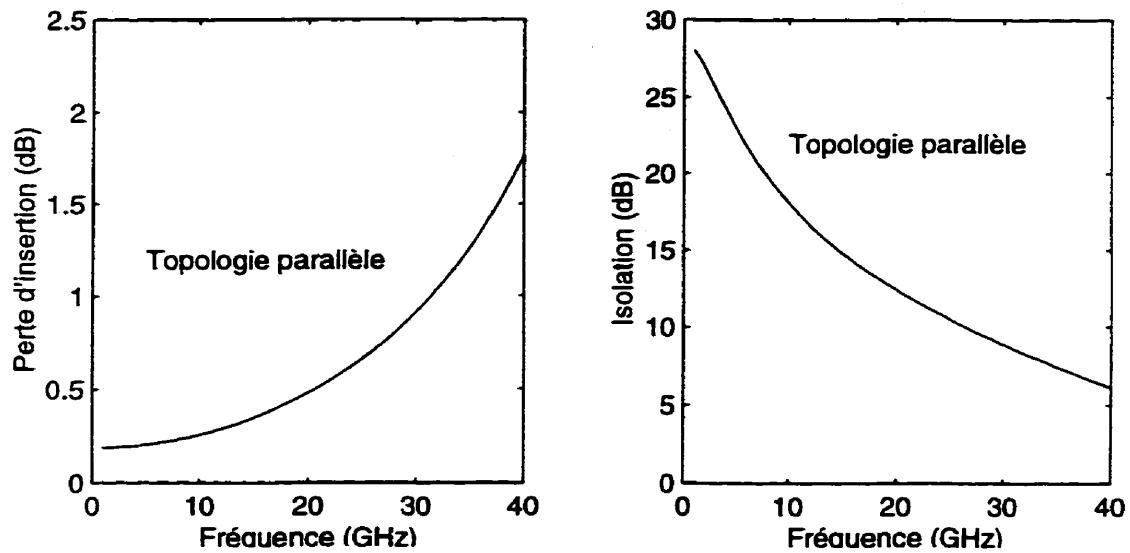


Figure 1.15: Effet des parasites sur les performances d'un commutateur de topologie parallèle

et dans les circuits de polarisation viennent détériorer davantage la perte d'insertion que l'on pourra obtenir. Dans le chapitre suivant, on fera une revue de la littérature pour voir quelles sont les solutions qui sont proposées pour limiter l'effet des parasites sur la performance des commutateurs. On verra que les solutions ne sont pas appropriées, entre autres parce qu'elles ne tiennent pas compte de l'effet de  $L_{ON}$ . Dans le chapitre 3 nous développerons donc une nouvelle topologie de commutateurs pour annuler les effets de tous les parasites réactifs.

# Chapitre 2

## Revue de la littérature

Ce chapitre fait une revue de la littérature disponible à propos des commutateurs dans les principaux journaux scientifiques. Les articles consultés couvrent la période de 1975 à 1998, à l'exception de quelques articles de base importants qui datent d'avant 1975.

On verra tout d'abord quelques techniques utilisées pour contrer l'effet des parasites, principalement  $C_{OFF}$ . On présentera ensuite la performance des commutateurs exposés dans les articles scientifiques ou disponibles commercialement.

### 2.1 Réduction des parasites

Plusieurs méthodes sont exposées dans la littérature pour réduire l'effet des parasites des éléments de commutation. On s'attarde principalement à diminuer l'effet de  $C_{OFF}$ . On avait vu dans la section 1.4 que  $C_{OFF}$  peut détériorer grandement la performance des commutateurs.

Une méthode simple pour annuler  $C_{OFF}$  à la fréquence d'opération consiste à ajouter une inductance en parallèle avec la diode [17, 28, 39, 40, 58]. Comme on le montre

à la figure 2.1, cette inductance est généralement fabriquée en utilisant une ligne de transmission d'impédance caractéristique élevée. Cette solution est donc difficilement utilisable avec des diodes car la ligne court-circuiterait la polarisation. On n'utilise pas cette solution dans le présent mémoire puisqu'on a justement choisi des diodes comme éléments de commutation.

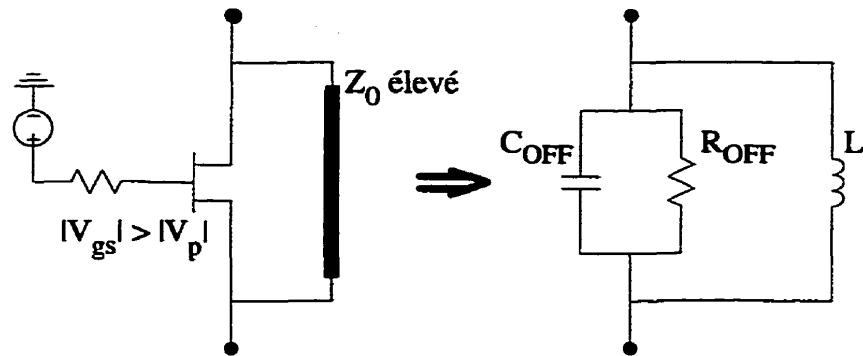


Figure 2.1: Annulation de  $C_{OFF}$  à l'aide d'une inductance en parallèle

D'autres chercheurs [1, 6, 27, 45, 46, 49, 50] ont utilisé  $C_{OFF}$  comme élément d'un filtre passe-bas. Ils ont formé ce filtre en utilisant les capacités parasites d'un ou plusieurs éléments (PIN ou FET) et les inductances parasites des ponts aériens. En ajustant la valeur de quelques éléments, certains ont pu former le filtre selon un modèle (Chebychev par exemple) et contrôler précisément la perte d'insertion dans la bande souhaitée. On peut aussi citer des auteurs [25, 62] qui ont utilisé  $C_{OFF}$  dans un filtre passe-bande formé d'éléments localisés. Ces solutions n'ont pas non plus été retenues pour la conception de notre commutateur à faible perte car les procédés de

fabrication qui nous sont offerts ne permettent pas de fabriquer des ponts aériens suffisamment répétables.

En poussant plus loin l'idée du filtre formé à l'aide de  $C_{OFF}$ , d'autres chercheurs [4, 7, 19, 30, 51, 52, 54, 57] sont arrivés à fabriquer une ligne de transmission artificielle qui utilise les capacités parasites des éléments placés en parallèle de façon périodique en association avec des lignes de transmission à impédance caractéristique élevée simulant des inductances en série (voir figure 2.2). Cette structure périodique LC forme une ligne de transmission artificielle qui offre des bonnes performances sur une grande largeur de bande. Puisqu'une grande largeur de bande n'est pas nécessaire pour notre commutateur et que la présence d'un grand nombre d'éléments de commutation augmente la perte d'insertion, nous n'avons pas non plus retenu cette solution.

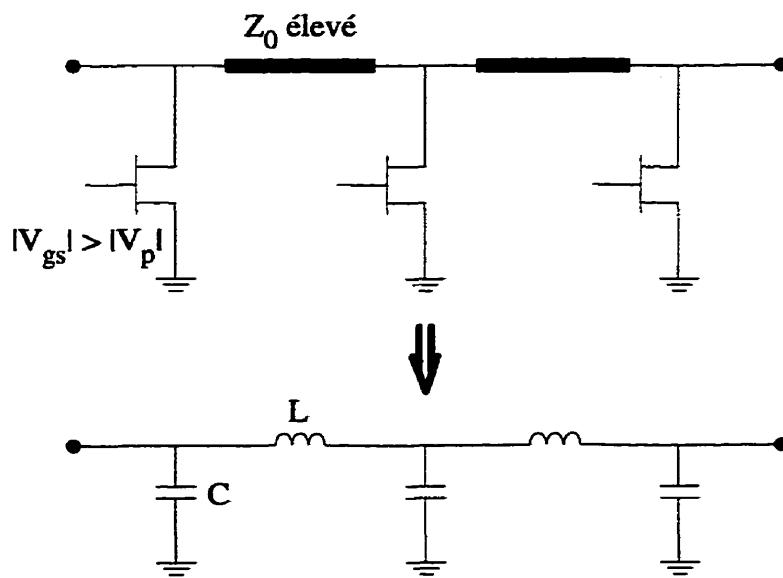


Figure 2.2: Incorporation de  $C_{OFF}$  dans une ligne de transmission artificielle

Le concept de ligne de transmission artificielle a été poussé encore plus loin par [14, 42] qui ont utilisé un FET distribué pour former une ligne de transmission commutable. La capacité parasite du FET est répartie le long d'une ligne dont l'inductance par unité de longueur est ajustée pour que le circuit LC distribué ait l'impédance caractéristique voulue (voir figure 2.3). Lorsqu'on change l'état du FET pour le mettre à ON, la résistance distribuée du canal fait en sorte que la ligne de transmission devient une ligne à perte importante, ce qui assure l'isolation. Ce type de structure permet une opération sur une très large bande (de DC à > 60 GHz pour [42]). L'utilisation de ce concept n'a pas été considérée dans le présent mémoire car les technologies de fabrication qui nous sont offertes ne permettent pas de fabriquer une telle structure.

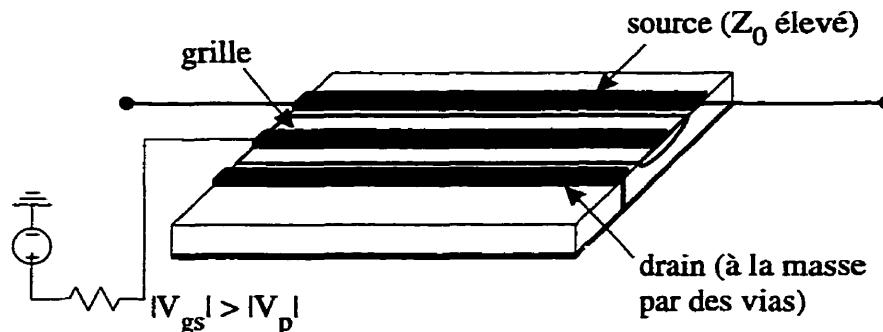


Figure 2.3: Ligne de transmission formée à l'aide d'un FET distribué

## 2.2 Performances

Le tableau 2.1 présente les performances des commutateurs décrits dans des articles scientifiques. Cette liste permet d'avoir une idée des performances auxquelles on

peut s'attendre. À moins d'indication contraire, tous les commutateurs sont MMIC.

Pour chacun, on spécifie

- la référence bibliographique et la compagnie à laquelle sont associées les auteurs (voir tableau 2.3 pour sigles) ;
- la bande d'opération ;
- la perte d'insertion maximale et l'isolation minimale dans cette bande ;
- le type de composants utilisés ;
- le type de commutateur (en terme du nombre de portes d'entrée et de sortie) ;
- le nombre de composants en série et en parallèle (#S et #P) ;
- la puissance maximale de signal supportée (opération continue).

Le tableau 2.2 présente les commutateurs disponibles sur le marché avec comme spécification

- le nom de la compagnie (voir tableau 2.3 pour sigles) ;
- la bande d'opération ;
- la perte d'insertion maximale et l'isolation minimale dans cette bande ;
- le type de composants utilisés ;
- le type de commutateur (en terme du nombre de portes d'entrée et de sortie).

Tableau 2.1: Commutateurs dans littérature scientifique

Réf. et cie	Bandes d'opér. (GHz)	Pertes d'insert. (dB)	Isol. (dB)	Éléments	Type	# S	# P	Puiss. (dBm)	Notes
[17] HA	4	8	50	GaAs FET discrets	8P8T				circuit hybride
[14] CS	13-18	3	22	GaAs Schottky distribué	SPST			33	
[39] TI	8,5	0,5	25	GaAs FET	SPST	1	0		
[39] TI	10	0,6	17	GaAs FET	SPDT	1	0		
[40] TI	10,2	0,7	28	GaAs FET	SPDT	1	0	37	
[66] Ray	10	gain	30	GaAs FET, double grille	SPDT	1	0		amplif.
[22] NASA	3,5-4,5	gain	60	GaAs FET, double grille	4P4T				amplif., possibilité de diffusion vers plusieurs sorties
[29] FS	3-6	0,5	30	PIN discrètes	SPDT	0	1	55	circuit hybride
[3] Ray	9	0,8	25	GaAs FET	SPDT	0	1	40	asymétrie
[4] Ray	5,5-19,5	2	30	GaAs FET	SPDT	0	2	24	
[57] Ray	DC-20	2	30	GaAs FET	SPDT	1	3	27	
[44] HA	80-86	0,5	15	GaAs PIN	SPST	0	4		
[61] GEC	2-18	2,2	17	GaAs PIN	SPDT	1	1	30	
[47] San	18-40	10	50	PIN discrètes	SP4T	2	2		circuit hybride
[52] Ray	DC-40	3,0	23	GaAs FET	SPDT	1	2	15	
[52] Ray	20-40	2,0	25	GaAs FET	SPDT	0	2	18	
[12] HA	2-18	gain	59	FET et ampli	SPDT				circuit mixte
[43] HA	62,5-65	1,5	30	GaAs PIN	SPDT	0	2	32	
[36] HA	59-61	1,5	25	GaAs FET	SPDT	0	2	26	

suite ...

Tableau 2.1: Commutateurs dans littérature scientifique (suite)

Réf. et cie	Bandes d'opér. (GHz)	Pertes d'insert. (dB)	Isol. (dB)	Éléments	Type	# S	# P	Puiss. (dBm)	Notes
[6] GM	35	0,7	32	GaAs PIN	SPDT	0	1	35	
[46] AI	2-18	1,3	55	GaAs PIN	SPDT	1	2		
[24] Ray	2-19	2,7	70	GaAs FET	SPST	1	6		
[24] Ray	2-19	3	62	GaAs FET	SPDT	2	6		
[53] Ray	2-18	gain	20	GaAs FET	DPDT				
[55] HM	1-2	0,75	25	GaAs FET	SPST	0	4	27	circuit mixte, non-réfléchis.
[51] Ray	2-18	2,0	30	FET, double grille	SPDT	1	2	35	asymétrie
[7] Ray	25	2,0	20	GaAs MESFET	SPDT	0	2	30	
[19] TI	0,1-20	1,0	45	GaAs PIN	SPDT	1	2	26	
[19] TI	0,1-20	1,1	45	GaAs PIN	SP3T	1	2	26	
[19] TI	0,1-20	1,2	45	GaAs PIN	SP4T	1	2	26	
[54] ES	4,2-5,2	1,2	60	Si PIN discrètes	6 port.	0	2	50	circuit hybride
[35] Sony	1,9	0,7	30	GaAs FET	SPDT	1	1	28	
[34] TRW	10	0,89	35	InP HBT PIN	SPDT	0	2		voir aussi [33]
[31] Par	1,2-2,4	1,3	36	Si PIN discrète	6P6T	0	3	55	
[64] San	1,9	0,55	31	GaAs MESFET	SPDT	1	1	25,4	asymétrie, voir aussi [65]
[62] NTT	1,9	1,5	15	GaAs FET	SPDT	1,2	2,1	32	asymétrie, contrôle 0/+2V
[50] MC	94	1,0	30	GaAs PIN	SPDT	0	1		
[45] MC	6-18	2,0	32	Si PIN	DPDT	2	2	37	

suite ...

Tableau 2.1: Commutateurs dans littérature scientifique (suite)

Réf. et cie	Bandes d'opér. (GHz)	Pertes d'insert. (dB)	Isol. (dB)	Éléments	Type	# S	# P	Puiss. (dBm)	Notes
[60] Ray	35	0,7	21	PIN compatible HBT	SPST	0	2		
[37] TI	2-18	1,15	43	GaAs PIN	SPDT	1	2	31	
[30] DB	69-85	2,0	20	GaAs Schottky	SPDT	0	2	20	
[30] DB	63-85	2,5	25	Si PIN	SPDT	0	2	23	
[9] West	8,4-12	0,5	70	GaAs PIN	SPST	0	7		
[25] NTT	6	2,0	65	GaAs FET	SPST	2	1		
[8] UQ	1,54 -1,66	0,5	15	Diodes discrètes	SP14T	0	1		circuit hybride
[58] Tosh	94	1,6	22,5	PM-HEMT	SPST	1	0		compar. avec GaAs MESFET et AlGaAs/GaAs HEMT
[32] TRW	0,05-12	2,9	15	GaAs HEMT	SPST	1	0		circuit de polarisation HBT intégré
[41] CU +CRC	30	1,0	35	GaAs PHEMT	SPDT	0	2		
[1] UM +DB	83	1,3	25	InGaAs PIN	SPST	1	0		
[26] TRW	44	1,6	50	GaAs HEMT	SPDT	0	2		
[26] TRW	44	3	42	GaAs HEMT	SP4T	0	2		
[63] San	1,65-1,9	0,54	28,4	MESFET	SPDT	1	1	24,5	asymétrie
[27] MC	6-18	2,0	35	Si PIN	DPDT	2	2	37	
[42] NEC	DC-60	1,37	23,1	GaAs FET distribué	SPST	0	1		

suite ...

Tableau 2.1: Commutateurs dans littérature scientifique (suite)

Réf. et cie	Bandes d'opér. (GHz)	Pertes d'insert. (dB)	Isol. (dB)	Éléments	Type	# S	# P	Puiss. (dBm)	Notes
[56] Mit	6–18	2,0	30	GaAs PIN discrètes	SPDT	0	1	43	circuit hybride
[49] MC +Mil	73–77,5	1,5	26	GaAs PIN					commut. multiple
[10] HA	75–85	1,5	16	GaAs PIN	SP3T	0	1		
[28] NTT	19	0,5	23	GaAs MESFET	SPST	1	0		
[28] NTT	19	0,8	17	GaAs MESFET	SPDT	1	0		Technol. LOXI

Tableau 2.2: Commutateurs commerciaux

Cie	Modèle	Bande d'opér. (GHz)	Pertes (dB)	Isol. (dB)	Éléments	Type	Notes
AI	série AS1	DC-6	1,7	30	GaAs FET	SPST	reconfigurable
AI	série AK1	DC-6	1,7	24	GaAs FET	SPST	circuit de polarisation intégré
AI	série AS2	DC-6	1,6	37	GaAs FET	SPDT	reconfigurable
AI	série AK2	DC-6	1,7	22	GaAs FET	SPDT	circuit de polarisation intégré
AI	série AS018R1	DC-18	2,0	40	GaAs FET	SPST	
AI	série AS018R2	DC-18	2,5	40	GaAs FET	SPDT	
AI	série AS018M2	DC-18	3,0	48	GaAs FET	SPDT	non-réfléchissant
AI	AP218R2	2-18	2,0	50	GaAs PIN	SPDT	
AI	AP640R2	26-40	1,1	28	GaAs PIN	SPDT	
HP	HMMC-2006	DC-6	1,2	35	GaAs MESFET	SPDT	
HP	HMMC-2007	DC-8	1,4	38	GaAs MESFET	SPDT	non-réfléchissant
HP	HMMC-2027	DC-26,5	3,0	27	GaAs MESFET	SPDT	non-réfléchissant
MC	MA4SW100	1-18	1,5	35	PIN	SPST	circuit hybride
MC	MA4SW200	1-18	1,5	35	PIN	SPDT	circuit hybride
MC	MA4SW300	1-18	1,5	30	PIN	SP3T	circuit hybride
MC	MASW6010G	DC-6	1,4	22	GaAs FET	SPDT	
MC	MASW6020G	DC-6	2,5	11	GaAs FET	SPST	
MC	MASW6030G	DC-6	1,5	20	GaAs FET	DPDT	
MC	MASW8000	DC-8	1,0	20	GaAs FET	SPST	
MC	MASW12000G	DC-12	3,2	10	GaAs	SPDT	
MC	MASW20000	DC-20	2,5	40	GaAs FET	SPDT	

Tableau 2.3: Sigles des compagnies et des universités

Sigle	Organisation
AI	Alpha Industries
CU	Carleton University, Canada
CRC	Communications Research Center, Canada
CS	COMSAT
DB	Daimler-Benz Aerospace
ES	E-Systems
FS	Frequency Sources
GM	Gamma Monolithics (partenariat entre Martin Marietta et Alpha Industries)
HA	Hugues Aircraft
HM	Hittite Microwave
HP	Hewlett-Packard
MC	M/A-COM
Mil	Millitech
NASA	National Aeronautics and Space Administration
NEC	NEC
NTT	Nippon Telegraph and Telephone
Ray	Raytheon
San	Sanyo
TI	Texas Instruments
Tosh	Toshiba
TRW	TRW
UM	University of Michigan, États-Unis
UQ	University of Queensland, Australie
West	Westinghouse

# Chapitre 3

## Topologie du commutateur

Nous avons vu à la section 1.4 que les parasites limitent les performances des commutateurs construits selon les topologies classiques. Nous cherchons donc un moyen de remédier aux effets de ces parasites. Les solutions présentées dans la littérature et résumées à la section 2.1 ne nous ont pas semblé adéquates. De plus, toutes ces solutions offrent des moyens de réduire l'effet du parasite  $C_{OFF}$ , mais aucune ne traite de l'effet de  $L_{ON}$ . La littérature scientifique traite très peu de l'effet de l'inductance parasite car celle-ci est négligeable dans les circuits MMIC décrits dans la majorité des articles. Cet effet est cependant important dans notre cas, car nos circuits seront construits en technologie MHMIC, avec des diodes présentant une inductance parasite non négligeable.

Le présent chapitre explique la topologie qui a été développée pour éliminer les effets de  $C_{OFF}$  et de  $L_{ON}$  et ainsi rendre possible la fabrication d'un commutateur à très faible perte.

### 3.1 Transformation d'impédance

Pour obtenir un commutateur idéal, il faudrait disposer d'un élément qui peut être commuté entre les états de circuit ouvert et de court-circuit. Malheureusement, comme on a vu à la figure 1.4, les diodes PIN que nous voulons utiliser ne sont pas idéales. Dans l'état ON elles sont inductives et dans l'état OFF elles sont capacitives ; de plus, elles ont une résistance parasite dans ces deux états.

Sur la figure 3.1, on place sur un abaque de Smith<sup>1</sup> les impédances typiques pour une diode ON et pour une diode OFF à une fréquence suffisamment élevée pour que les effets inductif et capacitif soient visibles. On voit que non seulement l'état OFF n'est pas un bon circuit ouvert à cause de la capacité parasite, mais l'état ON n'est pas non plus un bon court-circuit à cause de l'inductance du boîtier. C'est une situation typique qui se présente avec les diodes discrètes que nous voulons utiliser.

La méthode de conception que nous utilisons pour diminuer l'effet des parasites consiste à intégrer les diodes dans un circuit passif d'éléments distribués de façon à transformer les impédances des diodes en des impédances très près d'un circuit ouvert ou d'un court-circuit. L'impédance de l'un des états (ON ou OFF) devra être transformée en une impédance élevée (près du circuit ouvert) alors que l'impédance de l'autre état devra être transformée en une impédance faible (près du court-circuit).

---

<sup>1</sup>Tous les abaques de Smith de ce mémoire sont en coordonnées d'impédance

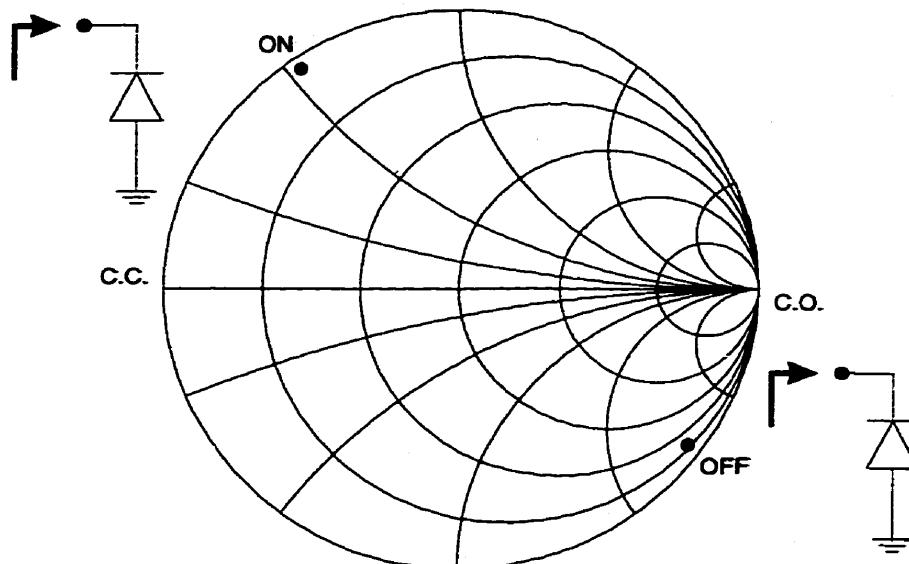


Figure 3.1: Impédances d'entrée de diodes reliées à la masse

Puisqu'on veut réaliser un commutateur, les circuits passifs qui transforment les impédances des états ON et OFF doivent être identiques, pour qu'on puisse passer de circuit ouvert à court-circuit en changeant l'état de la diode.

Plusieurs topologies de circuit sont possibles pour réaliser ces transformations d'impédances. Les critères qui ont servi à la sélection d'une topologie en particulier sont :

- la qualité du court-circuit et du circuit ouvert obtenus après la transformation ;
- la possibilité de polarisation des diodes sans utiliser de condensateurs de blocage ou de ponts aériens ;
- l'absence de vias (qui ne sont pas complètement répétables avec les technologies de fabrication qui nous sont offertes) ;

- l'absence de lignes de transmission d'impédance caractéristique élevée (étroites, et donc à perte importante).

La topologie qui a été retenue est illustrée à la figure 3.2. On branche la diode en série avec une ligne de transmission  $L_3$  terminée par un circuit ouvert. Une seconde ligne de transmission  $L_2$  est placée entre la diode et la porte d'entrée du circuit de transformation.<sup>2</sup>

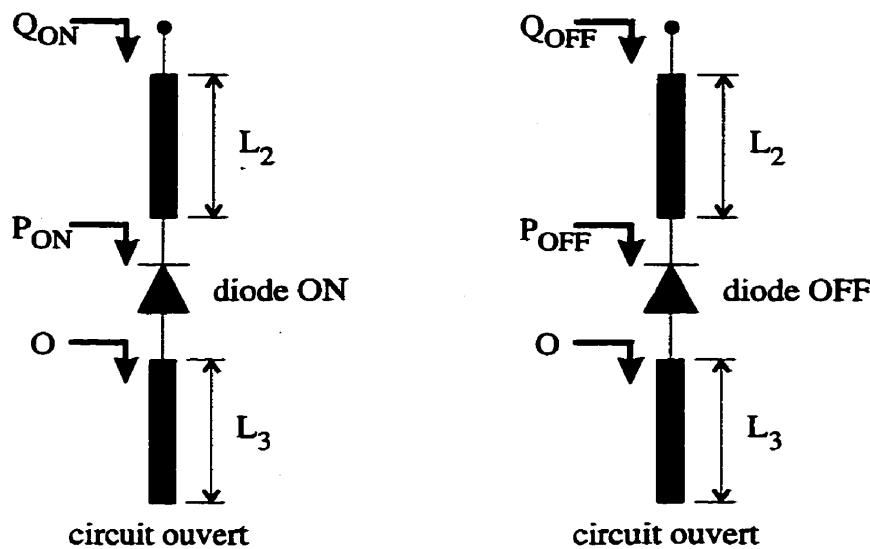


Figure 3.2: Topologie du circuit de transformation d'impédance

La transformation d'impédance est schématisée sur l'abaque de Smith à la figure 3.3. On explique les principes de cette transformation de la façon suivante :

---

<sup>2</sup>Dans ce mémoire, les notations  $L_1$ ,  $L_2$ ,  $L_3$  et  $L_4$  désignent tout autant des lignes de transmission que la longueur de ces lignes

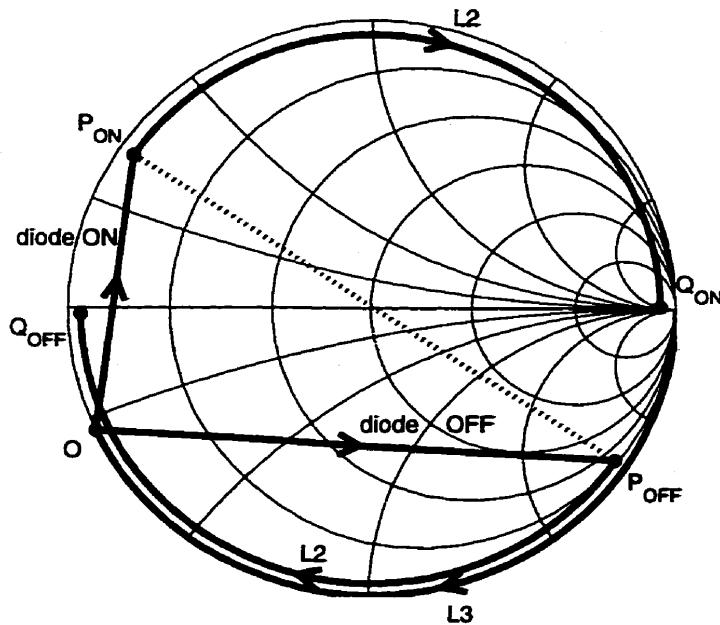


Figure 3.3: Transformation d'impédance des diodes ON et OFF

- Les impédances d'entrée des diodes ON et OFF après les lignes de transmission  $L_3$  (points  $P$  sur le graphique) doivent être à des positions diamétralement opposées sur l'abaque de Smith (différence d'angle de  $\pi$  rad, ligne pointillée sur le graphique). La longueur de la ligne  $L_3$  est ajustée pour que ce soit le cas (on expliquera comment à la section 3.2.1).
- La ligne de transmission  $L_2$  transforme l'impédance de l'ensemble diode ON + ligne  $L_3$  (point  $P_{ON}$ ) en une impédance proche d'un circuit ouvert (point  $Q_{ON}$ ). L'ensemble diode OFF + ligne  $L_3$  (point  $P_{OFF}$ ) est transformé en une impédance proche du court-circuit (point  $Q_{OFF}$ ).

On voit qu'on a atteint l'objectif premier de la transformation : l'impédance de la diode ON est transformée pour se rapprocher du circuit ouvert et l'impédance de la

diode OFF est transformée pour se rapprocher du court-circuit. Dans la section 3.2, on verra qu'une ligne de transmission supplémentaire ( $L_4$ ) est parfois nécessaire pour réaliser la transformation.

Pour incorporer ces ensembles dans un commutateur SPDT complet, il faut y ajouter des lignes de transmission  $L_1$  de longueur  $\lambda/4$  avant l'entrée. La topologie complète est présentée à la figure 3.4.

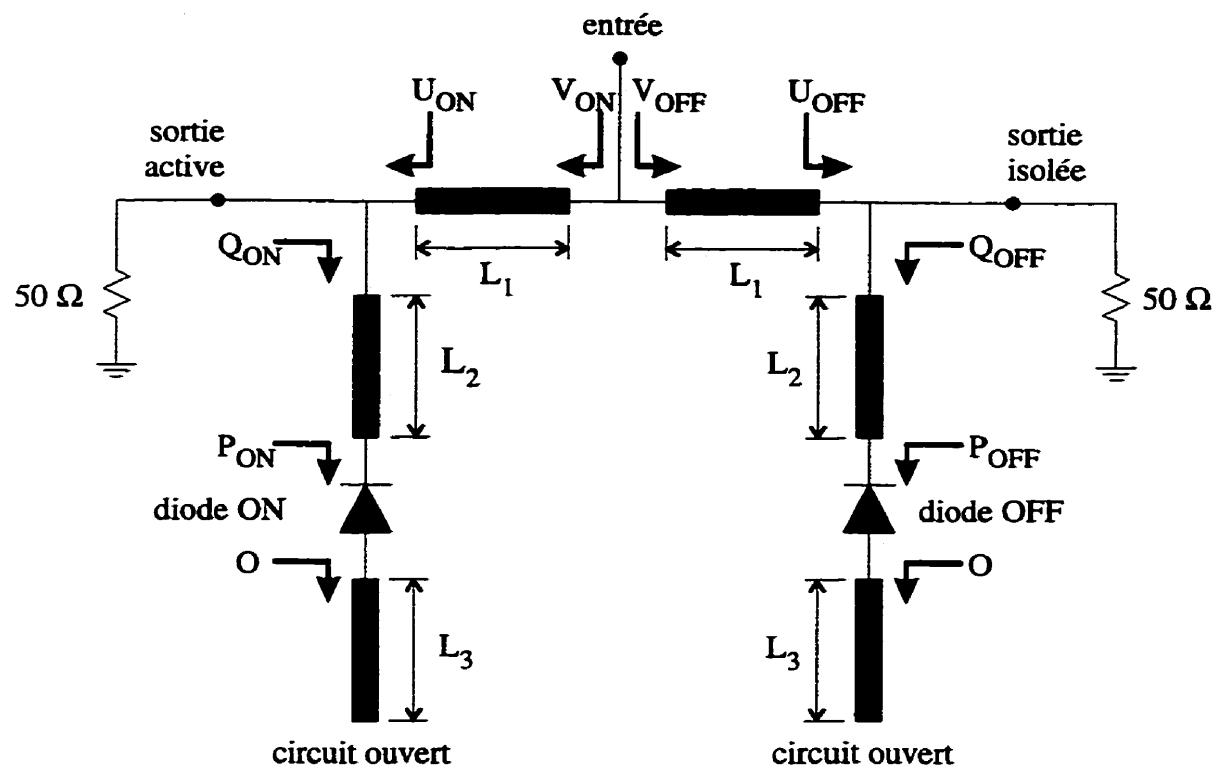


Figure 3.4: Topologie d'un commutateur complet

On illustre à la figure 3.5 l'ajout de la ligne  $L_1$  sur un abaque de Smith. On remarque que le court-circuit formé par l'ensemble ligne  $L_2$  + diode OFF + ligne

$L_3$  (point  $Q_{OFF}$ ) est transformé en une impédance proche d'un circuit ouvert (point  $V_{OFF}$ ).

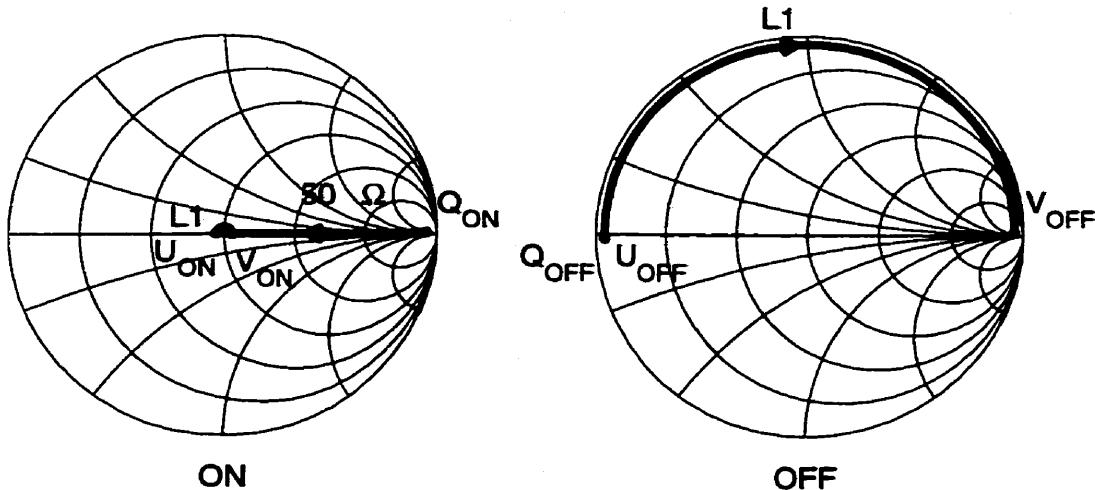


Figure 3.5: Deuxième transformation d'impédance

### 3.2 Longueurs des lignes

Cette section donne les formules permettant de calculer approximativement les longueurs des lignes de transmission nécessaires pour faire la transformation d'impédance. Ces longueurs peuvent être ajustées à l'aide d'un logiciel de simulation de circuits micro-ondes pour tenir compte des effets des jonctions et des effets de bout.

L'ordre d'apparition des lignes dans cette section ( $L_3$ ,  $L_2$ ,  $L_4$ ,  $L_1$ ) est justifié par l'algorithme utilisé : le calcul de chaque nouvelle longueur utilise les résultats des calculs précédents.

### 3.2.1 Ligne $L_3$

Comme on l'a vu sur la figure 3.3, la longueur de  $L_3$  doit être ajustée de façon à ce que les impédances d'entrée des ensembles diodes + lignes  $L_3$  soient diamétralement opposés sur l'abaque de Smith (i.e. pour que la ligne qui joint  $P_{ON}$  et  $P_{OFF}$  passe par le centre de l'abaque). Mathématiquement, on peut exprimer cette condition sous la forme suivante :

$$\left| \sqrt{\Gamma_{P_{ON}}} - \sqrt{\Gamma_{P_{OFF}}} \right| = \pi \quad (3.1)$$

ce qui se traduit par

$$\left| \sqrt{\Gamma_{Z_0}(Z_L(L_3) + Z_{ON})} - \sqrt{\Gamma_{Z_0}(Z_L(L_3) + Z_{OFF})} \right| = \pi \quad (3.2)$$

où,

–  $\Gamma_{P_{ON}}$  et  $\Gamma_{P_{OFF}}$  sont respectivement les coefficients de réflexion des ensembles diode ON + ligne  $L_3$  et diode OFF + ligne  $L_3$  représentés par les points  $P_{ON}$  et  $P_{OFF}$  sur la figure 3.3 :

$$\Gamma_{P_{ON}} = \Gamma_{Z_0}(Z_L(L_3) + Z_{ON}), \quad (3.3a)$$

$$\Gamma_{P_{OFF}} = \Gamma_{Z_0}(Z_L(L_3) + Z_{OFF}); \quad (3.3b)$$

- $\Gamma_{Z_0}(Z)$  est le coefficient de réflexion associé à une impédance  $Z$  avec l'impédance de normalisation  $Z_0$  :

$$\Gamma_{Z_0}(Z) = \frac{Z - Z_0}{Z + Z_0}; \quad (3.4)$$

- $Z_L(L_3)$  est l'impédance d'entrée de la ligne  $L_3$  terminée par un circuit ouvert (modèle idéal de circuit ouvert) :

$$Z_L(L_3) = -jZ_0 \cot(\beta L_3); \quad (3.5)$$

- $Z_{ON}$  et  $Z_{OFF}$  sont respectivement les impédances des diodes ON et OFF à la fréquence d'opération ;
- $\beta$  est la constante de propagation dans la ligne.

Il faudrait normalement résoudre l'équation 3.2 pour trouver la longueur de  $L_3$ . En pratique, on peut facilement trouver  $L_3$  à l'aide des outils d'optimisation des programmes de conception assistée par ordinateur.

Il existe des situations particulières pour lesquelles l'équation 3.2 ne possède pas de solution. Lorsqu'on approxime que les impédances des diodes sont uniquement réactives ( $Z_{ON} = jX_{ON}$  et  $Z_{OFF} = jX_{OFF}$ ) et qu'on remplace dans l'équation 3.2, on arrive à la condition suivante pour qu'une solution soit possible :

$$|X_{ON} - X_{OFF}| > 2Z_0. \quad (3.6)$$

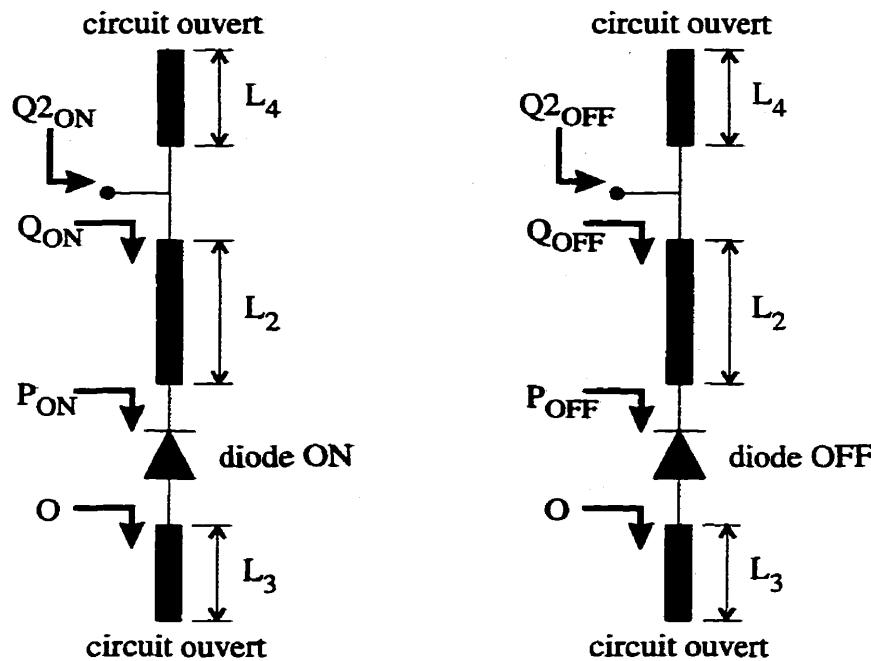


Figure 3.6: Transformation des impédances des diodes en utilisant une ligne de transmission  $L_4$

Dans les cas où cette condition n'est pas respectée, on ne peut pas obtenir la transformation vers le court-circuit et le circuit ouvert avec uniquement le circuit montré sur la figure 3.2. On doit alors ajouter un élément supplémentaire au circuit de transformation d'impédance de chaque diode. Il s'agit d'une ligne de transmission  $L_4$  en parallèle terminée par un circuit ouvert (voir figure 3.6). Cette ligne de transmission permet de transformer l'impédance du point  $Q_{ON}$  en une impédance proche d'un circuit ouvert (point  $Q2_{ON}$ ), tout en ne modifiant pas beaucoup l'impédance du point  $Q_{OFF}$  qui doit déjà être près d'un court-circuit. La transformation d'impédance est illustrée à la figure 3.7 sur l'abaque de Smith et la topologie du commutateur complet est représentée à la figure 3.8. Notons que l'ajout de  $L_4$  transforme le point  $Q_{ON}$  en

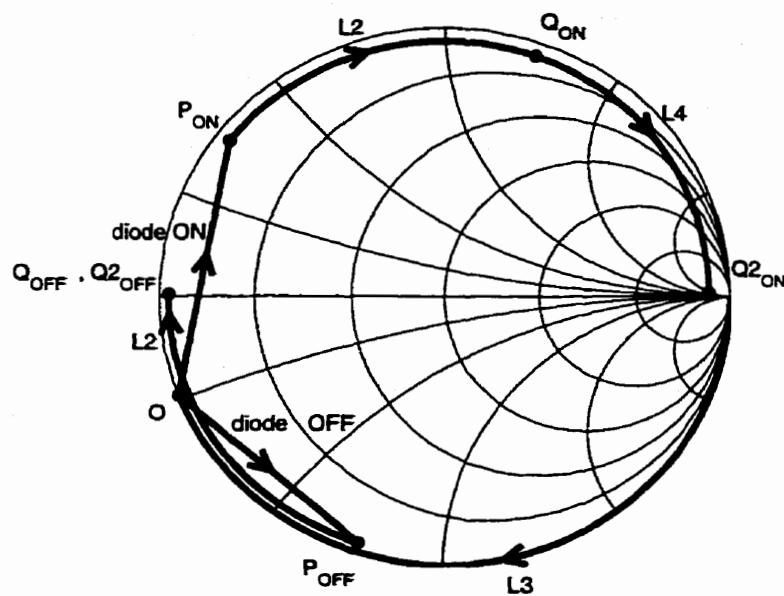


Figure 3.7: Transformation des impédances par un circuit utilisant  $L_4$

$Q_{2ON}$  par un déplacement sur un cercle de conductance constante. Cette transformation fait en sorte que  $Q_{2ON}$  s'éloigne du cercle extérieur de l'abaque, ce qui augmente les pertes légèrement. On souhaite donc avoir  $L_4$  aussi courte que possible.

Lorsqu'on est dans la situation où l'équation 3.2 n'a pas de solution pour  $L_3$ , on peut choisir  $L_3$  de façon à amener les points  $P$  de telle sorte que l'angle entre les segments reliant les points  $P_{ON}$  et  $P_{OFF}$  au centre de l'abaque soit le plus près possible de  $\pi$  rad. Mathématiquement, cela revient à modifier 3.2 pour avoir

$$L_3 \text{ minimise } \left| \left( \frac{1}{\Gamma_{z0}(Z_L(L_3) + Z_{ON})} - \frac{1}{\Gamma_{z0}(Z_L(L_3) + Z_{OFF})} \right) - \pi \right| \quad (3.7)$$

où  $(\cdot) \in [0, 2\pi]$ .

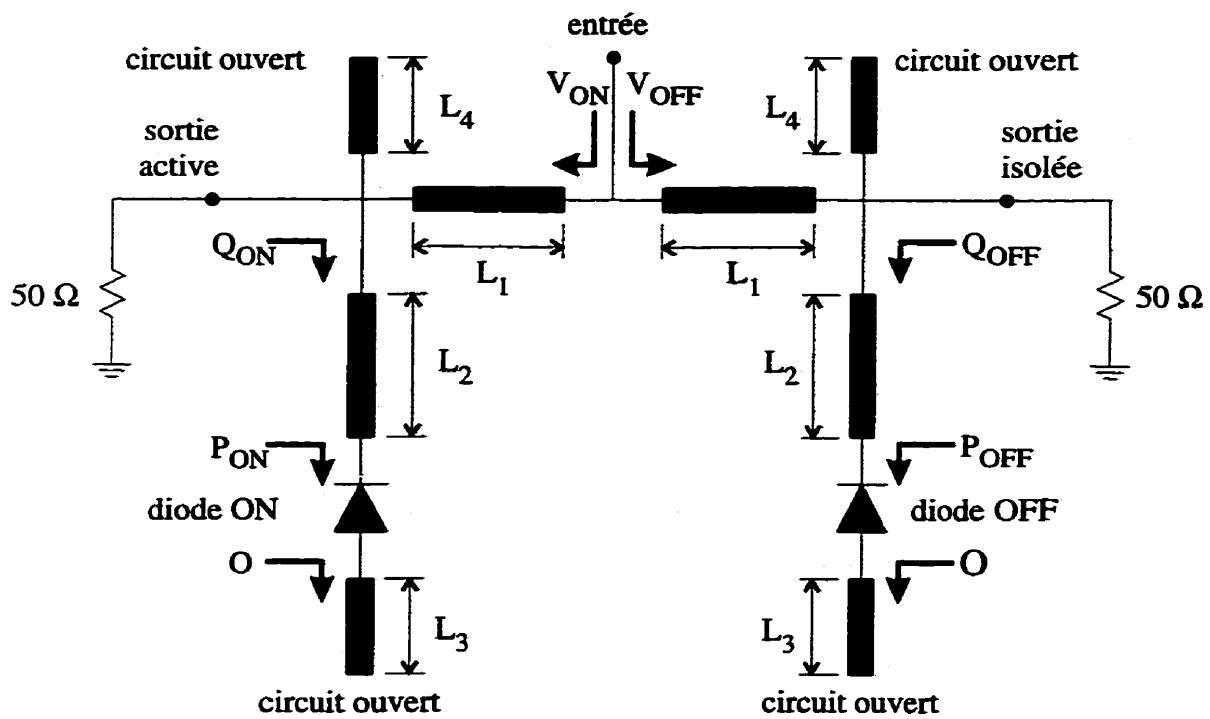


Figure 3.8: Topologie d'un commutateur complet utilisant une ligne de transmission  $L_4$

### 3.2.2 Ligne $L_2$

La ligne de transmission  $L_2$  doit transformer le point  $P_{OFF}$  de la figure 3.7 en un point proche du court-circuit (point  $Q_{OFF}$ ). Lorsque la ligne joignant les points  $P_{ON}$  et  $P_{OFF}$  passe déjà par le centre de l'abaque de Smith (voir figure 3.3), la ligne  $L_2$  transforme également le point  $P_{ON}$  en  $Q_{ON}$ , très près du circuit ouvert.

La longueur  $L_2$  se calcule à l'aide de la relation suivante :

$$\sqrt{\Gamma_{P_{OFF}} e^{-2j\beta L_2}} = \pi, \quad L_2 < \lambda/2. \quad (3.8)$$

### 3.2.3 Ligne $L_4$

Lorsque  $L_4$  est nécessaire, sa longueur est calculée de telle sorte que l'admittance en parallèle qu'elle ajoute transforme le point  $Q_{ON}$  de la figure 3.7 en  $Q2_{ON}$  près du circuit ouvert.

On choisit  $L_4$  de telle sorte que son admittance annule la partie imaginaire de l'admittance du point  $Q_{ON}$ . On a alors :

$$\text{Im} \{Y_{Z0}(\Gamma_{Q_{ON}}) + Y_L(L_4)\} = 0 \quad (3.9)$$

où

- $Y_{Z0}(\Gamma)$  est l'admittance associée à un coefficient de réflexion  $\Gamma$  avec l'impédance de normalisation  $Z_0$  :

$$Y_{Z0}(\Gamma) = \frac{1}{Z_0} \frac{1 - \Gamma}{1 + \Gamma}; \quad (3.10)$$

- $\Gamma_{Q_{ON}}$  est le coefficient de réflexion de l'ensemble ligne  $L_2$  + diode ON + ligne  $L_3$ , représenté par le point  $Q_{ON}$  sur la figure 3.7 :

$$\begin{aligned} \Gamma_{Q_{ON}} &= \Gamma_{P_{ON}} e^{-2j\beta L_2} \\ &= \Gamma_{Z0}(Z_L(L_3) + Z_{ON}) e^{-2j\beta L_2}; \end{aligned} \quad (3.11)$$

- $Y_L(L_4)$  est l'admittance d'entrée de la ligne  $L_4$  terminée par un circuit ouvert :

$$Y_L(L_4) = \frac{j}{Z_0} \tan(\beta L_4). \quad (3.12)$$

### 3.2.4 Ligne $L_1$

La ligne  $L_1$  doit transformer l'impédance proche du court-circuit en une impédance proche d'un circuit ouvert, comme montré à la figure 3.5. On a donc

$$L_1 = \lambda/4. \quad (3.13)$$

## 3.3 Polarisation

Il faut appliquer un signal de contrôle DC indépendamment sur chaque diode pour pouvoir polariser celles-ci dans les états ON et OFF. Il faut donc incorporer des circuits de polarisation dans le commutateur, sans modifier le comportement à la fréquence d'opération.

Puisqu'on ne veut pas introduire de condensateurs de blocage dans le circuit, il faut polariser les deux diodes à partir de points qui ne sont pas reliés en DC. On voit sur la figure 3.2 que la seule possibilité est de polariser à partir des lignes  $L_3$ . On considère que les autres lignes de transmission ( $L_1$ ,  $L_2$  et  $L_4$ ) sont à une tension commune (0 V DC) ; ceci peut être réalisé par un circuit de polarisation externe (*bias tee*) branché sur une des portes du commutateur.

Le circuit de polarisation branché sur  $L_3$  est formé d'un ou deux *stubs* radiaux fournissant un bon court-circuit à la fréquence d'opération. Ce court-circuit est transformé en circuit ouvert par une ligne de transmission de longueur  $\lambda/4$  et d'impédance caractéristique élevée (pour avoir une largeur de bande suffisante). Il est préférable de ne pas brancher le circuit de polarisation trop près de la diode pour éviter de perturber les modes de transmission dans les lignes autour de la diode. Il peut aussi être souhaitable d'éloigner le point de branchement du circuit de polarisation et l'extrémité en circuit ouvert de  $L_3$  pour minimiser les fuites de signal à travers le circuit de polarisation. Des simulations sur logiciel de conception micro-ondes permettent de trouver le point idéal de branchement du circuit de polarisation sur la ligne  $L_3$ . Les circuits de polarisation du commutateur sont montrés à la figure 3.9.

### 3.4 Discussion sur la topologie

La topologie de circuit développée dans cette section répond bien à nos attentes. Elle pallie aux effets des parasites  $C_{OFF}$  et  $L_{ON}$ , ce qui nous permet d'espérer de bonnes performances en ce qui a trait à la perte d'insertion et à l'isolation. La topologie n'implique pas l'utilisation de condensateurs de blocage, de ponts aériens ou de vias, qui sont des éléments difficilement répétables. Le circuit peut être réalisé facilement dans une fonderie MHMIC et peut être testé à l'aide d'un analyseur de réseau.

La figure 3.10 montre une comparaison entre les performances simulées de com-

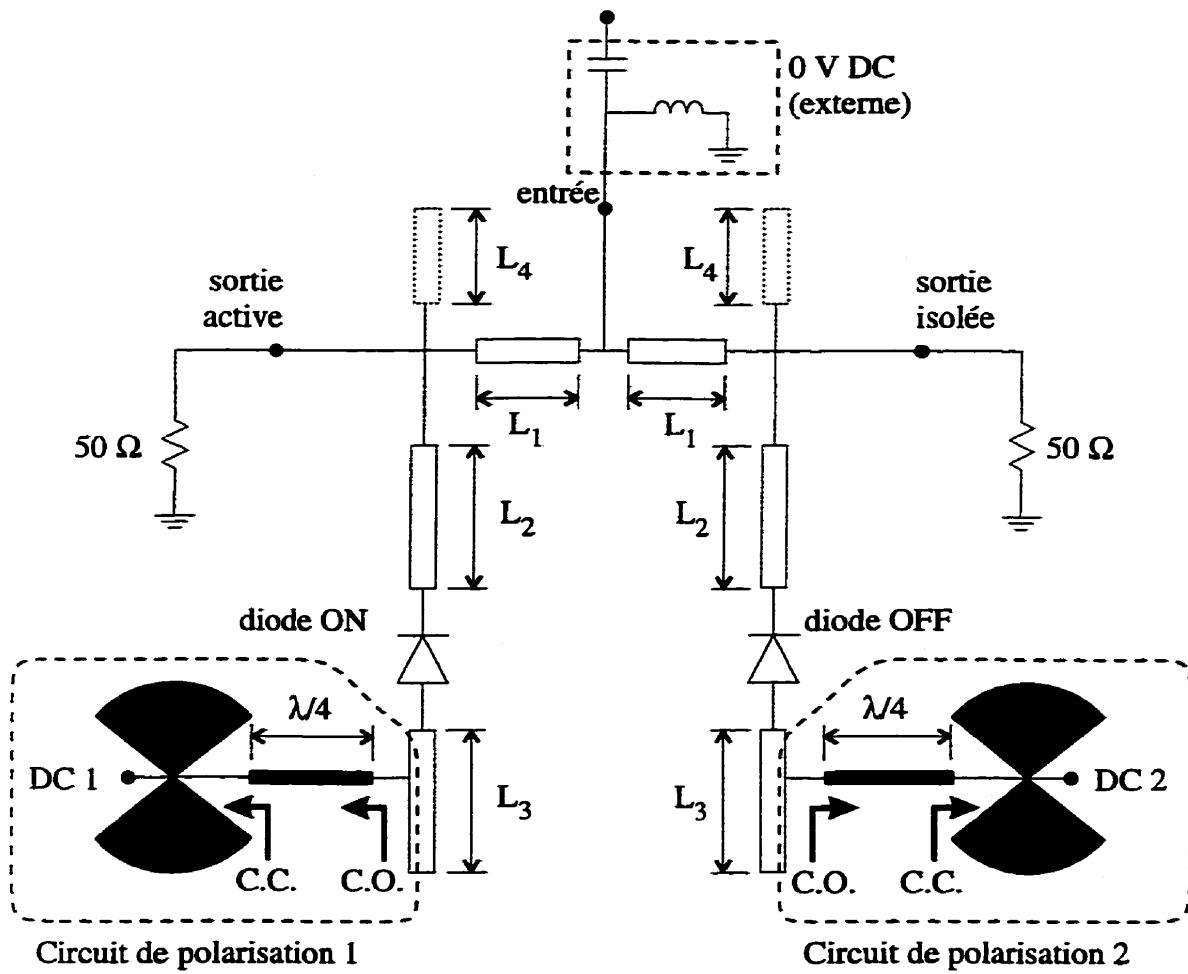


Figure 3.9: Commutateur avec circuits de polarisation

mutateurs construits selon la topologie parallèle et de commutateurs construits selon notre topologie. Les paramètres des éléments de commutation utilisés sont les mêmes que ceux des figures 1.13 et 1.15. Le graphique montre clairement l'avantage de la nouvelle topologie par rapport aux topologies classiques. Il faut toutefois noter que les valeurs d'isolation très élevées ( $> 30$  dB) ne peuvent pas être atteintes en pratique car elles demandent une extrême précision dans la transformation d'impédance. Chaque point sur la courbe représente la performance d'un commutateur optimisé

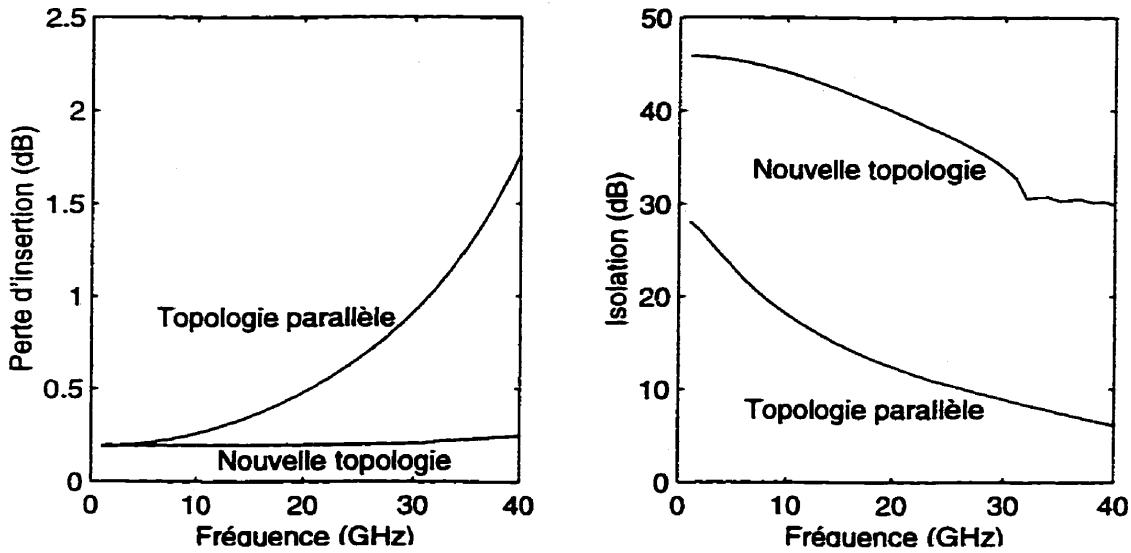


Figure 3.10: Comparaison des performances de commutateurs construits selon la topologie parallèle et commutateurs construits selon la topologie proposée

pour la fréquence d'opération de l'abscisse. La courbe complète n'est donc pas la performance d'un seul commutateur sur toute la bande de fréquence. La figure 3.10 ne donne donc pas d'indication sur la largeur de bande des commutateurs. La différence de comportement à partir de 32 GHz est due à la nécessité d'utiliser une ligne  $L_4$  à partir de cette fréquence.

Le principal défaut de la topologie développée est justement sa faible largeur de bande. Le circuit comporte plusieurs éléments distribués ( $L_1$  à  $L_4$  et circuit de polarisation) qui contribuent tous à limiter la bande d'opération. À l'extérieur de cette bande, la transformation d'impédance expliquée dans la section 3.1 ne se fait pas correctement et les performances du commutateur sont mauvaises.

Puisque la bande visée pour l'opération du commutateur est étroite (29,5–30 GHz), ce défaut ne nous empêche pas d'utiliser la topologie proposée. Néanmoins, il faudra porter une attention particulière à l'ajustement précis de toutes les longueurs de lignes de transmission pour réussir à centrer la bande d'opération du commutateur sur la fréquence choisie.

À notre connaissance, la topologie discutée dans ce chapitre est inédite. Seules quelques auteurs [26, 43, 45] utilisent l'équivalent d'une ligne  $L_2$  dans leur conception. Cependant, ils fixent la longueur de cette ligne à  $\lambda/4$ . Nulle part on ne cite l'utilisation de topologie utilisant l'équivalent des lignes  $L_3$  ou  $L_4$ .

Les prochains chapitres présentent les étapes de conception et les résultats expérimentaux des commutateurs réalisés à partir de la topologie développée.

## Chapitre 4

# Résultats pour commutateurs à 15 GHz

La topologie de commutateur développée dans le chapitre précédent semble prometteuse. Avant d'adapter cette topologie pour la bande de fréquence visée (29,5–30 GHz), nous faisons des essais à 15 GHz (bande Ku). À cette fréquence, on devrait pouvoir remarquer l'avantage de la topologie développée par rapport aux topologies classiques, tout en évitant les difficultés reliées à un circuit très petit.

Ce chapitre explique tout d'abord le choix de la diode et de la méthode de fabrication des commutateurs ; cette section s'applique autant aux circuit conçus pour 15 GHz qu'à ceux du chapitre 5 qui sont conçus pour 29,75 GHz. Ensuite, on présente les résultats obtenus avec des commutateurs construits pour des fréquences de 15 GHz.

## 4.1 Choix des diodes et de la méthode de fabrication

Dans le chapitre 1, nous avons fait une comparaison entre les diodes PIN et les FET. Nous en avons conclu que nous devions utiliser des diodes PIN car ce sont elles qui présentent le moins de parasite. Dans le chapitre 3, nous avons développé une topologie de circuit qui permet d'annuler les effets des parasites réactifs des diodes. Les parasites résistifs sont donc ceux qui limitent la performance des circuits construits selon la nouvelle topologie.

Dans le choix de la diode à utiliser, nous avons donc comme principal objectif de trouver une diode avec de faibles parasites résistifs. Dans les spécifications des manufacturiers, on trouve généralement la résistance série de la diode sous une certaine polarisation directe ; malheureusement, les spécifications ne présentent généralement pas d'indication quant à la conductance parasite en polarisation inverse. Notre deuxième critère de sélection dans le choix de la diode est la facilité avec laquelle on peut la fixer sur le circuit micro-ondes. À cet égard, les diodes avec un boîtier de type *beam-lead* sont idéales puisqu'elles peuvent se fixer directement sur une ligne de transmission, soit par thermo-compression, soit à l'aide d'epoxy conducteur.

Plusieurs manufacturiers, notamment Hewlett-Packard, M/A-COM et Metellics, offrent des diodes PIN avec boîtiers *beam-lead*. Nous avons choisi le modèle HPND4038 de Hewlett-Packard, car c'est celui qui présente la plus faible résistance parasite en polarisation directe. L'annexe B présente la fiche technique de cette diode.

Tous les circuits sont construits sur un substrat d'alumine ( $\epsilon_r = 9,9$ ) de 0,254 mm (10 mil) d'épaisseur. On trace le circuit par attaque chimique sur une couche d'or de 1  $\mu\text{m}$  au-dessus d'une couche d'adhésion en titane. Le plan de masse sous le substrat est en cuivre. Le procédé de fabrication permet aussi d'introduire des vias, des résistances en couche mince et des ponts aériens. Les circuits peuvent donc être qualifiés de MHMIC (*Miniature Hybrid Microwave Integrated Circuits*).

Les diodes sont montées sur les lignes de transmission par thermo-compression (nous avons faits des tests qui ont montré que cette méthode offre une résistance de contact plus faible que celle offerte par le montage avec epoxy conducteur).

Les mesures sont faites à l'aide d'un analyseur de réseau HP8510C et d'une monture Wiltron modèle 630. On fait la calibration du système à l'aide d'une trousse TRL (*Thru-Reflect-Line*) que nous avons fabriqué avec les mêmes matériaux que les circuits.

Tous les circuits sont fabriqués et mesurés au centre Poly-GRAMES de l'École Polytechnique de Montréal.

## 4.2 Stratégie de conception

Cette section donne un aperçu de la méthode utilisée pour la conception des commutateurs. Chacune des étapes est expliquée plus en détail dans les sections subséquentes.

Dans la section 4.3, on voit comment la diode est représentée par une boîte de paramètres S dérivée de mesures. La section 4.4 explique la conception d'un premier commutateur SPST faite en utilisant le logiciel HP EESof MDS version 5. Ce logiciel utilise des modèles linéaires de chaque type de composant (lignes de transmission, jonctions en té, coudes, etc...). Les outils d'optimisation intégrés permettent de calculer les paramètres du circuit. L'optimisation est faite sur les longueurs de lignes  $L_1$  à  $L_3$  ( $L_4$  n'est pas nécessaire) ; les formules de la section 3.2 fournissent un estimé initial de ces longueurs.

Dans la section 4.5, on fait une comparaison entre les résultats des mesures et les résultats des simulations de MDS. Les limites des modèles de MDS ou les effets de couplage font en sorte que ce premier circuit n'a pas exactement le comportement voulu. Les corrections à apporter au circuit sont calculées en appliquant la théorie sur la transformation d'impédance du chapitre 3. Les performances du commutateur SPST construit selon les corrections calculées se révèlent très bonnes.

Finalement, la section 4.6 présente la construction de commutateurs SPDT. La première itération doit être corrigée de la même façon que les commutateurs SPST. La seconde itération pour le commutateur SPDT se révèle acceptable.

### 4.3 Mesure de la diode

Le catalogue de Hewlett-Packard fournit les paramètres S de la diode sous différentes polarisations. Cependant, ces paramètres peuvent varier selon la méthode de fixation, selon le type de substrat et selon le type de ligne sur laquelle la diode est montée. Il est donc préférable de faire une mesure des diodes dans les conditions où elles seront utilisées.

Pour ce faire, la diode est montée en série sur une ligne de transmission d'impédance caractéristique  $50\Omega$ , le tout formant un réseau à deux portes. Nous fixons les plans de calibration sur les extrémités des lignes de transmission qui supportent la diode. Nous mesurons les paramètres S sous différentes polarisations (voir figure 4.1).

Lors des étapes suivantes de la conception, nous utilisons ces mesures directement

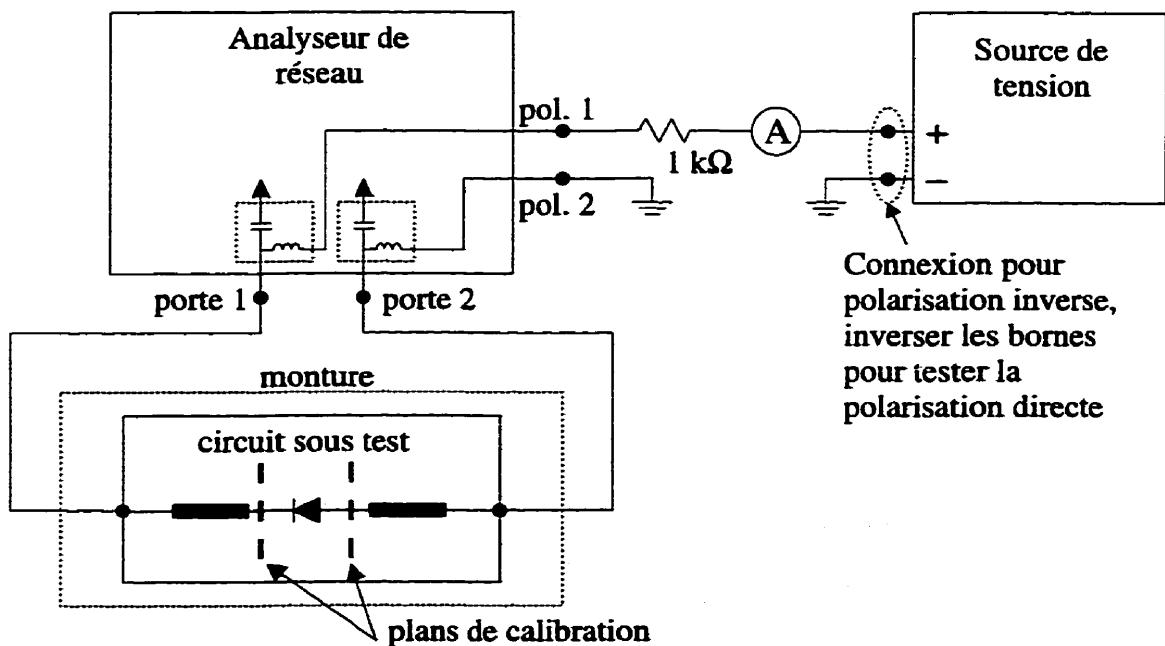


Figure 4.1: Mesures de caractérisation de la diode

dans MDS. Notons qu'il n'est pas possible de détacher une diode montée sur un circuit. Nous devons donc mesurer certaines diodes et en utiliser d'autres (sans les mesurer) pour les commutateurs, en supposant que les caractéristiques ne varient pas trop d'une diode à une autre.

Pour visualiser facilement les caractéristiques mesurées, on peut tracer la quantité

$$\Gamma = S_{11} - \frac{S_{21}S_{12}}{1 + S_{22}} \quad (4.1)$$

qui est le coefficient de réflexion sur la porte 1 de la diode (cathode) lorsque la porte 2 (anode) est branchée à la masse. Cette quantité tracée sur un abaque de Smith (voir figure 4.2) permet d'obtenir un aperçu de l'impédance de la diode en fonction de la fréquence.

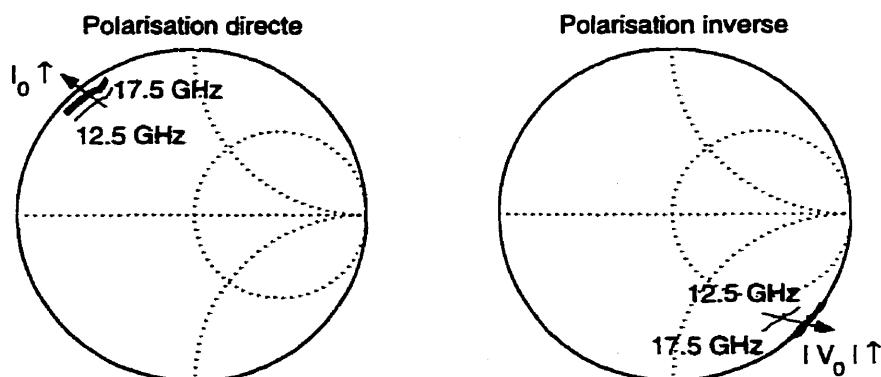


Figure 4.2: Résultats des mesures de caractérisation d'une diode près de 15 GHz

On remarque que, tel que prévu dans le chapitre 1, les pertes dans la diode deviennent plus faibles ( $|\Gamma|$  se rapproche de 1) lorsqu'on augmente le courant en polarisation directe ou lorsqu'on augmente la tension en polarisation inverse. L'amélioration est cependant très faible pour des valeurs de courant direct supérieures à 10 mA ou pour des valeurs de tension inverse supérieures à 10 V. Nous choisissons donc arbitrairement un courant direct de 15 mA et une tension inverse de 15 V pour produire respectivement les polarisations des états ON et OFF des diodes dans les commutateurs.

La figure montre aussi qu'en polarisation directe, la réactance est positive et augmente avec la fréquence (comme une inductance) alors qu'en polarisation inverse, le comportement en fréquence est plutôt semblable à celui d'une capacité. Ces comportements sont conformes aux modèles équivalents de la section 1.2.1.

#### **4.4 Fabrication et mesure d'un premier commutateur SPST**

Les formules développées dans la section 3.2 donnent une première approximation des longueurs des lignes  $L_1$ ,  $L_2$  et  $L_3$  nécessaires pour fabriquer un commutateur. Ces formules utilisent comme impédances de diodes les résultats montrés à la figure 4.2. On spécifie une fréquence centrale  $f_0$  de 15 GHz et des lignes ayant une permittivité effective de  $\epsilon_{eff} = 7,06$  (valeur fournie par l'outil LineCalc de MDS pour  $Z_0 = 50\Omega$ ).

On trouve ainsi :

$$L_1 = 1,882 \text{ mm},$$

$$L_2 = 1,518 \text{ mm},$$

$$L_3 = 1,643 \text{ mm}.$$

Nous concevons à l'aide de MDS un circuit de polarisation constitué d'une ligne de transmission d'une longueur d'environ  $\lambda/4$  terminée par un double *stub* radial. L'outil d'optimisation de MDS fournit les dimensions du circuit pour minimiser les pertes à travers la polarisation.

Nous faisons ensuite une optimisation sur le commutateur SPDT complet, de façon à corriger les longueurs de lignes de transmission en tenant compte des effets des jonctions et des circuits de polarisation. Les critères d'optimisation sont la réduction de la perte d'insertion et l'augmentation de l'isolation. MDS trouve :

$$L_1 = 2,025 \text{ mm},$$

$$L_2 = 1,642 \text{ mm},$$

$$L_3 = 1,712 \text{ mm}.$$

Plutôt que de construire tout de suite un commutateur SPDT complet, on construit plutôt un commutateur SPST tel que schématisé à la figure 4.3. Dans ce cas, la polarisation peut être faite directement par la porte d'entrée ou par la porte de sortie, sans utiliser le circuit de polarisation ; nous plaçons donc un via après le circuit de polarisation pour assurer une mise à la masse en DC.

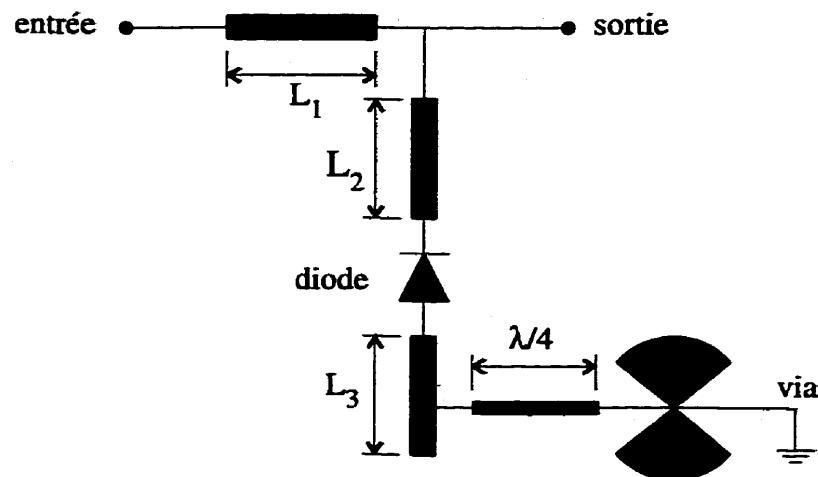


Figure 4.3: Schéma d'un commutateur SPST

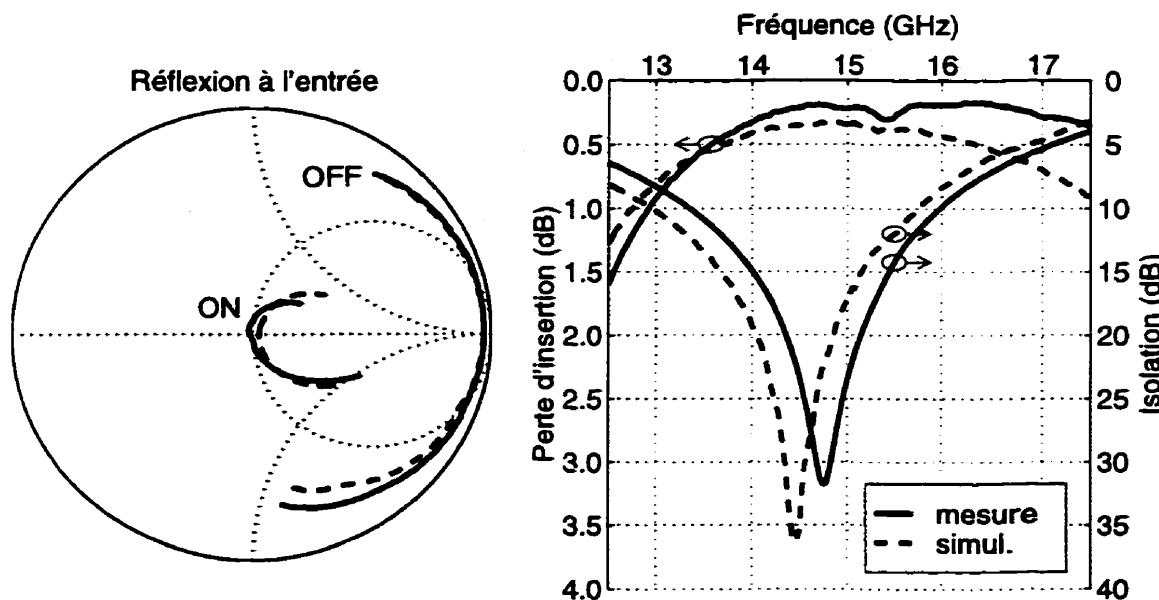


Figure 4.4: Résultats pour commutateur SPST à 15 GHz, première itération

Les résultats des mesures faites sur ce commutateur sont montrées à la figure 4.4, avec la comparaison avec la simulation de MDS. On voit que les résultats sont en-

courageants car ils montrent un faible niveau de perte d'insertion ( $\approx 0,2$  dB) et une isolation élevée ( $> 30$  dB). La figure 4.5 montre le montage utilisé pour le test des commutateurs SPST.

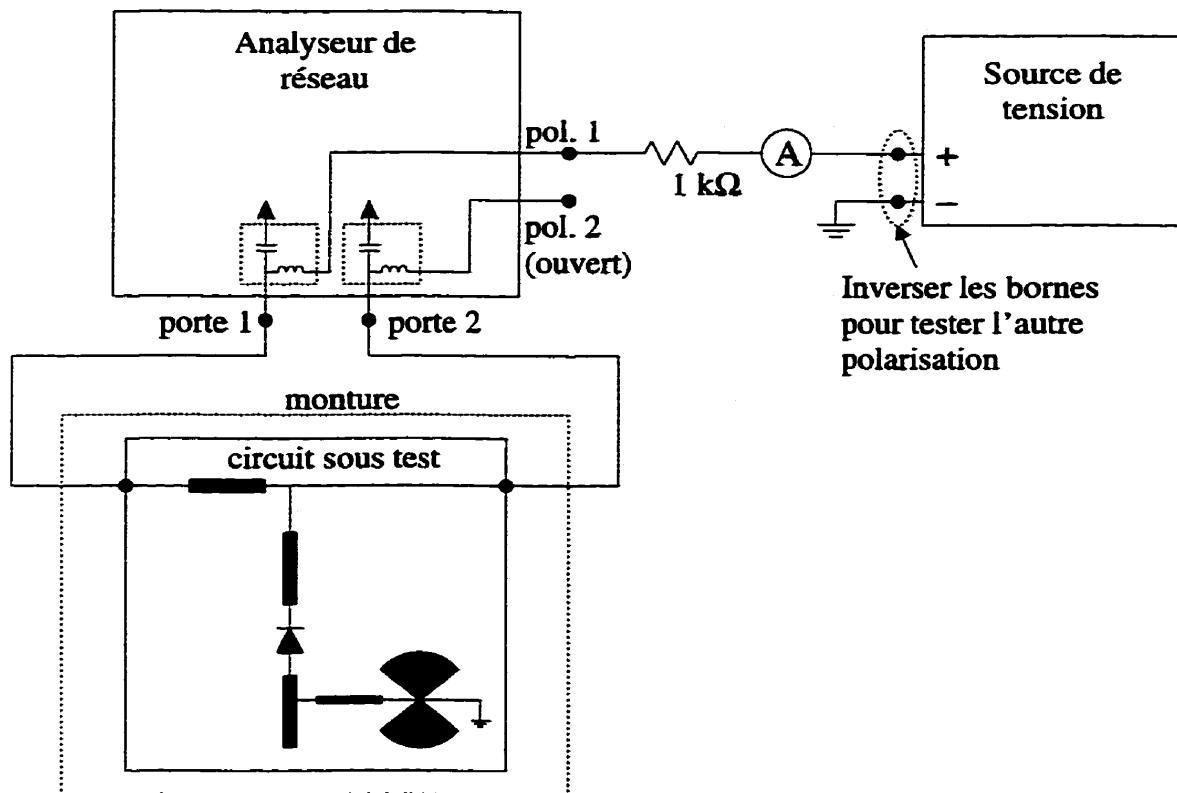


Figure 4.5: Montage pour la mesure des commutateurs SPST

## 4.5 Ajustement des longueurs

Comme on le voit sur la figure 4.4, la fréquence d'opération optimale du commutateur n'est pas parfaitement centrée sur 15 GHz. Cette situation est normale puisque le

commutateur SPST a été bâti avec des lignes de longueurs optimisées pour la performance d'un commutateur SPDT (les commutateurs SPDT comprennent une jonction en té de plus que les commutateurs SPST ; d'autres différences seront expliquées au début de la section 4.6). De plus, les modèles de MDS ont une précision limitée qui fait en sorte que les mesures ne collent pas directement sur les simulations.

Nous voulons donc faire un ajustement des longueurs de lignes  $L_1$ ,  $L_2$  et  $L_3$  de façon à centrer correctement la fréquence d'opération optimale du commutateur sur 15 GHz. Pour ce faire, nous développons un algorithme qui calcule les ajustements de longueur à effectuer sur les lignes à l'aide des mesures faites sur le premier commutateur.

Pour comprendre l'algorithme, on peut se référer aux figures 3.3, 3.5 et 4.6. La notation utilisée est la même que celle de la section 3.1. Il faut noter que les transformations représentées sur les figures du chapitre 3 sont les résultats que l'on cherche à obtenir ; l'algorithme cherche à trouver la transformation à appliquer aux résultats de mesures pour les ramener aux résultats qui sont souhaités.

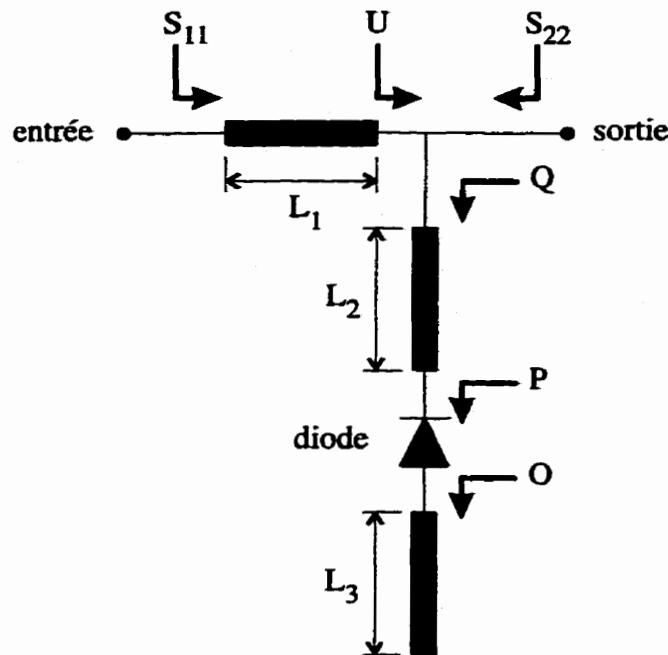


Figure 4.6: Coefficient de réflexion utilisés dans l'algorithme d'ajustement des longueurs de ligne

### Algorithme d'ajustement des longueurs

1. On connaît les caractéristiques mesurées  $S_{11ON}$ ,  $S_{11OFF}$ ,  $S_{21ON}$  et  $S_{21OFF}$  ainsi que les longueurs initiales des lignes de transmission  $L_1$ ,  $L_2$  et  $L_3$  du commutateur.
2. Trouver  $f_{IM}$ , la fréquence d'isolation maximale mesurée (fréquence à laquelle  $|S_{21OFF}|$  est minimum). On prend comme hypothèse que c'est à cette fréquence que l'on a le meilleur court-circuit au point  $Q_{OFF}$ .

3. Calculer la longueur effective  $L_1^e$  de la ligne de transmission  $L_1$  qui a transformé le court-circuit de  $S_{11OFF}$  en  $S_{11OFF}|_{f_{IM}}$  :

$$L_1^e = \frac{\pi - \sqrt{S_{11OFF}|_{f_{IM}}}}{4\pi f_{IM}/v}. \quad (4.2)$$

4. Calculer les coefficients de réflexion  $\Gamma_{U_{ON}}$  et  $\Gamma_{U_{OFF}}$ , en appliquant le déphasage associé à  $L_1^e$  sur  $S_{11ON}$  et sur  $S_{11OFF}$  :

$$\Gamma_{U_{ON}} = S_{11ON} e^{j2(2\pi f/v)L_1^e}, \quad (4.3a)$$

$$\Gamma_{U_{OFF}} = S_{11OFF} e^{j2(2\pi f/v)L_1^e}. \quad (4.3b)$$

5. La ligne de transmission  $L_1$  devrait idéalement avoir transformé le coefficient de réflexion  $\Gamma_{U_{OFF}}$  en  $S_{11OFF}$ . La différence de phase entre ces deux points devraient être de  $\pi$  rad pour  $f_0 = 15$  GHz. Calculer un facteur de multiplication  $F_{L1}$  à appliquer sur  $L_1$  pour que ce soit le cas :

$$F_{L1} = \frac{\pi}{|\sqrt{\Gamma_{U_{OFF}}|_{f_0}} - \sqrt{S_{11OFF}|_{f_0}}|} \quad (4.4)$$

6. Calculer les coefficients de réflexion  $\Gamma_{Q_{ON}}$  et  $\Gamma_{Q_{OFF}}$  en retirant l'impédance de  $Z_0 = 50\Omega$  en parallèle correspondant à la porte de sortie.

$$\Gamma_{Q_{ON}} = \Gamma_{Z0}(Y_{Z0}(\Gamma_{U_{ON}}) - 1/Z_0), \quad (4.5a)$$

$$\Gamma_{Q_{OFF}} = \Gamma_{Z0}(Y_{Z0}(\Gamma_{U_{OFF}}) - 1/Z_0), \quad (4.5b)$$

où  $\Gamma_{Z0}(Y)$  est le coefficient de réflexion associé à une admittance  $Y$  :

$$\Gamma_{Z0}(Y) = \frac{1/Z_0 - Y}{1/Z_0 + Y}, \quad (4.6)$$

et  $Y_{Z0}(\Gamma)$  est défini à l'équation 3.10.

7. Calculer la longueur à ajouter (ou à retrancher) à  $L_2$  pour que  $Q_{OFF}$  soit un bon court-circuit à la fréquence  $f_0$  (plutôt qu'à la fréquence  $f_{IM}$ ) :

$$\Delta L_2 = \frac{\Gamma_{Q_{OFF}}|_{f_0} - \pi}{4\pi f_0/v}. \quad (4.7)$$

8. Calculer le coefficient de réflexion  $\Gamma'_{Q_{ON}}$  après l'ajout de  $\Delta L_2$  :

$$\Gamma'_{Q_{ON}} = \Gamma_{Q_{ON}} e^{-j2(2\pi f/v)\Delta L_2}. \quad (4.8)$$

9. Le point  $Q_{ON}$  devrait idéalement être un bon circuit ouvert ; calculer l'angle  $\theta$  entre  $Q_{ON}$  et le circuit ouvert :

$$\theta = \underline{\Gamma'_{Q_{ON}}|_{f_0}}. \quad (4.9)$$

10. Calculer le coefficient de réflexion  $\Gamma_{P_{ON}}$  en appliquant le déphasage causé par  $L_2$  :

$$\Gamma_{P_{ON}} = \Gamma_{Q_{ON}} e^{j2(2\pi f/v)L_2}. \quad (4.10)$$

11. Calculer la variation de réactance  $\Delta X$  qui correspond à une rotation de  $\theta$  autour du centre de l'abaque de Smith pour le point  $P_{ON}$  :

$$\Delta X = \mathbf{Im} \left\{ Z_{Z_0} \left( \Gamma_{P_{ON}}|_{f_0} e^{-j\theta} \right) \right\} - \mathbf{Im} \left\{ Z_{Z_0} \left( \Gamma_{P_{ON}}|_{f_0} \right) \right\}, \quad (4.11)$$

où  $Z_{Z_0}(\Gamma)$  est l'impédance associée à un coefficient de réflexion  $\Gamma$  :

$$Z_{Z_0}(\Gamma) = Z_0 \frac{1 + \Gamma}{1 - \Gamma}. \quad (4.12)$$

12. Calculer la variation de longueur  $\Delta L_3$  qu'il faut appliquer sur la ligne de transmission  $L_3$  pour changer sa réactance d'entrée de  $\Delta X$ . C'est-à-dire qu'il faut trouver  $\Delta L_3$  tel que

$$\mathbf{Im} \left\{ Z_L(L_3 + \Delta L_3) \right\} - \mathbf{Im} \left\{ Z_L(L_3) \right\} = \Delta X, \quad (4.13)$$

où  $Z_L(L_3)$  a été défini à l'équation 3.5.

13. On pourrait théoriquement calculer l'effet de  $\Delta L_3$  sur  $P_{OFF}$  et  $Q_{OFF}$  et recommencer à l'étape 7 puis itérer. Cependant, on remarque en pratique qu'une seule série de calculs suffit.

14. On calcule les nouvelles longueurs :

$$L'_1 = L_1 \times F_{L1}, \quad (4.14)$$

$$L'_2 = L_2 + \Delta L_2, \quad (4.15)$$

$$L'_3 = L_3 + \Delta L_3. \quad (4.16)$$

Notons qu'on aurait tout aussi bien pu trouver  $\Delta L_2$  et  $\Delta L_3$  en appliquant l'algorithme à partir de l'étape 6 et en utilisant  $S_{22ON}$  et  $S_{22OFF}$  à la place de  $\Gamma_{Q_{ON}}$  et de  $\Gamma_{Q_{OFF}}$ . En pratique, on utilise les deux méthodes, puis on fait la moyenne entre les  $\Delta L$  trouvés.

Lorsqu'on applique cette technique sur les résultats de mesures du commutateur de la section précédente, on trouve les longueurs corrigées suivantes :

$$L_1 = 2,010 \text{ mm},$$

$$L_2 = 1,600 \text{ mm},$$

$$L_3 = 1,829 \text{ mm}.$$

Tableau 4.1: Comparaison entre les commutateurs SPST à 15 GHz

	Perte d'insertion		Isolation		Adaptation	
	min (dB)	fréq. (GHz)	max (dB)	fréq. (GHz)	max (dB)	fréq. (GHz)
Ancien	0,17	16,35	31,8	14,75	39,3	14,43
Nouveau	0,17	15,23	34,9	14,95	27,6	14,95

Un nouveau circuit est construit en utilisant les longueurs corrigées. La figure 4.7 montre le masque (avec commentaires) utilisé pour la fabrication de ce circuit, et la figure 4.8 en présente les performances. On remarque que la procédure fonctionne bien : la fréquence d'opération optimale est ramenée très près de 15 GHz. Le tableau 4.1 montre l'amélioration des performances entre l'ancien (figure 4.4) et le nouveau circuit (figure 4.8). On remarque que la fréquence optimale d'opération s'est rapprochée de 15 GHz.

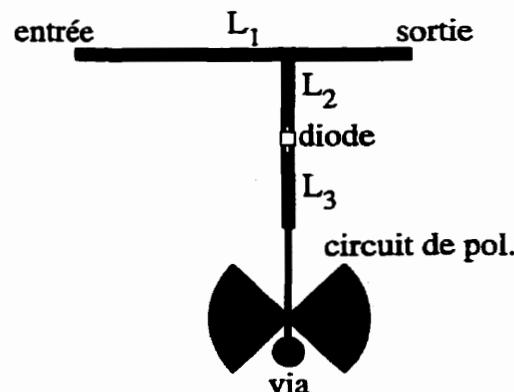


Figure 4.7: Masque du commutateur SPST à 15 GHz, deuxième itération (échelle 6 :1 avec commentaires)

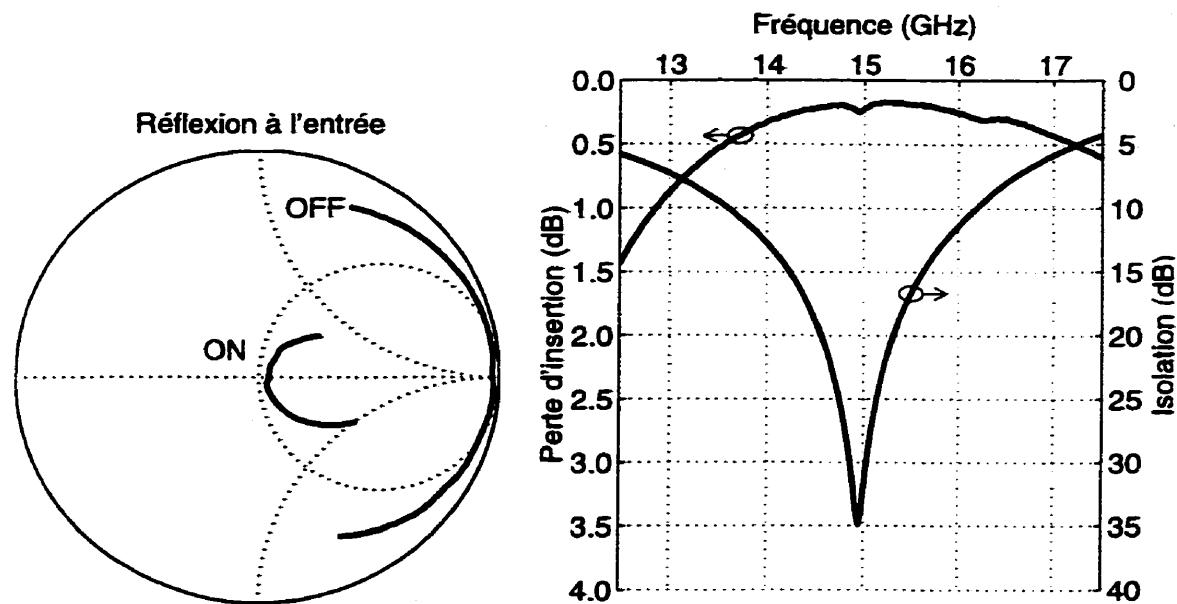


Figure 4.8: Résultats pour commutateur SPST à 15 GHz, deuxième itération

## 4.6 Commutateurs SPDT

Pour fabriquer un commutateur SPDT complet, il faut relier deux circuits SPST (comme celui de la figure 4.7) à l'aide d'une jonction en té. Cependant, une autre modification est nécessaire puisque la monture de test requiert que la porte d'entrée et les portes de sortie soient sur les extrémités opposées du circuit. La modification nécessaire est montrée à la figure 4.9.

Cette dernière modification, ainsi que l'introduction de la jonction en té à la porte d'entrée demande des ajustements aux longueurs des lignes  $L_1$  et  $L_2$  pour que les performances soient conservées. Des simulations MDS indiquent que pour corriger

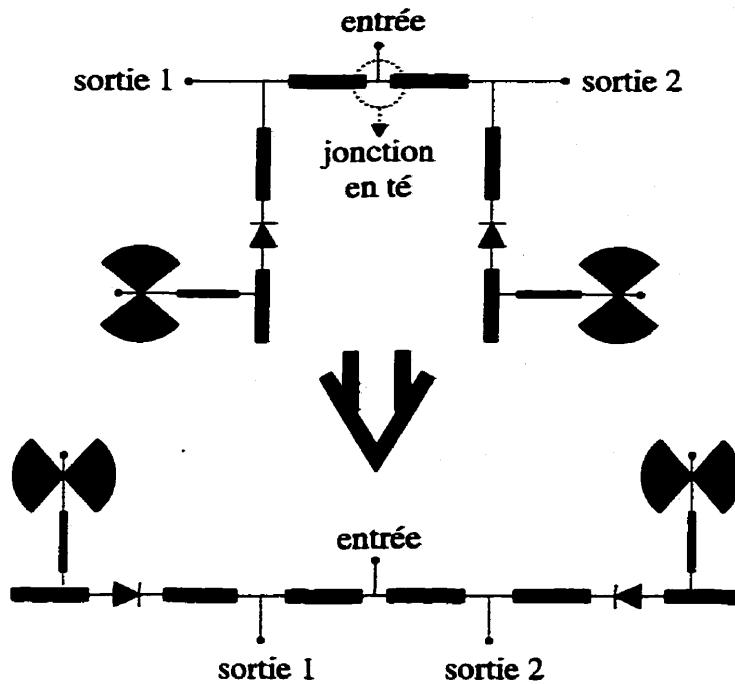


Figure 4.9: Modification apportée au commutateur SPDT

l'effet de la modification de la direction de la porte de sortie, il faut ajouter 0,030 mm aux lignes  $L_1$  et  $L_2$ . Pour corriger l'effet de l'ajout de la jonction té à l'entrée, il faut ajouter 0,071 mm à  $L_1$ . On obtient donc les nouvelles dimensions

$$L_1 = 2,111 \text{ mm},$$

$$L_2 = 1,630 \text{ mm},$$

$$L_3 = 1,829 \text{ mm}.$$

La monture de test ne permet que de tester une seule porte de sortie à la fois. Nous introduisons donc sur chaque ligne de sortie des éléments de circuit qui permettent de connecter la sortie vers la porte de test ou vers une charge adaptée. Le changement entre ces configurations est fait en ajoutant et en retirant des ponts aériens (*wire*

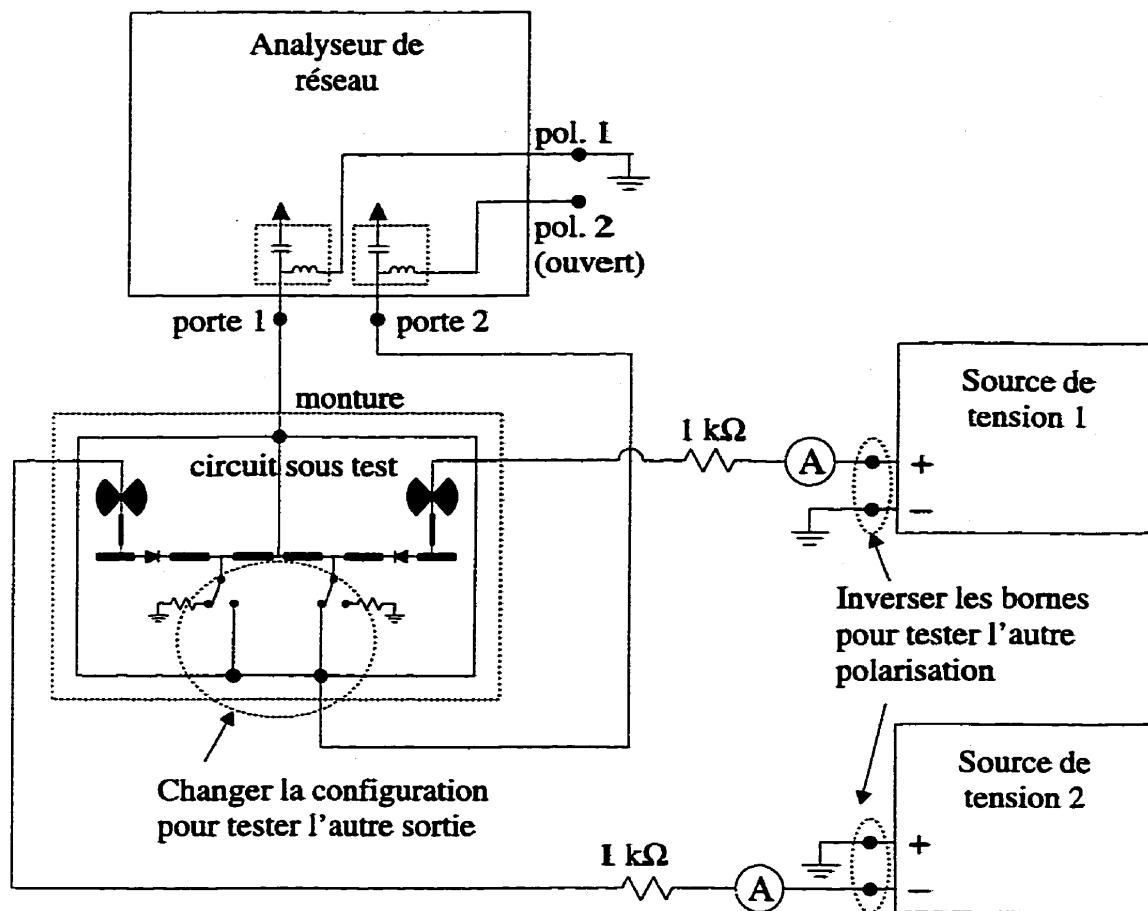


Figure 4.10: Montage pour la mesure des commutateurs SPDT

bonds). La figure 4.10 montre le montage pour la mesure des commutateurs SPDT. Notons que l'utilisation d'une charge adaptée à même le circuit (donc sans possibilité de calibration) introduit une certaine erreur dans la mesure. Cependant, la mesure de la perte d'insertion est très peu affectée car la charge non calibrée se retrouve après la sortie isolée pour cette mesure.

La polarisation des diodes est faite en utilisant les circuits de polarisation du commutateur ainsi que deux sources de tension et deux résistances externes. On fixe

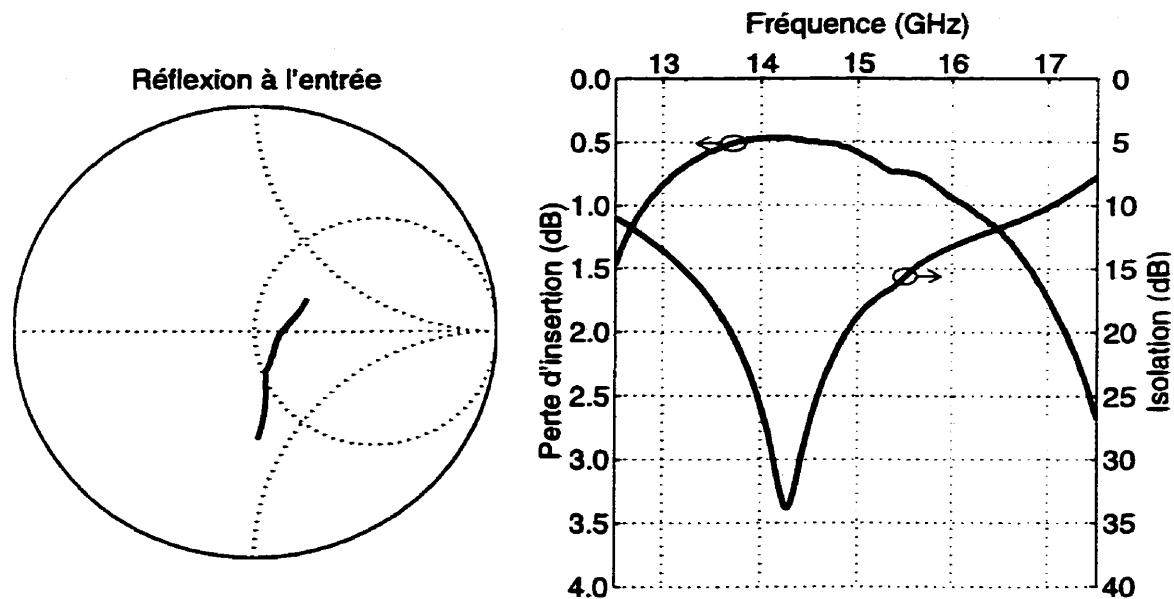


Figure 4.11: Résultats pour commutateur SPDT à 15 GHz, première itération, une seule porte de sortie montrée

aussi la tension continue de la cathode des diodes à 0 V en mettant à la masse un des circuits de polarisation des portes de l'analyseur de réseau. Puisque le circuit sous test offre un chemin de courant continu entre les deux portes de l'analyseur de réseau, le deuxième circuit de polarisation de l'analyseur peut être laissé en circuit ouvert.

La figure 4.11 montre les performances du commutateur pour une des portes de sortie. À la fréquence d'opération optimale, on obtient une perte d'insertion inférieure à 0,5 dB et une isolation supérieure à 30 dB. Cependant, il y a un nouveau décalage de la fréquence d'opération optimale.

Pour ajuster les paramètres de ce circuit de façon à ramener sa fréquence d'opération optimale à 15 GHz, nous voulons utiliser la même méthode qu'à la section 4.5.

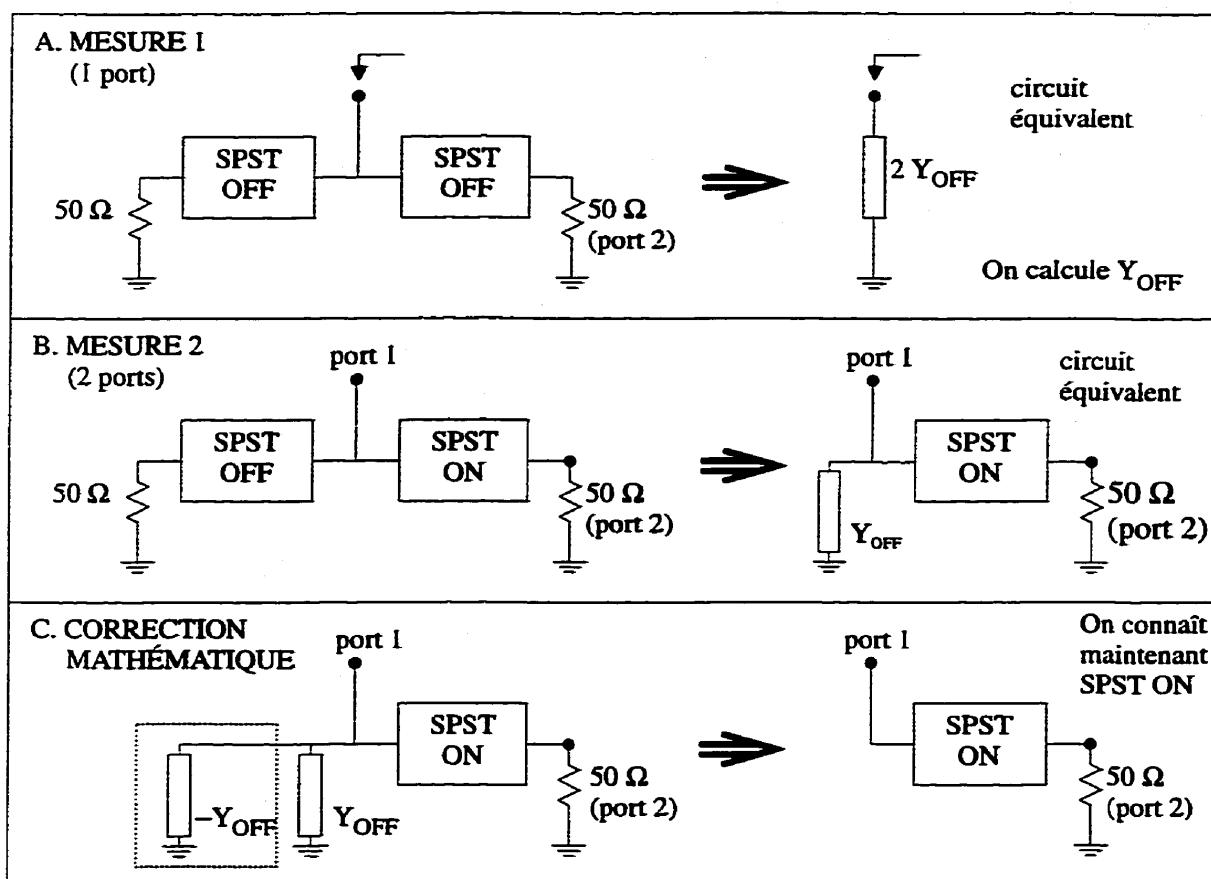


Figure 4.12: Extraction des caractéristiques de SPST ON à partir de mesures sur le commutateur complet

Pour ce faire, nous avons besoin des performances de chaque moitié (SPST ON et SPST OFF) du commutateur. Pour extraire ces quantités à partir des mesures sur le commutateur complet, nous procédons de la façon suivante :

- on fait une mesure de l'admittance d'entrée du commutateur avec les deux portes à OFF (figure 4.12A à gauche) ;

- on considère que l'admittance d'entrée de l'ensemble SPST OFF et charge est la moitié de l'admittance d'entrée du commutateur complet (figure 4.12A à droite) ;
- on fait une mesure du commutateur avec une porte OFF et une porte ON (la porte de mesure 2 est sur la porte ON, figure 4.12B) ;
- on retire mathématiquement l'effet du SPST OFF à l'entrée en ajoutant en parallèle le négatif de son admittance, on obtient ainsi les paramètres S du SPST ON (figure 4.12C).

La méthode pour trouver les paramètres S de SPST OFF est équivalente. Ayant en main les caractéristiques des deux commutateurs SPST formant le commutateur SPDT complet, nous pouvons trouver les corrections à apporter pour faire l'ajustement. La méthode de la section 4.5 donne les nouvelles longueurs

$$L_1 = 2,046 \text{ mm},$$

$$L_2 = 1,504 \text{ mm},$$

$$L_3 = 1,965 \text{ mm}.$$

La figure 4.13 montre le masque utilisé pour la construction du circuit avec ces nouveaux paramètres. Les performances de ce circuit pour les deux portes de sortie sont présentées à la figure 4.14. La perte d'insertion minimale est d'environ 0,5 dB et l'isolation maximale est supérieure à 30 dB. Le tableau 4.2 montre l'amélioration des performances entre l'ancien (figure 4.11) et le nouveau circuit (figure 4.14). On remarque que nous avons réussi à rapprocher la fréquence optimale d'opération plus

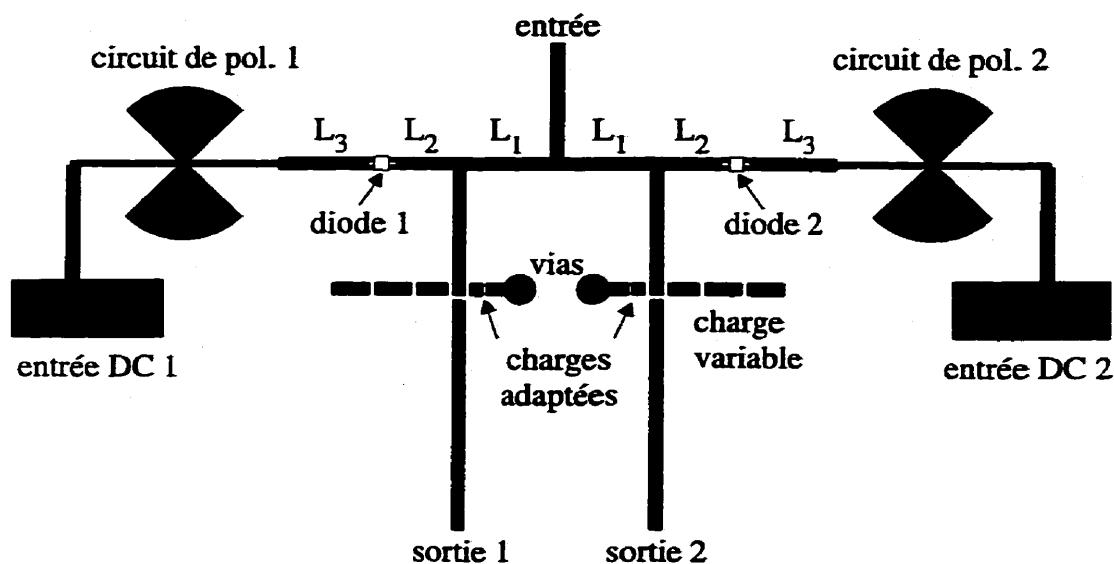


Figure 4.13: Masque du commutateur SPDT à 15 GHz, deuxième itération (échelle 6 :1 avec commentaires)

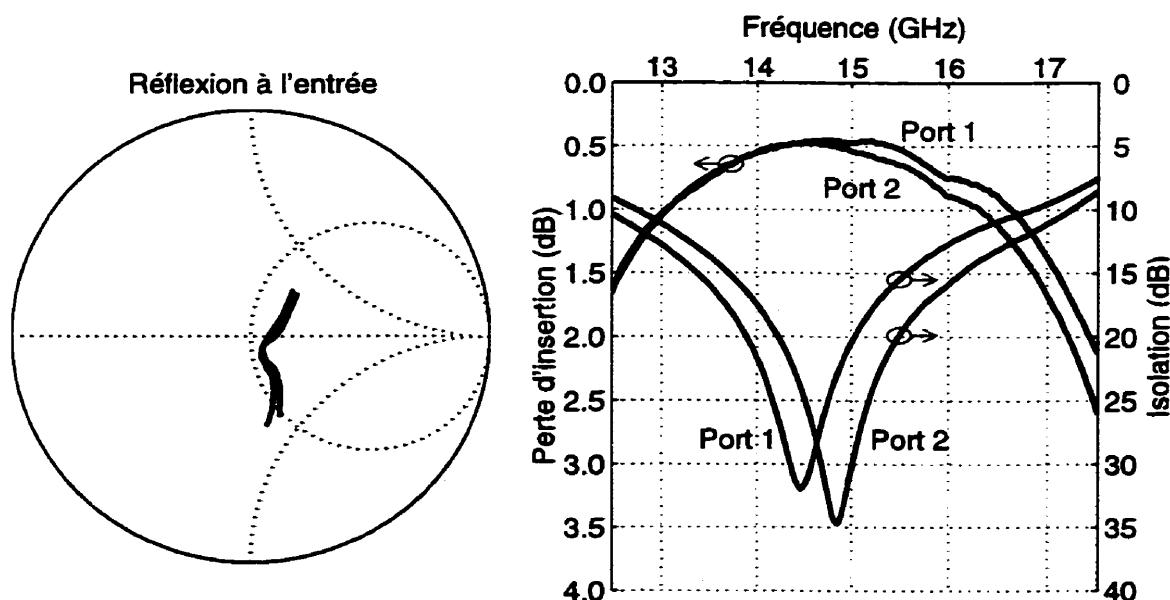


Figure 4.14: Résultats pour commutateur SPDT à 15 GHz, deuxième itération

Tableau 4.2: Comparaison entre les commutateurs SPDT à 15 GHz

	Perte d'insertion		Isolation		Adaptation	
	min (dB)	fréq. (GHz)	max (dB)	fréq (GHz)	max (dB)	fréq (GHz)
Ancien	0,46	14,15	33,8	14,28	19,8	13,78
Nouveau	0,45	14,73	32,0	14,45	23,4	14,45 (sortie 1)
	0,47	14,53	34,7	14,85	23,1	14,25 (sortie 2)

près de 15 GHz, mais que ce n'est toujours pas parfait. De plus, on voit que les performances sont différentes pour les deux portes de sortie. Puisque le commutateur est complètement symétrique, on doit attribuer cette différence à la variabilité d'une diode à l'autre, à la variabilité du montage des diodes ou à la variabilité des ponts aériens branchés sur les sorties du commutateur. Il n'est pas possible de savoir si c'est cette variabilité qui a causé l'erreur dans la fréquence d'opération optimale ou si c'est un défaut dans notre procédure d'ajustement des longueurs de lignes. Il semble donc que l'on a atteint une limite dans l'ajustement de ce commutateur. Néanmoins, nous avons prouvé que la topologie que nous avions développée dans le chapitre 3 pouvait être employée avec succès pour construire un bon commutateur près de 15 GHz. Nous sommes donc prêts à passer aux essais aux fréquences de 29,5–30 GHz.

## Chapitre 5

# Résultats pour commutateurs à 29,75 GHz

Dans le chapitre précédent, nous avons démontré que notre nouvelle topologie de commutateur pouvait fournir de bons résultats à 15 GHz. Dans ce chapitre, nous allons faire des essais sur des commutateurs opérant aux fréquences visées au départ : la bande de liaison terre-espace 29,5–30 GHz (bande Ka) ; une grande partie de la conception sera faite en considérant uniquement la fréquence centrale de 29,75 GHz.

Plusieurs difficultés apparaissent lorsqu'on veut appliquer la méthode du chapitre précédent à la bande Ka. Premièrement, les impédances ON et OFF de la diode près de 29,75 GHz font en sorte que la ligne  $L_4$  est nécessaire dans le circuit de transformation d'impédance (voir sections 3.2.1 et 3.2.3). Deuxièmement, la faible longueur d'onde fait en sorte que les jonctions té ou croix des circuits ne se comportent plus du tout de façon idéale. À cause de ceci, l'algorithme de correction de longueurs de lignes présenté à la section 4.5 n'est plus applicable, car cet algorithme se basait en grande partie sur le fait que les jonctions étaient idéales. Troisièmement, les résultats des

mesures peuvent être faussées par l'inductance des ponts aériens qui sont incorporés dans certains circuits de test.

La structure de ce chapitre est la même que celle du chapitre 4. On mettra l'accent sur les résultats et sur les méthodes qui sont utilisées pour pallier aux difficultés supplémentaires qui se présentent dans la bande Ka.

## 5.1 Mesure de la diode

Nous effectuons une caractérisation de la diode semblable à celle expliquée dans la section 4.3 pour les fréquences près de 29,75 GHz. La figure 5.1 montre les impédances des diodes sur l'abaque de Smith.

La diode a toujours le comportement général décrit dans la section 1.2.1, c'est-à-dire une impédance capacitive pour l'état OFF et une impédance inductive pour l'état

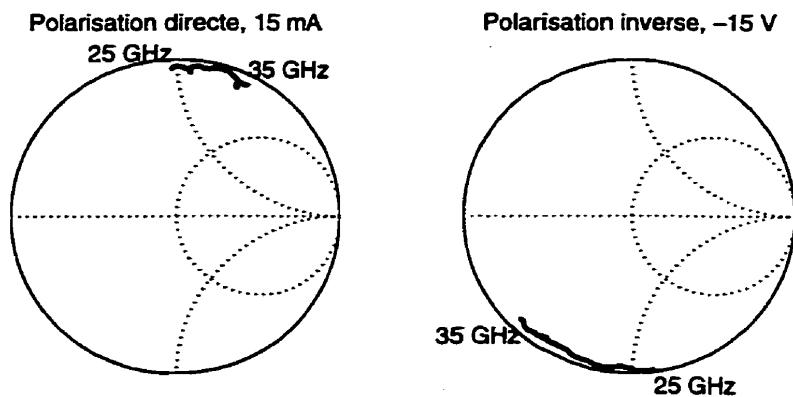


Figure 5.1: Résultats des mesures de caractérisation d'une diode près de 29,75 GHz

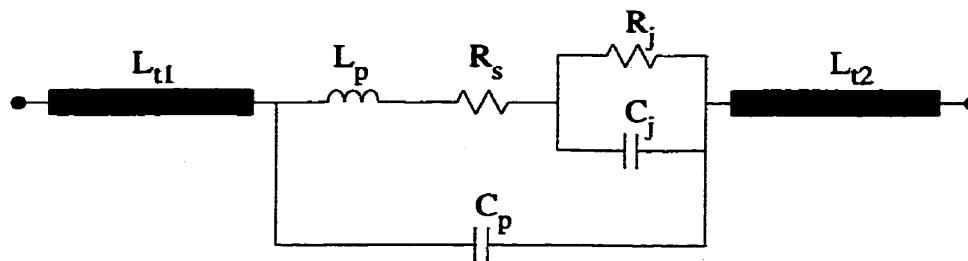


Figure 5.2: Circuit équivalent d'une diode comprenant une ligne de transmission à chaque extrémité

ON. À l'aide de ces mesures, nous avons aussi pu vérifier que la diode se comporte bien et bien selon les modèles plus complets présentés sur la figure 1.4. Nous avons ajouté des lignes de transmission  $L_{t1}$  et  $L_{t2}$  à l'entrée et à la sortie des circuits de la figure 1.4 pour modéliser les longueurs physiques entre la jonction de la diode et les extrémités de son boîtier (voir figure 5.2). Nous avons ensuite utilisé un algorithme itératif pour faire varier les paramètres du modèle jusqu'à ce que l'on obtienne le rapprochement maximal entre les paramètres mesurés et le modèle. On obtient ainsi

$$\begin{aligned}
 R_s &= 2,05\Omega, \\
 R_{jON} &= 0, \\
 R_{jOFF} &= 10,8 \text{ k}\Omega, \\
 C_p &= 0, \\
 C_j &= 0,0531 \text{ pF}, \\
 L_p &= 0,119 \text{ nH}, \\
 L_{t1} &= 0,163 \text{ mm}, \\
 L_{t2} &= 0,168 \text{ mm}.
 \end{aligned}$$

où les deux derniers paramètres sont valides pour  $\epsilon_{eff} = 7,06$  (valeur calculée par l'outil LineCalc pour une ligne de  $50\Omega$  sur le substrat utilisé). L'erreur moyenne en amplitude entre les paramètres S du modèle et ceux des mesures ( $|S_{modèle} - S_{mesure}|$ ) est de 0,015. Le modèle est donc une bonne estimation de la réalité.

## 5.2 Fabrication et mesure d'un premier commutateur SPST

On utilise les équations de la section 3.2 pour obtenir une première approximation des longueurs des lignes de transmission  $L_1$  à  $L_4$ . On trouve :

$$L_1 = 0,949 \text{ mm},$$

$$L_2 = 0,467 \text{ mm},$$

$$L_3 = 0,805 \text{ mm},$$

$$L_4 = 0,015 \text{ mm}.$$

Les outils d'optimisation de MDS peuvent alors prendre ces valeurs initiales et les ajuster pour atteindre les objectifs de minimisation de la perte d'insertion et de maximisation de l'isolation. Les valeurs trouvées par MDS sont

$$L_1 = 0,866 \text{ mm},$$

$$L_2 = 0,378 \text{ mm},$$

$$L_3 = 0,646 \text{ mm},$$

$$L_4 = 0,155 \text{ mm}.$$

On remarque que le changement n'est pas minime. Ceci est dû au fait que MDS tient compte des effets de jonctions en té, des capacités à la fin des lignes en circuit ouvert ainsi que des effets des lignes de transmission  $L_{t1}$  et  $L_{t2}$  de la diode. Ces effets sont non négligeables en bande Ka, mais n'étaient pas considérés par les équations du chapitre 3.

Tout comme pour les essais en bande Ku, nous commençons par fabriquer un commutateur SPST construit selon les longueurs de lignes calculées par MDS. Nous voulons cette fois construire le commutateur SPST le plus ressemblant possible à une moitié de commutateur SPDT pour éviter d'avoir à apporter dans les étapes ultérieures la modification montrée à la figure 4.9. Pour ce faire, nous devons ajouter un coude dans la ligne d'entrée pour que la porte d'entrée et la porte de sortie soient sur les côtés opposés du circuit (voir figure 5.3).

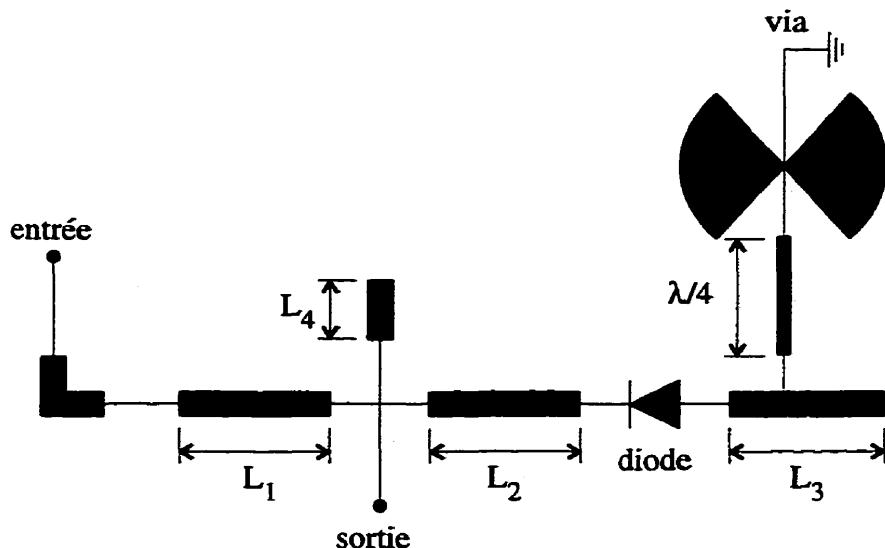


Figure 5.3: Schéma d'un commutateur SPST avec un coude dans la ligne d'entrée

Les mesures de commutateurs dans la bande Ka se font à l'aide des mêmes montages qu'en bande Ku. La figure 5.4 montre les résultats de mesure pour le commutateur SPST, comparés avec les simulations MDS. L'aspect général des performances

mesurées concorde bien avec les simulations. Les différences proviennent des limites des modèles MDS ou de la variabilité d'une diode à l'autre.

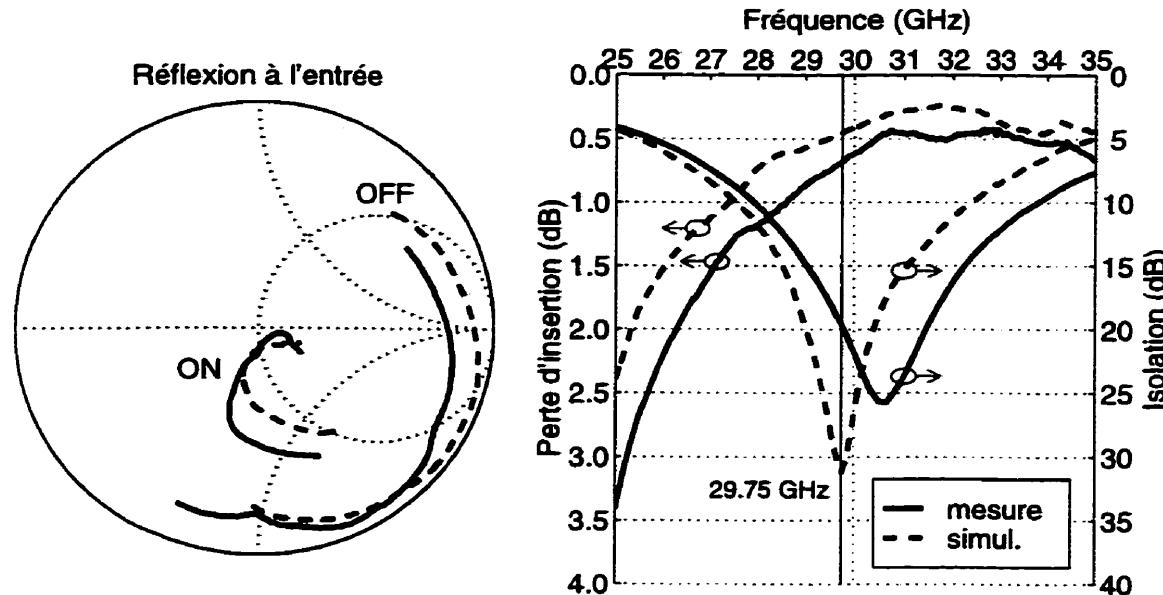


Figure 5.4: Résultats pour commutateur SPST à 29,75 GHz, première itération

### 5.3 Ajustement des longueurs

À partir des résultats expérimentaux sur le commutateur SPST, nous voulons faire un ajustement des longueurs de lignes de transmission  $L_1$  à  $L_4$  pour centrer correctement la fréquence d'opération optimale du commutateur SPST sur 29,75 GHz. Nous voulons aussi trouver les corrections à apporter à ces longueurs pour pouvoir

espérer obtenir un bon commutateur SPDT en reliant par une jonction en té les deux commutateurs SPST.

Après plusieurs tentatives sur simulateur, nous remarquons que l'algorithme de la section 4.5, qui avait été utile à 15 GHz, se révèle très difficile à appliquer dans la bande Ka. Ceci est dû au fait que les jonctions se comportent de moins en moins de façon idéale lorsqu'on augmente la fréquence. De plus, un nouvel algorithme de correction se trouve compliqué par la nécessité de tenir compte de la ligne  $L_4$ .

Nous adoptons donc une stratégie tout à fait différente pour faire la correction des circuits à 29,75 GHz. Cette stratégie consiste à calculer à l'aide de MDS l'effet de la variation des longueurs de lignes  $L_1$  à  $L_4$  sur certains objectifs de performance importants des commutateurs SPST. Ces objectifs sont

- la fréquence du maximum d'isolation,
- la fréquence du minimum de perte d'insertion,
- l'angle du coefficient de réflexion à l'entrée lorsque le commutateur est OFF (cet angle est important pour avoir une bonne adaptation à l'entrée d'un commutateur SPDT).

En connaissant les effets de la variation des longueurs de lignes, on peut calculer l'ajustement à apporter sur chaque ligne pour arriver aux performances désirées.

Il peut sembler étrange d'utiliser MDS pour calculer les corrections à apporter aux longueurs de lignes, alors que les erreurs sur ces longueurs sont justement causées par les limites de MDS. On peut cependant justifier cette méthode par un exemple, illustré

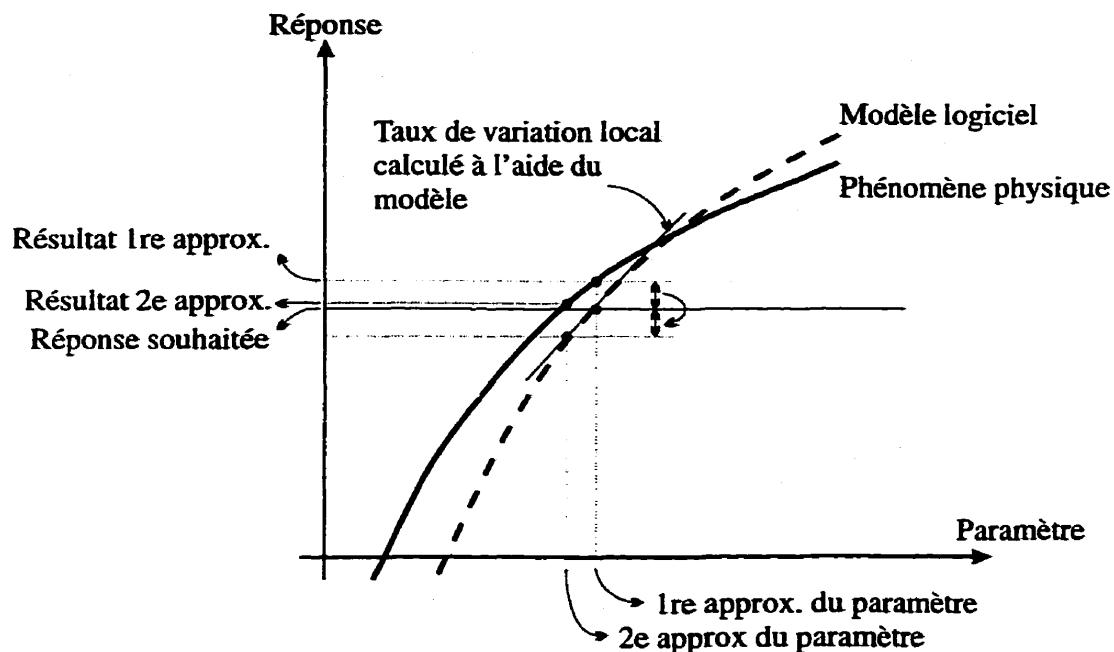


Figure 5.5: Exemple d'utilisation d'un modèle pour corriger une première itération

à la figure 5.5. On a un phénomène physique dont le comportement en fonction d'un paramètre suit la courbe pleine. On souhaite ajuster le paramètre de façon à ce que la réponse atteigne une certaine valeur définie. Pour ce faire, on utilise pour la première itération un modèle logiciel qui approxime la réponse du phénomène par la courbe en pointillé. À cause des limites du modèle, on ne choisit pas la bonne valeur pour le paramètre, et on n'obtient donc pas la réponse souhaitée. On calcule la correction à apporter à cette première itération à l'aide d'une mesure sur la réponse et à l'aide du taux de variation local du modèle et d'une extrapolation linéaire. On obtient ainsi en deuxième itération une nouvelle valeur pour le paramètre et donc une réponse qui se rapproche de la réponse souhaitée.

Le processus d'ajustement que nous allons illustrer est similaire à une optimisation à l'aide de la méthode du gradient. Par contre, le calcul du gradient local de la fonction à optimiser est calculé à partir d'un modèle approximatif du circuit plutôt qu'avec le circuit réel. Nous prenons donc comme hypothèse que le modèle de simulation aura à peu près la même sensibilité par rapport aux variables d'optimisation que le circuit réel.

Dans le cas de nos commutateurs, nous n'avons pas un, mais bien quatre paramètres à choisir : les longueurs  $L_1$  à  $L_4$ . Le modèle est fourni par MDS et la "réponse" est constituée des fréquences optimales d'opération et de l'angle du coefficient de réflexion à l'entrée du commutateur OFF.

Nous donnons maintenant l'algorithme détaillé que nous avons utilisé pour faire l'ajustement des longueurs du commutateur SPST.

---

### Algorithme d'ajustement des longueurs pour SPST

1. On connaît les caractéristiques mesurées  $S_{11ON}$ ,  $S_{11OFF}$ ,  $S_{21ON}$  et  $S_{21OFF}$  ainsi que les longueurs initiales des lignes de transmission  $L_1$ ,  $L_2$ ,  $L_3$  et  $L_4$  du commutateur.
2. Trouver  $f_{IM}$ , la fréquence d'isolation maximale mesurée (fréquence à laquelle  $|S_{21OFF}|$  est minimum) et  $f_{PM}$ , la fréquence de perte d'insertion minimale mesurée (fréquence à laquelle  $|S_{21ON}|$  est maximum).
3. À l'aide d'un modèle approximatif du circuit (e.g. MDS ou autre), calculer les fréquences simulées du maximum d'isolation et du minimum perte d'insertion pour des commutateurs SPST ayant  $L_1$ ,  $L_3$  et  $L_4$  égales aux valeurs initiales et ayant  $L_2$  qui varie autour de la valeur initiale. Le circuit simulé doit contenir le coude dans la ligne d'entrée pour que les résultats soient valables.
4. Calculer le taux de variation (en GHz/mm) des fréquences simulées du maximum d'isolation et du minimum de perte d'insertion versus la longueur de  $L_2$ . On note ces taux de variation  $\partial f_{IM}/\partial L_2$  et  $\partial f_{PM}/\partial L_2$ .
5. Recommencer les étapes 3 et 4 mais en faisant cette fois varier  $L_3$  puis en faisant varier  $L_4$ . On obtient ainsi  $\partial f_{IM}/\partial L_3$ ,  $\partial f_{PM}/\partial L_3$ ,  $\partial f_{IM}/\partial L_4$  et  $\partial f_{PM}/\partial L_4$ .
6. Résoudre les équations suivantes :

$$f_{IM} + \frac{\partial f_{IM}}{\partial L_2} \Delta L_2 + \frac{\partial f_{IM}}{\partial L_3} \Delta L_3 + \frac{\partial f_{IM}}{\partial L_4} \Delta L_4 = f_0, \quad (5.1a)$$

$$f_{PM} + \frac{\partial f_{PM}}{\partial L_2} \Delta L_2 + \frac{\partial f_{PM}}{\partial L_3} \Delta L_3 + \frac{\partial f_{PM}}{\partial L_4} \Delta L_4 = f_0, \quad (5.1b)$$

où  $f_0 = 29,75$  GHz. On remarque qu'on a deux équations et trois inconnues ( $\Delta L_2$ ,  $\Delta L_3$  et  $\Delta L_4$ ). Il faut donc fixer arbitrairement une valeur.

7. Calculer les nouvelles longueurs :

$$L'_1 = L_1, \quad (5.2a)$$

$$L'_2 = L_2 + \Delta L_2, \quad (5.2b)$$

$$L'_3 = L_3 + \Delta L_3, \quad (5.2c)$$

$$L'_4 = L_4 + \Delta L_4. \quad (5.2d)$$

8. Refaire les étapes 3 à 5, mais en faisant varier les longueurs de lignes de transmission autour de  $L'_1$ ,  $L'_2$ ,  $L'_3$  et  $L'_4$ .

9. Reprendre les étapes 6 et 7 en considérant que les taux de variation  $\partial f / \partial L$  sont les moyennes entre les taux de variation calculés au départ et ceux calculés à l'étape 8, ceci ayant pour but d'évaluer de façon plus précise le gradient puisque celui-ci est obtenu de façon numérique.

10. Recommencer les étapes 8 et 9 jusqu'à ce que les valeurs  $L'_1$  à  $L'_4$  convergent avec un niveau de précision voulu.

---

On utilise un algorithme plus complexe pour trouver les corrections à appliquer sur un commutateur SPST avant de l'intégrer dans un commutateur SPDT. Globalement, cet algorithme consiste à ajuster  $L_2$ ,  $L_3$  et  $L_4$  à l'aide de l'algorithme pour commutateur SPST, puis à ajuster la phase de  $S_{11OFF}$  à l'aide de  $L_1$  pour la ramener à celle qui avait été trouvée optimale par MDS pour obtenir une bonne adaptation.

---

### **Algorithme d'ajustement des longueurs pour SPDT**

1. *Appliquer une transformation mathématique sur les paramètres S mesurés du commutateur SPST pour obtenir les paramètres S d'un commutateur sans coude dans la ligne d'entrée. La transformation consiste à transformer les paramètres S en paramètres T, puis à multiplier par l'inverse de la matrice de paramètres T du coude. On retranche ensuite le résultat en paramètres S. Les résultats obtenus sont appelés  $S'_{ON}$  et  $S'_{OFF}$ .*
2. *Faire la simulation sur MDS d'un commutateur SPDT complet formé par une jonction en té avec d'un côté le bloc  $S'_{ON}$  et de l'autre le bloc  $S'_{OFF}$ .*
3. *Trouver  $f_{IM}$ , la fréquence d'isolation maximale, et  $f_{PM}$ , la fréquence de perte d'insertion minimale, du commutateur SPDT simulé.*
4. *Appliquer l'algorithme d'ajustement des longueurs pour SPST de la page 97 pour ramener  $f_{IM}$  et  $f_{PM}$  à  $f_0$ . Notons que dans l'application de cet algorithme, il ne faut pas inclure le coude dans la ligne d'entrée car le commutateur SPDT n'en contiendra pas.*

5. Sur un circuit représentant la branche OFF, calculer par simulation MDS la variation  $\Delta\theta_{L_2L_3L_4}$  de la phase de  $S_{11}$  causée par l'ajout de  $\Delta L_2$ ,  $\Delta L_3$  et  $\Delta L_4$  au commutateur SPST (à la fréquence  $f_0$ ).
6. Simuler sur MDS le commutateur SPST OFF formé de la moitié du commutateur SPDT optimisé pour les meilleures performances (toujours sans le coude). Noter l'angle du coefficient de réflexion à l'entrée  $\underline{S_{11OFF}^{opt}}$  (à la fréquence  $f_0$ ).
7. Calculer le déphasage  $\Delta\theta_{L_1}$  qu'il faut appliquer au coefficient de réflexion à l'entrée du commutateur SPST OFF pour arriver à l'angle calculé optimal par MDS :

$$\Delta\theta_{L_1} = \underline{S_{11OFF}^{opt}} - (\underline{S'_{11OFF}} + \Delta\theta_{L_2L_3L_4}). \quad (5.3)$$

8. Calculer l'ajustement à effectuer sur  $L_1$  pour causer ce déphasage sur le coefficient de réflexion :

$$\Delta L_1 = \frac{\Delta\theta_{L_1}}{2\pi} \frac{v}{2f_0}. \quad (5.4)$$

Lorsqu'on applique le premier algorithme pour obtenir les dimensions pour la nouvelle itération du circuit SPST, on obtient

$$L_1 = 0,866 \text{ mm},$$

$$L_2 = 0,338 \text{ mm},$$

$$L_3 = 0,900 \text{ mm},$$

$$L_4 = 0,220 \text{ mm.}$$

Un nouveau circuit est construit en utilisant ces dimensions. Le masque utilisé pour

Tableau 5.1: Comparaison entre les commutateurs SPST à 29,75 GHz

	Perte d'insertion min (dB)	Perte d'insertion fréq. (GHz)	Isolation max (dB)	Isolation fréq. (GHz)	Adaptation max (dB)	Adaptation fréq (GHz)
Ancien	0,42	32,65	25,8	30,60	24,4	32,60
Nouveau	0,22	29,95	24,2	29,55	28,7	29,75

la fabrication de ce circuit est montré à la figure 5.6. Les caractéristiques mesurées sont présentées à la figure 5.7. Les performances sont excellentes : on obtient une perte d'insertion minimale de 0,22 dB (à 29,95 GHz) et une isolation maximale de 24,2 dB (à 29,55 GHz). Dans toute la bande d'opération visée (29,5–30 GHz), la perte d'insertion est inférieure à 0,28 dB, l'isolation est supérieure à 21,6 dB et l'adaptation est supérieure à 26 dB. Le tableau 5.1 montre l'amélioration des performances entre l'ancien (figure 5.4) et le nouveau circuit (figure 5.7).

## 5.4 Commutateurs SPDT

Les commutateurs SPDT sont formés en joignant deux commutateurs SPST par une jonction en té à l'entrée. Puisque la disposition des lignes de transmission dans les commutateurs SPST des sections précédentes est compatible avec la topologie d'un commutateur SPDT, nous n'avons pas besoin d'effectuer la modification qui était montrée à la figure 4.9 ; nous avons seulement à retirer le coude de la ligne d'entrée.

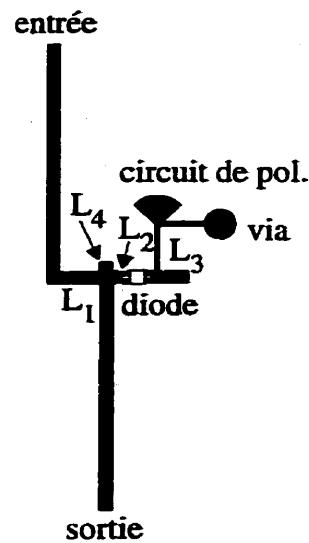


Figure 5.6: Masque du commutateur SPST à 29,75 GHz, deuxième itération (échelle 6 :1 avec commentaires)

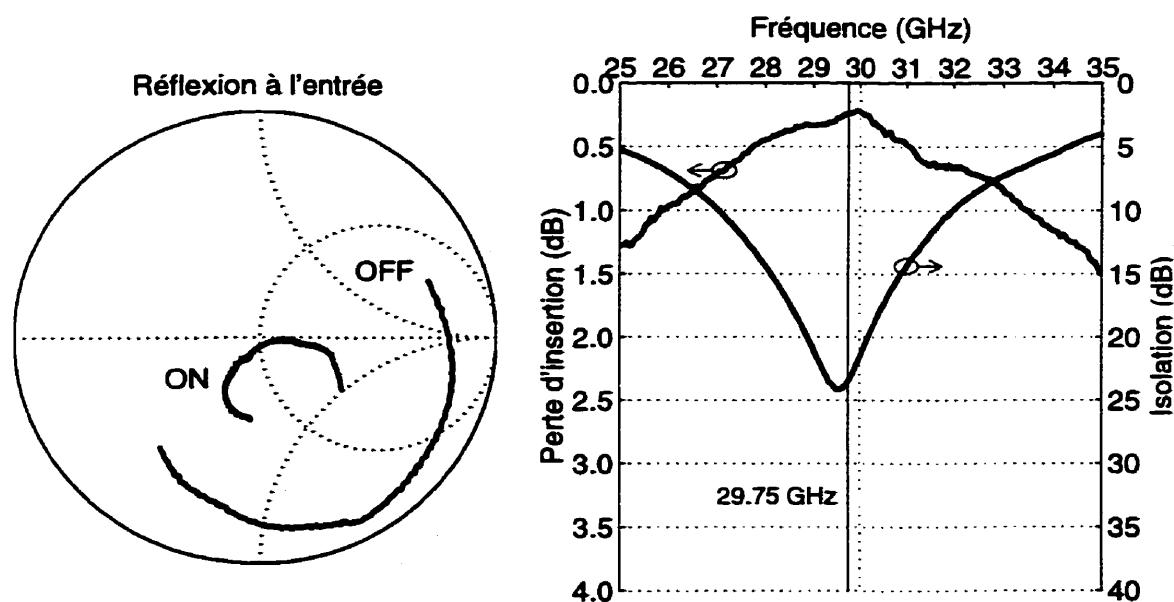


Figure 5.7: Résultats pour commutateur SPST à 29,75 GHz, deuxième itération

L'algorithme de correction des longueurs de lignes est appliqué à partir de la première itération du commutateur SPST pour trouver les modifications à apporter pour obtenir un bon commutateur SPDT. On trouve :

$$L_1 = 0,748 \text{ mm},$$

$$L_2 = 0,399 \text{ mm},$$

$$L_3 = 0,694 \text{ mm},$$

$$L_4 = 0,155 \text{ mm}.$$

Le circuit complet construit selon ces mesures est montré à la figure 5.8. Tout comme à 15 GHz, chaque ligne de sortie est connectée par des ponts aériens soit à une charge adaptée, soit à la porte de mesure. Cette configuration est nécessaire pour le test car nous ne disposons pas d'un système de mesure à 3 portes. On verra bientôt que cette configuration pose des problèmes.

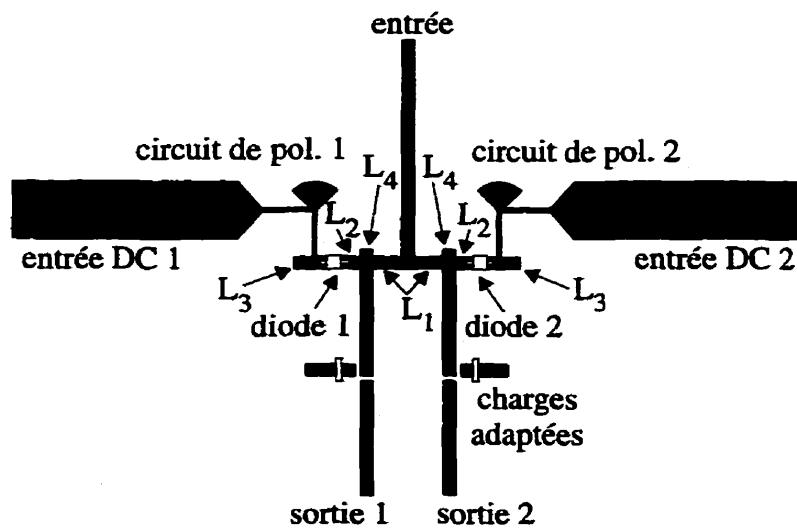


Figure 5.8: Masque du commutateur SPDT à 29,75 GHz, première itération (échelle 6 :1 avec commentaires)

La figure 5.9 présente les résultats de mesures pour ce commutateur. On remarque que les résultats ne sont pas très bons, surtout en ce qui a trait à la perte d'insertion qui est d'environ 1 dB au centre de la bande. L'isolation est d'environ 21 dB et l'adaptation à 29,75 GHz n'est que de 11 dB. On peut quand même noter comme point positif que la fréquence optimale d'opération semble bien centrée et que les performances des deux portes sont très semblables.

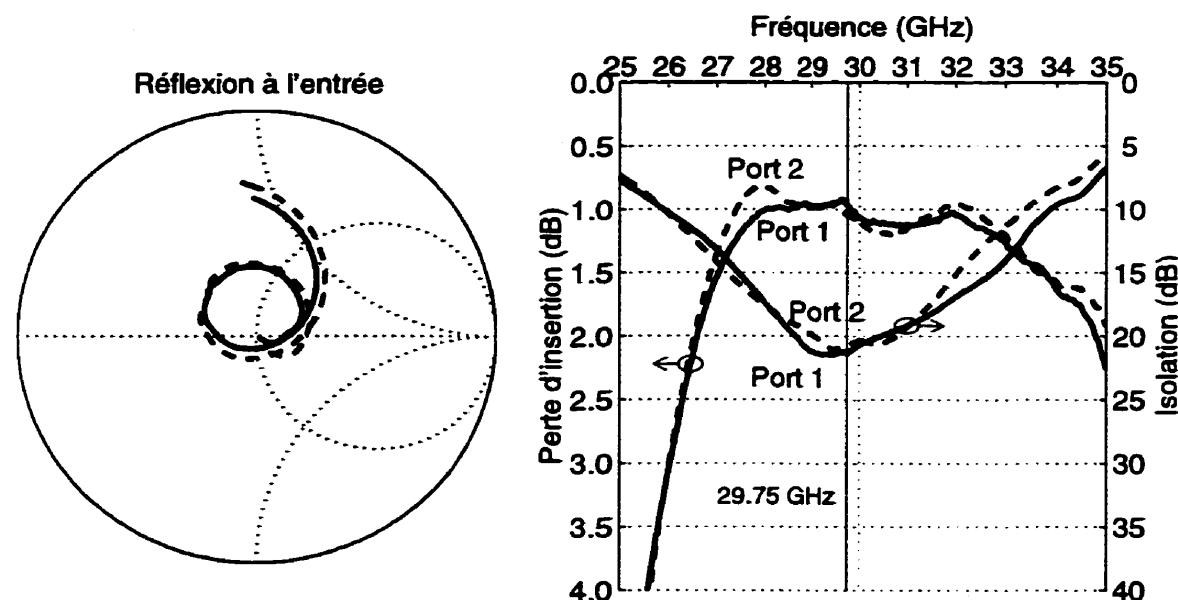


Figure 5.9: Résultats pour commutateur SPDT à 29,75 GHz, première itération

Après avoir testé plusieurs hypothèses, nous avons constaté que cette mauvaise performance était due à la présence d'un pont aérien dans la ligne de sortie. L'inductance parasite de ce pont aérien (de l'ordre de 150 pH) n'est plus négligeable près

de 29,75 GHz (environ  $30 \Omega$  réactif) et elle cause une détérioration de la perte d'insertion et de l'adaptation. Nous pouvons diminuer en partie l'inductance parasite en connectant jusqu'à trois ponts aériens en parallèle. De cette façon, on remarque que l'adaptation est passée à 15,5 dB et que la perte d'insertion a diminué jusqu'à environ 0,5 dB (voir figure 5.10).

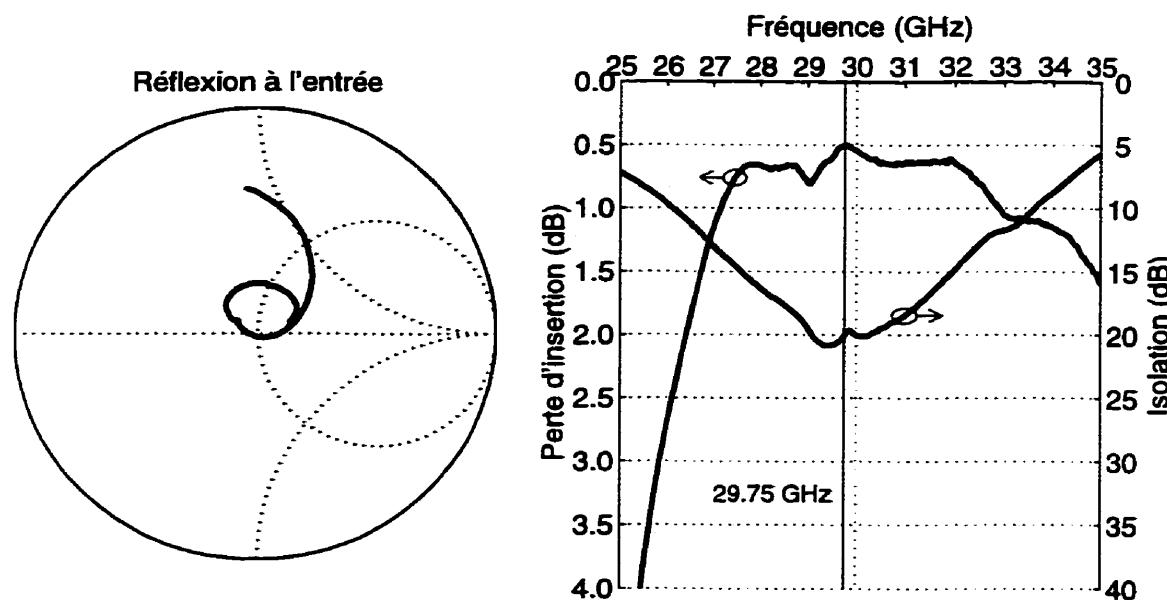


Figure 5.10: Résultats pour commutateur SPDT à 29,75 GHz, première itération avec trois ponts aériens en parallèle sur la ligne de sortie (un seule sortie montrée)

Pour pouvoir tester le commutateur sans aucune inductance parasite dans la ligne de sortie, nous avons dû construire un nouveau circuit (avec les mêmes dimensions), pour lequel l'une des sorties est connectée directement à la porte de mesure et l'autre sortie est terminée par une charge adaptée. Cette configuration ne permet de tester

que l'une des deux sorties, mais à la lumière des résultats obtenus à la figure 5.9, on peut supposer que les performances des deux sorties doivent être très semblables. La figure 5.11 montre le masque du nouveau commutateur.

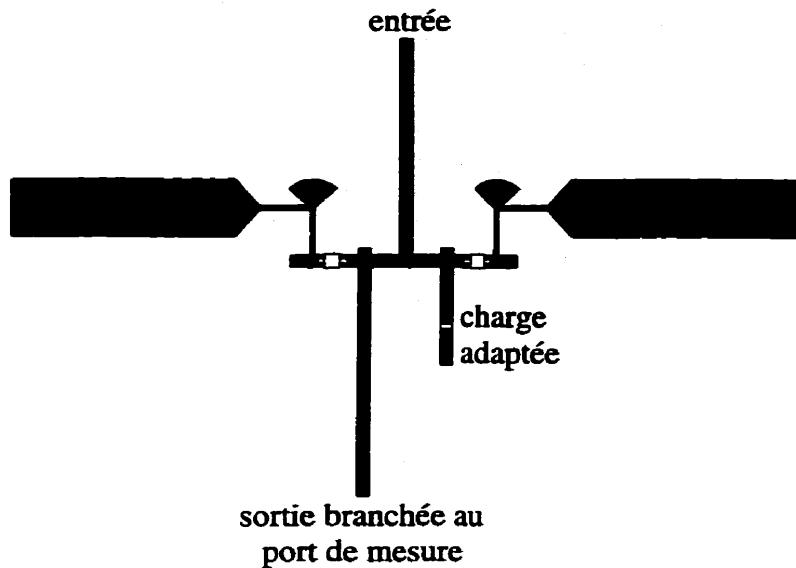


Figure 5.11: Masque du commutateur SPDT à 29,75 GHz, deuxième itération (échelle 6 :1 avec commentaires)

La figure 5.12 présente les performances de ce commutateur. La perte d'insertion est de 0,41 dB à 29,75 GHz et elle est inférieure à 0,46 dB dans toute la bande de fréquence 29,5–30 GHz. L'isolation est de 19,5 dB à 29,75 GHz et elle est supérieure à 19,3 dB entre 29,5 et 30 GHz.

Nous croyons que la faible valeur d'isolation que nous obtenons pour les commutateurs SPDT à 29,75 GHz (environ 20 dB) est partiellement due à un couplage direct entre les deux lignes de sortie (voir figure 5.13). Cette hypothèse est appuyée par le fait que l'on mesure une meilleure isolation lorsque les deux sorties du commutateur

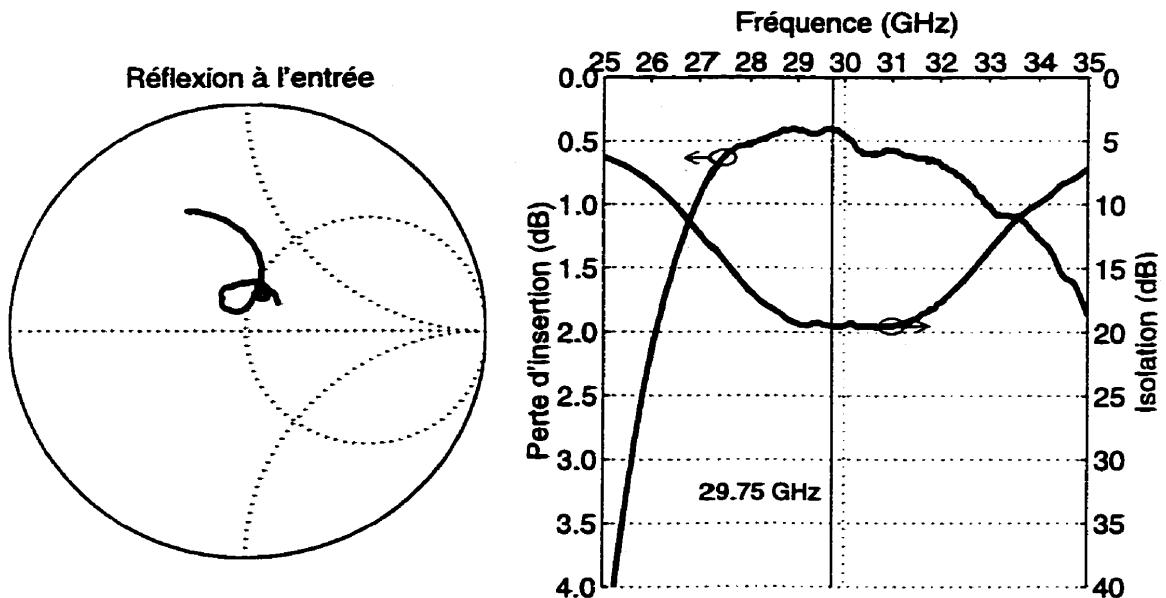


Figure 5.12: Résultats pour commutateur SPDT à 29,75 GHz,  
circuit avec connexion directe des portes de sortie

sont isolées (i.e. deux diodes à OFF). La théorie prévoit pourtant qu'en l'absence de couplage, l'isolation est moins bonne pour la situation avec les deux sorties isolées que pour la situation avec une seule sortie isolée.

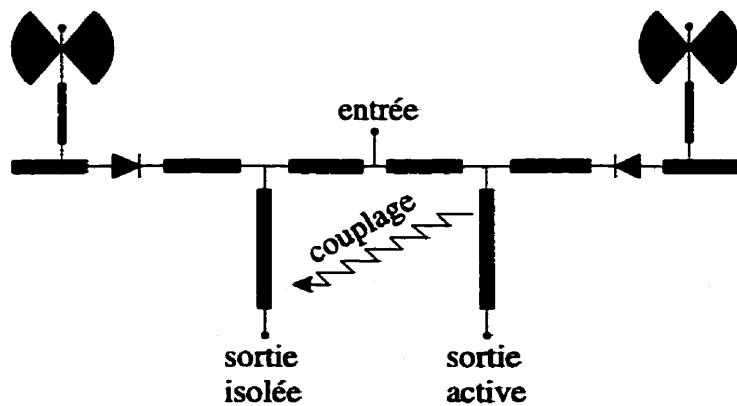


Figure 5.13: Couplage entre les portes de sortie

La différence entre la théorie et la mesure peut être expliquée par le fait que lorsqu'une seule sortie est isolée, de la puissance passe par couplage de la ligne de sortie active vers la ligne de sortie isolée, alors que lorsque les deux sorties sont isolées, les deux lignes transportent très peu de signal et le couplage ne produit donc presque pas d'effet sur la mesure. Il serait donc possible de fabriquer un commutateur ayant une meilleure isolation en plaçant les deux sorties sur les extrémités opposées du circuit. Cependant, les limites de la monture de test ne nous permettent pas de faire cette expérience.

Néanmoins, dans ce chapitre nous avons atteint l'objectif premier de cet ouvrage : celui de construire des commutateurs ayant une très faible perte d'insertion dans la bande Ka. Dans le chapitre suivant, nous ferons une analyse de l'incertitude sur nos mesures de perte d'insertion.

# Chapitre 6

## Calcul de l'incertitude sur la perte d'insertion

La perte d'insertion que nous mesurons est une quantité entachée d'erreur expérimentale. Le but de ce chapitre est de quantifier cette erreur expérimentale pour pouvoir préciser le niveau d'incertitude sur les mesures.

### 6.1 Types d'erreur

Une mesure de perte d'insertion effectuée sur un analyseur de réseau est entachée de plusieurs types d'erreur [20] :

- erreurs systématiques ;
  - imperfections dans les étalons de calibration ;
  - précision dynamique de l'analyseur ;
- erreurs aléatoires ;
  - répétabilité des connecteurs ;
  - bruit ;
- dérive ;
  - dérive en température ;
  - autres dérives.

Dans le cas de nos mesures, la répétabilité des connecteurs est remplacée par la répétabilité des contacts aux mâchoires de la monture Wiltron. Cette répétabilité est spécifiée à  $\pm 0,1$  dB à 15 GHz et  $\pm 0,2$  dB à 29,75 GHz [68, p. 1-2]. Cette spécification a été vérifiée expérimentalement en mesurant plusieurs fois les mêmes lignes de transmission et en replaçant les lignes dans la monture entre chaque mesure. Lors de cette expérimentation, on a pu voir que l'on pouvait approximer l'erreur sur la perte d'insertion par une variable aléatoire gaussienne d'écart-type 0,015 dB pour 15 GHz et 0,025 dB pour 29,75 GHz (voir figure 6.1). Les écarts de phase maximaux entre les mesures et leur moyenne était de 0,02 rad à 15 GHz et 0,06 rad à 29,75 GHz.

Les erreurs sur la perte d'insertion reliées à la précision dynamique de l'analyseur sont spécifiées inférieures à 0,01 dB lorsque la transmission est à faible perte (< 5 dB) [20, p. 8-50].

## 6.2 Réduction des erreurs

Certaines erreurs sont relativement faciles à réduire. On peut réduire le bruit en utilisant la fonction de moyenne intégrée dans l'analyseur. Cette fonction fait la moyenne de plusieurs mesures consécutives. On a cependant pu remarquer expérimentalement que l'utilisation de cette fonction ne réduit pas de façon sensible la variabilité des mesures ; probablement parce que le bruit est un élément négligeable dans l'incertitude.

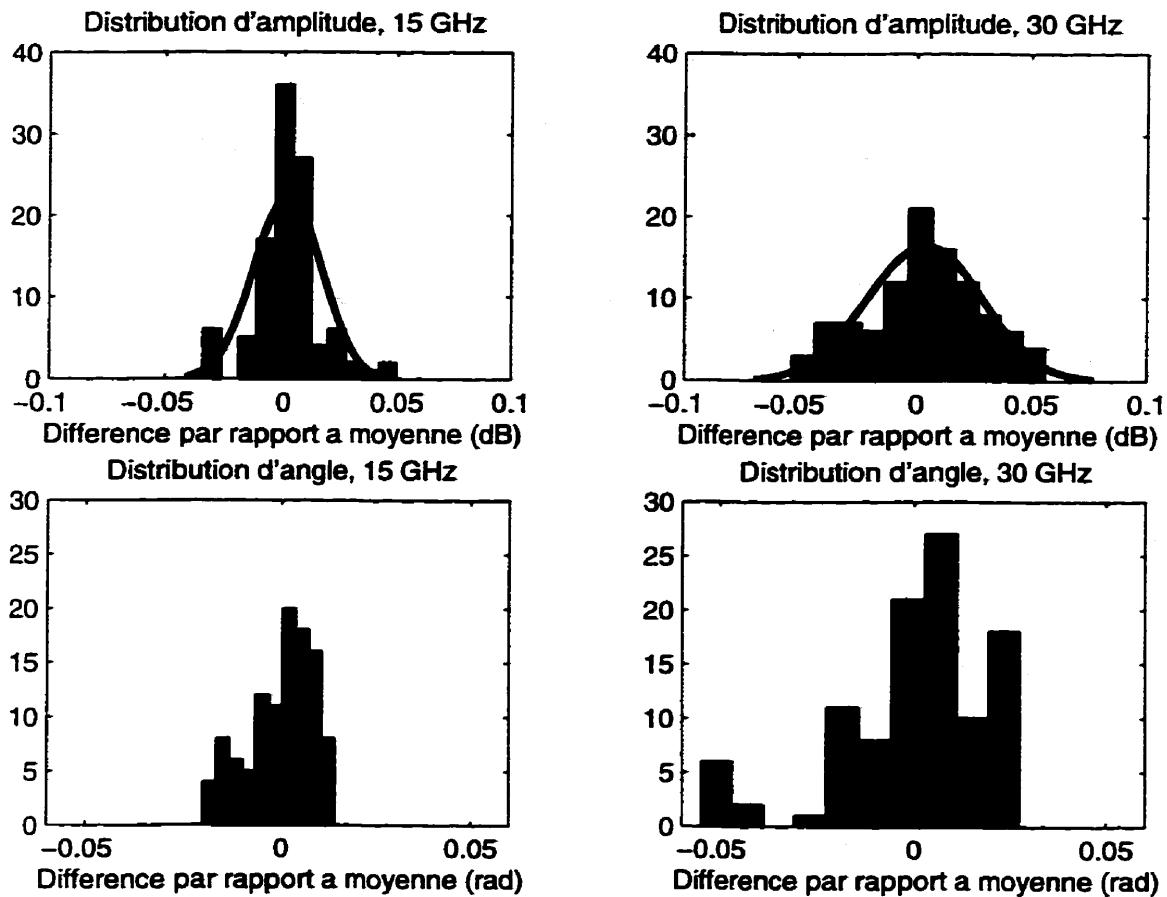


Figure 6.1: Résultats expérimentaux sur la répétabilité de la transmission

On peut aussi diminuer l'effet de la répétabilité des mâchoires de la monture en faisant la moyenne d'un grand nombre de mesures, tout en replaçant le dispositif entre chaque mesure. On fait l'hypothèse que l'erreur causée par la répétabilité des mâchoires se comporte comme une variable aléatoire gaussienne. Alors, en faisant la moyenne de plusieurs mesures, l'incertitude sur la moyenne est égale à l'incertitude sur une mesure divisée par la racine carrée du nombre de mesures. Ainsi, avec 25

mesures, on peut réduire l'incertitude à

$$\frac{0,1 \text{ dB}}{\sqrt{25}} = 0,02 \text{ dB} \quad \text{pour } 15 \text{ GHz,} \quad (6.1a)$$

$$\frac{0,2 \text{ dB}}{\sqrt{25}} = 0,04 \text{ dB} \quad \text{pour } 29,75 \text{ GHz.} \quad (6.1b)$$

On néglige les erreurs de dérive dans notre analyse car les mesures se font dans un local à température contrôlée et peuvent être faites sur un intervalle de temps relativement court (moins d'une heure). Les erreurs qui demeurent sont celles reliées aux imperfections dans les étalons de calibration. On discute de ce type d'erreur dans la prochaine section.

### 6.3 Précision de la trousse de calibration

Pour calibrer l'analyseur de réseau, on utilise la méthode TRL avec des étalons fabriqués au laboratoire. Lors de la calibration, les mesures des étalons sont entachées d'erreurs dues à la répétabilité limitée des mâchoires de la monture. Ceci entraîne une erreur systématique pour cette calibration car l'erreur de mesure de l'étalon est propagée dans les formules de correction.

L'analyse rigoureuse de l'effet de la répétabilité de la connexion pendant la calibration est très complexe. Nous avons plutôt opté pour une analyse de type Monte-Carlo pour évaluer l'effet sur les résultats finaux.

Nous définissons un dispositif à deux portes représentant la répétabilité associée à chaque mâchoire de la monture. Ce dispositif est illustré sous forme d'une boîte de paramètres S à la figure 6.2.

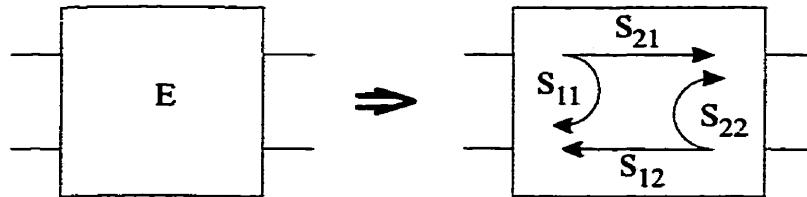


Figure 6.2: Dispositif à deux portes représentant la répétabilité de la mâchoire de la monture

Dans ce dispositif,  $S_{21}$  et  $S_{12}$  sont des variables aléatoires avec une distribution gaussienne d'écart-type 0,015 dB pour 15 GHz et 0,025 dB pour 29,75 GHz. Les paramètres  $S_{11}$  et  $S_{22}$  associés sont

$$|S_{11}| = \sqrt{1 - |S_{21}|^2}, \quad (6.2a)$$

$$|S_{22}| = \sqrt{1 - |S_{12}|^2}. \quad (6.2b)$$

Cette amplitude est celle qui correspond à la réflexion de l'énergie correspondant à la perte en transmission.

Les phases des paramètres  $S_{21}$  et  $S_{12}$  sont des variables aléatoires de distribution uniforme entre  $-0,02$  rad et  $+0,02$  rad pour 15 GHz et entre  $-0,06$  rad et  $+0,06$  rad pour 29,75 GHz. Les phases des paramètres  $S_{11}$  et  $S_{22}$  sont aussi des variables aléatoires de distribution uniforme entre entre 0 et  $2\pi$  rad.

On utilise un programme Matlab pour simuler une calibration faite par un analyseur à l'aide d'étais entachés des erreurs causées par les mâchoires. Plus spécifiquement, le programme calcule les paramètres mesurés par l'analyseur non calibré pour chaque connexion d'étais, tel que montré à la figure 6.3. Sur cette figure,

- $A$  et  $B$  sont les boîtes d'erreur du système que l'on veut calibrer (fixes) ;
- $E$  est le dispositif représentant la répétabilité des mâchoires (différent dans chaque boîte car aléatoire) ;
- $T$ ,  $L$  et  $\Gamma_R$  sont respectivement les paramètres des étais *Thru*, *Line* et *Reflect* (fixes).

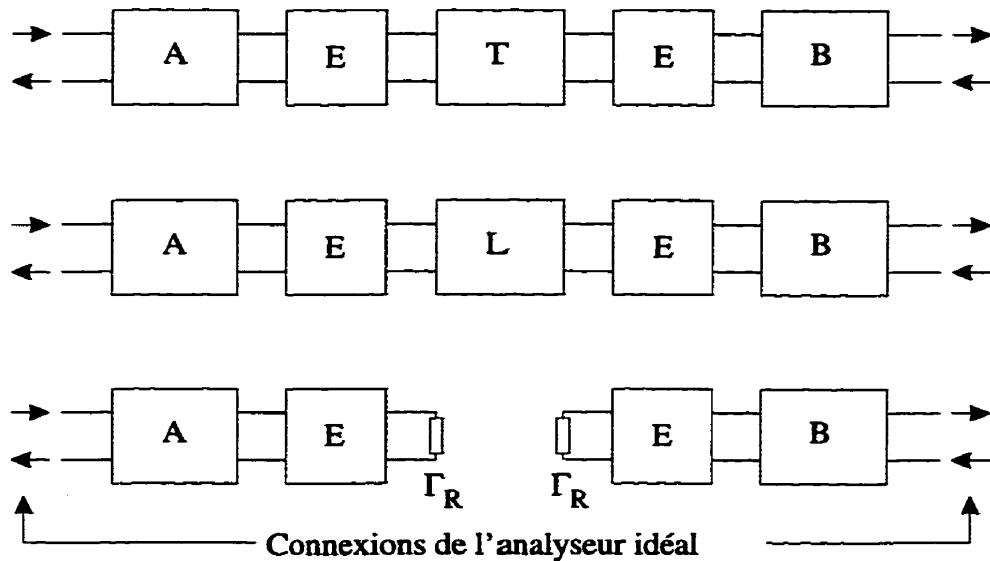


Figure 6.3: Mesures lors d'une calibration TRL tenant compte de la répétabilité des mâchoires de la monture

Des tests ont été faits avec plusieurs valeurs de paramètres S dans les boîtes A et B, mais ces tests ont montré que ces valeurs avaient peu d'importance dans le résultat final. On a donc considéré A et B de simples *THRU* dans les analyses suivantes.

Le programme calcule les boîtes d'erreur A et B, puis fait la mesure d'un dispositif connu. Les algorithmes utilisés sont tirés de [13]. En répétant ce processus de nombreuses fois, on peut trouver la distribution de la perte d'insertion mesurée.

La figure 6.4 montre une telle distribution calculée à 15 GHz pour un dispositif ayant 15 dB d'adaptation à chaque porte et 0,5 dB de perte d'insertion.

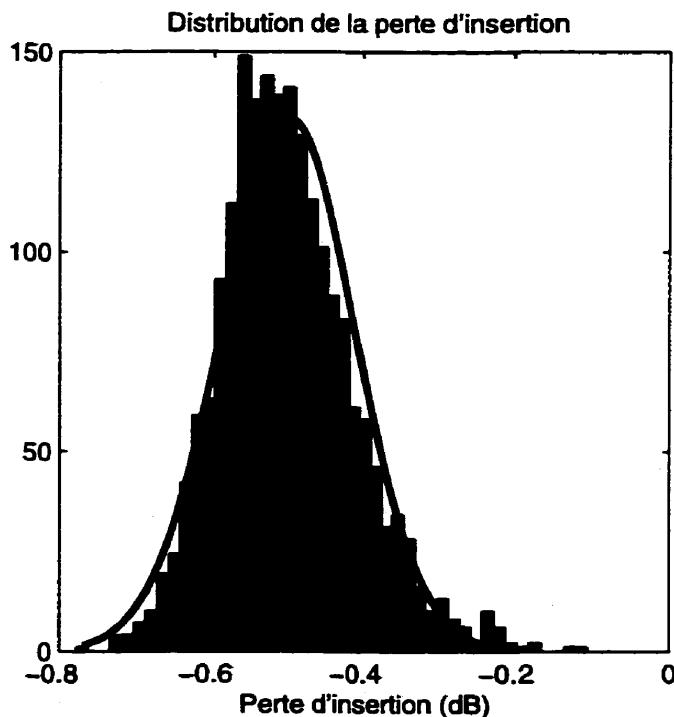


Figure 6.4: Distribution de la perte d'insertion

On peut approximer cette distribution par une fonction gaussienne de moyenne 0,5 dB (tel que prévu) et d'écart-type 0,09 dB. Un calcul semblable avec les paramètres pour 29,75 GHz donne un écart-type de 0,13 dB.

On utilise ces valeurs pour quantifier l'erreur entraînée par la répétabilité des mâchoires lors de la calibration. On prend comme incertitude 2 écarts-types de la distribution. On a donc une incertitude de 0,18 dB à 15 GHz et 0,26 dB à 29,75 GHz.

On pourrait réduire cette erreur en faisant un grand nombre de mesures pour chaque étalon lors de la calibration. L'analyseur n'offre cependant pas cette option. Il faudrait donc appliquer les algorithmes de calibration et d'épluchage (*de-embedding*) sur un ordinateur dans une étape ultérieure à la mesure.

Il existe une autre erreur apparentée à celle causée par la répétabilité des mâchoires lors de la calibration. Il s'agit de la différence entre les étalons. À cause des imperfections lors de la fabrication, les extrémités des différents étalons ne sont pas identiques. Comme avec la répétabilité des mâchoires, ces différences entraînent une erreur lors de la calibration. Cette erreur est systématique et ne peut pas être diminuée, même en prenant un grand nombre de mesures de chaque étalon. On ne possède pas assez d'information pour pouvoir évaluer la grandeur de cette erreur.

## 6.4 Incertitude totale

On peut faire un calcul de l'incertitude totale sur les mesures de perte d'insertion à 15 GHz et à 29,75 GHz. On considère que l'on répète les mesures 25 fois en rebranchant le dispositif à mesurer (CST) à chaque fois. Le calcul est fait dans le tableau 6.1.

Tableau 6.1: Incertitude totale sur les mesures de perte d'insertion

Cause	15 GHz (dB)	29,75 GHz (dB)
Erreur de calibration due à la répétabilité des mâchoires	0,18	0,26
Différence entre les étalons	?	?
Précision dynamique	0,01	0,01
Répétabilité des mâchoires lors de la mesure du CST	0,02	0,04
Bruit	<	<
Dérive	<	<
Total	0,21	0,31

On obtient une incertitude totale de 0,21 dB à 15 GHz et 0,31 dB à 29,75 GHz. Cette incertitude ne comprend cependant pas l'erreur systématique causée par les différences entre les étalons.

## 6.5 Utilisation d'un THRU supplémentaire

Pour réduire l'incertitude sur les mesures à des niveaux plus bas que ceux calculés à la section précédente, il faut diminuer l'effet de la répétabilité des mâchoires sur la calibration. Il serait aussi souhaitable d'éliminer l'erreur causée par la différence entre les étalons (erreur inconnue pour le moment).

La solution consistant à faire plusieurs calibrations nous apparaît trop laborieuse. Nous optons plutôt pour une méthode consistant à utiliser un étalon *THRU* supplémentaire pour faire une correction partielle sur la perte d'insertion. La présente section explique cette méthode.

Une erreur qui se produit lors de la calibration (notamment à cause de la répétabilité des mâchoires) se traduit par une erreur dans le calcul des matrices *A* et *B* de la figure 6.3. On peut représenter l'analyseur mal calibré comme étant un analyseur bien calibré accompagné de boîtes de termes d'erreur résiduelle  $A^*$  et  $B^*$  (voir figure 6.5). Ces boîtes contiennent les effets de la répétabilité des mâchoires durant la calibration (aléatoires) et les effets de la différence entre les étalons (fixes).

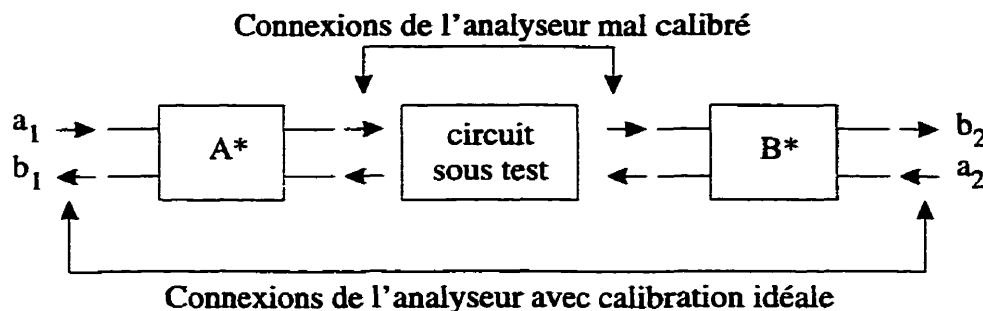


Figure 6.5: Mesures à l'aide d'un analyseur mal calibré

Pour réduire l'effet des erreurs résiduelles sur une mesure de perte d'insertion, nous comparons cette mesure avec la perte d'insertion d'un *THRU* supplémentaire, puis considérons que la perte d'insertion (P.I.) du circuit sous test est égale à la différence entre les mesures de perte d'insertion du circuit sous test et du *THRU* supplémentaire

(toutes les quantités sont en dB) :

perte d'insertion  $\approx$  mesure P.I. du circuit sous test – mesure P.I. du *THRU*. (6.3)

Montrons maintenant que cette correction est parfaite si le circuit sous test (CST) est parfaitement adapté, et que dans le cas contraire, l'erreur résiduelle dépend de l'adaptation du CST. La mesure de la perte d'insertion du circuit sous test avec l'analyseur mal calibré est donnée par le rapport  $b_2/a_1$  à la figure 6.6(a).

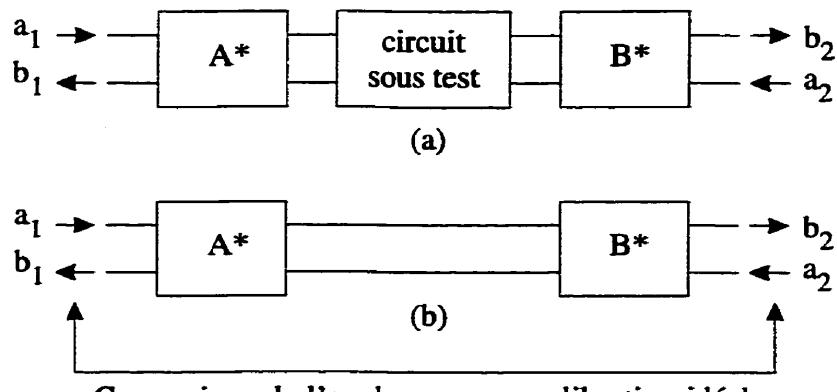


Figure 6.6: Mesures (a) du circuit sous test et (b) d'un *THRU* supplémentaire à l'aide d'un analyseur mal calibré

À l'aide de la règle de Mason, on trouve que

$$\begin{aligned}
 S_{21}|_{CST} &= \frac{S_{21A}S_{21C}S_{21B}}{1 - S_{22A}S_{11C} - S_{22C}S_{11B} - S_{22A}S_{21C}S_{11B}S_{12C} - S_{22A}S_{11C}S_{22C}S_{11B}} \\
 &\approx \frac{S_{21A}S_{21C}S_{21B}}{1 - S_{22A}S_{11C} - S_{22C}S_{11B}}
 \end{aligned} \tag{6.4}$$

où l'on a négligé les termes de second ordre, où  $S_{ijA}$ ,  $S_{ijB}$  et  $S_{ijC}$  sont respectivement les paramètres S de la boîte d'erreur résiduelle  $A^*$ , de la boîte d'erreur résiduelle  $B^*$  et du circuit sous test et où  $S_{21}|_{CST}$  est la lecture de  $b_2/a_1$  donnée par l'analyseur de réseau. La quantité  $S_{21C}$  contient la vraie perte d'insertion du circuit sous test ; c'est cette quantité que l'on cherche à obtenir le plus précisément possible. Toujours avec la règle de Mason, on trouve que la mesure de la perte d'insertion donnée par l'analyseur avec le *THRU* supplémentaire (figure 6.6(b)) est donnée par

$$\begin{aligned} S_{21}|_{THRU} &= \frac{S_{21A}S_{21B}}{1 - S_{22A}S_{11B}} \\ &\approx S_{21A}S_{21B}. \end{aligned} \quad (6.5)$$

On prend comme résultat final la différence (en dB) entre ces deux mesures, c'est-à-dire le rapport

$$S_{21} \approx \frac{S_{21}|_{CST}}{S_{21}|_{THRU}} = \frac{S_{21C}}{1 - S_{22A}S_{11C} - S_{22C}S_{11B}} \quad (6.6)$$

On remarque que l'on a réussi à éliminer les effets de  $S_{21A}$  et de  $S_{21B}$  mais qu'il demeure toujours des erreurs qui sont dues à  $S_{22A}$  et  $S_{11B}$ . Ces erreurs disparaissent également si le circuit sous test est parfaitement adapté ( $S_{11C}$  et  $S_{22C}$  sont nuls). Dans le cas contraire, l'effet de  $S_{22A}$  et de  $S_{11B}$  dépend de l'adaptation du CST. On fait une nouvelle analyse Monte-Carlo pour évaluer la grandeur de ces erreurs en fonction de l'adaptation du circuit sous test. Les résultats sont montrés à la figure 6.7.

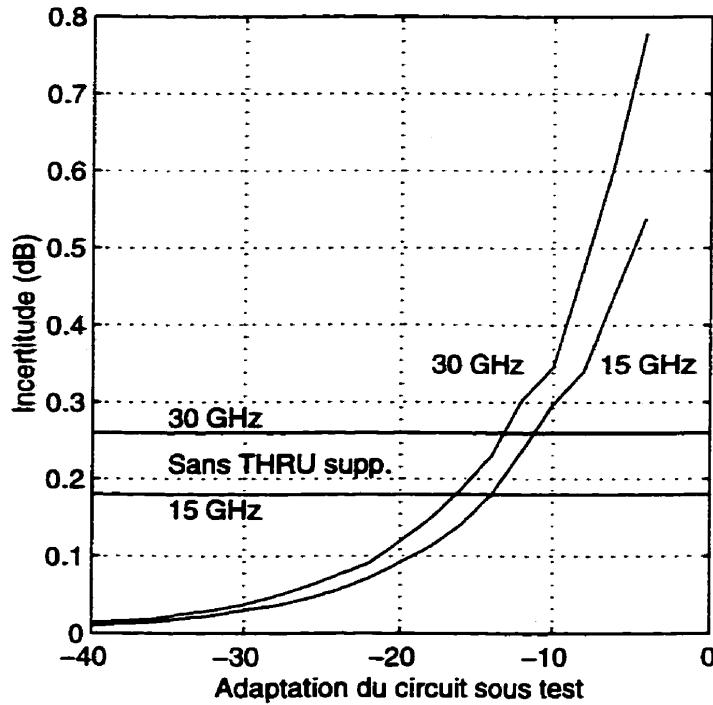


Figure 6.7: Incertitude sur l'erreur de calibration due à la répétabilité des mâchoires obtenue par la méthode de comparaison avec un *THRU* supplémentaire (2 écarts-type)

Le calcul montre qu'avec une adaptation du circuit sous test meilleure que  $-15$  dB, on obtient une incertitude inférieure à celle obtenue sans la méthode du *THRU* supplémentaire. L'erreur causée par la différence entre les étalons est toujours inconnue mais elle est réduite puisqu'elle entraîne une erreur de même nature que celle causée par la répétabilité des mâchoires durant la calibration.

Un bilan de l'incertitude sur la perte d'insertion lorsqu'on utilise la méthode du *THRU* supplémentaire est montré dans le tableau 6.2. L'effet cumulatif de tous les termes d'erreur énumérés dans le tableau est représenté graphiquement à la figure 6.8.

Tableau 6.2: Incertitude totale avec la méthode du *THRU* supplémentaire

Cause	15 GHz (dB)	29,75 GHz (dB)
Erreur de calibration due à la répétabilité des mâchoires	fig. 6.7	
Différence entre les étalons	?	?
Précision dynamique	0,01	0,01
Répétabilité des mâchoires (CST)	0,02	0,04
Répétabilité des mâchoires ( <i>THRU</i> )	0,02	0,04
Bruit	<	<
Dérive	<	<
Total	fig. 6.8	

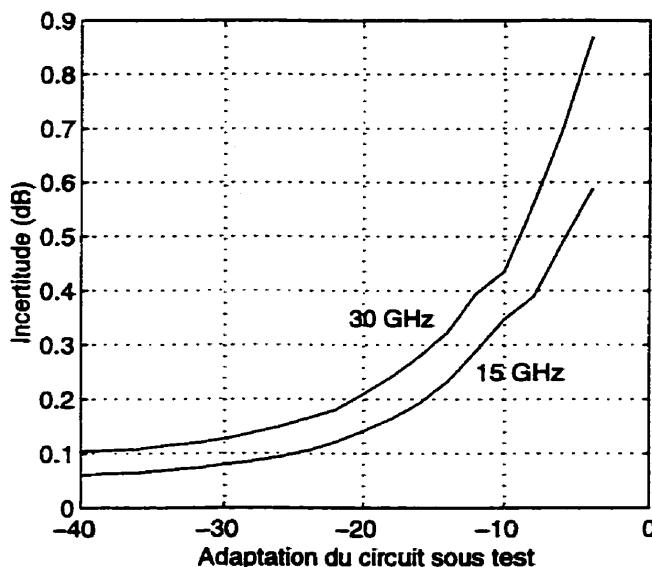


Figure 6.8: Incertitude totale avec la méthode de comparaison avec un *THRU* supplémentaire

## 6.6 Résultats corrigés

Nous voulons maintenant appliquer la méthode expliquée dans la section précédente aux mesures de perte d'insertion faites dans les chapitres 4 et 5. Nous reprenons

donc la mesure de ces dispositifs et nous les corrigéons avec un *THRU* supplémentaire (25 mesures avec reconnexion pour chaque dispositif et pour le *THRU* supplémentaire).

Notons que la longueur du *THRU* supplémentaire permet de choisir si on inclut les pertes d'insertion dans les lignes d'entrée et de sortie des commutateurs. Ces pertes ont toujours été ignorées dans les chapitres précédents. Pour avoir des circuits d'utilisation pratique, il nous semble raisonnable d'inclure la perte d'insertion de lignes d'entrée et de sortie de 1,9 mm (75 mil) chacune. Ceci fait en sorte que la perte d'insertion est augmentée d'environ 0,13 dB à 15 GHz et de 0,27 dB à 29,75 GHz.

Les figures 6.9 à 6.12 montrent la perte d'insertion pour les commutateurs SPST et SPDT à 15 GHz ainsi que SPST et SPDT à 29,75 GHz après correction (i.e. avec moyenne de plusieurs mesures, avec comparaison avec *THRU* supplémentaire et avec perte d'insertion des lignes d'accès incluse). À l'aide de l'adaptation à la fréquence du minimum de perte d'insertion et du graphique 6.8, on peut calculer l'incertitude sur la perte d'insertion pour tous les commutateurs. Le tableau 6.3 résume les résultats pour chaque commutateur.

Tableau 6.3: Résumé des performances des différents commutateurs

Commutateur	Perte d'insertion (dB)	Isolation (dB)	Adaptation (dB)
SPST 15 GHz	0,42 ±0,13	34,9	20,0
SPDT 15 GHz	0,54 ±0,13	32,0	22,4
SPST 29,5–30 GHz	0,50 ±0,15	21,6	26,3
SPDT 29,5–30 GHz	0,88 ±0,30	19,3	14,7

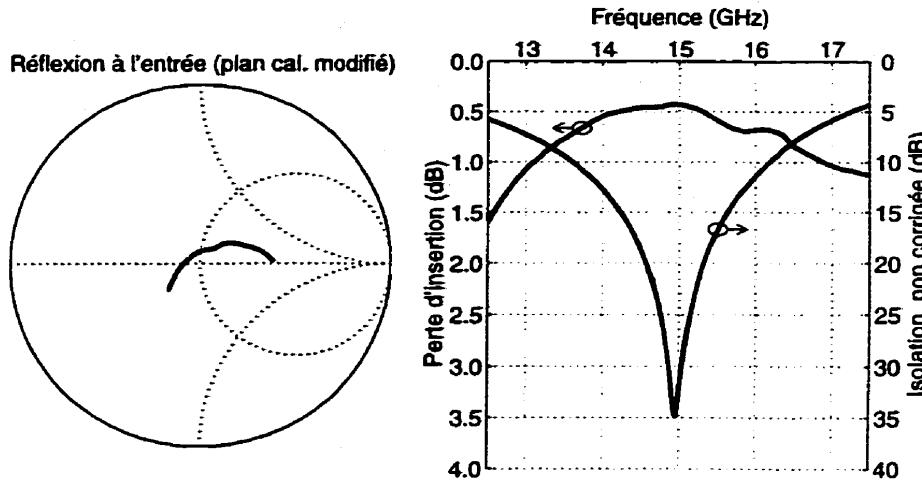


Figure 6.9: Performances du commutateur SPST à 15 GHz (deuxième itération), corrigée avec *THRU* supplémentaire

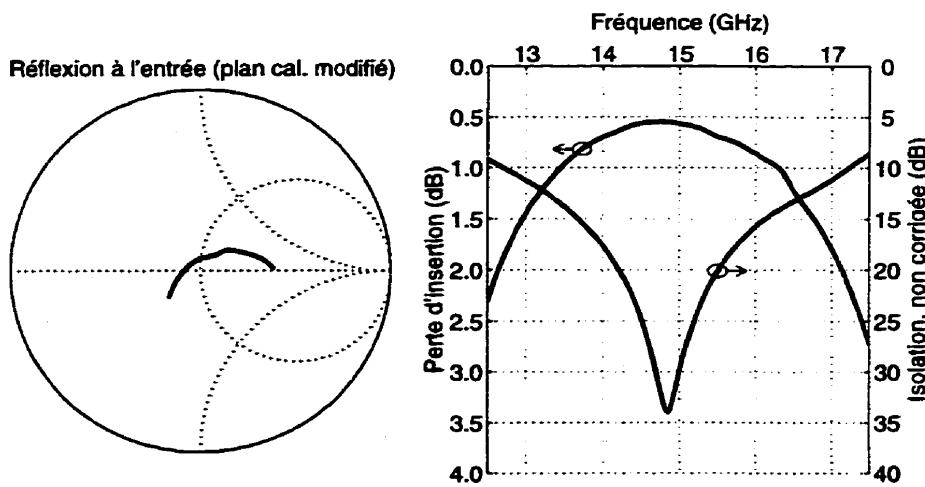


Figure 6.10: Performances du commutateur SPDT à 15 GHz (deuxième itération, sortie 2), corrigée avec *THRU* supplémentaire

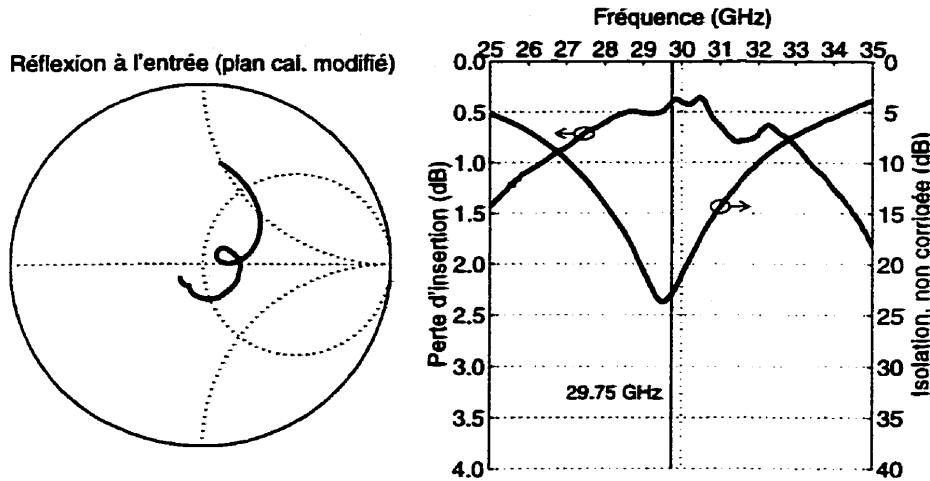


Figure 6.11: Performances du commutateur SPST à 29,75 GHz (deuxième itération), corrigée avec *THRU* supplémentaire

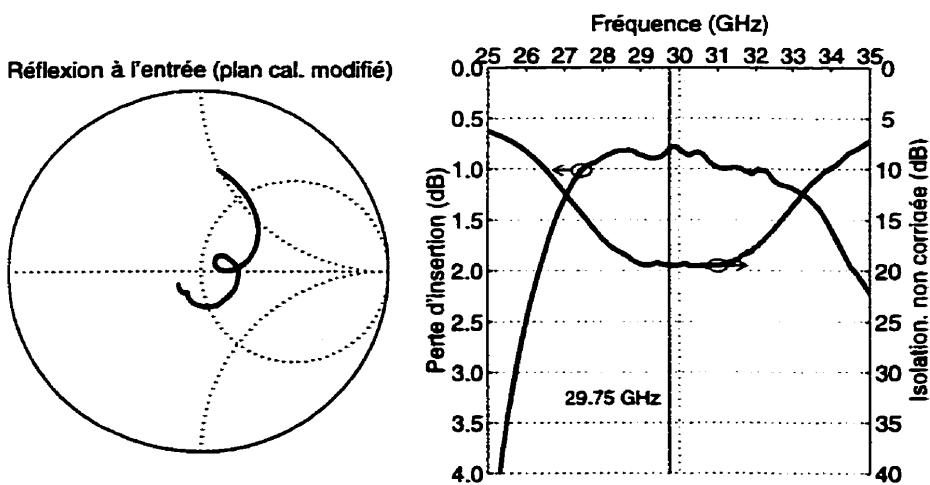


Figure 6.12: Performances du commutateur SPDT à 29,75 GHz (connexion sortie directe), corrigée avec *THRU* supplémentaire

# Conclusion

Dans ce mémoire, nous avons développé une nouvelle topologie pour les commutateurs micro-ondes. Cette topologie permet de pallier aux effets négatifs des parasites réactifs des éléments formant les commutateurs et permet ainsi de réduire la perte d'insertion. Nous avons construit plusieurs prototypes en bande Ku et en bande Ka et nous avons obtenu des valeurs de perte d'insertion très faibles.

Lorsqu'on compare les pertes d'insertion obtenues (tableau 6.3) avec celles rencontrées dans des publications récentes (tableau 2.1), on trouve que les valeurs que nous avons obtenues sont meilleures que tout ce qui a été fait auparavant à des fréquences comparables. La figure 6.13 montre cette comparaison, les pertes d'insertion obtenues pour les commutateurs des chapitres précédents sont encadrées. Lorsqu'on n'inclut pas les pertes d'insertion causées par les lignes d'entrée et de sortie, la comparaison est encore meilleure. Il peut d'ailleurs être logique de faire la comparaison de cette manière car les commutateurs décrits dans les articles scientifiques ont des lignes d'entrée et de sortie beaucoup plus courtes que celles que nous avons utilisées.

Un autre avantage important des commutateurs conçus est qu'ils ne nécessitent pas la présence de via, de condensateur de blocage ou de pont aérien dans les circuits. Ceci rend la fabrication de tels commutateurs plus simple et moins coûteuse.

Le principal désavantage de la topologie que nous avons développée est sa faible largeur de bande. Un autre désavantage est la difficulté relative de conception impli-

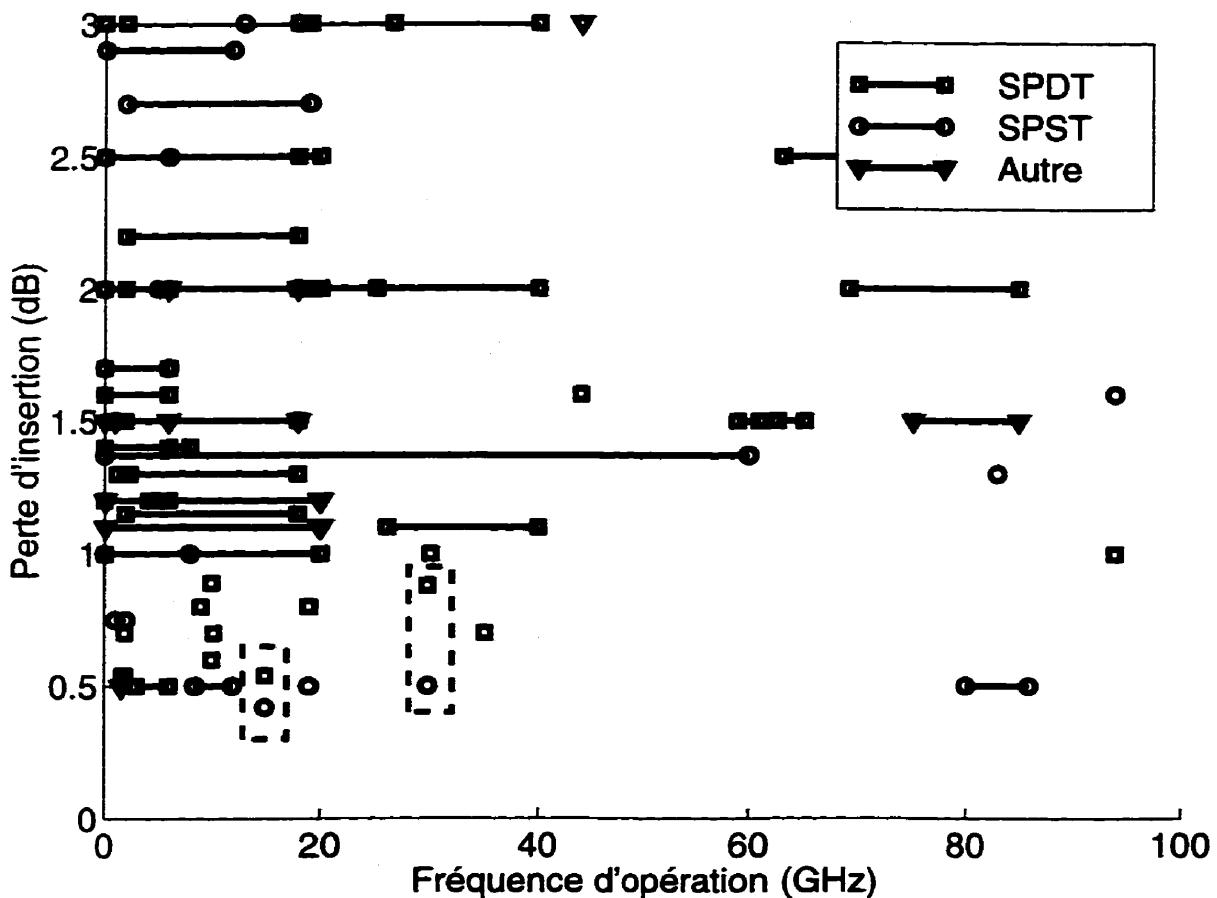


Figure 6.13: Comparaison des pertes d'insertion

quée par la nécessité de faire une transformation précise d'impédance. Néanmoins, nous croyons que la nouvelle topologie peut être utilisée avec avantage dans des applications où la perte d'insertion est critique et la largeur de bande est faible, par exemple dans les récepteurs de satellites.

Le présent mémoire a fait état uniquement des commutateurs MHMIC utilisant des diodes PIN. Il pourrait être intéressant de tester la topologie développée avec d'autres types de commutateurs, par exemple en technologie MMIC ou avec des FET

comme éléments de commutation. Tout porte à croire que la nouvelle topologie pourrait permettre la construction de commutateurs ayant des pertes d'insertion inférieures à ce qui a été rapporté jusqu'à présent pour chaque technologie.

D'autres études pourraient également être faites pour analyser en détail certains aspects qui ont été ignorés dans ce mémoire. Pour avoir un aperçu plus complet des performances des commutateurs, il faudrait mesurer l'effet de la température, la vitesse de commutation, la puissance maximale d'opération, et la distorsion qu'ils introduisent sur un signal. On pourrait aussi voir si on peut améliorer encore la performance des commutateurs en faisant varier l'impédance caractéristique de certains segments de lignes de transmission. Cette modification compliquerait cependant la conception et pourrait réduire davantage la largeur de bande des commutateurs.

Finalement, il serait intéressant de faire la conception de commutateurs à plus de deux sorties en cascadant plusieurs commutateurs à une entrée et deux sorties décrits dans ce mémoire. La faible perte d'insertion de chaque étage serait un grand avantage pour obtenir une faible perte d'insertion du commutateur complet.

## Bibliographie

- [1] ALEKSEEV, E., PAVLIDIS, D., DICKMANN, J., et HACKBARTH, T. (1996). W-band InGaAs/InP PIN Diode Monolithic Integrated Switches. Dans *IEEE GaAs IC Symp. Dig.*, 285–288.
- [2] AYASLI, Y. (1982 Novembre). Microwave Switching With GaAs FETs. *Microwave J.*, 25, 61–74.
- [3] AYASLI, Y., MOZZI, R., HANES, L., et REYNOLDS, L. D. (1982). An X-Band 10 W Monolithic Transmit-Receive GaAs FET Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 42–46.
- [4] AYASLI, Y., MOZZI, R., et REYNOLDS, L. D. (1983). 6–19 GHz GaAs Fet Transmit-Receive Switch. Dans *IEEE GaAs IC Symp. Dig.*, 106–108.
- [5] BALANIS, C. A. (1989). *Advanced Engineering Electromagnetics*. Wiley.
- [6] BELLANTONI, J. V., BARTLE, D. C., PAYNE, D., MCDERMOTT, G., BANDLA, S., TAYRANI, R., et RAFFAELLI, L. (1989). A Monolithic High Power Ka Band PIN Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 47–50.
- [7] BERNKOPF, P., SCHINDLER, M., et BERTRAND, A. (1991). A High Power K/Ka-Band Monolithic T/R Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 15–18.

- [8] BIALKOWSKI, M. E., JELLETT, S. T., et VARNES, R. S. (1996 Août). Electronically steered antenna system for the Australian Mobilesat. *IEE Proceedings on Microwave, Antennas and Propagation*, 143, 347–352.
- [9] BLACKWELL, D. A., DAWSON, D. E., et BUCK, D. C. (1995). X-Band MMIC Switch with 70 dB Isolation and 0.5 dB Insertion Loss. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 97–100.
- [10] CASE, M., MATLOUBIAN, M., SUN, H.-C., CHOUDHURY, D., et NGO, C. (1997). High-Performance W-Band GaAs PIN Diode Single-Pole Triple-Throw Switch CPW MMIC. Dans *IEEE MTT-S Int. Symp. Dig.*, 1047–1050.
- [11] COATS, R., KLEIN, J., et PRITCHETT, S. D. (1990). A Low Loss Monolithic Five-Bit PIN Diode Phase Shifter. Dans *IEEE MTT-S Int. Symp. Dig.*, 915–918.
- [12] DUNN, D. L., ASHER, P. G., et CHANG, C. D. (1987). Multi octave Multithrow Active Switches. Dans *IEEE MTT-S Int. Symp. Dig.*, 549–551.
- [13] ENGEN, G. F., et HOER, C. A. (1979 Décembre). “Thru-Reflect-Line” : An Improved Technique for Calibrating the Dual Six-Port Automatic Network Analyzer. *IEEE Trans. Microwave Theory Tech.*, MTT-27, 987–992.
- [14] FLEMING, P. L., SMITH, T., CARLSON, H. E., et COX, W. A. (1979 Décembre). GaAs SAMP Device for Ku-Band Switching. *IEEE Trans. Microwave Theory Tech.*, MTT-27, 1032–1035.
- [15] FRYKLUND, D., et WALLINE, R. (1985 Décembre). Low Cost, Low Drain, High Speed, Wideband GaAs MMIC Switches. *Microwave J.*, 28, 121–125.

- [16] GARVER, R. V. (1978 Février). PIN Diode Switches, Speed vs Power. *Microwave J.*, 21, 53-58. 1978.
- [17] GASPARI, R. A., et YEE, H. H. (1978). Microwave GaAs FET Switching. Dans *IEEE MTT-S Int. Symp. Dig.*, 58-60.
- [18] GONZALEZ, G. (1997). *Microwave Transistor Amplifiers, Analysis and Design*, second edition ed. Prentice Hall, Upper Saddle River.
- [19] HESTON, D. D., SEYMOUR, D. J., et ZYCH, D. (1991). 100 MHz to 20 GHz Monolithic Single-Pole, Two-, Three-, and Four-Throw GaAs PIN Diode Switches. Dans *IEEE MTT-S Int. Symp. Dig.*, 429-432.
- [20] HEWLETT-PACKARD, (1991). *HP8510C Network Analyzer, On-Site Service Manual*.
- [21] HEWLETT-PACKARD, (1997). *Applications of PIN Diodes*. Application Note 922.
- [22] HO, P. T., PELOSE, J. R., et MALISZEWSKI, R. (1982). Coupler Crossbar Microwave Switch Matrix. Dans *IEEE MTT-S Int. Symp. Dig.*, 239-241.
- [23] HO, P.-T., SWARTZ, G. A., et SCHWARZMANN, A. (1977). Low Loss PIN Diode for High Power MIC Phase Shifter. Dans *IEEE International Solid-State Circuits Conference*, 82-83.
- [24] HOUNG, S. G., TSUKII, T., et SCHINDLER, M. J. (1989). 60-70 dB Isolation 2-19 GHz MMIC Switches. Dans *IEEE GaAs IC Symp. Dig.*, 173-176.

- [25] IMAI, N., MINAKAWA, A., et OKAZAKI, H. (1996 Mai). Novel High-Isolation FET Switches. *IEEE Trans. Microwave Theory Tech.*, **44**, 685–691.
- [26] INGRAM, D. L., CHA, K., HUBBARD, K., et LAI, R. (1996). Q-Band High Isolation GaAs HEMT Switches. Dans *IEEE GaAs IC Symp. Dig.*, 289–292.
- [27] JAIN, N., et ONNO, P. (1996). High Power 6–18 GHz Switch Designed in Channelized Wafer Scale Fabrication Process. Dans *IEEE MTT-S Int. Symp. Dig.*, 955–958.
- [28] KANDA, A., KODOMA, S., FURUTA, T., NITTONO, T., ISHIBASHI, T., et MURAGUCHI, M. (1997). High-Performance 19 GHz-Band GaAs FET Switches Using LOXI (Layered-Oxide-Isolation) MESFETs. Dans *IEEE GaAs IC Symp. Dig.*, 62–65.
- [29] KINTIGH, D. W., et NIBLACK, W. K. (1982). High-Power 2–9 GHz Solid State Switch. Dans *IEEE MTT-S Int. Symp. Dig.*, 54–56.
- [30] KLAASSEN, A., et DIEUDONNÉ, J.-M. (1995). 77 GHz Monolithic MMIC Schottky- and PIN-Diode Switches Based on GaAs MESFET and Silicon SIMM-WIC Technology. Dans *IEEE MTT-S Int. Symp. Dig.*, 1631–1634.
- [31] KNOX, M. E., SBUTTONI, P. J., STANGEL, J. J., KUMAR, M., et VALEN-TINO, P. (1993). Solid State 6X6 Transfer Switch for Cylindrical ArrayRadar. Dans *IEEE MTT-S Int. Symp. Dig.*, 1225–1228.

- [32] KOBAYASHI, K. W., OKI, A. K., SJOGREN, L. B., UMEMOTO, D. K., BLOCK, T. R., et STREIT, D. C. (1996 Octobre). A Monolithic HEMT Passive Switch with Integrated HBT Standard Logic Compatible Driver for Phased-Array Applications. *IEEE Microwave and Guided Wave Lett.*, 6, 375–377.
- [33] KOBAYASHI, K. W., OKI, A. K., UMEMOTO, D. K., et CLAXTON, S. (1993). GaAs HBT PIN Diode Attenuators and Switches. Dans *IEEE MTT-S Int. Symp. Dig.*, 349–352.
- [34] KOBAYASHI, K. W., TRAN, L. T., BUI, S., VELEBIR, J. R., OKI, A. K., et STREIT, D. C. (1993 Octobre). Low Power Consumption InAlAs-InGaAs-InP HBT SPDT PIN Diode X-band Switch. *IEEE Microwave and Guided Wave Lett.*, 3, 384–386.
- [35] KUSUNOKI, S., OHGIHARA, T., WADA, M., et MURAKAMI, Y. (1992). SPDT Switch MMIC Using E/D-mode GaAs JFETs for Personal Communications. Dans *IEEE GaAs IC Symp. Dig.*, 135–138.
- [36] LAN, G. L., DUNN, D. L., CHEN, J. C., PAO, C. K., et WANG, D. C. (1988). A High Performance V-Band Monolithic FET Transmit-Receive Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 99–101.
- [37] LEE, J.-L., ZYCH, D., REESE, E., et DRURY, D. M. (1995 Février). Monolithic 2–18 GHz Low Loss, On-Chip Biased PIN Diode Switches. *IEEE Trans. Microwave Theory Tech.*, 43, 250–256.

- [38] LO, D. C. W., WANG, H., ALLEN, B. R., DOW, G. S., CHEN, S., et BIEDENBENDER, M. (1994). A Novel Monolithic Balanced Switching Low Noise Amplifier. Dans *IEEE MTT-S Int. Symp. Dig.*, 1199–1202.
- [39] MCLEVIGE, W. V., et SOKOLOV, V. (1980 Août). Microwave Switching With Parallel-Resonated GaAs FETS. *IEEE Trans. Electron Device Lett.*, EDL-1, 156–158.
- [40] MCLEVIGE, W. V., et SOKOLOV, V. (1981 Février). Resonated GaAs FET Devices for Microwave Switching. *IEEE Trans. Electron Devices*, ED-28, 198–204.
- [41] MCPHERSON, D. S., WIGHT, J. S., et STUBBS, M. G. (1996). PHEMT MMIC Switch for 30 GHz Communications Systems. Dans *ANTEM'96*, 617–621.
- [42] MIZUTANI, H., et TAKAYAMA, Y. (1997). A DC–60 GHz GaAs MMIC Switch Using Novel Distributed FET. Dans *IEEE MTT-S Int. Symp. Dig.*, 439–442.
- [43] NESBIT, G. H., CHEN, J. C., WEN, C. P., et WONG, D. W. (1987). Monolithic Transmit/Receive Switch for Millimeter-Wave Application. Dans *IEEE GaAs IC Symp. Dig.*, 147–150.
- [44] NESBIT, G. H., WONG, D. W., LI, D., et CHEN, J. C. (1986). A W-Band Monolithic GaAs PIN Diode Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 51–55.

- [45] ONNO, P., JAIN, N., SOUCHUNS, C., et GOODRICH, J. (1994). High Power 6–18 GHz Transfer Switch Using HMIC. Dans *IEEE MTT-S Int. Symp. Dig.*, 79–82.
- [46] PAYNE, D., BARTLE, D. C., BANDLA, S., TAYRANI, R., et RAFFAELLI, L. (1989). A GaAs Monolithic PIN SPDT Switch for 2–18 GHz Applications. Dans *IEEE GaAs IC Symp. Dig.*, 177–180.
- [47] POWELL, S. D. (1986 Juillet). 18 to 40 GHz Single-Pole, 4-Throw Switch. *Microwave J.*, 29, 127–132.
- [48] PRITCHETT, S. D., et SEYMOUR, D. (1989). A Monolithic 2-20 GHz GaAs PIN Diode SP16T Switch. Dans *IEEE MTT-S Int. Symp. Dig.*, 1109–1112.
- [49] PUTNAM, J., BARTER, M., WOOD, K., et LEBLANC, J. (1997). A Monolithic GaAs PIN Switch Network For A 77 GHz Automotive Collision Warning Radar. Dans *IEEE MTT-S Int. Symp. Dig.*, 753–756.
- [50] PUTNAM, J., FUKUDA, M., STAECCKER, P., et YUN, Y.-H. (1994). A 94 GHz Monolithic Switch with a Vertical PIN Diode Structure. Dans *IEEE GaAs IC Symp. Dig.*, 333–336.
- [51] SCHINDLER, M. J., et KAZIOR, T. E. (1990). A High Power 2–18 GHz T/R Switch. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 119–122.

- [52] SCHINDLER, M. J., et MORRIS, A. (1987 Décembre). DC-40 GHz and 20-40 GHz MMIC SPDT Switches. *IEEE Trans. Microwave Theory Tech.*, MTT-35, 1486-1493.
- [53] SCHINDLER, M. J., et SIMON, K. M. (1989). A 2-18 GHz Non-Blocking Active 2 X 2 Switch. Dans *IEEE GaAs IC Symp. Dig.*, 181-183.
- [54] SHERMAN, J. (1991). A PIN Diode Switch that Operates at 100 Watts CW at C-Band. Dans *IEEE MTT-S Int. Symp. Dig.*, 1307-1310.
- [55] SHIFRIN, M., KATZIN, P., et AYASLI, Y. (1989). High Power Control Components using a New Monolithic FET Structure. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 51-56.
- [56] SHIGEMATSU, T., SUEMATSU, N., TAKEUCHI, N., IYAMA, Y., et MIZOBUCHI, A. (1997). A 6-18 GHz 20W SPDT Switch Using Shunt Discrete PIN Diodes. Dans *IEEE MTT-S Int. Symp. Dig.*, 527-530.
- [57] TAJIMA, Y., TITUS, W., MOZZI, R., et MORRIS, A. (1984). Broadband GaAs FET  $2 \times 1$  Switches. Dans *IEEE GaAs IC Symp. Dig.*, 81-84.
- [58] TAKASU, H., SASAKI, F., KAWASAKI, H., TOKUDA, H., et KAMIHASHI, S. (1996 Septembre). W-Band SPST Transistor Switches. *IEEE Microwave and Guided Wave Lett.*, 6, 315-316.
- [59] TAYRANI, R., BARTLE, D. C., et BARRETT, N. J. (1984). GaAs Surface Orientated Microwave PIN Diodes. Dans *IEEE GaAs IC Symp. Dig.*.

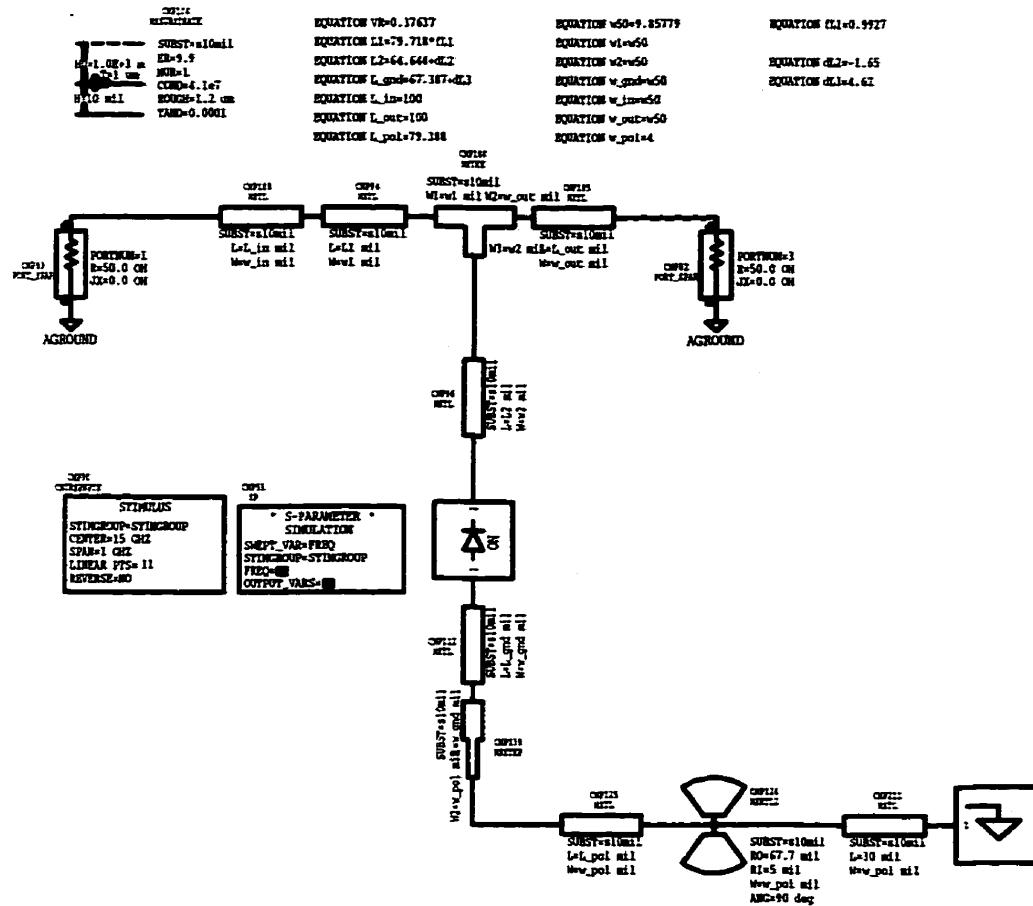
- [60] TEETER, D., WOHLERT, R., COLE, B., JACKSON, G., TONG, E., SALE-DAS, P., ADLERSTEIN, M., SCHINDLER, M., et SHANFIELD, S. (1994). Ka-Band GaAs HBT PIN Diode Switches and Phase Shifters. Dans *IEEE MTT-S Int. Symp. Dig.*, 451–454.
- [61] THOMAS, L., HING, A., HUGHES, E., BECKERSON, J., et WILSON, K. (1986 23 octobre). GaAs MMIC Broadband SPDT PIN Switch. *Electron. Lett.*, 22, 1183–1185.
- [62] TOKUMITSU, T., TOYODA, I., et AIKAWA, M. (1993). Low Voltage, High Power T/R Switch MMIC using LC Resonators. Dans *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, 27–f30.
- [63] UDA, H., NOGAWA, K., HIRAI, T., SAWAI, T., HIGASHINO, T., et HARADA, Y. (1996). A High-Performance and Miniaturized Dual-Use (Antenna/Local) GaAs SPDT Switch IC Operating at +3V/0V. Dans *IEEE MTT-S Int. Symp. Dig.*, 141–144.
- [64] UDA, H., SAWAI, T., YAMADA, T., NOGAWA, K., et HARADA, Y. (1993). High-Performance GaAs Switch ICs Fabricated Using MESFETs with Two Kinds of Pinch-off Voltages. Dans *IEEE GaAs IC Symp. Dig.*, 247–250.
- [65] UDA, H., YAMADA, T., SAWAI, T., NOGAWA, K., et HARADA, Y. (1994 Octobre). High-Performance GaAs Switch IC's Fabricated Using MESFET's with Two Kinds of Pinch-off Voltages and a Symmetrical Pattern Configuration. *IEEE Journal of Solid-State Circuits*, 29, 1262–1269.

- [66] VORHAUS, J. L., FABIAN, W., NG, P. B., et TAJIMA, Y. (1981 Février). Dual-Gate GaAs FET Switches. *IEEE Trans. Electron Devices*, ED-28, 204-211.
- [67] WHITE, J. F. (1977). *Semiconductor Control*. Artech House.
- [68] WILTRON, (1990). *3680 Series Universal Test Fixture, Operation and Maintenance Manual*.

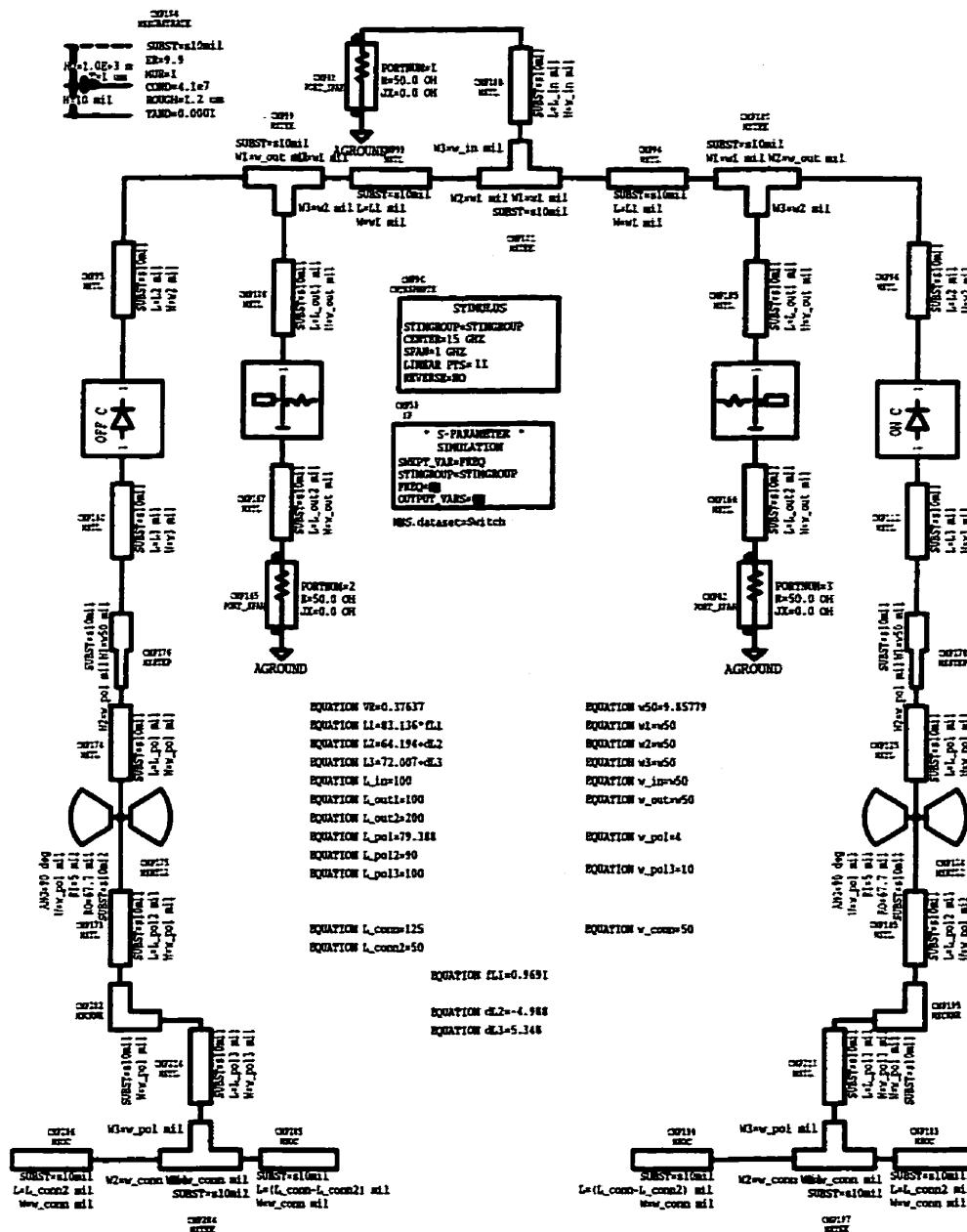
## Annexe A

### Schémas des commutateurs

Cette annexe présente les schémas de chaque type de commutateur (SPST et SPDT, à 15 GHz et 29,75 GHz) développés à l'aide du logiciel MDS version 7. Les commutateurs montrés sont ceux fabriqués en dernière itération.



**Figure A.1:** Commutateur SPST 15 GHz



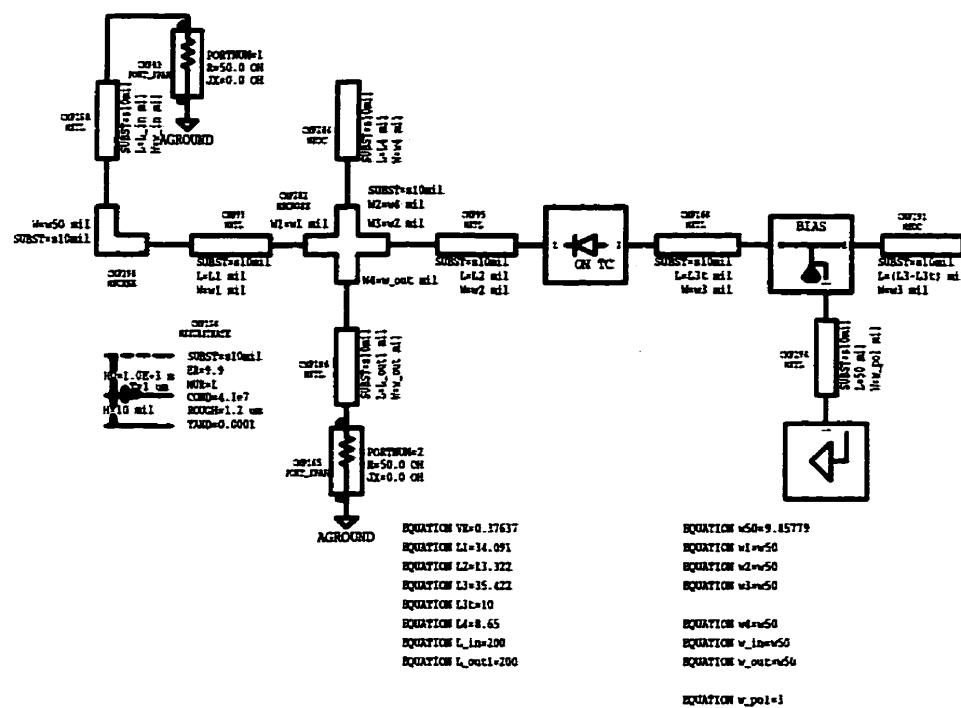


Figure A.3: Commutateur SPST 29,75 GHz

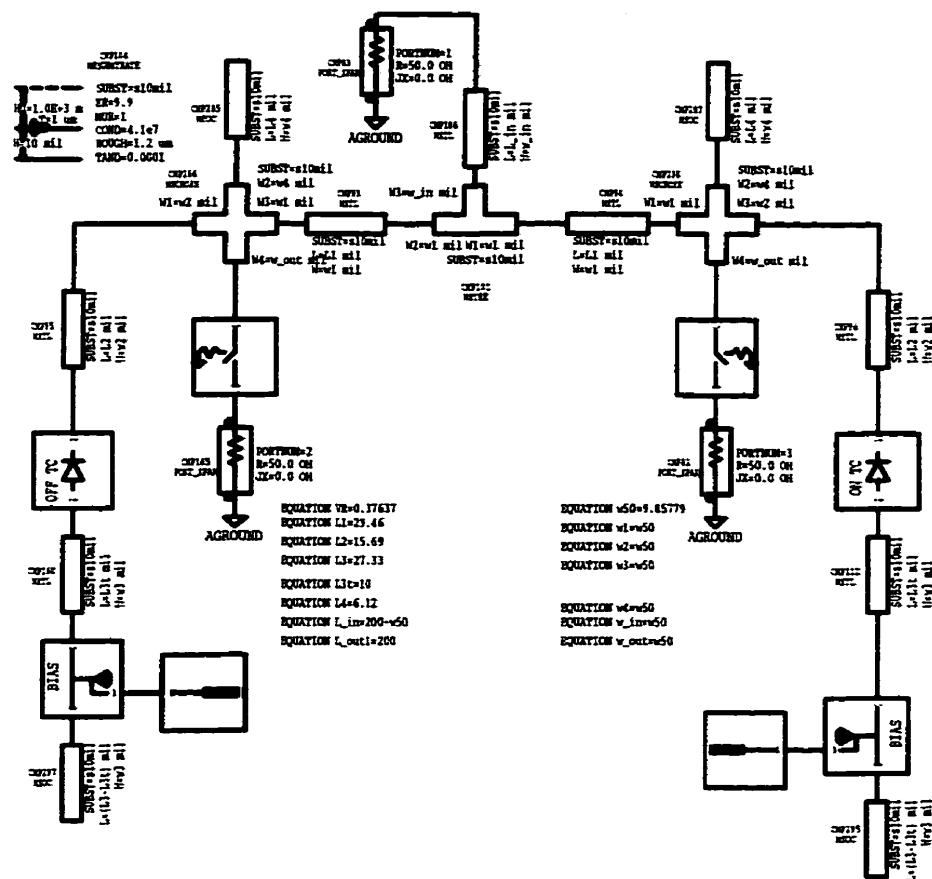


Figure A.4: Commutateur SPDT 29,75 GHz

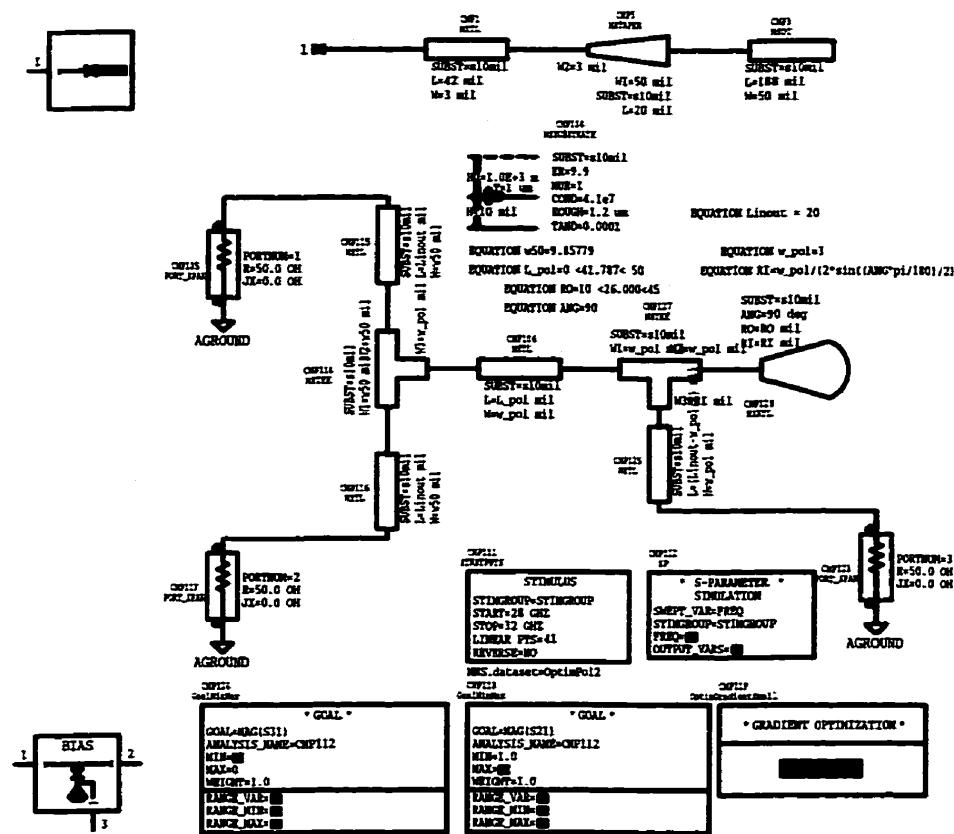


Figure A.5: Sous-circuits pour polarisation des commutateurs à 29,75 GHz

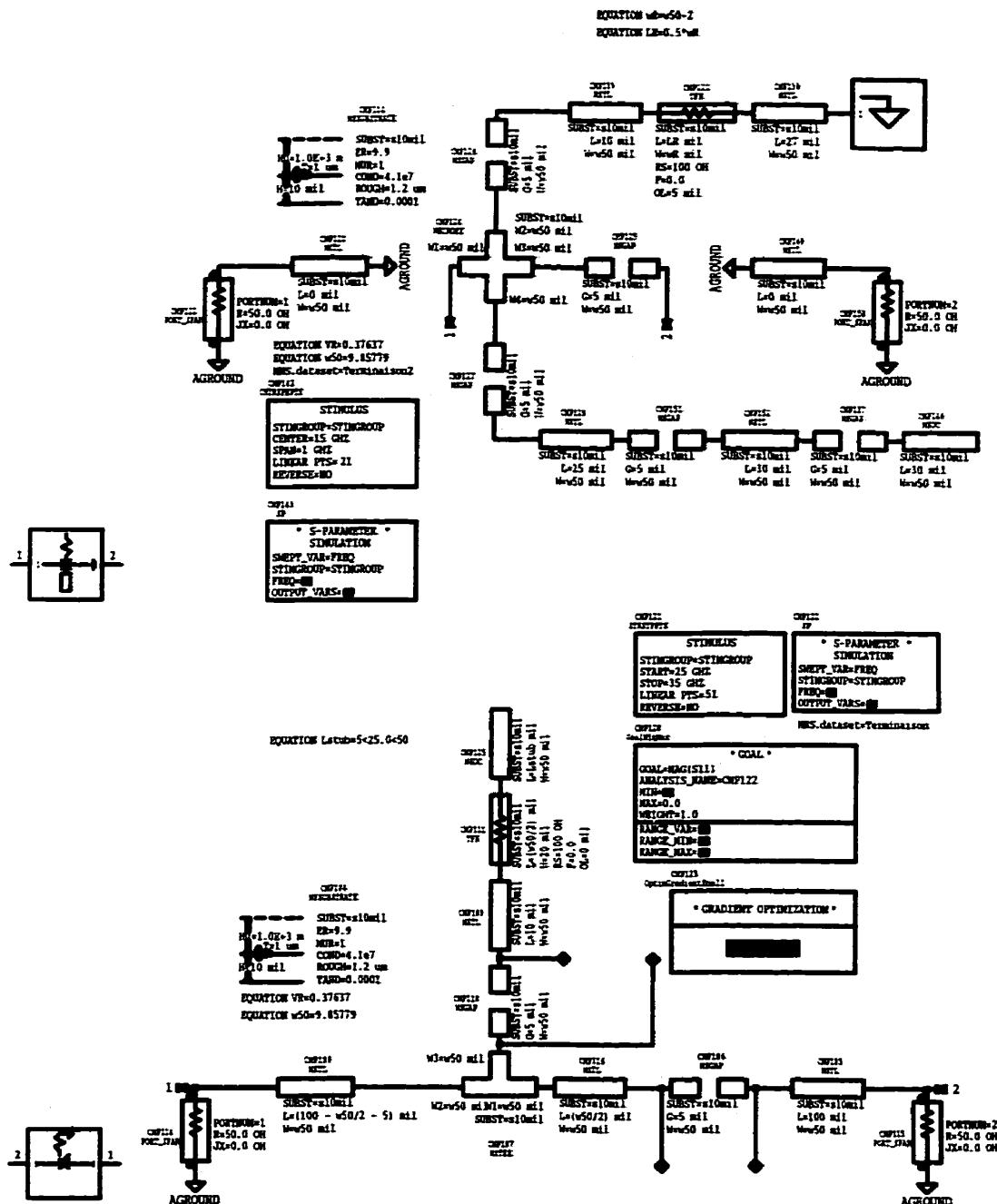


Figure A.6: Sous-circuits pour introduction dans lignes de sortie

## Annexe B

### Fiche technique de diode PIN

Cette annexe présente la fiche technique des diodes PIN HPND4038 utilisées dans la fabrication des commutateurs de ce mémoire.



## Beam Lead PIN Diodes for Phased Arrays and Switches

### Technical Data

**HPND-4018  
HPND-4028  
HPND-4038**

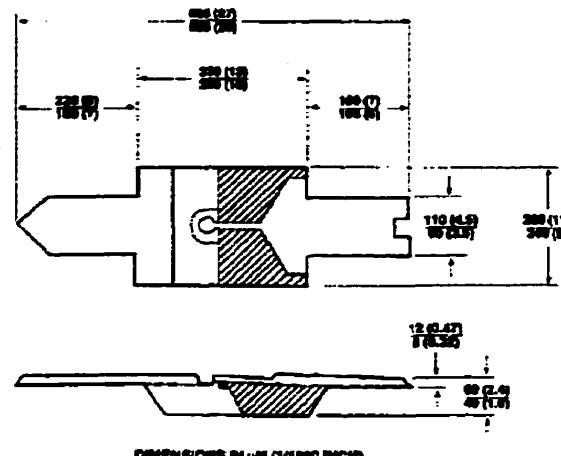
#### Features

- Low Capacitance  
0.025 pF Maximum at 1 MHz  
Guaranteed Min./Max.
- Fast Switching  
2.0 nsec
- Low Resistance at Low Bias  
1.5 Ω at  $I_v = 10$  mA (Typical)
- Rugged Construction  
Typical 10 Gram Lead Pull
- Silicon Nitride Passivation

#### Description

The HPND-4018, 4028, and 4038 beam lead PIN diodes are designed for low capacitance, low resistance, and fast switching at microwave frequencies. These characteristics are achieved at low bias levels for minimal power consumption. Advanced processing techniques ensure uniform and consistent electrical performance, allowing guaranteed capacitance windows. This translates to improved performance in phased array applications.

Rugged construction and strong beams ensure high assembly yields while nitride passivation and polyimide coating ensure reliability. Standard Hi-Rel programs are available for all three devices.



DIMENSIONS IN MM (1/1600 INCH)

#### Outline 88

#### Maximum Ratings

Operating Temperature	-65°C to +150°C
Storage Temperature	-65°C to +200°C
Power Dissipation at T <sub>CASE</sub> = 25°C (Derate linearly to zero at 150°C.)	250 mW
Minimum Lead Strength	4 grams pull on either lead per MIL-S-19500, LTPD = 20

#### Applications

These beam lead PIN diodes are designed for use in stripline, coplanar waveguide, or micro-strip circuits. Applications include phase shifting and switching. The guaranteed capacitance windows ensure uniform performance in phased

array radar. The low capacitance makes them ideal for circuits requiring high isolation in the series configuration. These devices have been fully characterized and S-parameters have been provided.

### Electrical Specifications at $T_A = 25^\circ\text{C}$

Part Number HPND-	Capacitance (pF)		Series Resistance $R_s$ ( $\Omega$ )		Break-down Voltage $V_{BD}$ (V)	Reverse Current $I_R$ (nA)	Forward Voltage $V_F$ (V)	Carrier Lifetime $t$ (ns)	Reverse Recovery $t_{rr}$ (ns)	Series Resistance $R_s$ ( $\Omega$ )
	Min.	Max.	Typ.	Max.						
4018	0.015	0.025	4.0	4.6	60	100	1.1	26	2.0*	2.5
4028	0.025	0.045	2.3	3.0	60	100	1.1	36	2.6	2.0
4038	0.045	0.066	1.5	2.0	60	100	1.1	45	2.4	1.0
Test Conditions	$V_F = 30$ V $f = 1$ MHz	$I_F = 10$ mA $f = 100$ MHz	$V_R = V_{BR}$ Measure $I_R \leq 10$ mA	$V_R = 30$ V $I_F = 20$ mA	$I_F = 10$ mA $I_R = 6$ mA	$I_F = 10$ mA $I_F = 5$ mA $V_R = 10$ V 90% recovery	$I_F = 10$ mA $I_F = 5$ mA $V_R = 10$ V 90% recovery	$I_F = 60$ mA $f = 100$ MHz		

### Typical Parameters

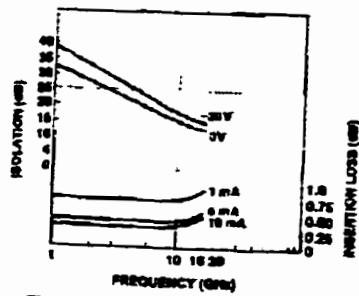


Figure 1. Typical Isolation and Insertion Loss, HPND-4018.

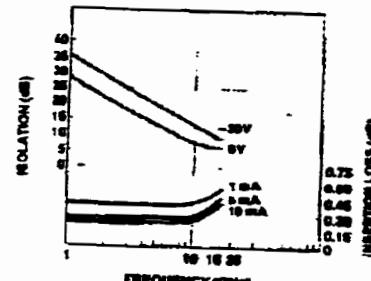


Figure 2. Typical Isolation and Insertion Loss, HPND-4028.

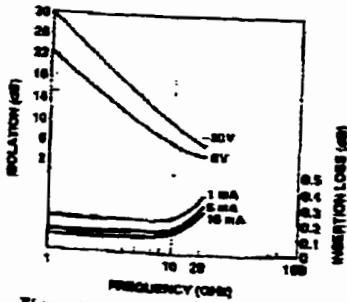


Figure 3. Typical Isolation and Insertion Loss, HPND-4038.

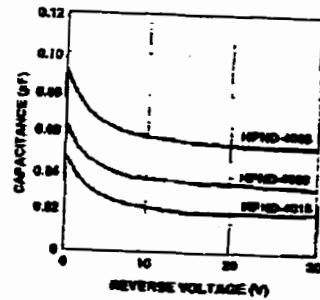


Figure 4. Typical Capacitance vs. Reverse Voltage (at 1 MHz).

### Typical Parameters (cont.)

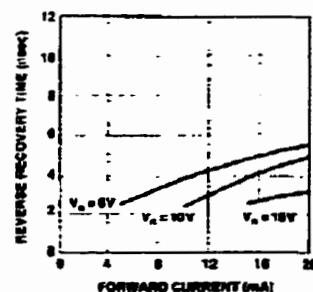


Figure 5. Typical Reverse Recovery Time vs. Forward Current (Series Configuration). RPND-4016.

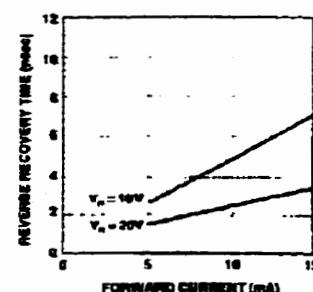


Figure 6. Typical Reverse Recovery Time vs. Forward Current (Series Configuration). HPND-4026, HPND-4028.

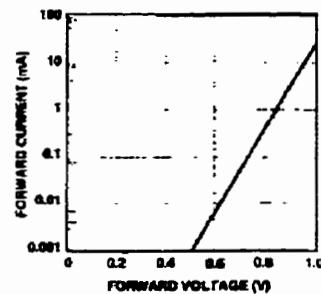


Figure 7. Typical Forward Characteristics.

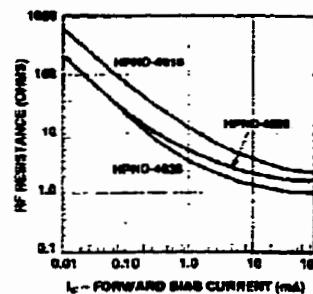


Figure 8. Typical RF Resistance vs. Forward Bias Current (at 100 MHz).

**Typical S-Parameters (in series configuration) at  $Z_0 = 50 \Omega, 25^\circ\text{C}$**   
**HPND-4018**

Freq. (MHz)	$I_p = 1 \text{ mA}$				$I_p = 5 \text{ mA}$				$I_p = 10 \text{ mA}$			
	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.
1000	0.086	-1	-0.76	0.917	-1	0.046	3	-0.38	0.958	-1	0.037	11
2000	0.085	5	-0.76	0.917	-2	0.047	17	-0.40	0.957	-2	0.040	21
3000	0.085	10	-0.76	0.918	-3	0.051	25	-0.40	0.957	-3	0.043	32
4000	0.085	14	-0.74	0.919	-5	0.056	31	-0.40	0.957	-5	0.049	36
5000	0.080	19	-0.76	0.918	-6	0.060	36	-0.40	0.958	-6	0.055	43
6000	0.083	20	-0.76	0.918	-7	0.068	39	-0.40	0.958	-7	0.061	46
7000	0.086	22	-0.76	0.918	-8	0.071	42	-0.40	0.957	-8	0.066	48
8000	0.100	24	-0.76	0.919	-10	0.076	43	-0.40	0.956	-10	0.072	50
9000	0.101	26	-0.76	0.918	-11	0.081	45	-0.40	0.956	-11	0.078	51
10000	0.105	27	-0.76	0.918	-12	0.086	46	-0.40	0.956	-12	0.083	51
11000	0.108	28	-0.74	0.919	-13	0.090	47	-0.40	0.956	-13	0.087	52
12000	0.114	28	-0.76	0.918	-14	0.096	46	-0.40	0.956	-14	0.093	52
13000	0.117	29	-0.76	0.917	-16	0.100	47	-0.40	0.956	-16	0.097	52
14000	0.127	30	-0.78	0.918	-17	0.105	48	-0.42	0.953	-17	0.103	53
15000	0.125	30	-0.78	0.918	-18	0.111	48	-0.42	0.953	-18	0.106	53
16000	0.126	31	-0.80	0.914	-19	0.116	48	-0.42	0.963	-19	0.114	53
17000	0.131	31	-0.80	0.914	-21	0.122	48	-0.44	0.962	-21	0.120	53
18000	0.142	32	-0.84	0.908	-22	0.130	49	-0.46	0.960	-22	0.129	53

**HPND-4018**

Freq. (MHz)	$V_g = 0 \text{ V}$				$V_g = 10 \text{ V}$				$V_g = 30 \text{ V}$						
	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.	$S_{11}/S_{22}$ Mag.	$S_{11}/S_{22}$ Ang.	$S_{21}/S_{12}$ dB	$S_{21}/S_{12}$ Mag.			
1000	0.995	-1	-15.16	0.022	84	0.990	-2	-19.18	0.011	103	1.000	-2	-38.18	0.011	93
2000	0.990	6	-27.04	0.022	76	0.988	-6	-32.78	0.023	85	0.996	-4	-33.16	0.022	87
3000	0.983	-7	-44.80	0.061	71	0.986	-6	-26.12	0.038	85	0.987	-6	-59.04	0.033	84
4000	0.975	-10	-52.38	0.077	68	0.981	-5	-26.76	0.046	81	0.985	-8	-27.14	0.044	82
5000	0.967	-12	-59.74	0.062	61	0.981	-10	-24.90	0.057	78	0.982	-10	-25.36	0.054	79
6000	0.959	-14	-19.56	0.106	62	0.987	-12	-21.24	0.059	76	0.988	-12	-23.76	0.055	77
7000	0.950	-16	-18.42	0.120	59	0.982	-14	-21.84	0.061	71	0.985	-14	-32.26	0.077	74
8000	0.942	-18	-17.60	0.132	57	0.979	-15	-20.74	0.082	71	0.982	-15	-31.22	0.087	72
9000	0.933	-21	-16.84	0.144	54	0.972	-18	-19.84	0.102	68	0.975	-18	-29.26	0.097	69
10000	0.924	-21	-16.32	0.153	52	0.966	-20	-19.10	0.111	67	0.969	-20	-19.50	0.105	68
11000	0.916	-25	-15.56	0.167	49	0.979	-23	-18.14	0.121	63	0.960	-22	-16.86	0.118	64
12000	0.904	-27	-16.00	0.176	48	0.951	-25	-17.46	0.135	62	0.953	-24	-17.20	0.128	63
13000	0.895	-29	-14.66	0.145	45	0.944	-27	-16.96	0.142	56	0.946	-26	-17.34	0.136	60
14000	0.886	-31	-14.04	0.138	43	0.936	-29	-16.20	0.155	56	0.940	-28	-16.60	0.146	58
15000	0.876	-33	-13.06	0.204	41	0.925	-31	-16.92	0.160	51	0.939	-31	-16.25	0.154	54
16000	0.870	-35	-13.14	0.213	37	0.920	-33	-15.46	0.169	48	0.924	-32	-15.82	0.162	49
17000	0.865	-36	-13.44	0.213	32	0.907	-35	-15.00	0.168	41	0.911	-36	-15.32	0.160	42

**Typical S-Parameters (cont.)**  
**HPND-4028**

Freq. (MHz)	$I_T = 1 \text{ mA}$				$I_T = 5 \text{ mA}$				$I_T = 10 \text{ mA}$							
	$S_{11}/S_{22}$	Mag.	Ang.	dB	$S_{21}/S_{12}$	Mag.	Ang.	dB	$S_{11}/S_{22}$	Mag.	Ang.	dB	$S_{21}/S_{12}$	Mag.	Ang.	
1000	0.046	-7	-4.26	0.968	-1	0.031	17	-0.24	0.973	-1	0.027	18	0.22	0.973	-1	
2000	0.048	-23	-0.40	0.965	-3	0.036	23	-0.26	0.971	-2	0.033	27	0.22	0.975	-2	
3000	0.052	-29	-0.40	0.967	-4	0.041	43	-0.26	0.972	-4	0.040	47	0.22	0.975	-4	
4000	0.058	-36	-0.40	0.967	-5	0.043	49	-0.26	0.971	-5	0.047	63	0.22	0.975	-5	
5000	0.063	-42	-0.40	0.966	-6	0.047	54	-0.26	0.971	-6	0.055	56	0.22	0.975	-6	
6000	0.069	-46	-0.40	0.956	-7	0.064	57	-0.26	0.971	-7	0.063	60	0.24	0.974	-7	
7000	0.075	-48	-0.40	0.956	-8	0.070	60	-0.26	0.971	-8	0.070	62	0.22	0.975	-8	
8000	0.081	-50	-0.40	0.956	-9	0.077	60	-0.26	0.970	-9	0.076	63	0.24	0.974	-9	
9000	0.087	-51	-0.40	0.956	-11	0.084	61	-0.28	0.970	-11	0.083	63	0.24	0.974	-11	
10000	0.092	-52	-0.40	0.956	-12	0.089	61	-0.28	0.970	-12	0.089	62	0.24	0.974	-12	
11000	0.097	-53	-0.40	0.956	-13	0.095	61	-0.26	0.971	-13	0.095	63	0.22	0.975	-13	
12000	0.103	-52	-0.40	0.956	-14	0.101	60	-0.26	0.971	-14	0.101	62	0.22	0.975	-14	
13000	0.107	-51	-0.40	0.957	-15	0.106	59	-0.25	0.971	-15	0.105	62	0.22	0.975	-15	
14000	0.112	-51	-0.42	0.954	-17	0.110	59	-0.30	0.968	-17	0.111	61	0.24	0.973	-17	
15000	0.119	-51	-0.42	0.951	-18	0.117	59	-0.28	0.969	-18	0.117	60	0.26	0.972	-18	
16000	0.123	-61	-0.44	0.952	-19	0.122	57	-0.28	0.968	-19	0.123	60	0.26	0.973	-19	
17000	0.129	-40	-0.44	0.952	-20	0.130	56	-0.30	0.967	-20	0.129	57	0.26	0.971	-20	
18000	0.136	-48	-0.45	0.950	-22	0.139	55	-0.32	0.966	-21	0.140	56	0.28	0.970	-22	

**HPND-4028**

Freq. (MHz)	$V_R = 0 \text{ V}$				$V_R = 10 \text{ V}$				$V_R = 30 \text{ V}$							
	$S_{11}/S_{22}$	Mag.	Ang.	dB	$S_{21}/S_{12}$	Mag.	Ang.	dB	$S_{11}/S_{22}$	Mag.	Ang.	dB	$S_{21}/S_{12}$	Mag.	Ang.	
1000	0.097	-4	-27.54	0.042	86	0.969	-3	-31.16	0.022	91	1.000	-2	-33.95	0.020	91	
2000	0.086	-7	-21.74	0.032	75	0.967	-6	-27.34	0.043	85	0.996	-5	-25.15	0.039	85	
3000	0.074	-11	-18.36	0.121	74	0.904	-8	-23.63	0.065	83	0.996	-7	-24.44	0.060	84	
4000	0.066	-14	-16.10	0.137	66	0.901	-10	-21.12	0.088	81	0.992	-10	-21.94	0.080	82	
5000	0.060	-17	-14.46	0.193	64	0.906	-13	-19.26	0.100	78	0.997	-13	-20.16	0.089	78	
6000	0.051	-21	-13.20	0.219	70	0.975	-16	-17.56	0.131	75	0.982	-15	-16.42	0.120	75	
7000	0.056	-24	-12.16	0.247	56	0.972	-19	-16.26	0.054	72	0.975	-18	-17.08	0.140	73	
8000	0.079	-26	-11.36	0.271	52	0.965	-21	-15.20	0.174	70	0.970	-21	-15.92	0.160	71	
9000	0.057	-29	-10.64	0.294	46	0.964	-24	-14.20	0.195	67	0.960	-23	-14.95	0.179	68	
10000	0.036	-32	-10.12	0.312	45	0.962	-27	-13.44	0.213	65	0.950	-26	-14.20	0.195	66	
11000	0.016	-35	-9.54	0.334	42	0.901	-30	-12.58	0.235	61	0.837	-24	-13.22	0.216	62	
12000	0.065	-37	-8.10	0.351	45	0.917	-33	-11.84	0.255	59	0.826	-32	-12.82	0.234	60	
13000	0.078	-40	-8.56	0.361	37	0.904	-36	-11.44	0.268	55	0.913	-34	-12.20	0.245	57	
14000	0.761	-42	-8.44	0.179	35	0.902	-38	-10.86	0.269	52	0.903	-37	-11.52	0.266	54	
15000	0.744	-44	-8.34	0.383	31	0.876	-41	-10.56	0.297	50	0.988	-39	-11.26	0.274	52	
16000	0.733	-46	-8.04	0.397	28	0.867	-43	-10.12	0.312	46	0.881	-42	-10.90	0.289	48	
17000	0.720	-48	-7.94	0.401	26	0.865	-45	-9.96	0.318	44	0.859	-44	-10.54	0.294	46	
18000	0.709	-50	-8.00	0.399	24	0.846	-47	-9.94	0.319	42	0.861	-46	-10.64	0.294	46	

**Typical S-Parameters (cont.)**  
**HPND-4038**

Freq. (MHz)	$I_T = 1 \text{ mA}$				$I_T = 5 \text{ mA}$				$I_T = 10 \text{ mA}$					
	$S_{11}/S_{22}$	Mag.	Ang.	$S_{21}/S_{12}$	dB	Mag.	Ang.	$S_{11}/S_{22}$	Mag.	Ang.	$S_{21}/S_{12}$	dB	Mag.	Ang.
1000	0.025	-15	-0.22	0.976	-1	0.019	38	-0.12	0.987	-1	0.017	-35	-0.10	0.985
2000	0.032	-34	-0.24	0.974	-2	0.020	50	-0.16	0.984	-2	0.024	-55	-0.14	0.986
3000	0.037	-47	-0.22	0.973	-3	0.024	61	-0.14	0.985	-3	0.033	-65	-0.12	0.988
4000	0.045	-55	-0.23	0.973	-5	0.022	67	-0.14	0.985	-5	0.042	-70	-0.12	0.987
5000	0.062	-61	-0.24	0.974	-6	0.061	72	-0.16	0.984	-6	0.061	-75	-0.14	0.986
6000	0.080	-65	-0.24	0.974	-7	0.066	74	-0.16	0.984	-7	0.059	-77	-0.14	0.986
7000	0.087	-67	-0.24	0.974	-8	0.067	76	-0.15	0.984	-8	0.067	-78	-0.12	0.987
8000	0.073	-69	-0.24	0.974	-9	0.074	78	-0.16	0.983	-9	0.073	-79	-0.14	0.986
9000	0.061	-70	-0.24	0.973	-10	0.061	77	-0.16	0.984	-10	0.061	-78	-0.14	0.986
10000	0.087	-71	-0.24	0.974	-11	0.068	77	-0.16	0.982	-11	0.068	-79	-0.14	0.986
11000	0.082	-71	-0.22	0.975	-12	0.064	77	-0.16	0.984	-12	0.064	-79	-0.14	0.986
12000	0.086	-70	-0.24	0.974	-14	0.100	76	-0.16	0.984	-14	0.101	-77	-0.14	0.986
13000	0.104	-70	-0.22	0.975	-15	0.108	76	-0.14	0.985	-15	0.107	-76	-0.12	0.987
14000	0.110	-68	-0.26	0.973	-16	0.112	74	-0.16	0.982	-16	0.113	-75	-0.16	0.984
15000	0.118	-67	-0.24	0.973	-17	0.119	72	-0.16	0.983	-17	0.120	-73	-0.14	0.985
16000	0.123	-66	-0.24	0.973	-18	0.125	71	-0.16	0.982	-18	0.125	-72	-0.16	0.984
17000	0.132	-64	-0.26	0.972	-19	0.133	68	-0.16	0.982	-19	0.133	-69	-0.16	0.984
18000	0.141	-62	-0.25	0.972	-20	0.141	68	-0.13	0.980	-20	0.143	-67	-0.16	0.983

**HPND-4038**

Freq. (MHz)	$V_B = 0 \text{ V}$				$V_B = 10 \text{ V}$				$V_B = 20 \text{ V}$					
	$S_{11}/S_{22}$	Mag.	Ang.	$S_{21}/S_{12}$	dB	$S_{11}/S_{22}$	Mag.	Ang.	$S_{21}/S_{12}$	dB	$S_{11}/S_{22}$	Mag.	Ang.	
1000	0.093	-5	-23.10	0.970	93	0.098	-3	-28.88	0.935	89	0.099	-3	-29.90	0.032
2000	0.976	-10	-17.23	0.137	76	0.965	-7	-22.86	0.072	84	0.966	-6	-23.76	0.005
3000	0.953	-15	-14.04	0.190	70	0.900	-10	-19.26	0.109	81	0.952	-9	-20.18	0.008
4000	0.923	-19	-11.88	0.265	64	0.982	-13	-16.78	0.145	78	0.986	-12	-17.74	0.130
5000	0.890	-23	-10.36	0.304	58	0.973	-16	-14.90	0.180	74	0.977	-15	-15.88	0.161
6000	0.857	-27	-9.29	0.347	53	0.962	-21	-13.40	0.214	71	0.968	-19	-14.30	0.193
7000	0.822	-31	-8.28	0.385	49	0.967	-23	-12.08	0.249	68	0.956	-22	-12.96	0.225
8000	0.790	-34	-7.38	0.418	45	0.988	-27	-11.06	0.290	65	0.945	-25	-11.92	0.254
9000	0.757	-35	-7.00	0.467	41	0.915	-30	-10.12	0.312	61	0.928	-23	-10.94	0.264
10000	0.727	-41	-6.54	0.471	38	0.897	-34	-9.40	0.339	58	0.912	-32	-10.22	0.303
11000	0.697	-44	-6.10	0.496	34	0.877	-37	-8.62	0.371	54	0.902	-35	-9.44	0.318
12000	0.668	-46	-5.74	0.517	32	0.854	-41	-8.00	0.399	52	0.874	-36	-9.75	0.365
13000	0.643	-46	-5.56	0.528	29	0.838	-44	-7.30	0.417	49	0.854	-42	-9.34	0.384
14000	0.620	-51	-5.22	0.540	26	0.813	-47	-7.04	0.446	45	0.839	-45	-7.78	0.410
15000	0.599	-53	-5.16	0.553	24	0.783	-50	-6.82	0.457	43	0.818	-46	-7.50	0.422
16000	0.584	-55	-4.90	0.569	21	0.778	-53	-6.42	0.478	38	0.805	-50	-7.10	0.442
17000	0.570	-57	-4.80	0.578	19	0.762	-55	-6.22	0.490	37	0.790	-55	-6.98	0.453
18000	0.556	-60	-4.84	0.574	17	0.747	-58	-6.18	0.801	35	0.776	-55	-6.93	0.454

## Bonding and Handling Procedures for Beam Lead Diodes

### 1. Storage

Under normal circumstances, storage of beam lead diodes in HP supplied waffle/gel packs is sufficient. In particularly dusty or chemically hazardous environments, storage in an inert atmosphere desiccator is advised.

### 2. Handling

In order to avoid damage to beam lead devices, particular care must be exercised during inspection, testing, and assembly. Although the beam lead diode is designed to have exceptional lead strength, its small size and delicate nature requires that special handling techniques be observed so that the devices will not be mechanically or electrically damaged. A vacuum pickup is recommended for picking up beam lead devices, particularly larger ones, e.g., quads. Care must be exercised to assure that the vacuum opening of the needle is sufficiently small to avoid passage of the device through the opening. A #27 tip is recommended for picking up single beam lead devices. A 20X magnification is needed for precise positioning of the tip on the device. Where a vacuum pickup is not used, a sharpened wooden Q-tip dipped in isopropyl alcohol is very commonly used to handle beam lead devices.

### 3. Cleaning

For organic contamination use a warm rinse of trichloroethane, or its locally approved equivalent, followed by a cold rinse in acetone and methanol. Dry under

infrared heat lamp for 5-10 minutes on clean filter paper. Freon degreaser, or its locally approved equivalent, may replace trichloroethane for light organic contamination.

- Ultrasonic cleaning is not recommended.
- Acid solvents should not be used.

### 4. Bonding

**Thermocompression:** See Application Note 979 "The Handling and Bonding of Beam Lead Devices Made Easy". This method is good for hard substrates only.

**Wobble:** This method picks up the device, places it on the substrate and forms a thermocompression bond all in one operation. This is described in the latest version of MIL-STD-883, Method 2017, and is intended for hard substrates only.

**Resistance Welding or Parallel-GAP Welding:** To make welding on soft substrates easier, a low pressure welding head is recommended. Suitable equipment is available from ILLIGIES, Industrial Products Division in Carlsbad, CA.

**Epoxy:** With solvent free, low resistivity epoxies (available from ABLESTIK and improvements in dispensing equipment, the quality of epoxy bonds is sufficient for many applications.

### 5. Lead Stress

In the process of bonding a beam lead diode, a certain amount of "bugging" occurs. The term bugging refers to the chip lifting

away from the substrate during the bonding process due to the deformation of the beam by the bonding tool. This effect is beneficial as it provides stress relief for the diode during thermal cycling of the substrate. The coefficient of expansion of some substrate materials, specifically soft substrates, is such that some bugging is essential if the circuit is to be operated over wide temperature extremes.

Thick metal clad ground planes restrict the thermal expansion of the dielectric substrates in the X-Y axis. The expansion of the dielectric will then be mainly in the Z axis, which does not affect the beam lead device. An alternate solution to the problem of dielectric ground plane expansion is to heat the substrate to the maximum required operating temperature during the beam lead attachment. Thus, the substrate is at maximum expansion when the device is bonded. Subsequent cooling of the substrate will cause bugging, similar to bugging in thermocompression bonding or epoxy bonding. Other methods of bugging are preburning the leads during assembly or prestressing the substrate.