

UNIVERSITÉ DE MONTRÉAL

MISE EN OEUVRE D'UN GÉNÉRATEUR DE STIMULI HAUT VOLTAGE DÉDIÉ
À UN STIMULATEUR NEUROMUSCULAIRE

PATRICK NADEAU
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION
DU DIPLÔME DE MAÎTRISE ÈS SCIENCES APPLIQUÉES

(GENIE ELECTRIQUE)

DÉCEMBRE 2008



Library and
Archives Canada

Bibliothèque et
Archives Canada

Published Heritage
Branch

Direction du
Patrimoine de l'édition

395 Wellington Street
Ottawa ON K1A 0N4
Canada

395, rue Wellington
Ottawa ON K1A 0N4
Canada

Your file Votre référence

ISBN: 978-0-494-48931-4

Our file Notre référence

ISBN: 978-0-494-48931-4

NOTICE:

The author has granted a non-exclusive license allowing Library and Archives Canada to reproduce, publish, archive, preserve, conserve, communicate to the public by telecommunication or on the Internet, loan, distribute and sell theses worldwide, for commercial or non-commercial purposes, in microform, paper, electronic and/or any other formats.

The author retains copyright ownership and moral rights in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

AVIS:

L'auteur a accordé une licence non exclusive permettant à la Bibliothèque et Archives Canada de reproduire, publier, archiver, sauvegarder, conserver, transmettre au public par télécommunication ou par l'Internet, prêter, distribuer et vendre des thèses partout dans le monde, à des fins commerciales ou autres, sur support microforme, papier, électronique et/ou autres formats.

L'auteur conserve la propriété du droit d'auteur et des droits moraux qui protègent cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

In compliance with the Canadian Privacy Act some supporting forms may have been removed from this thesis.

Conformément à la loi canadienne sur la protection de la vie privée, quelques formulaires secondaires ont été enlevés de cette thèse.

While these forms may be included in the document page count, their removal does not represent any loss of content from the thesis.

Bien que ces formulaires aient inclus dans la pagination, il n'y aura aucun contenu manquant.

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé :

MISE EN OEUVRE D'UN GÉNÉRATEUR DE STIMULI HAUT VOLTAGE DÉDIÉ
À UN STIMULATEUR NEUROMUSCULAIRE

Présenté par : NADEAU Patrick
en vue de l'obtention du diplôme de : Maîtrise ès sciences appliquées
a été dûment acceptée par le jury d'examen constitué de :

M. AUDET Yves, D.Sc.A., président
M. SAWAN Mohamad, Ph.D., membre et directeur de recherche
Mme. SAFI-HARB Mona, Ph.D., membre

REMERCIEMENTS

Je tiens tout d'abord à remercier mon directeur de recherche M. Mohamad Sawan, professeur à l'École Polytechnique de Montréal, pour m'avoir accepté dans son équipe et pour m'avoir guidé et supporté tout au long de ces années passées au sein de l'équipe Polystim. Je tiens également à remercier le Pr Yves Audet et la Dre Mona Safi-Harb d'avoir accepté de faire partie du jury de mon mémoire.

Je remercie tous mes collègues de l'équipe Polystim, en particulier ceux d'Urostim, pour l'aide et le support qu'ils m'ont procuré. Entre autre, je pense aux opinions et conseils toujours pertinents de Fayçal Mounaim et à l'aide et la qualité du travail de Guillaume Lesbros, mon partenaire de laboratoire dans tous les cours de la maîtrise. Je ne peux évidemment pas oublier tout le personnel du département de génie électrique, spécialement celui du GRM, professeurs, techniciens et secrétaires.

Je voudrais également remercier ma conjointe Catherine pour ses encouragements et ma fille, Laurianne, qui aura été ma principale source de motivation dans les dernières semaines de rédactions de ce mémoire.

Pour terminer, je tiens à remercier, au nom de toute l'équipe, l'Institut de Recherche en Santé du Canada, le Conseil de Recherche en Sciences Naturelles et en Génie du Canada et la Chaire de recherche du Canada en dispositifs médicaux intelligents pour le financement accordé à notre équipe ainsi que la Société Canadienne de Microélectronique (CMC Microsystems) pour le soutien matériel et logiciel ayant rendu possible la réalisation de ce projet.

RÉSUMÉ

Grâce au récent mariage entre l'électronique et la biologie, de nouveaux dispositifs implantables hautement performants visant à compenser la perte de fonctions ou d'organes chez les individus atteints de pathologies chroniques ont vu le jour. L'efficacité de tels systèmes à générer des potentiels d'actions dans les tissus nerveux dépend en grande partie de la qualité du contact à l'interface électrodes-tissus (IET) et du choix approprié des paramètres de stimulation. De récents travaux ont montré que l'impédance de l'IET n'est pas stable dans le temps et peut considérablement augmenter après l'implantation. De plus, il semble que pour une quantité de charge égale, une impulsion courte de grande amplitude soit plus efficace et sécuritaire qu'une impulsion longue de faible amplitude. La génération de courant d'intensité importante et le maintien de l'amplitude de celui-ci dans une IET dont l'impédance est élevée est un problème sérieux pour les microstimulateurs implantables implémentés dans les récentes technologies bas voltage. Le présent projet, réalisé dans le cadre du projet de l'implant urinaire de l'équipe Polystim, tente de corriger cette incompatibilité en proposant un générateur de stimuli haut voltage destiné à une stimulation électrique efficace des nerfs périphériques. Réalisé dans la technologie HVCMOS 0,8 μm de DALSA et alimentée à 3,3V, ce générateur de stimuli intègre un générateur de tension de -10/+10V alimentant une source de courant programmable, composée d'un convertisseur numérique à analogique et d'un étage de sortie haut voltage. Une stratégie de contrôle des paramètres de stimulation basée sur une mémoire de 128 valeurs d'amplitude a aussi été développée. Les résultats expérimentaux ont permis de valider la précision des stimuli générés et indiquent une plage de tension de sortie allant jusqu'à 16,5V permettant de fournir un courant soutenu de plusieurs milliampères dans une impédance de l'IET pouvant atteindre plusieurs kOhms. Cependant, la puissance requise devient rapidement importante et indique qu'une stratégie de recharge de la batterie et de gestion de l'énergie serait nécessaire à l'autonomie d'un tel système.

ABSTRACT

Thanks to the marriage between electronics and biology, creation of new high performance implantable microdevices dedicated to compensate the loss of organs or functions for patients with chronic pathologies is now reality. The efficiency of such systems to initiate action potential in excitable tissue depends in a large proportion of the electrode-tissues interface (ETI) condition and in the appropriate choice of the stimuli waveform. Past work showed that the ETI impedance is not constant over time and can considerably increase after implantation. Furthermore, it appears that, for a given amount of electrical charges, a short high amplitude pulse is more efficient and secure than a long low amplitude one. Generation of high intensity current with constant amplitude through the entire stimuli length in a high ETI impedance is a serious problem for implantable microstimulators implemented with recent low power technologies. Part of the urinary implant project of the Polystim team, this project targets the correction of this incompatibility by proposing a high-voltage stimuli generator dedicated for an efficient current-controlled electrical stimulation of peripherals nerves. Implemented in DALSA's HVC MOS 0,8 μm technology and powered at 3,3V, this stimuli generator integrate a high voltage DC generator that provides -10V/+10V power to a programmable current source, made with a digital to analog converter and a high voltage output stage. A stimulation parameters control strategy based on a 128 amplitude values memory was also developed. Experimental results validate the accuracy of the stimuli generated and show that the voltage swing of the output stage reaches up to 16,5V allowing the generation of a constant current up to several milliamps in a large ETI impedance of several kOhms. However, the power required can be important and indicates that a battery charging and power management strategy should be necessary for the autonomy of the system.

TABLE DES MATIÈRES

<i>REMERCIEMENTS</i>	<i>iv</i>
<i>RÉSUMÉ</i>	<i>v</i>
<i>ABSTRACT</i>	<i>vi</i>
<i>TABLE DES MATIÈRES</i>	<i>vii</i>
<i>LISTE DES FIGURES</i>	<i>x</i>
<i>LISTE DES TABLEAUX</i>	<i>xiii</i>
<i>LISTE DES ANNEXES</i>	<i>xiv</i>
<i>INTRODUCTION</i>	<i>1</i>
<i>CHAPITRE 1 NOTIONS INTRODUCTIVES</i>	<i>4</i>
1.1 <i>Le système nerveux</i>	<i>4</i>
1.1.1 <i>Système nerveux central</i>	<i>4</i>
1.1.2 <i>Système nerveux périphérique</i>	<i>5</i>
1.1.3 <i>Le neurone</i>	<i>6</i>
1.1.4 <i>Les nerfs</i>	<i>8</i>
1.2 <i>Mécanisme de propagation des influx nerveux</i>	<i>8</i>
1.2.1 <i>Le potentiel de membrane</i>	<i>9</i>
1.2.2 <i>Excitation des cellules nerveuses</i>	<i>10</i>
1.2.3 <i>Le potentiel d'action</i>	<i>11</i>
1.2.4 <i>Propagation des potentiels d'action</i>	<i>13</i>
1.3 <i>L'appareil urinaire</i>	<i>15</i>
1.3.1 <i>Anatomie et fonctionnement</i>	<i>15</i>
1.3.2 <i>Voies nerveuses du système urinaire</i>	<i>16</i>
1.3.3 <i>Effets d'un traumatisme à la moelle épinière</i>	<i>17</i>
1.4 <i>Conclusion</i>	<i>18</i>

CHAPITRE 2	LA STIMULATION ÉLECTRIQUE DU SYSTÈME NERVEUX	
PÉRIPHÉRIQUE		19
2.1	<i>Mécanismes de la stimulation neuronale</i>	19
2.2	<i>Mécanisme de dommage des tissus nerveux</i>	21
2.2.1	<i>Les réactions non-faradiques</i>	21
2.2.2	<i>Les réactions faradiques</i>	21
2.2.3	<i>Réversibilité</i>	22
2.2.4	<i>Autres sources de dommages</i>	22
2.3	<i>Paramètres de stimulation</i>	23
2.3.1	<i>Efficacité vs sécurité</i>	23
2.3.2	<i>L'impulsion biphasique</i>	24
2.3.3	<i>La courbe intensité-durée</i>	24
2.3.4	<i>La courbe charges-durée</i>	26
2.4	<i>Principe de la sélectivité</i>	27
2.4.1	<i>La stimulation sélective de Polystim</i>	28
2.4.2	<i>Les paramètres optimaux</i>	28
2.5	<i>Évolution du contact électrodes-tissus</i>	28
2.5.1	<i>Les causes</i>	29
2.5.2	<i>Impédance de l'interface électrode-tissus</i>	29
2.6	<i>Systèmes de stimulation</i>	30
2.7	<i>L'implant urinaire de l'équipe Polystim</i>	36
2.8	<i>Conclusion</i>	38
CHAPITRE 3	GÉNÉRATEUR DE STIMULI HAUT VOLTAGE	40
3.1	<i>Conception du circuit intégré haut voltage ICJPMHVS</i>	41
3.1.1	<i>Description globale</i>	41
3.1.2	<i>Générateurs de haute tension</i>	42
3.1.3	<i>Convertisseur numérique à analogique</i>	49
3.1.4	<i>Étage de sortie</i>	55
3.1.5	<i>Dessin des masques</i>	60

3.2	<i>Contrôleur d'ensemble</i>	61
3.2.1	<i>Description globale</i>	62
3.2.2	<i>Paramètres de stimulation et configuration</i>	63
3.2.3	<i>Programmation et contrôle</i>	65
3.2.4	<i>Architecture et fonctionnement</i>	68
3.3	<i>Conclusion</i>	69
CHAPITRE 4	<i>TESTS ET RÉSULTATS</i>	70
4.1	<i>Simulations du circuit intégré ICJPMHVS</i>	70
4.1.1	<i>Générateurs de haute tension</i>	70
4.1.2	<i>Convertisseur numérique à analogique</i>	73
4.1.3	<i>Étage de sortie</i>	74
4.2	<i>Tests du circuit intégré ICJPMHVS</i>	77
4.2.1	<i>Générateur de haute tension</i>	77
4.2.2	<i>Convertisseur numérique à analogique et étage de sortie</i>	78
4.2.3	<i>Système global</i>	80
4.3	<i>Discussion</i>	81
CONCLUSION		85
RÉFÉRENCES		87
ANNEXE I	<i>SCHÉMAS ÉLECTRIQUES</i>	96
ANNEXE II	<i>CODE VHDL</i>	110

LISTE DES FIGURES

<i>Figure 1-1 : Ramifications du système nerveux des vertébrés.....</i>	<i>5</i>
<i>Figure 1-2 : Anatomie du neurone.....</i>	<i>7</i>
<i>Figure 1-3 : Coupe transversale d'un nerf du système nerveux périphérique.</i>	<i>8</i>
<i>Figure 1-4 : Illustration et étapes du potentiel d'action.....</i>	<i>12</i>
<i>Figure 1-5 : État des canaux protéiques lors du passage d'un potentiel d'action.</i>	<i>13</i>
<i>Figure 1-6 : Boucle de courant entraînant la propagation du potentiel d'action.</i>	<i>14</i>
<i>Figure 1-7 : Illustration de l'appareil urinaire chez l'humain.....</i>	<i>16</i>
<i>Figure 2-1 : Lignes de champ électrique et direction du courant ionique lors de l'application d'un courant électrique stimulant.</i>	<i>20</i>
<i>Figure 2-2 : Courbe intensité du courant vs. durée.....</i>	<i>26</i>
<i>Figure 2-3 : Courbe quantité de charges vs. durée.</i>	<i>27</i>
<i>Figure 2-4 : Module et de la phase de l'impédance de l'IET en fonction de la fréquence pour l'implant urinaire de l'équipe Polystim [26].</i>	<i>30</i>
<i>Figure 2-5 : Schéma simplifié de la source de courant VCR (Voltage Controlled Resistor) [15].</i>	<i>31</i>
<i>Figure 2-6 : Schéma simplifié de l'étage de sortie haut voltage de Swaroop et al. [50].</i>	<i>32</i>
<i>Figure 2-7 : Schéma simplifié d'un lien inductif.</i>	<i>33</i>
<i>Figure 2-8 : Principe de fonctionnement des convertisseurs DC-DC capacitif.</i>	<i>35</i>
<i>Figure 2-9 : Architecture (a) et photographie (b) de l'implant urinaire de l'équipe Polystim [36].....</i>	<i>38</i>
<i>Figure 3-1 : Schéma bloc du générateur de stimuli haut voltage.....</i>	<i>41</i>
<i>Figure 3-2 : Schéma bloc du circuit intégré ICJPMHVS.</i>	<i>41</i>
<i>Figure 3-3 : Topologie du multiplicateur de voltage proposée par Cockroft et Walton [39].....</i>	<i>42</i>
<i>Figure 3-4 : Topologie de charge pump proposée par J.Dickson [12].</i>	<i>43</i>
<i>Figure 3-5 : Topologie NCP-2 avec CTS (charge transfert switches)</i>	<i>44</i>

<i>Figure 3-6 : Topologie du générateur de haute tension positive du HVSG.</i>	<i>45</i>
<i>Figure 3-7 : a) Générateur d'horloges déphasées sans recouvrement. b) Chronogramme du circuit</i>	<i>47</i>
<i>Figure 3-8 : a) Topologie des amplificateurs de signaux d'horloge b) Seuil d'activation des transistors du dernier étage.....</i>	<i>48</i>
<i>Figure 3-9 : Topologie du générateur de haute tension négative.....</i>	<i>48</i>
<i>Figure 3-10 : CNA à transistors uniques dimensionnés de façon binaire.....</i>	<i>50</i>
<i>Figure 3-11 : CNA à topologie code thermomètre de 4 bits.....</i>	<i>51</i>
<i>Figure 3-12 : Schéma bloc du convertisseur numérique à analogique.</i>	<i>51</i>
<i>Figure 3-13 : Source de courant du convertisseur numérique à analogique. a) Schéma de la source de courant avec décodeur 2 bits. b) Table de vérité du décodeur.....</i>	<i>53</i>
<i>Figure 3-14 : Convertisseur de niveau de tension utilisé dans les sources de courant...53</i>	
<i>Figure 3-15 : Référence de courant avec circuit de démarrage.....</i>	<i>54</i>
<i>Figure 3-16 : Miroirs de courant cascode utilisés pour amplifier le courant de référence de base.....</i>	<i>54</i>
<i>Figure 3-17 : Stimulation bipolaire a) IET placée entre l'alimentation positive et la masse. b) IET placée entre l'alimentation négative et la masse.</i>	<i>56</i>
<i>Figure 3-18 : Commutation utilisant une architecture « pont en H ».</i>	<i>56</i>
<i>Figure 3-19 : Architecture de l'étage de sortie du générateur de stimuli haut voltage. .57</i>	
<i>Figure 3-20 : a) Commutateur utilisé pour l'étage de sortie b) Convertisseur de niveau de tension utilisé pour les commutateurs.</i>	<i>58</i>
<i>Figure 3-21 : Décodeur de l'étage de sortie.....</i>	<i>59</i>
<i>Figure 3-22 : Dessin des masques du circuit intégré ICJPMHVS</i>	<i>61</i>
<i>Figure 3-23 : Carte de la mémoire du contrôleur numérique.</i>	<i>67</i>
<i>Figure 3-24 : Diagramme temporel de la séquence de programmation de la mémoire..68</i>	
<i>Figure 3-25 : Schéma bloc du contrôleur numérique représentant la structure du code VHDL.</i>	<i>69</i>
<i>Figure 4-1 : Simulation du générateur d'horloges déphasées sans recouvrement</i>	<i>71</i>
<i>Figure 4-2 : Simulation des amplificateurs d'horloge.....</i>	<i>71</i>

<i>Figure 4-3 : Simulation des convertisseurs DC-DC : Temps de charge</i>	<i>72</i>
<i>Figure 4-4 : Simulation des convertisseurs DC-DC : Stimulation d'intensité maximale</i>	<i>73</i>
<i>Figure 4-5 : Simulation du convertisseur numérique à analogique</i>	<i>74</i>
<i>Figure 4-6 : Simulation du convertisseur numérique à analogique : INL et DNL.....</i>	<i>75</i>
<i>Figure 4-7 : Plage de courant atteignable en fonction de la résistance de l'IET</i>	<i>76</i>
<i>Figure 4-8 : Gain et linéarité de l'étage de sortie simulés pour différentes valeurs de résistance de l'IET</i>	<i>76</i>
<i>Figure 4-9 : Banc de test du circuit intégré ICJPMHVS.....</i>	<i>77</i>
<i>Figure 4-10 : Charge du générateur de haut voltage positif.....</i>	<i>78</i>
<i>Figure 4-11 : Rampe appliquée sur le convertisseur numérique à analogique.....</i>	<i>79</i>
<i>Figure 4-12 : Limite de l'étage de sortie: a) Configuration en H b) Configuration source-sink</i>	<i>79</i>
<i>Figure 4-13 : Performance du générateur de haut voltage pour a) la stimulation d'intensité maximale b) la génération d'une onde sinusoïdale.</i>	<i>80</i>

LISTE DES TABLEAUX

<i>Tableau 2-1 : Variante de la forme d'onde rectangulaire monophasique et biphasique</i>	<i>25</i>
<i>Tableau 2-2 : Plage de tension disponible pour une même surface [15].</i>	<i>32</i>
<i>Tableau 2-3 : Stimulateurs haut voltage alimentés par lien inductif.</i>	<i>34</i>
<i>Tableau 2-4 : Stimulateurs haut voltage alimentés par convertisseur DC-DC intégré.</i>	<i>36</i>
<i>Tableau 3-1 : Encodage des signaux de contrôle de l'étage de sortie.</i>	<i>60</i>
<i>Tableau 3-2 : Mode de stimulation disponible</i>	<i>63</i>
<i>Tableau 3-3 : Description des paramètres de stimulation du contrôleur numérique.</i>	<i>64</i>
<i>Tableau 3-4 : Description du registre de configuration.</i>	<i>65</i>

LISTE DES ANNEXES

<i>ANNEXE I : SCHÉMAS ÉLECTRIQUES.....</i>	<i>96</i>
<i>ANNEXE II : CODE VHDL.....</i>	<i>110</i>

INTRODUCTION

Il existe deux systèmes distincts permettant l'acheminement de différentes informations au sein d'un organisme vivant : le système endocrinien et le système nerveux. Le premier utilise le système cardiovasculaire afin de transmettre des messagers chimiques (hormones, phéromones, protéines, etc.) dans l'organisme. Ces derniers sont produits par les différentes glandes du système endocrinien et ont un effet sur certains organes cibles. L'adrénaline, par exemple, lorsque présente dans le sang, fait augmenter la glycémie, la fréquence cardiaque et la vitesse du métabolisme. Le système nerveux achemine quant à lui l'information sous forme d'influx électrique, ce qui lui permet d'être beaucoup plus rapide. Les influx nerveux voyagent à des vitesses pouvant atteindre 100 m/s. L'information peut donc transiter d'un bout à l'autre de l'organisme en quelques millisecondes. À titre de comparaison, la réaction du système endocrinien prend habituellement quelques secondes, voire quelques minutes.

Ceci illustre bien l'importance du système nerveux : il permet le transport de l'information et la production d'une réponse appropriée de façon quasi instantanée. C'est pourquoi le dysfonctionnement de cette fonction essentielle peut avoir de graves conséquences pour ceux qui en souffrent. Plusieurs pathologies pouvant affecter les individus sont causées par certaines voies nerveuses inopérantes. La cécité peut être causée par une dysfonction du nerf optique, de même que la surdité peut être causée par une absence de génération d'influx nerveux dans le nerf auditif suite à un son. La rupture de la moelle épinière détruit le lien entre le système nerveux central et le système nerveux périphérique, paralysant les muscles moteurs, empêchant les sensations et perturbant le bon fonctionnement de certains organes, tel que la vessie. De telles dysfonctions du système nerveux sont très souvent irréversibles et la stimulation électrique fonctionnelle est depuis quelque temps utilisée afin d'améliorer le sort de ceux qui en souffrent.

L'effet de l'électricité sur le système nerveux est connu depuis longtemps. C'est au 18^{ième} siècle que la première étude, publiée par Luigi Galvani, portant sur la stimulation électrique du système nerveux montra qu'il est possible de faire contracter un muscle à l'aide d'une décharge électrique. Cependant, cela ne fait que quelques décennies que nous commençons à comprendre les mécanismes de la stimulation électrique des tissus nerveux, grâce entre autres aux travaux de Hodgkin et Huxley qui ont fait la lumière sur les mécanismes derrière les influx nerveux. Nous savons maintenant que l'on peut provoquer un influx nerveux dans un neurone en faisant varier le potentiel transmembranaire de celui-ci. C'est ce phénomène qui est mis à contribution dans la stimulation électrique neuronale.

Des systèmes ont été développés afin de stimuler électriquement les voies nerveuses qui ne sont plus stimulées naturellement. Ceux-ci envoient de légères quantités de charges par des impulsions électriques à l'aide d'électrodes en contact avec les nerfs afin de générer artificiellement des influx nerveux (potentiels d'actions) qui, une fois déclenchés, se propagent le long du nerf. L'efficacité d'un système de stimulation à générer des influx dans les tissus nerveux dépend de deux principaux facteurs. Dans un premier temps, il y a le choix d'un bon protocole de stimulation, c'est-à-dire le choix approprié des paramètres des impulsions électriques tel que leur forme, leur durée, leur amplitude, leur fréquence, etc. En second lieu, pour que la stimulation soit efficace, l'interface entre les électrodes et le nerf doit être de bonne qualité. Au cours de la durée de vie d'un stimulateur, cette interface se modifie, ce qui peut affecter la stimulation. Il faut donc tenter de contrer le mieux possible ces modifications et d'en limiter les effets.

Les travaux présentés dans ce mémoire s'inscrivent dans cette volonté de rendre la stimulation électrique du système nerveux périphérique plus efficace. Après un survol du système nerveux et des mécanismes sous-jacent à la transmission des influx nerveux dans le premier chapitre, une revue de littérature concernant la stimulation électrique est

exposée dans le deuxième chapitre. Cette revue résume l'état des connaissances sur les phénomènes mis en jeu en rapport à l'efficacité et la sécurité de la stimulation neuronale ainsi que les travaux récents liés à notre domaine. Dans le troisième chapitre sera présentée la conception d'un générateur de stimuli haut voltage flexible dédié à la stimulation efficace du système nerveux périphérique. Les résultats des simulations et des tests sur la puce fabriquée sont exposés dans le quatrième et dernier chapitre. Une conclusion ainsi que des recommandations pour de futurs travaux sont présentés dans la dernière section de ce mémoire.

CHAPITRE 1

NOTIONS INTRODUCTIVES

Dans ce premier chapitre sont exposées les notions décrivant le contexte du projet présenté dans ce mémoire. Nous y aborderons un aperçu du système nerveux de l'humain, sa structure et ses caractéristiques. Nous verrons les mécanismes de la génération des influx nerveux ainsi que de leur transmission dans les nerfs. Nous terminerons par une description plus détaillée de l'appareil urinaire ainsi que des voies nerveuses régissant son fonctionnement.

1.1 Le système nerveux

Le système nerveux des vertébrés se divise en deux sous-systèmes : le système nerveux central et le système nerveux périphérique, qui à leur tour se subdivisent en plusieurs différentes parties (fig. 1-1). Bien que ces deux principales partitions du système nerveux remplissent des rôles différents, ils sont tous deux constitués d'une même cellule de base : le neurone.

1.1.1 Système nerveux central

Le système nerveux central (SNC) est le siège principal de l'intégration de l'information. Composé de l'encéphale (le cerveau, le cervelet et le tronc cérébral) et de la moelle épinière, il interprète l'information émanant du système nerveux périphérique (SNP) et détermine la réponse adéquate de l'organisme. L'encéphale regroupe les fonctions d'intégration les plus complexes du système nerveux : l'homéostasie, la perception, le mouvement et l'intellect chez l'être humain. La moelle épinière, située dans la colonne vertébrale, assure pour sa part deux principales fonctions : l'intégration des réponses simples à certains stimuli (réflexes) et la transmission de l'information à destination ou en provenance de l'encéphale.

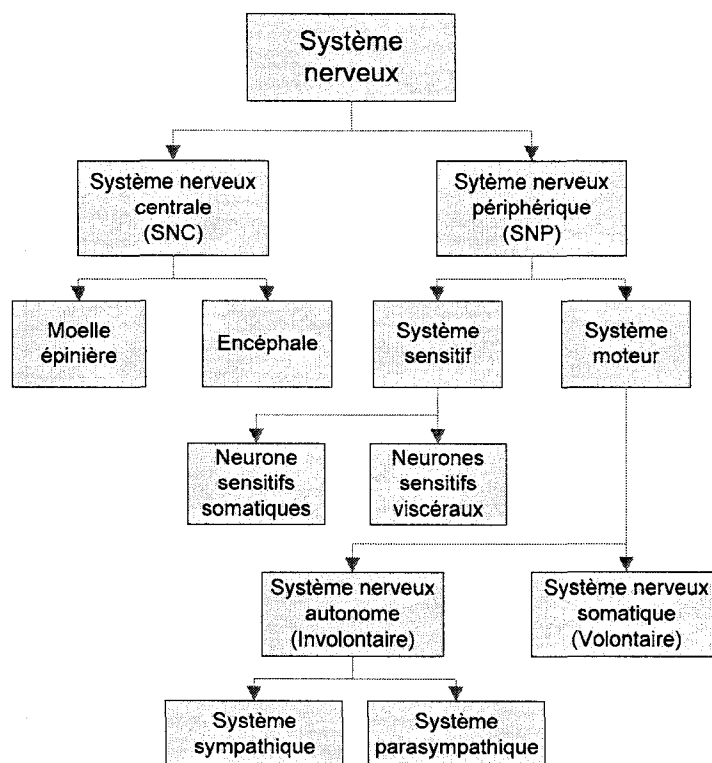


Figure 1-1 : Ramifications du système nerveux des vertébrés

1.1.2 Système nerveux périphérique

Dans ce mémoire, nous nous intéressons plus particulièrement au système nerveux périphérique (SNP). Celui-ci comprend deux ensembles de neurones distincts : le système nerveux sensitif, ou afférent, et le système nerveux moteur, ou efférent. Le premier se compose de neurones qui acheminent l'information issue des récepteurs sensoriels vers le SNC. À l'opposé, le système nerveux moteur conduit l'information en provenance du SNC vers les cellules effectrices, comme celles contenues dans les muscles. Le SNP de l'être humain est composé de 12 paires de nerfs crâniens prenant naissance dans l'encéphale et de 31 paires de nerfs rachidiens issus de la moelle épinière [4]. Ces nerfs contiennent pour la plupart les deux types de neurones : les neurones sensitifs et les neurones moteurs. Seuls quelques nerfs crâniens ne remplissent qu'un

rôle sensitif (les nerfs optiques et olfactifs, par exemple). Les nerfs crâniens innervent les organes de la tête et du tronc alors que les nerfs rachidiens innervent l'ensemble de l'organisme.

Le système nerveux remplit deux fonctions : le commandement des réponses au milieu externe et la régulation du milieu interne. Les divisions sensitives et motrices du SNP jouent un rôle dans les deux fonctions. Le système nerveux moteur est divisé en deux sous-systèmes associés à chacune des fonctions du système nerveux : le système nerveux somatique et autonome. Les neurones moteurs du système nerveux somatique innervent les muscles squelettiques. Bien que l'action du système nerveux somatique semble tout à fait volontaire, une grande partie des mouvements des muscles squelettiques résulte de réflexes prenant origine dans la moelle épinière ou la région inférieure de l'encéphale. Les nerfs moteurs appartenant au système nerveux autonome innervent pour leur part les organes du système digestif, cardiovasculaire, excréteur et endocrinien et assurent ainsi une régulation interne involontaire de l'organisme.

Le système autonome comporte deux divisions distinctes tant sur les plans anatomique, physiologique et chimique : les systèmes autonomes sympathique et parasympathique. Ces deux subdivisions, lorsqu'elles innervent le même organe, ont souvent des effets contraires ou antagonistes. De façon générale, la division parasympathique favorise les mécanismes qui permettent de gagner ou économiser de l'énergie (la digestion, par exemple) tandis que la division sympathique augmente les dépenses énergétiques en préparant à l'action.

1.1.3 Le neurone

Le neurone est l'élément spécialisé dans l'acheminement des influx nerveux au sein du système nerveux. La physiologie du neurone lui permet de réagir à une stimulation chimique (via les neurotransmetteurs) ou physique (neurone sensitif), et de l'intégrer en une impulsion électrique qu'elle fait voyager sur une certaine distance. Elle permet

ensuite de reconvertir cette impulsion en stimuli chimique pour la transmettre à d'autres neurones ou cellules effectrices via des interconnexions appelées synapses. En dépit du fait que la structure des neurones varie selon le rôle qu'ils jouent et leur emplacement dans le système nerveux, ils présentent pour la plupart des caractéristiques communes (Fig. 1-2).

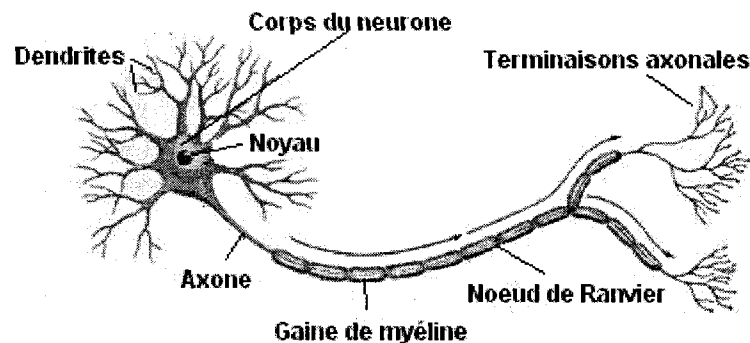


Figure 1-2 : Anatomie du neurone

Comme toute cellule, le corps du neurone renferme le noyau ainsi que plusieurs organites cellulaires. Le neurone conduit l'information grâce à deux types de prolongement : les dendrites et les axones. Les dendrites sont nombreuses et très ramifiées. Elles transmettent les messages en provenance d'autres neurones vers le corps du neurone via des milliers de récepteurs synaptiques détectant la présence de neurotransmetteurs. Les axones conduisent quant à eux les messages en provenance du corps du neurone vers les terminaisons axonales où des neurotransmetteurs sont relâchés dans les synapses. Un grand nombre de neurones ne comportent qu'un seul et unique axone qui peut être parfois très long.

Dans le SNP, les axones de nombreux neurones sont entourés par une succession de cellules de soutien nommées cellules de Schwann. Elles forment une couche isolante (pas parfaitement) discontinue appelée gaine de myéline. Les petits intervalles sans myéline se trouvant entre les cellules de Schwann se nomment nœuds de Ranvier et jouent un rôle important dans la conduction de l'axone.

1.1.4 Les nerfs

Dans le SNP, les neurones sont regroupés sous forme de fascicules, lesquelles sont à leur tour regroupées pour former les nerfs. Dans les fascicules, les neurones s'associent ensemble par le biais d'un tissu conjonctif nommé endonèvre constitué de microfibrilles de collagène. Les différents fascicules sont enveloppés par une couche d'un autre tissu, le périnèvre, et sont ensuite regroupés ensemble par l'épinèvre, un tissu conjonctif adipeux contenant des vaisseaux sanguins et forment ainsi les nerfs. La figure 1-3 montre une coupe transversale d'un nerf du SNP.

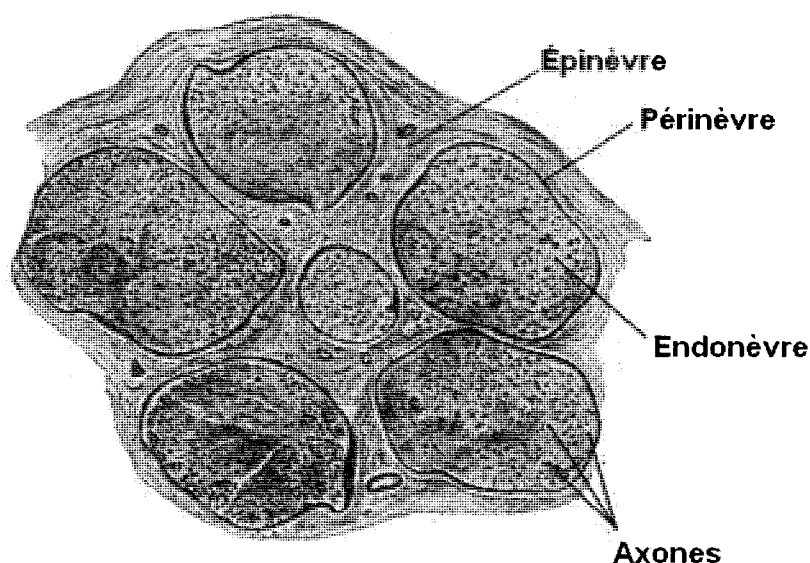


Figure 1-3 : Coupe transversale d'un nerf du système nerveux périphérique.

1.2 Mécanisme de propagation des influx nerveux

Dans le système nerveux, l'information voyage sous forme d'impulsions électriques appelées potentiels d'action. Lorsqu'une quantité suffisante de charges (ions) en provenance des neurones voisins arrivent au corps d'un neurone par ses dendrites, un potentiel d'action est déclenché et se propage le long de l'axone. Arrivé aux terminaisons axonales, le potentiel d'action provoque la libération de neurotransmetteurs

dans les synapses, les liens d'interconnexion entre les neurones. Ces neurotransmetteurs servent à déclencher de nouveaux potentiels d'action dans les neurones directement reliés au neurone excité. L'influx électrique se propageant le long de l'axone est provoqué par un flux d'ion à travers la membrane plasmique du neurone.

1.2.1 Le potentiel de membrane

Il existe une différence de potentiel électrique entre le milieu interne et externe de toute cellule vivante. Ce potentiel, appelé potentiel de membrane, est dû à la différence de concentration ionique de part et d'autre de la membrane plasmique et sa valeur se situe entre -50 mV et -100 mV dans les cellules animales. Le milieu extracellulaire étant par convention à un potentiel nul, le signe négatif indique que l'intérieur de la cellule, le cytoplasme, est chargé négativement.

Les ions qui influencent majoritairement le potentiel de membrane des neurones sont les ions K^+ , Na^+ , Cl^- et Ca^{2+} . La membrane plasmique du neurone comporte des canaux protéiques spécifiques à chaque ion afin qu'ils puissent traverser la double couche de phosphoglycérolipides membranaires. Plus la membrane possède de canaux protéiques pour un ion particulier, plus sa perméabilité est grande pour cet ion. La membrane du neurone offre, au repos, une perméabilité jusqu'à 50 fois supérieure aux ions K^+ par rapport aux ions Na^+ . L'intérieur du neurone comporte aussi un grand nombre de grosses molécules organiques chargées négativement (protéines, acides aminés, etc.) ne pouvant traverser la membrane plasmique.

Le milieu extracellulaire comporte une concentration très faible d'ion K^+ par rapport au cytoplasme du neurone. Il y a donc une diffusion de potassium de l'intérieur vers l'extérieur suivant ce fort gradient de concentration. Comme les gros anions internes ne peuvent suivre le potassium, le cytoplasme devient de plus en plus négatif par rapport à l'extérieur. Cependant, plus le gradient électrique augmente, plus celui-ci s'oppose au

flux d'ions K^+ vers l'extérieur. Sans aucun autre phénomène, le potentiel membranaire atteindrait -85 mV, soit le potentiel d'équilibre du potassium, où les entrées dues au gradient électrique annulent les sorties dues au gradient de concentration.

La membrane plasmique du neurone est aussi, plus faiblement, perméable aux ions Na^+ dont la concentration, à l'inverse du potassium, est nettement supérieure dans le milieu extracellulaire. Le gradient de concentration du sodium ainsi que le gradient électrique causé par le potassium permettent donc une entrée d'ion sodium. Ce phénomène fait donc augmenter le potentiel de membrane, ce qui entraîne une sortie encore plus importante des ions K^+ . En l'absence de régulation, les gradients de concentration du potassium et du sodium disparaîtraient peu à peu.

Le neurone comporte une autre protéine membranaire permettant la régulation des concentrations d'ions K^+ et Na^+ de part et d'autre de la membrane. Celle-ci dépense de l'énergie pour faire sortir des ions sodium par transport actif contre les gradients de concentration électrique et fait entrer des ions potassium par diffusion facilitée. À l'équilibre, le potentiel transmembranaire se situe aux alentours de -70 mV dans les neurones.

1.2.2 Excitation des cellules nerveuses

La clé de la génération d'influx nerveux dans les neurones suite à un stimulus réside dans le fait que leur potentiel membranaire peut être modifié de façon locale et temporaire grâce à des canaux protéiques à fonction active généralement fermés à l'état de repos. Lorsqu'un stimulus atteint le corps du neurone, soit par l'entremise de neurotransmetteurs dans le cas des interneurones, soit par l'entremise de stimulation externe (lumière, vibration, choc, température, etc.) pour les neurones sensitifs, il s'ensuit des changements locaux (dans les environs du récepteur synaptique stimulé) au potentiel de membrane du corps du neurone. Ces changements sont provoqués par l'activation des canaux protéiques à fonction active laissant soit sortir des ions K^+ ou

entrer des ions Na^+ . La sortie d'ions K^+ entraîne une hyperpolarisation locale, c'est-à-dire un potentiel transmembranaire encore plus négatif. Les stimuli entraînant ce phénomène sont dit inhibiteurs et ne mènent pas à la génération d'un potentiel d'action, ils tendent même à en bloquer l'apparition. D'autres stimuli, dit excitateurs, activent les canaux protéiques laissant entrer les ions Na^+ , menant à une augmentation locale du potentiel transmembranaire appelée dépolarisation. Plus un stimulus est intense, plus un grand nombre de canaux s'ouvrent. Le corps du neurone intègre à la fois des milliers d'hyperpolarisations et de dépolarisations locales. Si un certain niveau de dépolarisation, appelé seuil d'excitation, est atteint dans la région d'implantation de l'axone (entre 15mV et 20mV au dessus du potentiel de repos), il y aura déclenchement d'un potentiel d'action qui se propagera jusqu'à l'autre extrémité de l'axone.

1.2.3 Le potentiel d'action

Le potentiel d'action est un phénomène de type tout ou rien dont l'amplitude ne dépend pas de l'intensité du stimulus qui l'a provoqué, dans la mesure où celui-ci a entraîné une dépolarisation suffisante du corps du neurone. L'intensité du stimulus est plutôt reflétée par la fréquence des influx nerveux. Plus un stimulus est intense, plus la fréquence des influx nerveux qui lui sont associés sera élevée. Le potentiel d'action est régi par des canaux protéiques appelés canaux tensiodépendants et est constitué de quatre phases au cours desquelles le potentiel transmembranaire varie brusquement. Ces phases sont la dépolarisation, la repolarisation, l'hyperpolarisation et le retour à l'état de repos (Fig. 1-4).

Les canaux tensiodépendants sont des canaux dont la perméabilité aux ions est variable en fonction du potentiel transmembranaire. Deux types de ces canaux protéiques participent au potentiel d'action : les canaux à sodium et à potassium. La figure 1-5 montre l'état de ceux-ci au cours de chacune des phases du potentiel d'action. Les canaux à sodium possèdent deux vannes laissant ou non passer les ions Na^+ , la vanne

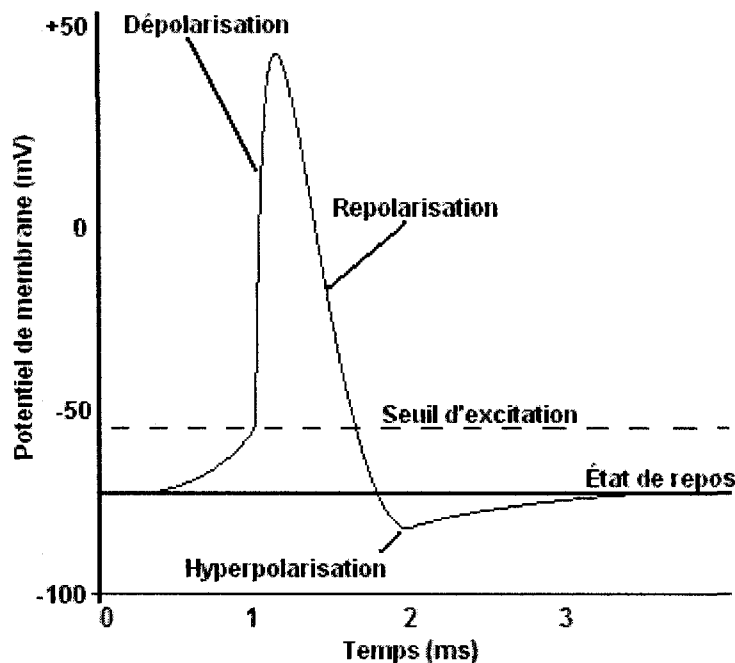


Figure 1-4 : Illustration et étapes du potentiel d'action

d'activation A (fermée au repos) et celle d'inactivation I (ouverte au repos). Lorsque le potentiel transmembranaire atteint le seuil d'excitation, la vanne d'activation s'ouvre rapidement et laisse entrer des ions Na^+ , qui sont entraînés par leur gradient de concentration. Cette entrée d'ions positifs a pour conséquence de faire élever encore plus le potentiel transmembranaire, ce qui entraîne l'ouverture d'un plus grand nombre de canaux à sodium et une entrée massive d'ions Na^+ . De son côté, la vanne d'inactivation se referme lorsque le potentiel transmembranaire augmente, mais de façon plus lente. Les canaux à potassium comportent quant à eux une seule vanne fermée au repos. Tout comme la vanne d'activation des canaux à sodium, celle-ci s'ouvre avec l'augmentation du potentiel de membrane, mais de façon aussi lente que la vanne d'inactivation. Elle ne laisse sortir les ions K^+ que lorsque l'entrée des ions Na^+ est déjà avancée. La sortie d'ions K^+ , eux aussi entraînés par le fort gradient de concentration, fait en sorte, conjointement avec l'inactivation des canaux à sodium, de repolariser la membrane. De retour à la valeur de repos, la vanne d'activation des canaux à sodium se referme alors que les deux autres, plus lentes, mettent un certain temps à revenir à leur

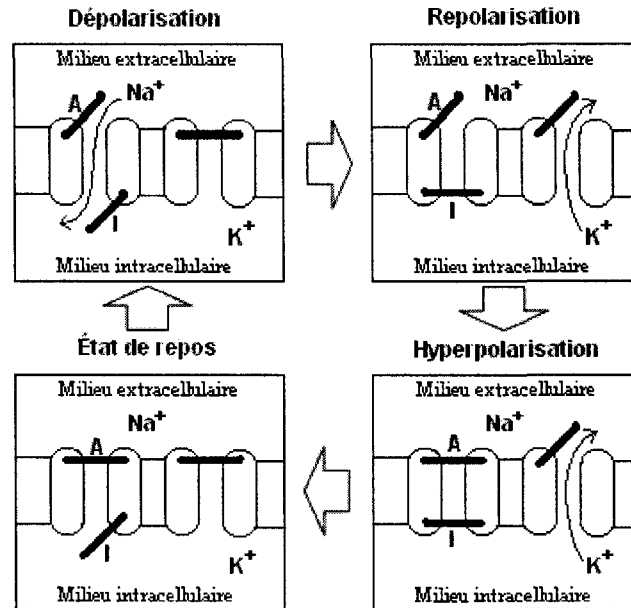


Figure 1-5 : État des canaux protéiques lors du passage d'un potentiel d'action.

configuration de repos. Les ions K^+ continuent donc de sortir pour un certain moment, ce qui mène à une hyperpolarisation de la membrane. Aussi, durant le temps où la vanne d'inactivation des canaux à sodium est fermée, aucune dépolarisation n'est possible. Ce délai est nommé période réfractaire. Il impose une borne supérieure sur la fréquence à laquelle les potentiels d'action peuvent être générés et joue un rôle dans leur sens de propagation.

1.2.4 Propagation des potentiels d'action

Prenant origine dans le corps du neurone, le potentiel d'action se propage tout le long de l'axone à la manière d'une vague. La figure 1-6 montre les boucles de courant occasionnées par l'entrée massive d'ions Na^+ . La forte dépolarisation dans la région 2 induite lors du potentiel d'action entraîne l'atteinte du seuil d'excitation de la région voisine (3), qui à son tour passera par les quatre phases du potentiel d'action. La dépolarisation de cette dernière entraînera sa région voisine et ainsi de suite. Le potentiel d'action ne se déplace donc pas mais il est répété tout le long de l'axone. La

section venant d'être repolarisée (1) se trouve en période réfractaire. La dépolarisation de la région 2 n'aura pas d'effet sur elle, empêchant le retour de l'influx nerveux vers le corps du neurone.

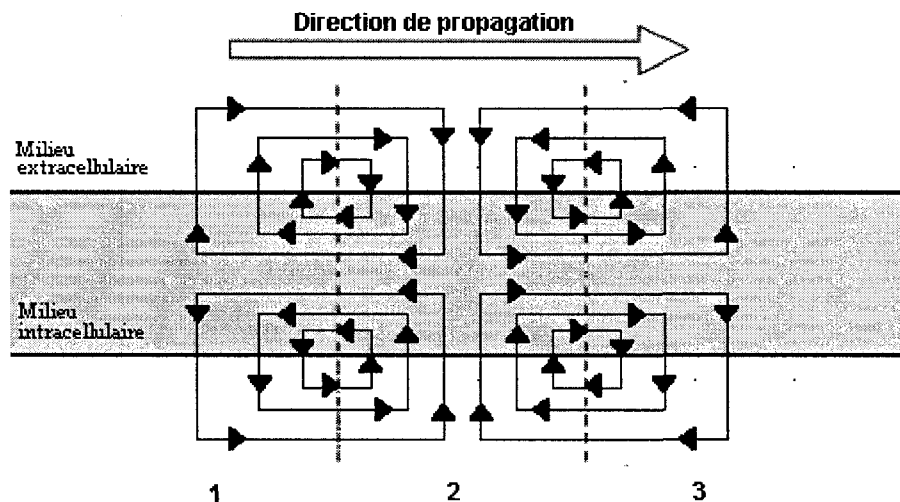


Figure 1-6 : Boucle de courant entraînant la propagation du potentiel d'action.

La vitesse à laquelle se propagent les potentiels d'action dépend du diamètre de l'axone. Plus il est grand, plus la propagation sera rapide. La résistance d'un conducteur étant inversement proportionnelle à l'aire de sa section transversale, un potentiel d'action entraînera une dépolarisation qui s'étendra sur une plus grande distance ce qui mènera à l'apparition d'un potentiel d'action plus loin que dans un axone plus fin pour une même période de temps.

Comme mentionné précédemment, un grand nombre d'axones du système nerveux périphérique sont entourés d'une gaine de myéline comportant de petits intervalles appelés nœuds de Ranvier. Dans le cas de ces neurones, les canaux tensiodépendants générant les potentiels d'action sont concentrés dans ces intervalles. De plus, la gaine de myéline est très peu perméable aux ions de sorte que la majorité des transferts de charges entre le milieu extracellulaire et intracellulaire ne peut se faire qu'aux nœuds de

Ranvier. Dans ce type d'axone, la propagation des influx nerveux n'est pas continue. Les potentiels d'action sautent littéralement d'un nœud à l'autre (distants d'environ 200 fois le diamètre de l'axone) ce qui augmente la vitesse de l'influx. Ce phénomène se nomme conduction saltatoire et permet d'obtenir des vitesses de transmission élevées dans des axones au diamètre relativement fin.

1.3 L'appareil urinaire

Étant donné que ce projet fait partie de l'implant urinaire de l'équipe Polystim [34], une brève description de l'appareil urinaire est nécessaire. Nous verrons dans un premier temps son anatomie et son fonctionnement pour ensuite voir les différentes voies nerveuses lui étant associées. Nous terminerons par l'effet des traumatismes à la moelle épinière sur l'appareil urinaire.

1.3.1 Anatomie et fonctionnement

L'appareil urinaire joue un rôle très important dans la régulation du milieu interne de l'organisme. Il est composé principalement des reins et de la vessie (Fig. 1-7). Dans un premier temps, le sang est filtré par les reins, organes paires situés dans l'abdomen. Le sang y est acheminé via l'aorte abdominale et l'artère rénale et les quitte par la veine rénale pour rejoindre la veine cave inférieure. Le sang y est débarrassé des déchets azotés produit par le métabolisme et sa concentration en divers électrolytes y est régulée. À partir de ces déchets, les reins composent l'urine qui est acheminée via les uretères vers la vessie et s'y accumule. La vessie est vidée périodiquement lors de la miction via l'urètre qui achemine l'urine vers l'extérieur de l'organisme.

Lors du remplissage, c'est-à-dire entre les mictions, les muscles du sphincter situés à proximité de la jonction entre l'urètre et la vessie empêchent l'écoulement de l'urine. Il s'agit d'un sphincter lisse. Lors de la miction, ce sphincter se relâche et le détrusor, muscle lisse de la vessie, se contracte pour permettre l'évacuation de l'urine. Un autre

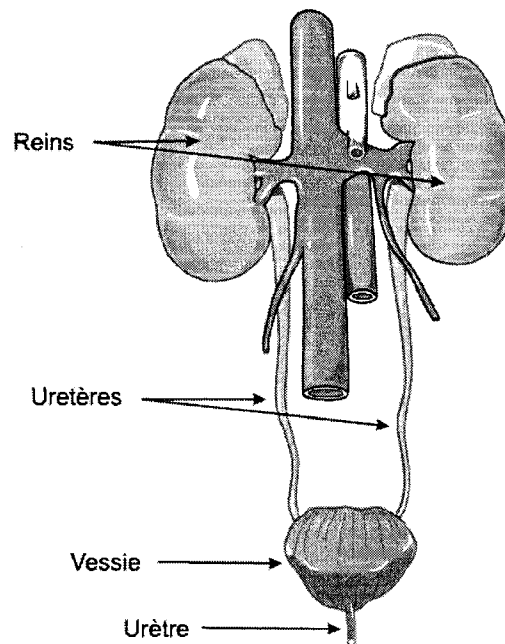


Figure 1-7 : Illustration de l'appareil urinaire chez l'humain.

sphincter entoure le sphincter lisse et descend légèrement en dessous de la jonction vessie-urètre. Ce dernier, nommé sphincter strié, permet la continence active, c'est-à-dire la rétention volontaire de l'urine lorsque le besoin d'uriner se fait sentir et que le sphincter lisse se relâche.

1.3.2 Voies nerveuses du système urinaire

Les voies nerveuses innervant le système urinaire sont toujours sujets à controverses. En général, on s'accorde pour dire que l'on distingue trois voies neuronales principales. Lors du remplissage, la voie sympathique rend possible la dilatation de la vessie. Elle prend origine dans la région thoraco-lombaire et transite par les ganglions sympathiques correspondants. Cette voie nerveuse permet d'inhiber la contraction du détrusor et permet la contraction du sphincter lisse. Elle véhicule aussi des signaux sensitifs douloureux.

En second lieu, on retrouve la voie parasympathique, qui, comme mentionné dans la première section, a un effet antagoniste à celui de la voie sympathique. Prenant origine dans la région sacrée (nerfs S2, S3 et S4), elle est responsable de la contraction de la vessie et du relâchement du sphincter lisse lors de la miction. Elle comporte aussi des neurones sensitifs permettant l'acheminement de l'information concernant la dilatation de la vessie et, tout comme les fibres de l'innervation sympathique, elle véhiculerait aussi quelques signaux sensitifs douloureux.

La troisième voie est celle dite somatique. Elle prend elle aussi naissance dans la région sacrée (nerfs S2, S3 et S4) et innerve principalement le muscle sphincter strié et le plancher pelvien responsables de la continence volontaire. Cette voie contiendrait aussi les fibres sensibles de ces organes.

1.3.3 Effets d'un traumatisme à la moelle épinière

Les lésions à la moelle épinière entraînent la rupture des différentes voies nerveuses, et par le fait même, des communications entre le SNC et SNP. Ceci implique plusieurs conséquences au niveau du fonctionnement du système urinaire. Tout d'abord, la rupture de la voie somatique rend impossible le contrôle volontaire du sphincter strié et du plancher pelvien, ce qui ouvre la voie à des problèmes d'incontinence. Ce problème est de plus amplifié par le fait que l'individu ne ressent pas l'envie d'uriner, phénomène causé par les voies sensibles endommagées. L'urine doit être prélevée régulièrement via cathéter avec les inconvénients qui y sont associés.

Le SNC permet aussi de moduler l'effet des voies sympathique et parasympathique aux effets antagonistes. En l'absence de lien avec le SNC, un déséquilibre entre l'effet inhibiteur et facilitateur de ces fibres se manifeste. Ce déséquilibre entraîne une hyperactivité, car la vessie n'est désormais régulée que par les arcs réflexes au niveau de la moelle épinière, le principal symptôme étant une réduction de la capacité de stockage

de la vessie. En effet, les signaux facilitateurs (contraction de la vessie) ne sont plus contrebalancés par les signaux inhibiteurs (relâchement) ce qui entraîne une augmentation de la pression vésicale. Parmi les conséquences de ce déséquilibre, nommé hyperreflexie, l'on retrouve le reflux d'urine de la vessie vers les reins, reflux qui peut endommager ceux-ci et conduire à une insuffisance rénale chronique.

1.4 Conclusion

Dans ce premier chapitre, un survol de la structure du système nerveux des vertébrés a été présenté. Les mécanismes sous-jacents à la génération et à la propagation des influx nerveux ont été abordés ainsi qu'une description plus approfondie des voies nerveuses régissant les fonctions de l'appareil urinaire. Dans le prochain chapitre est exposée une revue de littérature concernant la stimulation électrique du système nerveux périphérique.

CHAPITRE 2

LA STIMULATION ÉLECTRIQUE DU SYSTÈME NERVEUX PÉRIPHÉRIQUE

Le présent chapitre traite de la stimulation électrique du système nerveux périphérique. Nous y verrons les mécanismes de la stimulation neuronale et les dangers potentiels pour le système nerveux. Une recherche concernant les paramètres qui doivent être pris en compte pour une stimulation efficace sera présentée et nous aborderons les éléments pouvant affecter cette efficacité. Nous terminerons avec une présentation d'une revue des différents systèmes de stimulation permettant l'obtention de stimuli d'intensité suffisante pour une stimulation efficace.

2.1 Mécanismes de la stimulation neuronale

Les mécanismes exacts de la stimulation électrique des tissus excitables commencent à être de mieux en mieux compris. Lorsqu'un courant électrique est appliqué dans un volume conducteur, tel que les milieux organiques, un champ électrique d'une magnitude proportionnelle à l'intensité du courant appliqué est formé. C'est l'application d'un tel champ électrique dans le voisinage des neurones, induisant une différence de potentiel entre les nœuds de Ranvier, qui est à l'origine d'un déplacement de charges (redistribution des charges) entraînant une dépolarisation de la membrane près de la cathode et une hyperpolarisation dans les environs de l'anode (Fig. 2-1).

Il est important de noter qu'il s'agit des variations rapides du champ électrique qui produit l'excitation. Dans le cas où le champ varie très doucement, les vannes d'inactivation des canaux tensiodépendants à sodium (qui sont lentes par rapport aux vannes d'activation) ont le temps de se fermer au fur et à mesure que les vannes

d'activation s'ouvrent, empêchant ainsi l'entrée massive de Na^+ nécessaire au déclenchement du potentiel d'action.

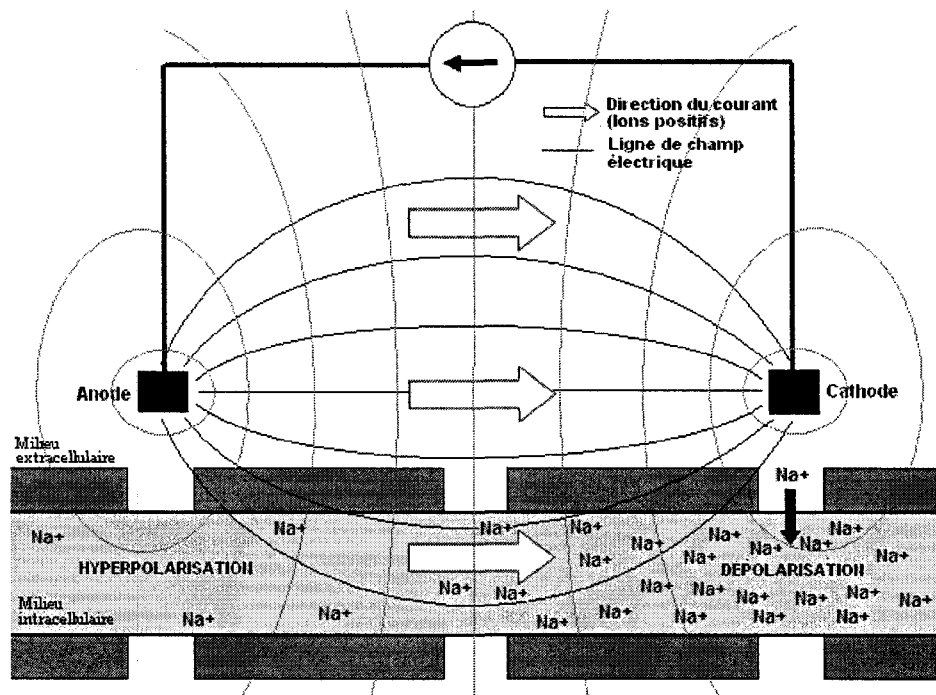


Figure 2-1 : Lignes de champ électrique et direction du courant ionique lors de l'application d'un courant électrique stimulant.

La dépoliarisation de la membrane peut aussi apparaître à des endroits autres que sous la cathode. Ces endroits sont appelés cathodes virtuelles. Il s'agit d'endroits distants des électrodes où une dépoliarisation est produite par la redistribution des charges provoquées par la stimulation. L'intensité du courant de stimulation requis pour dépoliariser la membrane à la cathode virtuelle de la même façon qu'à la cathode réelle (sous l'électrode) peut être jusqu'à dix fois supérieure [5].

Un potentiel d'action peut aussi être généré sous l'anode. Ce phénomène, nommé *anodic break excitation*, vient du fait que l'hyperpolarisation de la membrane sous l'anode entraîne un plus grand nombre de canaux tensiodépendants à sodium à se mettre dans l'état inactivé/activable, c'est-à-dire dont la vanne d'activation est fermée et la vanne

d'inactivation est ouverte (voir section 1.2.3). En effet, au repos, seulement une partie de ces canaux sont activables (vannes d'inactivation ouvertes). En augmentant le potentiel transmembranaire (plus négatif), un plus grand nombre de ces canaux deviennent activables ce qui augmente l'excitabilité de la membrane. Lorsque la stimulation hyperpolarisante (anodique) est retirée, ces canaux tensiodépendants vont permettre l'entrée d'ions de sodium. Si cette entrée est suffisamment importante, le déclenchement d'un potentiel d'action est possible.

2.2 Mécanisme de dommage des tissus nerveux

Il est connu que la stimulation électrique du système nerveux n'est pas sans danger. Plusieurs études ont montré que le passage du courant électrique dans les tissus nerveux peut entraîner des dommages irréversibles [5, 27, 32]. À l'interface électrode-tissus, le courant électrique voyageant dans les fils est converti en courant ionique pour se propager dans les tissus. Deux types de transferts de charges peuvent ainsi se produire : les transferts de charges de type non-faradiques (capacitifs) et les transferts de charges de type faradiques (réactions chimiques).

2.2.1 Les réactions non-faradiques

Dans un premier temps, les charges injectées par le stimulateur ne servent qu'à charger électriquement les électrodes à la manière d'un condensateur (capacité de double couche). Dans ce cas, il s'agit de transferts de charges non-faradiques où aucun électron n'est directement transféré entre l'électrode et l'électrolyte. On assiste plutôt à une redistribution des composés chimiques chargés dans l'électrolyte. Dans ce cas, aucune réaction chimique n'entre en jeu et aucun composé chimique potentiellement nocif n'est produit.

2.2.2 Les réactions faradiques

Une fois que la limite de charges participant au transfert non-faradiques est atteinte, les charges supplémentaires injectées par le stimulateur participent aux transferts de charges

faradiques. Ceux-ci impliquent des transferts d'électrons à l'interface entre l'électrode et l'électrolyte dus à des réactions chimiques d'oxydation et de réduction. Parmi les produits de ces réactions, l'on retrouve des E.R.O. (ou espèces réactives d'oxygène) tel que le peroxyde d'hydrogène (H_2O_2) et les anions hydroxyles (OH^-) et superoxydes (O_2^-). De plus en plus d'études portant sur ces molécules classées dans la famille des radicaux libres montrent qu'elles ont des effets destructeurs sur les tissus biologiques. [2, 21, 24]. Comme le montrent ces études, les dommages provoqués par les E.R.O. sont multiples : Ils dégradent la membrane plasmique des cellules en altérant leur fluidité et leur perméabilité aux ions en plus de ralentir la production de protéine et peuvent détruire l'ADN. Ultimement, cela conduit à la mort de la cellule.

2.2.3 Réversibilité

Heureusement, une partie de ces réactions chimiques se produisent à la surface des électrodes et sont réversibles. En effet, les produits de certains types de réaction demeurent attachés à la surface des électrodes. Cette caractéristique, qui dépend du matériel composant l'électrode, est nommé pseudo capacité de l'électrode. Il est possible de les renverser en inversant le sens du courant injecté par le stimulateur comme montré pour la première fois par Lilly et al. [28] et confirmé par Mortimer et al. [33]. Cependant, d'autres produits ne restent pas liés à l'électrode et peuvent diffuser. Il n'est donc pas suffisant de renverser le sens du courant dans les électrodes. Il faut aussi s'assurer de le faire suffisamment rapidement afin de ne pas laisser diffuser des produits potentiellement nocifs.

2.2.4 Autres sources de dommages

Il est important de mentionner que les dommages aux tissus nerveux peuvent aussi venir de la contrainte mécanique provoquée par les électrodes. Nous n'entrerons pas dans les détails des mécanismes provoquant ces dommages afin de ne pas s'éloigner de la stimulation électrique. Dans une étude à long terme (34 semaines) portant sur la réponse des tissus nerveux à l'implantation d'électrode de type « cuff », Grill et Mortimer [17]

ont observé plusieurs traumatismes attribuables aux électrodes : amincissement de la myéline, oedème et fibrose de l'endonèvre et destruction d'axone. Bien que ce type de dommage ne soit pas causé directement par la stimulation, les conséquences en affectent tout de même l'efficacité. Dans un bon nombre d'études sur l'implantation d'électrodes, une augmentation du seuil d'excitabilité a été observée et attribuée à ces dommages.

2.3 Paramètres de stimulation

Le choix des bons paramètres de stimulation tel que la forme d'onde, l'amplitude, la durée et la fréquence est primordial car ceux-ci influencent l'activation des fibres nerveuses, la sécurité de la stimulation, la quantité de charges injectées dans les tissus et la capacité à activer certains neurones en particulier (sélectivité). Ces paramètres doivent permettre l'activation des neurones, c'est-à-dire la génération de potentiel d'action, de la façon la plus efficace possible tout en limitant les dommages causés aux tissus nerveux. Malheureusement, les paramètres optimaux au niveau de l'efficacité sont souvent les moins sécuritaires.

2.3.1 Efficacité vs sécurité

Du point de vue de la sécurité, comme mentionné à la section précédente, le principe le plus important à respecter lors de l'application d'un stimulus est l'équilibre des charges. En d'autres termes, le stimulus doit comporter une deuxième phase dans le but de renverser les réactions chimiques et ainsi éliminer les composés produits lors de la première phase comme l'ont fait pour la première fois Lylli et al. [28]. Cependant, plusieurs études montrent une différence significative au niveau de l'efficacité entre deux impulsions monophasique et biphasique. En effet, la deuxième phase a un effet inhibiteur sur le potentiel d'action. Il faut donc augmenter la quantité de charges injectées. Rubinstein et al. [41] ont trouvé un ratio des amplitudes requises pour le déclenchement de potentiel d'action de la stimulation monophasique sur la stimulation biphasique aux alentours de 0,6. C'est donc dire que, selon leur conclusion, pour que la

stimulation biphasique soit aussi efficace que la stimulation monophasique, la quantité de charges requise doit être supérieure au double, car en plus de doubler l'impulsion, il faut en augmenter l'amplitude.

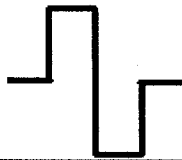
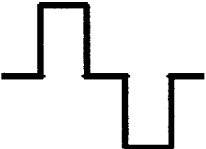
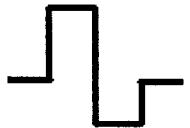
2.3.2 L'impulsion biphasique

Plusieurs variantes de l'impulsion biphasique classique proposée par Lylli ont fait leur apparition au cours des années (Tab. 2-1) [31]. Afin de réduire l'effet inhibiteur de la deuxième phase, la forme d'onde avec reversement lent (C) a été proposée. Cette forme d'onde, aussi nommée pseudo-monophasique, permet d'avoir des seuils près de la monophasique, tout en renversant le sens du courant [48]. Cependant, le temps requis pour l'inversion des charges permet la diffusion des composés chimiques nocifs menant à l'apparition de dommages. Pour leur part, Gorman et Mortimer [16] ont proposé l'introduction d'une interphase entre les impulsions de la biphasique (D) avec pour résultats une diminution de l'amplitude requise pour l'atteinte du seuil d'excitabilité. Cependant, cette interphase, si elle est trop longue, permet aussi la diffusion des composés chimiques nocifs avant le renversement des réactions. Gorman et Mortimer ont proposé un délai d'environ 100 μs pour cette interphase, délai qui serait un bon compromis entre diminution du seuil et sécurité. Schiener et al. [46] ont montré que la forme d'onde biphasique non balancé (E) peut être utilisée sous certaines conditions sans dommage apparent tout en permettant de diminuer l'effet inhibiteur de la deuxième phase. Cependant, le choix de l'amplitude de la deuxième phase n'est pas trivial et dépend grandement du type d'électrode, de leur surface et du type de réaction à l'interface. Les auteurs de l'étude ont établis à 35 $\mu\text{A}/\text{mm}^2$ le niveau DC acceptable dans le cadre de leur étude.

2.3.3 La courbe intensité-durée

Il existe une relation très importante entre l'amplitude requise pour atteindre le seuil d'excitabilité des neurones et la largeur des impulsions. Si l'on trace cette relation sur un graphique, nous obtenons une courbe intensité-durée spécifique pour chaque fibre

Tableau 2-1 : Variante de la forme d'onde rectangulaire monophasique et biphasique

Type de forme d'onde	Illustration	Efficacité	Sécurité
(A) Monophasique		+++	---
(B) Biphasique		-	++
(C) Biphasique avec renversement lent		++	--
(D) Biphasique avec interphase		++	+
(E) Biphasique non balancée		+	+

nerveuse dont un exemple est montré à la figure 2-2. À partir de cette courbe nous pouvons obtenir deux paramètres propres à la fibre nerveuse visée : le courant de rhéobase, correspondant au courant minimum requis pour activer le neurone avec une impulsion infinie, et le temps de chronaxie, souvent utilisé comme paramètre de stimulation, correspondant à la durée minimale requise pour une impulsion d'amplitude deux fois supérieure au courant de rhéobase. La relation illustrée par la courbe intensité-durée montre bien que l'activation des fibres nerveuses dépend de la quantité totale de charges injectées par phase (amplitude X durée) et non seulement de l'amplitude ou de la durée pris individuellement. À partir de cette courbe, nous pouvons tracer la courbe

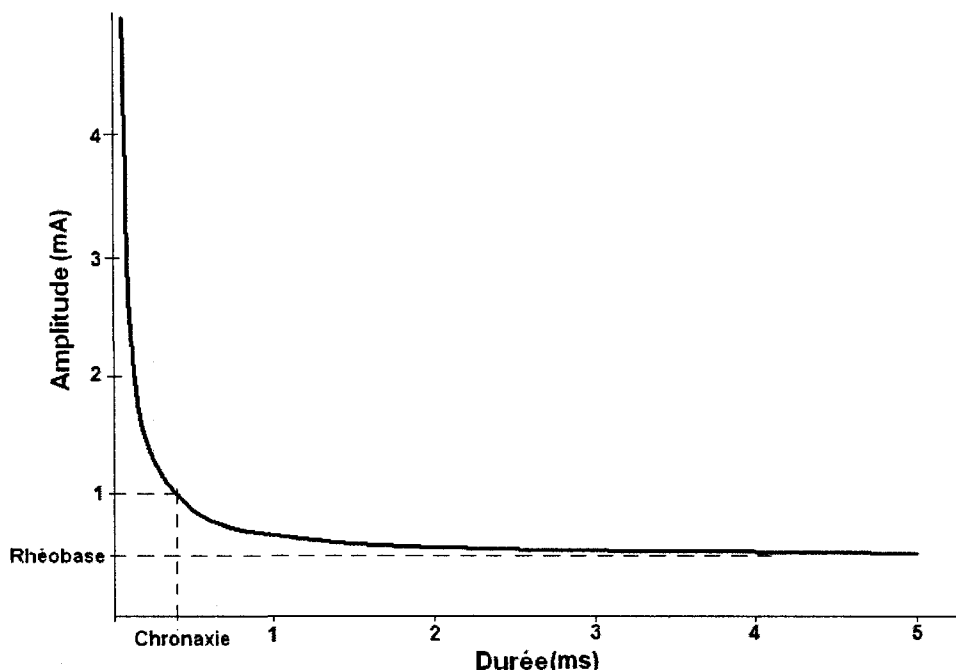


Figure 2-2 : Courbe intensité du courant vs. durée.

charges-durée (section prochaine) montrant la quantité de charges requise en fonction de la durée de l'impulsion.

2.3.4 La courbe charges-durée

La courbe charges-durée, dont un exemple est montré à la figure 2-3, montre que la quantité de charges requises pour l'atteinte du seuil d'excitabilité du neurone augmente avec la largeur des impulsions. Cette augmentation est causée par deux phénomènes [31]. Premièrement, en augmentant le temps de l'impulsion, les charges sont délivrées plus lentement et une partie d'entre elles ont le temps de se distribuer le long de l'axone (déplacement d'ions) et ne participent pas au changement du potentiel transmembranaire localisé au site d'injection. De plus, toujours parce que les charges sont amenées plus lentement, le phénomène d'accommodation décrit à la section 2.1 se produit; les vannes d'inactivation de certains canaux à sodium se ferment à la même vitesse que les vannes d'activation s'ouvrent, ce qui diminue le nombre de canaux participant à la génération d'un potentiel d'action.

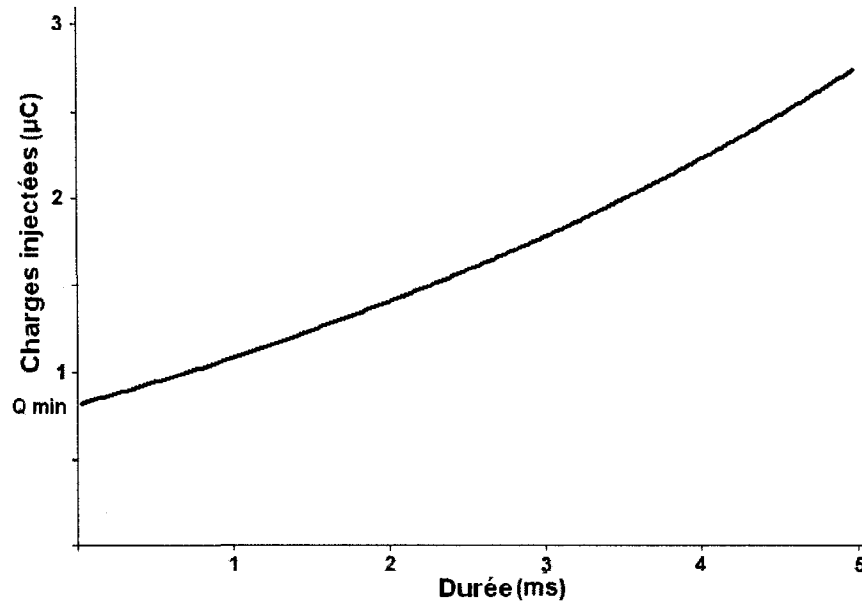


Figure 2-3 : Courbe quantité de charges vs. durée.

De façon générale, il est préférable de garder les impulsions les plus courtes possibles afin de limiter l'injection de charges et ainsi limiter les réactions électrochimiques se produisant à l'interface entre les électrodes et les tissus. Cependant, plus la durée est raccourcie, plus le courant requis devient important (voir courbe intensité-durée). Il faut donc s'assurer que le stimulateur est en mesure de fournir un tel courant.

2.4 Principe de la sélectivité

L'amplitude requise pour stimuler les fibres nerveuses dépend de leur diamètre ainsi que de la distance les séparant des électrodes. En effet, les fibres possédant des diamètres plus importants sont généralement activées par de plus faibles courants que les fibres plus petites. Il en va de même pour les fibres plus rapprochées des électrodes, car l'intensité du champ électrique provoqué par la stimulation décroît en s'éloignant de ceux-ci. En se basant sur ces faits, il est donc possible d'activer sélectivement un groupe de fibres nerveuses ciblées. Cependant, il est parfois préférable d'activer les fibres nerveuses possédant les plus petits diamètres afin de cibler un muscle ou un type de

fibres musculaires en particulier. La stimulation dite sélective permet de contrecarrer le problème causé par l'ordre de recrutement des fibres nerveuses.

2.4.1 La stimulation sélective de Polystim

Dans le cas de l'implant urinaire de Polystim dont une description est donnée plus loin dans ce chapitre, la stimulation sélective est réalisée par la génération de deux stimuli d'amplitude et fréquence différentes. Le premier, destiné à surexciter les grosses fibres, comporte une amplitude faible et une fréquence élevée, dans le but d'inhiber la réponse de ce groupe de fibres aux stimuli destinés aux fibres plus petites. L'amplitude étant suffisamment faible, celles-ci ne sont pas stimulées par les hautes fréquences, mais sont plutôt activées par des stimuli de plus grande amplitude à des fréquences normalement utilisées pour la stimulation neuronale.

2.4.2 Les paramètres optimaux

Pour que la sélectivité soit efficace, il est préférable d'utiliser des paramètres de stimulation permettant de bien départager les différents seuils requis pour activer les fibres de différents calibres. En effet, dans le cas de la stimulation sélective de l'implant urinaire, les stimuli haute fréquence doivent être d'amplitude suffisante pour affecter les grandes fibres se trouvant au centre du nerf mais d'amplitude insuffisante pour avoir un effet sur les fibres plus petites situées en périphérie du nerfs, près des électrodes. Grill et Mortimer [19] ont ainsi déterminé l'influence de la largeur d'impulsion sur la sélectivité. Ils en sont arrivés à la conclusion que de petites largeurs d'impulsion permettaient de mieux départager les différentes grosseurs d'axones. En effet, en réduisant la largeur d'impulsion, la différence d'amplitude pour atteindre le seuil d'excitation s'accroît entre les différentes fibres.

2.5 Évolution du contact électrodes-tissus

Le contact entre les électrodes et les tissus est un élément critique dans un système de stimulation neuronale car il s'agit du lien par lequel le stimulateur applique les stimuli

électriques aux tissus nerveux. Il est donc primordial qu'un bon contact soit créé à cette interface car dans le cas contraire, la stimulation peut s'avérer difficile, voire même impossible, et ce, même si l'on utilise des paramètres de stimulation optimaux. Plusieurs modèles ont été proposés pour représenter cette interface. Sans les présenter, nous nous contenterons ici de mentionner qu'électriquement parlant, l'interface électrode-tissus (IET) est représentée par une impédance complexe entre les bornes du stimulateur.

2.5.1 Les causes

Au cours de la durée de vie d'un système de stimulation, l'interface électrode-tissus évolue, surtout au cours des premières semaines d'implantation. En effet, les électrodes, même s'ils sont biocompatibles, se trouvent rapidement encapsulés dans des tissus fibreux formés de fibroblastes, collagène et macrophages suite à la réponse du système immunitaire de l'organisme [38]. Une étude réalisée par Grill et Mortimer [18] portant sur la stabilité de l'interface suite à l'implantation d'électrodes de type *cuff* sur le nerf sciatique du chat montre une variation significative de leurs caractéristiques d'entrée/sortie. Entre autres, ils ont noté une variation allant jusqu'à 37 % au niveau de l'amplitude requise pour obtenir le même effet sur les fibres nerveuses au cours des semaines avec stabilisation après huit semaines. Ils ont principalement attribué ces changements aux tissus d'encapsulation, mais aussi à la modification des propriétés du nerf lui-même, tel qu'énoncé dans la section sur les dommages, ainsi que les mouvements des électrodes par rapport au nerf.

2.5.2 Impédance de l'interface électrode-tissus

Électriquement parlant, les variations de l'IET se reflètent par une variation de l'impédance électrique de l'ensemble du contact électrodes-tissus nerveux. L'impédance de cette interface est maintenant considérée comme le meilleur moyen de connaître l'état du contact et a été étudiée, modélisée et mesurée afin de mieux comprendre sa nature et son évolution. Sa valeur varie selon le type d'électrodes, leur composition, leur surface

totale, l'espace les séparant des tissus nerveux, l'épaisseur et la nature des tissus d'encapsulation ainsi que de l'impédance du milieu extracellulaire et du nerf lui-même. Dans une étude portant sur l'implantation d'électrodes de type « cuff » sur le nerf sciatique du rat, Thill et al. [52] ont mesuré l'évolution de l'impédance de l'IET pendant la première semaine d'implantation. Celle-ci a varié entre 2 k Ω et 5 k Ω . Les travaux réalisés par l'équipe Polystim au cours des dernières années portant sur l'impédance de l'IET de l'implant urinaire ont indiqué des résultats similaires. Dans son mémoire de maîtrise, Yassir Laaziri [26] donne des valeurs expérimentales de l'impédance de l'IET de l'implant urinaire relié au nerf S2 chez le chien. La figure 2-4 montre le module et la phase de l'impédance de l'IET en fonction de la fréquence.

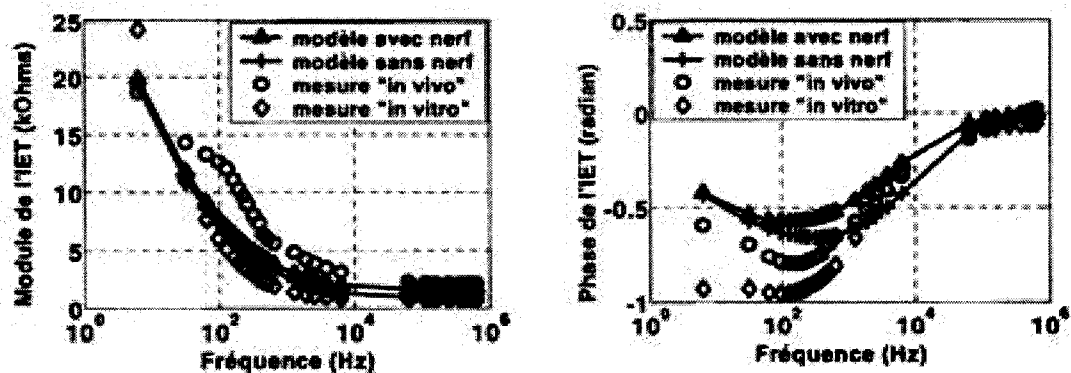


Figure 2-4 : Module et de la phase de l'impédance de l'IET en fonction de la fréquence pour l'implant urinaire de l'équipe Polystim [26].

Nous pouvons constater que l'impédance est plus importante pour les basses fréquences, lesquelles sont utilisées pour la stimulation neuronale. Il est important de préciser ici qu'il s'agit de mesures pour un courant de stimulation de 50 μ A, ce qui est relativement faible. Pour des courants plus importants, de l'ordre du milliampère, l'impédance est inférieure, mais est tout de même de l'ordre de quelques kOhms.

2.6 Systèmes de stimulation

À la lumière de ce que nous avons vu dans les sections précédentes, la valeur relativement élevée de l'impédance de l'interface électrode-tissus, l'augmentation du

seuil d'excitabilité des fibres nerveuses avec le temps et le fait qu'une grande amplitude et une petite largeur d'impulsion soient les paramètres de stimulation les plus appropriés au niveau de l'efficacité et de la sécurité font en sorte que le voltage requis pour stimuler les tissus nerveux à l'aide d'un courant constant quelque soit l'impédance stimulée peut être relativement importante. Pour les stimulateurs externes, ceci ne cause évidemment pas de problème. Par contre, ceci devient problématique pour les stimulateurs implantables, car ceux-ci disposent souvent d'une alimentation limitée. De plus, les récentes technologies en microélectronique supportent de faibles tensions malheureusement insuffisantes pour une stimulation adéquate du système nerveux périphérique. Les équipes de recherche dans le domaine ont emprunté divers chemins afin d'obtenir les hautes tensions nécessaires à une stimulation neuronale efficace.

Dans un premier temps, des équipes ont travaillé sur l'amélioration des performances de l'étage de sortie des stimulateurs. Dans le cadre de leurs travaux, Ghovanloo et Najafi [15] ont présenté une source de courant programmable destinée à des microstimulateurs dont l'étage de sortie peut fournir une tension très proche de la tension d'alimentation (fig. 2-5). Plutôt que d'utiliser des miroirs de courant conventionnels pour l'étage de sortie, topologie qui requiert que tous les transistors restent en saturation pour assurer la

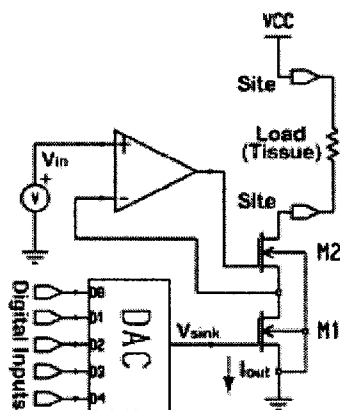


Figure 2-5 : Schéma simplifié de la source de courant VCR (*Voltage Controlled Resistor*) [15].

linéarité du courant, ils utilisent un transistor maintenu en région de triode utilisé comme résistance variable contrôlée en tension. De cette façon, ils obtiennent une tension à la sortie pouvant aller jusqu'à 97 % de la tension d'alimentation (tab 2-2) pour une surface donnée.

Tableau 2-2 : Plage de tension disponible pour une même surface [15].

Current source [*]	Output impedance (M Ω)	Voltage compliance (V)
Simple current mirror	0.5	4.3
Fully cascode	12.7	4.1
Wide swing cascode	1.63	4.5
VCR	200	4.85

^{*} $I_{bias} = 100 \mu A$ when stimulation site voltage is 2.5 V, Area $\approx 0.125 \text{ mm}^2$, $V_{CC} = 5 \text{ V}$.

D'autres équipes ont mis au point des étages de sortie pouvant supporter des tensions supérieures à la tension nominale de la technologie utilisée. C'est le cas de Swaroop et al. [50] qui présentent un étage de sortie dédié à un microstimulateur réalisé dans une technologie standard de $1,5 \mu\text{m}/5\text{V}$ pouvant supporter, sans problème, une tension de $3V_{dd}$. Les transistors de cet étage de sortie sont empilés et polarisés de façon à ce qu'aucun d'entre eux ne soit exposé à une tension supérieure à la tension nominale de la technologie, et ce, entre n'importe quel terminal (fig. 2-6).

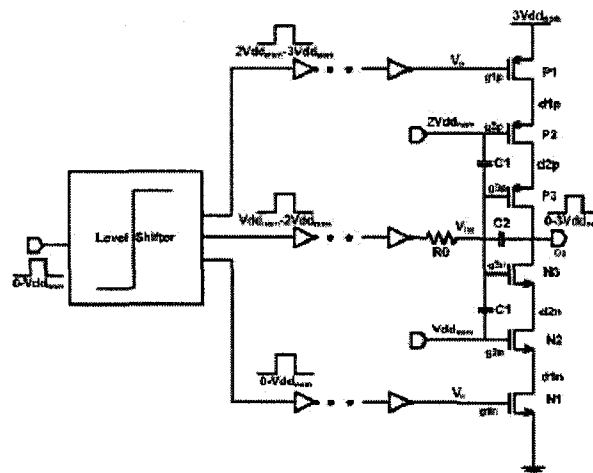


Figure 2-6 : Schéma simplifié de l'étage de sortie haut voltage de Swaroop et al. [50].

Bien que ces travaux portant sur l'étage de sortie des stimulateurs montrent la possibilité d'utiliser des tensions suffisantes pour la stimulation neuronale avec des technologies standards, ils ne résolvent pas le principal problème : l'indisponibilité des hautes tensions pour les systèmes implantables.

Les stimulateurs implantables sont principalement alimentés de deux façons : par lien inductif et/ou par pile. Dans le premier cas, l'implant reçoit son énergie via une source externe sous la forme d'un signal radiofréquence (fig.2-7). Une bobine sert alors à restituer l'énergie contenue dans ce signal et un redresseur sert à convertir la tension pulsée ainsi récupérée en tension continue.

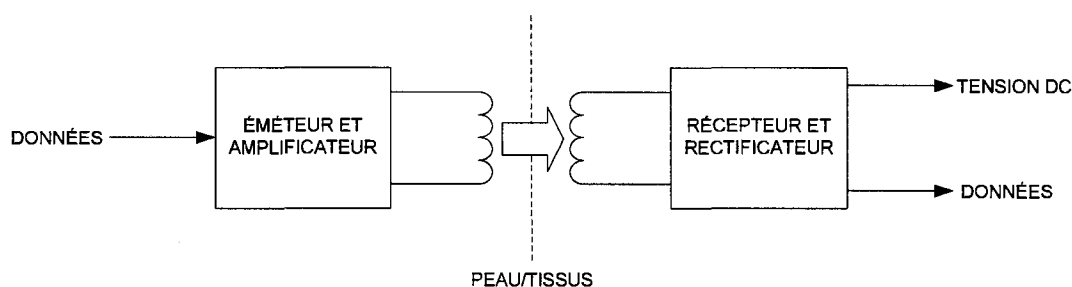


Figure 2-7 : Schéma simplifié d'un lien inductif.

La puissance pouvant être transmise via un lien inductif dépend principalement, pour une charge donnée, de l'intensité du champ électromagnétique produit par la bobine émettrice au niveau de la bobine réceptrice ainsi que de la géométrie et du nombre de tour de cette dernière. Dans un premier temps, l'intensité du champ électromagnétique ne peut dépasser un certain niveau reconnu comme sans danger selon la société IEEE [23] et Santé Canada [43]. De plus, le stimulateur implantable et sa bobine réceptrice sont souvent contraints au niveau de leur taille, ce qui limite ainsi le transfert d'énergie. Cependant, un grand nombre de stimulateurs utilisent cette méthode d'alimentation et certains de ces stimulateurs récupèrent de hauts voltages avec de bons résultats (Tab. 2-3).

L'utilisation d'un lien inductif comme source d'énergie permet une alimentation pratiquement inépuisable. Il s'agit d'un avantage de taille pour les microstimulateurs

Tableau 2-3 : Stimulateurs haut voltage alimentés par lien inductif

	Application	Type de redresseur	Tension d'alimentation obtenue	Puissance instantanée maximale.*
[13]	Implant cochléaire	n/d	12V	35mW
[20]	Stimulation musculaire générale	Double alternance	12V	24mW
[49]	Prothèse rétinale	Simple alternance	+6,5V/-6,5V	31mW
[56]	Stimulation musculaire générale	Double alternance	9V	55mW

* Basé sur le courant de sortie maximale en supposant l'utilisation entière de la plage de tension.

implantables. Cependant, cela implique qu'ils soient couplés à un appareil externe en permanence lors de leur fonctionnement.

Les stimulateurs alimentés par pile comportent l'avantage de pouvoir fonctionner de façon autonome sans aide externe et n'ont pas besoin d'être implantés à la surface. Cependant, pour des raisons évidentes, la pile utilisée doit être de petite taille et posséder une longue durée de vie. C'est pourquoi les piles au lithium sont les plus utilisées dans le domaine. Par contre, le voltage obtenu de ces piles ne dépasse pas 3V.

Afin d'obtenir de hautes tensions, certaines équipes ont choisi d'utiliser plusieurs de ces piles en série. C'est le cas du stimulateur implantable de Hong et al. [47] utilisant deux piles de type CR-1225. Bien que ce type de pile soit relativement petit (12,5 mm de diamètre par 2,5 mm d'épaisseur), son voltage nominal de 3V et sa capacité de 48 mAh implique de devoir utiliser plusieurs de ces piles pour obtenir des voltages élevés et une longue autonomie. C'est pourquoi le stimulateur implantable de Hong et al. n'est utilisé que pour des tests de courtes durées (1 mois). Les stimulateurs fonctionnant à piles ont souvent recours à une pile de plus grande dimension mais comportant une capacité plus élevée. En effet, la capacité de la pile au lithium croît plus rapidement que son volume. Cependant, son voltage nominal demeure le même. Certains de ces stimulateurs permettent aussi la recharge de la pile via un lien inductif.

Le seul moyen d'augmenter la tension disponible à l'étage de sortie des stimulateurs implantables alimentés par pile de 3V est l'utilisation de convertisseurs de tension continue, appelés convertisseur DC-DC. Il existe deux grandes classes de convertisseurs DC-DC : les convertisseurs inductifs et capacitifs. Les premiers utilisent des inductances pour stocker de l'énergie sous forme magnétique. Malgré leur grande efficacité, ceux-ci sont difficilement intégrables. Certaines équipes [6, 11, 25] ont mis au point des stimulateurs construits avec des composants discrets qui utilisent les convertisseurs DC-DC inductifs MAX630, MAX633 et MAX686 respectivement afin d'obtenir des tensions pouvant aller jusqu'à $\pm 27,5V$ [29].

Les convertisseurs capacitifs, mieux connus sous le nom de *charge pumps*, utilisent des condensateurs afin de stocker de l'énergie et ensuite la transférer à un étage subséquent. La figure 2-8 illustre le principe de fonctionnement des convertisseurs DC-DC capacitifs.

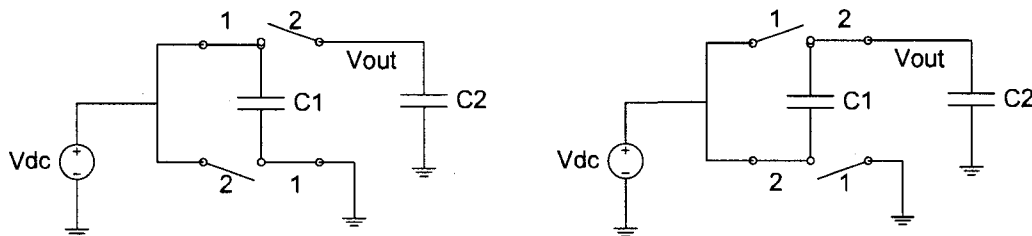


Figure 2-8 : Principe de fonctionnement des convertisseurs DC-DC capacitif.

Dans un premier temps, le condensateur C1 est chargé à la valeur de l'alimentation V_{dc} . Par la suite, à l'aide de commutateurs, l'alimentation V_{dc} est branchée sur la plaque inférieure du condensateur. En l'absence du condensateur C2, la tension sur la plaque supérieure de C1 devient $2V_{dc}$. En connectant le condensateur C2, les charges se répartissent sur les deux condensateurs. Si l'on répète l'opération un nombre suffisant de fois, la tension V_{out} s'approchera de $2V_{dc}$. Il s'agit bien sûr ici du cas idéal où il n'y a aucune charge branchée à la sortie. En cascader plusieurs de ces circuits, il est idéalement possible d'obtenir des voltages plusieurs fois supérieurs à la tension d'alimentation. Le tableau 2-4 identifie quelques équipes qui se sont lancées dans

l'intégration de convertisseurs DC-DC capacitifs dans le but d'obtenir des hautes tensions pour l'étage de sorties de leur stimulateur.

Tableau 2-4 : Stimulateurs haut voltage alimentés par convertisseur DC-DC intégré

	Application	Tension d'alimentation	Tension théorique de l'étage de sortie
[51]	Stimulation musculaire générale	3V	18V
[54]	Stimulation cardiaque	2.8V	8,4V

L'équipe de Wong et al. [54] présente un circuit intégré destiné à un pacemaker alimenté par une pile de 2.8V et possédant un convertisseur DC-DC capacitif multipliant la tension par trois, rendant disponible un voltage de 8,4V pour l'étage de sortie. Par contre, ces derniers donnent peu de détails concernant le design et les performances de ce convertisseur. Cependant, l'application pour lequel il a été conçu indique qu'il n'a pas à alimenter un générateur de stimuli à haute fréquence (60 à 120 impulsions par minute) et le voltage obtenu est relativement faible. Il est à noter que ce stimulateur utilise un mode de recharge de la pile. L'équipe de Guiraud et al. [51] a travaillé sur un circuit permettant l'obtention d'une plage de tension de 18V à partir d'une alimentation de 3,3V. Cette tension est disponible pour l'étage de sortie et permet des impulsions d'environ 3,5 mA dans une impédance de 5 k Ω . Cependant, le temps de charge du convertisseur DC-DC est de 125 ms et le temps de recharge entre les impulsions est de 20 ms, permettant une stimulation à une fréquence d'au plus 50 Hz.

2.7 L'implant urinaire de l'équipe Polystim

Comme mentionné à la fin du premier chapitre, les lésions à la moelle épinière ne sont pas sans conséquences sur le fonctionnement du système urinaire. Premièrement, le contrôle volontaire des muscles de la vessie est compromis ce qui entraîne des problèmes d'incontinence et de contrôle de la miction. Deuxièmement, un déséquilibre nommé hyperréflexie se manifeste et occasionne une réduction de la capacité de stockage de la vessie ce qui peut provoquer un reflux d'urine de la vessie vers les reins.

L'implant urinaire de l'équipe Polystim a comme objectif de traiter cette hyperréflexie ainsi que de permettre la continence et le vidage efficace de la vessie.

L'implant urinaire de l'équipe Polystim utilise deux types de stimulation distincts. Dans un premier temps, la stimulation sélective décrite brièvement à la section 2.4.1 permet de contrôler la miction. Il s'agit d'une stimulation bi-fréquentiel qui est activée de façon ponctuelle et qui permet la contraction du détrusor tout en provoquant un relâchement des sphincters retenant l'urine. Dans un deuxième temps, la stimulation permanente est une stimulation uni-fréquentielle à basse fréquence et est activée de façon continue et permanente afin d'atténuer, voir de complètement éliminer les effets indésirables de l'hyperréflexie. L'implant urinaire applique ces deux types de stimulations via des électrodes de type *cuff* reliés aux nerfs innervant la vessie.

Le projet de l'implant urinaire de l'équipe Polystim a vu le jour vers le début des années 90 [45] et l'architecture de ce dernier a beaucoup évolué au fil des années. Plusieurs versions construites avec des composants discrets ou avec des circuits intégrés dédiés ont été proposés [1, 3, 34, 36, 40, 44]. Le présent projet part de l'architecture présentée à la figure 2-9. Cette version de l'implant urinaire est construite avec des composants discrets et fonctionne sous deux alimentations distinctes. La stimulation sélective, contrôlée par un FPGA, nécessite la présence du contrôleur externe afin de fournir la puissance nécessaire via un lien inductif (5V). Dans le cas de la stimulation permanente, le contrôle est assuré par un microcontrôleur fonctionnant de manière autonome à l'aide d'une pile (3V) et la présence du contrôleur externe n'est pas requise.

La partie responsable de la génération des stimuli (ligne pointillée sur la figure 2-9) est composée principalement d'un convertisseur numérique à analogique contrôlant une source de courant ainsi que de commutateurs et elle est alimentée à 3V ou 5V selon le mode de fonctionnement. Ces niveaux de tensions sont insuffisants pour la génération

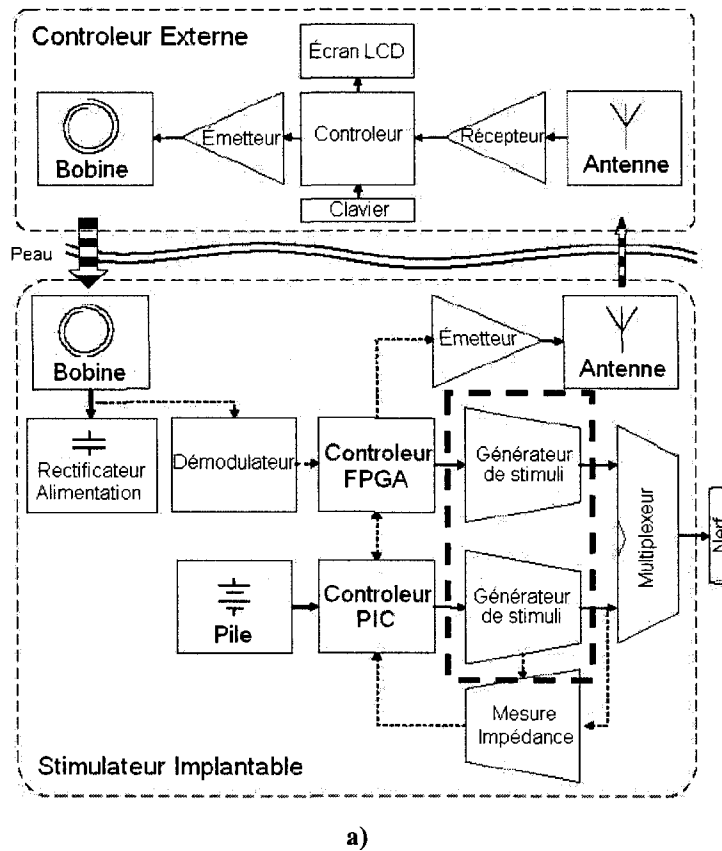


Figure 2-9 : Architecture (a) et photographie (b) de l'implant urinaire de l'équipe Polystim [36]

de courants de stimulation d'intensité élevée dans une impédance de l'interface électrode-tissus importante. Le présent projet vise l'obtention de hautes tensions et la conception d'un générateur de stimuli pouvant opérer sous ces hautes tensions pour l'implant urinaire de l'équipe Polystim.

2.8 Conclusion

Dans ce chapitre, nous avons vu les paramètres de stimulation les plus appropriés pour une stimulation efficace et sécuritaire du système nerveux. Nous avons aussi vu que ces paramètres sont incompatibles avec la valeur relativement élevée et le caractère évolutif de l'impédance de l'interface électrode-tissus en regard à la tension généralement disponible pour stimuler les tissus nerveux dans le cas des stimulateurs implantables. En résumé, les impulsions doivent être de courte durée mais d'intensité élevée, ce qui

implique le recours à de hautes tensions. Finalement, nous avons vu les différents moyens d'obtenir ces hautes tensions pour les stimulateurs implantables, et plus particulièrement, nous avons vu comment certains stimulateurs utilisent des convertisseurs DC-DC pour obtenir de hautes tensions à partir de piles à faible voltage. Cependant, les convertisseurs DC-DC de ces stimulateurs ne permettent pas de générer des impulsions hautes fréquences comme cela est nécessaire pour la stimulation sélective de Polystim. Le chapitre suivant présente la conception d'un générateur de stimuli haut voltage permettant l'obtention d'une plage de tension d'alimentation approchant les 20V et permettant la génération d'impulsions à une fréquence pouvant atteindre 1 kHz.

CHAPITRE 3

GÉNÉRATEUR DE STIMULI HAUT VOLTAGE

Dans ce chapitre est présenté un nouveau générateur de stimuli (étage de contrôle numérique et étage de sortie d'un stimulateur) [37] destiné en premier lieu à l'implant urinaire de l'équipe Polystim. C'est pourquoi il a été conçu de façon à posséder au minimum les spécifications de l'implant urinaire au niveau des paramètres de stimulation, de la stimulation sélective et de la stimulation permanente. Cependant, plusieurs améliorations ont été apportées afin de répondre aux caractéristiques d'efficacité et de sécurité établies lors du chapitre précédent.

Ce nouveau stimulateur intègre entre autre un générateur de haute tension servant à délivrer une plage de tension d'alimentation approchant les 20V, permettant ainsi l'utilisation de courants de stimulation élevés dans une impédance de l'interface électrode-tissus importante. Comme une telle tension est inatteignable dans un procédé CMOS standard, la technologie CMOS 0,8 μm 5V/20V de DALSA Semiconductor a été utilisée pour la réalisation du générateur de haute tension ainsi que d'une source de courant programmable. Dans le but de diminuer la consommation et la surface utilisée par le système, il a été décidé de ne pas inclure la partie de contrôle numérique du générateur de stimuli qui nécessite un nombre important de transistors. Cette dernière, développée en VHDL, peut être implémentée sur FPGA ou dans une technologie standard plus petite. Ce contrôleur implémente une stratégie de contrôle conçue pour accroître la flexibilité du stimulateur et est basé sur une mémoire de 128 points d'amplitude permettant la programmation de tous types de forme d'onde. La figure 3-1 montre un schéma bloc du générateur de stimuli haut voltage. Les prochaines sections sont consacrées à chacun des circuits composant ce générateur de stimuli.

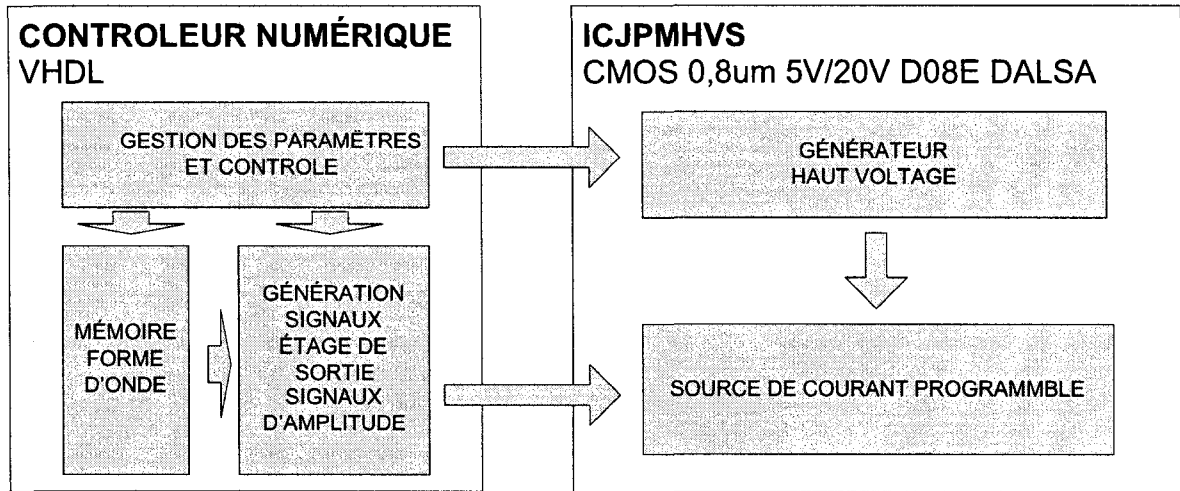


Figure 3-1 : Schéma bloc du générateur de stimuli haut voltage.

3.1 Conception du circuit intégré haut voltage ICJPMHVS

3.1.1 Description globale

Le circuit intégré ICJPMHVS inclut deux convertisseurs DC-DC capacitifs alimentant un convertisseur numérique à analogique ainsi qu'un étage de sortie avec des niveaux de tensions continues s'approchant de -10V et +10V. Il comporte aussi un générateur d'horloges déphasées sans recouvrement ainsi que des amplificateurs pour charger efficacement les condensateurs nécessaires au fonctionnement des convertisseurs.

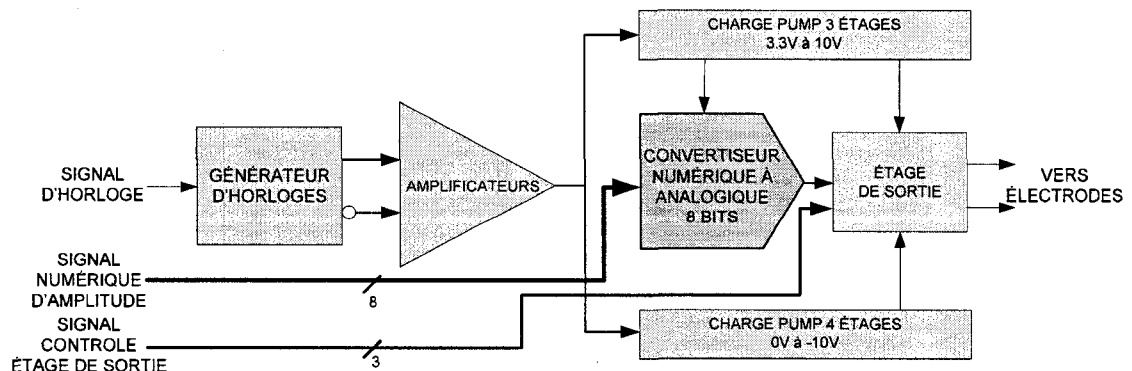


Figure 3-2 : Schéma bloc du circuit intégré ICJPMHVS.

Le procédé D08E de DALSA est un procédé $0,8\ \mu\text{m}$ à quadruple puits permettant l'utilisation de transistors supportant des tensions supérieures à 20V [8]. Il permet aussi l'implantation de sections bas voltage standards (3,3V/5V) entièrement isolées du substrat et comporte deux niveaux de métal ainsi que deux niveaux de poly.

3.1.2 Générateurs de haute tension

Les convertisseurs DC-DC doivent permettre de stocker assez de charges pour l'impulsion de courant maximale présentement offerte par l'implant urinaire de Polystim dans une impédance électrode-tissus visée de $5\ \text{k}\Omega$. Il s'agit d'un courant d'une intensité de 2 mA pendant $500\ \mu\text{s}$. De plus, ils doivent être en mesure de se recharger en moins de $500\ \mu\text{s}$ afin d'offrir une fréquence de stimulation de 1 kHz. Bien que l'objectif soit d'atteindre ces contraintes, il s'agit ici de limites extrêmes qui ne seront pratiquement pas utilisées en situation réelle de stimulation, mais qui définissent tout de même les balises pour la conception.

La description du principe de fonctionnement des générateurs haute tension capacitifs présentée au dernier chapitre (fig. 2-8) est inspirée de la topologie proposée par Cockroft et Walton [7] utilisée originalement pour générer des voltages de 800000V pour la production d'ions positifs à grande vitesse (fig 3-3). Cependant, en version intégrée, elle

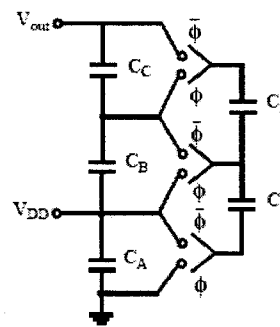


Figure 3-3 : Topologie du multiplicateur de voltage proposée par Cockroft et Walton [39].

contre, elle souffre grandement de la chute de tension aux bornes des diodes et de l'effet de substrat qui diminuent considérablement le gain. Plusieurs topologies plus évoluées de convertisseurs DC-DC capacitifs ont été inspirées de celle de Dickson. Parmi celles-ci se trouve la topologie NCP-2 (*new charge pump*) proposée par Wu et Chang [55]. Cette dernière utilise des commutateurs CTS (*charge transfer switches*) afin de transférer efficacement les charges d'un étage à l'autre. Ces commutateurs utilisent les hautes tensions des étages subséquents afin de contrôler leur ouverture et fermeture. La figure 3-5 illustre l'architecture de la topologie NCP-2.

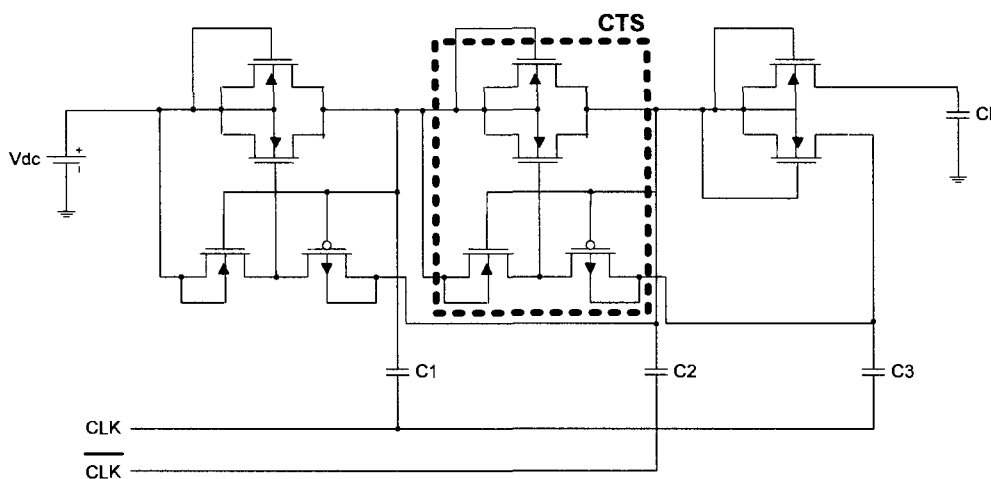


Figure 3-5 : Topologie NCP-2 avec CTS (*charge transfert switches*)

Dans cette architecture, les diodes de l'architecture de Dickson sont toujours présentes afin d'établir les voltages initiaux aux différents nœuds, mais le « pompage » des charges ne repose pas entièrement sur elles. Dans le but de contrer la tension de chute des diodes, un transistor est placé en parallèle avec chacune d'entre elles. Celui-ci est contrôlé par deux autres transistors permettant de l'activer en utilisant la haute tension de l'étage suivant et ainsi éliminer la tension de chute. Ils permettent aussi de relier sa grille à sa source afin de le désactiver complètement dans le but d'éviter un retour du courant pour une plus grande efficacité.

La topologie NCP-2 comporte une lacune au niveau du dernier étage. Dû au fait qu'il n'y a plus de haute tension provenant d'un étage subséquent, l'utilisation d'une CTS n'est pas possible et un simple transistor branché en diode est utilisé pour laisser passer les charges vers le condensateur de sortie CL. Ceci entraîne une perte de gain, particulièrement pour de petites tensions d'alimentation. Le générateur de stimuli haut voltage présenté dans ce chapitre dispose d'une version améliorée de l'architecture NCP-2 présentée à la figure 3-6. L'ajout de deux étages (C3-C4) permet de contrôler efficacement la CTS du dernier étage. Ces deux étages ne participant pas au pompage des charges, ils peuvent être considérablement plus petits et font augmenter de peu la superficie du circuit.

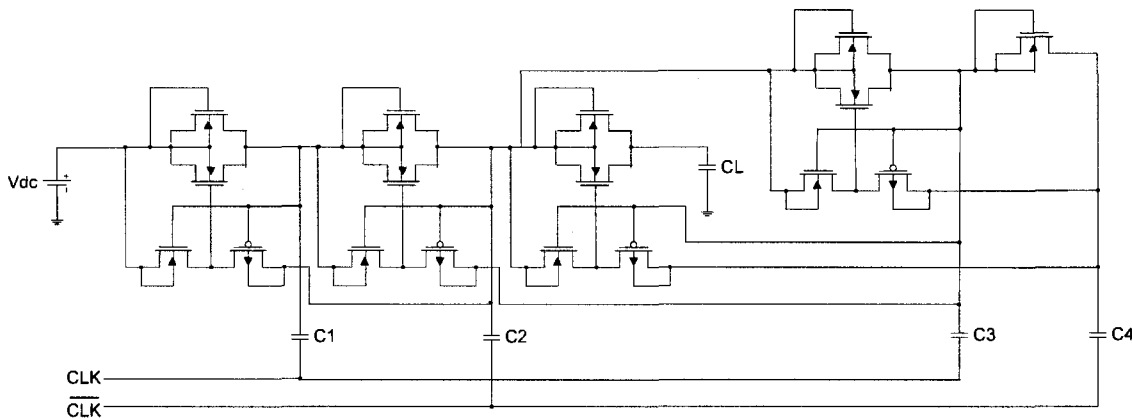


Figure 3-6 : Topologie du générateur de haute tension positive du HVSG.

Les facteurs affectant les performances de ce circuit sont principalement la fréquence de commutation, la taille des commutateurs, la taille des condensateurs et l'importance de la charge. La valeur du condensateur CL a été déterminée par la quantité de charge maximale que pourra injecter le stimulateur. Il s'agit de la quantité de charge injectée lors d'une impulsion de 2 mA durant 500 μ s et celle-ci a servi de base pour la conception. Afin de garder la tension d'alimentation le plus stable possible, et ainsi maintenir la plage de tension de sortie élevée et le courant de stimulation constant, il faut choisir une valeur pour CL assez grande. Par contre, plus cette valeur est élevée, plus l'efficacité et la rapidité du circuit est affectée. Une chute de tension maximale de 1V

pendant les impulsions a été choisie. Il est possible de trouver la valeur requise de CL à l'aide de la simple équation du courant dans un condensateur :

$$I = C \frac{\Delta V}{\Delta T}$$

Dans cette équation, $I = 2 \text{ mA}$, $\Delta V = 1 \text{ V}$ et $\Delta T = 500 \text{ } \mu\text{s}$. On obtient une valeur de $1 \text{ } \mu\text{F}$ pour le condensateur CL. Il s'agit d'une valeur importante introduisant une grande constante de temps dans le circuit. C'est pourquoi les transistors des CTS doivent être très larges afin d'en diminuer la résistance et ainsi augmenter la rapidité du circuit. Les condensateurs intermédiaires C1 et C2 ne sont pas soumis à la même contrainte que CL, mais ne doivent pas être trop petit, car un délai excessif pourrait être nécessaire pour charger CL à partir de ceux-ci. La fréquence d'horloge joue aussi un grand rôle. Plus elle est lente, plus la charge de CL sera lente. Cependant, une fréquence trop rapide nuirait à l'efficacité dans la mesure où les condensateurs C1 et C2 ne seront pas chargés efficacement à chaque cycle. Il s'agit donc de trouver la combinaison optimale entre la taille des condensateurs intermédiaires et la fréquence d'horloge. Comme mentionné, les condensateurs C3 et C4 ne participent pas au pompage des charges, c'est pourquoi leur valeur a été choisie à 10 pF et ont pu être intégrés.

Une attention particulière doit être portée au générateur d'horloges afin de bien charger et décharger les condensateurs intermédiaires à chacune des phases. Dans un premier temps, pour des raisons évidentes d'efficacité, il faut s'assurer que les signaux d'horloges ne se recouvrent pas à l'aide du circuit de la figure 3-7. Ce circuit permet de rendre la transition vers un état actif haut du signal de sortie conditionnelle à une transition vers un état bas sur l'autre signal sortie. La montée du signal CLK_OUT_1 est donc seulement possible après la descente du signal CLK_OUT_2 et la remontée de celui-ci est aussi seulement possible après la descente du signal CLK_OUT_1.

Les signaux d'horloges doivent être amplifiés dans le but de diminuer la constante de charge des condensateurs intermédiaires, et ainsi les charger entièrement dans un temps

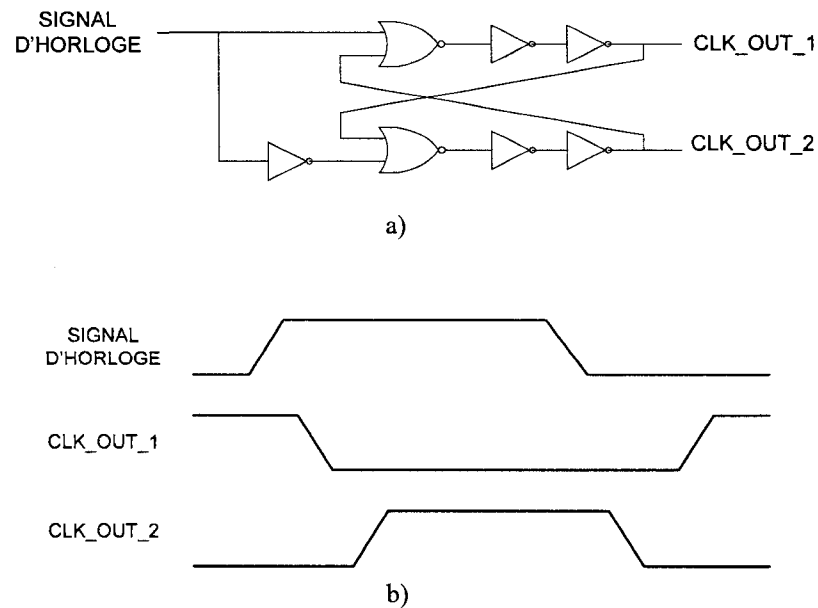
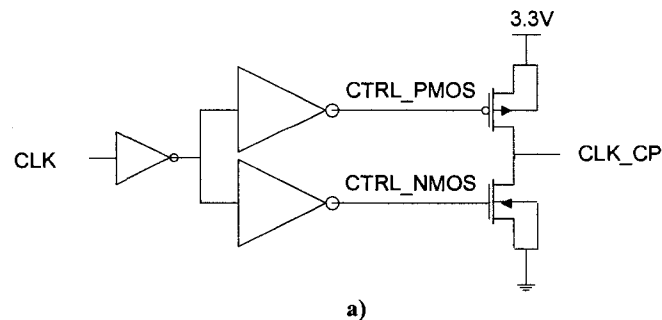


Figure 3-7 : a) Générateur d'horloges déphasées sans recouvrement. b) Chronogramme du circuit

équivalent à la demi-période d'horloge. Le circuit de la figure 3-8a est utilisé pour chacun des condensateurs intermédiaires des convertisseurs DC-DC. Il s'agit en fait de trois inverseurs cascades. Cependant, la taille des transistors augmente d'un inverseur à l'autre. L'avant dernier inverseur est doublé afin de permettre l'utilisation de différents seuils de transition dans le but d'éviter que les deux transistors du dernier étage ne conduisent en même temps. Comme ceux-ci sont très larges, cette situation entraînerait une perte d'énergie considérable et inutile. Suivant le diagramme temporel à la figure 3-8b, le transistor PMOS est d'abord désactivé avant l'activation du transistor NMOS.



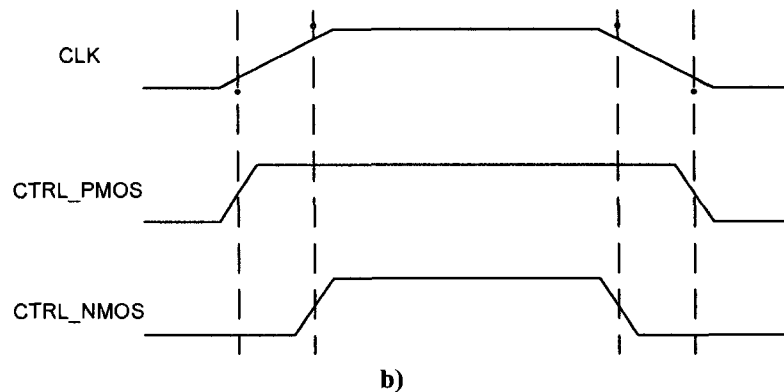


Figure 3-8 : a) Topologie des amplificateurs de signaux d'horloge b) Seuil d'activation des transistors du dernier étage.

La topologie utilisée pour la génération du potentiel négatif est illustrée à la figure 3-9. Un étage de plus est nécessaire car l'écart de tension est plus important. En effet, le potentiel négatif est établi à partir de la masse (0V) alors que le potentiel positif est établi à partir de l'alimentation basse tension (3,3V).

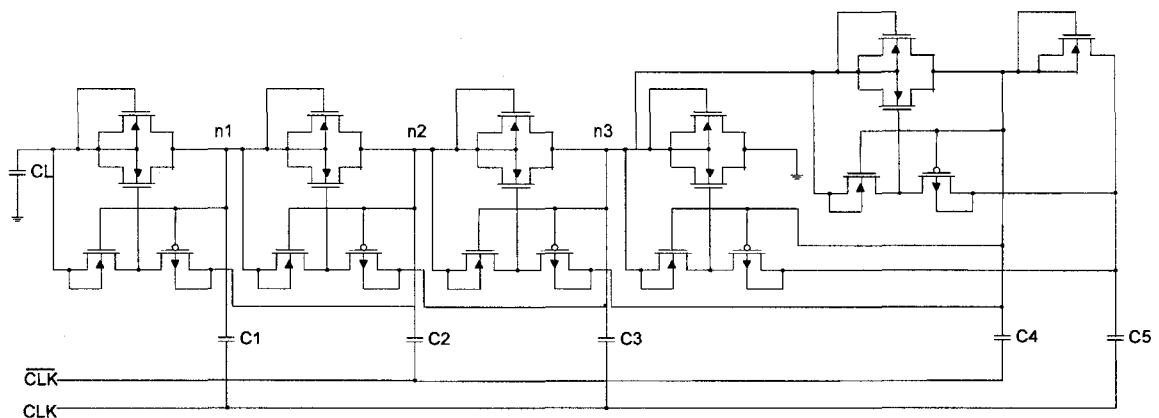


Figure 3-9 : Topologie du générateur de haute tension négative.

Il s'agit de la même topologie utilisée pour la génération du potentiel positif à la différence que le condensateur de charge CL est branché à l'entrée et que la sortie est branchée à la masse. Les charges sont donc « retirées » du condensateur et « pompées » vers la masse. Au départ, le condensateur CL et les nœuds intermédiaires sont à un potentiel de 0V. Lorsque le signal CLK passe à V_{clk} , le nœud n1 passe aussi à V_{clk} . La deuxième CTS (entre C1 et C2) se met à conduire et les charges se distribuent entre C1

et C2, résultant en un potentiel théorique de $V_{clk}/2$ sur chacun d'entre eux. Lorsque le signal CLK revient à 0V, la tension au nœud n1 devient $-V_{clk}/2$ et la première CTS (entre CL et C1) se met à conduire. Des charges sont alors transférées du condensateur CL vers le condensateur C1, résultant en une tension légèrement négative sur le premier. En répétant ce cycle un grand nombre de fois, la tension sur CL devient de plus en plus négative. Tout comme la version positive, les condensateurs C4 et C5 ont une valeur de 10 pF et sont intégrés.

3.1.3 Convertisseur numérique à analogique

Comme il a été mentionné dans la section 3.1.1, le générateur de haute tension sert à alimenter une source de courant programmable. Celle-ci est composée d'un convertisseur numérique à analogique (CNA) et d'un étage de sortie. Comme l'emploi de transistors haut voltage était de mise pour la conception du convertisseur, sa conception a été avant tout basée sur l'espace occupé par celui-ci. De plus, comme une stimulation en courant fixe est requise, seuls les architectures générant un courant de sortie ont été considérées afin d'éviter de devoir convertir une tension de sortie en courant. De cette façon, le design de l'étage de sortie s'en trouve simplifié car une simple amplification du courant de sortie du CNA à l'aide de miroirs de courant est requise.

Le principe de fonctionnement d'un CNA en mode courant est simple. Il s'agit d'activer un certain nombre de sources de courant en fonction du signal binaire appliqué et de sommer ces courants résultants afin de produire un courant de sortie lui étant proportionnel. Plusieurs architectures peuvent être utilisées pour accomplir cette fonction. La plus simple consiste en l'utilisation de transistors dont les dimensions sont pondérées de façon binaire.

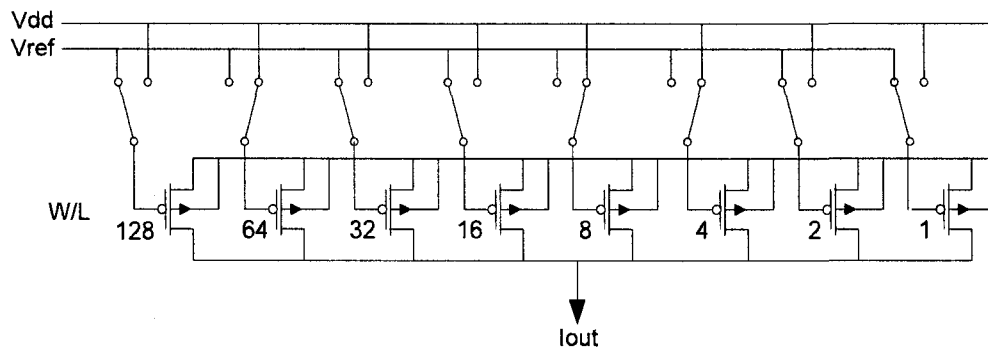


Figure 3-10 : CNA à transistors uniques dimensionnés de façon binaire.

Cette architecture très simple ne requiert que 8 transistors dans le cas d'un CNA de 8 bits. Par contre, les transistors de poids fort sont exagérément gros. La largeur minimale pour les transistors haut voltage étant de $4\ \mu\text{m}$, le dernier transistor (MSB) ferait $512\ \mu\text{m}$ de large. De plus, cette configuration souffre d'une très grande sensibilité aux variations de procédé dû à l'unicité des transistors. Une alternative est d'utiliser plusieurs transistors de taille minimale placés en parallèle pour chacune des sources de courant. Cependant, cette solution requiert un effort considérable au niveau du dessin des masques afin d'assurer une bonne immunité aux variations de procédé et ainsi assurer la linéarité du convertisseur. De plus, une telle option nécessiterait une superficie encore plus importante.

L'architecture présentée à la figure 3-11 est nommée code thermomètre. Elle est composée de $2^N - 1$ sources de courant identiques où N correspond au nombre de bits. Chacune d'entre elles est activable séparément via des décodeurs qui convertissent le code binaire en code thermomètre.

Cette architecture offre de bonnes performances au niveau de la linéarité et assure aussi la monotonie du courant de sortie, c'est-à-dire qu'une augmentation du signal binaire se traduit toujours par une augmentation du courant de sortie, sans passer par un courant inférieur lors de la transition. Par contre, la complexité d'une telle architecture croît exponentiellement avec la résolution du CNA. Dans le cas d'un CNA de 8 bits, 255

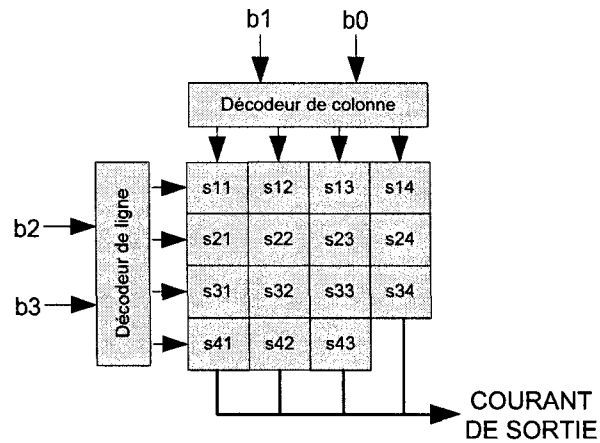


Figure 3-11 : CNA à topologie code thermomètre de 4 bits.

sources de courant sont requises. De plus, la logique de décodage est importante, deux décodeurs de 4 à 16 lignes étant nécessaires.

La solution retenue pour le convertisseur numérique à analogique du générateur de stimuli présenté dans ce chapitre est un hybride entre les deux architectures présentées précédemment (fig. 3-12). Dans un premier temps, des miroirs de courant de type cascode amplifient un courant de référence 1, 4, 16 et 64 fois. Ces courants servent ensuite de courant de référence pour quatre convertisseurs de type code thermomètre de deux bits chacun servant à les répliquer de 0 à 3 fois. Les courants ainsi obtenus sont par la suite additionnés pour former le courant de sortie du convertisseur.

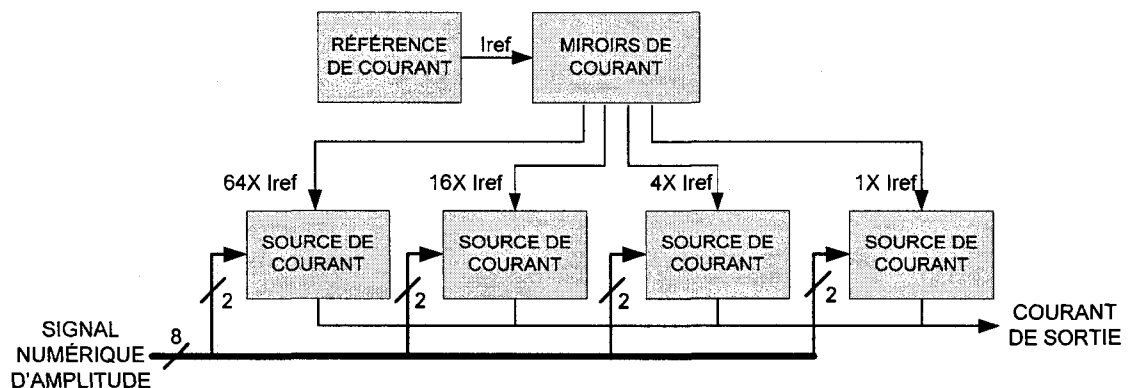
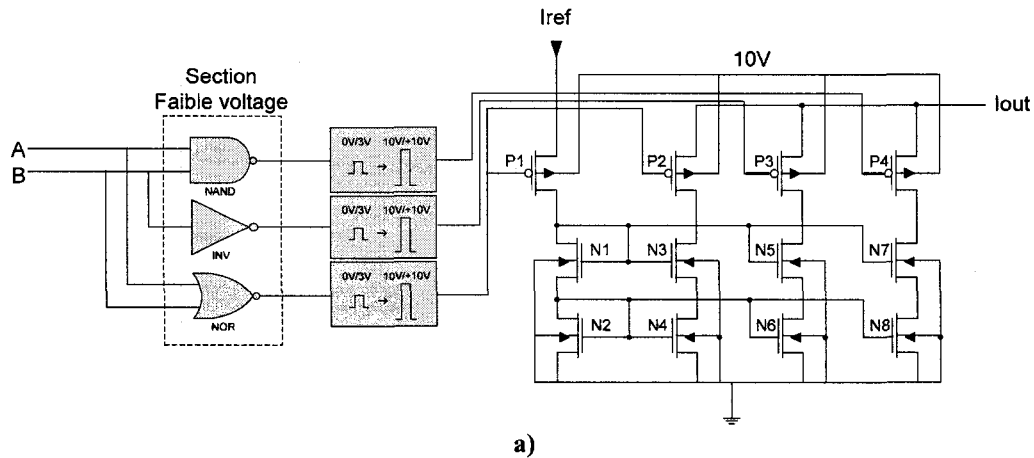


Figure 3-12 : Schéma bloc du convertisseur numérique à analogique.

Cette topologie permet d'utiliser beaucoup moins de transistors haut voltage, ce qui permet de diminuer la superficie du circuit tout en facilitant le *matching* de ceux-ci. Au total, 85 miroirs de courant cascode sont requis afin de générer les courants de référence et 12 autres pour les répliquer selon la valeur du code binaire. La logique de décodage est aussi réduite à son minimum. Chaque source de courant nécessite un simple décodeur de deux bits. Le courant de sortie I_{DAC} du convertisseur est donné par l'équation suivante :

$$I_{DAC} = I_{REF} \times (Amp[7,6] \times 64 + Amp[5,4] \times 16 + Amp[3,2] \times 4 + Amp[1,0] \times 1)$$

où Amp correspond au signal d'amplitude de 8 bits et I_{REF} au courant de référence de base. Chacune des sources de courant est composée de trois miroirs cascodes activés par deux bits du vecteur d'amplitude (fig. 3-13a). Le décodeur est composé d'une porte NAND, d'une porte NOR et d'un inverseur qui active chacun des transistors HVPMOS un par un au fur et à mesure que le code binaire augmente tel que montré à la figure 3-13b. Ce décodeur est implémenté dans une section bas voltage afin de permettre l'utilisation de transistors standards de taille minimum. Les niveaux de tensions des signaux de sortie du décodeur sont ensuite convertis de 3,3V à 10V à l'aide du circuit de la figure 3-14 afin d'être appliqués à la grille des transistors HVPMOS. Le signal activant le transistor P2 sert aussi à activer le transistor P1 dans le but de supprimer le courant de référence lorsque le signal binaire est nul.



A	B	P4P3P2
0	0	1 1 1
0	1	1 1 0
1	0	1 0 0
1	1	0 0 0

b)

Figure 3-13 : Source de courant du convertisseur numérique à analogique. a) Schéma de la source de courant avec décodeur 2 bits. b) Table de vérité du décodeur.

Le convertisseur de niveaux de la figure 3-14 permet de changer les niveaux de tension du signal à son entrée de 0V/3,3V à 0V/10V. Lorsque celui-ci est à un niveau logique bas, le transistor N2 est désactivé et le transistor N1 est activé. La conduction de ce dernier entraîne le signal de sortie à 0V, ce qui entraîne à son tour les transistors P3 et P4 à conduire. Les grilles de P1 et P2 sont alors reliées à 10V et ces derniers sont donc désactivés. Lorsque le signal d'entrée passe à 3,3V, le transistor N2 s'active et entraîne les grilles de P1 et P2 à 0V. Ceux-ci se mettent à conduire et entraînent le signal de sortie à 10V, ce qui désactive les transistors P3 et P4.

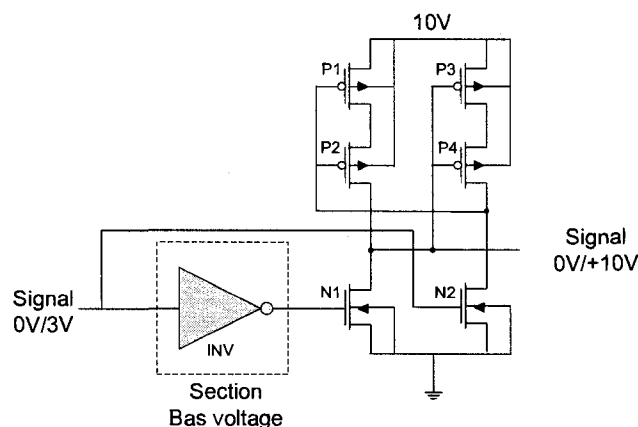


Figure 3-14 : Convertisseur de niveau de tension utilisé dans les sources de courant.

Le courant de référence de base est généré à l'aide du circuit de la figure 3-15. Il s'agit d'une source de courant à référence de seuil avec circuit de démarrage formé des transistors P1, N1 et N2. Cette topologie est utilisée pour limiter la variation du courant I_{ref} en fonction de l'alimentation. Le courant I_{ref} varie linéairement en fonction de la tension V_{gs4} , alors que cette dernière varie quadratiquement en fonction de la tension

d'alimentation. Dans le but d'ajuster précisément la valeur du courant et contrer l'imprécision des résistances intégrées, l'utilisation d'une résistance externe à la puce a été privilégiée. Les transistors N4 et N5 ont été implémentés dans une section haut voltage car le drain de N5 est soumis à de hautes tensions.

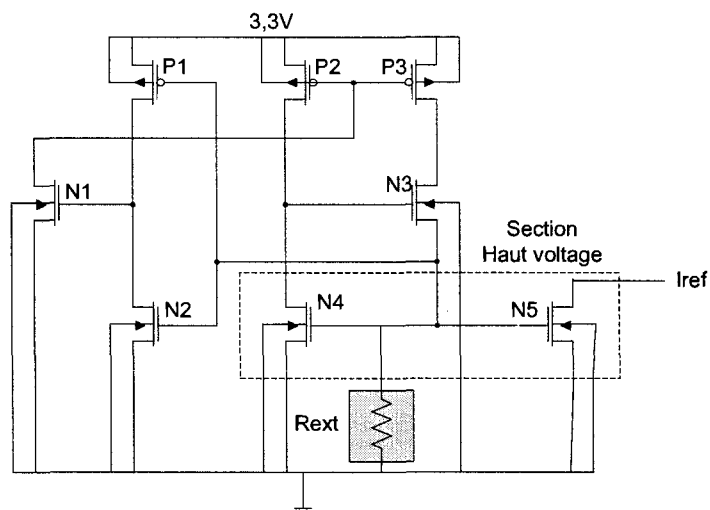


Figure 3-15 : Référence de courant avec circuit de démarrage.

Le courant de référence de base est ensuite répliqué par des miroirs de courant cascodes avant d'être appliqué au convertisseur numérique à analogique (fig. 3-16). Ceux-ci sont composés de transistors de même taille rassemblés en groupe de 1, 4, 16 et 64 afin d'obtenir les quatre courants nécessaires au CNA.

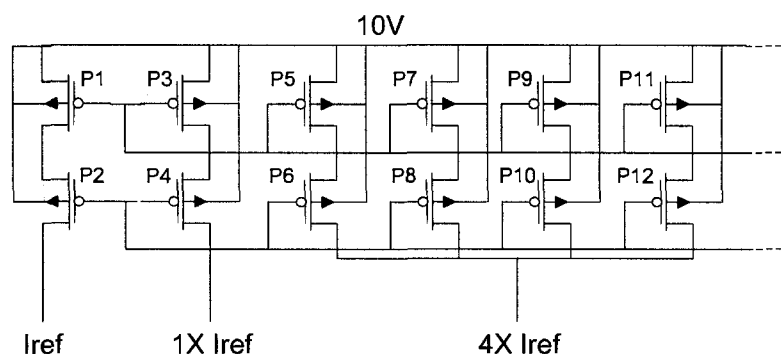


Figure 3-16 : Miroirs de courant cascode utilisés pour amplifier le courant de référence de base.

Les alimentations haut voltage n'étant pas stables, la conception du convertisseur a été faite en fonction d'une alimentation entre 0V et +10V, utilisant donc une seule des alimentations haut voltage. L'alimentation positive a été utilisée à cause du nombre plus restreint d'étages du convertisseur DC-DC positif, donc possédant une plus grande efficacité et rapidité que le convertisseur DC-DC négatif. Par ailleurs, le circuit générant le courant de référence de base fonctionne sous l'alimentation bas voltage (3,3V) afin d'obtenir une plus grande stabilité de son courant de sortie.

3.1.4 Étage de sortie

L'étage de sortie du générateur de stimuli sert à connecter électriquement le stimulateur à l'interface électrode-tissus (IET) lorsqu'une stimulation est commandée. Il sert aussi à amplifier le courant provenant du CNA afin d'obtenir les niveaux de courant requis pour la stimulation. C'est aussi celui-ci qui permet d'inverser le sens du courant circulant dans l'IET afin d'assurer la sécurité de la stimulation, c'est-à-dire d'assurer l'équilibre des charges du stimulus.

Il existe deux façons distinctes de générer les impulsions électriques : les impulsions bipolaires et les impulsions unipolaires. La première utilise deux alimentations différentes pour « pousser » et « tirer » le courant de la charge (fig. 3-17) ce qui explique son nom anglais *source-sink*. Dans un premier temps, la charge est connectée entre la tension positive et la masse et le courant circule donc à travers la charge vers la masse. Par la suite, la charge est connectée entre la masse et la tension négative de façon à faire passer le courant de la masse vers l'alimentation négative. Cette façon de faire est principalement utilisée pour les systèmes de stimulation utilisant plusieurs électrodes afin d'avoir un point de référence commun (la masse). Ce point de référence commun peut aussi servir dans le cas où un groupe de stimulateur est utilisé pour stimuler à plusieurs endroits. Le désavantage principal de cette méthode est que seulement la moitié de la plage de tension est disponible pour chacune des phases de stimulation. Ceci

réduit par le fait même l'intensité du courant qu'il est possible d'atteindre dans une impédance de l'IET donnée.

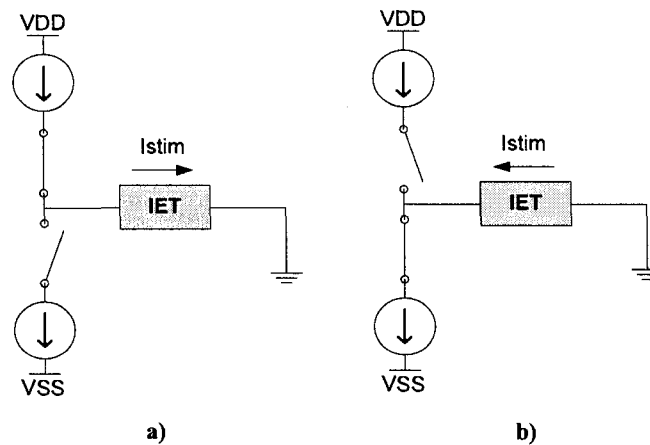


Figure 3-17 : Stimulation bipolaire a) IET placée entre l'alimentation positive et la masse. b) IET placée entre l'alimentation négative et la masse.

La deuxième méthode consiste à brancher la charge entre les alimentations positive et négative directement. L'inversion du courant dans la charge se fait en commutant les électrodes à l'aide d'un circuit appelé pont en H (fig. 3-18). Cette façon de faire permet de maximiser la plage de tension de sortie.

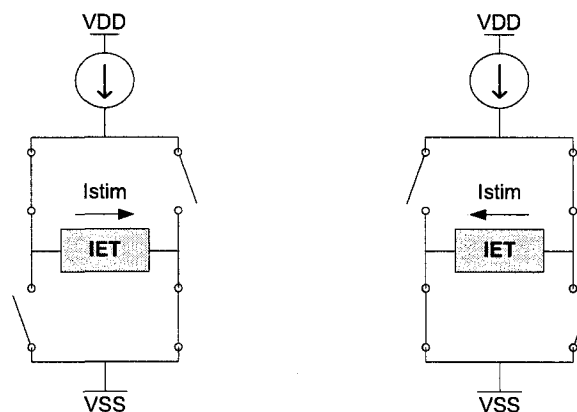


Figure 3-18 : Commutation utilisant une architecture « pont en H ».

Comme le générateur de haute tension fournit une alimentation négative et positive, les deux méthodes présentées précédemment sont envisageables, contrairement à l'implant urinaire actuel qui possède la configuration en H seulement. L'étage de sortie du générateur de stimuli dispose donc des deux configurations. Ce choix a été fait dans le

but de pouvoir bénéficier des avantages des deux options. L'étage de sortie est illustré à la figure 3-19. Le courant en provenance du convertisseur numérique à analogique est dans un premier temps amplifié par un facteur de 4 à l'aide de miroirs de courant cascades avant d'être dirigé vers les électrodes à l'aide de commutateurs. Les signaux de contrôle sont décodés avant d'être changés de niveaux de tension afin de contrôler individuellement chacun des commutateurs composant l'étage de sortie.

En configuration pont en H, seuls les miroirs formés des transistors PMOS (P1, P2, P5 à P12) et les commutateurs S4, S5, S6 et S7 sont utilisés. Ces commutateurs sont contrôlés par couple : le couple S4-S7 pour laisser passer le courant dans un sens et le couple S5-S6 pour le laisser passer dans l'autre sens. En configuration *source-sink*, le courant est d'abord amplifié à l'aide des miroirs PMOS (P1, P2, P5 à P12) et dirigé vers la masse à travers la charge via les commutateurs S1 et S3. Pour l'autre phase, le courant est répliqué sans amplification (P1, P2, P3 et P4) afin de réduire la consommation d'énergie et est dirigé vers les miroirs NMOS (N1 à N10) où il est amplifié par un facteur 4. Le

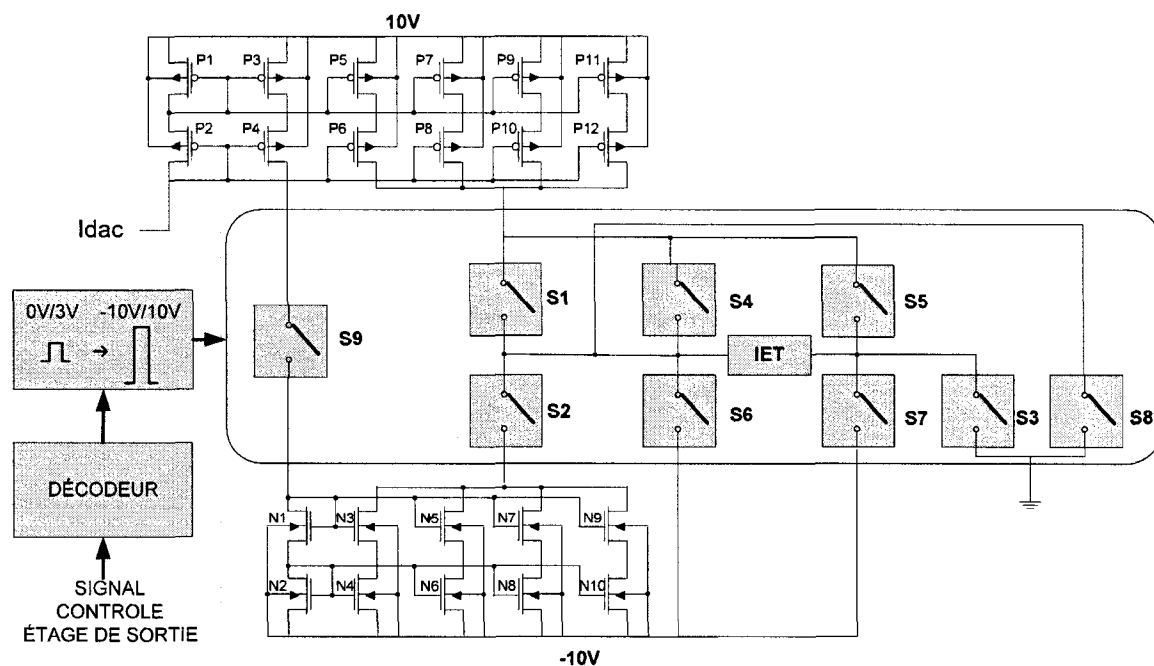


Figure 3-19 : Architecture de l'étage de sortie du générateur de stimuli haut voltage.

courant est tiré depuis la masse à travers la charge via les commutateurs S2 et S3. Le commutateur S9 est utilisé pour bloquer le passage du courant lorsque cette dernière configuration n'est pas utilisée afin de réduire la consommation. Le commutateur S8, utilisé conjointement avec le commutateur S3, permet de court-circuiter la charge à la masse afin de retirer les charges qui pourraient s'accumuler après plusieurs impulsions et ainsi maintenir l'équilibre électrique de l'IET. Les commutateurs composant l'étage de sortie sont en fait des portes de transmission composées de transistors haut voltage HVPMOS et HVNMOS (fig.3-20a). Ceux-ci sont contrôlés par un unique signal en provenance du décodeur et son inverse produit lors du changement de niveaux de tension (fig.3-20b).

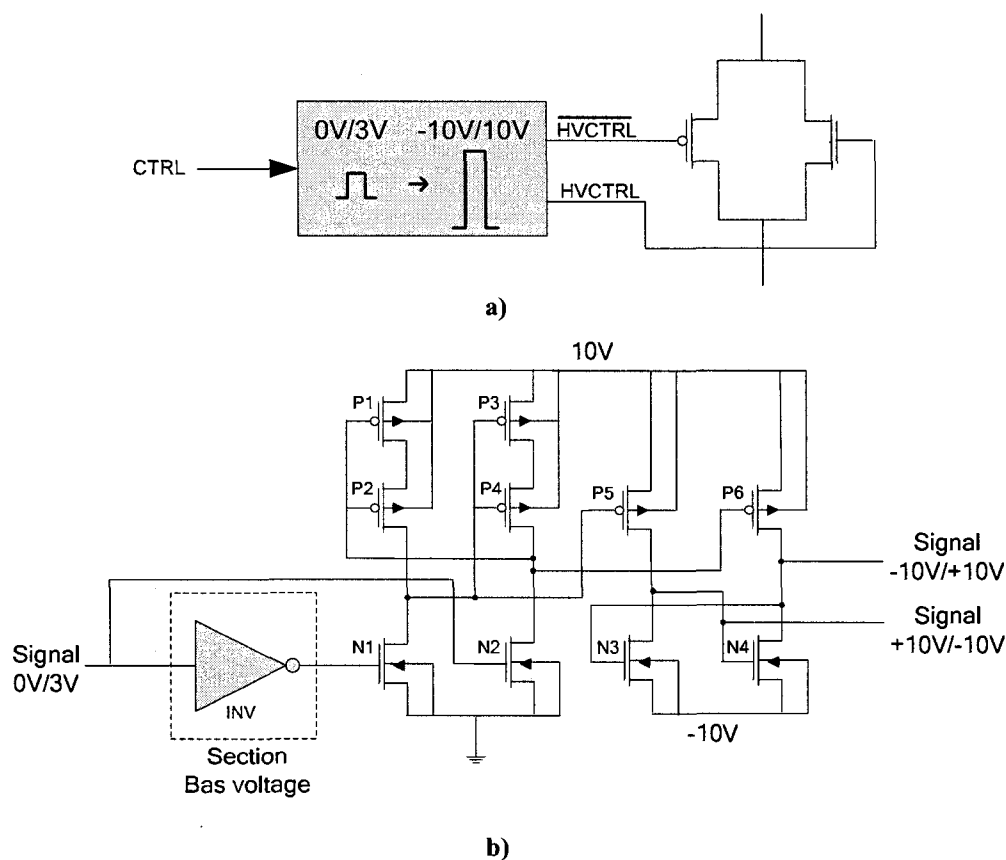


Figure 3-20 : a) Commutateur utilisé pour l'étage de sortie b) Convertisseur de niveau de tension utilisé pour les commutateurs.

Le contrôle des commutateurs dispose de trois niveaux de sécurité afin d'éviter toutes configurations potentiellement dangereuses pour le circuit et pour les tissus nerveux. Dans un premier temps, le décodeur de l'étage de sortie a été conçu de façon à éviter toutes configurations nuisibles (fig. 3-21). Le design du décodeur a été fait pour que les transitions vers un état actif des signaux de contrôle des commutateurs soient plus lentes en comparaison avec les transitions vers l'état désactivé. Ceci permet donc, lorsqu'il y a inversion de la polarité du courant par exemple, de désactiver le couple de commutateur actif rapidement avant que le couple opposé ne soit activé.

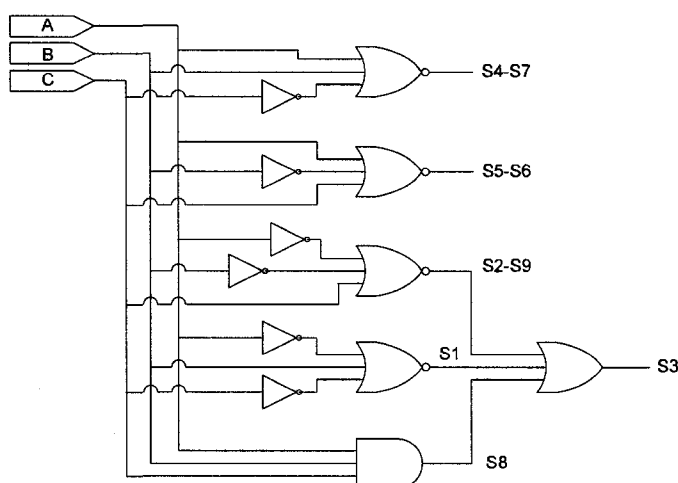


Figure 3-21 : Décodeur de l'étage de sortie.

Dans un deuxième temps, l'encodage utilisé pour les signaux de contrôle a été soigneusement défini afin que la non-synchronisation dans le changement des signaux ne pose pas de problème. Les trois signaux de contrôle de l'étage de sortie en provenance du contrôleur numérique codent les configurations possibles des commutateurs selon le tableau 3-1. Par exemple, en configuration en H, le passage de l'état S4-S7 fermés (001) vers l'état S5-S6 fermés (010) peut sans problème passer par les états intermédiaires 000 et 011 car tous les commutateurs y sont ouverts, y compris ceux de la deuxième configuration. Dans le tableau, un F indique que le commutateur est fermé alors qu'un O indique un commutateur ouvert.

Tableau 3-1 : Encodage des signaux de contrôle de l'étage de sortie.

	Pont en H				Source-Sink				B.C.*
A B C	S4	S7	S5	S6	S1	S2	S3	S9	S8
0 0 0	O	O	O	O	O	O	O	O	O
0 0 1	F	F	O	O	O	O	O	O	O
0 1 0	O	O	F	F	O	O	O	O	O
0 1 1	O	O	O	O	O	O	O	O	O
1 0 0	O	O	O	O	O	O	O	O	O
1 0 1	O	O	O	O	F	O	F	O	O
1 1 0	O	O	O	O	O	F	F	F	O
1 1 1	O	O	O	O	O	O	F	O	F

* B.C. : Balancement des charges

Finalement, le contrôleur présenté à la section 3.2 a été conçu de façon à ce que les signaux soient bien synchronisés tout en introduisant de courts délais (retour à 000 ou 100) entre les changements de configuration. Le commutateur d'activation S9 des miroirs de courant NMOS est quant à lui seulement activé lorsque la configuration est en mode *sink* afin d'économiser le courant le traversant lorsque inutilisé. Il partage donc le signal de contrôle du commutateur S2.

3.1.5 Dessin des masques

Le dessin des masques du circuit ICJPMHVS a été réalisé avec l'outil de design de circuit intégré Cadence. Comme mentionné dans l'introduction du présent chapitre, la technologie CMOS 0,8 μm 5V/20V de DALSA Semiconductor a été utilisée. Le dessin des masques est présenté à la figure 3-22.

La puce occupe une superficie de 9 mm² et comporte 35 plots d'entrée-sortie. Les différents circuits composant la puce sont identifiés comme suit : le générateur et les amplificateurs d'horloge (1), le convertisseur DC-DC positif (2), le convertisseur DC-DC négatif (3), l'étage de sortie (4), le convertisseur numérique à analogique (5) et la référence de courant (6). Sur le coté droit de la puce se trouvent les entrées numériques de contrôle de la source de courant programmable du circuit haut voltage, soit les trois signaux dédiés à l'étage de sortie et les huit signaux d'amplitude du courant de

stimulation (entrées 17 à 27). La section suivante présente le module permettant le contrôle de ces signaux.

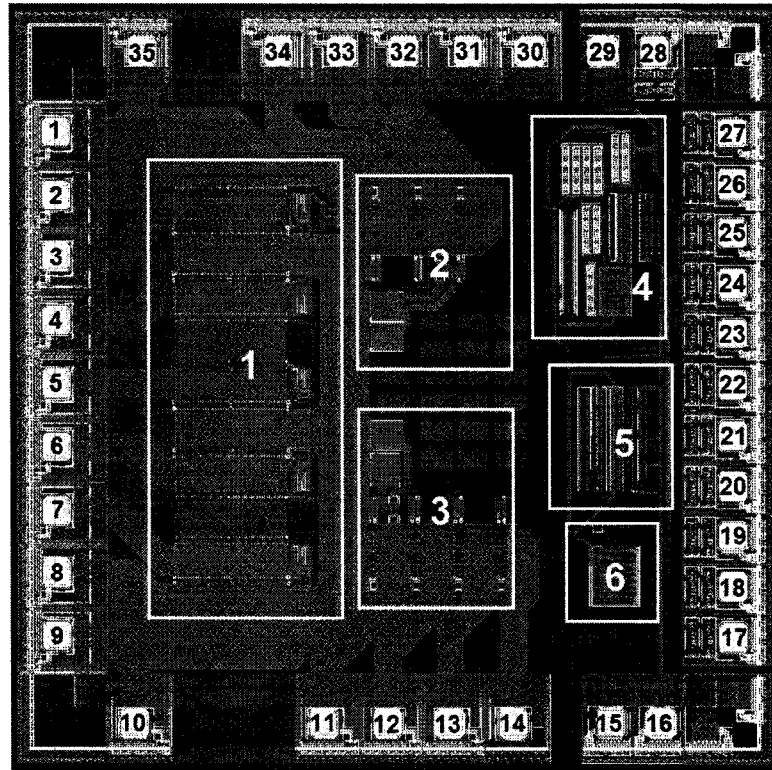


Figure 3-22 : Dessin des masques du circuit intégré ICJPMHVS

3.2 Contrôleur d'ensemble

Afin de permettre de contrôler efficacement la source de courant programmable du générateur de stimuli haut voltage, une stratégie de contrôle numérique a été développée. Bien qu'inspirée des versions précédentes de l'implant urinaire, il s'agit d'une nouvelle approche permettant une très grande flexibilité au niveau des paramètres de stimulation. La principale caractéristique du nouveau contrôleur est qu'il utilise une mémoire de forme d'onde afin de permettre la mémorisation de n'importe quelle forme de stimuli.

Le rôle de ce contrôleur est de synchroniser l'envoi des signaux d'amplitude avec les signaux d'activation de l'étage de sortie. Il doit permettre de contrôler la fréquence et la

largeur des stimuli destinés à stimuler les tissus nerveux et doit être en mesure de reproduire les deux modes de stimulation de l'implant urinaire actuel, la stimulation permanente et la stimulation sélective. Comme mentionné au deuxième chapitre, la stimulation sélective utilise deux stimuli différents avec des fréquences distinctes pour permettre une miction efficace. La stimulation permanente quant à elle utilise un seul stimulus et fonctionne de manière intermittente en permanence afin de traiter l'hyperréflexie de la vessie.

3.2.1 Description globale

Le principe derrière la génération de n'importe quelle forme de stimuli repose sur une mémoire de forme d'onde. Cette mémoire peut contenir jusqu'à 128 points de 9 bits chacun. Chacun des points comprend huit bits représentant l'amplitude du stimulus et un bit indiquant la direction du courant dans le nerf. Lorsque le stimulateur est en mode de stimulation, les impulsions sont déclenchées à des fréquences programmables. La mémoire est alors lue à des vitesses variables afin de contrôler la largeur des impulsions. Au fur et à mesure que la mémoire est lue, le contrôleur génère les signaux de contrôle de l'étage de sortie selon la configuration choisie (pont en H ou *source-sink*) et le sens du courant désiré (neuvième bit des points d'amplitude).

La mémoire peut être utilisée entièrement pour mémoriser une forme d'onde ou peut être séparée en deux (deux fois 64 points) afin de mémoriser deux formes d'onde utilisées pour les hautes et les basses fréquences de la stimulation sélective. Dans ce cas, chacun des stimuli possède sa propre fréquence et vitesse de lecture. La stimulation basse fréquence a préséance sur la haute fréquence. C'est donc l'impulsion basse fréquence qui est déclenchée lorsque les deux stimuli doivent être déclenchés en même temps. Il est aussi possible de se servir des deux formes d'ondes séparément pour une stimulation uni-fréquentielle. Dans le but de reproduire la stimulation permanente de l'implant urinaire actuel, il est possible de programmer les intervalles où le stimulateur est fonctionnel ou en attente. Finalement, le contrôleur possède un mode de génération de

stimulus continu. Dans ce mode, la mémoire est lue de façon continue sans interruption. Il est ainsi possible de générer une onde sinusoïdale comme ceci est requis, par exemple, pour effectuer des mesures d'impédance complexe de l'IET. En tout, le stimulateur possède sept modes de stimulation distincts définis dans le tableau 3-2.

Tableau 3-2 : Mode de stimulation disponible

Mode de stimulation	Description
Mode uni-fréquentiel 128bits	À chaque fois qu'une impulsion doit être déclenchée, la mémoire de forme d'onde est entièrement lue et le sens du courant est déterminé par le neuvième bit du point d'amplitude.
Mode uni-fréquentiel 64bits basse	À chaque fois qu'une impulsion doit être déclenchée, la première moitié de la mémoire de forme d'onde est lue et le sens du courant est déterminé par le neuvième bit du point d'amplitude.
Mode uni-fréquentiel 64bits haute	À chaque fois qu'une impulsion doit être déclenchée, la deuxième moitié de la mémoire de forme d'onde est lue et le sens du courant est déterminé par le neuvième bit du point d'amplitude.
Mode uni-fréquentiel avec inversion 256 bits	À chaque fois qu'une impulsion doit être déclenchée, la mémoire de forme d'onde est entièrement lue deux fois avec le sens du courant inversé d'une fois à l'autre. Le neuvième bit du point d'amplitude n'est pas pris en compte.
Mode bi-fréquentiel	Le stimulateur génère deux stimuli différents : des impulsions basse et haute fréquence. À chaque fois qu'une impulsion doit être déclenchée, la moitié correspondante de la mémoire de forme d'onde est lue et le sens du courant est déterminé par le neuvième bit du point d'amplitude.
Mode continue sans inversion	La mémoire de forme d'onde est entièrement lue de façon continue et le sens du courant est déterminé par le neuvième bit du point d'amplitude.
Mode continue avec inversion	La mémoire de forme d'onde est entièrement lue de façon continue avec le sens du courant inversé d'une fois à l'autre. Le neuvième bit du point d'amplitude n'est pas pris en compte.

En plus du contrôle de l'étage de sortie du circuit haut voltage, le contrôleur numérique génère l'horloge des générateurs de haute tension. Il peut ainsi les démarrer seulement lorsque ceci est nécessaire avant qu'une impulsion soit déclenchée. L'intervalle de temps entre l'activation de l'horloge et le déclenchement de l'impulsion est programmable.

3.2.2 Paramètres de stimulation et configuration

En plus d'offrir une grande flexibilité au niveau de la forme d'onde des stimuli, le contrôleur permet une vaste gamme de fréquences pour la génération de ceux-ci, celles-

ci pouvant varier de 2 Hz à 1 kHz. La résolution des stimuli (temps pour un point d'amplitude) peut quant à elle varier de 2 μ s à 16 μ s, permettant ainsi des largeurs d'impulsion allant de 2 μ s à 2 ms. En ce qui a trait aux temps d'activité et d'inactivité en mode de stimulation permanente, ceux-ci peuvent varier de 500 μ s à 15 s. Finalement, la gamme de fréquence pour les stimuli continus est de 1 Hz à 4 kHz. Le tableau 3-3 énumère les paramètres de stimulations programmables ainsi que leur plage et leur résolution (pas). Il est à noter que toutes ces spécifications sont basées sur une fréquence d'horloge de 500 kHz et qu'il est possible de les changer en faisant varier celle-ci.

Pour chacun des paramètres, la valeur réelle obtenue correspond à la valeur binaire à laquelle est ajouté un et ensuite multipliée par le pas. Exception faite des intervalles d'activité et d'inactivité (TON et TOFF) pour lesquels la valeur binaire multipliée par le pas donne directement la valeur en seconde, ceci dans le but d'autoriser une valeur nulle pour ces paramètres. Afin de définir le mode de fonctionnement du contrôleur, un dernier registre de 8 bits doit être programmé. Celui-ci contient l'information concernant le mode de lecture de la mémoire, la configuration de l'étage de sortie utilisé

Tableau 3-3 : Description des paramètres de stimulation du contrôleur numérique.

Paramètre	Description	Nombre de bits	Intervalle	Pas
TON	Intervalle de temps où la stimulation est active.	5	0 s – 15,5 s	500 ms
TOFF	Intervalle de temps où la stimulation est inactive. ¹	5	0 s – 15,5 s	500 ms
PERIODE1	Période de temps entre les impulsions basse fréquence. ²	9	1ms – 512 ms	1 ms
PERIODE2	Période de temps entre les impulsions haute fréquence.	9	1ms – 512 ms	1 ms
VITESSE1	Vitesse de lecture de la stimulation basse fréquence. ²	3	2 μ s – 16 μ s	2 μ s
VITESSE2	Vitesse de lecture de la stimulation haute fréquence.	3	2 μ s – 16 μ s	2 μ s
VITESSE3	Vitesse de lecture en mode continue. ³	12	2 μ s – 8 ms	2 μ s

1-Pour une stimulation toujours active, ce paramètre doit être mis à 0.

2-Ce paramètre est utilisé pour la stimulation uni-fréquentielle.

3-Le mode continu ne comporte pas d'intervalle, ce paramètre définit aussi la fréquence.

ainsi que l'intervalle de temps entre l'activation des générateurs de haute tension et le déclenchement des stimuli. L'information contenue dans ce registre est organisée selon le tableau 3-4.

Tableau 3-4 : Description du registre de configuration

# des bits	Description	Valeur
Bits 2 à 0	Mode de lecture de la mémoire.	000 - Bifréquentiel 001 - Unifréquentiel Mem1 (64 points) 010 - Unifréquentiel Mem2 (64 points) 011 - Unifréquentiel (128 points) 100 - Unifréquentiel avec inversion (256 points) 101 - Continue sans inversion 110 - Continue avec inversion
Bits 4 et 3	Configuration de l'étage de sortie.	01 - Configuration pont en H 10 - Configuration source/sink
Bits 8 à 5	Contrôle des générateurs de hautes tensions	000 – 0,5 ms 001 – 1 ms 010 – 2 ms 011 – 3 ms 1XX - Toujours actif

3.2.3 Programmation et contrôle

La programmation de la mémoire de forme d'ondes et des paramètres de stimulation est effectuée de façon sérielle par adresse. Le protocole de communication est simple et ne requiert aucune synchronisation entre le programmeur et le contrôleur en ce qui a trait aux fréquences d'horloge. Bien que le contrôleur fonctionne à une fréquence d'horloge relativement faible, la programmation peut être beaucoup plus rapide car c'est le programmeur qui fournit l'horloge de programmation. Trois entrées sont nécessaires : un signal d'activation de la programmation (PROG), un signal d'horloge (SCLK) et un signal émettant les données en série (SDI). Chacun des paramètres de stimulation ainsi que les points d'amplitude constituant les stimuli possèdent leur propre adresse mémoire.

Dans le but de simplifier le module de réception des données, toutes les communications font 17 bits de longueur. Elles sont toutes constituées d'une adresse de huit bits et de

neuf bits de données, même pour les paramètres possédant moins de neuf bits, ceux-ci étant placés dans les bits les moins significatifs de la portion de donnée. En plus des trois signaux de programmation (PROG, SCLK et SDI), un quatrième signal généré par le contrôleur entre en jeu dans le protocole de communication afin d'indiquer une erreur potentielle dans la communication (READY). Enfin, le signal STIM permet de démarrer la stimulation en le mettant à un niveau logique haut.

Certaines adresses mémoires sont réservées pour des fins de sécurité afin d'y enregistrer le *checksum* des données inscrites dans la mémoire. Dès que le contrôleur entre en mode de programmation, le signal READY est désactivé. Le programmeur doit à la fin de chaque communication inscrire le *checksum* (9 bits) calculé sur l'ensemble de ce que devrait contenir la mémoire. Après que le signal de programmation soit relâché, le contrôleur calcule lui-même le *checksum* de la mémoire et le compare à la valeur programmée. Le signal READY est réactivé si les valeurs concordent. S'il n'est pas réactivé après 300 μ s (basé sur une horloge de 500 kHz), le programmeur devra reprogrammer la mémoire, car la stimulation ne pourra être démarrée. Lorsqu'une telle situation se produit, le contrôleur ne tient pas compte d'une demande de stimulation et maintient à un niveau logique bas le signal READY jusqu'à ce qu'une communication soit réussie (*checksum* valide). Deux *checksums* doivent être inscrits dans la mémoire. Le premier, CHECKSUM_REG, est calculé sur les paramètres de stimulation et de configuration. Le second, CHECKSUM_DATA, est calculé sur les 128 points d'amplitude stockés dans la mémoire. La carte de la mémoire du contrôleur est organisée selon la figure 3-23.

Une séquence de programmation se déroule selon la figure 3-24. Un niveau logique bas appliqué au signal PROG initie la communication. Aussitôt, le contrôleur applique un niveau bas sur le signal READY et pourra revenir à un niveau haut seulement si les *checksums* concordent. Les bits de données (adresses et paramètres) sont ensuite placés

\$00	PERIODE1
\$01	PERIODE2
\$02	TON
\$03	TOFF
\$04	VITESSE1
\$05	VITESSE2
\$06	VITESSE3 (11..8)
\$07	VITESSE3 (7..0)
\$08	CONFIG
\$09	CHECKSUM_REG
\$0A	CHECKSUM_DATA
\$0B	INUTILISÉES
.	
.	
\$7F	
\$80	
.	MÉMOIRE FORME D'ONDE 1
.	
.	
\$BF	
\$C0	MÉMOIRE FORME D'ONDE 2
.	
.	
.	
\$FF	

Figure 3-23 : Carte de la mémoire du contrôleur numérique.

sur le signal SDI en partant du bit le plus significatif au bit le moins significatif. Les données sont enregistrées dans le contrôleur sur le front montant du signal SCLK. Trois bits de stop sont nécessaires afin de compléter l'enregistrement du mot de données dans la mémoire. Par la suite, une autre adresse peut être entrée sans changer la valeur de PROG afin de programmer un autre espace mémoire. Finalement, lorsque toutes les données et les deux *checksums* sont entrés, le signal PROG doit être remis à l'état haut et le contrôleur démarre par la suite le calcul des *checksums*. Si cette opération réussit, le signal READY sera réactivé et la stimulation pourra démarrer lorsqu'un niveau haut sera appliqué sur le signal STIM. Si par contre le calcul du *checksum* échoue, le signal READY demeurera à un niveau logique bas. Après 300 μ s, le programmeur devra reprendre l'entrée des données.

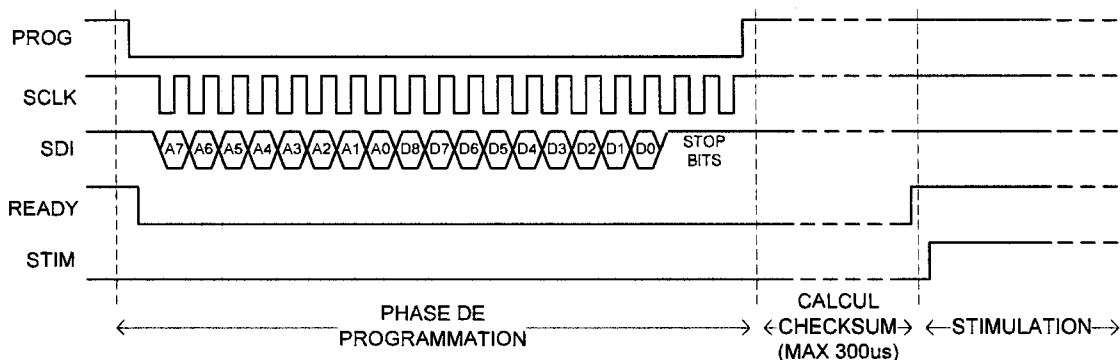


Figure 3-24 : Diagramme temporel de la séquence de programmation de la mémoire.

3.2.4 Architecture et fonctionnement

Le contrôleur du stimulateur est entièrement codé dans le langage VHDL. Le code se retrouve à l'annexe II du présent mémoire. La structure du code est représentée à la figure 3-25. Chacun des blocs correspond à une entité VHDL. Par soucis de clarté, plusieurs signaux y ont été omis. En premier lieu, le module de réception des données se charge de paralléliser les adresses et les données sérielles pour ensuite les enregistrer dans le module approprié, soit les registres des paramètres pour les adresses \$00 à \$0A inclusivement et la mémoire de forme d'onde pour les adresses \$80 à \$FF. Ces derniers s'occupent du calcul du *checksum* des données qui y sont stockées et retourne l'information sur la concordance de ceux-ci vers le module de réception des données qui se charge de l'activation du signal READY. Une fois enregistrés, les paramètres spécifiques nécessaires à chacun des modules leur sont accessibles.

Lorsque les signaux STIM et READY sont activés, le module de contrôle principal a pour rôle d'activer et désactiver alternativement le reste du circuit selon les valeurs des paramètres TON et TOFF. À son tour, lorsqu'il est activé par le contrôleur principal, le module de gestion de la fréquence active la lecture de la mémoire selon les fréquences et le mode de stimulation choisis. Il active de plus le générateur d'horloge des convertisseurs DC-DC avant chaque impulsion, selon le temps préprogrammé dans le registre de configuration.

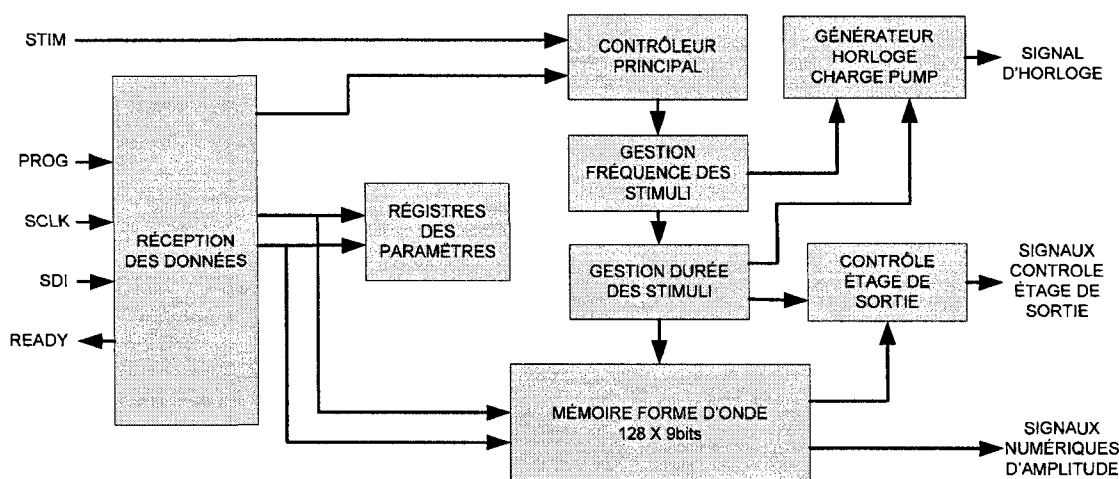


Figure 3-25 : Schéma bloc du contrôleur numérique représentant la structure du code VHDL.

Lorsque le module de gestion de durée des stimuli est activé par le générateur de fréquence, celui-ci lit la mémoire en partie ou entièrement selon le mode de stimulation demandé et selon la vitesse de lecture programmée. En mode continu, il fonctionne de manière autonome et le module de gestion de la fréquence est désactivé. Dans ce mode, le générateur de l'horloge des convertisseurs DC-DC active le signal d'horloge en continu.

Finalement, le contrôleur de l'étage de sortie génère les signaux d'activation de celui-ci selon la configuration choisie. Dans les modes avec inversion, le sens du courant est contrôlé par le module de gestion de durée des stimuli. Dans les autres modes, il est déterminé directement par le neuvième bit des points d'amplitude.

3.3 Conclusion

Dans ce chapitre fut présenté la conception du générateur de stimuli haut voltage dédié à la stimulation du système nerveux périphérique ainsi que la stratégie de contrôle nécessaire à son fonctionnement. Dans le chapitre suivant, les résultats de simulation suite à l'extraction du dessin des masques, les tests sur la puce après fabrication et les résultats des tests du système complet (puce et contrôleur numérique) sont présentés.

CHAPITRE 4

TESTS ET RÉSULTATS

Dans ce chapitre sont présentés les résultats obtenus suite à la conception du générateur de stimuli haut voltage. Dans un premier temps sont présentés les résultats de simulations suite à l'extraction du dessin des masques du circuit ICJPMHVS réalisées avec le simulateur Spectre de Cadence. Dans un deuxième temps, les tests sur la puce après fabrication sont exposés.

4.1 *Simulations du circuit intégré ICJPMHVS*

4.1.1 Générateurs de haute tension

Le générateur de haute tension comprend le générateur d'horloges déphasées, les cinq amplificateurs d'horloge et les deux convertisseurs DC-DC. Dans un premier temps, l'absence de recouvrement des signaux d'horloge est primordiale pour l'efficacité des générateurs de haute tension. Le circuit de génération d'horloges déphasées (fig. 3-7) a été simulé en utilisant des charges de 0,054 pF et 0,081 pF reliées aux deux sorties CLK_OUT_1 et CLK_OUT_2 respectivement afin de simuler les capacités d'entrée de 0,027 pF des inverseurs INVD2 utilisés en entrée des amplificateurs d'horloge [9] (deux sur la ligne CLK_OUT_1 et trois sur la ligne CLK_OUT_2). Un signal d'horloge de 500 kHz a été appliqué à l'entrée à travers un plot d'entrée digital standard bas voltage. Les résultats sont montrés à la figure suivante et confirment le non recouvrement des signaux d'horloge.

Le deuxième point essentiel à l'efficacité des convertisseurs DC-DC est la bonne charge et décharge des condensateurs intermédiaires à chacune des périodes d'horloge. Le circuit d'amplification de l'horloge (fig 3.8a) a été simulé en utilisant une charge de 100 nF pour simuler la capacité intermédiaire utilisée sur chacun des étages des

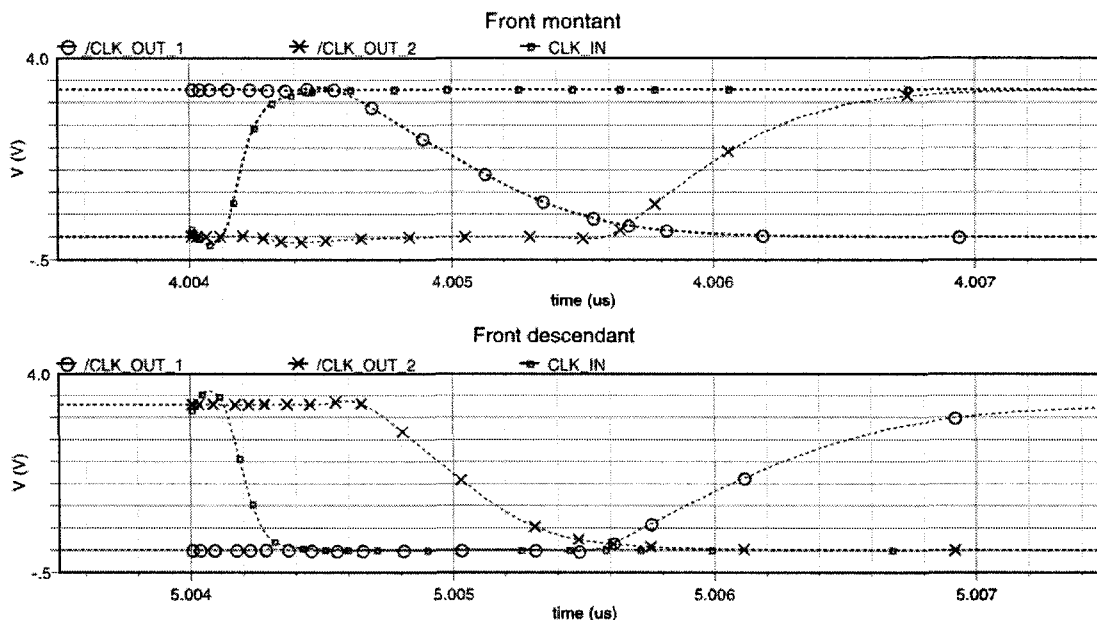


Figure 4-1 : Simulation du générateur d'horloges déphasées sans recouvrement

convertisseurs DC-DC. Le signal d'entrée est fourni directement par le circuit de génération d'horloge à une fréquence de 500 kHz. Des capacités ont été ajoutées pour simuler la capacité d'entrée des deux autres amplificateurs branchés sur la ligne.

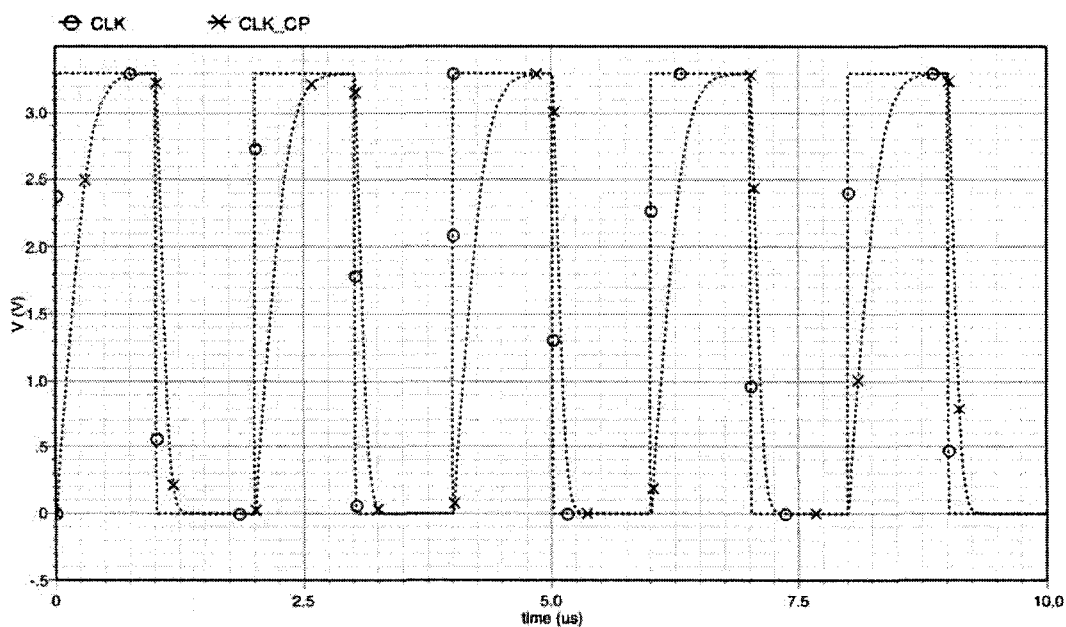


Figure 4-2 : Simulation des amplificateurs d'horloge

Finalement, les convertisseurs DC-DC ont été simulés en utilisant des charges de 1 μF afin de simuler les condensateurs destinés à emmagasiner les charges. Les circuits précédemment simulés ont été utilisés pour faire fonctionner les convertisseurs. Dans un premier temps, aucune charge (mis à part les condensateurs) n'a été branchée en sortie afin de simuler la charge des circuits sans courant de stimulation. Pour cette simulation, les condensateurs de sorties sont de 1 μF , les condensateurs intermédiaires sont de 100 nF et la fréquence d'horloge est de 500 kHz. La simulation indique un temps de charge requis inférieur à 1 ms pour atteindre $\pm 7,5\text{V}$ (fig. 4-3). L'alimentation positive atteint 9,788V à 2 ms tandis que l'alimentation négative se situe à -9,432V. Après 5 ms, les voltages se stabilisent aux environs de $\pm 9,85\text{V}$.

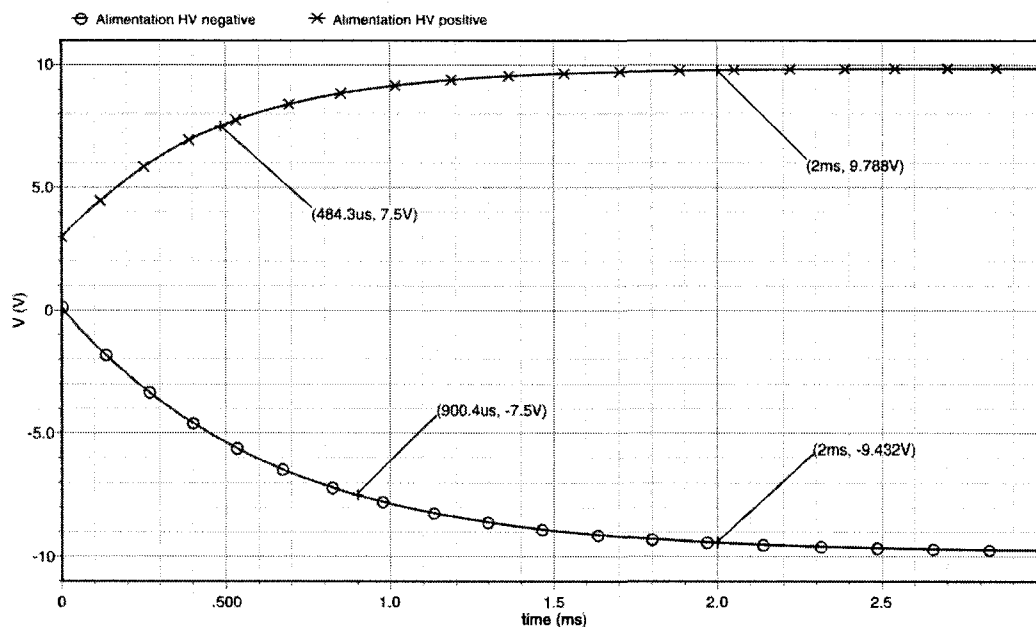


Figure 4-3 : Simulation des convertisseurs DC-DC : Temps de charge

Dans un deuxième temps, les convertisseurs ont été simulés pour le pire cas possible pour lequel le stimulateur a été conçu, soit une stimulation à une amplitude de courant maximale de 2 mA pendant 500 μs à toutes les millisecondes. Une source de courant pulsée à 1 kHz tirant 3 mA a été insérée entre les sorties des convertisseurs afin de faire passer du courant de la tension positive vers la tension négative. La valeur de ce courant

inclus la stimulation de 2 mA et le courant requis pour le fonctionnement des références de courant et du convertisseur numérique à analogique, soit environ 1 mA.

La chute de tension observée sur l'alimentation positive est de -593,6 mV et la hausse de tension sur l'alimentation négative est de 633,6 mV. Les convertisseurs sont en mesure de recharger les condensateurs de l'alimentation positive et négative suffisamment rapidement afin d'obtenir un équilibre charge/décharge variant entre 9,65V et 9,20V pour l'alimentation positive et -9,45V et -8,98V pour l'alimentation négative. Ces valeurs font en sorte qu'une plage de tension de 18,18V est disponible en tout temps pour l'étage de sortie.

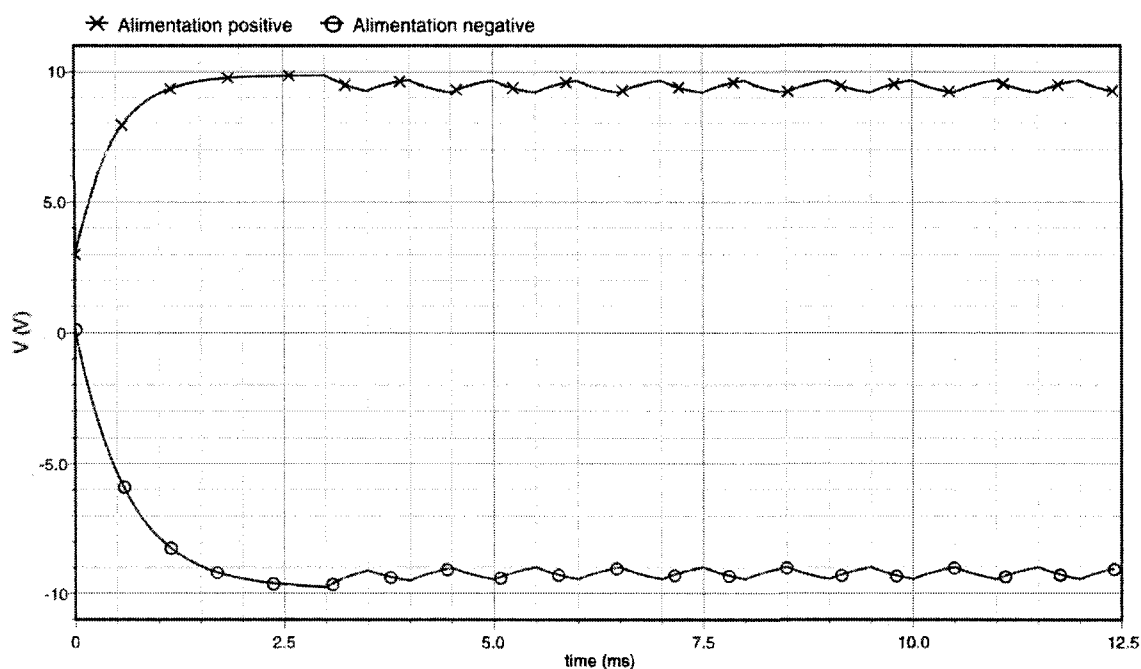


Figure 4-4 : Simulation des convertisseurs DC-DC : Stimulation d'intensité maximale

4.1.2 Convertisseur numérique à analogique

Le convertisseur numérique à analogique comprend une source de courant de référence, un miroir de courant cascode répliquant ce courant 1, 4, 16 et 64 fois ainsi que quatre sources de courant activées numériquement comprenant chacune un décodeur de 2 bits.

Dans un premier temps la source de courant de référence a été simulée dans le but de définir la valeur de résistance requise pour obtenir un courant de $1\ \mu\text{A}$. Pour ce faire, une série d'analyses DC a été réalisée en variant la valeur de la résistance entre $1\ \text{k}\Omega$ et $100\ \text{M}\Omega$. Le premier étage du miroir de courants cascode a été relié à la sortie en guise de charge. Une résistance de $1,21\ \text{M}\Omega$ a été déterminée pour la référence de courant. Cette valeur étant connue, l'ensemble du convertisseur a été simulé sur l'entière plage de fonctionnement.

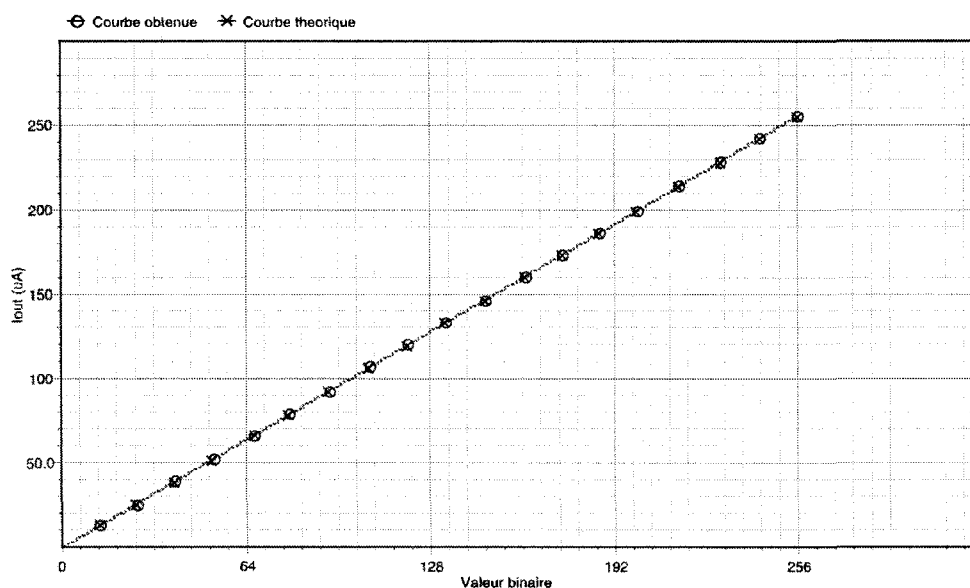


Figure 4-5 : Simulation du convertisseur numérique à analogique

Les résultats montrent une bonne linéarité avec une courbe déviant quelque peu de la courbe théorique. Un agrandi de la fin de cette courbe (fig.4-6) montre une erreur de non linéarité intégrale maximale de $+0,771\ \text{LSB}$ et une erreur de non linéarité différentielle maximale de $+0,004\ \text{LSB}$, le tout causé par une erreur de gain de $+0,3\ \%$.

4.1.3 Étage de sortie

L'étage de sortie du stimulateur a été simulé afin d'en vérifier le gain et la plage de courant atteignable en fonction de la composante résistive de l'IET pour les deux configurations disponibles. Pour la configuration *source-sink*, seul les résultats

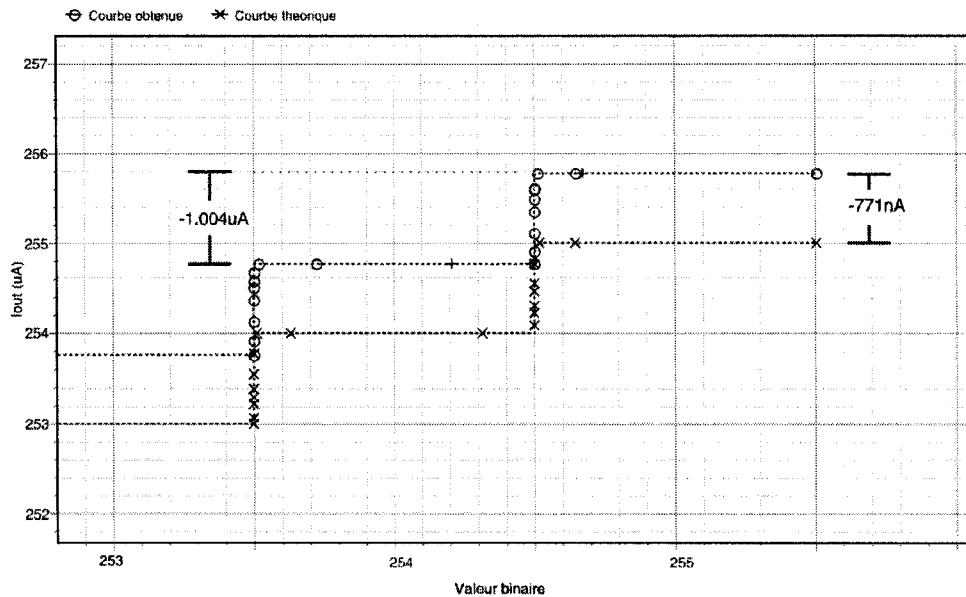


Figure 4-6 : Simulation du convertisseur numérique à analogique : INL et DNL

obtenus lorsque la charge est branchée entre le miroir PMOS et la masse sont montrés, les résultats pour l'autre configuration étant similaires. Pour simuler la plage de courant atteignable, une série d'analyses DC a été réalisée en faisant varier la valeur d'une résistance branchée à la sortie du stimulateur. Lors de ces analyses, le courant demandé à l'étage de sortie était d'approximativement 8 mA ($I_{DAC} = 2$ mA). Les résultats, montrés à la figure 4-7, indiquent que l'étage de sortie permet d'injecter un courant de 2 mA dans une impédance résistive de 9,125 k Ω pour la configuration pont en H, et un courant de 1 mA dans une impédance résistive de 9,225 k Ω pour la configuration *source-sink*.

Finalement, le courant de sortie de l'étage de sortie a été tracé en fonction du courant d'entrée I_{DAC} pour différentes résistances de l'IET avec chacune des configurations. Les résultats montrent que le gain est pratiquement linéaire pour une résistance allant jusqu'à 5 k Ω et un courant de sortie de 2 mA pour la configuration pont en H et de 1 mA pour la configuration *source-sink*.

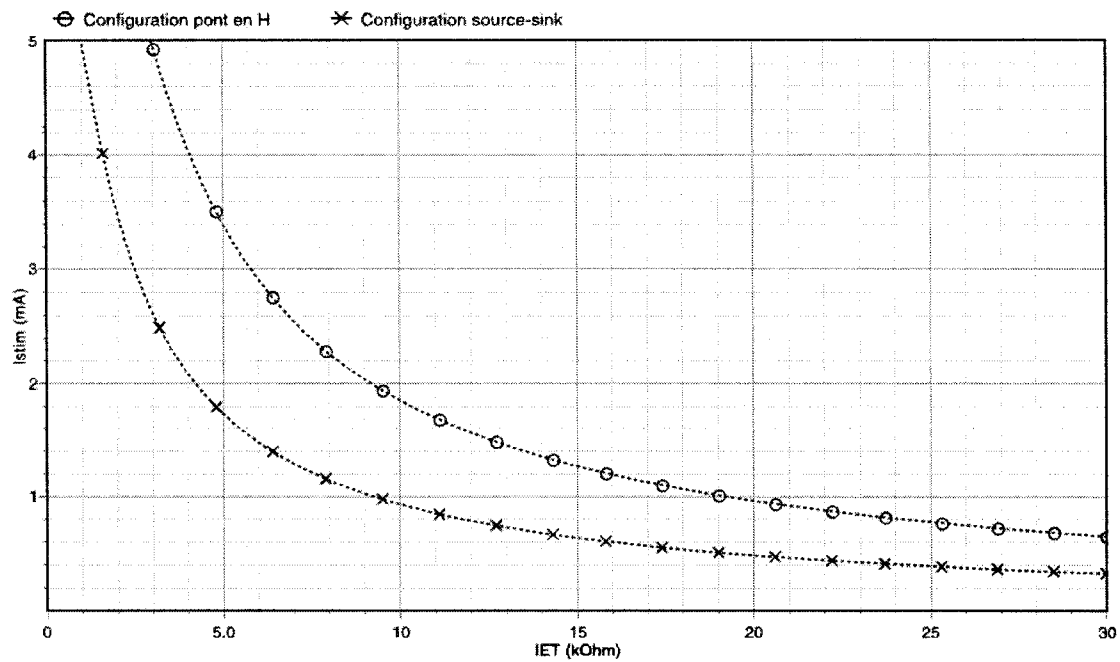


Figure 4-7 : Plage de courant atteignable en fonction de la résistance de l'IET

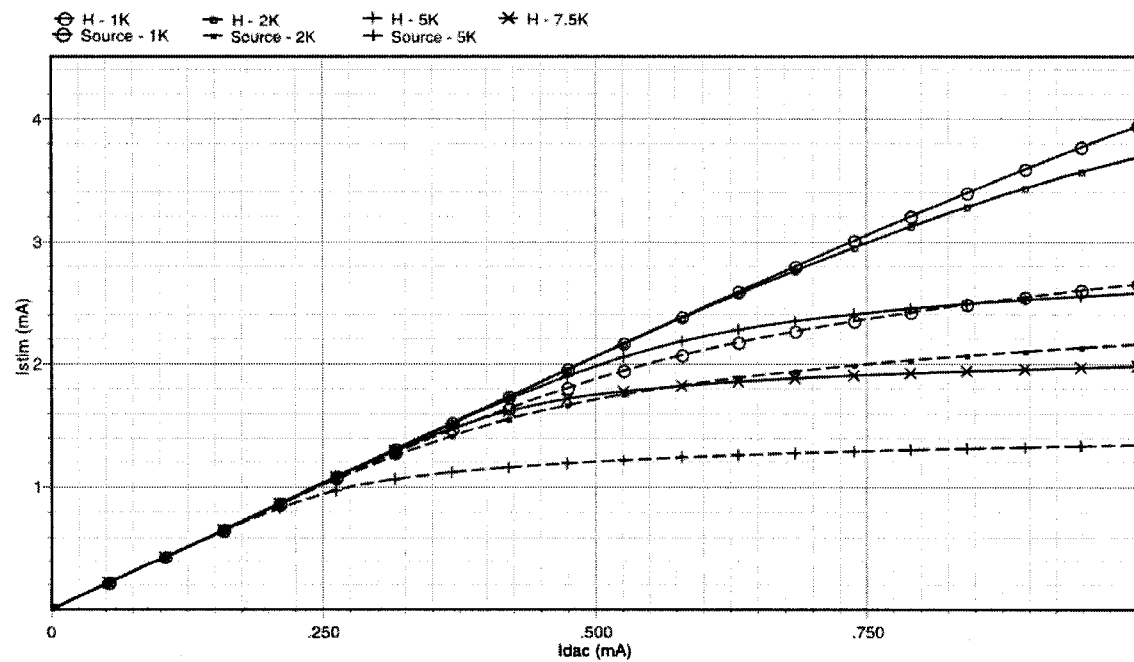


Figure 4-8 : Gain et linéarité de l'étage de sortie simulés pour différentes valeurs de résistance de l'IET

4.2 Tests du circuit intégré ICJPMHVS

Les tests exécutés sur la puce ICJPMHVS ont été réalisés à l'aide du banc de test illustré à la figure 4-9.

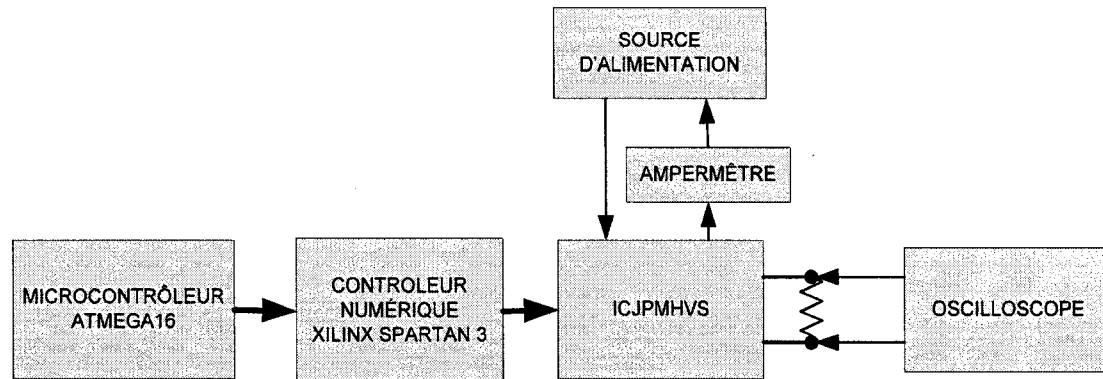


Figure 4-9 : Banc de test du circuit intégré ICJPMHVS

Une fois branchée, la puce ne consomme que très peu, le courant mesuré étant de quelques μA . Ce courant a été mesuré avec toutes les entrées numériques reliées à la masse, ce qui inclut l'entrée du signal d'horloge des convertisseurs DC-DC.

4.2.1 Générateur de haute tension

Dans un premier temps, les générateurs de haute tension furent testés sans charge, mis-à-part la circuiterie interne de la puce elle-même. La fréquence d'horloge utilisée était de 500 kHz, les condensateurs de charge et intermédiaires d'une valeur de 100 nF et 10 nF respectivement. La charge de l'alimentation positive est montrée à la figure 4-10. Le temps de charge est égal à environ 800 μs et le voltage final obtenu est d'environ 9,6V. Malgré ses bonnes performances en simulation suite à l'extraction du dessin des masques, il n'a pas été possible de faire fonctionner le générateur de tension négative. Une analyse du problème est donnée dans la section discussion du présent chapitre. Pour le restant des tests, une tension négative de -9,6V a été appliquée de l'extérieur sur le plot d'alimentation négative haut voltage de la puce. Lorsque le générateur de haute

tension positive est activé, la puce consomme environ 4,1 mA en continu, ce qui correspond à une puissance de 13,5 mW.

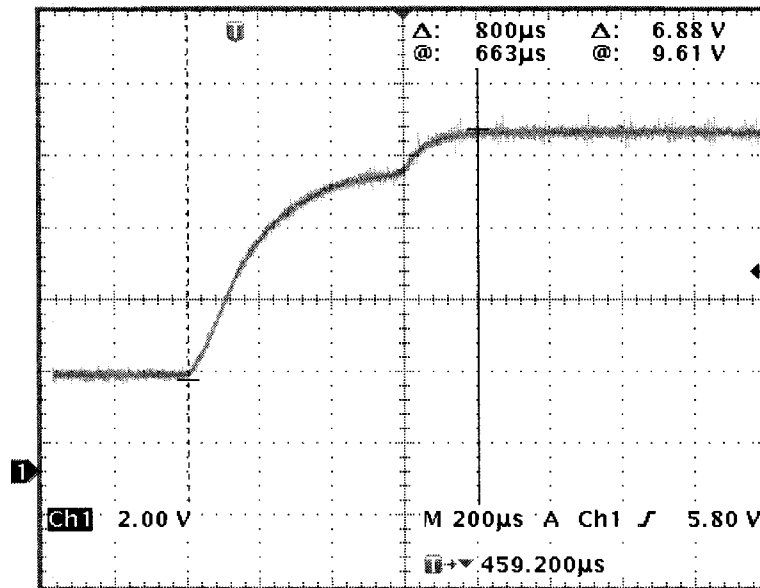


Figure 4-10 : Charge du générateur de haut voltage positif

4.2.2 Convertisseur numérique à analogique et étage de sortie

Comme il n'y a aucun accès à la sortie du convertisseur numérique à analogique, le test de celui-ci est indissociable de celui de l'étage de sortie. Dans un premier temps, une charge assez faible (1 k Ω) a été branchée à la sortie dans le but d'éviter la saturation de l'étage de sortie et ainsi obtenir une représentation la plus fidèle possible du courant de sortie du convertisseur. Les 256 valeurs binaires ont été appliquées successivement afin d'obtenir une rampe à la sortie. La figure 4-11, où chaque incrément d'un volt indique une augmentation du courant de sortie d'environ 1 mA, montre la bonne linéarité du convertisseur analogique à numérique.

Les limites de l'étage de sortie ont été testées en branchant une grande charge (10 k Ω) à sa sortie pour chacune des configurations. Les résultats obtenus se rapprochent des résultats de simulation. La figure 4-12 montre la tension résultante aux bornes de l'étage

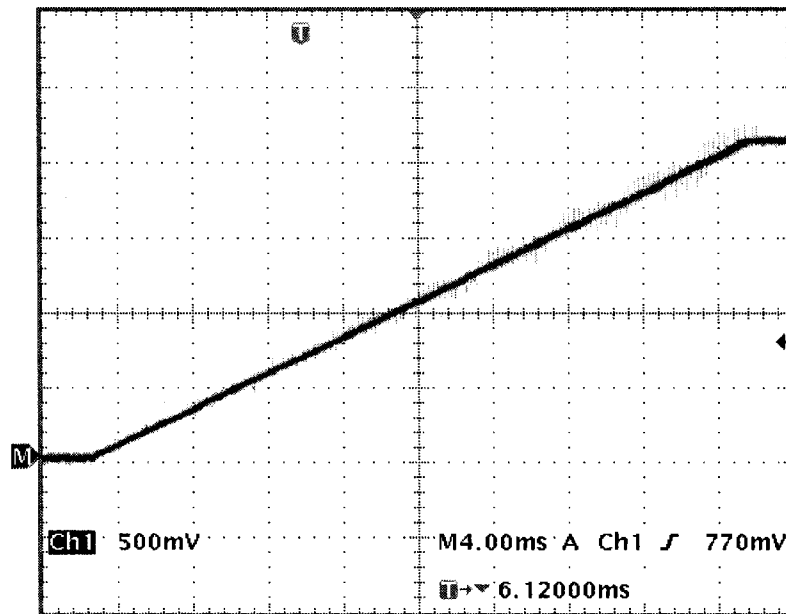


Figure 4-11 : Rampe appliquée sur le convertisseur numérique à analogique

de sortie engendrée par l'application successive des 256 valeurs binaires. Pour la configuration en H, la plage de tension atteignable sature à 16,4V (fig. 4-12a). Dans le cas de la configuration *source-sink* (fig. 4-12b), la plage de tension atteignable sature à 8,04V.

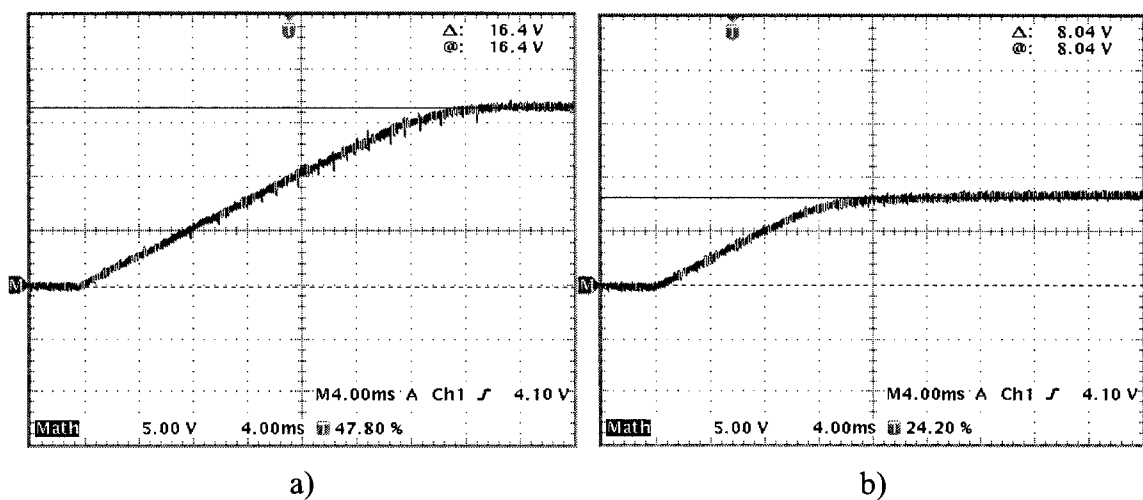


Figure 4-12 : Limite de l'étage de sortie: a) Configuration en H b) Configuration *source-sink*

4.2.3 Système global

Comme en simulation, le générateur de haut voltage a été testé avec la stimulation maximale pour laquelle le système a été conçu. Il s'agit d'une stimulation de 2 mA d'une durée d'environ 500 μ s à une fréquence de 1 kHz. Le résultat, montré à la figure 4-13a, indique que le générateur de tension positive fourni alors une tension oscillant entre 9,6V et 8,7V. Le système consomme près de 9,1 mA de façon continue, ce qui correspond à une puissance de 30 mW.

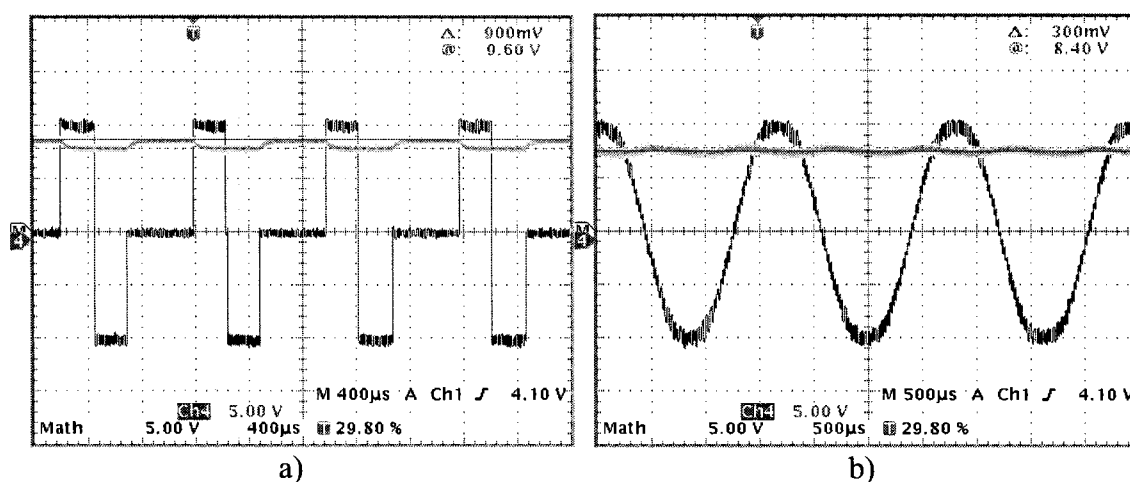


Figure 4-13 : Performance du générateur de haut voltage pour a) la stimulation d'intensité maximale b) la génération d'une onde sinusoïdale.

La capacité du système à générer une onde sinusoïdale utilisée pour la mesure d'impédance complexe a aussi été vérifiée. La figure 4-13b montre une onde sinusoïdale d'une fréquence de 600 Hz et d'une amplitude de 4 mA crête à crête dans une impédance de 5 k Ω . La tension fournie par le convertisseur DC-DC positif est de 8,4V +/- 0,4V. Dans ce cas aussi, le système consomme une puissance d'environ 30 mW.

Finalement, un dernier test permettant de faire fonctionner le système en mode réel de stimulation, où les convertisseurs DC-DC sont activés seulement lorsqu'une impulsion doit être déclenchée, a été exécuté dans le but d'avoir un meilleur estimé de la puissance nécessaire en fonctionnement normal. Pour une stimulation sélective comprenant des

impulsions haute fréquence de 1 mA à 600 Hz, des impulsions basse fréquence de 2 mA à 30 Hz et dont le convertisseur DC-DC est activé 1 ms avant chaque impulsion, le système consomme une puissance d'environ 12 mW. Pour une stimulation comportant seulement des impulsions basse fréquence de 2 mA à 30 Hz, une puissance moyenne d'un peu plus de 3 mW est nécessaire au fonctionnement.

4.3 Discussion

Les résultats présentés dans les sections précédentes sont satisfaisants et démontrent la capacité du système à générer des stimuli de bonne intensité dans une charge élevée. En résumé, la source de courant programmable du générateur de stimuli montre une bonne linéarité pour des charges allant jusqu'à 5 k Ω et permet une plage de tension de sortie pouvant atteindre 16,5V lorsque alimenté à -9,6V/+9,6V. Le générateur de tension positive possède un temps de charge inférieur à 1 ms et fournit une tension de 9,6V. La seule ombre au tableau provient du générateur de tension négative.

Les causes du mauvais fonctionnement du générateur de tension négative ne sont pas triviales. En effet, les simulations suite à l'extraction du dessin des masques ont montré le bon fonctionnement de celui-ci indiquant qu'il n'y a pas eu d'erreur lors de sa réalisation. Tout de même, une analyse visuelle minutieuse et rigoureuse du dessin des masques a permis de confirmer que la cause de cette défaillance ne prend pas son origine d'une erreur lors de la confection de celui-ci.

La possibilité d'un problème au niveau des plots d'entrée-sortie a aussi été investiguée. En effet, lors des simulations, il ne fut pas possible de simuler la puce complète avec tous les plots d'entrée-sortie. Il semblait y avoir un court-circuit entre les alimentations inférieures haut et bas voltage, i.e. entre la tension haut voltage -10V et la masse. Cependant, il a été vite conclu que ce faux court-circuit était attribuable au fait que sur divers composants, dont les plots d'entrée-sortie, ces deux nœuds portent le nom VSS.

Bien qu'il n'y ait pas d'interconnexion physique entre ces nœuds, le simulateur en introduisait une, car c'était pour lui un seul et même nœud. Les plots d'entrée-sortie bas voltage furent donc enlevés pour les simulations. Cependant, les tests sur la puce ont montré des résultats similaires, faisant penser que la tension -10V et la masse était bel et bien interconnectées à quelque part. Le seul endroit possible ayant pu passer inaperçu lors des simulations se situait donc dans les plots d'entrée-sortie. En effet, le substrat doit être connecté à l'alimentation la plus basse et une telle connexion existe dans les plots d'entrée-sortie haut voltage. Cependant, le comportement de la puce laissait croire qu'il existait peut-être aussi une connexion dans les plots d'entrée-sortie basse tension reliant le VSS bas voltage (la masse) au substrat. Après une inspection des plots d'entrée-sortie bas voltage, une telle connexion s'est révélée absente.

Il est donc difficile de déterminer avec exactitude la cause du problème. Nous ne pouvons qu'émettre des hypothèses. Parmi les hypothèses possibles, celle de l'amorçage de thyristors parasites (*latch-up* en anglais) est certainement la plus plausible. Le thyristor parasite est une structure omniprésente dans les circuits CMOS. Il est composé de transistors bipolaires formés à même la structure de puits du circuit et lorsqu'il est activé, il fournit généralement un chemin de faible impédance entre l'alimentation et la masse qui ne peut être stoppé qu'en coupant l'alimentation. Les thyristors parasites peuvent être entre autres activés lors de l'injection de charges dans le substrat ou lors de la commutation de gros amplificateurs, deux situations qui se produisent dans la puce ICJPMHVS. De plus, les observations lors des expérimentations tendent à renforcer cette hypothèse. En effet, lorsque les générateurs de tension sont activés (signal d'horloge présent), la puce se met à consommer un courant approchant les 100 mA sur l'alimentation 3,3V. Lorsque le signal d'horloge est retiré, le courant ne revient pas à 0 et reste très élevé, ce qui pourrait trahir la présence de thyristors parasites en conduction. Le seul moyen d'éliminer ce courant est de fermer complètement l'alimentation. Lors de la mise sous tension suivante, le courant excessif a disparu et la puce consomme à nouveau pratiquement rien. Pour faire fonctionner le convertisseur DC-DC positif, il

faut absolument débrancher les condensateurs du convertisseur DC-DC négatif. Après une analyse du circuit, l'endroit le plus plausible pour l'amorçage d'un thyristor parasite dans la puce ICJPMHVS semble être les amplificateurs d'horloge.

DALSA recommande de suivre quelques lignes directrices lors de la réalisation de circuit avec leur technologie pour éviter l'amorçage de thyristor parasite [10]. Parmi ces recommandations, quelques-unes n'ont pas été entièrement respectées. Premièrement, il est entre autres recommandé de réduire la possibilité de chute de tension entre l'alimentation bas voltage (3,3V) et les puits de type N avec des contacts réguliers (espacés de 100 μm maximum). Aussi, l'alimentation négative doit être connectée au substrat par un grand nombre de contacts. Il semble que le nombre de contacts dans la puce ICJPMHVS soit insuffisant. Deuxièmement, en plus d'utiliser des anneaux de garde pour isoler les puits contenant les plots d'entrée-sortie des circuits internes, il est recommandé d'utiliser des anneaux de garde N⁺ autour des puits N et des anneaux de garde P⁺ autour des puits P pour chacun des transistors, mesure qui n'a pas été prise dans la puce ICJPMHVS. Finalement, il est aussi recommandé de dessiner les transistors de façon à ce que les contacts source-substrat des transistors NMOS soient en face des contacts source-substrat des transistors PMOS (contacts placés entre les transistors).

À la lumière de ces constatations, il serait possible d'améliorer le dessin des masques des amplificateurs d'horloge par l'ajout d'anneaux de garde pour isoler les transistors PMOS des transistors NMOS, par une plus grande séparation de ceux-ci et par un plus grand nombre de contacts au substrat lors de la réalisation d'un futur circuit. Cependant, l'injection de charges dans le substrat, identifiée comme un phénomène provoquant l'amorçage de thyristor parasite, ne peut être enrayée car le principe du circuit est justement d'accumuler des charges dans le substrat afin d'obtenir une tension négative (l'alimentation négative est reliée au substrat). Il serait envisageable de n'utiliser qu'un seul convertisseur DC-DC à six étages afin de faire fonctionner le système entre 0V et

20V dans l'éventualité où il s'avère difficile d'éliminer le problème avec le convertisseur DC-DC négatif.

Comme le convertisseur DC-DC négatif ne fonctionnait pas lors des mesures, les valeurs de puissance présentées lors de la dernière section ne représentent pas la puissance nécessaire à un système entièrement fonctionnel. Par contre, on peut en avoir une approximation en multipliant celles-ci par deux. Les valeurs de puissance consommée sont relativement élevées et limitent l'autonomie du stimulateur. En effet, une puissance de 27 mW serait approximativement nécessaire pour faire fonctionner les deux convertisseurs DC-DC en continu. Cependant, comme ceux-ci ont été conçus pour se charger rapidement, il est possible de les activer juste avant une impulsion, ce qui permet de réduire la consommation de manière significative. Un tel système peut-être par exemple parfaitement viable s'il est couplé à un mode de recharge de la batterie via un lien inductif. Aussi, la consommation pourrait être améliorée en couplant le présent circuit à un système de mesure de l'impédance de l'IET. Il serait alors possible d'asservir la génération des hautes tensions afin de déterminer précisément le temps de fonctionnement des convertisseurs DC-DC pour obtenir la tension tout juste nécessaire à l'injection du courant désiré dans l'impédance mesurée. Le système pourrait aussi permettre de connaître la tension résiduelle sur les condensateurs de charge dans le but de réduire encore plus le temps de charge, ce qui mènerait à un système très efficace.

CONCLUSION

Nous avons vu que les paramètres de stimulation qui semblent les plus appropriés pour une stimulation efficace et sécuritaire du système nerveux sont incompatibles avec la valeur relativement élevée et le caractère évolutif de l'impédance de l'interface électrodes-tissus. En résumé, les impulsions devraient être de courte durée, mais de grande intensité, ce qui implique le recours à de hautes tensions. L'objectif de ce projet était donc de permettre d'améliorer l'efficacité de la stimulation par l'utilisation d'une technologie haut voltage afin d'obtenir un étage de stimulation pouvant injecter un courant constant suffisant dans une impédance importante. Ce projet a permis de démontrer la faisabilité d'un tel système tout en mettant en lumière les difficultés et encombres inhérents à sa réalisation. Entre autres, la consommation de puissance élevée attribuable au fonctionnement des convertisseurs DC-DC est un obstacle non négligeable à l'autonomie du stimulateur.

Outre le développement d'une stratégie de gestion de l'énergie, certaines améliorations pourraient être apportées au circuit lui-même afin d'en améliorer les performances. Il serait intéressant de voir si l'utilisation d'un unique convertisseur DC-DC positif de 6 étages pourrait être plus efficace que l'utilisation d'un convertisseur DC-DC positif de 3 étages et d'un convertisseur DC-DC négatif de 4 étages. Par contre, même si un gain est fait au niveau de la puissance consommée, il faudrait vérifier à quel point le temps de charge serait affecté afin de voir si ce gain ne serait pas annulé par l'obligation d'activer le convertisseur DC-DC plus tôt avant les impulsions ce qui le ferait fonctionner plus longtemps. Aussi, la réduction du courant de fonctionnement du convertisseur numérique à analogique en combinaison avec l'augmentation du gain de l'étage de sortie pourrait aider à sauver un peu de puissance. En effet, le courant circulant dans le convertisseur et les différents miroirs de courant est équivalent pour le moment à la moitié du courant de stimulation. Cependant, ceci impliquerait très certainement d'améliorer la référence de courant, car de petites variations de celle-ci aurait un impact

plus important sur le courant de sortie. L'étage de sortie pourrait lui aussi être amélioré afin de maximiser la plage de tension disponible pour la stimulation en s'inspirant, entre autres, de l'étage de sortie de Ghovanloo et Najafi [15]. Comme mentionné au chapitre 2, ceux-ci proposent un étage de sortie pouvant délivrer une plage de tension pour la stimulation équivalente à 97 % de la tension d'alimentation contre environ 85 % pour celle présentement utilisée.

Le générateur de stimuli mis en œuvre au cours de ce projet ouvre la voie à l'utilisation de hautes tensions pour l'implant urinaire de Polystim et jette les bases d'une architecture haute tension intégrée pour celui-ci. Ce projet s'intègre dans une série de travaux portant sur la caractérisation de l'interface électrode-tissus [36], sur la recherche des paramètres de stimulation optimaux, sur l'amélioration du lien inductif avec l'implant [14], etc. Bien que visant différents aspects de la stimulation neuronale, ces projets sont tous voués à l'obtention d'un stimulateur de plus en plus efficace.

RÉFÉRENCES

- [1] ARABI, K., SAWAN, M., Electronic Design of a Multichannel Programmable Implant for Neuromuscular Electrical Stimulation, *IEEE Trans. on Rehabilitation Engineering* 7:2, 204-214, 1999.
- [2] BERGAMINI, C.M., GAMBETTI, S., DONDI, A., CERVELLATI, C., Oxygen, reactive oxygen species and tissue damage, *Current Pharmaceutical Design* 10:14, 1611-1626, 2004.
- [3] BOYER, S., SAWAN, M., ABDEL-GAWAD, M., ROBIN, S., ELHILALI, M.M., Implantable Selective Stimulator to Improve Bladder Voiding : Design and Chronic Experiments in Dogs, *IEEE Trans. on Rehabilitation Eng.* 8:4, 464-470, 2000.
- [4] CAMPBELL, N.A., *Biology*, 3ième Edition, The Benjamin/Cummings Publishing Compagny Inc, 1993.
- [5] CHANGFENG, T. and DAZONG, J., A simulation study of generation of unidirectionally propagated action potentials with bipolar electrodes, *Engineering in Medicine and Biology Society: Proceedings of the 16th Annual International Conference of the IEEE* 1, 365-366, 1994.
- [6] CHEEVER, E.A., THOMPSON, D.R., CMOLIK, B.L., SANTAMORE, W.P. and GEORGE, D.T., A Versatile Microprocessor-Based Multichannel Stimulator for Skeletal Muscle Cardiac Assist, *IEEE Transactions on Biomedical Engineering* 45:1, 56-67

- [7] COCKROFT, J.D. and WALTON, E.T., "Production of high velocity positive ions," *Proceedings of the Royal Society of London Series A* 136, 619-630, 1932
- [8] DALSA SEMICONDUCTOR INC., Component Datasheets for the 0.8 μ m 5/20V CMOS Process - CDS-0072.3, June, 10th 2005.
- [9] DALSA SEMICONDUCTOR INC., DK08E – 0.8 μ m 5V/20V CMOS Cells Libraries Data Sheet - DK08EDS01.02, July, 15th 2004.
- [10] DALSA SEMICONDUCTOR INC., Layout Rules for the 0.8 Micron 5/20V Process - IDS-0072 releases 4, June, 1st 2004.
- [11] DENNIS, R.G., DOW, D.E., FAULKNER, J.A., An implantable device for stimulation of denervated muscles in rats, *Medical Engineering and Physics* 25:3, 239-253, 2003.
- [12] DICKSON, J., On-chip High-Voltage Generation in NMOS Integrated Circuits Using an Improved Voltage Multiplier Technique, *IEEE Journal of Solid-State Circuits* 11:6, 374-378, 1976.
- [13] DONG, M., ZHANG, C., WANG, Z., LI, D., A neuro-stimulus chip with telemetry unit for cochlear implant, *2004 IEEE International Workshop on Biomedical Circuits and Systems*, S1.3.INV9-S1.3.INV12, 2004.
- [14] DUPIRE, T., TANGUAY, L.F., SAWAN, M., Low power CMOS transmitter for biomedical sensing devices, *Proc. Of the 13th IEEE International Conference on Electronics, Circuits and Systems*, 339-342, 2006.

- [15] GHOVANLOO, M., NAJAFI, K., A compact large Voltage-compliance high output-impedance programmable current source for implantable microstimulators, *IEEE Transactions on Biomedical Engineering* 52:1, 97-105, 2005.
- [16] GORMAN, P.H., MORTIMER, J.T., The effect of stimulus parameters on the recruitment characteristics of direct nerve stimulation, *IEEE Transactions on Biomedical Engineering* 30:7, 407-414, 1983.
- [17] GRILL, W.M. and MORTIMER, J.T., Neural and connective tissue response to long-term implantation of multiple contact nerve cuff electrodes, *Journal of Biomedical Materials Research* 50:2, 215-226, 2000.
- [18] GRILL, W.M. and MORTIMER, J.T., Stability of the Input–Output Properties of Chronically Implanted Multiple Contact Nerve Cuff Stimulating Electrodes, *IEEE Transactions on Biomedical Engineering* 6:4, 364-373, 1998.
- [19] GRILL, W.M. and MORTIMER, J.T., The Effect of Stimulus Pulse Duration on Selectivity of Neural Stimulation, *IEEE Transactions on Biomedical Engineering* 43:2, 161-166, 1996.
- [20] GUDNASON, G., BRUUN, E., HAUGLAND, M., An implantable mixed analog digital neural stimulator circuit, *ISCAS '99 Proceedings of the 1999 IEEE International Symposium on Circuits and Systems* 5, 375-378, 1999.
- [21] HALLIWELL, B., Reactive oxygen species and the central nervous system, *Journal of neurochemistry*, 59:5, 1609-1623, 1992.

- [22] HODGKIN, A. L. and HUXLEY, A. F., A quantitative description of membrane current and its application to conduction and excitation in nerve, *Journal of Physiology* 117:4, 500-544, 1952.
- [23] IEEE Standard for Safety Levels with Respect to Human Exposure to Radio Frequency Electromagnetic Fields, 3 kHz to 300 GHz, *IEEE Std C95.1*, 1999.
- [24] IMLAY, J.A., Pathways of oxidative damage, *Annual Review of Microbiology* 57, 395-418, 2003.
- [25] JALILIAN E.E., JULLIEN, G.A., MINTCHEV, M.P., Design of an implantable neurostimulator for restoring impaired gastrointestinal motility, *Proc. of the International Conference on Functional Electrical Stimulation (IFESS)*, Bournemouth, UK, 2004.
- [26] LAAZIRI, Y., Étude, modélisation et design d'une interface dédiée à la caractérisation du contact électrode-tissu nerveux, *École Polytechnique de Montréal*, 2005
- [27] LILLY, J.C., AUSTIN, G.M., CHAMBERS, W.W., Threshold movements produced by excitation of cerebral cortex and efferent fibers with some parametric regions of rectangular current pulses (cats and monkeys), *Journal of Neurophysiology* 15, 319-341, 1952.
- [28] LILLY, J.C., HUGHES, J.R., ALVORD, E.C., GARKIN, T.W., Brief non injurious electric waveforms for stimulation of the brain, *Science* 121, 468-469, 1955.

- [29] MAXIM INTEGRATED PRODUCTS, DAC-Controlled Boost/Inverter LCD Bias Supply with Internal Switch, 19-1327, Rev 1, 2/98.
- [30] MCCREERY, D.B., YUEN, T.G., AGNEW, W.F., BULLARA, LA., Stimulation with chronically implanted microelectrodes in the cochlear nucleus of the cat: histologic and physiologic effects, *Hearing Research* 62, 42-56, 1992.
- [31] MERILL, D.R. et al, Electrical stimulation of excitable tissue: design of efficacious and safe protocol, *Journal of Neuroscience Methods* 141, 171-198, 2005.
- [32] MORTIMER, J.T., KAUFMAN, D., ROESSMANN, U., Intramuscular electrical stimulation: Tissue damage, *Annals of Biomedical Engineering* 8:3, 235-244, 1980.
- [33] MORTIMER, J.T., SHEALY, C.N., WHEELER, C., Experimental non-destructive electrical stimulation of the brain and spinal cord, *Journal of Neurosurgery* 32:5, 553-559, 1970.
- [34] MOUNAIM, F., LAAZIRI, Y., LESBROS, G., NADEAU, P., BHARUCHA, E., SAWAN, M., BEDARD, S., Implantable neurostimulator for bladder rehabilitation in paraplegics, *Proc. of the 10th Annual International Conference on Functional Electrical Stimulation (IFESS)*, Montreal, Canada, 2005.
- [35] MOUNAIM, F., LESBROS, G., SAWAN, M., Long-term monitoring of electrochemical parameters from stimulated neural tissues, *Proc. of the 2007 conference on Biomedical Circuits and Systems*, 25-28, 2007.

- [36] MOUNAIM, F., SAWAN, M., Implantable Electronic Device Dedicated to Neural Stimulation and Sensing, *Proc. of the International Workshop on Computer Architecture for Machine Perception and Sensing*, 196-197, 2006.
- [37] NADEAU, P., SAWAN, M., A flexible high voltage biphasic current-controlled stimulator, *Proc. of the 2006 conference on Biomedical Circuits and Systems*, 206-209, 2006.
- [38] POLIKOV, V.S., TRESCO, P.A., REICHERT, W.M., Response of brain tissue to chronically implanted neural electrodes, *Journal of Neuroscience Methods* 148:1, 1-18, 2005.
- [39] PYLARINOS, L., Charge Pumps: An Overview, <http://www.eecg.toronto.edu/~kphang/ece1371/chargepumps.pdf>.
- [40] ROBIN, S., SAWAN, M., ABDEL-GAWAD, M., ABDEL-BAKY, T.M., ELHILALI, M.M., Implantable Stimulation System Dedicated for Neural Selective Stimulation, *Medical & Biological Engineering & Computing* 36:4, 490-492, 1998.
- [41] RUBINSTEIN, J.T., MILLER, C.A., MINO, H., and ABBAS P.J., Analysis of monophasic and biphasic electrical stimulation of nerve, *IEEE Transactions on Biomedical Engineering* 48:10, 1065-1070, 2001.
- [42] SACRISTÁN, J., OSÉS, M.T., Implantable system for electrical stimulation and recording, *Proc. of the 10th Annual International Conference on Functional Electrical Stimulation (IFESS)*, Montreal, Canada, 2005.
- [43] SANTÉ CANADA, Limites d'exposition humaine aux champs de radiofréquences électromagnétiques dans la gamme de fréquences de 3 KHZ à

300 GHZ - Code de sécurité 6, ISBN : 0-662-83894-7 No de catalogue : H46-2/99-237F, 1999.

- [44] SAWAN, M., BA, A., MOUNAIM, F., CORCOS, J., ELHILALI, M.M., Biomedical Circuits and Systems Dedicated for Sensing and Neurostimulation: Case study on Uninary Bladder dysfunctions, *Turk. Journal of Elec. Eng.* 16:3, 1-17, 2008.
- [45] SAWAN, M., DUVAL, F., HASSOUNA, M., LI, J.S., ELHILALI, M.M., LACHANCE, J., LECLAIR, M., POURMEHDI, S., MOUINE, J., Computerized Transcutaneous Control of a Multichannel Implantable Urinary Prosthesis, *The IEEE Trans. on Biomedical Engineering* 39:6, 600-609, 1992.
- [46] SCHEINER, A., MORTIMER, J.T. and ROESSMANN, U., Imbalanced biphasic electrical stimulation: muscle tissue damage, *Annals of Biomedical Engineering* 18:4, 1486-1487, 1990.
- [47] SHA H., ZHENG Z., WANG Y., REN C., A Microcontroller-based Implantable Nerve Stimulator Used for Rats, *Proceedings of the 27th Annual International Conference of the Engineering in Medicine and Biology*, 6176-6179, 2005.
- [48] SHEPHERD, R.K. and JAVEL, E., Electrical stimulation of the auditory nerve: II. Effect of stimulus waveshape on single fibre response properties, *Hearing Research* 130:1-2, 171-188, 1999.
- [49] SIVAPRAKASAM, M., LIU, W., HUMAYUN, M.S. and WEILAND, J.D., A Variable Range Bi-Phasic Current Stimulus Driver Circuitry for an Implantable Retinal Prosthetic Device, *IEEE Journal of Solid-State Circuits* 40:3, 763-771, 2005.

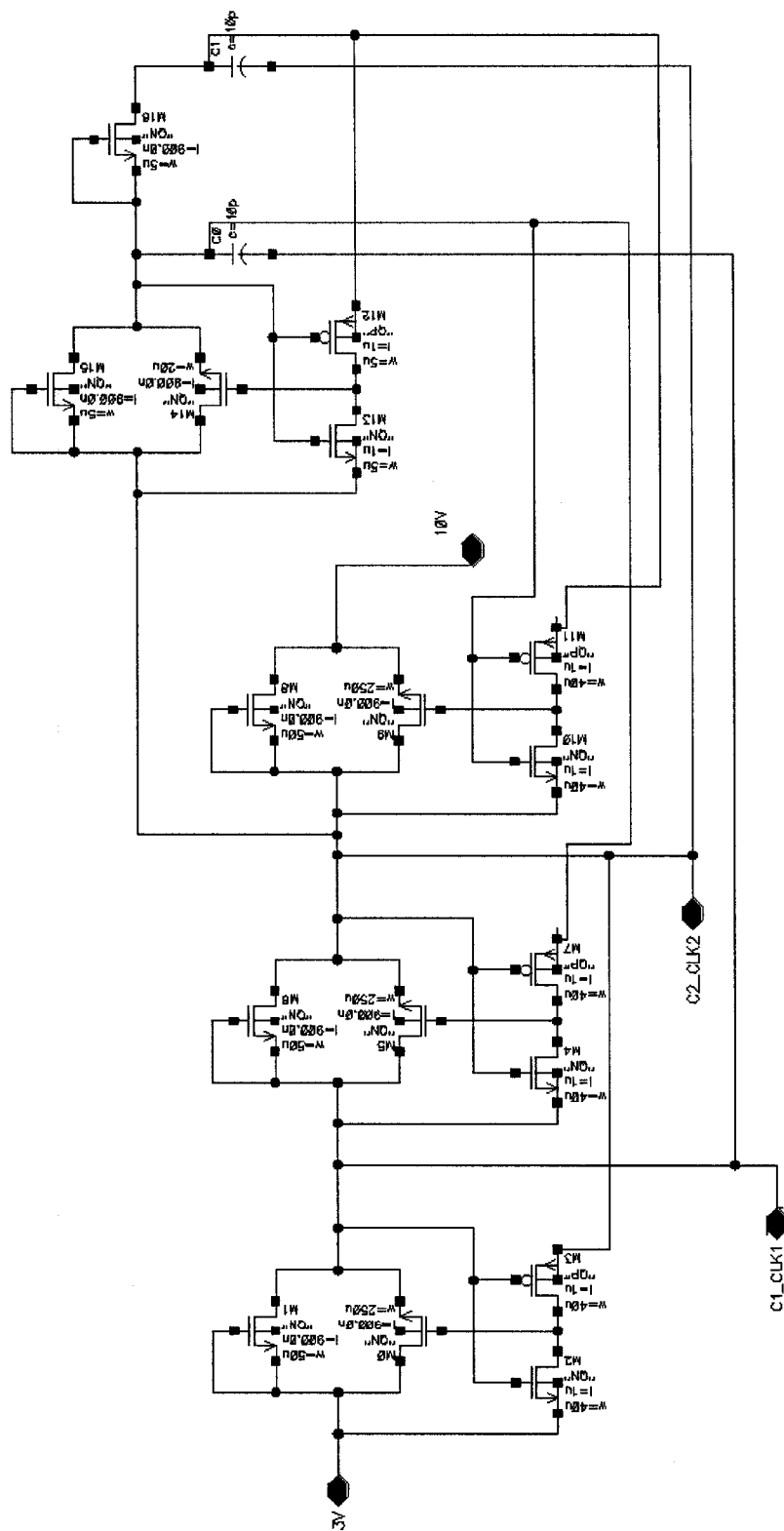
- [50] SWAROOP, P., VASANI, A.J., AND GHOVANLOO, M., A High-Voltage Output Driver for Implantable Biomedical Stimulators and I/O Applications, *MWSCAS '06 49th IEEE International Midwest Symposium on Circuits and Systems* 1, 566-569, 2006.
- [51] TECHER, J.D., BERNARD, S., BERTRAND, Y., CATHEBRAS, G., GUIRAUD, D., An implantable ASIC for neural stimulation, *Proc. Of the 2004 IEEE International Workshop on Biomedical Circuits and Systems*, 2004.
- [52] THIL, M.-A., GERARD, B., JARVIS, J.C., VINCE, V., VERAART, C., COLIN I.M., DELBEKE J., Tissue-electrode interface changes in the first week after spiral cuff implantation: Preliminary results, *Proc. of the International Conference on Functional Electrical Stimulation (IFESS)*, Bournemouth, UK, 2004.
- [53] VOGHELL, J.-C., SAWAN, M., ROY, M., BOURRET, S., Programmable current source dedicated to implantable microstimulators, *10th International Conference on Microelectronics*, Monastir , 67-70, 1998.
- [54] WONG, L.S.Y., HOSSAIN, S., Ta, A., EDVINSSON, J., RIVAS, D.H. and NÄÄS, H., A Very Low-Power CMOS Mixed-Signal IC for implantable Pacemaker Applications, *IEEE Journal of Solid-State Circuits* 39:12, 2446-2456, 2004.
- [55] WU, J.-T., CHANG, K.-L., MOS Charge Pumps for Low-Voltage Operation, *IEEE Journal of Solid-state Circuits* 33:4, 592-596, 1998.

- [56] ZIAIE, B., NARDIN, M.D., COGHLAN, A.R., and NAJAFI, K., A Single-Channel Implantable Microstimulator for Functional Neuromuscular Stimulation, *IEEE Transactions on Biomedical Engineering* 44:10, 909-920, 1997.

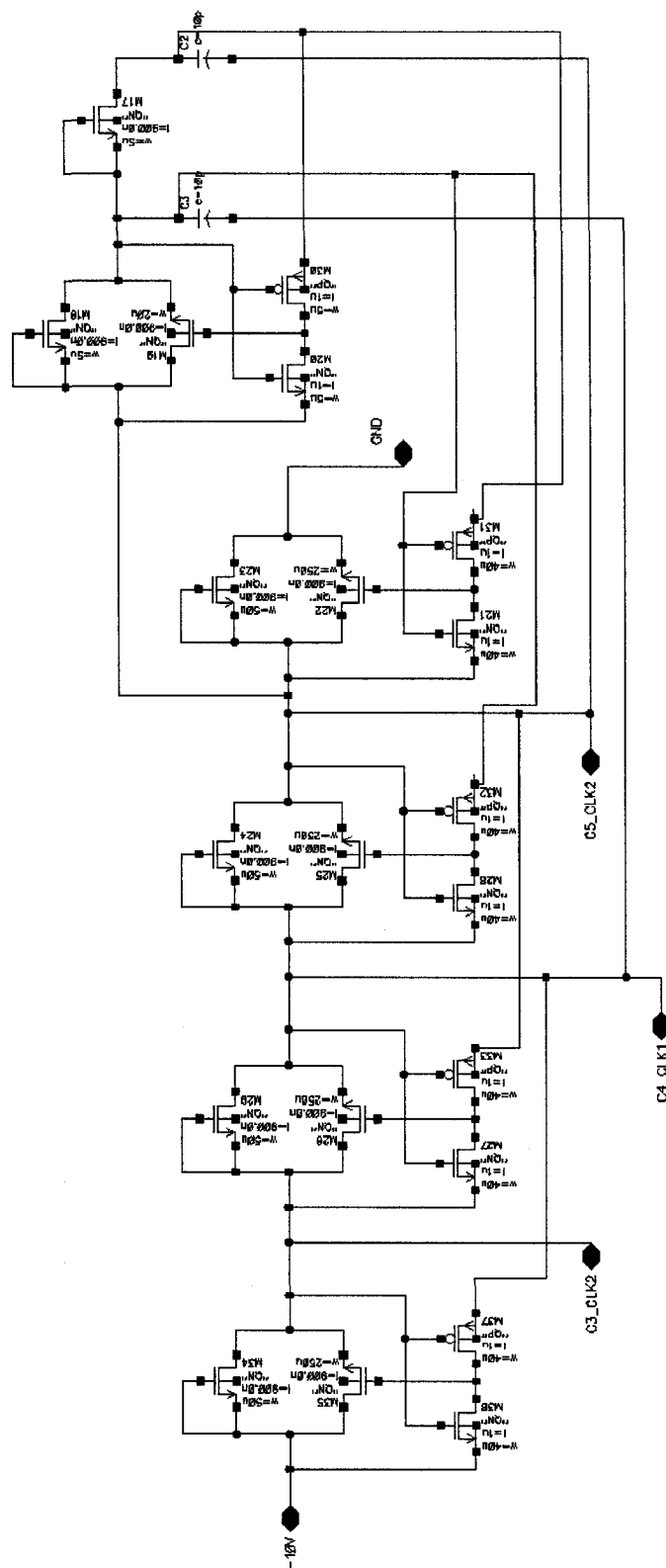
ANNEXE I

SCHÉMAS ÉLECTRIQUES

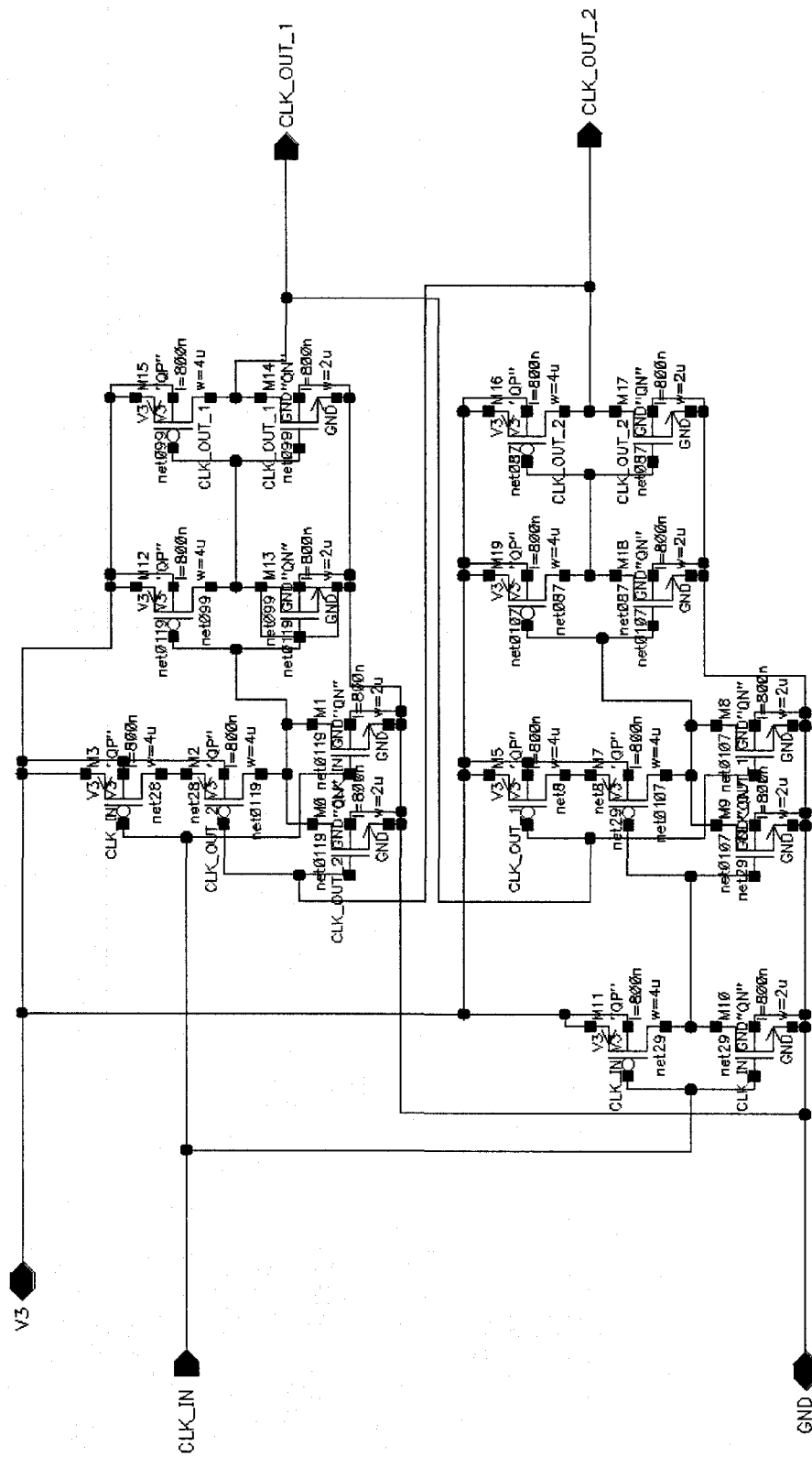
CONVERTISSEUR DC-DC POSITIF



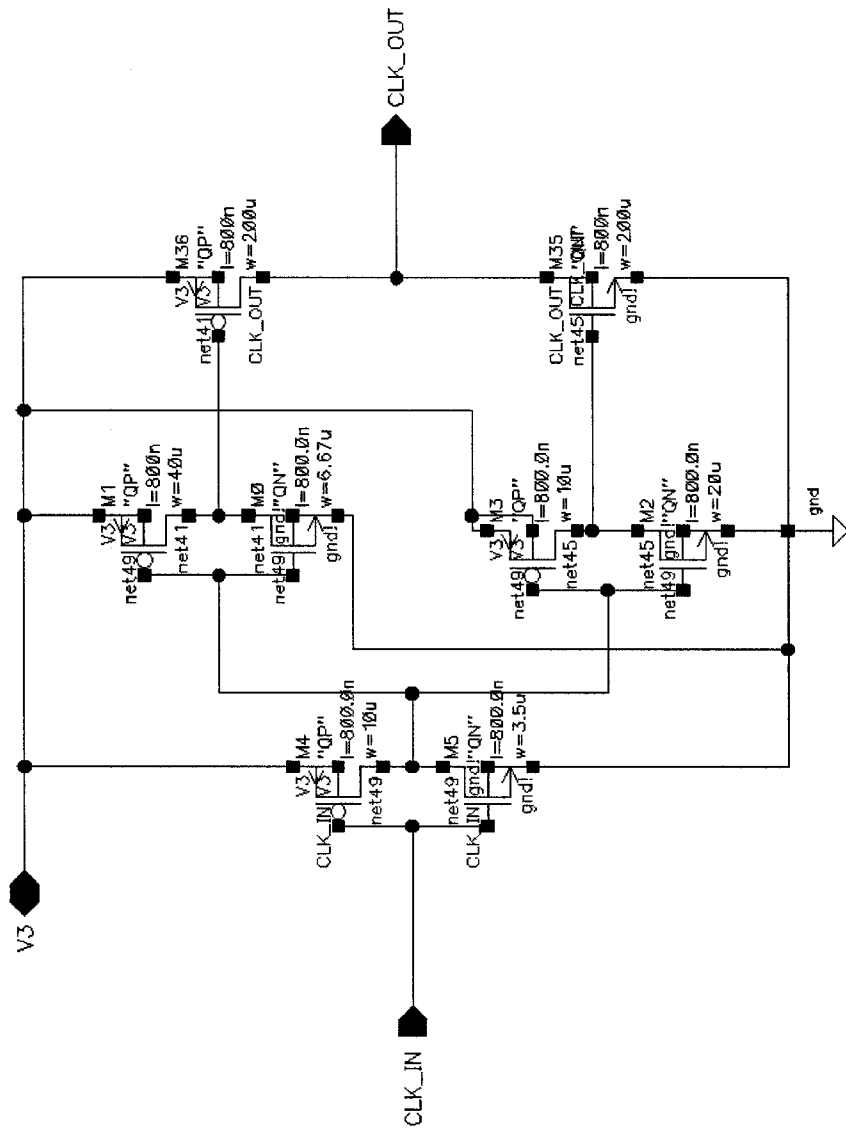
CONVERTISSEUR DC-DC NÉGATIF



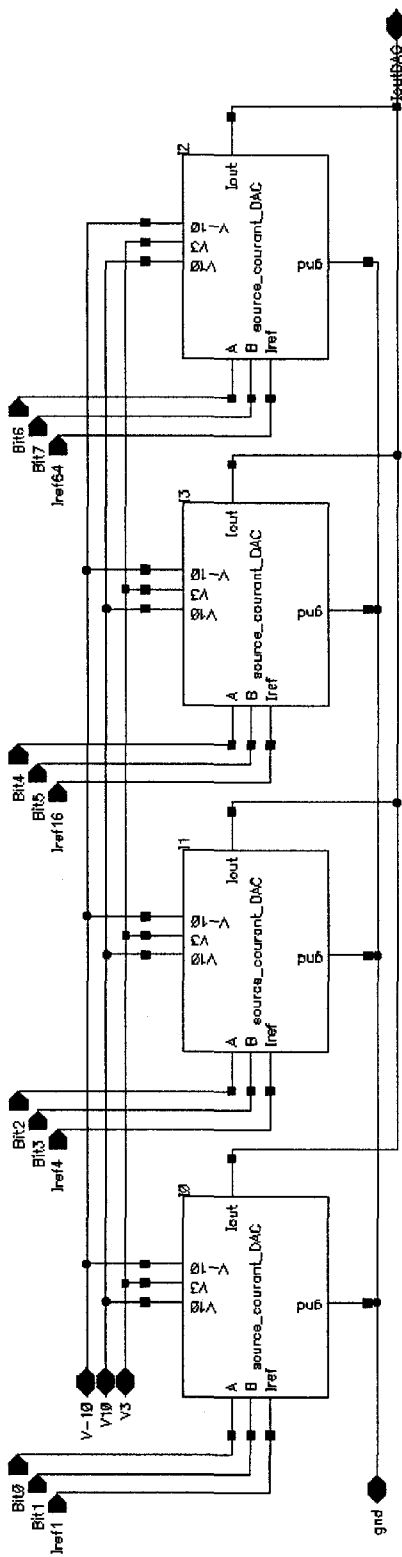
GÉNÉRATEUR D'HORLOGES DÉPHASÉES SANS RECOUVREMENT



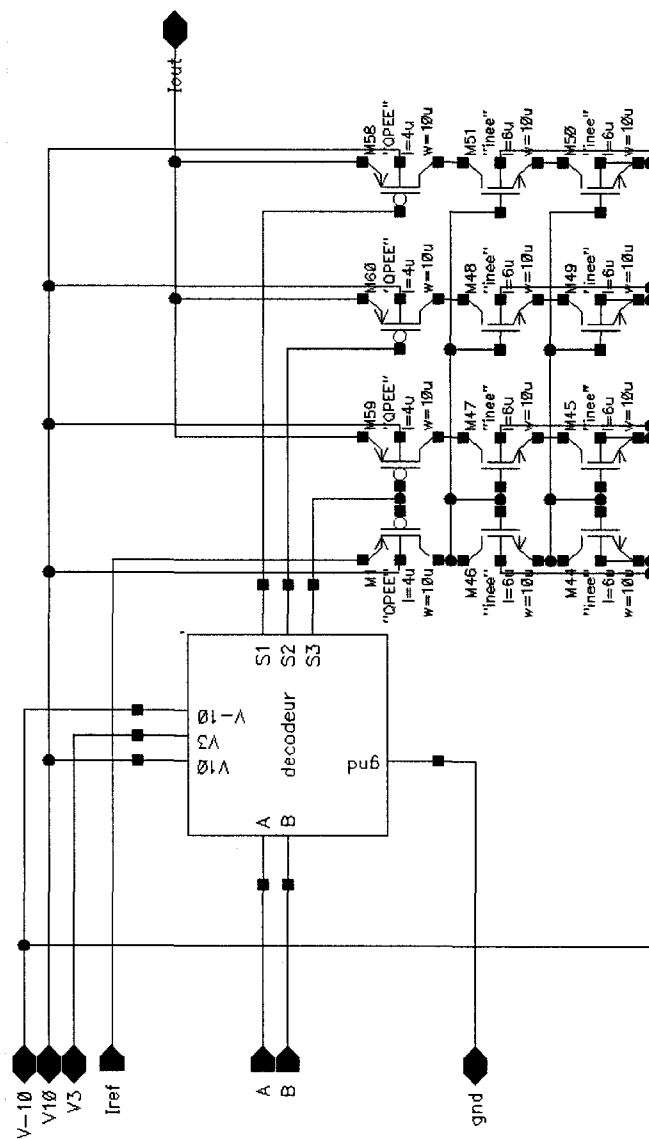
AMPLIFICATEUR D'HORLOGE



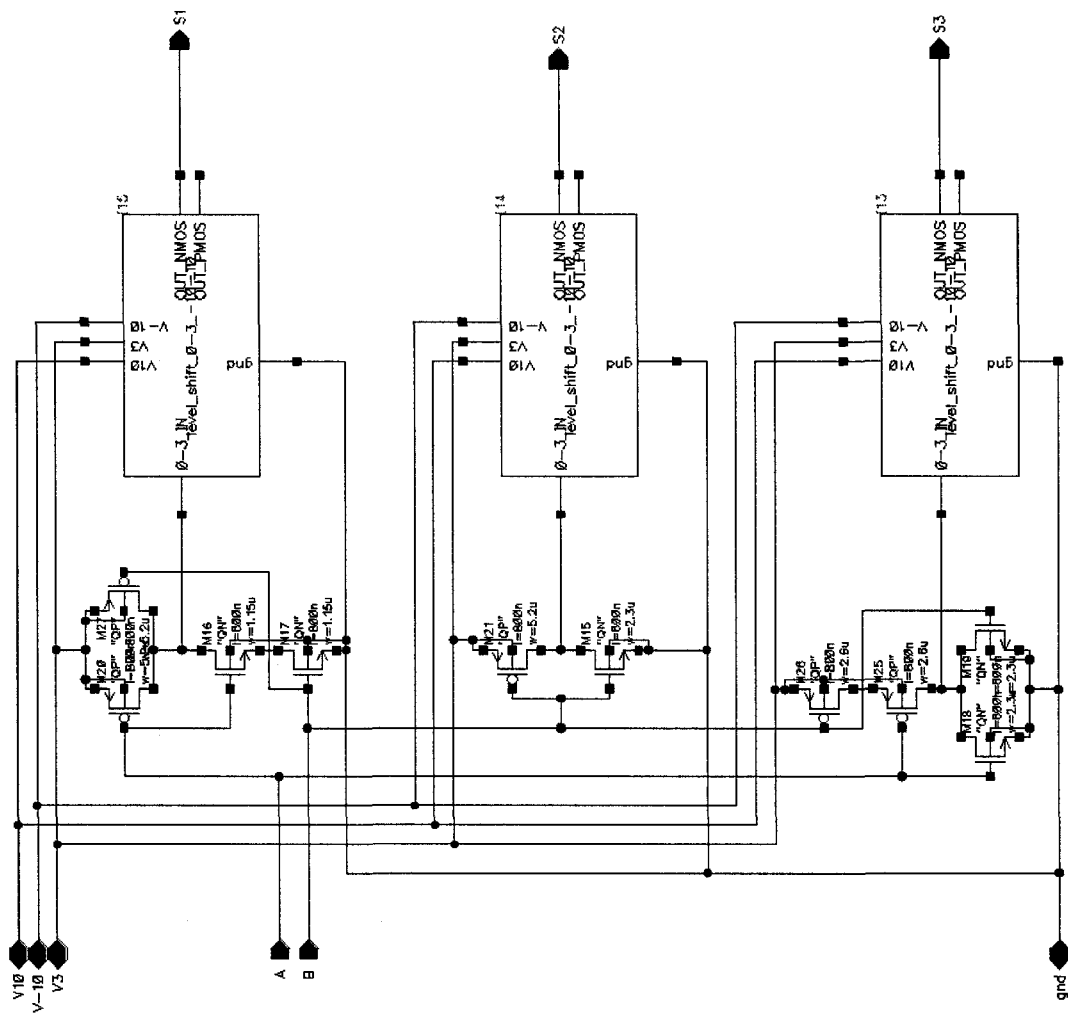
CONVERTISSEUR NUMÉRIQUE À ANALOGIQUE



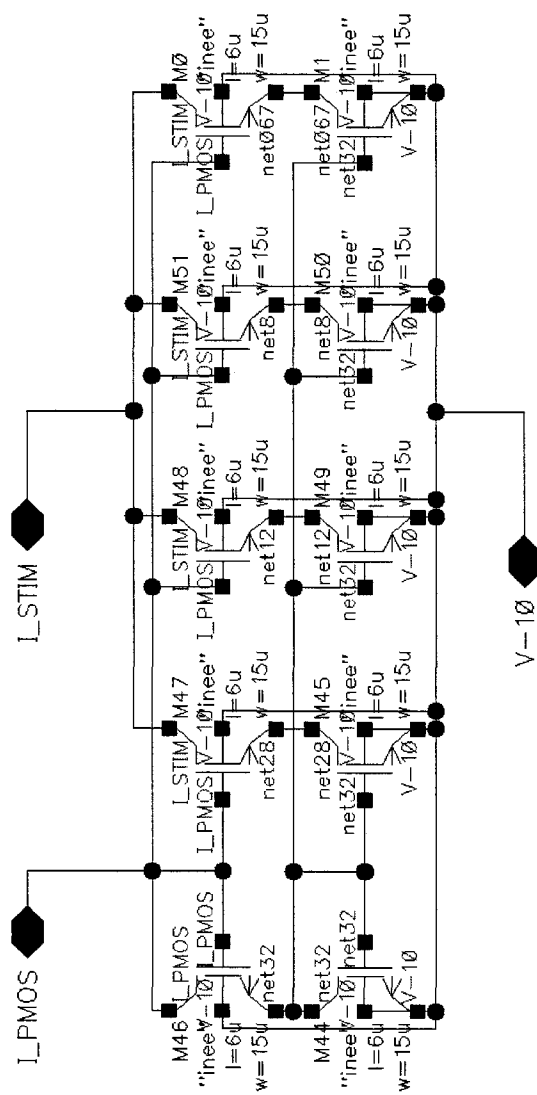
SOURCE DE COURANT DU CONVERTISSEUR NUMÉRIQUE À ANALOGIQUE



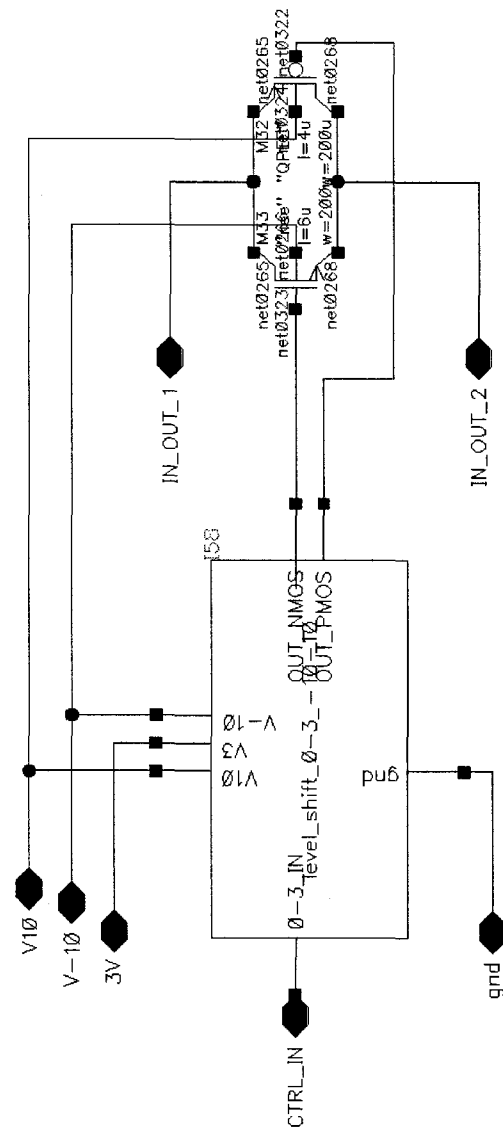
DÉCODEUR DEUX BITS



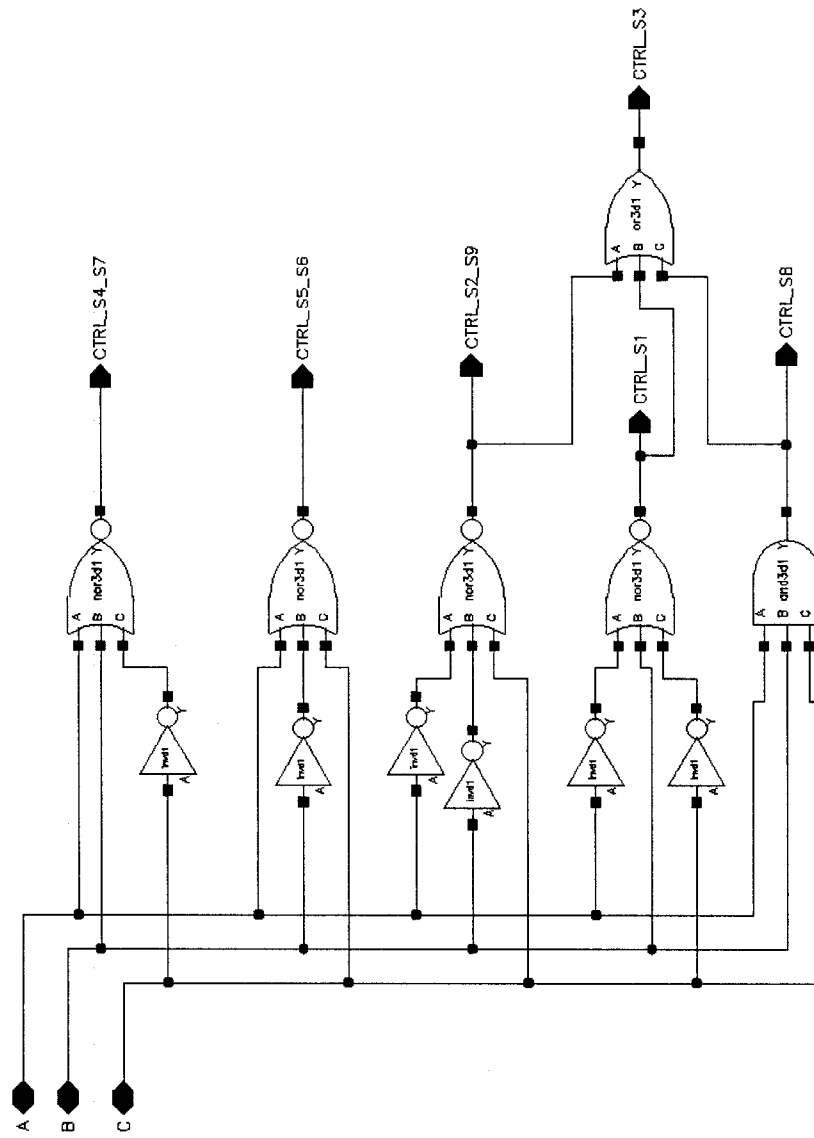
MIROIR DE COURANT NMOS



COMMUTATEUR ÉTAGE DE SORTIE



DÉCODEUR ÉTAGE DE SORTIE



ANNEXE II
CODE VHDL

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_top_level.vhd
--
-----
--
-- DESCRIPTION : Top level du controleur hvsg
--
-----

library ieee;
use ieee.std_logic_1164.all;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity hvsg_controler is
port(
    clk           : in std_logic;
    rst           : in std_logic;
    data_in       : in std_logic;
    clk_data      : in std_logic;
    prog          : in std_logic;
    start         : in std_logic;
    ready         : out std_logic;
    clk_out       : out std_logic;
    amp_out       : out std_logic_vector(7 downto 0);
    ctrl_out      : out std_logic_vector(2 downto 0)
);
end hvsg_controler;

architecture structure of hvsg_controler is

component cp_clk_gen
port(
    clk           : in std_logic;
    enable        : in std_logic;
    mode          : in std_logic_vector(2 downto 0);
    always_on     : in std_logic;
    stop_clk_cp   : in std_logic;
    start_clk_cp  : in std_logic;
    clk_out       : out std_logic
);
end component;

```

```

component controller
port(
    clk          : in std_logic;
    rst          : in std_logic;
    start        : in std_logic;
    checksum_err : in std_logic;
    mode         : in std_logic_vector(2 downto 0);
    ton          : in std_logic_vector(4 downto 0);
    toff         : in std_logic_vector(4 downto 0);
    enable       : out std_logic
);
end component ;

component ctrl_out_st
port(
    clk          : in std_logic;
    enable       : in std_logic;
    inv_output   : in std_logic;
    msb_amplitude : in std_logic;
    mode         : in std_logic_vector(2 downto 0);
    config       : in std_logic_vector(1 downto 0);
    ctrl_HVGS_out : out std_logic_vector(2 downto 0)
);
end component ;

component data_mem
port(
    clk_data      : in std_logic;
    clk           : in std_logic;
    reset         : in std_logic;
    wr            : in std_logic;
    rd            : in std_logic;
    addwr         : in std_logic_vector(7 downto 0);
    addrd         : in std_logic_vector(7 downto 0);
    data_in       : in std_logic_vector(8 downto 0);
    prog          : in std_logic;
    checksum_en   : in std_logic;
    data_checksum : in std_logic_vector(8 downto 0);
    data_out      : out std_logic_vector(8 downto 0);
    data_checksum_err : out std_logic;
    data_checksum_done : out std_logic
);
end component ;

component data_recep
port(
    rst          : in std_logic;
    clk_data     : in std_logic;
    clk          : in std_logic;
    data_in      : in std_logic;
    prog         : in std_logic;
    reg_checksum_err : in std_logic;
    reg_checksum_done : in std_logic;

```

```

    data_checksum_err : in std_logic;
    data_checksum_done : in std_logic;
    address            : buffer std_logic_vector(7 downto 0);
    data_mem           : out std_logic_vector(8 downto 0);
    write_mem          : out std_logic;
    start              : out std_logic;
    checksum_err       : out std_logic;
    checksum_en        : out std_logic
  );
end component ;

component freq_gen
port(
    clk                : in std_logic;
    enable             : in std_logic;
    per_1              : in std_logic_vector(8 downto 0);
    per_2              : in std_logic_vector(8 downto 0);
    mode               : in std_logic_vector(2 downto 0);
    ctrl_charge_pump   : in std_logic_vector(2 downto 0);
    start_clk_cp       : out std_logic;
    always_on          : out std_logic;
    high_pulse         : out std_logic;
    low_pulse          : out std_logic
  );
end component ;

component param_register
port(
    clk                : in std_logic;
    clk_data           : in std_logic;
    reset              : in std_logic;
    wr                 : in std_logic;
    address            : in std_logic_vector(7 downto 0);
    data               : in std_logic_vector(8 downto 0);
    checksum_en        : in std_logic;
    prog               : in std_logic;
    reg_checksum_err   : out std_logic;
    reg_checksum_done  : out std_logic;
    per_1              : out std_logic_vector(8 downto 0);
    per_2              : out std_logic_vector(8 downto 0);
    ton                : out std_logic_vector(4 downto 0);
    toff               : out std_logic_vector(4 downto 0);
    spd_1              : out std_logic_vector(2 downto 0);
    spd_2              : out std_logic_vector(2 downto 0);
    spd_3              : out std_logic_vector(11 downto 0);
    config             : out std_logic_vector(1 downto 0);
    ctrl_charge_pump   : out std_logic_vector(2 downto 0);
    mode               : out std_logic_vector(2 downto 0);
    data_checksum      : out std_logic_vector(8 downto 0)
  );
end component ;

component pulse_w_gen

```

```

port(
    clk                : in std_logic;
    enable              : in std_logic;
    spd_1               : in std_logic_vector(2 downto 0);
    spd_2               : in std_logic_vector(2 downto 0);
    spd_3               : in std_logic_vector(11 downto 0);
    mode                : in std_logic_vector(2 downto 0);
    high_pulse          : in std_logic;
    low_pulse           : in std_logic;
    addrd               : out std_logic_vector(7 downto 0);
    output_stage_en     : out std_logic;
    inv_output_st       : out std_logic;
    stop_clk_cp         : out std_logic;
    rd_en               : out std_logic
);
end component ;

signal enable          : std_logic;
signal mode            : std_logic_vector(2 downto 0);
signal always_on       : std_logic;
signal stop_clk_cp     : std_logic;
signal start_clk_cp    : std_logic;
signal stop            : std_logic;
signal ton             : std_logic_vector(4 downto 0);
signal toff            : std_logic_vector(4 downto 0);
signal inv_output      : std_logic;
signal data_out        : std_logic_vector(8 downto 0);
signal config          : std_logic_vector(1 downto 0);
signal wr              : std_logic;
signal rd              : std_logic;
signal addwr           : std_logic_vector(7 downto 0);
signal addrd           : std_logic_vector(7 downto 0);
signal data            : std_logic_vector(8 downto 0);
signal per_1           : std_logic_vector(8 downto 0);
signal per_2           : std_logic_vector(8 downto 0);
signal output_stage_en : std_logic;
signal high_pulse      : std_logic;
signal low_pulse       : std_logic;
signal spd_1           : std_logic_vector(2 downto 0);
signal spd_2           : std_logic_vector(2 downto 0);
signal spd_3           : std_logic_vector(11 downto 0);
signal ctrl_charge_pump : std_logic_vector(2 downto 0);
signal checksum_err     : std_logic;
signal checksum_en      : std_logic;
signal data_checksum_done : std_logic;
signal data_checksum_err : std_logic;
signal reg_checksum_done : std_logic;
signal reg_checksum_err  : std_logic;
signal data_checksum     : std_logic_vector(8 downto 0);

```

```

begin

amp_out<=data_out(7 downto 0);
ready <= not checksum_err;

inst_cp_clk_gen : cp_clk_gen
port map (
    clk           => clk,
    enable        => enable,
    mode          => mode,
    always_on     => always_on,
    stop_clk_cp   => stop_clk_cp,
    start_clk_cp  => start_clk_cp,
    clk_out       => clk_out
);

inst_controller : controller
port map(
    clk           => clk,
    rst           => rst,
    start         => start,
    checksum_err  => checksum_err,
    mode          => mode,
    ton           => ton,
    toff          => toff,
    enable        => enable
);

inst_ctrl_out_st : ctrl_out_st
port map(
    clk           => clk,
    enable        => output_stage_en,
    inv_output    => inv_output,
    msb_amplitude => data_out(8),
    mode          => mode,
    config        => config,
    ctrl_HVGS_out => ctrl_out
);

inst_data_mem : data_mem
port map(
    clk_data      => clk_data,
    clk           => clk,
    reset         => rst,
    wr            => wr,
    rd            => rd,
    addwr         => addwr,
    addrd         => addrd,
    data_in       => data,
    prog          => prog,
    checksum_en   => checksum_en,
    data_checksum => data_checksum,
    data_out      => data_out,

```

```

        data_checksum_err    => data_checksum_err,
        data_checksum_done   => data_checksum_done
    );

inst_data_recep : data_recep
port map(
    rst                => rst,
    clk_data           => clk_data,
    clk                 => clk,
    data_in             => data_in,
    prog               => prog,
    reg_checksum_err    => reg_checksum_err,
    reg_checksum_done   => reg_checksum_done,
    data_checksum_err   => data_checksum_err,
    data_checksum_done  => data_checksum_done,
    address             => addwr,
    data_mem            => data,
    write_mem           => wr,
    checksum_err        => checksum_err,
    checksum_en         => checksum_en
);

inst_freq_gen : freq_gen
port map(
    clk                => clk,
    enable              => enable,
    per_1               => per_1,
    per_2               => per_2,
    mode                => mode,
    ctrl_charge_pump    => ctrl_charge_pump,
    start_clk_cp        => start_clk_cp,
    always_on           => always_on,
    high_pulse          => high_pulse,
    low_pulse           => low_pulse
);

inst_param_register : param_register
port map(
    clk                => clk,
    clk_data           => clk_data,
    reset              => rst,
    wr                 => wr,
    address             => addwr,
    data               => data,
    checksum_en         => checksum_en,
    prog               => prog,
    reg_checksum_err    => reg_checksum_err,
    reg_checksum_done   => reg_checksum_done,
    per_1               => per_1,
    per_2               => per_2,
    ton                 => ton,
    toff                => toff,
    spd_1               => spd_1,

```

```

        spd_2          => spd_2,
        spd_3          => spd_3,
        config         => config,
        ctrl_charge_pump => ctrl_charge_pump,
        mode           => mode,
        data_checksum  => data_checksum

    );

inst_pulse_w_gen : pulse_w_gen
port map(
    clk          => clk,
    enable       => enable,
    spd_1        => spd_1,
    spd_2        => spd_2,
    spd_3        => spd_3,
    mode         => mode,
    high_pulse   => high_pulse,
    low_pulse    => low_pulse,
    addrd        => addrd,
    output_stage_en => output_stage_en,
    inv_output_st => inv_output,
    stop_clk_cp  => stop_clk_cp,
    rd_en        => rd

);

end structure ;

```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_data_reception.vhd
--
-----
--
-- DESCRIPTION : Permet de recevoir les données et commandes requis au
--               fonctionnement du contrôleur.
--
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_unsigned.all;

entity data_recep is
  port(
    rst                : in std_logic;
    clk_data           : in std_logic;
    clk                : std_logic;
    data_in            : in std_logic;
    prog               : in std_logic;
    reg_checksum_err   : in std_logic;
    reg_checksum_done  : in std_logic;
    data_checksum_err  : in std_logic;
    data_checksum_done : in std_logic;
    address            : buffer std_logic_vector(7 downto 0);
    data_mem           : out std_logic_vector(8 downto 0);
    write_mem          : out std_logic;
    checksum_err       : out std_logic;
    checksum_en        : out std_logic
  );
end data_recep ;

architecture behavioral of data_recep is

  type state_type is
    (IDLE, RECEPT, CHECK_ADDRESS, WRITE_MEMORY, WAIT_CHECKSUM, WAIT_REG_CHECK_DO
    NE, WAIT_DATA_CHECK_DONE, NO_CHECKSUM_ERROR, CHECKSUM_ERROR);

  signal cmd                : std_logic_vector(3 downto 0);
  signal state_recep, state_chk : state_type;
  signal data               : std_logic_vector(16 downto 0);
  signal cmpt               : integer;

```

```

signal prog_front          : std_logic_vector(3 downto 0);

begin

process (clk_data,rst,prog,data_in)
begin
if (prog = '0' or rst='0') then
    data<=(others=>'0');
    state_recep<=RECEPT;
    data_mem<=(others=>'0');
    address<=(others=>'0');
    cmpt<=0;
elsif ( clk_data'event and clk_data = '1') then

    case state_recep is

        when RECEPT =>

            if (cmpt=17) then
                data_mem<=data(8 downto 0);
                address<=data(16 downto 9);
                state_recep<=CHECK_ADDRESS;
            else
                data_mem<=(others=>'0');
                address<=(others=>'0');
                state_recep<=RECEPT;
            end if;

            data(16 downto 1)<= data(15 downto 0);
            data(0)<=data_in;

            write_mem<='0';
            cmpt<=cmpt+1;

        when CHECK_ADDRESS =>

            if (address <= X"0A" or address >= X"80") then
                state_recep<=WRITE_MEMORY;
            else
                state_recep<=RECEPT;
            end if;

            write_mem<='0';
            cmpt<=0;

        when WRITE_MEMORY =>

            write_mem<='1';
            state_recep<=RECEPT;
            cmpt<=0;

        when others =>
            cmpt<=0;
    end case;
end if;
end process;

```

```

        state_recep<=RECEPT;
        write_mem<='0';

    end case;

end if;

end process;

process
    (clk,rst,prog,data_checksum_err,reg_checksum_err,data_checksum_done,reg
    _checksum_done)
begin
    if (prog = '1' or rst='0') then
        state_chk<=WAIT_CHECKSUM;
        checksum_err<='1';
        checksum_en<='0';
    elsif ( clk'event and clk = '1') then

        case state_chk is

            when WAIT_CHECKSUM =>
                if (prog_front = "1100") then
                    checksum_en<='1';
                    state_chk<=WAIT_REG_CHECK_DONE;
                else
                    checksum_en<='0';
                    state_chk<=WAIT_CHECKSUM;
                end if;

                checksum_err<='1';

            when WAIT_REG_CHECK_DONE =>

                if (reg_checksum_done ='1' and reg_checksum_err ='1') then
                    state_chk<=CHECKSUM_ERROR;
                elsif (reg_checksum_done ='1' and reg_checksum_err ='0') then
                    state_chk<=WAIT_DATA_CHECK_DONE;
                else
                    state_chk<=WAIT_REG_CHECK_DONE;
                end if;

                checksum_en<='0';
                checksum_err<='1';

            when WAIT_DATA_CHECK_DONE =>

                if (data_checksum_done ='1' and data_checksum_err ='1') then
                    state_chk<=CHECKSUM_ERROR;
                elsif (data_checksum_done ='1' and data_checksum_err ='0') then
                    state_chk<=NO_CHECKSUM_ERROR;
                else
                    state_chk<=WAIT_DATA_CHECK_DONE;
                end if;
            end case;
        end if;
    end process;
end process;

```

```

        end if;

        checksum_en<='0';
        checksum_err<='1';

        when NO_CHECKSUM_ERROR =>

            checksum_en<='0';
            checksum_err<='0';
            state_chk<=NO_CHECKSUM_ERROR;

        when CHECKSUM_ERROR =>

            checksum_en<='0';
            checksum_err<='1';
            state_chk<=CHECKSUM_ERROR;

        when others =>

            checksum_en<='0';
            checksum_err<='1';
            state_chk<=WAIT_CHECKSUM;

        end case;

    end if;

end process;

process (clk,rst,prog)
begin

    if (rst = '0') then
        prog_front <= "0000";
    elsif (clk'event and clk='1') then
        prog_front(3 downto 1) <= prog_front(2 downto 0);
        prog_front(0)<=prog;
    end if;

end process;

end behavioral ;

```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----

--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_param_register.vhd
--
-----

--
-- DESCRIPTION : Registres des parametres de stimulation et controle
--
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_unsigned.all;

entity param_register is
  port(
    clk                : in std_logic;
    clk_data            : in std_logic;
    reset              : in std_logic;
    wr                 : in std_logic;
    address             : in std_logic_vector(7 downto 0);
    data               : in std_logic_vector(8 downto 0);
    checksum_en        : in std_logic;
    prog              : in std_logic;
    reg_checksum_err   : out std_logic;
    reg_checksum_done  : out std_logic;
    per_1              : out std_logic_vector(8 downto 0);
    per_2              : out std_logic_vector(8 downto 0);
    ton                : out std_logic_vector(4 downto 0);
    toff               : out std_logic_vector(4 downto 0);
    spd_1              : out std_logic_vector(2 downto 0);
    spd_2              : out std_logic_vector(2 downto 0);
    spd_3              : out std_logic_vector(11 downto 0);
    config             : out std_logic_vector(1 downto 0);
    ctrl_charge_pump   : out std_logic_vector(2 downto 0);
    mode               : out std_logic_vector(2 downto 0);
    data_checksum      : out std_logic_vector(8 downto 0)
  );
end param_register ;

architecture behavioral of param_register is

```

```

type state_type is
(IDLE, COMPUTE_CHECKSUM_PER_1, COMPUTE_CHECKSUM_PER_2, COMPUTE_CHECKSUM_TO
N, COMPUTE_CHECKSUM_TOFF, COMPUTE_CHECKSUM_SPD_1, COMPUTE_CHECKSUM_SPD_2, C
OMPUTE_CHECKSUM_SPD_3_1, COMPUTE_CHECKSUM_SPD_3_2, COMPUTE_CHECKSUM_CONFI
G, CHECK_CHECKSUM);

```

```

signal STATE                : state_type;
signal checksum              : std_logic_vector(9 downto 0);
signal per_1_reg, per_2_reg : std_logic_vector(8 downto 0);
signal ton_reg, toff_reg    : std_logic_vector(4 downto 0);
signal spd_1_reg, spd_2_reg : std_logic_vector(2 downto 0);
signal spd_3_reg            : std_logic_vector(11 downto 0);
signal config_reg           : std_logic_vector(1 downto 0);
signal reg_checksum_reg     : std_logic_vector(8 downto 0);
signal data_checksum_reg    : std_logic_vector(8 downto 0);
signal configuration_reg    : std_logic_vector(7 downto 0);
signal mode_reg             : std_logic_vector(2 downto 0);
signal ctrl_charge_pump_reg : std_logic_vector(2 downto 0);

```

```

begin

```

```

per_1 <= per_1_reg;
per_2 <= per_2_reg;
ton <= ton_reg;
toff <= toff_reg;
spd_1 <= spd_1_reg;
spd_2 <= spd_2_reg;
spd_3 <= spd_3_reg;
config <= config_reg;
mode <= mode_reg;
ctrl_charge_pump <= ctrl_charge_pump_reg;
data_checksum <= data_checksum_reg;
configuration_reg <= ctrl_charge_pump_reg & config_reg & mode_reg;

```

```

process (wr, clk_data, reset, data, address)
begin

```

```

    if (reset = '0') then
        per_1_reg <= (others=>'0');
        per_2_reg <= (others=>'0');
        ton_reg <= (others=>'0');
        toff_reg <= (others=>'0');
        spd_1_reg <= (others=>'0');
        spd_2_reg <= (others=>'0');
        spd_3_reg <= (others=>'0');
        config_reg <= (others=>'0');
        mode_reg <= (others=>'0');
        ctrl_charge_pump_reg <= (others=>'0');

    elsif (clk_data'event and clk_data='1') then
        if (wr = '1') then
            if (address = X"00") then

```

```

        per_1_reg<=data;
    end if;
    if (address = X"01") then
        per_2_reg<=data;
    end if;
    if (address = X"02") then
        ton_reg<=data(4 downto 0);
    end if;
    if (address = X"03") then
        toff_reg<=data(4 downto 0);
    end if;
    if (address = X"04") then
        spd_1_reg<=data(2 downto 0);
    end if;
    if (address = X"05") then
        spd_2_reg<=data(2 downto 0);
    end if;
    if (address = X"06") then
        spd_3_reg(11 downto 8)<=data(3 downto 0);
    end if;
    if (address = X"07") then
        spd_3_reg(7 downto 0)<=data(7 downto 0);
    end if;
    if (address = X"08") then
        config_reg<=data(4 downto 3);
    end if;
    if (address = X"08") then
        mode_reg<=data(2 downto 0);
    end if;
    if (address = X"08") then
        ctrl_charge_pump_reg<=data(7 downto 5);
    end if;
    if (address = X"09") then
        reg_checksum_reg<=data(8 downto 0);
    end if;
    if (address = X"0A") then
        data_checksum_reg<=data(8 downto 0);
    end if;

    end if;
end if;
end process;

process (reset,clk,checksum_en,prog)
begin
    if (reset = '0' or prog = '1') then
        reg_checksum_err<='1';
        reg_checksum_done<='0';
        checksum<=(others=>'0');
        STATE<=IDLE;
    elsif (clk'event and clk='1') then
        case STATE is
            when IDLE =>

```

```

if (checksum_en = '1') then
    STATE<=COMPUTE_CHECKSUM_PER_1;
else
    STATE<=IDLE;
end if

reg_checksum_err<='1';
reg_checksum_done<='0';
checksum<=(others=>'0');

when COMPUTE_CHECKSUM_PER_1 =>

    checksum<='0'&checksum(8 downto 0) + per_1_reg;
    STATE<=COMPUTE_CHECKSUM_PER_2;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_PER_2 =>

    checksum<='0'&checksum(8 downto 0) + per_2_reg;
    STATE<=COMPUTE_CHECKSUM_TON;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_TON =>

    checksum<='0'&checksum(8 downto 0) + ton_reg;
    STATE<=COMPUTE_CHECKSUM_TOFF;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_TOFF =>

    checksum<='0'&checksum(8 downto 0) + toff_reg;
    STATE<=COMPUTE_CHECKSUM_SPD_1;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_SPD_1 =>

    checksum<='0'&checksum(8 downto 0) + spd_1_reg;
    STATE<=COMPUTE_CHECKSUM_SPD_2;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_SPD_2 =>

    checksum<='0'&checksum(8 downto 0) + spd_2_reg;
    STATE<=COMPUTE_CHECKSUM_SPD_3_1;
    reg_checksum_done<='0';
    reg_checksum_err<='1';

when COMPUTE_CHECKSUM_SPD_3_1 =>

```

```

checksum<='0'&checksum(8 downto 0)+spd_3_reg(11 downto 8);
STATE<=COMPUTE_CHECKSUM_SPD_3_2;
reg_checksum_done<='0';
reg_checksum_err<='1';

when COMPUTE_CHECKSUM_SPD_3_2 =>

checksum<='0'&checksum(8 downto 0) + spd_3_reg(7 downto 0);
STATE<=COMPUTE_CHECKSUM_CONFIG;
reg_checksum_done<='0';
reg_checksum_err<='1';

when COMPUTE_CHECKSUM_CONFIG =>

checksum<='0'&checksum(8 downto 0) + configuration_reg;
STATE<=CHECK_CHECKSUM;
reg_checksum_done<='0';
reg_checksum_err<='1';

when CHECK_CHECKSUM =>

if (checksum(8 downto 0) = reg_checksum_reg) then
    reg_checksum_err<='0';
else
    reg_checksum_err<='1';
end if;

STATE<=IDLE;
reg_checksum_done<='1';

when others =>

STATE<=IDLE;
checksum<=(others=>'0');
reg_checksum_err<='1';
reg_checksum_done<='0';

end case;

end if;

end process;

end behavioral;

```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----

--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_data_memory.vhd
--
-----

--
-- DESCRIPTION : Permet de stocker les points d'amplitude
--
-----

library ieee ;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;
use ieee.std_logic_unsigned.all;

entity data_mem is
  port(
    clk_data          : in std_logic;
    clk                : in std_logic;
    reset              : in std_logic;
    wr                 : in std_logic;
    rd                 : in std_logic;
    addwr              : in std_logic_vector(7 downto 0);
    addrd              : in std_logic_vector(7 downto 0);
    data_in            : in std_logic_vector(8 downto 0);
    prog               : in std_logic;
    checksum_en        : in std_logic;
    data_checksum       : in std_logic_vector(8 downto 0);
    data_out            : out std_logic_vector(8 downto 0);
    data_checksum_err   : out std_logic;
    data_checksum_done  : out std_logic
  );
end data_mem ;

architecture behavioral of data_mem is

  type data_array_type is array (0 to 127) of std_logic_vector(8 downto 0);
  type STATE_TYPE is (IDLE, COMPUTE_CHECKSUM);

  signal STATE          : STATE_TYPE;
  signal checksum        : std_logic_vector(9 downto 0);
  signal addw, addr      : std_logic_vector(6 downto 0);
  signal data_array      : data_array_type;

```

```

signal data_out_ld      : std_logic_vector(8 downto 0);
signal cmpt             : integer;

begin

addw<=addwr(6 downto 0);
addr<=addrd(6 downto 0);

process (reset,clk_data)
begin
    if (reset='0') then
        data_array<=(others=>(others=>'0'));
        data_out<=(others=>'0');
    elsif (clk_data'event and clk_data='1') then
        if (wr = '1' and addwr(7)='1') then
            data_array(to_integer(unsigned(addw)))<=data_in;
        end if;
        if (rd = '1'and addrd(7)='1') then
            data_out<=data_array(to_integer(unsigned(addr)))(8)
                                & data_out_ld(7 downto 0);
            data_out_ld<=data_array(to_integer(unsigned(addr)));
        else
            data_out<=(others=>'0');
            data_out_ld<=(others=>'0');
        end if;
    end if;
end process;

process (reset,clk,checksum_en)
begin
    if (reset = '0' or prog ='1') then
        cmpt<=0;
        data_checksum_err<='1';
        data_checksum_done<='0';
        checksum<=(others=>'0');
        STATE<=IDLE;
    elsif (clk'event and clk='1') then
        case STATE is
            when IDLE =>
                if (checksum_en ='1') then
                    STATE<=COMPUTE_CHECKSUM;
                else
                    STATE<=IDLE;
                end if;

                data_checksum_err<='1';
                data_checksum_done<='0';
                checksum<=(others=>'0');

```

```

when COMPUTE_CHECKSUM =>
    checksum<=('0'&checksum(8 downto 0))
        + ('0'&data_array(cmpt));

    if (cmpt = 127) then
        if (checksum(8 downto 0) = data_checksum) then
            data_checksum_err<='0';
        else
            data_checksum_err<='1';
        end if;

        STATE<=IDLE;
        data_checksum_done<='1';

    end if;

    cmpt<=cmpt+1;

when others =>

    cmpt<=0;
    STATE<=IDLE;
    data_checksum_err<='1';
    checksum<=(others=>'0');

    end case;
end if;
end process;

end behavioral;

```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_controler.vhd
--
-----
--
-- DESCRIPTION : Controle l'activite du circuit
--
-----

library ieee ;
use ieee.std_logic_1164.all;
use ieee.std_logic_unsigned.all;

entity controler is
  port(
    clk          : in std_logic;
    rst          : in std_logic;
    start        : in std_logic;
    checksum_err : in std_logic;
    mode         : in std_logic_vector(2 downto 0);
    ton          : in std_logic_vector(4 downto 0);
    toff         : in std_logic_vector(4 downto 0);
    enable       : out std_logic
  );
end controler ;

architecture behavioral of controler is

  type STATES is (IDLE,STIM,ON_STATE,OFF_STATE,TO_ON_STATE,TO_OFF_STATE);

  signal state_on_off,next_state_on_off : STATES ;
  signal enable_sig,rst_cmp             : std_logic;
  signal value_cmp                      : std_logic_vector(22 downto 0);

begin

  process (rst,clk,start,checksum_err,value_cmp,mode)
  begin
    if (start='0' or checksum_err='1' or rst ='0') then
      enable<='0';
      rst_cmp<='0';
    elsif (clk'event and clk='1') then

```

```

case state_on_off is
when IDLE =>
    if (ton /= "00000" or mode = "101" or mode = "110") then
        state_on_off<= ON_STATE;
    else
        state_on_off<= IDLE;
    end if;

    enable<='0';
    rst_cmp<='0';

when ON_STATE=>
    if (mode = "101" or mode = "110") then
        rst_cmp<='0';
    else
        rst_cmp<='1';
    end if;

    if (value_cmp(22 downto 18) = ton) then
        state_on_off<= TO_OFF_STATE;
    else
        state_on_off<= ON_STATE;
    end if;

    enable<='1';

when TO_OFF_STATE=>
    rst_cmp<='0';
    enable<='0';
    state_on_off<= OFF_STATE;

when OFF_STATE=>
    if (value_cmp(22 downto 18)
        = toff or mode = "101" or mode = "110") then
        state_on_off<= TO_ON_STATE;
    else
        state_on_off<= OFF_STATE;
    end if;

    enable<='0';
    rst_cmp<='1';

when TO_ON_STATE=>
    rst_cmp<='0';
    enable<='1';
    state_on_off<= ON_STATE;

when others =>
    rst_cmp<='0';
    enable<='0';
    state_on_off<= IDLE;

end case;

```

```
        end if;
    end process;

    process (rst_cmp,clk)
    begin
        if (rst_cmp='0') then
            value_cmp<=(others=>'0');
        elsif (clk'event and clk='1') then
            value_cmp<=value_cmp+1;
        end if;
    end process;

end behavioral ;
```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_clk_cp_gen.vhd
--
-----
--
-- DESCRIPTION : Controle l'activation des charge pump
--
-----

library ieee ;
use ieee.std_logic_1164.all ;

entity cp_clk_gen is
  port(
    clk          : in std_logic;
    enable       : in std_logic;
    mode         : in std_logic_vector(2 downto 0);
    always_on    : in std_logic;
    stop_clk_cp  : in std_logic;
    start_clk_cp : in std_logic;
    clk_out      : out std_logic
  );
end cp_clk_gen ;

architecture behavioral of cp_clk_gen is

  type STATES is (START,CP_ON,CP_ON_2,CP_ON_3,CP_ON_4,CP_OFF);

  signal state_clk_cp, next_state_clk_cp : STATES;
  signal clk_cp,clk_int                  : std_logic;
  signal nb_start                        : integer;
  signal start_front,stop_front : std_logic_vector(2 downto 0);

begin

  process (enable,clk_cp,next_state_clk_cp)
  begin

    if (enable = '0') then
      clk_out <= '0';
      state_clk_cp<=CP_ON;
    else
      clk_out<=clk_cp;
    end if;
  end process;

```

```

        state_clk_cp<=next_state_clk_cp;
    end if;
end process;

process (clk,mode)
begin
    case mode is
        when "101" | "110" =>
            clk_cp<=clk;
        when others =>
            if (always_on = '1') then
                clk_cp<=clk;
            else
                clk_cp<=clk_int;
            end if;
        end case;

        if (state_clk_cp = CP_ON or state_clk_cp = CP_ON_2 or state_clk_cp
            = CP_ON_3 or state_clk_cp = CP_ON_4) then
            clk_int<=clk;
        else
            clk_int<='0';
        end if;
    end process;

process (clk,start_clk_cp,stop_clk_cp,state_clk_cp)
begin
    case state_clk_cp is

        when CP_ON =>
            if (stop_clk_cp = '1' and nb_start = 1) then
                next_state_clk_cp<=CP_OFF;
            else
                next_state_clk_cp<=CP_ON;
            end if;

        when CP_OFF =>
            if (start_clk_cp = '1' and stop_clk_cp = '0') then
                next_state_clk_cp<=CP_ON;
            else
                next_state_clk_cp<=CP_OFF;
            end if;

        when others =>
            next_state_clk_cp<=CP_OFF;
        end case;
    end process;
end process;

```

```
process (clk,start_front,stop_front,enable)
begin

    if (enable = '0') then
        nb_start<=0;
        start_front<="000";
        stop_front<="000";
    elsif (clk'event and clk='1') then
        start_front(2 downto 1)<=start_front(1 downto 0);
        start_front(0)<=start_clk_cp;
        stop_front(2 downto 1)<=stop_front(1 downto 0);
        stop_front(0)<=stop_clk_cp;

        if (start_front="010") then
            nb_start<=nb_start+1;
        elsif (stop_front="010") then
            nb_start<=nb_start-1;
        end if;
    end if;

end process;

end behavioral;
```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_freq_generator.vhd
--
-----
--
-- DESCRIPTION : Genere la frequence des stimuli et l'activation des
--               charge pump
--
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_unsigned.all;
use ieee.numeric_std.all;

entity freq_gen is
  port(
    clk                : in std_logic;
    enable              : in std_logic;
    per_1               : in std_logic_vector(8 downto 0);
    per_2               : in std_logic_vector(8 downto 0);
    mode                : in std_logic_vector(2 downto 0);
    ctrl_charge_pump    : in std_logic_vector(2 downto 0);
    start_clk_cp        : out std_logic;
    always_on           : out std_logic;
    high_pulse          : out std_logic;
    low_pulse           : out std_logic
  );
end freq_gen ;

architecture behavioral of freq_gen is

  type STATES is (IDLE, STIM, LOW_PULSE_GEN, HIGH_PULSE_GEN);

  signal state_freq, next_state_freq: STATES;
  signal value_cmp_1, value_cmp_2   : std_logic_vector(17 downto 0);
  signal rst_cmp_1, rst_cmp_2        : std_logic;
  signal start_1, start_2            : std_logic;
  signal start_front_1, start_front_2 : std_logic_vector(2 downto 0);

begin

```

```

process (clk,enable)
begin
    if (enable='0') then
        state_freq<=IDLE;
    elsif (clk'event and clk='1') then
        state_freq<=next_state_freq;
    end if;
end process;

process (state_freq,value_cmp_1,value_cmp_2,mode)
begin
    case state_freq is
        when IDLE =>
            next_state_freq<=STIM;

        when STIM =>
            if (value_cmp_1(17 downto 9) = per_1) then
                next_state_freq<=LOW_PULSE_GEN;
            elsif (value_cmp_2(17 downto 9) = per_2 ) then
                next_state_freq<=HIGH_PULSE_GEN;
            else
                next_state_freq<=STIM;
            end if;

        when LOW_PULSE_GEN =>
            next_state_freq<=STIM;

        when HIGH_PULSE_GEN =>
            next_state_freq<=STIM;

        when others =>
            next_state_freq<=IDLE;

    end case;

    if ((state_freq = STIM or state_freq = HIGH_PULSE_GEN )
        and mode /= "101" and mode /= "110") then
        rst_cmp_1<='1';
    else
        rst_cmp_1<='0';
    end if;

    if ((state_freq = STIM or state_freq = LOW_PULSE_GEN)
        and mode = "000") then
        rst_cmp_2<='1';
    else
        rst_cmp_2<='0';
    end if;

    if (state_freq = HIGH_PULSE_GEN and mode = "000") then

```

```

        high_pulse<='1';
    else
        high_pulse<='0';
    end if;

    if (state_freq = LOW_PULSE_GEN) then
        low_pulse<='1';
    else
        low_pulse<='0';
    end if;

end process;

process (clk,rst_cmp_1)
begin
    if (rst_cmp_1='0') then
        value_cmp_1<=(others=>'0');
    elsif (clk'event and clk='1') then
        value_cmp_1<=value_cmp_1+1;
    end if;
end process;

process (clk,rst_cmp_2)
begin
    if (rst_cmp_2='0') then
        value_cmp_2<=(others=>'0');
    elsif (clk'event and clk='1') then
        value_cmp_2<=value_cmp_2+1;
    end if;
end process;

process (value_cmp_1,value_cmp_2,mode,ctrl_charge_pump)
begin
    if (value_cmp_1(17 downto 9) = per_1(8 downto 0) -
        (ctrl_charge_pump(1 downto 0)+'1')) then
        start_1<='1';
    else
        start_1<='0';
    end if;

    if (value_cmp_2(17 downto 9)= per_2(8 downto 0) -
        (ctrl_charge_pump(1 downto 0)+'1')) then
        start_2<='1';
    else
        start_2<='0';
    end if;

    if (mode = "000") then
        if (per_1(8 downto 0)<=ctrl_charge_pump(1 downto 0)+'1' or
            per_2(8 downto 0)<=ctrl_charge_pump(1 downto 0)+'1') then
            always_on <= '1';
        else

```

```

        always_on <= '0';
    end if;
else
    if (per_1(8 downto 0)<=ctrl_charge_pump(1 downto 0)+'1') then
        always_on <= '1';
    else
        always_on <= '0';
    end if;
end if;

end process;

process (clk,enable,start_1,start_2)
begin
    if (enable = '0') then
        start_front_1<="000";
        start_front_2<="000";
    elsif (clk'event and clk='1') then
        start_front_1(2 downto 1)<=start_front_1(1 downto 0);
        start_front_1(0)<=start_1;
        start_front_2(2 downto 1)<=start_front_2(1 downto 0);
        start_front_2(0)<=start_2;

        if (start_front_1="011" or start_front_2="011") then
            start_clk_cp<='1';
        else
            start_clk_cp<='0';
        end if;
    end if;

end process;

end behavioral ;

```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_pw_generator.vhd
--
-----
--
-- DESCRIPTION : Controle l'adresse et la vitesse de lecture de la
--                memoire
--
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_unsigned.all;

entity pulse_w_gen is
  port(
    clk           : in std_logic;
    enable        : in std_logic;
    spd_1         : in std_logic_vector(2 downto 0);
    spd_2         : in std_logic_vector(2 downto 0);
    spd_3         : in std_logic_vector(11 downto 0);
    mode          : in std_logic_vector(2 downto 0);
    high_pulse    : in std_logic;
    low_pulse     : in std_logic;
    addrd         : out std_logic_vector(7 downto 0);
    output_stage_en : out std_logic;
    inv_output_st : out std_logic;
    stop_clk_cp   : out std_logic;
    rd_en         : out std_logic;
  );
end pulse_w_gen;

architecture behavioral of pulse_w_gen is

  type STATES is
    (IDLE, READ_LOW_FREQ, READ_HIGH_FREQ, READ_ALL, READ_INV, CONTINUE, CONTINUE_
    INV, TO_IDLE);

  signal state_pw, next_state_pw: STATES;
  signal addr_msb                : std_logic;
  signal rst_cmp_addr            : std_logic;
  signal en_cmp_addr             : std_logic;
  signal inv_output              : std_logic;

```

```

signal rd_en_int           : std_logic;
signal output_stage_en_1d  : std_logic;
signal value_cmp_12        : std_logic_vector(11 downto 0);
signal addr_cmp            : std_logic_vector(8 downto 0);

begin

addrd <= '1' & addr_msb & addr_cmp(5 downto 0);
rd_en <= rd_en_int;
inv_output_st <= inv_output;

process (clk,enable)
begin

    if (enable='0') then
        state_pw<=IDLE;
        output_stage_en<='0';
    elsif (clk'event and clk='1') then
        state_pw<=next_state_pw;
        output_stage_en<=output_stage_en_1d;
    end if;

end process;

process (clk,enable,mode,high_pulse,low_pulse)
begin

    case state_pw is
        when IDLE =>
            if (low_pulse = '1' and mode = "000") then
                next_state_pw<=READ_LOW_FREQ;
            elsif (low_pulse = '1' and mode = "001") then
                next_state_pw<=READ_LOW_FREQ;
            elsif (low_pulse = '1' and mode = "010") then
                next_state_pw<=READ_HIGH_FREQ;
            elsif (low_pulse = '1' and mode = "011") then
                next_state_pw<=READ_ALL;
            elsif (low_pulse = '1' and mode = "100") then
                next_state_pw<=READ_INV;
            elsif (low_pulse='0' and high_pulse='1' and mode="000") then
                next_state_pw<=READ_HIGH_FREQ;
            elsif (mode = "101") then
                next_state_pw<=CONTINUE;
            elsif (mode = "110") then
                next_state_pw<=CONTINUE_INV;
            else
                next_state_pw<=IDLE;
            end if;

            addr_msb<='0';
            output_stage_en_1d<='0';
            rst_cmp_addr<='0';
            inv_output<='0';

```

```

stop_clk_cp<='0';
en_cmp_addr <= '1';
rd_en_int<= '0';

when READ_LOW_FREQ =>
  if (addr_cmp(6) = '1') then
    next_state_pw<=TO_IDLE;
  else
    next_state_pw<=READ_LOW_FREQ;
  end if;

  if (value_cmp_12(2 downto 0) = spd_1 ) then
    en_cmp_addr <= '1';
  else
    en_cmp_addr <= '0';
  end if;

  addr_msb<='0';
  output_stage_en_ld<='1';
  rst_cmp_addr<='1';
  inv_output<='0';
  stop_clk_cp<='0';
  rd_en_int<= '1';

when READ_HIGH_FREQ =>
  if (addr_cmp(6) = '1') then
    next_state_pw<=TO_IDLE;
  else
    next_state_pw<=READ_HIGH_FREQ;
  end if;

  if (value_cmp_12(2 downto 0) = spd_2 ) then
    en_cmp_addr <= '1';
  else
    en_cmp_addr <= '0';
  end if;

  addr_msb<='1';
  output_stage_en_ld<='1';
  rst_cmp_addr<='1';
  inv_output<='0';
  stop_clk_cp<='0';
  rd_en_int<= '1';

when READ_ALL =>
  if (addr_cmp(7) = '1') then
    next_state_pw<=TO_IDLE;
  else
    next_state_pw<=READ_ALL;
  end if;

  if (value_cmp_12(2 downto 0) = spd_1 ) then
    en_cmp_addr <= '1';

```

```

else
    en_cmp_addr <= '0';
end if;

addr_msb<=addr_cmp(6);
output_stage_en_ld<='1';
rst_cmp_addr<='1';
inv_output<='0';
stop_clk_cp<='0';
rd_en_int<= '1';

when READ_INV =>
    if (addr_cmp(8) = '1') then
        next_state_pw<=TO_IDLE;
    else
        next_state_pw<=READ_INV;
    end if;

    if (value_cmp_12(2 downto 0) = spd_1 ) then
        en_cmp_addr <= '1';
    else
        en_cmp_addr <= '0';
    end if;

    addr_msb<=addr_cmp(6);
    output_stage_en_ld<='1';
    rst_cmp_addr<='1';
    inv_output<=addr_cmp(7);
    stop_clk_cp<='0';
    rd_en_int<= '1';

when CONTINUE =>
    if (mode /= "101") then
        next_state_pw<=TO_IDLE;
    else
        next_state_pw<=CONTINUE;
    end if;

    if (value_cmp_12 = spd_3 ) then
        en_cmp_addr <= '1';
    else
        en_cmp_addr <= '0';
    end if;

    addr_msb<=addr_cmp(6);
    output_stage_en_ld<='1';
    rst_cmp_addr<='1';
    inv_output<='0';
    stop_clk_cp<='0';
    rd_en_int<= '1';

when CONTINUE_INV =>
    if (mode /= "110") then

```

```

        next_state_pw<=TO_IDLE;
    else
        next_state_pw<=CONTINUE_INV;
    end if;

    if (value_cmp_12 = spd_3 ) then
        en_cmp_addr <= '1';
    else
        en_cmp_addr <= '0';
    end if;

    addr_msb<=addr_cmp(6);
    output_stage_en_ld<='1';
    rst_cmp_addr<='1';
    inv_output<=addr_cmp(7);
    stop_clk_cp<='0';
    rd_en_int<= '1';

    when TO_IDLE =>
        next_state_pw<=IDLE;
        addr_msb<='0';
        output_stage_en_ld<='0';
        rst_cmp_addr<='0';
        inv_output<='0';
        stop_clk_cp<='1';
        en_cmp_addr <= '1';
        rd_en_int<= '0';

    when others =>
        next_state_pw<=IDLE;
        addr_msb<='0';
        output_stage_en_ld<='0';
        rst_cmp_addr<='0';
        inv_output<='0';
        en_cmp_addr <= '1';
        rd_en_int<= '0';

    end case;

end process ;

process (clk,rst_cmp_addr)
begin
    if (rst_cmp_addr='0') then
        addr_cmp<=(others=>'0');
    elsif (clk'event and clk='1' and en_cmp_addr = '1') then
        addr_cmp<=addr_cmp+1;
    end if;
end process;

```

```
process (clk,en_cmp_addr)
begin
    if (en_cmp_addr = '1') then
        value_cmp_12<=(others=>'0');
    elsif (clk'event and clk='1') then
        value_cmp_12<=value_cmp_12+1;
    end if;

end process;

end behavioral ;
```

```

-----
--                                POLYSTIM NEUROTECHNOLOGIES
--                                UROSTIM
-----
--
-- PROJET: Générateur de stimuli haut-voltage
--
-- AUTEUR: Patrick Nadeau
--
-- DATE:   17/01/2006
--
-- FILE:   hvsg_ctrl_output.vhd
--
-----
--
-- DESCRIPTION : Controle l'etage de sortie du hvsg
--
-----

library ieee ;
use ieee.std_logic_1164.all ;

entity ctrl_out_st is
  port(
    clk           : in std_logic;
    enable        : in std_logic;
    inv_output    : in std_logic;
    msb_amplitude : in std_logic;
    mode          : in std_logic_vector(2 downto 0);
    config        : in std_logic_vector(1 downto 0);
    ctrl_HVGS_out : out std_logic_vector(2 downto 0)
  );
end ctrl_out_st ;

architecture behavioral of ctrl_out_st is

begin

process ( clk,enable, config, inv_output,mode,msb_amplitude )
  begin

    if (enable='0') then
      ctrl_HVGS_out<="000";
    elsif (clk'event and clk = '1') then
      case config is
        when "00" =>
          ctrl_HVGS_out<="000";

          when "01" =>
            if (mode = "100" or mode ="110") then
              if (inv_output='1')then
                ctrl_HVGS_out<="010";
              else

```

```

        ctrl_HVGS_out<="001";
    end if;
    elsif (msb_amplitude = '1') then
        ctrl_HVGS_out<="010";
    else
        ctrl_HVGS_out<="001";
    end if;

    when "10" =>
        if (mode = "100" or mode ="110") then
            if (inv_output='1')then
                ctrl_HVGS_out<="110";
            else
                ctrl_HVGS_out<="101";
            end if;
        elsif (msb_amplitude = '1') then
            ctrl_HVGS_out<="110";
        else
            ctrl_HVGS_out<="101";
        end if;

        when "11" =>
            ctrl_HVGS_out<="111";

        when others => ctrl_HVGS_out<="000";

    end case;

end if;

end process ;

end behavioral ;

```