

UNIVERSITÉ DE MONTRÉAL

**ÉTUDE ET VALIDATION EXPÉRIMENTALE DE L'ÉVOLUTION DU
CONTACT ÉLECTRODE-TISSUS NERVEUX**

GUILLAUME LESBROS

**DÉPARTEMENT DE GÉNIE ÉLECTRIQUE
ÉCOLE POLYTECHNIQUE DE MONTRÉAL**

**MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION
DU DIPLÔME DE MAÎTRISE ÈS SCIENCES APPLIQUÉES
(GÉNIE ÉLECTRIQUE)**

DÉCEMBRE 2006

© Guillaume Lesbros, 2006.



Library and
Archives Canada

Bibliothèque et
Archives Canada

Published Heritage
Branch

Direction du
Patrimoine de l'édition

395 Wellington Street
Ottawa ON K1A 0N4
Canada

395, rue Wellington
Ottawa ON K1A 0N4
Canada

Your file Votre référence

ISBN: 978-0-494-25553-7

Our file Notre référence

ISBN: 978-0-494-25553-7

NOTICE:

The author has granted a non-exclusive license allowing Library and Archives Canada to reproduce, publish, archive, preserve, conserve, communicate to the public by telecommunication or on the Internet, loan, distribute and sell theses worldwide, for commercial or non-commercial purposes, in microform, paper, electronic and/or any other formats.

The author retains copyright ownership and moral rights in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

AVIS:

L'auteur a accordé une licence non exclusive permettant à la Bibliothèque et Archives Canada de reproduire, publier, archiver, sauvegarder, conserver, transmettre au public par télécommunication ou par l'Internet, prêter, distribuer et vendre des thèses partout dans le monde, à des fins commerciales ou autres, sur support microforme, papier, électronique et/ou autres formats.

L'auteur conserve la propriété du droit d'auteur et des droits moraux qui protègent cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

In compliance with the Canadian Privacy Act some supporting forms may have been removed from this thesis.

Conformément à la loi canadienne sur la protection de la vie privée, quelques formulaires secondaires ont été enlevés de cette thèse.

While these forms may be included in the document page count, their removal does not represent any loss of content from the thesis.

Bien que ces formulaires aient inclus dans la pagination, il n'y aura aucun contenu manquant.


Canada

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé :

**ÉTUDE ET VALIDATION EXPÉRIMENTALE DE L'ÉVOLUTION DU
CONTACT ÉLECTRODE-TISSUS NERVEUX**

présenté par : Guillaume LESBROS

en vue de l'obtention du diplôme de : Maîtrise ès sciences appliquées

a été dûment accepté par le jury d'examen constitué de :

M. AUDET Yves, Ph.D., président

M. SAWAN Mohamad, Ph.D., membre et directeur de recherche

M. DAVID Jean-Pierre, Ph.D., membre

REMERCIEMENTS

Ma reconnaissance va en tout premier lieu à mon directeur de recherche, Monsieur Mohamad Sawan, professeur à l'École Polytechnique de Montréal, pour m'avoir accueilli au sein de son équipe Polystim. Son encadrement rigoureux et ses conseils judicieux m'ont guidé tout au long de mon projet.

Je tiens à remercier Messieurs Yves Audet et Jean-Pierre David, professeurs à l'École Polytechnique de Montréal et membres du jury, qui ont bien voulu prendre le temps de s'intéresser au sujet du présent mémoire et ont contribué à en améliorer la qualité.

J'adresse mes remerciements les plus sincères à l'équipe d'Urostim pour m'avoir épaulé durant ces deux années de maîtrise et surtout pour m'avoir offert une ambiance de travail agréable et stimulante. La disponibilité des techniciens et des secrétaires du GRM a aussi été très appréciée.

Je remercie le ReSMiQ (Regroupement Stratégique en Microsystèmes du Québec) pour son aide financière et la CMC Microsystems pour son soutien matériel et logiciel.

Enfin, je tiens à remercier particulièrement mes parents et amis pour leur soutien moral inconditionnel et leurs encouragements tout au long de mes études.

RÉSUMÉ

Les travaux présentés dans ce mémoire sont destinés à caractériser l'évolution à long terme du contact entre le tissu nerveux et une électrode de stimulation. Les applications visées sont les neurostimulateurs autonomes comme les implants urinaires destinés à rétablir les fonctions vésicales des patients paraplégiques. Les résultats d'une telle étude permettront d'adapter les paramètres de stimulation en fonction des caractéristiques évolutives du contact, permettant d'offrir aux patients des stimulations plus efficaces et plus sécuritaires.

En premier lieu, nous avons effectué une étude approfondie des différents mécanismes électrochimiques qui surviennent lors de la mise en contact d'une électrode et d'un électrolyte. Celle-ci a permis d'établir un modèle électrique de l'interface à base de composants passifs. Afin de quantifier ce modèle, nous avons proposé d'utiliser trois méthodes d'analyse de systèmes électrochimiques : la spectroscopie d'impédance complexe, la méthode impulsionnelle intensiostatique et la voltamétrie cyclique.

En second lieu, nous avons procédé à la mise au point d'un système de monitoring implantable. Il permettra d'effectuer un suivi chronique de l'évolution du modèle électrique. Il s'agit d'un implant miniature équipé d'un lien de communication sans-fil bidirectionnel. Il est muni d'un circuit intégré de 2 mm² conçu et fabriqué en technologie CMOS 0,18 µm permettant d'appliquer les différentes méthodes d'analyses choisies.

Les résultats de l'étude démontrent la fonctionnalité de l'outil de monitoring complété et évalué dans le cadre de plusieurs expériences *in vitro*. Ils exposent notamment sa capacité à extraire avec précision les paramètres du modèle électrique de l'interface grâce à chacune des méthodes d'analyse intégrées.

La contribution principale de ce projet réside dans la définition d'un système complet et fonctionnel d'étude de l'interface électrode-tissus nerveux, ce qui inclut la sélection des méthodes de mesures et la conception électronique et microélectronique du système. Concernant les blocs qui constituent le circuit intégré dédié, la source de courant et le convertisseur analogique à numérique ont été entièrement conçus dans le cadre de ce projet. Enfin, la topologie de l'amplificateur d'instrumentation, quoique basée sur de précédents travaux du laboratoire Polystim, a été entièrement revue pour être adaptée à cette application.

ABSTRACT

The work presented in this master thesis is dedicated to characterise the evolution of the contact between nerve tissues and a stimulation electrode, during several months of implantation. Target applications are autonomous neurostimulators as urinary implants which are dedicated to rehabilitate bladder function in paraplegic patients. Results of this study will lead to adjust stimulation parameters depending on evolving contact characteristics, thus providing safe and efficient stimulations to the patient.

As a first part, we studied the various electrochemical mechanisms occurring on electrode-electrolyte contact. It allowed us to build an electrical model based on passive components representing the interface. In order to quantify this model, we considered three electrochemical analysis methods : complex impedance spectroscopy, galvanostatic double pulse method and cyclic voltammetry.

The second part deals with building an implantable monitoring system. It allowed us to follow chronic evolution of the electrical model. It consists of a miniature implant equipped with a bidirectional wireless communication link. It is based on a 2 mm² full custom integrated circuit designed and fabricated in CMOS 0.18 μ m technology, enabling the use of selected analysis methods.

Results of our project show the functionality and versatility of the monitoring tool through several *in vitro* experimentations. They demonstrate the ability to extract with accuracy the electrical model parameters using each integrated analysis method.

The main contribution of this work is the definition of a complete and functional system dedicated to study the electrode tissues contact, which includes the selection of the

measurement methods as well as the electronic and microelectronic conception of the system. Concerning the blocks constituting the dedicated integrated circuit, the current source and the analogue to digital converter were custom made for the project. Finally, the topology of the instrumentation amplifier, in spite of being based on previous work of the Polytsim laboratory, was fully reviewed to fit with our application.

TABLE DES MATIÈRES

REMERCIEMENTS	iv
RÉSUMÉ	v
ABSTRACT.....	vii
TABLE DES MATIÈRES.....	ix
LISTE DES FIGURES	xii
LISTE DES TABLEAUX.....	xv
LISTE DES ANNEXES.....	xvi
INTRODUCTION.....	1
CHAPITRE 1 MODÉLISATION ET CARACTÉRISATION DE L'IET	4
1.1 DES PHÉNOMÈNES ÉLECTROCHIMIQUES DE L'IET À SA MODÉLISATION	4
1.1.1 Impédance à angle de phase constant	4
1.1.2 Résistance de transfert de charges	6
1.1.3 Impédance de Warburg	9
1.1.4 Tension d'électrode.....	9
1.2 MÉTHODES DE CARACTÉRISATION	11
1.2.1 Spectroscopie d'impédance complexe	11
1.2.2 Méthode impulsionnelle intensiostatique	13
1.2.3 Voltamétrie cyclique	15
1.2.4 Mesure des courants de rhéobase et temps de chronaxie.....	16
1.3 CONCLUSION.....	16

CHAPITRE 2 TRAVAUX DE POINTE.....	18
2.1 INTRODUCTION	18
2.2 ÉTUDE ET EXPÉRIMENTATION DE L'ÉVOLUTION L'IET.....	18
2.3 SYSTÈME DE MONITORING	22
2.3.1 Instrumentation externe	22
2.3.2 Circuit intégré de mesure	23
2.3.3 Implant télémétrique	27
2.4 CONCLUSION.....	32
CHAPITRE 3 TECHNIQUE DE MONITORING PROPOSÉE	34
3.1 PROBLÉMATIQUE	34
3.2 PRINCIPE DE MONITORING DE L'IET	35
3.3 MÉTHODES DE MESURE CHOISIES.....	35
3.4 PROCÉDÉ DE MONITORING UTILISÉ.....	36
3.5 SYSTÈME DE MONITORING PROPOSÉ.....	37
3.5.1 Architecture de l'implant de monitoring et du contrôleur externe	37
3.5.2 Protocole de mesure	38
3.5.3 Lien de communication sans-fil bidirectionnel.....	39
3.5.4 Contrôleur numérique de l'implant de monitoring	42
3.6 CONCLUSION.....	46
CHAPITRE 4 CONCEPTION DU CIRCUIT INTÉGRÉ DÉDIÉ AU MONITORING DE L'IET	47
4.1 INTRODUCTION	47
4.2 ARCHITECTURE DU CIRCUIT INTÉGRÉ DÉDIÉ AU MONITORING.....	47
4.3 ÉTAGE DE STIMULATION EN COURANT	49
4.3.1 Source de courant.....	49
4.3.2 Pont en H.....	51

4.4	ÉTAGE D'ACQUISITION DES TENSIONS D'ÉLECTRODES	53
4.4.1	Amplificateur d'instrumentation.....	53
4.4.2	Convertisseur analogique à numérique.....	64
4.5	SIMULATIONS DU CIRCUIT INTÉGRÉ DE MONITORING	68
4.6	CONCLUSION.....	68
CHAPITRE 5 RÉSULTATS ET TESTS.....		69
5.1	INTRODUCTION	69
5.2	CIRCUIT INTÉGRÉ DÉDIÉ AU MONITORING ICFPMETM.....	69
5.2.1	Source de courant.....	70
5.2.2	Amplificateur d'instrumentation.....	73
5.2.3	Convertisseur analogique à numérique.....	76
5.2.4	Spécifications du circuit intégré.....	79
5.3	RÉSULTATS DE MESURES <i>IN VITRO</i> DU SYSTÈME DE MONITORING	80
5.3.1	Spectroscopie d'impédance complexe.....	81
5.3.2	Méthode impulsionnelle intensiostatique	84
5.3.3	Voltamétrie cyclique.....	85
5.4	CONCLUSION.....	86
CONCLUSION		88
BIBLIOGRAPHIE.....		90
ANNEXES		97

LISTE DES FIGURES

Figure 1-1 : Modèle de Stern de la couche double électrique.....	5
Figure 1-2 : L'IET lors de l'application d'un potentiel négatif sur l'électrode (Merrill <i>et al.</i> , 2005).....	7
Figure 1-3 : Modèle électrique du mécanisme de transfert de charges et de C_{dl}	7
Figure 1-4 : Modèle équivalent du contact électrode-tissus nerveux	10
Figure 1-5 : Procédé d'utilisation de la spectroscopie d'impédance complexe.....	12
Figure 1-6 : Méthode impulsionnelle simple (Besson, 1972) (a) Courant de stimulation, (b) Réponse en tension.....	13
Figure 1-7 : Méthode impulsionnelle double (Besson, 1972) (a) Courant de stimulation, (b) Réponse en tension.....	14
Figure 1-8 : Principe de la voltamétrie cyclique.....	15
Figure 1-9 : Définition du temps de chronaxie et du courant de rhéobase	16
Figure 2-1 : Résultats expérimentaux de Wieland and Anderson (2000) (a) Modèle électrique Électrode d'oxyde d'iridium/Tissus nerveux, (b) Mesure de SIC.....	19
Figure 2-2 : Impulsion pour la mesure DC avec le modèle de l'IET lorsque Z_w et C_{dl} sont chargées	20
Figure 2-3 : Installation expérimentale (Gómez <i>et al.</i> , 2001).....	22
Figure 2-4 : Module de mesure d'impédance DC (Donfack, 2000) (a) Schéma bloc du circuit intégré, (b) Résultats expérimentaux	23
Figure 2-5 : Mesure d'impédance par démodulation (Yùfera <i>et al.</i> , 2002)	24
Figure 2-6 : Circuit de stimulation/acquisition (Sacristán and Osés, 2005) (a) Schéma bloc du circuit intégré, (b) Microphotographie de la puce.....	25
Figure 2-7 : Schéma bloc du circuit de mesure AC (Sawan <i>et al.</i> , 2005).....	26
Figure 2-8 : Schéma bloc de l'implant télémétrique (Huang and Oberle, 1998).....	28

Figure 2-9 : Émetteur RF utilisé dans le contrôleur externe (Sawan <i>et al.</i> , 1992).....	29
Figure 2-10 : Récepteur RF (énergie+données) de l'implant	29
Figure 2-11 : Implant télémétrique dédié à la mesure de PH, température et pression (Valdastri <i>et al.</i> , 2004).....	30
Figure 2-12 : Schéma bloc complet du système de mesure d'impédance AC (Li <i>et</i> <i>al.</i> , 2005)	31
Figure 3-1 : Méthodes de mesure : (a) Méthode impulsionnelle intensiostatique, (b) Voltamétrie cyclique, (c) Spectroscopie d'impédance complexe	37
Figure 3-2 : Schéma bloc du système de monitoring.....	38
Figure 3-3 : Schéma bloc simplifié du contrôleur numérique	44
Figure 3-4 : Processus de requête de mesure et transmission de la RAM	46
Figure 4-1 : Principe de mesure du système de monitoring.....	47
Figure 4-2 : Schéma bloc du circuit intégré ICFPMETM	48
Figure 4-3 : Schéma bloc du CNA 6-bit à code thermomètre	49
Figure 4-4 : Source de courant : (a) Circuit de référence, (b) Cellule unitaire, (c) Taille des transistors	50
Figure 4-5 : Topologie du pont en H ($W = 60 \mu\text{m}$ / $L = 0,37 \mu\text{m}$) en configuration de stimulation électrode 1 vers électrode 2.....	51
Figure 4-6 : Surtensions sur l'électrode 1 et 2	52
Figure 4-7 : Amplificateur d'instrumentation INA121 de chez Texas Instruments	54
Figure 4-8 : Topologie de l'AI.....	55
Figure 4-9 : Étage de sortie de l'amplificateur d'entrée	55
Figure 4-10 : (a) Paire différentielle, (b) Folded cascode opamp, (c) Telescopic opamp.....	57
Figure 4-11 : Architecture des amplificateurs d'entrée	59
Figure 4-12 : (a) Miroir de courant <i>wide swing cascode</i> , (b) Tensions et tailles des transistors	59
Figure 4-13 : (a) Soustracteur de courant, (b) Tailles des transistors	60

Figure 4-14 : Dessin des masques : (a) Des transistors de polarisation, (b) Des miroirs de courant	63
Figure 4-15 : Topologie du CAN parallèle 6-bit	64
Figure 4-16 : Circuit du comparateur.....	66
Figure 4-17 : Topologie d'un encodeur Gray 4 bits	67
Figure 5-1 : Microphotographie de la puce ICFPMETM	70
Figure 5-2 : Mesure du temps d'établissement de la sortie du CNA à $\pm \frac{1}{2}$ LSB de la valeur finale lors du passage du code 00 _H à 3F _H	71
Figure 5-3 : Génération d'une rampe à 100 Hz	72
Figure 5-4 : Génération d'une rampe à 100 kHz	72
Figure 5-5 : Réponse impulsionnelle de l'AI.....	74
Figure 5-6 : Réponse en fréquence expérimentale du gain de l'AI	75
Figure 5-7 : Illustration de la plage d'entrée du CAN	77
Figure 5-8 : Échantillonnage du CAN à 1,024 kHz, 256 kHz, 2,56 MHz et 16,384 MHz	78
Figure 5-9 : Mesures <i>in vitro</i> : (a) Échantillonnage de 4 Hz à 100 Hz, (b) Échantillonnage de 200 Hz à 5 kHz, (c) Échantillonnage de 1 kHz à 64 kHz	82
Figure 5-10 : Spectre de l'IET (HIOKI et système de monitoring).....	83
Figure 5-11 : Mesure de la réponse à une stimulation impulsionnelle	84
Figure 5-12 : Mesure de voltamétrie cyclique, 4 cycles et 429,6 μ A/s	85
Figure 5-13 : Mesure de la résistance de transfert de charges R _{CT}	86
Figure A-1 : Connexion de la puce ICFPMETM avec le package CQFP44	102
Figure B-1 : Schéma électrique de l'implant de monitoring.....	104
Figure C-1 : Schéma électrique du contrôleur externe	128
Figure D-1 : Calcul des quantités de charges transmises pour chaque forme d'onde	143

LISTE DES TABLEAUX

Tableau 3-1 : Définition des champs de la trame descendante	40
Tableau 3-2 : Définition des champs de la trame montante.....	41
Tableau 4-1 : Spécifications de l'AI	53
Tableau 4-2 : Caractéristiques des différentes architectures.....	57
Tableau 5-1 : Consommation d'énergie du CAN	79
Tableau 5-2 : Performances de la puce ICFPMETM.....	80
Tableau A-1 : Assignation des broches de la puce ICFPMETM.....	99
Tableau B-1 : Description matérielle des blocs du contrôleur numérique de l'implant de monitoring	105

LISTE DES ANNEXES

ANNEXE A Circuit intégré ICFPMETM	98
ANNEXE B Implant du système de monitoring	103
ANNEXE C Contrôleur externe du système de monitoring	127
ANNEXE D Quantités de charges transmises.....	142

LISTE DES SIGLES ET ABRÉVIATIONS

AC	Alternating Current
AM	Amplitude Modulation
ASIC	Application Specific Integrated Circuit
ASK	Amplitude Shift Keing
CMRR	Common Mode Rejection Ratio
CR	Courant de Rhéobase
CRC	Cyclic Redundancy Check
CV	Cyclic Voltammetry
DC	Direct Current
DNL	Differential Non Linearity
EIS	Electrochemical Impedance Spectroscopy
EEPROM	Electrical Erasable Programmable Read Only Memory
ETC	Electrode Tissues Contact
FSK	Frequency Shift Keing
IC	Integrated Circuit
IET	Interface Électrode-Tissus
ISE	Ion Selective Electrode
ISFET	Ion Selective Field Effect Transistor
LSK	Load Shift Keing
MEMS	Micro Electro-Mechanical Systems
MC	Mode commun
OOK	On/Off Keyed
RF	Radio Frequency
RISC	Reduced Instruction Set Computing
TC	Temps de Chronaxie
VCO	Voltage Controlled Oscillator

INTRODUCTION

L'évolution des connaissances sur l'électrostimulation a permis à plusieurs applications concrètes de voir le jour. Ainsi, par la stimulation électrique, un pacemaker permet au cœur de retrouver un rythme normal, des handicapés physiques retrouvent certains mouvements, des problèmes de miction et de rétention peuvent être solutionnés, et peut être dans les prochaines années, il sera possible de restaurer une vision partielle mais fonctionnelle chez un aveugle. Il ne va pas sans dire que tous ces avancements ont été rendus possibles grâce à l'évolution fulgurante de la microélectronique depuis les années 1960. A cette époque, les transistors ont une taille de l'ordre de 1 cm^3 et au fil des années, leur intégration suivant la Loi de Moore, ils ont atteint des tailles de $3\text{ }\mu\text{m}$ en 1980, $1\text{ }\mu\text{m}$ en 1990, $0,13\text{ }\mu\text{m}$ en 2000 pour arriver aujourd'hui à près de $0,09\text{ }\mu\text{m}$. Au défi de réduction de taille s'ajoute celui de la consommation d'énergie. Elle a été par la même occasion grandement diminuée, permettant ainsi d'améliorer considérablement la longévité et les fonctionnalités des stimulateurs électriques. Cependant, il est à noter que malgré ces progrès, l'intégration de quantité d'énergie reste toujours un problème. En effet, les piles sont encore aujourd'hui la première limitation de la taille des implants. C'est pourquoi, comme nous le verrons tout au long de ce mémoire, d'autres alternatives pour alimenter les implants sont proposées, par exemple, par des liens inductifs (Huang and Oberle 1998, Chevalerias, O'donnell *et al.* 2005). Ainsi, malgré l'augmentation de la complexité des stimulateurs électriques, leur dimension et leur consommation ont considérablement diminué rendant possible leur implantation dans le corps humain.

Cependant, toutes ces applications ne sont recommandables que si un minimum de fiabilité et de sécurité est observé. D'un point de vue sécurité, il est possible d'implémenter des algorithmes de stimulation prévenant toute détérioration du tissu nerveux comme ; les formes d'ondes utilisées, les séquences de stimulation, et surtout les quantités de charges transmises. Ainsi, la littérature présente beaucoup de résultats

concluants concernant la performance de techniques de stimulation (Merrill *et al.*, 2005), mais la plupart sont obtenus lors d'expériences de types aiguës, c'est-à-dire sur du court terme. La garantie d'une efficacité stable à long terme reste un problème majeur. Ceci est lié au fait que les stimulateurs utilisés, une fois implantés, deviennent physiquement inaccessibles, et surtout à cause de nombreuses défaillances liées au contact entre les électrodes et les tissus stimulés.

L'unique lien entre l'électronique de l'implant et le corps humain réside dans cette interface entre les électrodes et le tissu biologique. Malgré toutes les précautions portées par les chirurgiens lors de la pose sur les nerfs, les caractéristiques de ce contact vont varier. Ces changements dépendent de divers paramètres, comme la composition métallique des électrodes, leur taille, les quantités de charges transmises lors des stimulations et aussi des conditions physiologiques du patient. Les électrodes, qu'elles soient composées de titane, platine, iridium ou tout autre métal, transportent le courant grâce à leurs électrons. Dans les tissus biologiques, les porteurs de charges sont les ions. Chaque stimulation est donc le siège de réactions électrochimiques. Une fois que l'étude des différentes réactions intervenantes a été faite, il est possible de modéliser à l'aide de composants électriques plus ou moins fidèlement les phénomènes mis en cause. Plusieurs études ont porté sur ce sujet aboutissant à la publication de divers modèles (McAdams and Jossinet 1998, Sawan *et al.* 2005). Ce sont les valeurs de ces composants du modèle qui évoluent avec le temps. Ainsi, une même stimulation appliquée la première semaine suivant l'implantation et six mois plus tard, n'aura sûrement pas le même effet (Grill and Mortimer 1998, Thil *et al.* 2004), ou pire encore n'aura plus aucun effet. Dans le but de mieux comprendre ces changements complexes il devient nécessaire de surveiller l'évolution de l'interface électrode-tissu nerveux durant des expériences chroniques. Les résultats de telles études permettront d'adapter les paramètres de stimulation au fil de l'implantation et donc d'offrir des stimulations plus efficaces et plus sécuritaires.

Notre objectif dans ce mémoire consiste donc, sur le plan théorique, à cibler les paramètres à mesurer sur l'interface électrode-tissus (IET), ainsi qu'à déterminer les méthodes de mesure à utiliser. Sur le plan pratique, il s'agit de concevoir un implant télémétrique permettant d'appliquer ces méthodes et de transmettre les résultats vers une unité externe, destinée à extraire les paramètres en question. Durant la phase de conception un soin particulier a dû être apporté pour effectuer des mesures aussi précises que possibles, pour offrir une taille réduite et évidemment, une autonomie maximale. La dernière phase du projet a consisté à valider expérimentalement ces outils grâce à des tests *in vitro*. Pour cela, des mesures ont été effectuées sur deux électrodes de platine plongées dans une solution saline (0,9 % NaCl) reconstituant le milieu biologique.

Ce mémoire est composé des chapitres suivants : l'introduction, les travaux de pointe dans le domaine, la méthode de monitoring proposée, le module de mesure dédié et les résultats des tests. En plus d'introduire le contexte et le sujet, le premier chapitre expose le modèle de l'IET choisi avec ses phénomènes électrochimiques, ainsi que les méthodes de caractérisation existantes. Le second présente les travaux de pointe publiés dans le domaine de la télémétrie biomédicale et des études sur l'IET. Les deux chapitres suivants détaillent la phase de conception de l'implant ainsi que son noyau, le module de mesure intégré. Pour finir, les résultats des tests du système complet sont synthétisés et discutés.

CHAPITRE 1

MODÉLISATION ET CARACTÉRISATION DE L'IET

1.1 Des phénomènes électrochimiques de l'IET à sa modélisation

Dans le but de mieux cibler les paramètres à évaluer et à suivre au cours de notre étude, il est nécessaire de cerner les phénomènes électriques et chimiques gravitant autour des contacts électrode-tissus nerveux. Ils permettront ainsi de mieux comprendre les différents modèles électriques de l'IET proposés dans la littérature. Il s'agit ici d'une liste non exhaustive, seulement les mécanismes majeurs et pertinents à l'étude seront présentés.

1.1.1 Impédance à angle de phase constant

L'impédance à angle de phase constant Z_{CPA} a été établie afin de représenter l'aspect capacitif de l'IET. En effet, lorsqu'une électrode métallique est plongée dans une solution ionique ou mise en contact avec des tissus biologiques, il se crée autour d'elle une zone de charge d'espace, appelée couche double électrique d'une épaisseur limitée à quelques nanomètres. Il s'agit ici d'une réaction non faradique, c'est-à-dire que les charges sont redistribuées et aucun échange d'électrons n'intervient. Durant le dernier siècle cet aspect pseudo capacitif a fait l'objet de nombreuses analyses tentant de le détailler et de le modéliser. Helmutz (1853) le premier proposa le modèle d'une simple capacité constituée de charges métalliques du côté de l'électrode et de charges ioniques de signe opposé du côté de l'électrolyte. Il définit la capacité C_H par l'expression suivante :

$$C_H = \frac{\epsilon_0 \epsilon_r}{\kappa_{PEH}} \cdot S \quad (1.1)$$

Avec, ϵ_0 la permittivité du vide = $8,854 \cdot 10^{-12}$ F.m⁻¹, ϵ_r la permittivité relative de l'électrolyte, S la surface de l'électrode et κ_{PEH} le plan externe de Helmutz (~ 10 Å).

Cette première représentation linéaire n'est pas suffisante pour décrire fidèlement l'interface. Elle fut améliorée par les travaux de Gouy et Chapman (1910) qui introduirent la notion de couche diffuse. Ils se basèrent sur les équations de Poisson et Boltzman afin de décrire un potentiel électrostatique non linéairement dégressif à proximité de l'électrode. Ces équations régissent la probabilité de présence d'un ion en un point de l'espace, compte tenu de l'agitation thermique.

En 1924, Stern et Graham réunirent ces deux derniers travaux afin de proposer un modèle plus réaliste. On retrouve sur la figure 1-1 la description graphique de l'interface et du potentiel électrostatique de leur solution.

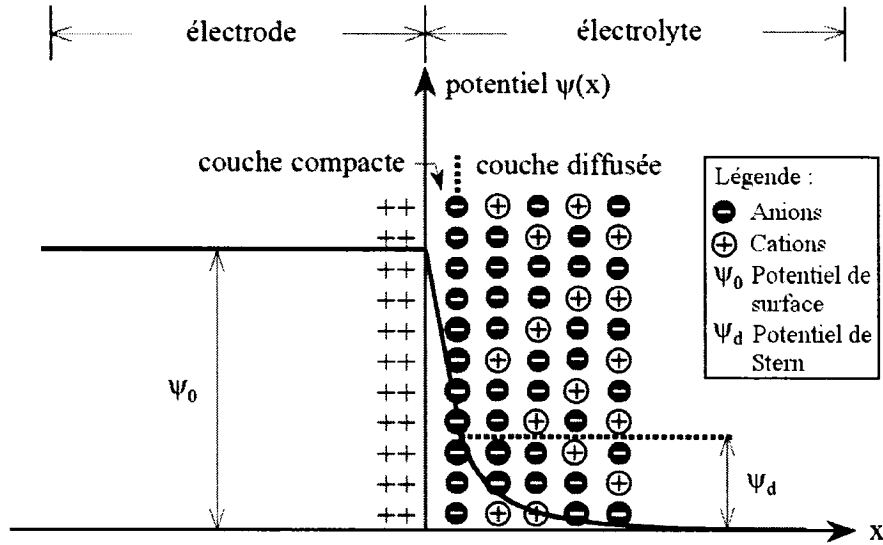


Figure 1-1 : Modèle de Stern de la couche double électrique

La représentation résultante est constituée d'une première capacité compacte C_c (ou couche d'Helmholtz C_H), en série avec une deuxième dite diffuse C_d (Girault 2000, p. 207).

$$\frac{1}{C_{dl}} = \frac{1}{C_c} + \frac{1}{C_d} = \frac{\kappa_{PEH} S}{\epsilon_0 \epsilon_r} + \frac{L_D}{\epsilon_0 \epsilon_r \cosh\left(\frac{eV}{2.kT}\right)} \quad (1.2)$$

Avec, ϵ_0 la permittivité du vide $= 8,854.10^{-12} \text{ F.m}^{-1}$, ϵ_r la permittivité relative de l'électrolyte, S la surface de l'électrode, κ_{PEH} le plan externe de Helmholtz ($\sim 10 \text{ \AA}$), L_D la

longueur de Debye, e la charge élémentaire = $1,602.10^{-19}$ C, k la constante de Boltzmann = $1,380.10^{-23}$ J.K⁻¹, T la température et V le potentiel appliqué à l'électrode.

Les dernières considérations sont valides si le contact entre l'électrode et l'électrolyte est intégral, or, en réalité ce cas est peu fréquent. À cause de la corrosion ou simplement d'un mauvais contact mécanique sur le nerf, il se peut que la surface de l'électrode ne soit pas exploitée à 100 %. Ainsi, afin de finaliser la modélisation de l'impédance illustrant les mécanismes décrits plus haut, il est d'usage de représenter le contact entre les tissus biologiques et une électrode par l'impédance à angle de phase constant Z_{CPA} exprimée par (McAdams and Jossinet, 1991) :

$$Z_{CPA} = \frac{1}{(j\omega C_{dl})^\beta} \quad (1.3)$$

Le facteur β (compris entre 0 et 1) représente l'uniformité du contact entre l'électrode et le tissu nerveux.

1.1.2 Résistance de transfert de charges

À la différence de l'effet capacitif cité plus haut, le processus de transfert de charges faradiques implique l'injection de charges de l'électrode vers l'électrolyte, par le biais de réactions d'oxydation ou de réduction. Dans le cas de l'application d'un potentiel négatif/positif sur l'électrode, un électron est acquis/libéré lors de la réaction électrochimique de réduction/oxydation. Des produits des réactions sont alors formés et libérés dans la solution, parfois de façon irréversible s'ils diffusent trop loin de l'électrode. Ces réactions irréversibles sont à éviter, elles sont entre autre à l'origine de la corrosion des électrodes et entraînent l'intoxication, par leurs produits résultants, des tissus nerveux avoisinants. La partie supérieure de la figure 1-2 illustre un transfert de charges faradiques ; des électrons du métal réduisent les oxydants de la solution. La partie inférieure représente le phénomène de redistribution des charges présenté dans le paragraphe 1.2.1.

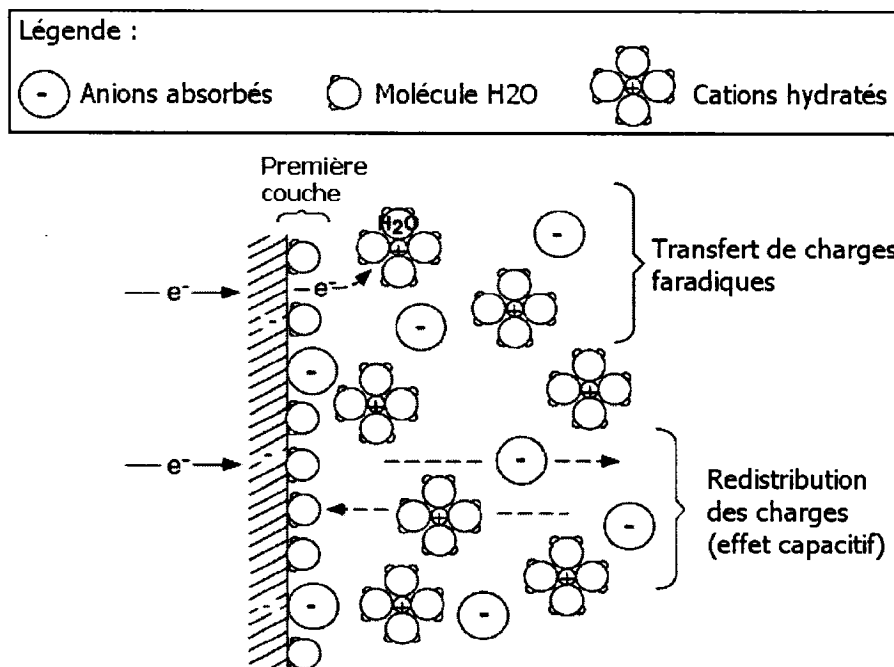


Figure 1-2 : L'IET lors de l'application d'un potentiel négatif sur l'électrode (Merrill *et al.*, 2005)

D'un point de vue plus strict, il existe un couplage étroit entre le courant faradique J_F et le courant de charge J_C de la double couche. Le calcul complet de l'impédance sans séparation entre ses composantes liées aux processus faradiques et à la double couche a été tenté mais l'expression analytique de l'impédance est alors très compliquée. Par conséquent, dans la plupart des modèles, on suppose que les deux composantes peuvent être séparées, comme représenté sur la figure 1-3.

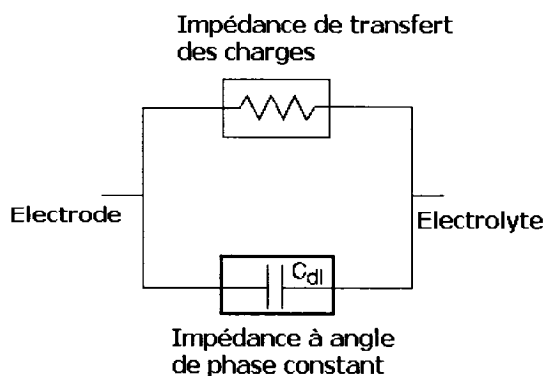


Figure 1-3 : Modèle électrique du mécanisme de transfert de charges et de C_{dl}

L'équation (1.4) définit la densité de courant en fonction de la surtension d'électrode V lors d'un transfert de charges faradiques :

$$J = J_0 \left(\frac{[O]_0}{[O]_\infty} \exp\left(\frac{-\alpha_c n F V}{RT}\right) - \frac{[R]_0}{[R]_\infty} \exp\left(\frac{(1-\alpha_c) n F V}{RT}\right) \right) \quad (1.4)$$

Avec, J_0 la densité de courant d'échange, n le nombre d'électrons transférés, R la constante des gaz parfaits, F la constante de Faraday, $[O, R]_0$ et $[O, R]_\infty$ la concentration d'oxydant/réducteur à la surface de l'électrode et celle de l'électrolyte respectivement, α_c le coefficient de transfert et V le potentiel appliqué à l'électrode.

La dépendance exponentielle du courant par rapport à la tension implique que pour une petite surtension, peu de courant circule au travers de la résistance de transfert de charges R_{CT} , la majorité est dédiée à charger la capacité C_{dl} . Plus la tension augmente, plus le courant dans la résistance devient considérable. Près de l'équilibre, les concentrations de surface et de l'électrolyte s'égalisent pour obtenir l'équation de Butler-Volmer.

$$J = J_0 \left(\exp\left(\frac{-\alpha_c n F V}{RT}\right) - \exp\left(\frac{(1-\alpha_c) n F V}{RT}\right) \right) \quad (1.5)$$

Pour des valeurs très faibles d'amplitude de surtension, le terme exponentiel de l'équation (1.4) peut être linéarisé, induisant :

$$J_F = \frac{J_0 n F V}{RT} \quad (1.6)$$

On définit ainsi la résistance de transfert de charges R_{CT} par :

$$R_{CT} = \frac{V}{J_F} \quad (1.7)$$

Si au contraire les amplitudes deviennent importantes, une des réactions d'oxydation ou de réduction devient dominante et la densité de courant est donnée dans ce cas par :

$$J = J_0 \exp\left(\frac{-\alpha_c n F V}{RT}\right) \quad (1.8)$$

1.1.3 Impédance de Warburg

Afin de compléter la description des phénomènes faradiques relatifs aux systèmes électrochimiques, il est nécessaire d'introduire l'impédance de Warburg. L'impédance faradique est en fait la somme de trois impédances, la première est la résistance de transfert de charges vue précédemment et liée à la cinétique de la réaction de transfert de charges. Les deux autres sont des impédances de concentration liées au transport de masse et à la cinétique de la réaction de transfert de charges, plus communément appelées impédance de Warburg (Girault 2000, p. 369). Elle modélise la variation des concentrations ioniques autour des électrodes et est donnée par l'équation suivante :

$$Z_w = \frac{\sigma}{\sqrt{\omega}}(1-j) \quad (1.9)$$

Avec, σ le coefficient de Warburg donnée par l'équation (1.10) et $\omega = 2\pi f$ la vitesse angulaire.

$$\sigma = \frac{RT}{n^2 F^2 S \sqrt{2}} \left[\frac{1}{C_r \sqrt{D_r}} + \frac{1}{C_o \sqrt{D_o}} \right] \quad (1.10)$$

S est la surface de l'électrode, D_o et D_r les coefficients de diffusion des oxydants et réducteurs relatifs aux réactions d'oxydoréductions et n le nombre d'électrons échangés durant la réaction.

1.1.4 Tension d'électrode

Quelque soit sa composition métallique, une électrode plongée dans un électrolyte développe une tension appelée « tension d'abandon ». Elle obéit à la loi de Nernst :

$$E_{eq} = E_0 + \left(\frac{RT}{nF} \right) \ln \left(\frac{C_{ox}}{C_{red}} \right) \quad (1.11)$$

Avec, E_0 la tension standard du couple Réducteur/Oxydant (mesurée par rapport à l'électrode d'hydrogène), $C_{ox/red}$ les concentrations respectives de l'oxydant et du réducteur.

Ainsi, si les deux électrodes de stimulation utilisées sont identiques, les deux tensions d'abandon s'annulent. Ceci est rarement le cas (Geddes and Baker, 1989), c'est pourquoi même lorsqu'aucun courant ne traverse l'IET, il existe systématiquement une tension de quelques millivolts aux bornes des ces deux dernières, correspondant à la différence de leurs tensions d'abandon E_{AC} . Ainsi, lorsqu'une perturbation externe comme une stimulation de courant I est appliquée, la tension E établie aux bornes des électrodes est la somme de E_{AC} et de la chute de tension ohmique due à l'électrolyte :

$$E = E_{AC} + E_{el} = E_A - E_C + R_{el}.I \quad (1.12)$$

Avec E_A et E_C , les tensions d'électrode de l'anode et de la cathode.

Grâce aux explications des paragraphes précédents, il est maintenant possible de regrouper les différents paramètres pour créer un modèle fidèle de l'IET (Sawan *et al.*, 2005).

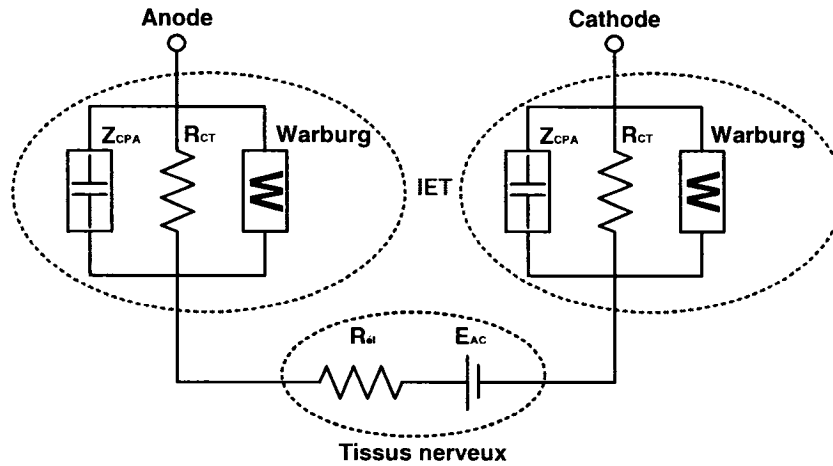


Figure 1-4 : Modèle équivalent du contact électrode-tissus nerveux

Les formules (1.3), (1.6) et (1.8) sont ainsi regroupées pour déterminer une fonction de transfert finale fonction de la fréquence. À partir de mesures expérimentales et à travers l'utilisation de logiciels d'optimisation de paramètres il est possible de déterminer des valeurs approchées des composants du circuit équivalent. Cependant, étant donné la complexité des calculs il est important de manier ces résultats avec précaution. Afin

d'obtenir des valeurs plus précises il est souvent utile d'élucider les paramètres par éliminations successives. Par des méthodes de caractérisation, il est possible d'extraire des paramètres particuliers avec précision. Ces méthodes, globales et spécifiques sont présentées dans le paragraphe suivant.

1.2 Méthodes de caractérisation

Afin d'aboutir à une caractérisation électrique précise de l'IET, il est nécessaire d'extraire quantitativement les paramètres définis précédemment (Z_{CPA} , R_{CT} et Z_W). Pour cela, différentes méthodes existent, elles sont en général inspirées de principes d'étude de systèmes électrochimiques. Certaines requièrent des procédés complexes difficilement réalisables de façon intégrée. Ainsi, les méthodes ont été choisies dépendamment de leur pertinence et de leur potentiel d'intégration.

D'autre part, certaines caractéristiques de l'IET ne sont pas directement reliées au modèle électrique, mais plutôt à ses propriétés biologiques. On parle ici de la concentration d'ions potassium aux abords de l'interface, de la température et des variations de PH. Ces paramètres sont peu appropriés à une caractérisation destinée à étudier l'efficacité électrique de l'IET. Par contre ils sont de bons indicateurs de phénomènes spontanés comme l'ischémie (Gómez *et al.*, 2001). Mais ces mesures nécessitent en général des capteurs évolués à faible durée de vie (module ISE, ISFET), donc inappropriés à une caractérisation chronique. Ainsi, pour rester cadré avec le sujet principal de notre étude, la caractérisation électrique de l'IET à long terme, nous ne nous intéresserons pas au suivi des ces paramètres.

1.2.1 Spectroscopie d'impédance complexe

La mesure d'impédance complexe est une technique très populaire dans le domaine biomédical, elle est utilisée pour mesurer des variations de pressions, de débits, de volumes, de l'activité respiratoire ou nerveuse. Dans notre cas, elle permet d'évaluer l'impédance complexe de l'IET définie par son module et sa phase, sur une vaste gamme

de fréquence. Ainsi, en effectuant un balayage des mesures sur un large spectre (1 Hz - 100 kHz), il est possible de tracer la fonction de transfert complète de l'IET. C'est à partir de ces courbes et à l'aide de logiciels d'optimisation de paramètres qu'il est possible de reconstituer le modèle électrique. On retrouve un exemple de ce procédé (figure 1-5) avec des mesures prises sur des électrodes plongées dans un bain salin 0,9 % NaCl.

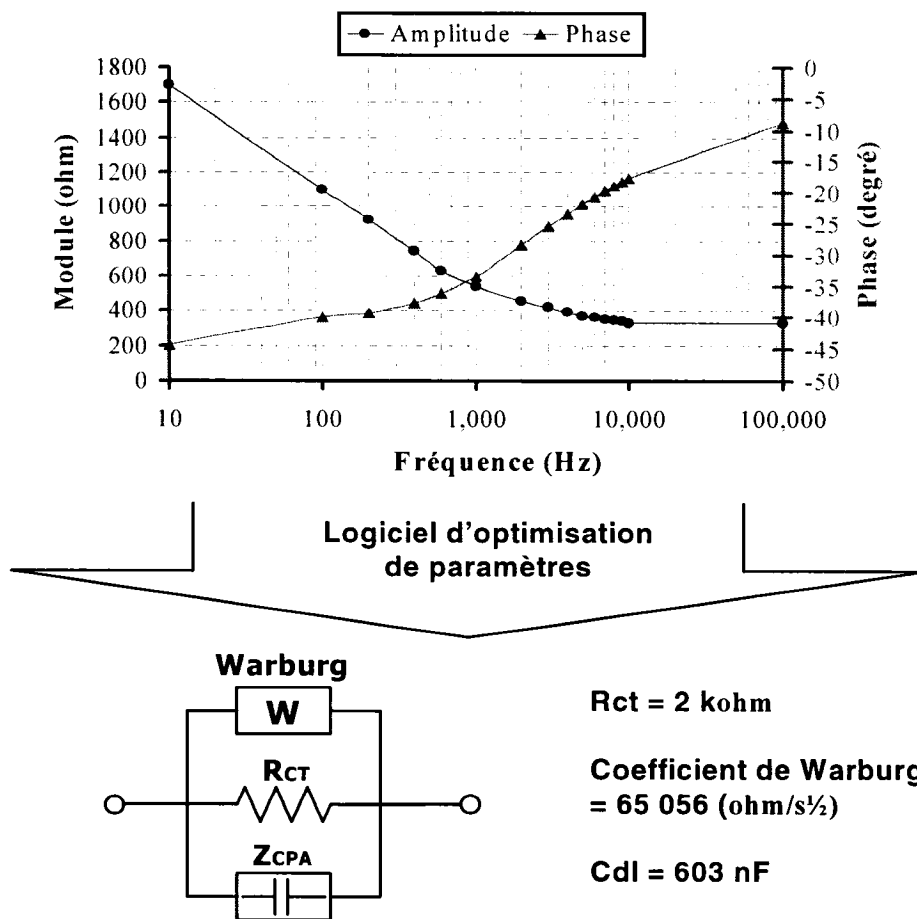


Figure 1-5 : Procédé d'utilisation de la spectroscopie d'impédance complexe

D'un point de vue technique, il est nécessaire de stimuler l'interface à l'aide d'un(e) courant/tension sinusoïdal(e) à une fréquence donnée et d'évaluer la variation d'amplitude de la tension/courant résultant(e) ainsi que son déphasage (McNaughtan *et al.*, 1994). Dans le but d'effectuer une mesure sécuritaire, il est préférable d'utiliser une stimulation en courant permettant ainsi de contrôler précisément la quantité de charge

transmise au nerf lors de la mesure. L'instrumentation nécessaire pour une mesure précise, généralement une source de courant, un oscilloscope et un ordinateur rend cette mesure ardue. On retrouve ici un des défis de miniaturisation de cette étude.

1.2.2 Méthode impulsionnelle intensiostatique

Cette méthode de caractérisation consiste à observer l'évolution temporelle de la tension des électrodes de l'IET, lorsque celle-ci est soumise à une brève stimulation en courant de type impulsionnelle (Besson 1972, p.206). La partie gauche de la figure 1-6 présente la stimulation et à droite la réponse en tension.

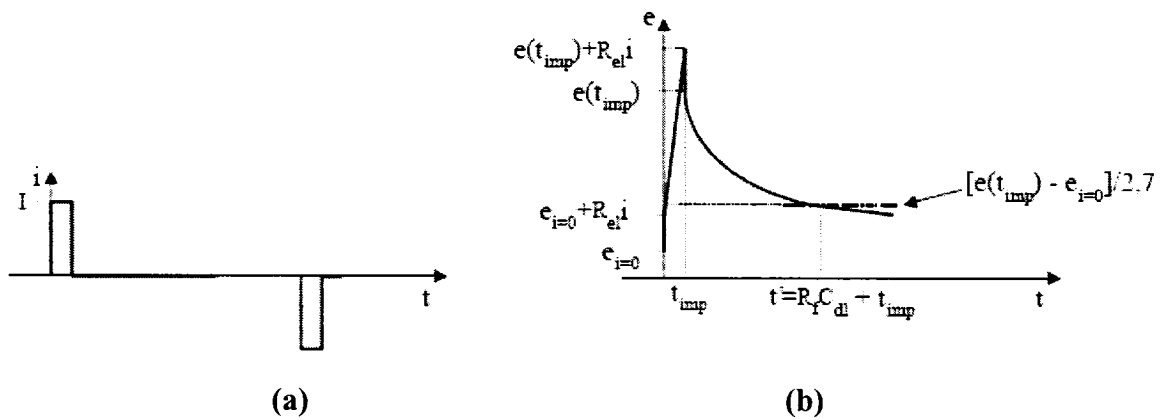


Figure 1-6 : Méthode impulsionnelle simple (Besson, 1972)

(a) Courant de stimulation, (b) Réponse en tension

Comme décrit dans le paragraphe 1.2, pour une telle perturbation, le courant se répartit entre la charge de la capacité de la double couche et la résistance de transfert de charges. D'après l'équation (1.7) et tout en respectant la condition de faible surtension, on en déduit les équations de charge et décharge suivantes :

$$C_{dl} [E(t) - E_{t=0}] = I \cdot T_{imp} \quad (1.13)$$

$$E(t) - E_{t=0} = [E(T_{imp}) - E_{t=0}] \exp\left(-\frac{t - T_{imp}}{R_{CT} \cdot C_{dl}}\right) \quad (1.14)$$

Avec T_{imp} la durée de l'impulsion.

Cette méthode permet ainsi de déduire la valeur de la capacité de double couche C_{dl} (équation 1.13) et à $t = T_{imp} + R_{CT} \cdot C_{dl}$ (équation 1.14) on obtient :

$$E(t) - E_{t=0} = \frac{E(T_{imp}) - E_{t=0}}{2.7} \quad (1.15)$$

Cependant cette méthode présente un inconvénient, la période de l'impulsion pour le transfert de charges et pour la charge de la capacité de la double couche sont superposées alors que leur évolution temporelle sont différentes. La méthode impulsionnelle intensiostatique double résout ce problème. Elle sépare dans le temps les deux phénomènes transitoires (figure 1-7). Pour cela, l'impulsion est divisée en 2 temps : une pré-impulsion de courte durée ($\sim 1 \mu s$) et de large amplitude permettant de charger la capacité de double couche, suivie d'un courant constant de faible amplitude et longue période nécessaire au déroulement de la réaction chimique.

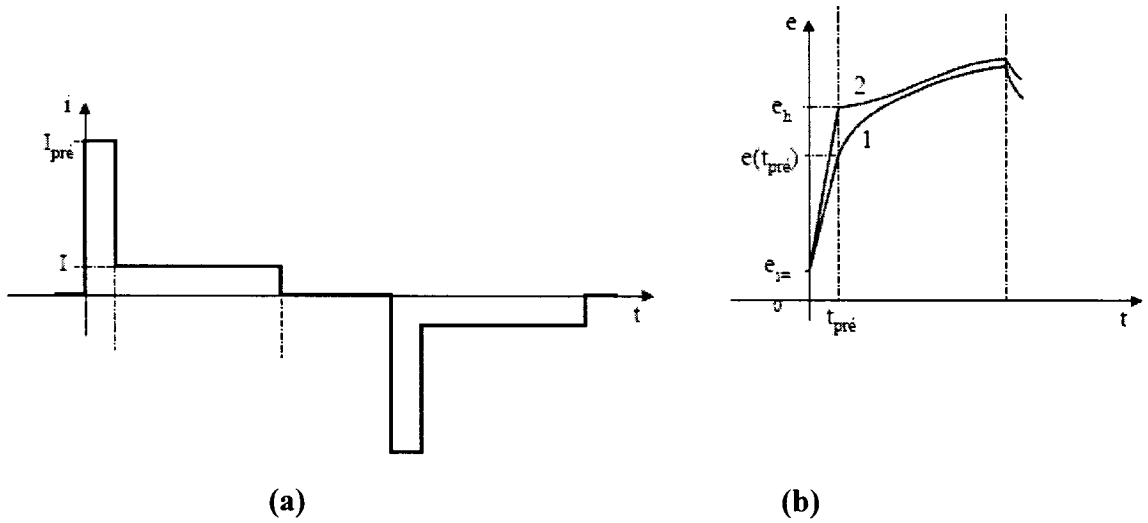


Figure 1-7 : Méthode impulsionnelle double (Besson, 1972)
(a) Courant de stimulation, (b) Réponse en tension

Toujours en suivant l'équation (1.7) l'évolution de la surtension est définie par :

$$I_{pré} \cdot T_{pré} = C_{dl} \cdot E(t) \quad (1.16)$$

Avec $I_{pré}$ et $T_{pré}$ respectivement l'amplitude et la durée de la pré-impulsion et $E(t)$ la surtension d'électrode.

1.2.3 Voltamétrie cyclique

La voltamétrie cyclique est une technique d'analyse de systèmes électrochimiques basée sur la mesure du flux de courant résultant de la réaction de réduction ou d'oxydation des composés testés, sous l'effet d'une variation contrôlée de la différence de potentiel entre les électrodes. Elle est utile pour étudier les réactions chimiques intervenantes ainsi que d'identifier et de mesurer leurs composés. Toutefois, il est aussi possible d'utiliser une perturbation en courant et d'observer la surtension. La forme de perturbation typique est triangulaire, un aller, la montée et un retour, la descente, d'où l'appellation cyclique. Pour que l'équation (1.6) reste valide il est nécessaire d'appliquer des courants de très faible intensité afin de générer des surtensions de très faible amplitude, de l'ordre du millivolt. Dans notre étude, elle est utile pour déterminer la résistance de transfert de charges (Franks *et al.*, 2005). La figure 1-8 présente le procédé de calcul.

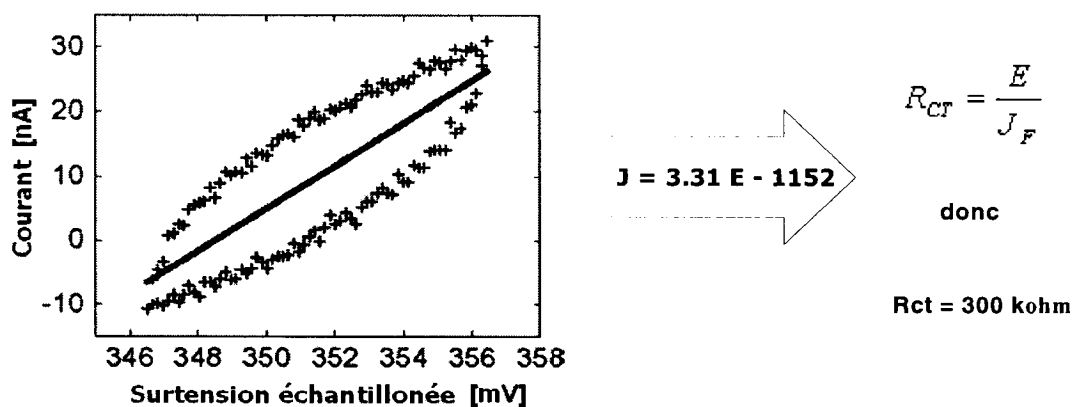


Figure 1-8 : Principe de la voltamétrie cyclique

On trace la courbe résultante de la stimulation $I = f(E)$ et on détermine la droite moyenne de la densité de courant (en gras). Son coefficient directeur correspond à la densité de courant faradique J_F . L'équation (1.7) permet alors de déterminer R_{CT} .

1.2.4 Mesure des courants de rhéobase et temps de chronaxie

Le courant de rhéobase est défini comme étant la plus petite intensité d'une impulsion de durée infinie nécessaire à produire une contraction musculaire. Pour le temps de chronaxie, il s'agit de la plus petite durée d'une impulsion électrique, d'amplitude égale à deux fois le courant de rhéobase, nécessaire pour produire une réponse. Ces mesures sont illustrées sur la figure 1-9.

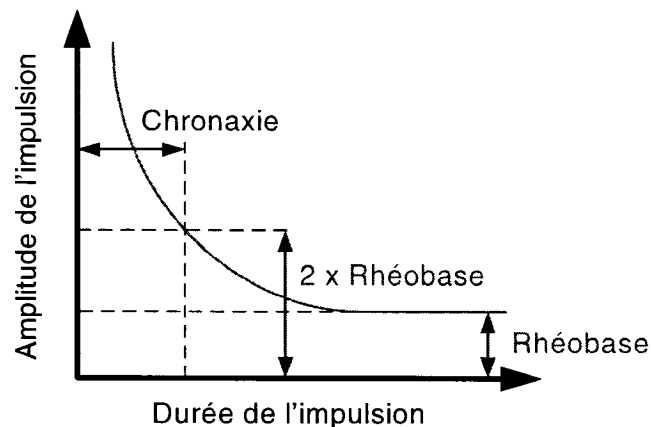


Figure 1-9 : Définition du temps de chronaxie et du courant de rhéobase

Ces mesures ne peuvent être effectuées que sur un tissu vivant. Ainsi en disposant d'une source de stimulation implantée, il est possible d'effectuer un suivi de ces valeurs au fil des jours. Elles donneront des informations qualitatives sur l'efficacité du contact entre les électrodes et le tissu nerveux (Thil *et al.*, 2004).

1.3 Conclusion

Ce premier chapitre a permis de positionner l'étude dans son environnement ainsi que d'exposer clairement sa problématique et ses objectifs. Sa première partie donne une description des différents phénomènes électrochimiques intervenant au niveau de l'IET, elle a été utile pour découvrir les divers composants constituant le modèle électrique final. À la lumière de ces explications, nous avons pu dégager et justifier l'utilisation des méthodes de caractérisation des systèmes électrochimiques choisies. Le chapitre suivant

est destiné à présenter les différents travaux concernant ce sujet, ainsi que leurs aboutissements et leurs faiblesses.

CHAPITRE 2

TRAVAUX DE POINTE

2.1 Introduction

Ce chapitre est dédié à la présentation d'une revue de littérature de différentes études et validations entourant l'interface électrode-tissus (IET). Il est séparé en deux parties principales. La première discute des études relatives à la caractérisation de l'IET et à la validation de ses modèles. La seconde partie de ce chapitre traite des études dédiées à la conception et au test des outils implantables de monitoring. Ces outils sont soumis à diverses contraintes : une taille minime, une consommation réduite, des mesures complexes à effectuer et la nécessité d'un lien de communication sans fil bidirectionnel. C'est pourquoi la réalisation de ces outils fait généralement l'objet d'une étude en soi.

2.2 Étude et expérimentation de l'évolution l'IET

Au cours de l'année 2000, Weiland and Anderson s'intéressent à déterminer les effets d'une stimulation électrique chronique sur l'IET. Pour cela, ils implantent des électrodes corticales à multiples contacts d'oxyde d'iridium sur le cortex d'un sujet vivant. Celles-ci sont connectées grâce à des fils percutanés à des appareils de stimulation et de mesure externes. Le protocole d'expérience est le suivant : après une période de rétablissement de 15 jours post-opératoire, ils entament une stimulation quotidienne du cortex à l'aide de courant bipolaire. Afin, d'observer l'influence de ces stimulations, ils prennent des mesures de spectroscopie d'impédance complexe (SIC) et de voltamétrie cyclique (VC) avant et après chaque période de stimulation. L'analyse des spectres d'impédance leur permet de quantifier un modèle électrique de l'IET et d'étudier la variation des paramètres avant et après la stimulation. C'est grâce à ce procédé qu'ils concluent que la stimulation améliore le processus de transfert de charges. En effet, le paramètre R_{CT} mesuré à 210 k Ω avant stimulation, atteint 73 k Ω après stimulation, impliquant un

accroissement de la quantité de charge transmise. Quant à la VC, elle leur est utile pour déterminer les réactions d'oxydoréduction intervenantes au niveau de l'IET. On retrouve sur la figure 2-1 un exemple de résultat extrait grâce à la SIC et le modèle électrique associé.

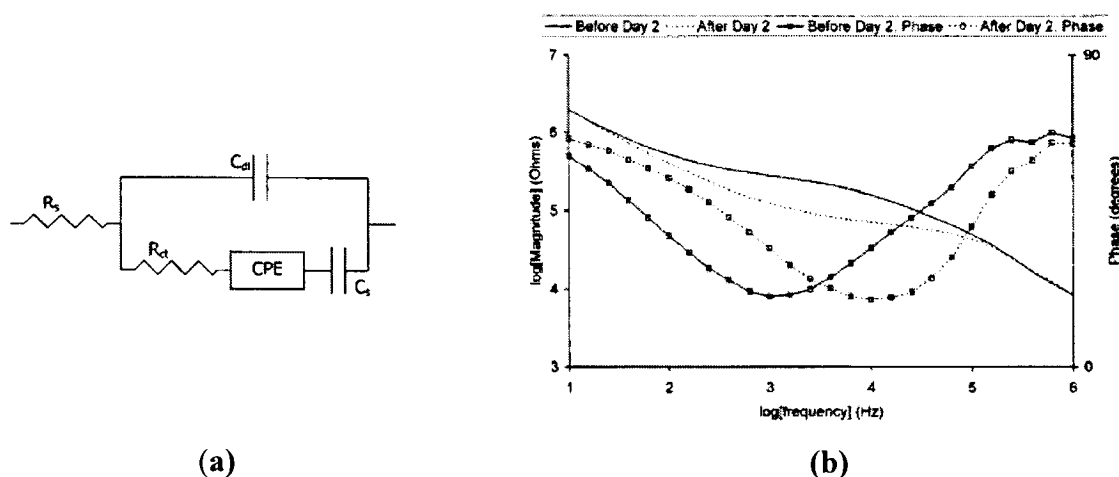


Figure 2-1 : Résultats expérimentaux de Wieland and Anderson (2000)
(a) Modèle électrique Électrode d'oxyde d'iridium/Tissus nerveux,
(b) Mesure de SIC

Cette étude démontre l'utilité et la pertinence des méthodes de caractérisation utilisées. Cependant, pour atteindre de tels résultats, les mesures doivent être précises sur de larges gammes de fréquence (1 Hz - 1 MHz), d'où la nécessité d'appareils de mesure complexes, très souvent externes. D'autre part, l'utilisation de fils percutanés impose immédiatement une limitation sur la durée des expériences, ici établit à 20 jours.

En 2004, Thil *et al.* publient leurs travaux sur l'évolution de l'IET durant la première semaine d'implantation. Pour cela, ils mettent au point un implant programmable dédié à mesurer l'impédance DC de l'IET. De plus, cet implant est muni d'un étage de stimulation paramétrable qui leur permet d'évaluer la valeur quotidienne des seuils de stimulation. Ils sont ainsi capables de déterminer les courants de rhéobase (CR) et temps de chronaxie (TC) correspondants. Les expériences sont effectuées sur des rats. Leur première observation montre que l'impédance DC mesurée est très variable et surtout

élevée ($\sim 5 \text{ k}\Omega$) durant la première journée post-opératoire. Cette valeur tend à se stabiliser après six jours. Il en est de même concernant les CR, tandis que les TC restent stables tout au long de la semaine. Ces variations sont principalement attribuées à l'inflammation induite par la pose de l'électrode, à la restructuration des fibres du nerf sous l'électrode, ainsi qu'à la formation d'un tissu d'encapsulation autour de l'électrode. Ces résultats donnent de bons renseignements sur les réactions physiologiques de l'IET après l'implantation, en particulier grâce aux CR et TC. Une expérimentation sur une plus longue période serait intéressante. Elle est réduite ici à une semaine sûrement à cause de la durée de vie limitée de la pile alimentant l'implant.

D'autre part, la mesure de l'impédance DC reste assez subjective. Pour l'effectuer il s'agit de générer une impulsion d'amplitude et de durée fixe au travers de l'IET, tout en échantillonnant la tension induite. Pour des courants ou des durées trop faibles, l'impédance de Warburg Z_W et/ou la capacité de double couche C_{dl} n'ont pas le temps de se charger. On échantillonne finalement une valeur de tension au cours de la charge de ces deux composants.

Faisant intervenir tous les paramètres non linéaires du modèle, cette valeur est difficilement exploitable d'un point de vue électrique. Si au contraire, les durées et amplitudes sont suffisantes, comme représenté sur la figure 2-2, on obtient alors la valeur de l'impédance due au mécanisme de transfert de charges et celle de l'électrolyte (Geddes and Roeder, 2001).

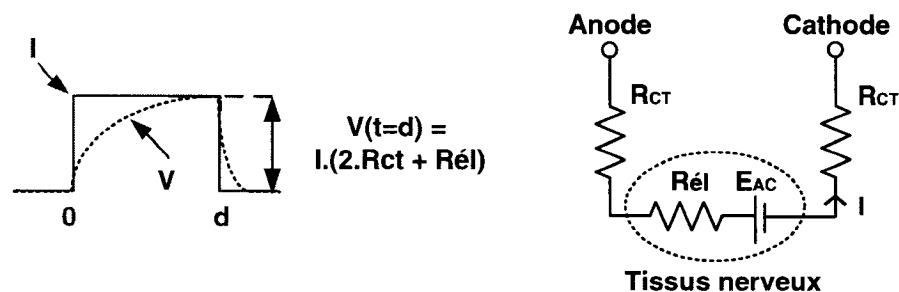


Figure 2-2 : Impulsion pour la mesure DC avec le modèle de l'IET lorsque Z_W et C_{dl} sont chargées

À $t = d$, Z_w et C_{dl} sont chargées, elles n'interviennent donc plus sur le modèle. On peut en déduire la valeur de la tension maximale en fonction de R_{CT} et R_{el} . Cependant, pour ces paramètres de stimulation, la quantité de charges transmise dépasse généralement le seuil maximum sécuritaire, rendant la mesure impossible sans détérioration du nerf. Ainsi, la mesure de l'impédance DC est plus utile pour prévenir un court circuit au niveau des électrodes ou l'ouverture de la boucle de stimulation, que pour une caractérisation précise de l'IET. C'est pourquoi elle ne sera pas utilisée dans la solution de monitoring proposée.

L'étude de Franks *et al.* publiée en 2005 valide théoriquement et expérimentalement l'utilisation de la SIC combinée à la VC pour modéliser et quantifier l'IET. Pour cela, ils décident de caractériser trois matériaux couramment utilisés pour la fabrication d'électrodes (Platine, Platine noir et Titane) mis en contact avec une solution saline. La première étape consiste à développer les équations permettant de calculer les éléments de la caractérisation, i.e. la valeur de la capacité de la double couche (équation 1.2), le facteur β (équation 1.3) et la résistance attribuée à l'électrolyte R_{el} . Concernant la résistance de transfert de charges R_{CT} elle ne peut être déterminée qu'expérimentalement grâce à la VC associée à l'équation (1.7). Basé sur la valeur théorique des constantes particulières à ces métaux et cette solution saline, chaque composant est calculé. La deuxième étape consiste à utiliser la SIC afin d'obtenir la réponse spectrale de chaque électrode. Il s'agit alors de faire fusionner ces données expérimentales avec le modèle électrique d'IET choisi. Chaque paramètre du modèle est alors déterminé. Afin de valider la méthode d'analyse, ils calculent la déviation de chaque valeur issue de la théorie avec celle issue de la SIC. Les résultats sont éloquentes, concernant les paramètres C_{dl} , β et la R_{el} les déviations ne dépassent pas 10 %. Seul le paramètre R_{CT} affiche une déviation de 50 %. Ils expliquent cet écart par la forte dépendance de la mesure de R_{CT} au potentiel d'électrode (équation 1.7). En effet, lorsque le potentiel dérive de sa position d'équilibre, la réaction d'oxydoréduction principale s'écarte de sa position d'équilibre impliquant plus de charges dans le mécanisme de transfert de charges faradiques, induisant ainsi une diminution de R_{CT} .

2.3 Système de monitoring

L'objectif de cette section est de présenter différents travaux menant à la réalisation d'outils de caractérisation de l'IET. Nous nous attardons donc à la synthèse de circuits et systèmes électroniques de mesure.

2.3.1 Instrumentation externe

Des équipements de laboratoire effectuant des mesures comme, la SIC, la VC, les variations de PH ou de température de façon très précise sont disponibles sur le marché chez Agilent, Solartron, ou encore QuadTech. Cependant, ceux-ci sont très encombrants et parfois non adaptés à la mesure sur certain type d'électrodes, en particulier les microélectrodes (McNaughtan *et al.*, 1994). Ainsi, ils ne sont utilisables que pour des expérimentations externes ou *in vivo* par le biais de fils percutanés. On parle donc ici d'expériences aiguës d'où l'impossibilité de suivre des variations sur plusieurs mois. À titre d'exemple, on retrouve les travaux de Gómez *et al.* (2001), ils ont développé un système de mesure de paramètres physiologiques axé sur l'impédance électrique, la température, le PH et la concentration en ion potassium, entièrement externe. Le suivi des paramètres ont été validés expérimentalement sur des rats durant 105 min. La figure 2-3 montre la complexité et l'encombrement du système nécessaire à la prise de mesures.

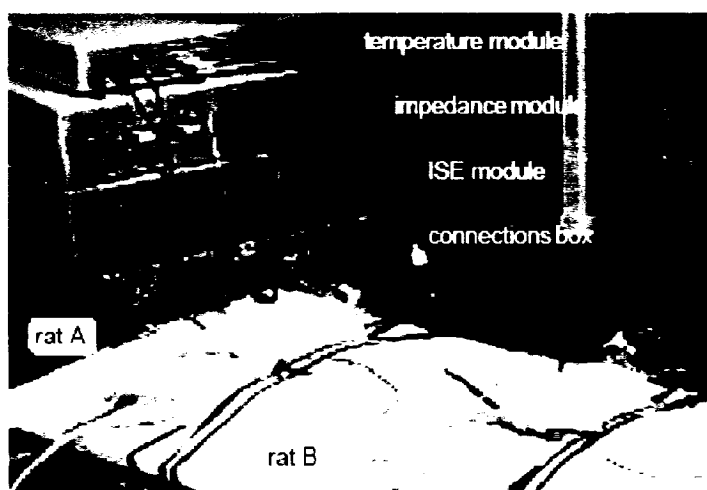


Figure 2-3 : Installation expérimentale (Gómez *et al.*, 2001)

2.3.2 Circuit intégré de mesure

Dans le but de rendre implantable les fonctions primaires des appareils d'instrumentation complexes, nombre de chercheurs font appel aux capacités de miniaturisation de la microélectronique.

On retrouve en 2000, les travaux de Donfack, un ancien du laboratoire de recherche Polystim. Il a développé un circuit intégré (CMOS 0,35 μm) destiné à évaluer l'impédance DC de l'IET. Le système est basé sur un principe de mesure introduit par Arabi and Kaminska en 1996 : l'impédance DC de l'IET constitue un paramètre d'un circuit oscillant. Lorsque sa valeur dévie, la fréquence de sortie du système est modifiée. Afin d'adapter ce principe, Donfack propose de stimuler l'IET avec une impulsion de courant fixe et d'utiliser la tension induite sur les électrodes pour contrôler un oscillateur (Voltage Controlled Oscillator - VCO). Cette fréquence est donc proportionnelle à l'impédance DC mesurée. On retrouve sur la figure 2-4 le schéma bloc du circuit, ainsi que la linéarité du VCO en fonction de l'impédance mesurée.

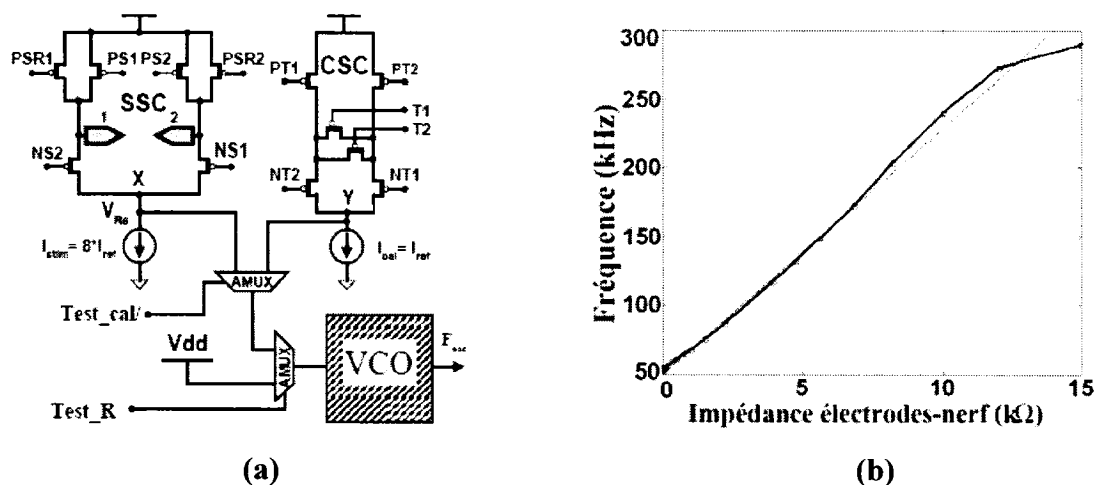


Figure 2-4 : Module de mesure d'impédance DC (Donfack, 2000)
(a) Schéma bloc du circuit intégré, (b) Résultats expérimentaux

Le circuit est simple, de taille réduite (1 mm x 0,1 mm) et à faible consommation, ce qui le rend facilement intégrable à un stimulateur, lui offrant ainsi la possibilité de connaître

l'état des électrodes, connectées, brisées ou court-circuitées. Cependant, ce module apporte peu d'information pour une caractérisation électrique de l'IET.

En 2002, Yùfera *et al.* présentent un circuit intégré (CMOS 0,8 μm) de mesure d'impédance AC. Le premier obstacle de cette mesure consiste en la génération d'une sinusoïde d'amplitude et de fréquence variable. Ici, ils utilisent un VCO basé sur l'intégration d'une rampe filtrée par un circuit passe-bande. Trois valeurs de capacité d'intégration sont disponibles sur le chip, impliquant trois différentes fréquences de mesure. La valeur de l'amplitude de stimulation est fixée à 5 μA . Le système de mesure analogique est présenté sur la figure 2-5.

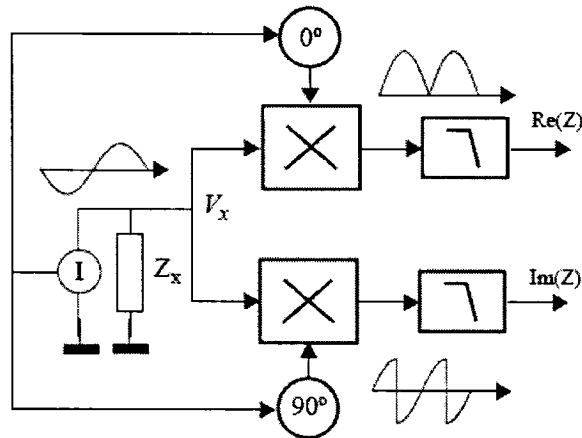


Figure 2-5 : Mesure d'impédance par démodulation (Yùfera *et al.*, 2002)

La tension induite sur l'électrode (V_x) est prélevée à l'aide d'un amplificateur d'instrumentation (AI). Celle-ci est alors multipliée avec deux signaux en quadrature de phase issus du signal de stimulation. Les deux signaux résultants donnent la partie imaginaire $\text{Im}(z)$ et réelle $\text{Re}(z)$ de l'impédance mesurée.

Les résultats expérimentaux de ce circuit sont rapportés. Sa taille est assez imposante, 1,7 mm x 4,1 mm et il consomme 2,1 mW. La technique de mesure d'impédance par démodulation implique beaucoup de circuiterie analogique, surtout si l'on considère que toute la partie permettant d'interpréter les tensions représentant la partie réelle et imaginaire de l'impédance complexe n'est pas encore incluse dans le circuit. Cependant,

c'est ici un premier pas dans le domaine de la mesure d'impédance AC intégrée confirmant la complexité d'intégration de cette mesure.

Sacristán and Osés présentent en 2005 un circuit intégré (CMOS 0,7 μm) destiné à la stimulation et à l'acquisition de signaux neuronaux. Le module de stimulation repose sur une source de courant programmable de 6 bits. Seize formes d'onde de stimulation sont sauvegardées dans une RAM. La partie acquisition est équipée d'un AI faible bruit suivie d'un CAN. La figure 2-6 illustre un schéma bloc simplifié du système.

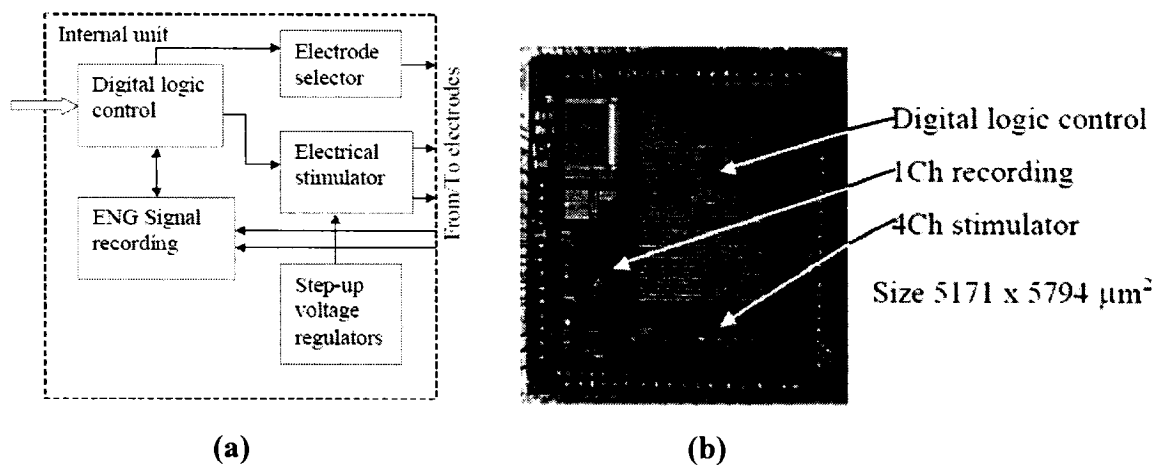


Figure 2-6 : Circuit de stimulation/acquisition (Sacristán and Osés, 2005)
(a) Schéma bloc du circuit intégré, (b) Microphotographie de la puce

Le circuit est de très grande taille 5,9 mm x 6 mm, ce qui est compréhensible étant donné les complexes fonctions implémentées et l'ancienne technologie utilisée pour l'intégration. La combinaison des fonctionnalités de stimulation et d'acquisition sur le même circuit est intéressante et assez rare. Il est ainsi possible d'injecter des impulsions électriques mais aussi d'obtenir un retour d'information sur l'activité neuronale. Cependant, il est à noter que l'action simultanée de l'acquisition/stimulation est ici impossible. D'autre part, cette étude soulève un problème de taille concernant le monitoring temps réel de signaux physiologiques : comment transmettre ce flux de données important vers l'extérieur du corps humain ? Effectivement, l'échantillonnage de signaux même de l'ordre des dizaines de kilohertz en temps réel implique un lien de

communication avec l'extérieur de vitesse supérieure à 100 kbps et ce uniquement pour les données utiles. Contraint par des consommations de l'ordre des dizaines de milliwatts sur l'implant, cette vitesse de transfert est difficilement atteignable. Le lien de transmission n'est pas inclus dans leurs travaux.

Dans la lignée de ses travaux sur la caractérisation de l'IET, Donfack propose en 2000 un deuxième circuit intégré (CMOS 0,35 μm) de mesure d'impédance, mais cette fois pour évaluer l'impédance complexe (ou AC). Dans le but de valider une étude expérimentale sur la modélisation de l'IET, Sawan *et al.* (2005) se basent sur ces travaux pour mettre au point un circuit (CMOS 0,18 μm) de mesure d'impédance AC. La nouvelle puce est basée sur le même principe de mesure mais a été intégrée dans une technologie plus avancée et plusieurs problèmes relatifs à la précision des mesures ont été résolus. Ce circuit permet de récolter de nombreuses mesures *in vivo* lors d'opérations aiguës qui vont valider leur nouveau modèle d'IET (figure 1-4). Le schéma bloc du circuit complet est illustré sur la figure 2-7.

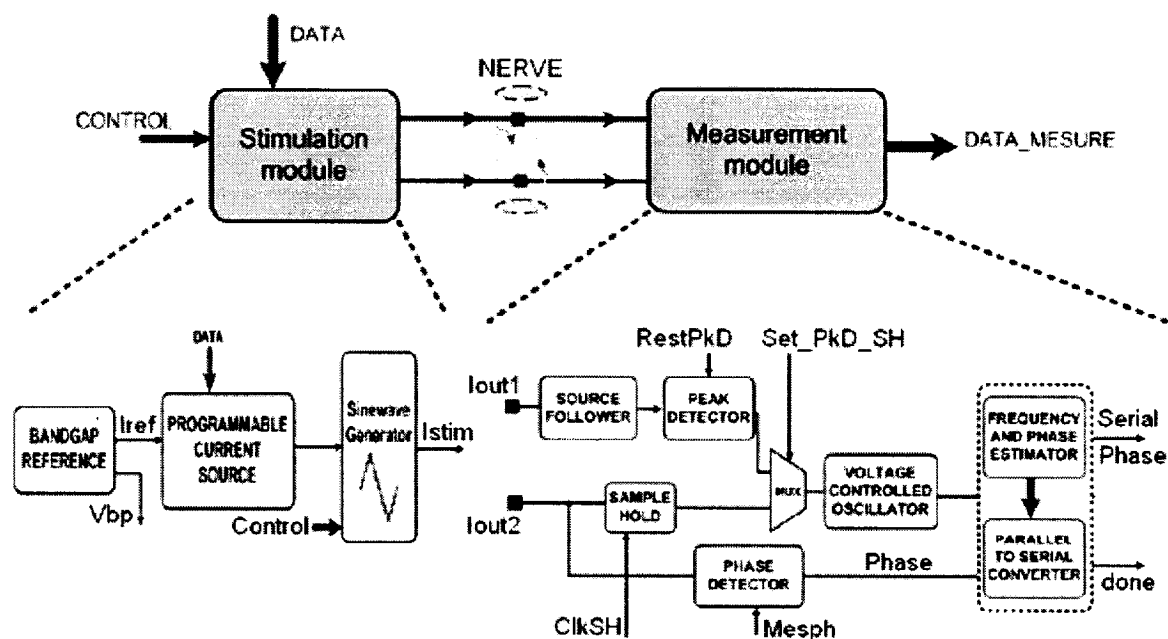


Figure 2-7 : Schéma bloc du circuit de mesure AC (Sawan *et al.*, 2005)

La sinusoïde nécessaire à cette mesure est générée numériquement. Cette option est plus flexible, elle permet d'atteindre une grande gamme de fréquence (100 Hz - 100 kHz). Elle est construite à l'aide d'un compteur combiné à une source de courant pondérée de 6 bits. La variation de module et de phase est calculée grâce, respectivement, à un détecteur de crête et un comparateur branchés directement sur les électrodes.

Afin d'évaluer les tensions représentant les déviations de module et de phase, ils réutilisent le principe du VCO proposé par Arabi and Kaminska (1996), combiné à un contrôleur numérique. La puce est de taille très raisonnable, 1 mm x 1 mm et consomme 4 mW. Cette solution pour mesurer l'impédance complexe est simple et fiable. La caractérisation de l'IET aux basses fréquences est importante. En effet, à ces fréquences (1 Hz - 1 kHz), de nombreux effets non linéaires se produisent, en grande partie attribuables au phénomène de transfert de charges (McAdams and Jossinet 1991, 1998). Les mesures dans ce domaine sont difficiles dues à la valeur souvent très élevée du module de l'impédance (Richardot and McAdams, 1991), qui correspond en fait à R_{CT} . Il est donc important de pouvoir effectuer des mesures à des fréquences inférieures à 1 kHz.

2.3.3 Implant télémétrique

Les systèmes d'instrumentation introduits plus haut présentent différentes architectures microélectroniques destinées à effectuer une mesure précise. Ils se soucient aussi des contraintes auxquelles ces circuits seraient soumis si ils devaient être intégrés à un système de mesure implantable, incluant, un contrôleur, une alimentation indépendante et un lien de communication avec l'extérieur. Ces parties représentent une part importante du travail nécessaire à la conception de tels systèmes. Elles sont développées plus en détails dans les travaux suivants.

Huang and Oberle présentent en 1998 un implant intégré (BiCMOS 2 μ m) permettant la mesure de paramètres physiologiques divers. Il est équipé d'une antenne inductive (non intégrée) qui lui assure un lien de communication unidirectionnel vers l'extérieur. Celui-ci est basé sur une modulation de charge (Load Shift Keing - LSK). Sans pile, il puise

toute son énergie par le même lien inductif, limitée à 1 mW en raison de la petite taille de l'antenne. La partie acquisition de données est basée sur un AI suivi d'un filtre et d'un CAN, comme présenté sur la figure 2-8.

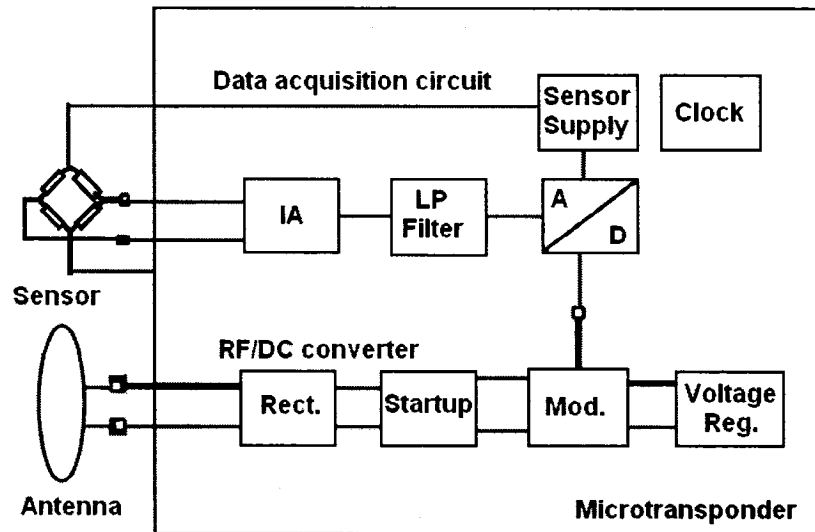


Figure 2-8 : Schéma bloc de l'implant télémétrique (Huang and Oberle, 1998)

Le système est dit passif, c'est-à-dire qu'il est en permanence inactif, sauf en présence de la bobine inductive externe. Chaque fois qu'elle est présentée, l'implant prélève et transmet automatiquement une mesure. Aussi, aucun changement dans les paramètres de mesure ne peut être apporté après implantation, ce qui peut s'avérer ennuyeux surtout si on considère que les caractéristiques de l'IET varient beaucoup. Cet implant a l'avantage d'être entièrement intégré offrant ainsi une taille réduite : 40 mm x 6 mm (avec l'antenne).

Afin de recueillir des résultats expérimentaux, Schneider, de Polystim, développe en 2000 un implant destiné à mesurer l'impédance DC de l'IET. Toute la circuiterie analogique est réalisée à base de composants discrets. La mesure de l'impédance DC utilise le principe du VCO proposé par Arabi and Kaminska (1996). Le lien inductif descendant fournit l'énergie nécessaire pour alimenter l'implant ainsi que les paramètres de mesure (temps et amplitude de l'impulsion). Afin de régler le problème de

Le récepteur est basé sur un circuit de résonance parallèle (Ko *et al.*, 1977), constitué à l'aide d'une bobine (l'antenne A1) et d'un condensateur (C11). Le courant alternatif induit est redressé à double alternance par deux diodes (D2 et D3) puis filtré par un condensateur (C14). Une diode Zener (U12) assure la régulation. La démodulation du signal ASK utilise un détecteur de crête classique à base d'un transistor (Q1) et une résistance (R9). Ce système de communication peut fournir jusqu'à 40 mW et un débit de 300 kbps.

Concernant le lien montant, il utilise une modulation de fréquence (Frequency Shift Keing - FSK) connectée à la même antenne par un circuit d'adaptation d'impédance LC. Cette pratique a donné de moins bons résultats, l'émission des données étant trop perturbée par le champ émis par le lien descendant. Cette étude pose des bases solides et performantes sur la transmission d'énergie et de données pour les systèmes implantables (Sawan *et al.*, 2005).

Afin d'éviter la complexité de mise en place d'un lien inductif, certains chercheurs misent sur des implants à très faible consommation alimentés par batterie. Ainsi, Valdastrì *et al.* proposent en 2004 un implant autoalimenté basé sur un microcontrôleur munit d'un lien de communication RF montant. Une illustration de l'implant est présentée sur la figure 2-11.

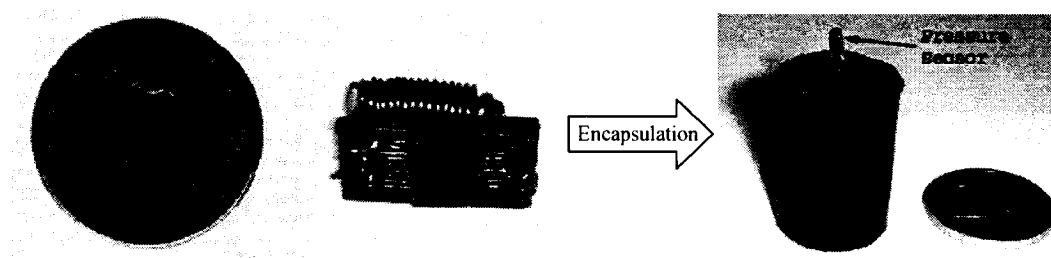


Figure 2-11 : Implant téléométrique dédié à la mesure de PH, température et pression (Valdastrì *et al.*, 2004)

Afin de réduire sa consommation quotidienne, ils utilisent un principe ingénieux qui consiste à placer des « *reed switches* » entre sa batterie et sa circuiterie. Ainsi, l'implant est actif uniquement lorsqu'un aimant est positionné à proximité. Il démarre alors son

microprogramme qui active l'échantillonnage de quelques valeurs, puis transmet ces données par un lien RF (intégré au microcontrôleur) utilisant une modulation d'amplitude (Amplitude Shift Keying - ASK) à 433,92 MHz. Il dispose de trois capteurs, un pour le PH, un pour la température et un pour la pression. La miniaturisation de composants complexes comme le microcontrôleur montre à quel point il est possible de réaliser aujourd'hui des implants puissants de taille très réduite. Afin d'évaluer les performances du système, il a été implanté dans l'estomac de deux cochons. Durant l'ingurgitation de 500 ml d'eau, des mesures de pression sont effectuées toutes les 30 secondes. Comme prévu, elle augmente après 3 minutes. Malgré toutes les précautions apportées à la programmation du microcontrôleur afin de réduire sa consommation, la capacité de la pile de 30 mA.h limite la durée de vie de l'implant à deux semaines maximum.

À l'heure actuelle, les travaux les plus avancés dans les systèmes implantables de mesure d'impédance AC de l'IET sont ceux de Li *et al.* (2005). Leur implant est dépourvu de pile, alimenté et programmé par un lien inductif basé sur une modulation d'amplitude (ASK). Le schéma bloc complet du système est présenté sur la figure 2-12.

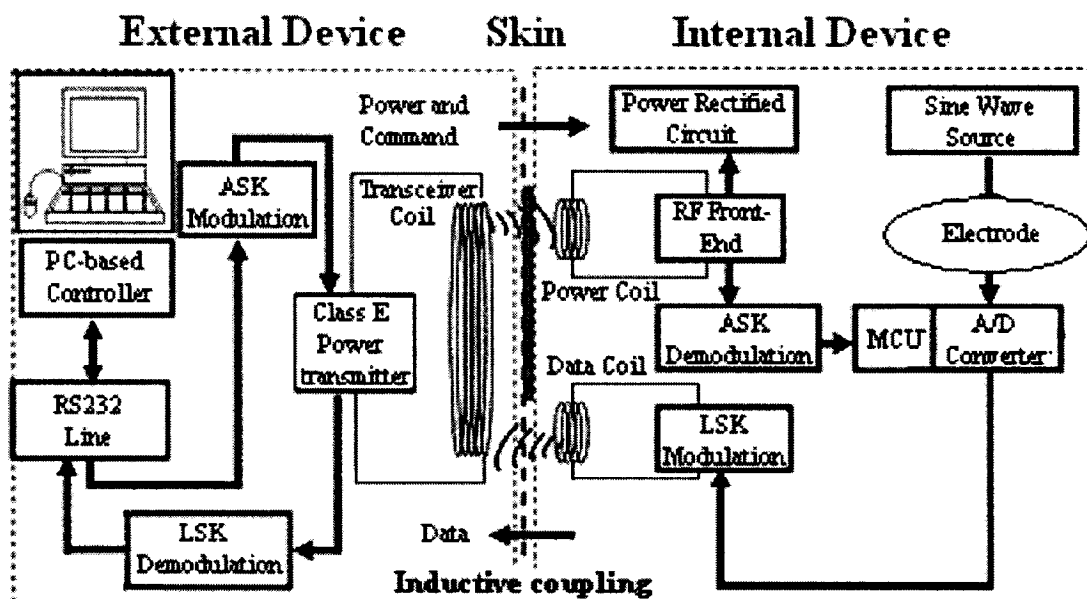


Figure 2-12 : Schéma bloc complet du système de mesure d'impédance AC (Li *et al.*, 2005)

La mesure du module de l'impédance est effectuée à travers une stimulation sinusoïdale et mesurée grâce au même principe que celui proposé par Sawan *et al.* (2005), un détecteur de crête directement branché sur les électrodes. L'échantillonnage et le lien montant (LSK) sont assurés par un microcontrôleur du même type que Valdastrì *et al.*

À la différence du système de l'équipe Polystim (Schneider, 2000), deux antennes distinctes sont utilisées pour le lien descendant et le lien montant, ce qui peut donner de meilleurs résultats. La sinusoïde est générée par un oscillateur type pont de Wien, limitant la mesure à une unique fréquence de 1,2 kHz. La mesure du déphasage entre la source et la tension induite nécessite une fréquence d'échantillonnage très élevée indisponible sur l'implant. Elle a donc été omise. Le système a été testé *in vivo* pendant 14 jours et n'a présenté aucune défaillance. Cette étude confirme la possibilité d'utiliser un implant passif (sans batterie embarquée) pour des expérimentations chroniques.

D'autres travaux intéressants ont été publiés et peuvent être retrouvés dans la bibliographie de ce mémoire, notamment les travaux de Beach *et al.* (2005), ainsi que Thil *et al.* (2005) qui décrivent d'autres implants téléométriques qui permettent la mesure de paramètres physiologiques.

2.4 Conclusion

Les travaux de recherche cités dans ce chapitre donnent un aperçu des dernières avancées dans la modélisation de l'IET et le domaine de la télémetrie biomédicale. Les méthodes de SIC, VC et d'impulsion intensiostatique s'avèrent être sécuritaires et très pertinentes pour quantifier notre modèle électrique d'IET. La conception d'un système de monitoring viable s'avère imposante, car la réalisation de la communication, de la circuiterie de mesure et du contrôleur posent plusieurs défis d'ingénierie. Notamment si on considère les fortes contraintes de consommation et d'espace causées par l'implantation du système. Heureusement certains travaux, comme ceux accomplis par les membres de Polystim ont posé de solides bases fonctionnelles qui vont être très utiles pour le développement de notre solution de monitoring. D'autre part il est certain que nous

ferons appel aux avancées de la microélectronique étant donné son potentiel extraordinaire de miniaturisation et de personnalisation.

CHAPITRE 3

TECHNIQUE DE MONITORING PROPOSÉE

3.1 Problématique

Les stimulateurs implantables permettent de générer des contractions musculaires en appliquant des stimulations électriques sur les nerfs efférents aux muscles. Leur efficacité dépend de la précision des quantités de charges transmises nécessaires au déclenchement d'un potentiel d'action. Or, l'instabilité de l'interface électrode-tissus (IET) tend à modifier ces seuils au fil du temps. Diverses études ont confirmé les transformations apparaissant après l'implantation. Celles-ci se manifestent en général durant les 2 premières semaines (Liu *et al.*, 1999), en particulier à cause de l'inflammation causée par la pose des électrodes. Des réactions immunitaires se mettent en place pour isoler le corps étranger introduit, suite auxquelles se forme une couche fibreuse à base de collagène autour du nerf (Grill and Mortimer, 2000). Ces premiers effets introduisent des variations dans les caractéristiques du contact, en particulier l'augmentation du module de l'impédance complexe à basse fréquence et la diminution des seuils de stimulation (Thil *et al.*, 2004). L'épaisseur de la couche d'encapsulation créée autour de l'électrode et sa conductivité influent de manière significative sur le volume de tissus nerveux activé au cours des stimulations (McIntyre *et al.*, 2006).

L'importance de quantifier ces évolutions devient claire. Grâce aux méthodes de caractérisation de l'IET associées au modèle électrique proposé dans le premier chapitre, nous proposons un système implantable à faible consommation et espace réduit permettant d'effectuer un monitoring chronique des composants formant l'IET. Ainsi, au fil de l'implantation, il sera possible de mieux appréhender la réaction de l'IET face aux stimulations, menant à la définition de paramètres de stimulation évolutifs, plus sécuritaires et plus efficaces.

3.2 Principe de monitoring de l'IET

Nous avons décrit dans le premier chapitre un modèle électrique reflétant le comportement physiologique de l'IET. Nous examinons dans le présent chapitre les méthodes de caractérisation décrites préalablement pour extraire la valeur des différents paramètres constituant ce modèle. Ainsi, nous nous concentrons sur la conception d'un système permettant de réaliser cette fonction.

Le système est basé sur un implant programmable connecté au nerf à caractériser par le biais de deux électrodes et sur un contrôleur externe nécessaire pour communiquer avec l'implant. La caractérisation long terme présente un intérêt particulier, ainsi, il est indispensable qu'une fois implanté, le système puisse fonctionner durant plusieurs mois. C'est pourquoi l'implant ne puisera pas son énergie d'une batterie. Toute l'élaboration de cette solution se déroulera dans un souci de consommation minimale afin que l'implant puisse fonctionner à partir de l'énergie limitée fournie par le lien RF du contrôleur externe. Évidemment, comme dans tout système implantable, la taille des composants constitue aussi une contrainte importante.

3.3 Méthodes de mesure choisies

Après l'étude réalisée dans le premier chapitre, trois principes de mesure ont été sélectionnés de part leur pertinence concernant les objectifs du projet et les contraintes imposées par un système implantable.

La première mesure est la spectroscopie d'impédance complexe (SIC). Elle permet de suivre l'évolution de l'impédance complexe de l'IET sur une large gamme de fréquences pendant toute la durée de l'implantation. Elle implique la génération d'un signal de stimulation de type sinusoïdal, à fréquence et amplitude variables.

La seconde, la méthode impulsionnelle intensiostatique vise à extraire la capacité de la double couche. Elle exige la génération d'une impulsion classique en forme de « L » comme présenté dans le paragraphe 1.3.2.

Enfin, la voltamétrie cyclique (VC), est utile pour suivre l'évolution de la résistance de transfert des charges de l'IET. Elle nécessite une stimulation en forme de rampe, une montée suivie d'une descendante. La pente et l'amplitude doivent être paramétrables.

De plus, l'implant dispose d'un étage de stimulation programmable. Ainsi, dans le cadre d'expériences sur un sujet vivant, il sera possible d'effectuer des stimulations bipolaires paramétrables et ainsi d'observer les réactions physiques du sujet. On pourra donc en constater l'évolution des courants de rhéobase (CR) et temps de chronaxie (TC).

3.4 Procédé de monitoring utilisé

Chaque méthode de caractérisation proposée implique des calculs élaborés pour extraire un paramètre particulier. Étant donné la restriction de taille et de puissance disponible sur l'implant, il semble difficile d'y effectuer tous les calculs pour ensuite transmettre les résultats vers l'extérieur. Ils seront donc effectués par une unité située à l'extérieur du corps humain. Pour cela, il faut disposer de la réponse en tension induite par la stimulation en courant. Afin de récupérer cette tension, on utilise un principe sensiblement identique à celui d'un oscilloscope où les sondes correspondraient aux électrodes. Cependant, étant donné la bande passante très limitée du lien montant, il n'est pas possible d'échantillonner et de communiquer toutes les données en temps réel. D'autant plus que les événements à observer sont très rapides et ponctuels (notamment dans le cas de la méthode impulsionnelle intensiostatique), impliquant une fréquence d'échantillonnage très élevée. C'est pourquoi seulement des fenêtres temporelles sont échantillonnées. Elles s'étendent sur toute la durée d'une stimulation. C'est cette fenêtre de temps qui est transmise vers l'extérieur. Le résultat escompté pour chacune des méthodes de caractérisation est illustré sur la figure 3-1. Le courant de stimulation

programmé est représenté en continu et on retrouve en pointillé la réponse en tension échantillonnée lors d'une mesure.

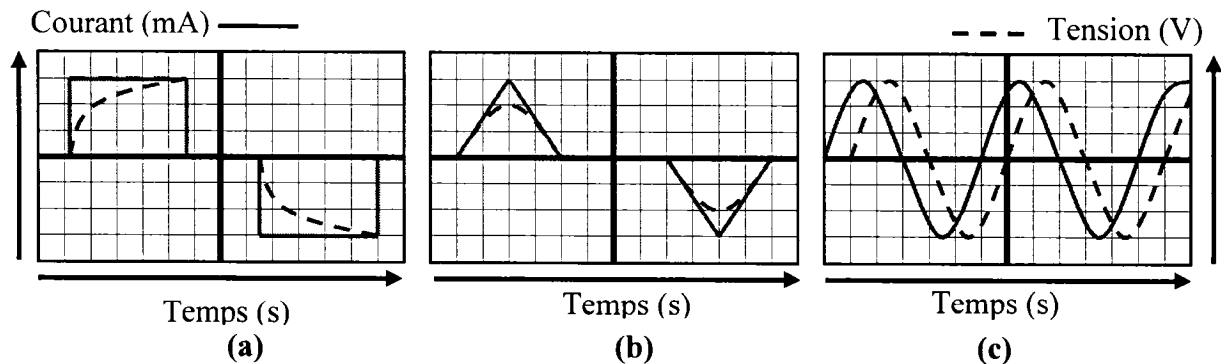


Figure 3-1 : Méthodes de mesure : (a) Méthode impulsionnelle intensiostatique, (b) Voltamétrie cyclique, (c) Spectroscopie d'impédance complexe

3.5 Système de monitoring proposé

3.5.1 Architecture de l'implant de monitoring et du contrôleur externe

Le schéma bloc du système de monitoring complet est illustré sur la figure 3-2. On retrouve deux éléments principaux ; un contrôleur externe et l'implant de monitoring. Le contrôleur externe est centralisé autour d'un microprocesseur RISC (Atmega 16 de Atmel). Un étage est dédié à l'émission des données et un autre à la réception. Le tout est connecté par une liaison série RS-232 à un ordinateur.

Concernant l'implant, l'intégralité de l'énergie nécessaire à son fonctionnement est fournie par un lien inductif. Les différentes tensions d'alimentation 1,5 V, 1,8 V, 2,7 V et 3,3 V sont générées à partir de l'énergie RF et grâce à des régulateurs. Un démodulateur d'amplitude (Amplitude Modulation - AM) associé à un circuit de délai RC permet au contrôleur numérique de décoder les données transmises en format Manchester. Une première horloge à 300 kHz est reconstituée et utilisée pour le traitement de la trame. L'oscillateur programmable permet de générer la deuxième horloge qui sera utilisée pour

commander la mesure. Il est programmé par un protocole série (Serial Peripheral Interconnect - SPI) et sa gamme de fréquence varie entre 1 kHz et 68 MHz avec 2^{14} pas.

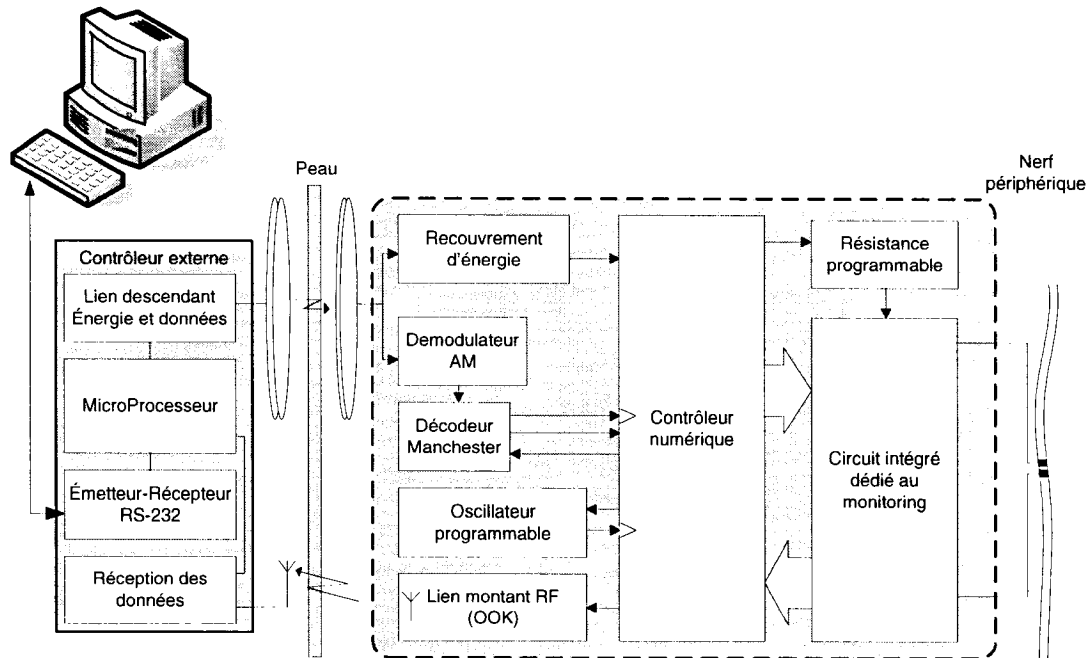


Figure 3-2 : Schéma bloc du système de monitoring

Le circuit intégré mixte analogique et numérique effectue toutes les mesures sur le nerf. Contrôlé de façon numérique, il permet de générer les stimulations, de prélever et d'échantillonner les tensions induites sur les électrodes. La description de son contenu fera l'objet du chapitre 4. La résistance programmable de 50 k Ω est utilisée en configuration pont diviseur afin de générer une tension de référence. Celle-ci est nécessaire au circuit intégré pour fixer l'amplitude maximale de stimulation. Elle est aussi programmée par un protocole série SPI et possède une précision de 8 bits.

3.5.2 Protocole de mesure

Voici le déroulement séquentiel d'une mesure : l'utilisateur configure sur un ordinateur le type de mesure à effectuer avec ses paramètres de fréquence et d'amplitude qui sont envoyés au contrôleur externe. La trame correspondante est construite et transmise vers l'implant. Une fois décodée et les informations récupérées, le contrôleur numérique de l'implant programme un oscillateur qui génère l'horloge du bloc numérique qui va

commander la mesure. Il programme aussi une résistance numérique permettant de fixer l'amplitude maximale de la stimulation. Les trois formes d'onde principales sont stockées dans une ROM interne au contrôleur numérique. Chacune est composée de 256 pas variant entre 0 et 63. Lorsque la stimulation commence, la forme d'onde est lue en mémoire à une fréquence connue correspondant à la fréquence programmée.

Parallèlement à la stimulation, la tension induite sur les électrodes est échantillonnée à chaque pas de stimulation. Les 256 échantillons sont stockés dans une RAM interne au contrôleur numérique. Une fois la séquence de stimulation terminée, une trame est transmise vers l'extérieur pour indiquer la fin de la mesure. Le contrôleur externe répond en faisant une requête de la première case mémoire de la RAM. L'implant commence la première transmission et ainsi de suite jusqu'au transfert total de la RAM. En cas d'erreur de communication, le contrôleur externe réitère sa requête jusqu'à l'obtention d'une trame valide.

Une fois les transactions terminées, l'antenne est retirée coupant par la même occasion l'alimentation de l'implant. Le contenu de la RAM recueilli par le contrôleur externe est alors transmis grâce à un lien sériel vers l'ordinateur. La stimulation en courant et la tension échantillonnée peuvent être affichées afin d'effectuer les mesures nécessaires à l'extraction du paramètre visé.

3.5.3 Lien de communication sans-fil bidirectionnel

a) Communication du contrôleur externe vers l'implant de monitoring

Les nombreux travaux de recherche du laboratoire Polystim sur les dispositifs médicaux implantables ont permis de mettre au point un système de communication adapté aux contraintes du domaine biomédical. Il s'agit d'un lien inductif basé sur la résonance d'un circuit primaire, l'émetteur, avec un circuit secondaire, le récepteur. Ainsi, par le biais de deux bobines de 2 cm de diamètre chacune, il est capable de fournir jusqu'à 40 mW d'énergie avec un débit de données de 300 kbps. Ces performances ont été mesurées pour

une distance de bobine à bobine de 3 cm. L'efficacité et la fiabilité de la communication ont pu être validées lors de plusieurs expériences *in vivo* (Boyer *et al.* 2000, Schneider *et al.* 2001). Les schémas électriques des deux circuits sont présentés dans les annexes aux figures B-1 et C-1 et on retrouve le principe de fonctionnement détaillé dans le paragraphe concernant les travaux du laboratoire Polystim à la section 2.3.3.

Afin d'adapter la communication à notre application la trame a été modifiée. Elle contient 50 bits et est divisée en cinq champs ; entête (8 bits), commande (8 bits), amplitude de mesure ou adresse de la RAM (10 bits), fréquence de mesure (16 bits) et un contrôle de redondance cyclique (8 bits, Cyclic Redundancy Check - CRC). Le tableau 3-1 donne une description détaillée de chacun des champs.

Tableau 3-1 : Définition des champs de la trame descendante

Champs	Valeur	Description
Entête (8 bits)	0111 1110	
Commande (8 bits)	1000 1000 1001 1001 1010 1010 1011 1011	Spectroscopie d'impédance Voltamétrie cyclique Méthode impulsionnelle Transfert des données en RAM
Amplitude/Adresse RAM (10 bits)	00 Amp_R[7:0] ou 00 Add_RAM[7:0]	Données destinées à la résistance programmable fixant l'amplitude de stimulation ou Adresse d'une donnée en RAM (si commande = 1011 1011)
Fréquence (16 bits)	Freq[13:0] 01	Données destinées à l'oscillateur programmable
CRC (8 bits)	CRC[7:0]	Calculé sur la commande et les données avec le polynôme X^8+1

On retrouve deux types de trames, celles destinées à l'activation d'une mesure et celles destinées à la transmission des résultats de mesure. Dans tous les cas l'entête identifie le début de la trame et la commande permet de préciser l'action à effectuer. Dans le cas

d'une prise de mesure, l'amplitude et la fréquence sont utilisées pour fixer les paramètres de stimulation adéquats. Dans le cas d'une transmission de résultats, le champ « adresse RAM » indique la case mémoire de la RAM à renvoyer.

Lors de la transmission de données, le contrôleur numérique de l'implant reçoit la trame et la stocke dans un registre de 50 bits. Un bloc calcule le CRC correspondant et le vérifie instantanément avec celui contenu dans la trame (champs CRC). En cas d'erreur, le contrôleur numérique réinitialise le registre de 50 bits et acquiert une nouvelle trame. On évite ainsi toute erreur de transmission.

b) Communication de l'implant de monitoring vers le contrôleur externe

La communication de l'implant de monitoring vers le contrôleur externe est nécessaire pour transmettre les résultats de mesure qui sont en fait des fenêtres d'échantillonnage. Elle est bâtie à partir de composants intégrés commerciaux : le transmetteur AM-TX1 et le récepteur AM-HRR3 de Abacom Technologies. La communication est basée sur une modulation OOK (*On Off Keing*). La taille (7,5 x 11 x 4,5 mm) et la consommation (3,3 mW en transmission) de l'émetteur restent ses principaux atouts. Le débit maximal est de 2 kbps.

La trame a été simplifiée au maximum afin d'alléger la bande passante. Celle-ci est composée de deux champs ; l'entête (6 bits) et les données en RAM (2 x 6 bits). Le tableau 3-2 donne une description détaillée de chacun des champs.

Tableau 3-2 : Définition des champs de la trame montante

Section	Valeur	Description
Entête	011 110	
Données	Data[5:0]	Contenu d'un emplacement mémoire en RAM
Données	Data[5:0]	Redondance pour réduire les erreurs de transmission

Le dernier champ contient en fait deux fois le même échantillon de 6 bits. Il est dédoublé de manière à réduire les possibilités d'erreur de transmission. Lors de la réception, le contrôleur externe effectue un OU exclusif entre les deux données reçues. Si le résultat est différent de zéro la demande de cet emplacement mémoire est réitérée.

Avant chaque transmission vers l'extérieur, l'oscillateur embarqué sur l'implant est reprogrammé à 2 kHz ce qui correspond à la vitesse maximale de transmission de l'émetteur AM-TX1. Ainsi pour transmettre les 256 x 6 bits de la RAM du contrôleur numérique, 2,3 secondes sont nécessaires (en considérant une transmission sans erreurs). Aucun codage n'est utilisé pour cette transmission, le contrôleur externe se fixe simplement à la même horloge que celle de l'émetteur. Ce choix a été favorisé par sa simplicité d'implémentation. De plus, la taille limitée des trames réduit la possibilité de désynchronisation.

Il est à noter qu'il est possible d'utiliser l'horloge récupérée du décodage Manchester pour la transmission du lien montant afin de diminuer la consommation nécessaire au fonctionnement de l'oscillateur programmable. Or, d'une part celle-ci est trop rapide pour le transmetteur et d'autre part, même réduite par des compteurs internes au contrôleur numérique, sa gigue reste très élevée et entraîne ainsi beaucoup d'erreurs de communication.

3.5.4 Contrôleur numérique de l'implant de monitoring

a) Choix du contrôleur numérique

L'ordonnancement totalement parallèle des tâches exécutées lors d'une mesure impose le choix d'un contrôleur de type FPGA (*Field Programmable Gate Array*). Deux principales contraintes ont guidé notre choix. D'une part la consommation de fonctionnement nécessairement inférieure à 40 mW, à cause de la limite imposée par le lien inductif. De plus, le contrôleur a besoin de deux espaces mémoire distincts : le premier non volatil de 288 octets, est nécessaire pour stocker les formes d'onde requises

pour les mesures et le second de 192 octets, sert à mémoriser les nombreuses valeurs échantillonnées. Il est impossible de stocker ces données dans des composants externes au FPGA car les circuits de mémoire discrets affichent des consommations de l'ordre des dizaines de milliampères.

Le A3P060 de la famille ProASIC3 fourni par Actel répond à ces exigences. De plus, les autres circuits de cette compagnie ont déjà fait leur preuve dans les implants antérieurs conçus par l'équipe Polystim. Il affiche une consommation statique de 3 mW et dynamique d'environ 0,4 mW à 1 MHz. Ce circuit possède 4 banques d'entrée/sortie qui peuvent être configurées indépendamment à 3,3 V ou 1,8 V. Ceci s'avère très utile dans l'implant étant donné la présence de circuits commerciaux à 3,3 V et du circuit intégré dédié à la mesure fonctionnant à 1,8 V.

b) Description et fonctionnement du contrôleur numérique

Les principales fonctions du contrôleur numérique sont de décoder la trame, d'effectuer la mesure par le biais du circuit intégré dédié et de stocker les résultats de la mesure dans une RAM pour ensuite les transmettre vers l'extérieur. On retrouve sur la figure 3-3 le schéma bloc de ce contrôleur numérique et les différentes étapes de fonctionnement sont décrites pas à pas ci-dessous.

- Décodage de la trame transmise par le contrôleur externe :

Le bloc de recouvrement des données « RecoveryData_RF » est constitué d'un registre à décalage de 50 bits où la trame est stockée. Lors de son entrée, son CRC est vérifié et ses données sont segmentées adéquatement. L'interprétation du mot de commande active une des mesures.

- Programmation des paramètres de la mesure :

La zone de la ROM interne contenant la forme d'onde correspondante à la mesure est sélectionnée par le biais du bloc « SelecZoneROM ». Ainsi, à partir de l'information de

fréquence, le bloc « ProgOscil » lance le processus de programmation de l'oscillateur externe, fixant ainsi la vitesse de la mesure. De même, « ProgAmp » programme la résistance programmable qui fixe l'amplitude de la stimulation.

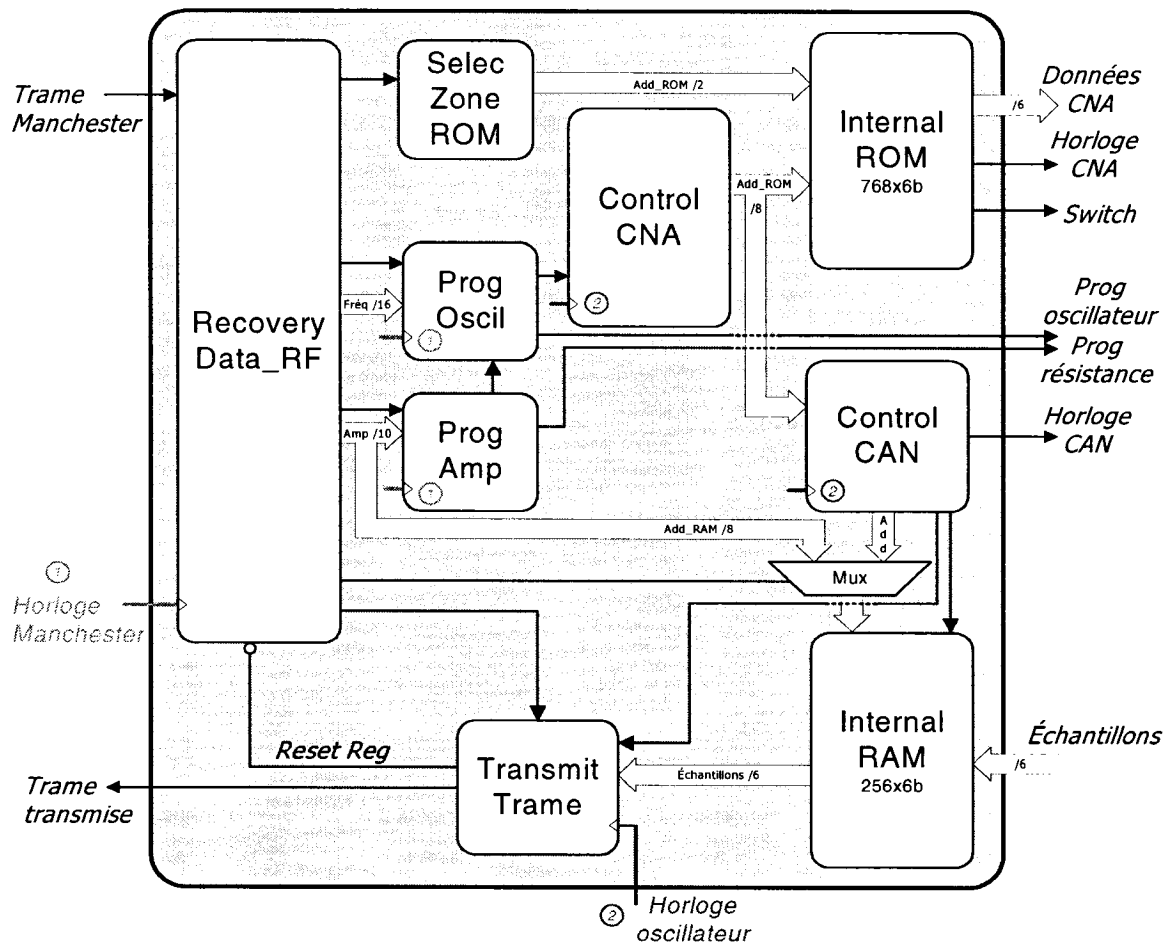


Figure 3-3 : Schéma bloc simplifié du contrôleur numérique

- Génération de la forme d'onde nécessaire à la mesure :

Une fois ces mises au point terminées, le bloc « ControlCNA » lit la ROM. Il génère de façon synchronisée une horloge car le CNA qui équipe le circuit intégré dédié à la mesure est enregistré. Le signal « Switch » est aussi généré, il permet de faire permuter une structure en H située dans le circuit intégré dédié à la mesure. Cette structure est nécessaire pour assurer une stimulation bipolaire. La même forme d'onde est transmise

durant la phase positive de l'électrode 1 à l'électrode 2, puis dans la phase négative de l'électrode 2 à l'électrode 1. On récupère ainsi toutes les charges injectées au nerf.

- Acquisition des échantillons :

Parallèlement à la génération de la stimulation, le bloc « ControlCAN » s'exécute. Il contrôle l'échantillonnage du CAN du circuit intégré dédié à la mesure grâce au signal d'horloge « *ClkCAN* ». De plus, il utilise les adresses générées par « ControlCNA » pour écrire les échantillons reçus du circuit intégré aux emplacements correspondants dans la RAM.

- Fin de la mesure :

Une fois que la RAM interne est pleine, le bloc « ProgOscil » reprogramme l'oscillateur de l'implant à 2 kHz afin de rencontrer les requis du protocole de communication. « TransmitTrame » se charge de transmettre au contrôleur externe l'information « Fin de mesure ». Ce bloc est constitué d'un registre à décalage de 18 bits servant à transmettre les données vers l'extérieur.

- Transmission des échantillons :

Une fois que l'information « Fin de mesure » a été envoyée au contrôleur externe, « TransmitTrame » réinitialise les registres du bloc de réception « RecoveryData_RF » afin d'accueillir une nouvelle trame. Celle-ci contient le mot de commande « Transfert des données RAM » et l'adresse du premier échantillon à communiquer. Il est à noter que lorsque le contrôleur externe émet une trame descendante, une interruption est programmée sur sa ligne de réception. Toute activité sur cette ligne interrompt la transmission pour permettre de débiter l'analyse des données qu'il reçoit. Ainsi, lorsque « TransmitTrame » transmet le premier échantillon contenu en RAM il entraîne une interruption du contrôleur externe qui récupère la donnée, vérifie son contenu et transmet une requête du deuxième échantillon. En cas d'erreur, c'est le même échantillon qui est

redemandé. Le reste de la communication se poursuit ainsi de suite, comme présenté sur la figure 3-4.

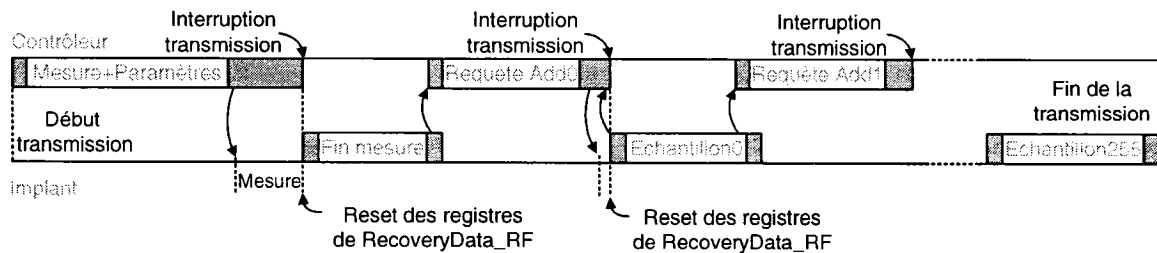


Figure 3-4 : Processus de requête de mesure et transmission de la RAM

3.6 Conclusion

Nous avons décrit dans ce chapitre l'architecture du système de monitoring de l'IET. Grâce à un choix des composants en accord avec les contraintes de l'application, il a été possible de mettre en oeuvre un implant de faible consommation permettant d'effectuer les trois méthodes de caractérisation choisies dans l'étude. Son lien de communication bidirectionnel sans fil assure à l'utilisateur un paramétrage des mesures de façon continue. Grâce à son autonomie limitée par la durée de vie des composants et non celle d'une batterie, il permet de mettre en place une étude chronique aboutissant à une meilleure compréhension de l'évolution de l'IET. Sa conception finale a été possible grâce à l'implémentation d'un circuit intégré dédié à l'exécution des mesures. Les choix relatifs à l'intégration de ce circuit font l'objet du chapitre suivant.

CHAPITRE 4

CONCEPTION DU CIRCUIT INTÉGRÉ DÉDIÉ AU MONITORING DE L'IET

4.1 Introduction

Le circuit intégré complété dans le cadre de ce projet est le cœur du système de monitoring. Ce circuit analogique mixte correspond à l'interface situé entre les électrodes connectées au nerf et le contrôleur numérique qui a fait l'objet du chapitre précédent. À partir des informations qui lui sont transmises, il génère les formes de stimulations voulues tout en échantillonnant la surtension d'électrode. Il a été réalisé en technologie CMOS 0,18 μm . Le principe utilisé est le même que celui proposé par des membres de l'équipe Polystim (Sawan *et al.* 2006, Donfack *et al.* 2000) dans d'anciennes architectures. Il s'agit d'injecter une stimulation en courant au nerf tout en mesurant la tension résultante sur les électrodes. Ce principe est illustré par la figure 4-1.

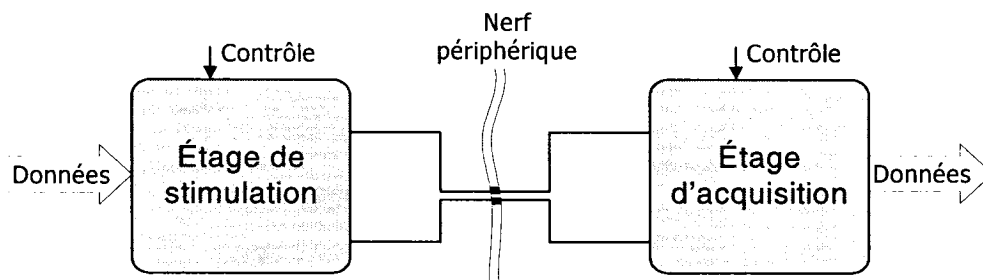


Figure 4-1 : Principe de mesure du système de monitoring

Cependant, les étages de stimulation et d'acquisition ont été complètement remaniés afin d'offrir une plus grande flexibilité et d'élargir le type de mesures disponibles.

4.2 Architecture du circuit intégré dédié au monitoring

L'architecture détaillée de la puce est présentée à la figure 4-2. L'étage de stimulation comporte deux éléments principaux : un convertisseur numérique à analogique (CNA),

suivi d'un commutateur de type pont en H. Cet étage permet de générer les formes d'onde de stimulation requises. Pour avoir un meilleur contrôle des quantités de charges transmises, on effectue des stimulations en courant et de type bipolaire. Grâce au pont en H, les charges injectées lors de la phase positive sont récupérées durant la phase négative.

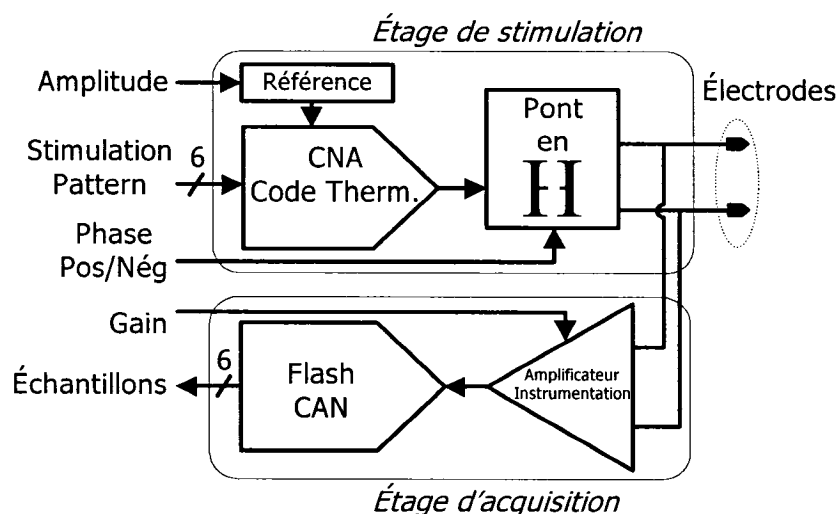


Figure 4-2 : Schéma bloc du circuit intégré ICFPMETM

L'étage d'acquisition est composé d'un amplificateur d'instrumentation (AI) qui permet de prélever la différence de tension entre les deux électrodes et d'un convertisseur analogique à numérique (CAN) qui génère les échantillons. Il est à noter que les électrodes de stimulation sont les mêmes que celles utilisées pour l'acquisition. Aussi la tension d'électrode due au phénomène décrit dans le paragraphe 1.1.4 est présente entre les électrodes de mesure. Cependant, aucun dispositif pour l'éliminer n'a été mis en place étant donné que celle-ci est négligeable en comparaison à l'amplitude des surtensions créées par les stimulations. Si notre objectif avait été d'acquérir des signaux neuronaux caractérisés par des amplitudes de l'ordre du microvolt, il aurait été nécessaire de considérer ce problème.

La stimulation et l'acquisition bénéficient d'une précision de 6 bits, ce choix a été guidé par l'espace alloué à la source de courant sur la puce.

4.3 Étage de stimulation en courant

4.3.1 Source de courant

D'anciens membres du laboratoire Polystim ont déjà présenté des sources de courant programmables dédiées à la stimulation en courant des nerfs. Toutes sont conçues autour d'une architecture code thermomètre. Celle-ci a l'avantage de favoriser une stimulation sécuritaire. En effet, la transition d'un code à un autre consécutif consiste à activer ou désactiver une source de courant unitaire, réduisant ainsi les piques de courant injectés au nerf. De plus elle garantit la monotonie. Les architectures de type « *binary weighted transistor* » sont un bon contre exemple (Ghorbel *et al.*, 2004). Un mésappariement de leurs transistors de base a une incidence beaucoup plus grave car la non monotonie advient alors pour plusieurs codes binaires. Plusieurs améliorations ont été apportées à ces anciens circuits afin de répondre aux contraintes de vitesse et de précision de notre application. En effet, pour générer une onde sinusoïdale de 64 niveaux à une fréquence de 100 kHz (décomposée en 256 échantillons temporels), la source de courant doit opérer à 25,6 MHz avec une précision de 6-bit. La figure 4-3 présente l'architecture proposée.

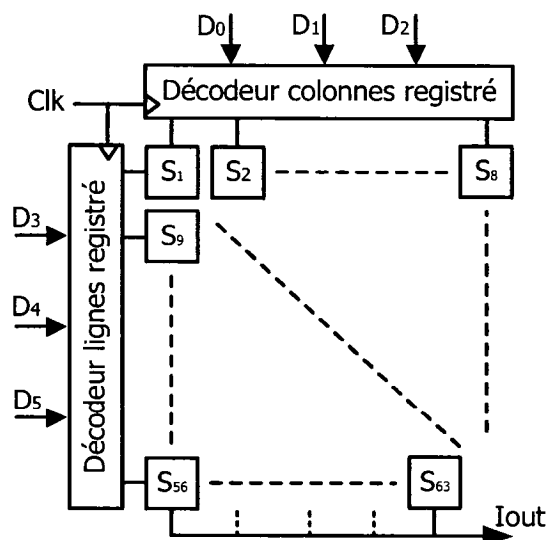


Figure 4-3 : Schéma bloc du CNA 6-bit à code thermomètre

Celle-ci est composée de 63 sources de courant unitaires et identiques disposées sous la forme d'une matrice. Afin de réduire le DNL (*Differential Non Linearity*) final de la source de courant, elles doivent être appariées au maximum. Cependant, chaque cellule nécessitant 3 signaux de contrôle d'activation/désactivation, un appariement des transistors selon les techniques habituelles de dessin aurait impliqué de très nombreuses interconnexions éliminant ainsi l'objectif recherché. De plus la distance maximale entre deux cellules étant relativement faible ($250\text{ }\mu\text{m}$), l'effet du mésappariement est réduit. Les décodeurs sont basés sur des cellules logiques fournies par la CMC Microsystems dans la technologie $0,18\text{ }\mu\text{m}$. Ils sont enregistrés afin d'éviter que tous « *glitches* » sur les entrées numériques ne se répercutent directement à la sortie du CNA.

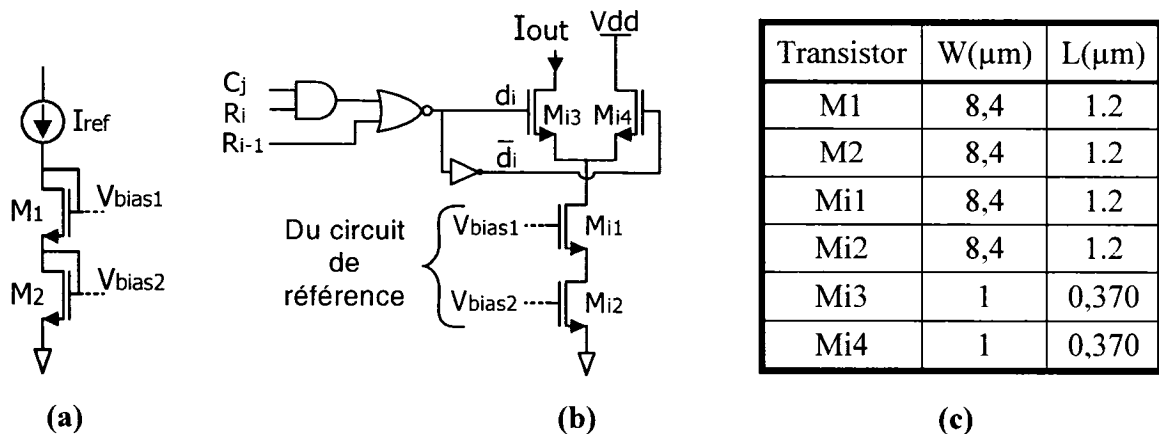


Figure 4-4 : Source de courant : (a) Circuit de référence, (b) Cellule unitaire, (c) Taille des transistors

Concernant les sources de courant unitaires, on utilise des miroirs de type cascode (M_{i1} et M_{i2}) afin d'augmenter leurs impédances de sortie. M_{i3} présente une deuxième barrière, on a donc un montage double cascode. Ainsi, la valeur du courant copié dépend moins de la variation de la tension à la sortie du CNA. Bien entendu, à cause des deux tensions drain-source de M_{i1} et M_{i2} , la plage de sortie en tension est diminuée.

Lorsqu'une source de courant unitaire est inactive, son transistor M_{i4} dirige le courant de l'alimentation vers la masse (figure 4-3). Sans ce transistor, le courant serait simplement annulé et à la réactivation, un rétablissement complet du courant serait nécessaire. Cette

technique d'activation des cellules augmente considérablement la rapidité de fonctionnement du CNA. En contrepartie, elle consomme en permanence le courant maximal de stimulation établi à 63 fois le courant de référence. Même pour des stimulations de l'ordre des centaines de microampères, la consommation totale reste raisonnable.

4.3.2 Pont en H

Il est basé sur 4 commutateurs disposés en H. Comme présenté à la figure 4-5, le courant est tiré de l'alimentation à travers le nerf par la source de courant. Des commutateurs de type porte de transmission sont utilisés afin d'améliorer la plage de tension exploitable pour les mesures.

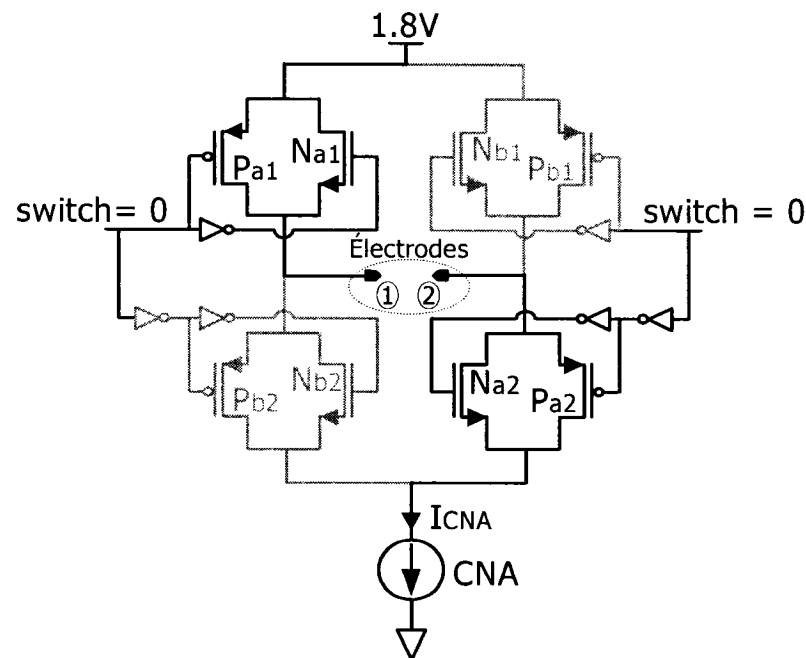


Figure 4-5 : Topologie du pont en H ($W = 60 \mu\text{m}$ / $L = 0,37 \mu\text{m}$) en configuration de stimulation électrode 1 vers électrode 2

Le point faible de cette architecture réside dans la résistance drain-source présentée par les commutateurs. En effet, ils sont soumis ici à des courants pouvant aller jusqu'à 1,44 mA (qui correspond à l'amplitude maximale des mesures), induisant ainsi des chutes de tension importantes. Cet inconvénient semble difficilement évitable, à moins d'utiliser

des technologies micromécaniques comme des MEMS (*Micro Electro-Mechanical Systems*). La seule issue convenable est d'utiliser des transistors de taille imposante afin de minimiser leur résistance drain-source. Heureusement, ce problème n'introduira pas d'erreur sur la mesure étant donné qu'elle est effectuée à partir de la différence de tensions entre les électrodes, et non entre une électrode et l'alimentation.

Le signal « *switch* » contrôle les paires de transistors (P_{a1}/N_{a1} et P_{a2}/N_{a2}) et (P_{b1}/N_{b1} et P_{b2}/N_{b2}) qui fonctionnent de façon mutuelle exclusive. La partie supérieure du pont en H est connectée à 1,8 V fixant ainsi le niveau DC des mesures. Mais les transistors doivent supporter des tensions supérieures à cause des mesures d'impédance complexe. En effet, lorsque l'IET présente un déphasage important, les stimulations engendrent des tensions supérieures au niveau DC de 1,8 V sur les électrodes. Ce phénomène est illustré à la figure 4-6.

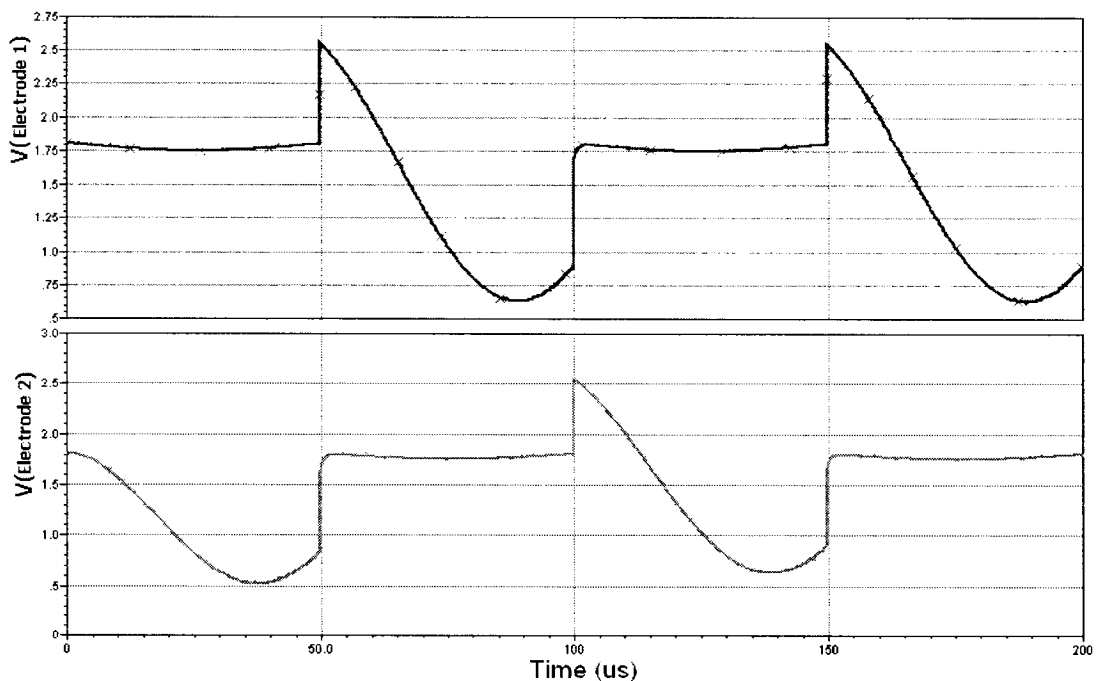


Figure 4-6 : Surtensions sur l'électrode 1 et 2

Ceci impose le choix de transistors de type MOS 3,3 V disponibles dans la technologie 0,18 μm de la compagnie CMC Microsystems. De même, une attention particulière devra

être apportée à la connexion de l'anneau de garde des plots d'entrée/sortie des électrodes. Les tensions doivent pouvoir monter librement au dessus de 1,8 V pour ne pas perturber les mesures.

4.4 Étage d'acquisition des tensions d'électrodes

4.4.1 Amplificateur d'instrumentation

La principale caractéristique de l'AI dans notre application réside dans sa capacité à suivre des variations de tension à ses bornes très rapides. En effet, lors de stimulation impulsionnelle de quelques microsecondes, la tension sur les électrodes peut gagner sa valeur maximale rapidement. Ainsi, son taux de montée peut atteindre plusieurs volts/ μ s. Afin de ne perdre aucune information l'AI doit restituer fidèlement le signal. D'autres spécifications nécessaires sont présentées dans le tableau 4-1.

Tableau 4-1 : Spécifications de l'AI

Alimentation	3,3V
Consommation	< 800 μ W
Polarisation (Niveau DC des signaux)	0,9V
Plage d'entrée mode commun	1,4V (1,2V - 2,6V)
Taux de montée (<i>slew rate</i>)	> 5 V/ μ s
CMRR*	> 90 dB
Gain différentiel	1 (soit 0 dB)

* CMRR = Common Mode Rejection Ratio

En particulier, on retrouve une plage d'entrée du mode commun assez grand et un gain différentiel unitaire facilitant l'acquisition des signaux de large amplitude.

a) Choix de l'architecture

La plupart des AI utilisent une architecture à base de résistance, comme le INA121 de ce Texas Instruments présenté à la figure 4-7.

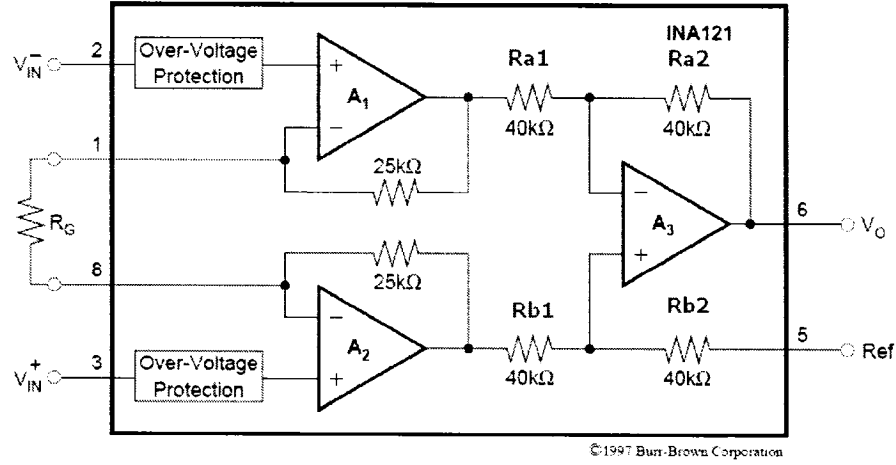


Figure 4-7 : Amplificateur d'instrumentation INA121 de chez Texas Instruments

Leurs performances dépendent grandement de l'appariement des résistances qui la composent. En effet, le gain en mode commun (équation 4.1) serait nul si $\frac{R_{a2}}{R_{a1}} = \frac{R_{b2}}{R_{b1}}$.

$$CMRR(db) = 20 \log \frac{|A_d|}{|A_{cm}|} = 20 \cdot \log \frac{\left| 1 + \frac{1}{2} \left[\frac{R_{a2}}{R_{a1}} + \frac{R_{b2}}{R_{b1}} \right] \right|}{\left| \frac{R_{a2}}{R_{a1}} - \frac{R_{b2}}{R_{b1}} \right|}} \quad (4.1)$$

Théoriquement, pour ces valeurs le CMRR est infini. Pour rejoindre cet objectif, des techniques avancées de calibrage des résistances sont utilisées comme le « *laser trimming* ».

Pour contourner ces étapes coûteuses, l'architecture de notre AI s'est basée sur de précédents travaux réalisés par l'équipe Polystim (Harb and Sawan, 1999). Dans les AI classiques (figure 4-7), ce sont les tensions qui sont différenciées. Afin d'éviter l'utilisation de résistances très précises, il est possible de réaliser la même fonction en utilisant les courants. Il suffit de convertir les tensions prélevées en courant, de les différencier et de les reconvertir en tension. L'architecture réalisant ce principe est présentée à la figure 4-8.

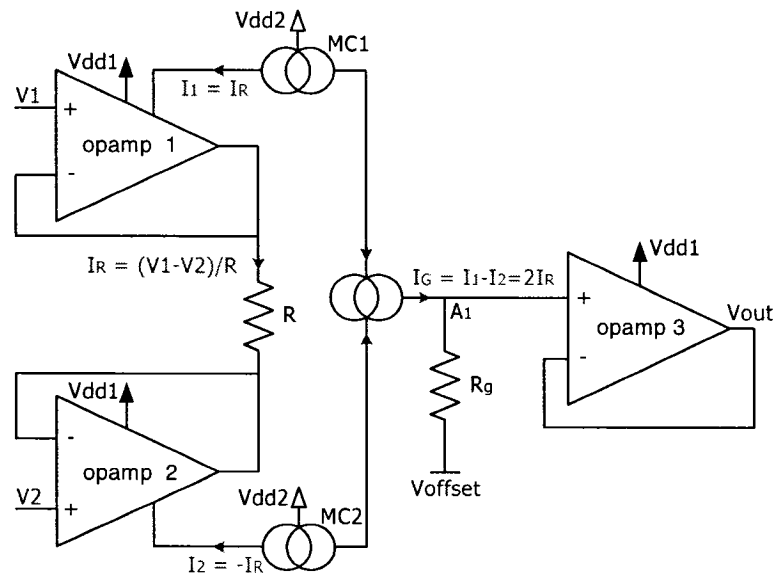


Figure 4-8 : Topologie de l'AI

b) Fonctionnement

Les deux amplificateurs opérationnels à l'entrée sont branchés en suiveur. Les tensions d'entrée V_1 et V_2 se retrouvent donc aux bornes de la résistance R . Cette résistance est parcourue par un courant I_R proportionnel à la différence des tensions aux entrées.

$$I_R = \frac{V_1 - V_2}{R} \quad (4.2)$$

L'étage de sortie des amplificateurs opérationnels est présenté à la figure 4-9.

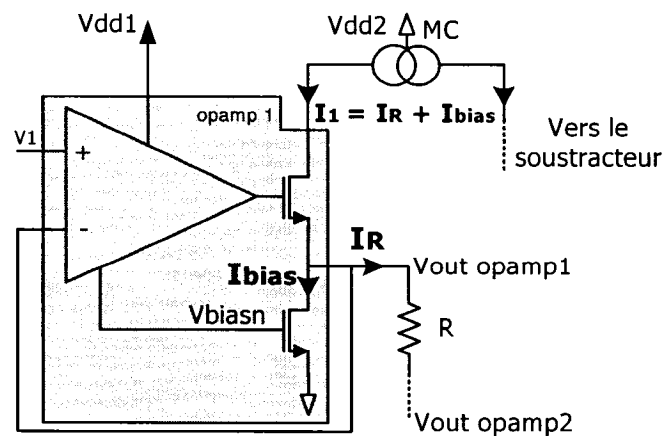


Figure 4-9 : Étage de sortie de l'amplificateur d'entrée

Le courant de polarisation de l'étage de sortie I_{bias} de l'amplificateur opérationnel opamp1 étant constant, le courant demandé par la charge vient s'ajouter à ce courant dans la branche supérieure et celui-ci est miroité par le miroir de courant. Ainsi :

$$I_1 = I_{bias} + I_R \quad (4.3)$$

$$I_2 = I_{bias} - I_R \quad (4.4)$$

Les courants I_1 et I_2 sont ensuite soustraits par un soustracteur de courant. Lorsque le courant I_1 est égal à I_2 , aucun courant ne circule dans la résistance R_g . Le potentiel en A1 (figure 4-8) est à ce moment égal au potentiel en V_{offset} , soit le voltage DC fixé à 900 mV. Lorsqu'il y a une différence entre les deux courants, le manque (ou l'excédant) de courant est tiré de (ou dirigé vers) la charge R_g . À partir des équations (4.3) et (4.4), la différence de courant est égale à :

$$I_g = I_1 - I_2 = 2I_R \quad (4.5)$$

Ce courant induit donc un potentiel V_g qui est appliqué à l'entrée de l'amplificateur opérationnel de sortie :

$$V_g = 2I_R R_g \quad (4.6)$$

L'amplificateur opérationnel de sortie étant branché en suiveur, la tension V_g est égale à la tension V_{out} . En remplaçant l'équation (4.2) dans l'équation (4.6), on obtient la relation entre la différence des tensions d'entrée et la tension de sortie :

$$V_{out} = 2 \frac{R_g}{R} (V_1 - V_2) \quad (4.7)$$

Le gain différentiel de l'AI est donc égal à $2R_g/R$. Comme nous désirons un gain différentiel unitaire pour notre application, nous devons avoir un ratio R_g/R égal à $1/2$.

c) Amplificateur d'entrée

Les amplificateurs opérationnels branchés sur les entrées sont nécessaires pour présenter une impédance d'entrée très élevée. Ils sont utilisés en suiveur et possèdent une charge de type résistive. Étant donné la bande passante importante requise des amplificateurs, leur conception est restreinte à trois étages afin de limiter l'introduction de pôles dans la

fonction de transfert. Les deux premiers offrent un gain important et le troisième élargit la plage de sortie tout en augmentant la résistance de sortie. Il est à noter que les amplificateurs utilisent une alimentation de 2,7 V, plus faible que celle des miroirs de courant MC1 et MC2 (figure 4-8) alimentés eux mêmes à 3,3 V. Pour le premier étage, trois topologies ont été considérées : paire différentielle simple, « *telescopic opamp* », ou « *folded cascode opamp* » (figure 4-10).

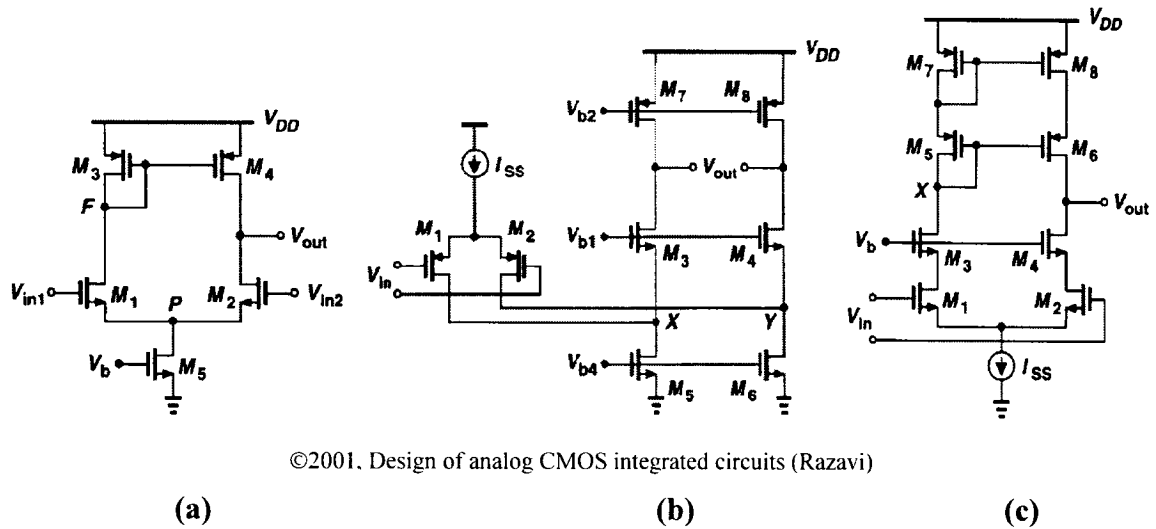


Figure 4-10 : (a) Paire différentielle, (b) Folded cascode opamp, (c) Telescopic opamp

Les deux paramètres importants ici sont le gain en tension différentiel et la plage d'entrée du mode commun. Une rapide comparaison favorise le « *folded cascode opamp* ». La plage d'entrée trop limitée du « *telescopic opamp* » et le besoin d'un gain en tension élevé ont mené à ce choix.

Tableau 4-2 : Caractéristiques des différentes architectures

Paire diff.	Gain différentiel	$gm_1 \cdot (r_{o4} \parallel r_{o2})$	-
	Plage d'entrée MC*	$(V_{dd} - V_{eff3} + V_{thn}) - (V_{eff5} + V_{thn})$	+
	Consommation	I_{ss}	++

Folded cascode opamp	Gain différentiel	$\approx g_{m_1} \cdot (r_{o10} \parallel (g_{m_4} \cdot r_{o4} \cdot (r_{o6} \parallel r_{o1})))$	++
	Plage d'entrée MC*	$(V_{dd} - V_{effss} - V_{thp}) - (V_{eff5} - V_{thp})$	++
	Consommation	$3 \cdot I_{ss}$	-
Telescopic opamp	Gain différentiel	$\approx g_{m_1} \cdot (r_{o10} \parallel (g_{m_4} \cdot r_{o4} \cdot (r_{o6} \parallel r_{o1})))$	++
	Plage d'entrée MC*	$V_h - (V_{thn} + V_{effss})$	+
	Consommation	I_{ss}	+

* MC = Mode commun

Comme son nom l'indique, le « *folded cascode opamp* » correspond à un « *telescopic opamp* » replié sur lui-même. Ceci à l'avantage de ne pas avoir trop de transistors empilés, augmentant ainsi les plages d'excursion des signaux. En contre partie, chaque étage doit être polarisé ce qui implique l'ajout de sources de courant. C'est pourquoi sa consommation est plus élevée. La nécessité d'un « *slew rate* » élevé a privilégié le choix de transistors de type PMOS à l'entrée, car pour un même courant de polarisation, leur tension efficace (qui est la tension drain-source minimale pour fonctionner en régime saturé) est plus élevée comparativement à des NMOS de même dimension. De plus, le bruit 1/f est ainsi minimisé étant donné que la mobilité des porteurs majoritaires est plus faible. Le deuxième étage est constitué d'une source commune avec une charge de type source de courant. Enfin, pour le troisième étage, une architecture classique de type suiveur semble la plus appropriée. Afin d'éviter de subir les inconvénients du « *body effect* », le puit du transistor de sortie doit être isolé du substrat et connecté à sa source. L'architecture finale des amplificateurs d'entrée est présentée à la figure 4-11 avec ses tailles de transistors (W/L).

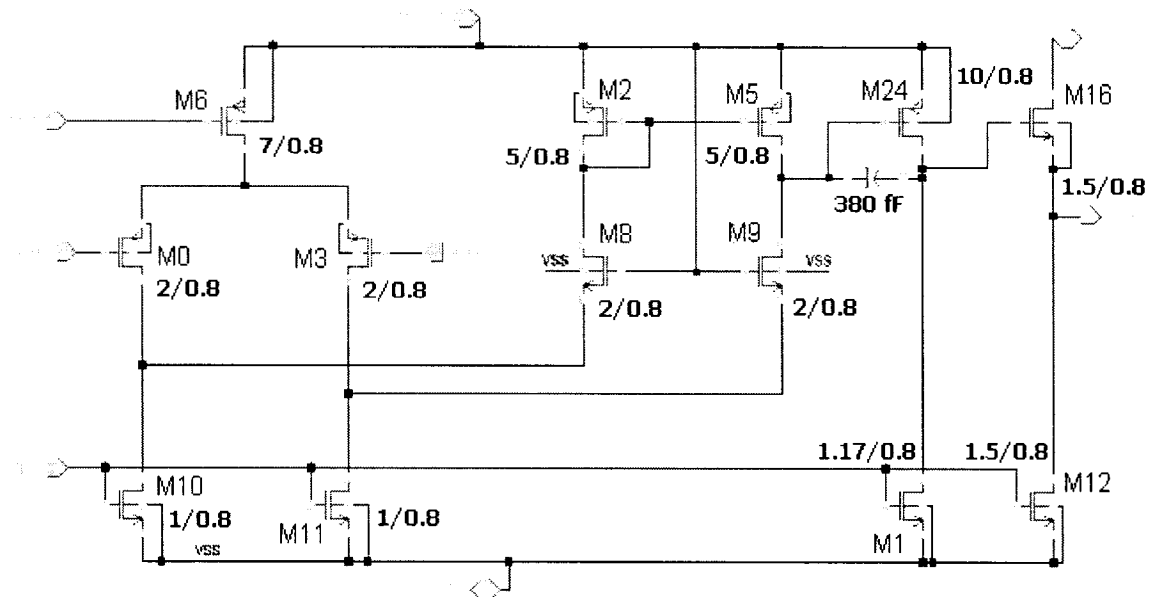
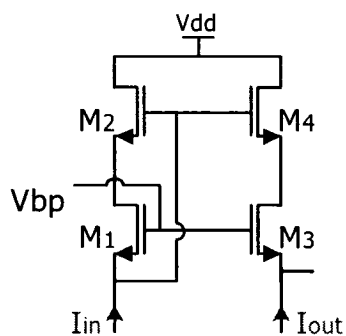


Figure 4-11 : Architecture des amplificateurs d'entrée

d) Miroir de courant

La précision des miroirs MC1 et MC2 est essentielle car elle influe beaucoup sur la fidélité de reproduction du signal. Les miroirs de type cascode sont favorisés garantissant ainsi une impédance de sortie importante. D'autre part, des miroirs de type « *wide swing cascode* » ont été utilisés (Bruun and Shah, 1998) afin d'obtenir une plage d'excursion maximale. On retrouve leur topologie sur la figure 4-12.



(a)

Transistor	W(μm)	L(μm)
M _{1,2,3,4}	10	0,8
Vdd	3,3 V	
Vbp	1,8 V	

(b)

Figure 4-12 : (a) Miroir de courant *wide swing cascode*, (b) Tensions et tailles des transistors

e) Soustracteur

L'architecture du circuit de soustraction est basée aussi sur un miroir de courant « *wide swing cascode* » (figure 4-13).

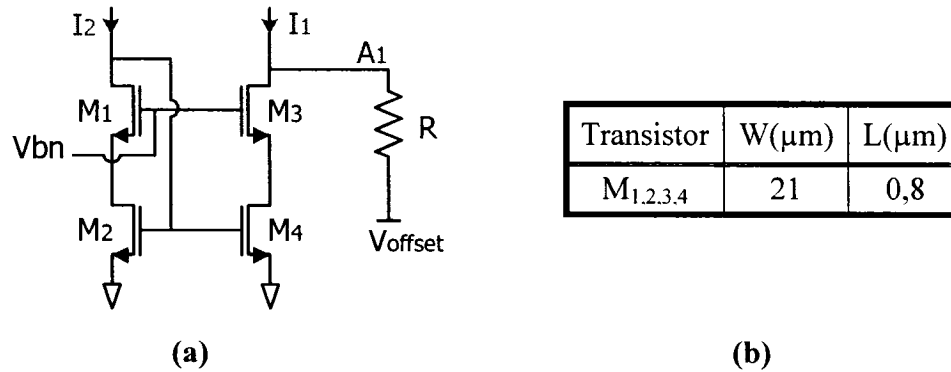


Figure 4-13 : (a) Soustracteur de courant, (b) Tailles des transistors

I_1 et I_2 sont injectés respectivement sur les drains de M3 et M1. Afin que la copie soit la plus précise possible, V_{ds2} et V_{ds4} doivent rester très proches. Par contre le drain de M3 peut subir des variations de tension importante, c'est donc en ce point qu'est branchée la résistance récupérant la différence des courants.

f) Amplificateur de sortie

La charge des amplificateurs d'entrée est purement résistive. Dans le cas de l'amplificateur de sortie, des modifications doivent être apportées car la charge est maintenant capacitive. En effet, dans l'étage d'acquisition, la sortie de l'AI est reliée à un CAN. Afin d'éviter toute instabilité, la puissance de l'étage de sortie de cet amplificateur a été grandement accrue en augmentant le courant de polarisation de son étage de sortie. C'est lui qui consomme ainsi le plus de courant (648 μW en simulation).

g) Technique de dessin garantissant des performances maximales

Les calculs de gain et de CMRR présentés précédemment sont basés sur des cas idéaux. Or, lors de la fabrication du circuit il est certain que les performances de l'AI seront affectées de par les variations de procédé et la valeur approximative des composants. Ainsi, la section suivante présente les problèmes liés au mésappariement des composants,

la façon dont ils affectent les performances et enfin les solutions proposées face à ces problèmes.

- Mésappariement des résistances pour le gain différentiel :

Comme mentionné précédemment, le gain différentiel de l'amplificateur est défini par la relation suivante :

$$G_{diff} = 2 \frac{R_g}{R} \quad (4.8)$$

Pour obtenir un gain unitaire, il faut que le ratio R_g/R soit exactement égal à $1/2$. Cependant, il reste très difficile d'obtenir précisément ce ratio dans un circuit intégré. Deux solutions sont alors proposées : 1) Lors de la réalisation du circuit, quelles que soient le type de résistances utilisées (*diffused, polysilicon, well resistors*) la meilleure précision relative atteignable est de 2 %. Considérant ce problème, une phase de calibrage peut être envisagée pour caractériser cette erreur. En appliquant une différence de potentiel aux entrées de l'AI et en mesurant sa sortie le gain serait connu avec précision. Après échantillonnage de la sortie de l'AI, on peut rectifier cette erreur numériquement. 2) Une deuxième solution plus adéquate consiste à laisser la résistance R à l'extérieur du circuit. Ainsi, l'utilisateur peut régler sa valeur afin d'atteindre le gain désiré. C'est cette solution qui a été choisie.

- Mésappariement des miroirs de courant et des courants de polarisation :

Voici les points les plus critiques de l'AI. Le décalage (*offset*) à la sortie, le gain différentiel, le gain mode commun et donc le CMRR de l'AI, sont affectés lorsque les miroirs de courant et les courants de polarisation des étages de sortie des amplificateurs ne sont pas respectivement, appariés et identiques. Pour justifier ces affirmations, quelques calculs sont nécessaires. Soient k_1 et k_2 des facteurs représentant le mésappariement des miroirs de courant situés au dessus des amplificateurs d'entrée. Il est aussi supposé que les courants de polarisation des étages de sortie des amplificateurs I_{bias1} (I_{b1}) et I_{bias2} (I_{b2}) sont sensiblement différents. En considérant le circuit de la figure 4-8, on retrouve :

$$I_{copié1} = (I_{b1} + I_R)k_1 \quad (4.9)$$

$$I_{copié2} = (Ib_2 - I_R)k_2 \quad (4.10)$$

Après le soustracteur on a :

$$I_{copié1} - I_{copié2} = k_1 Ib_1 - k_2 Ib_2 + k_1 I_R + k_2 I_R \quad (4.11)$$

Et à la sortie de l'AI :

$$V_{out} = R_g (k_1 Ib_1 - k_2 Ib_2 + k_1 I_R + k_2 I_R) \quad (4.12)$$

$$V_{out} = R_g k_1 Ib_1 - R_g k_2 Ib_2 + R_g I_R (k_1 + k_2) \quad (4.13)$$

$$\Rightarrow V_{out} = R_g k_1 Ib_1 - R_g k_2 Ib_2 + \frac{R_g}{R} (V_1 - V_2) (k_1 + k_2) \quad (4.14)$$

Si $Ib_1 = Ib_2 = Ib$:

$$V_{out} = R_g (k_1 - k_2) Ib + \frac{R_g}{R} (V_1 - V_2) (k_1 + k_2) \quad (4.15)$$

Même en ayant les courants de polarisation appariés, il y a un décalage à la sortie et une variation du gain différentiel due au mésappariement des miroirs de courant.

Maintenant, si $k_1 = k_2 = k$:

$$V_{out} = R_g k (Ib_1 - Ib_2) + \frac{R_g}{R} (V_1 - V_2) (2k) \quad (4.16)$$

Il existe encore un décalage et une variation du gain différentiel.

Si $Ib_1 = Ib_2 = Ib$ et $k_1 = k_2 = k$:

$$V_{out} = \frac{R_g}{R} (V_1 - V_2) (2k) \quad (4.17)$$

Pour un bon appariement on retrouve le gain différentiel. Pour conclure, un mésappariement des courants de polarisation implique un décalage à la sortie. De plus, un mésappariement des miroirs de courants ajoute un décalage et affecte le gain différentiel. Cependant, il est possible de rendre ces erreurs peu influentes sur les performances du circuit. En effet, en utilisant des techniques avancées de dessin, il est possible d'atteindre un appariement de 0,5 % sur les tailles des transistors. Ainsi, en considérant un courant

de polarisation $I_{b1} = 10 \mu A$, on pourra avoir $I_{b2} = 10,05 \mu A$ et $k_1 = 1$, $k_2 = 1,005$. D'où l'équation (4.14) donne :

$$V_{out} = 40k\Omega \times 10\mu A - 40k\Omega \times 1.005 \times 10.05\mu A + \frac{40k\Omega}{80k\Omega} (V_1 - V_2) \times 2.005$$

$$\Rightarrow V_{out} = -4mV + 1.0025(V_1 - V_2) \quad (4.18)$$

Le décalage de 4 mV et l'augmentation du gain différentiel de 0,25 % restent tout à fait acceptables.

Afin d'obtenir les valeurs d'appariement spécifiées, les configurations de type centroïde commun à une et deux dimensions sont utilisées.

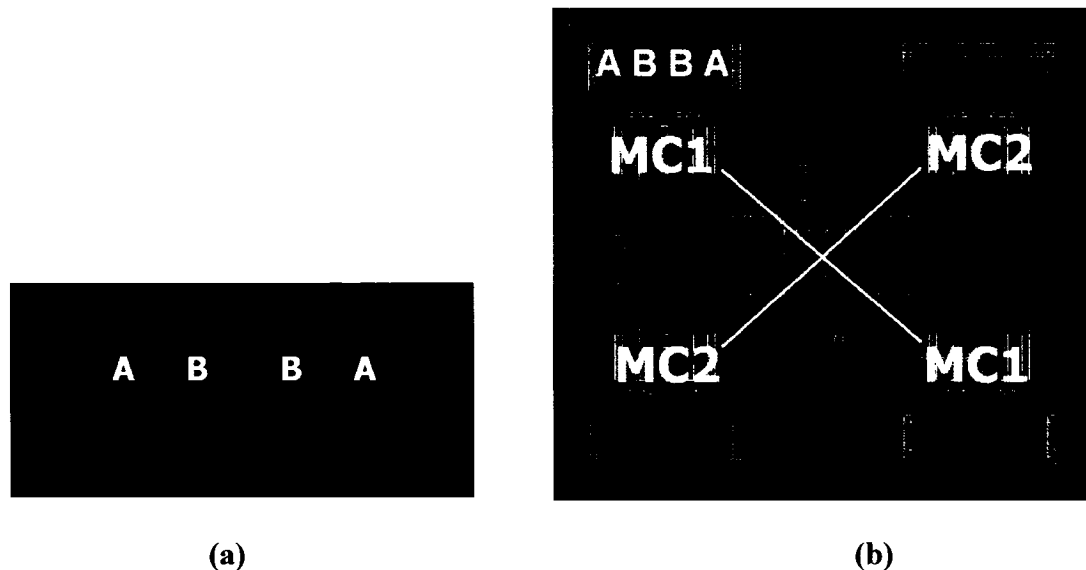


Figure 4-14 : Dessin des masques :
(a) Des transistors de polarisation, (b) Des miroirs de courant

Le transistor M12 (figure 4-11) des amplificateurs opérationnels d'entrées sont chacun divisés en 4 et appariés grâce à la configuration de centroïde commun à une dimension type ABBA (figure 4-14a). Concernant les miroirs MC1 et MC2, chacun de leur transistor a été divisé par deux donnant ainsi 4 miroirs de courant (MC1a/MC1b, MC2a/MC2b) et disposés en centroïde commun à deux dimensions comme illustré à la figure 4-14 (b). De plus tous les transistors des miroirs sont divisés eux mêmes par deux

et appariés en centroïde commun à une dimension type ABBA afin d'aller chercher un appariement optimal.

4.4.2 Convertisseur analogique à numérique

Le choix d'une architecture d'un CAN est en général déterminé par un compromis entre les contraintes de vitesse d'échantillonnage, de consommation et de précision. Dans notre cas, la spectroscopie d'impédance complexe et la mesure impulsionnelle intensiostatique requiert des vitesses d'échantillonnage élevées. En effet, prenons l'exemple d'une mesure d'impédance à 100 kHz ; comme décrit dans le paragraphe 3.5.2, le CAN acquiert 256 valeurs en une période ce qui implique une fréquence d'échantillonnage de 25,6 MHz. De telles vitesses résultent automatiquement une architecture de type parallèle (figure 4-15).

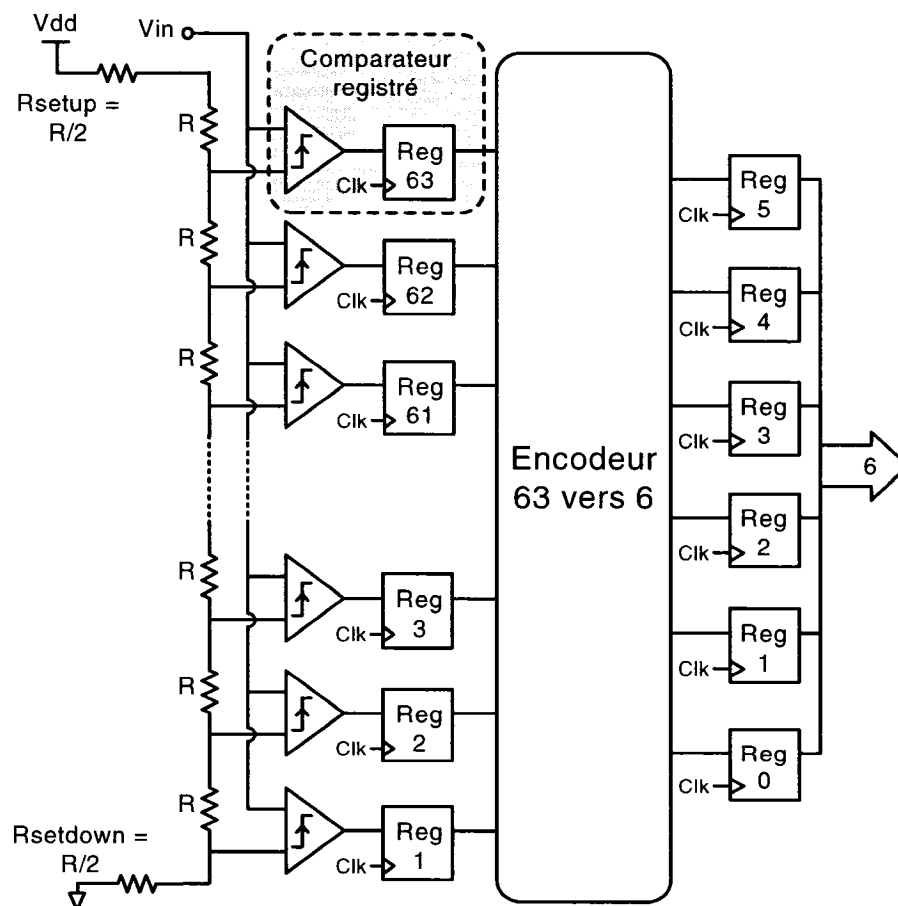


Figure 4-15 : Topologie du CAN parallèle 6-bit

L'espace de silicium dédié au composant et la consommation maximale étant assez restreints, une précision de 6 bits paraît être le meilleur compromis. D'autre part, cette architecture est composée de beaucoup de composants redondants ce qui rend son implémentation assez facile. En particulier on retrouve une chaîne résistive, 63 comparateurs identiques et un décodeur numérique. Il est à noter que le 64^{ième} comparateur n'a pas été implanté car il apportait peu d'informations en dehors du dépassement de la plage d'entrée du CAN. Le comparateur constitue la partie la plus délicate du composant. Il détermine la plage d'entrée, la vitesse maximale d'échantillonnage et le DNL (*Differential Non Linearity*) du convertisseur.

Afin d'assurer la stabilité des données malgré les variations de l'entrée, ces données sont enregistrées après les comparateurs et à la sortie du décodeur. L'échelle résistive est constituée de 63 résistances et permet de fournir les 63 points de tensions de référence pour les comparateurs. Celle-ci est réalisée à l'aide de métal 1 ($0,075 \Omega/\text{sq}$) disposé en motif de serpentín identique de 83Ω . Le choix de cette valeur fait l'objet d'un compromis, celle-ci doit être assez élevée afin limiter la consommation de courant de l'échelle résistive (qui s'établit ainsi à $609,9 \mu\text{W}$), mais à la fois assez faible pour réduire le couplage avec les capacités d'entrées des comparateurs.

a) Le comparateur

De précédents travaux du laboratoire Polystim ont validé la fonctionnalité des comparateurs « *clocked CMOS comparator* ». Leur faible consommation et leur rapidité d'exécution nous ont poussé à choisir cette architecture. De plus, son fonctionnement est relativement simple, il se décompose en deux phases principales, la phase de charge et la phase d'évaluation. La première étape consiste à fermer les commutateurs 1 et 2 (figure 4-16) ayant pour effet de positionner A1 sur son seuil de métastabilité (fixé à 900 mV). V_{in} étant déconnecté, la différence de tension entre ce seuil et V_{ref} se charge au travers la capacité C. Ensuite, la configuration des inverseurs est intervertie (1 et 2 ouverts, 3 fermé), ainsi le potentiel en V_{in} pousse (tire) la tension ($V_a - V_b$) au dessus (dessous) de la position d'équilibre de l'inverseur. Il bascule ainsi vers un niveau logique 0 ou 1,8 V.

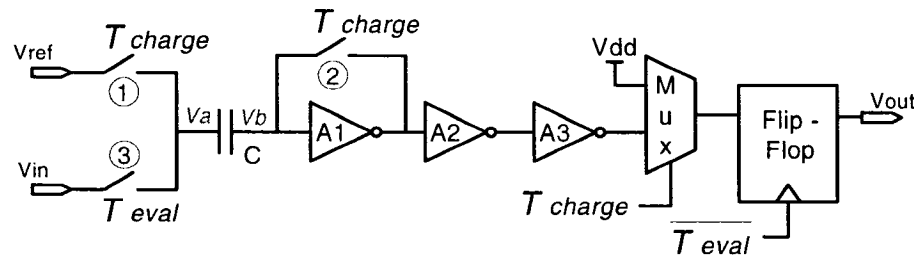


Figure 4-16 : Circuit du comparateur

Plusieurs améliorations ont été apportées à l'architecture précédente (Trépanier, 2005). Tout d'abord la chaîne d'inverseurs a été allongée à 3 éléments afin d'amplifier le phénomène « d'avalanche d'inversion » se produisant lorsqu'une différence de tension est appliquée à l'entrée de l'inverseur A1. On garantit ainsi un niveau logique valide à la sortie du comparateur. À cause de la caractéristique non idéale des inverseurs, les tensions à leurs entrées proches de leur seuil d'inversion peut entraîner un niveau indéterminé à leurs sorties. En effet, lorsque V_b présente un potentiel voisin du seuil de métastabilité, la tension à la sortie de A1 s'écarte un peu de ce seuil mais ne représente pas encore un niveau logique franc. Après A2, on retrouve un niveau proche d'un niveau logique. À la sortie de A3, nous sommes assurés d'obtenir un niveau logique valide. Ensuite, la taille de la capacité et donc sa valeur a été augmentée jusqu'à atteindre 200 pF afin de minimiser l'influence du phénomène d'injection de charges dû aux commutateurs 1 et 2 sur la comparaison. En effet d'après l'équation (4.19), plus la valeur de C est grande, plus une variation sur Q a une petite influence sur $(V_a - V_b)$.

$$Q = C.(V_a - V_b) \quad (4.19)$$

Enfin, pour des raisons de synchronisation, une bascule a été ajoutée à la sortie du comparateur. Afin d'éviter tout état métastable à son entrée, un multiplexeur permet de garantir un niveau logique à son entrée en tout temps, évitant ainsi toute consommation démesurée provoquée par des niveaux intermédiaires dans les circuits logiques. Les inverseurs ont été conçus avec des longueurs de grille minimales afin de diminuer au maximum leur consommation en état de métastabilité. Ainsi, le comparateur consomme en moyenne 13,26 μW par cycle complet de comparaison. Pour finir, dans le but

d'utiliser toute la plage d'entrée de 0 à 1,8 V, les commutateurs sont des portes de transmission réduisant par la même occasion l'effet d'injection de charges. Sur le même chemin, des « *dummys* » de demi taille ont été placées afin de minimiser l'impact du « *clock feedthrough* » (Johns and Martin 1997, p. 338).

b) Décodeur numérique

A haute vitesse de conversion, la gigue et les délais de l'horloge relatifs à chacun des comparateurs peuvent entraîner une désynchronisation et donc des erreurs de « bulles » dans l'encodage du code thermomètre. Une « bulle » est définie par un « 0 » inattendu dans une suite de « 1 » à la sortie des comparateurs. Il est possible de minimiser ce problème en utilisant des techniques d'encodage particulières, tel qu'avec un décodeur de type Gray. Le code thermomètre est d'abord converti en code Gray avant d'être converti en code binaire (Sheikhaei *et al.*, 2005). L'avantage du code Gray vient du fait que le changement d'un code à un autre n'implique le changement que d'un seul bit. On retrouve sur la figure 4-17 le principe du codage.

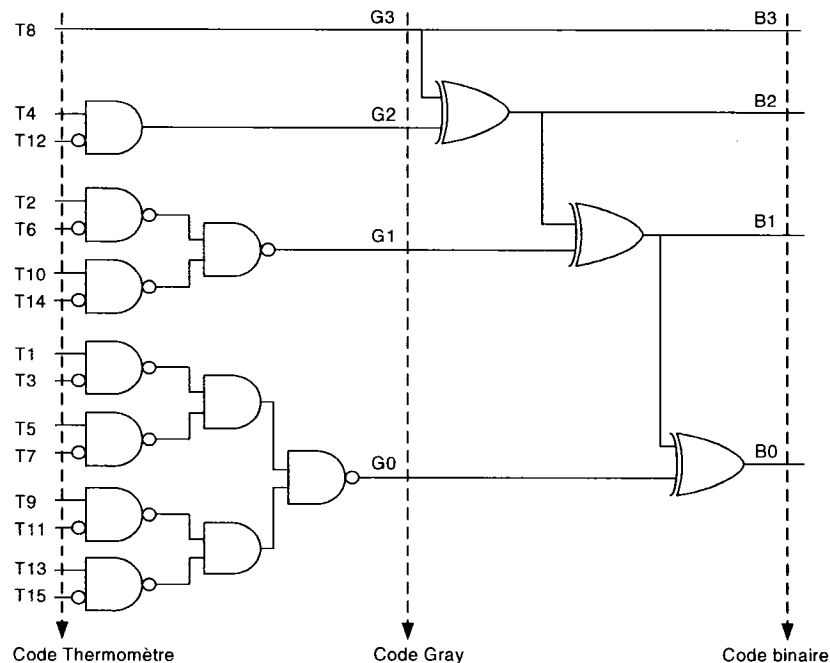


Figure 4-17 : Topologie d'un encodeur Gray 4 bits

4.5 Simulations du circuit intégré de monitoring

Toutes les simulations nécessaires pour valider chacun des composants du circuit intégré ont été effectuées grâce à l'outil de simulation « Spectre ». On peut les retrouver dans le chapitre 5 étant donné qu'ils ont été comparés avec ceux obtenus expérimentalement. De plus, il est à noter que pour chacun des composants, les tests de « corners » ont été faits. Face à ces variations de procédé extrêmes, le CAN et le CNA présentaient un comportement très similaire à celui obtenu en conditions nominales. Seul les performances de l'AI étaient affectées, notamment en raison du circuit de polarisation qui générait des tensions de polarisation différentes.

4.6 Conclusion

Le circuit intégré de monitoring de l'IET détaillé dans ce chapitre et nommé ICFPMETM, permet d'effectuer toutes les mesures de caractérisation nécessaires à une étude chronique de l'IET. Elle est basée sur un système de stimulation acquisition simultanée. Les choix de conception des blocs qui la composent ont été détaillés dans ce chapitre. Les simulations dans l'outil de conception (Cadence) ont donné des résultats satisfaisants permettant de valider sa fabrication. Afin de tester ses performances et de vérifier sa fonctionnalité au sein de l'implant de monitoring, la puce a été fabriquée à la fonderie TSMC (Taiwan Semiconductor Manufacturing Company). Dans le chapitre 5, nous présentons divers résultats de performance de la puce, ainsi que des résultats expérimentaux *in vitro* du système de monitoring complet.

CHAPITRE 5

RÉSULTATS ET TESTS

5.1 Introduction

Dans la première partie de ce chapitre nous présentons les mesures prises sur le circuit intégré ainsi que les discussions relatives à l'écart entre les performances simulées et celles obtenues en réalité. Toutes ces mesures ont été faites sur le circuit à l'aide des appareils de test du laboratoire Polystim, notamment l'oscilloscope Tektronix CSA740413 4 GHz. Tous les signaux sont référencés à la masse.

La deuxième partie du chapitre présente les résultats de l'ensemble du système de monitoring. Pour cela la puce ICFPMETM (*Integrated Circuit Polytechnique Montréal Electrode Tissues Monitoring*) est intégrée à l'implant et commandée par le contrôleur numérique embarqué qui a fait l'objet du chapitre 3. Ainsi il a été possible de valider toutes les fonctionnalités du système de caractérisation de l'interface électrode-tissus nerveux. On retrouve des mesures *in vitro* prises sur deux électrodes de platine plongées dans un bain salin (0,9 % NaCl) reconstituant le milieu biologique.

5.2 Circuit intégré dédié au monitoring ICFPMETM

La microphotographie de la puce est présentée sur la figure 5-1. La partie supérieure correspond au dessin des masques du CAN, en bas à gauche celui du CNA et enfin au centre inférieur celui de l'AI.

On peut remarquer la présence d'une certaine quantité d'espace libre. Cependant l'ensemble du circuit était difficilement intégrable dans 1mm^2 et le besoin d'un grand nombre de plots d'entrée/sortie nécessaires pour tester chaque module a contraint à passer à une taille supérieure de 2mm^2 . En particulier, l'architecture du CAN occupe la majeure

partie de l'espace. Pour obtenir une échelle résistive linéaire et limiter au maximum les interconnexions et les longs fils, elle est étendue sur toute la largeur du circuit. Cette vue confirme aussi la limitation imposée à 6 bits sur la précision du CNA et du CAN.

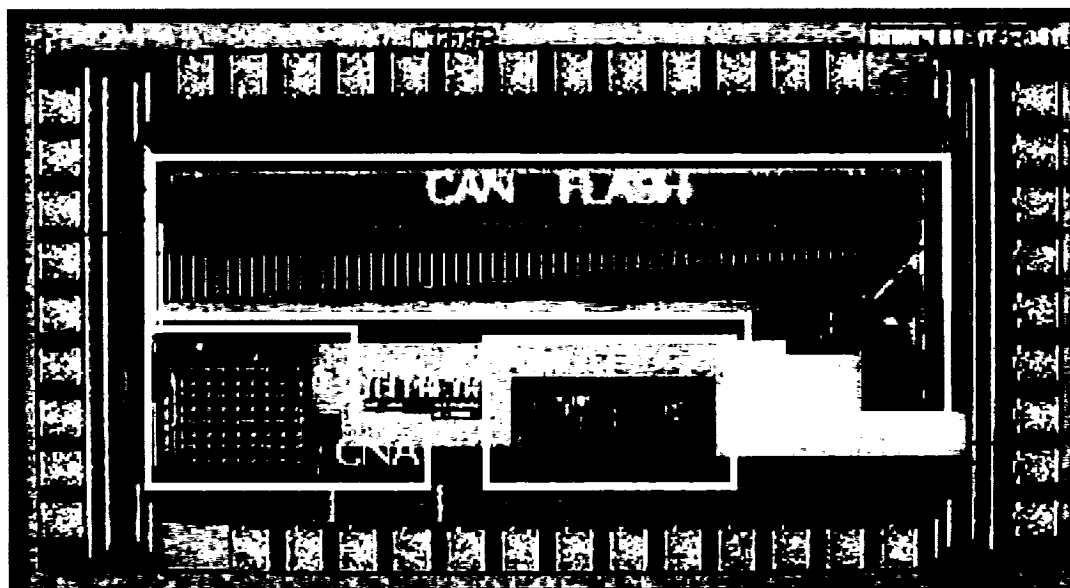


Figure 5-1 : Microphotographie de la puce ICFPMETM

5.2.1 Source de courant

La fonction principale de la source de courant est de générer les formes d'onde de stimulation. Les performances caractéristiques à cette fonction sont présentées ci-dessous.

- Plage de courant de stimulation et plage de sortie en tension du CNA:

L'amplitude du courant de stimulation est fixée par un courant unitaire, lui-même multiplié par 63 (pour le code maximum $63_{\text{Décimal}} = 11\ 1111_{\text{Binaire}} = 3F_{\text{Héxadécimal}}$). Il peut être fourni en variant la tension de grille d'un transistor ou en l'injectant directement au circuit. La valeur maximale du courant qui peut être généré est mesurée à 1,446mA. La tension maximale à la sortie du CNA est 1,8 V. Le courant reste linéaire tant que la tension de sortie reste au-dessus de la valeur efficace ($V_{\text{eff}} = V_{\text{gs}} - V_{\text{th}}$) des miroirs de courant cascodes. Elle est mesurée à 132 mV. La plage de sortie est donc de 1,668 V.

- Fréquence de fonctionnement du CNA:

Celle-ci est établie par le temps de réponse totale du CNA. Ainsi, deux temps d'établissement ont été mesurés, le positif qui correspond au passage du code 00_H à $3F_H$ (identifié par $st_{up} = \text{setup time up}$), et le négatif pour le passage du code $3F_H$ à 00_H (identifié par $st_{down} = \text{setup time down}$). Pour chacun d'eux on prends la mesure sur la tension de sortie du CNA à $\pm 1/2 \text{ LSB}$ de la valeur finale programmée.

Ici, le courant maximal programmé est fixé à 1,33 mA et la charge est une résistance de $1 \text{ k}\Omega$; st_{up} et st_{down} sont mesurés respectivement à 720 ns et 248 ns. La mesure de st_{up} est présentée sur la figure 5-2.

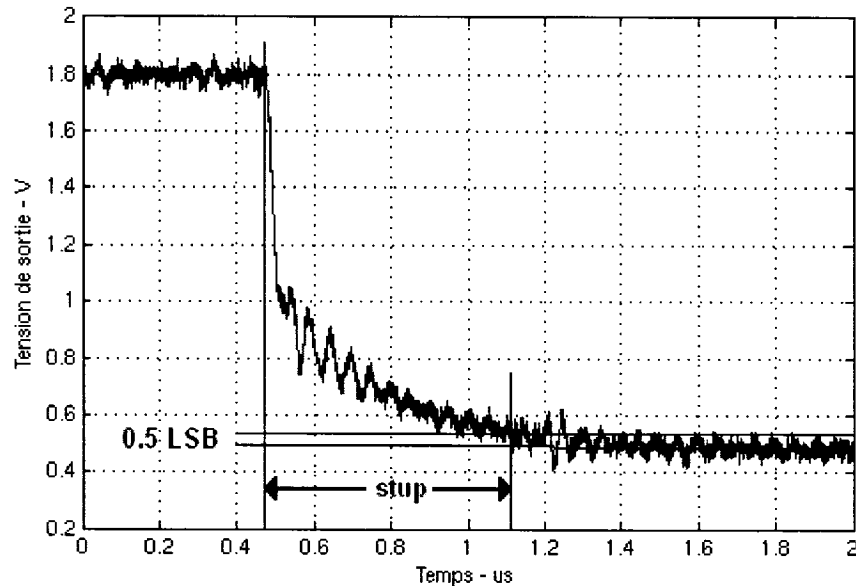


Figure 5-2 : Mesure du temps d'établissement de la sortie du CNA à $\pm 1/2 \text{ LSB}$ de la valeur finale lors du passage du code 00_H à $3F_H$

Le CNA impose un courant à travers la résistance branchée entre l'alimentation de 1,8 V et sa sortie. C'est pourquoi on observe un échelon négatif. Ces délais dépendent des capacités parasites introduites par les commutateurs du pont en H.

Ces temps d'établissement de l'ordre des nanosecondes impliquent donc une vitesse de fonctionnement du CNA de l'ordre du mégahertz. Les figures 5-3 et 5-4 présentent la

génération d'une rampe de 100 Hz et 100 kHz. Lors de la montée ou de la descente, elles parcourent les 63 pas du CNA qui est donc cadencé respectivement à 25,6 kHz et 25,6 MHz.

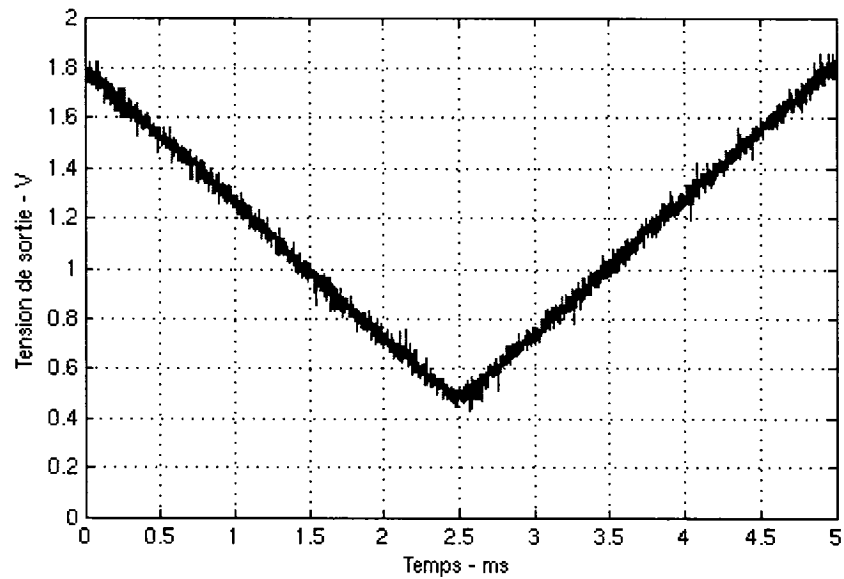


Figure 5-3 : Génération d'une rampe à 100 Hz

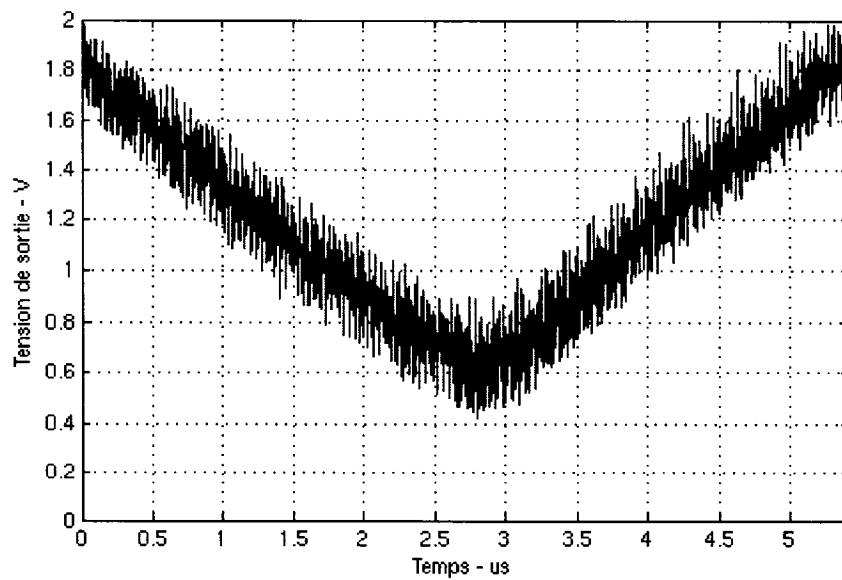


Figure 5-4 : Génération d'une rampe à 100 kHz

- Consommation d'énergie du CNA:

La consommation statique de la source de courant est définie par le courant unitaire multiplié par 63. Ainsi, pour un courant unitaire de $3\ \mu\text{A}$, la consommation statique est mesurée à $194\ \mu\text{A}$, donc une variation de 2,64 % par rapport aux $189\ \mu\text{A}$ calculés théoriquement. Les légères variations induites sur les différentes tensions de référence qui contrôlent les 63 sources de courant sont sûrement à l'origine de cette erreur. En effet, la distribution des références nécessite de longs fils pour alimenter chacune des cellules. Ils deviennent alors un peu résistifs et entraînent une légère déviation sur la tension qu'ils conduisent.

5.2.2 Amplificateur d'instrumentation

Les caractéristiques importantes pour l'AI sont sa plage d'entrée mode commun (MC) et son « *slew rate* » qui définissent sa capacité à suivre des signaux de grandes amplitudes et très rapides. Sa bande passante ainsi que sa consommation sont aussi présentées.

- Plage d'entrée mode commun de l'AI:

Le calcul qui détermine la plage d'entrée MC de l'AI a été présenté dans le tableau 4-2. La borne supérieure est bien celle escomptée, simulée à 2,45 V, elle est mesurée à 2,52 V. Par contre la borne inférieure est plus limitée que prévu. En effet, à la sortie du pont en H, les signaux sont centrés à 1,8 V, or la plage d'entrée mode commun de l'AI, ainsi que celle du CAN, sont centrées à 900 mV. Ainsi, lors de la conception il a été nécessaire d'introduire des suiveurs (architecture à deux transistors « *source follower with NMOS transistor as current source* » Johns and Martin 1997, p.130) qui permettent de décaler de 900 mV les signaux avant d'être connectés à l'entrée de l'AI. Or, le transistor NMOS permettant de polariser le transistor suiveur introduit une limite à respecter sur la tension d'entrée minimale. Simulée à 1,122 V, elle est mesurée à 1,13 V. Nous aboutissons à une plage d'entrée MC de $2,52 - 1,13 = 1,39\ \text{V}$, centrée à 900 mV.

- « *Slew rate* » de l'AI:

La mesure du « *slew rate* » de l'AI a révélé certaines différences avec les résultats de simulation, notamment concernant le temps d'établissement. La figure 5-5 présente la

réponse de l'AI à une impulsion passant de 1,55 V à 2,05 V. La tension de sortie est centrée autour de 900 mV. La charge présente à la sortie de l'AI pour cette mesure correspond au plot d'entrée (de sortie) du circuit (~ 20 pF) plus la sonde de l'oscilloscope (~ 13 pF). La figure 5-5 démontre une nette instabilité. Celle-ci n'était pas présente lors des simulations et a un impact important sur les performances globales de l'AI. Ce comportement est dû à une erreur commise lors des simulations, en effet, celles-ci ont été effectuées sur une charge de 5 pF qui est une valeur incompatible avec les valeurs réelles imposées par les plots d'entrée (de sortie) du circuit intégré et la sonde de l'oscilloscope. Ainsi, le temps d'établissement à 90 % et le « *slew rate* » sur 5 pF étaient simulés respectivement à 163 ns et 4,23 V/ μ s. Lors du test, ils sont mesurés à 3,88 μ s et 3,83 V/ μ s respectivement.

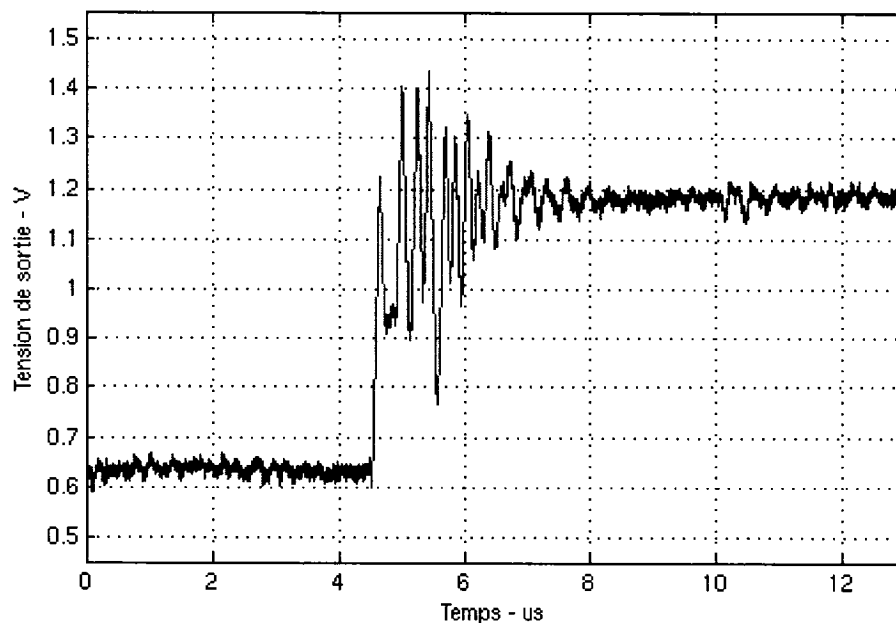


Figure 5-5 : Réponse impulsionnelle de l'AI

- Bande passante de l'AI:

En simulation, le gain de 0 dB se montrait stable sur toute la bande passante simulée à 3,83 MHz. Afin d'évaluer le gain réel, un signal sinusoïdal différentiel de 400 mV d'amplitude est placé aux entrées de l'AI.

Comme prévu il suffit de régler la résistance R_g afin d'obtenir un gain unitaire. L'instabilité observée lors de la mesure du « *slew rate* » est ici confirmée (figure 5-6).

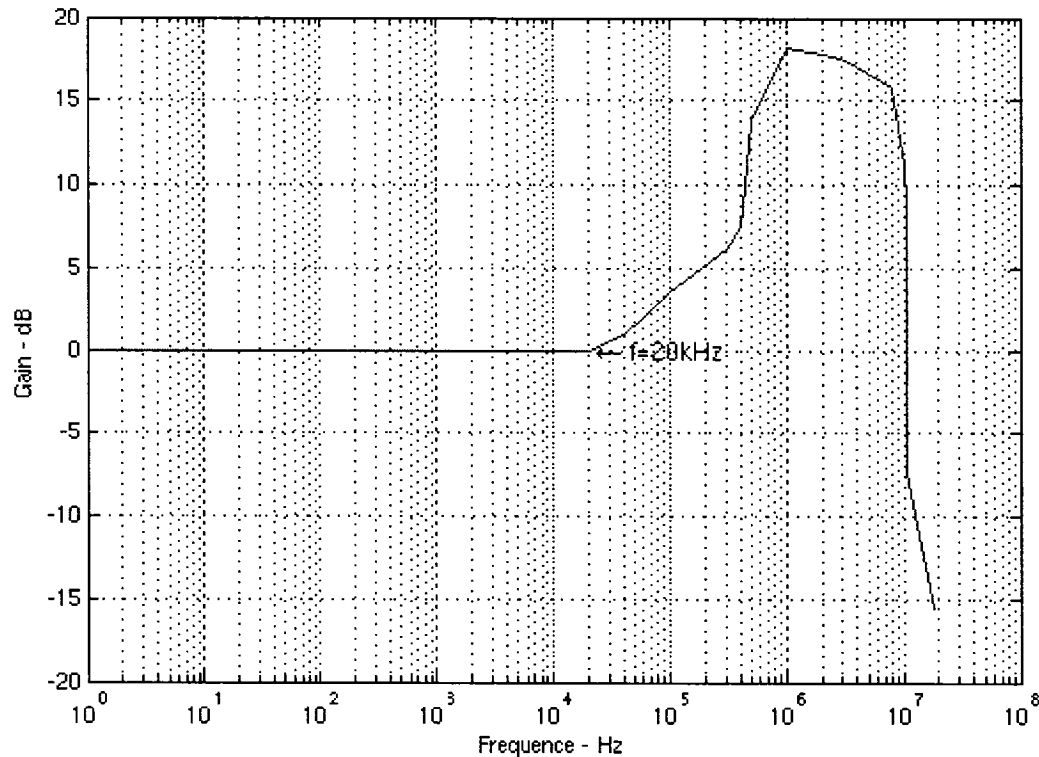


Figure 5-6 : Réponse en fréquence expérimentale du gain de l'AI

Au delà de 20 kHz, le gain de l'AI augmente anormalement jusqu'à 18 dB pour ensuite décroître très rapidement au alentour de 4 MHz.

Cette déviation est typique des amplificateurs sous compensés. Durant la conception, la compensation a été fixée afin d'obtenir une réponse impulsionnelle rapide avec une bonne stabilité. Or la recherche d'un « *slew rate* » très élevé avec un courant de polarisation raisonnable exigeait une marge de phase très proche de 60° . Cet ajustement trop proche des limites de l'instabilité ajouté aux incertitudes liées au procédé de fabrication ont mené l'AI à présenter un caractère instable.

Cependant il est important de mentionner que l'AI reste tout à fait utilisable pour des mesures d'impédance complexe en dessous de 20 kHz. De plus, les mesures à basses fréquences représentent la majeure partie des mesures.

- Consommation d'énergie de l'AI:

Deux alimentations sont nécessaires à l'AI, la première de 3,3 V pour les miroirs de courant et la seconde de 2,7 V pour les amplificateurs. Elles utilisent respectivement 104 μ A et 210 μ A, induisant une consommation totale de 910,2 μ W.

5.2.3 Convertisseur analogique à numérique

Le CAN est destiné à échantillonner et convertir en valeur numérique le potentiel d'électrode prélevé par l'AI. Suivant les mesures effectuées par le système de monitoring, les signaux générés peuvent avoir une grande amplitude et une fréquence élevée comme dans le cas de la spectroscopie d'impédance complexe ou encore lors de l'utilisation de la méthode impulsionnelle intensiostatique.

Ses performances principales dépendent donc de la taille de sa plage d'entrée, de sa vitesse d'acquisition et enfin de sa consommation.

- Plage d'entrée du CAN:

La plage d'entrée est définie par les comparateurs qui composent le CAN. À leurs entrées on retrouve des portes de transmission qui autorisent l'échantillonnage de signaux entre 0 et 1,8 V. Les valeurs seuils pour passer des codes 00_H à 01_H et de 3E_H à 3F_H sont respectivement mesurées à 0,0129 V et 1,783 V. Ces valeurs sont bien distantes de ½LSB (0,014 V) des valeurs extrêmes 0 et 1,8 V. On retrouve l'échantillonnage (à 256 kHz) d'une rampe variant de 0 à 1,8 V sur la figure 5-7.

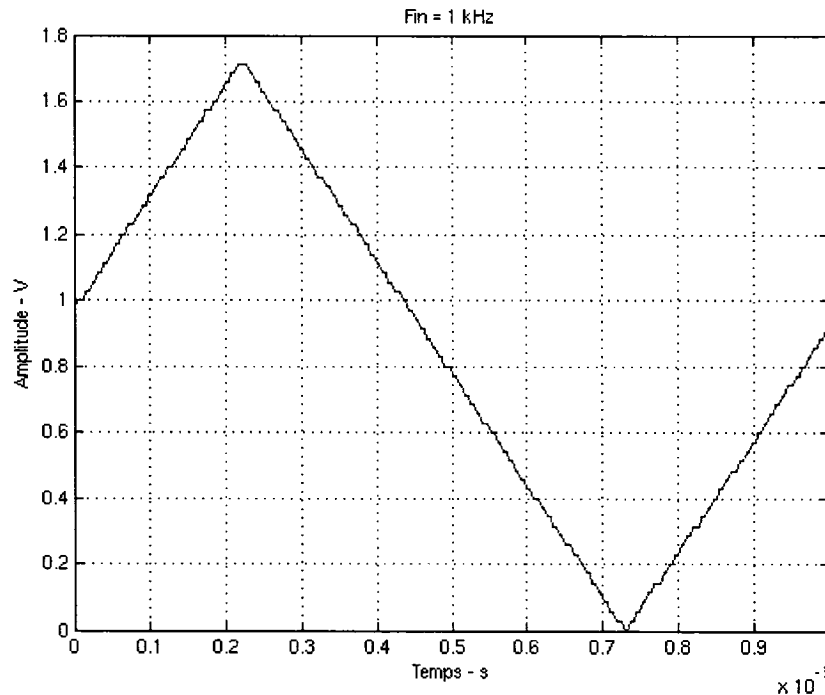


Figure 5-7 : Illustration de la plage d'entrée du CAN

- Vitesse d'échantillonnage du CAN:

À chaque mesure d'impédance complexe, le CAN échantillonne une fenêtre de 256 points. Ainsi, lorsque le signal de stimulation est programmé à 64 kHz, la fréquence d'échantillonnage atteint 16,384 MHz. On comprend ici la pertinence d'une architecture de type « *Flash* ». Il en est de même lorsqu'une mesure impulsionnelle intensiostatique est effectuée. Si on utilise des impulsions de quelques microsecondes, l'échantillonnage peut atteindre plus de 20 MHz. Évidemment, il s'agit ici des cas extrêmes. Les mesures d'impédance complexe à basse fréquence présentent plus d'intérêt que celle à haute fréquence. En effet, au-dessous de 1 kHz l'IET présente un comportement non linéaire. Les mesures à haute fréquence donnent un bon indice sur la résistivité de l'électrolyte mesuré (Geddes and Roeder, 2001). Afin de présenter la capacité du CAN, 4 échantillonnages à différentes fréquences sont présentés accompagnés des spectres correspondants (figure 5-8). Pour les différentes fréquences d'échantillonnage, la fréquence du signal d'entrée a dû être ajustée afin de toujours pouvoir observer 4 périodes dans chaque fenêtre d'échantillonnage de 256 points.

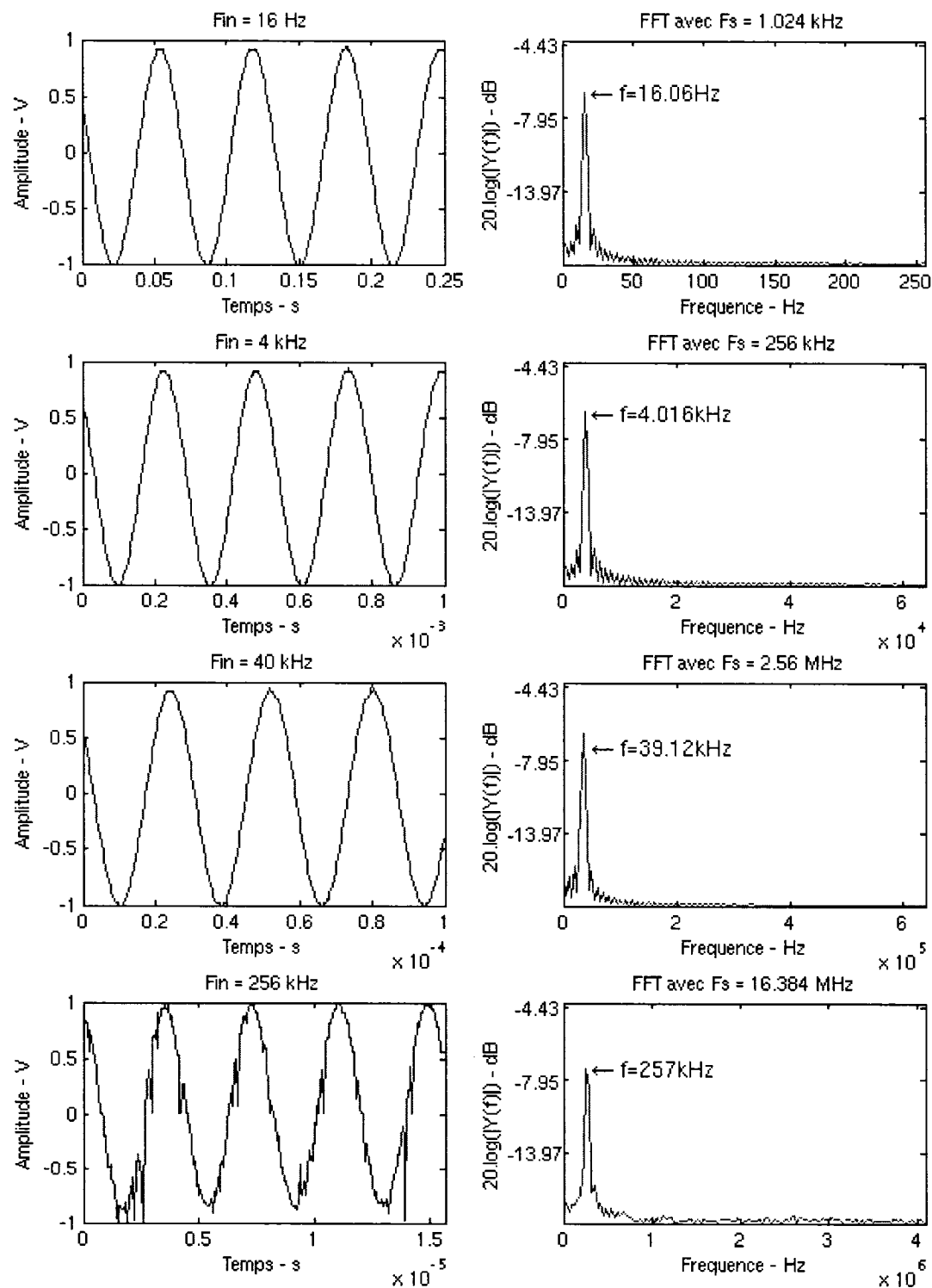


Figure 5-8 : Échantillonnage du CAN à 1,024 kHz, 256 kHz, 2,56 MHz et 16,384 MHz

Les harmoniques générées lorsque la fréquence d'échantillonnage dépasse 15 MHz restent faibles. Donc pour des mesures d'impédance complexe à 64 kHz (16,384 MHz / 256), la précision sur le module et la phase seront acceptables. Des tests à des fréquences d'échantillonnage plus élevées ont permis de fixer la valeur maximale d'échantillonnage à environ 30 MHz. Cette valeur est très proche de celle évaluée durant les simulations.

- Consommation d'énergie du CAN:

La consommation statique d'énergie du CAN est fixée par le courant qui parcourt l'échelle résistive. Celle-ci est composée de 63 résistances de 83 Ω . Elle devrait donc consommer 619,61 μ W. Elle est mesurée à 703,152 μ W. Cette faible déviation qui peut être attribuée aux variations du procédé de fabrication n'implique aucune variation sur la précision des mesures.

Concernant la consommation dynamique d'énergie, c'est-à-dire celle induite par le fonctionnement des 63 comparateurs et du décodeur numérique, elle est mesurée à différentes fréquences. Le tableau 5-1 présente les différents résultats.

Tableau 5-1 : Consommation d'énergie du CAN

Fréquence d'échantillonnage	Consommation d'énergie (μ W)		
	Statique	dynamique	totale
1 MHz	703,152	251,83	954,982
5 MHz	703,152	391,67	1094,822
10 MHz	703,152	656,91	1360,062

Ainsi, pour la majorité des mesures le CAN ne consomme pas plus de 1 mW.

5.2.4 Spécifications du circuit intégré

Les performances globales du circuit intégré sont résumées dans le tableau 5-2. On y retrouve les performances du CNA, de l'AI et du CAN.

Tableau 5-2 : Performances de la puce ICFPMETM

CNA	
Alimentation	1,8 V et 3,3 V
Précision	6-bit
Amplitude	[0 - 1,446] mA
Temps de montée (@ $\pm\frac{1}{2}$ LSB)	248 ns
AI	
Alimentation	2,7 V et 3,3 V
Consommation	910,2 μ W
Plage d'entrée MC	[1,13 - 2,52] V
<i>Slew rate</i>	3,83 V/ μ s
Bande passante	20 kHz
CAN	
Alimentation	1,8 V
Précision	6-bit
Consommation (@1MHz)	954,982 μ W
Plage d'entrée	[0 - 1,8] V
Vitesse d'échantillonnage	30 M $\acute{E}$ /s

Les résultats présentés dans ce paragraphe permettent de confirmer la fonctionnalité totale du circuit intégré. Seul l'AI présente une défaillance lorsque les signaux à ses entrées dépassent 20 kHz.

5.3 Résultats de mesures *in vitro* du système de monitoring

Afin de valider le système de monitoring présenté dans le chapitre 3, la puce a été intégrée au sein de l'implant. Les premiers tests de mesure du système complet (contrôleur externe avec l'implant) ont été effectués sur des circuits passifs tels que des réseaux RC parallèles. Les résultats concluants ont motivé à passer à des tests *in vitro* et *in vivo*. Ils permettent de placer le système dans un environnement très similaire à celui où il est destiné à évoluer. Cependant, les exigences de tests *in vivo* nous ont limité à

nous concentrer sur des tests *in vitro* plus facile à mettre en place et qui restent tout de même proches des conditions réelles de mesure.

Les 3 méthodes de caractérisation de l'IET ont été testées lors de mesures *in vitro*. Il s'agit de deux électrodes de 4mm² de platine, plongées dans une solution saline (0,9 % NaCl) qui reconstitue le milieu biologique. Pour chaque test le protocole est le même, le choix de la mesure et les paramètres associés sont programmés sur l'ordinateur et transmis vers l'implant. Les résultats correspondants sont reçus de l'implant et affichés à l'écran.

5.3.1 Spectroscopie d'impédance complexe

La valeur du module de l'impédance complexe de l'IET est très variable, surtout à basse fréquence. Aussi, pour obtenir le spectre complet de l'interface il est nécessaire d'ajuster le courant de stimulation afin d'obtenir des tensions d'électrode comprises dans la plage d'entrée MC de l'AI. Pour ces mesures, trois courants de stimulation sont utilisés pour trois plages de fréquence différentes : 110 μ A de 4 Hz à 100 Hz (figure 5-9a), 660 μ A de 200 Hz à 5 kHz (figure 5-9b) puis 1,44 mA de 1 kHz à 64 kHz (figure 5-9c). Ces figures présentent les différentes fenêtres d'échantillonnage obtenues qui permettent de tracer le spectre de l'IET. Pour chacune des mesures, la fréquence du stimulus est précisée et la fréquence d'échantillonnage est 256 fois supérieure.

En gras, on retrouve le courant bipolaire injecté au nerf avec une phase positive (échantillons de 0 à 127), où le courant est injecté de l'électrode 1 vers l'électrode 2 et une phase négative (échantillons de 128 à 255), où le courant est injecté de l'électrode 2 vers l'électrode 1. C'est le signal « *switch* », détaillé dans la section 3.5.4, qui permet de permuter entre les deux phases. Les potentiels d'électrodes résultants pour les différentes fréquences sont tracés en couleur, ils ont un niveau DC à 900 mV. Ainsi, ils oscillent autour de cette valeur avec comme borne inférieure et supérieure, 0 V et 1,8 V respectivement.

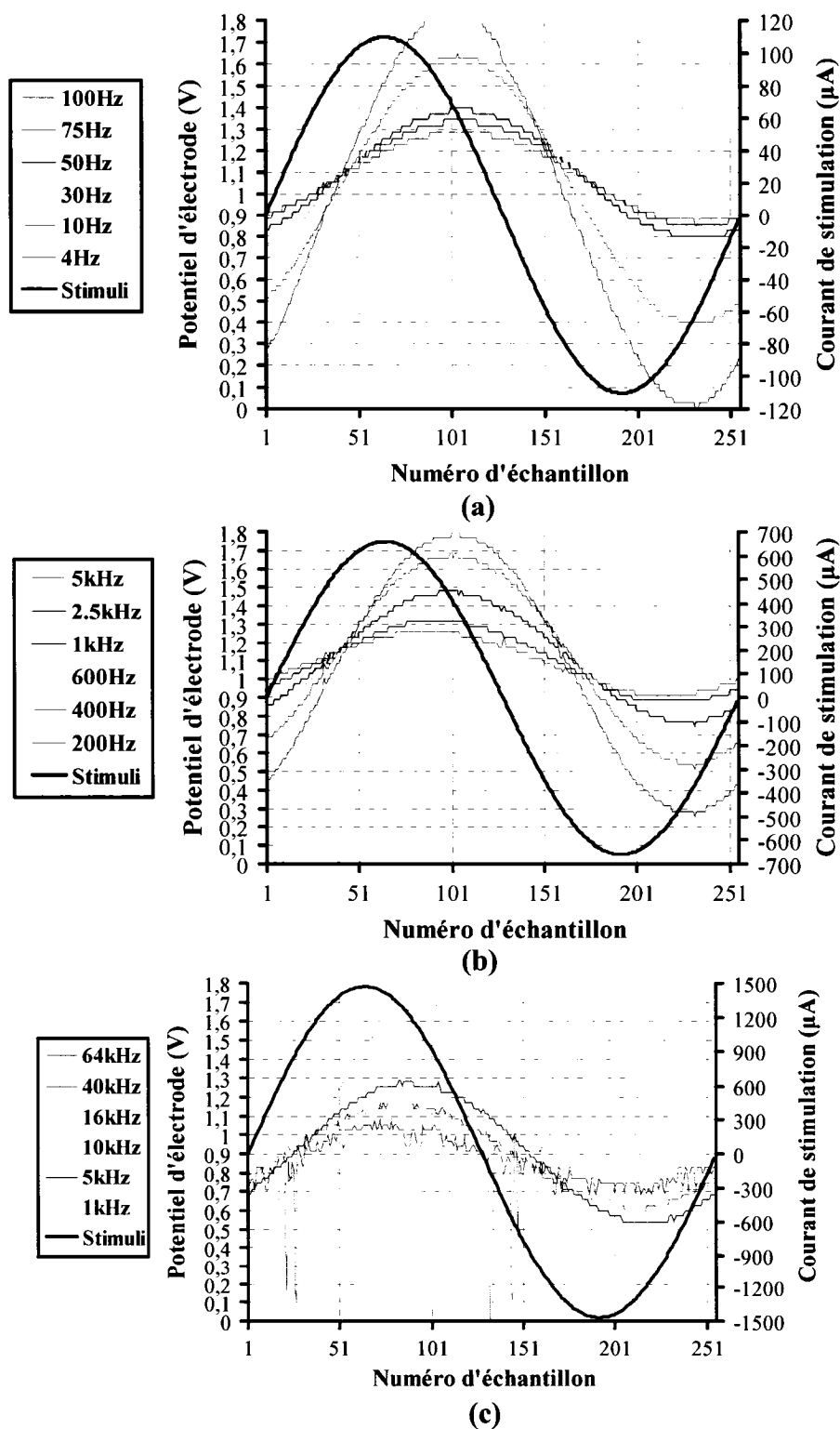


Figure 5-9 : Mesures *in vitro* : (a) Échantillonnage de 4 Hz à 100 Hz, (b) Échantillonnage de 200 Hz à 5 kHz, (c) Échantillonnage de 1 kHz à 64 kHz

Étant donné le problème de bande passante de l'AI intégré, nous l'avons remplacé par un composant discret commercial (INA118) pour les mesures de fréquences supérieures à 20 kHz. De 4 Hz jusqu'à 32 kHz, les courbes sont peu affectées par le bruit. Pour des mesures supérieures à 64 kHz, la fréquence d'échantillonnage atteint 16,384 MHz induisant un bruit notable sur les courbes. Il est tout de même facile de mesurer avec précision la variation du module et de la phase. Les équations (5.1) et (5.2) mènent à leurs valeurs :

$$|Z| = \frac{\Delta V}{2.Istim} \quad (5.1)$$

$$\phi = \frac{(N(\max(V)) - 64)}{256} . 360 \quad (5.2)$$

Avec, $N(\max(V))$ le numéro d'échantillon de l'amplitude maximale du potentiel d'électrode.

Afin de valider les résultats, la même mesure a aussi été effectuée à l'aide d'un impédance-mètre commercial (LCR HiTESTER HIOKI 3522) qui nous sert de référence. Sa précision est indiquée à 0,08 % pour le module et à 0,05 % pour la phase. On retrouve sur la figure 5-10 le spectre de l'IET sur la gamme de fréquences de nos mesures.

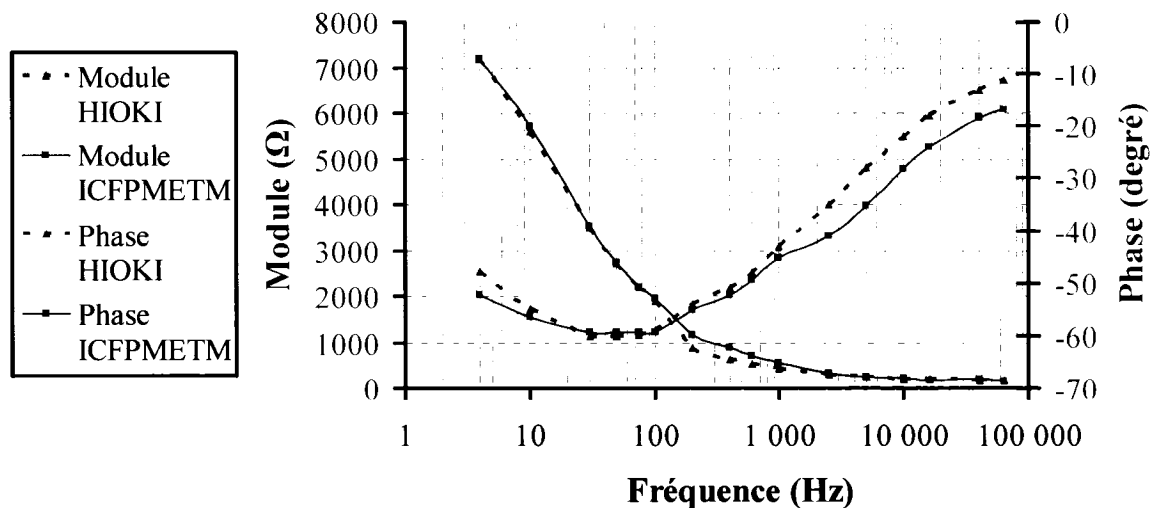


Figure 5-10 : Spectre de l'IET (HIOKI et système de monitoring)

Concernant le système de monitoring, son erreur par rapport à la référence est au maximum de 4,01 % ($288,8 \Omega$) sur le module et de 12,12 % ($7,29^\circ$) sur la phase. L'allure des résultats est similaire à celle présentée dans la littérature (Franks *et al.* 2005, Sawan *et al.* 2005). On retrouve un comportement de l'IET non linéaire à basse fréquence avec une valeur de module élevée. Elle décroît lorsque la fréquence augmente et sa valeur se stabilise aux hautes fréquences. Celle-ci correspond à la résistance de l'électrolyte mesuré (Geddes and Roeder, 2001).

5.3.2 Méthode impulsionnelle intensiostatique

Ici la forme d'onde programmée en forme de « L » est fixée à une amplitude de 1 mA pour le seuil haut et $95,23 \mu\text{A}$ pour le seuil bas. Le temps haut dure $3,12 \mu\text{s}$ et celui du temps bas $39,28 \mu\text{s}$. La réponse prélevée des électrodes est présentée sur la figure 5-11.

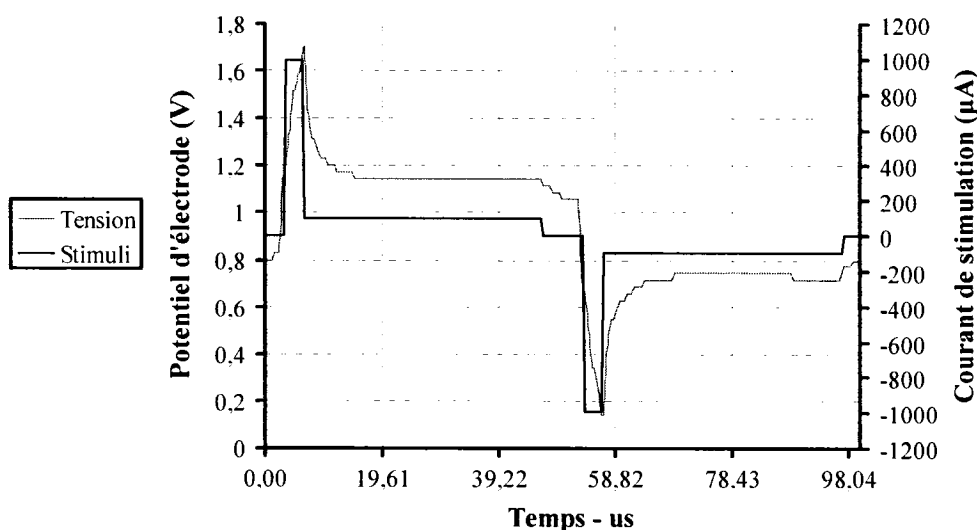


Figure 5-11 : Mesure de la réponse à une stimulation impulsionnelle

Le choix de prendre 256 échantillons par fenêtre temporelle peut sembler exagéré pour la spectroscopie d'impédance complexe qui consiste à mesurer la variation du module et de la phase. Or, dans ce cas-ci il prend toute sa signification étant donné la forme d'onde utilisée pour la mesure. L'impulsion prédominante est générée par 8 pas d'amplitude maximale, et donc simultanément, 8 échantillons sont stockés. Une fois tracée, la tension

résultante donne une bonne allure de la pente de charge et décharge de la capacité de la double couche C_{dl} . L'équation (1.16) permet de trouver la valeur de C_{dl} :

$$C_{dl} = \frac{I_{pré} \cdot T_{pré}}{E(t_{pré})} = \frac{1.10^{-3} \cdot 3.12 \cdot 10^{-6}}{1.8} = 1.73 nF \quad (5.3)$$

Cependant, ce résultat est à prendre avec précaution car on considère ici une charge purement capacitive correspondant à une pente linéaire. Si on utilise une impulsion trop longue, le phénomène de transfert de charges va débiter et la pente de la charge s'en trouvera altérée (i.e. courbée). Le résultat sera donc faussé. C'est pourquoi il est nécessaire de faire des mesures sur une impulsion très brève et de forte amplitude. De plus, afin d'aboutir à un calcul plus précis de ce composant, les paramètres de stimulation peuvent être variés en ajustant l'amplitude maximale et le temps haut de l'impulsion.

5.3.3 Voltamétrie cyclique

Afin d'effectuer une mesure valide, il est nécessaire de fixer les paramètres de stimulation à de basses valeurs pour obtenir une faible surtension d'électrode et ainsi permettre la linéarisation de l'équation (1.5). Ainsi, la pente de la stimulation triangulaire est fixée à $429,6 \mu A/s$. Celle-ci est générée en programmant une amplitude maximale de $27,5 \mu A$ et une fréquence de 4 Hz. On retrouve les 4 fenêtres d'échantillonnage prises lors de la mesure sur la figure 5-12.

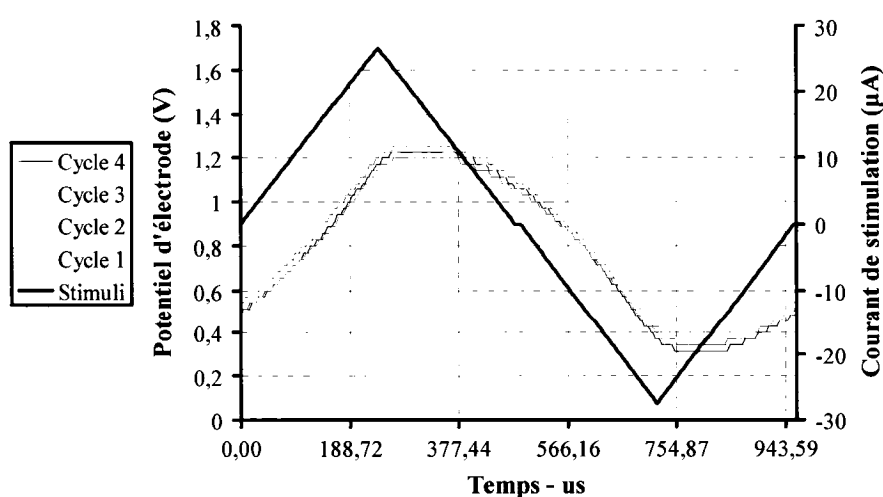


Figure 5-12 : Mesure de voltamétrie cyclique, 4 cycles et $429,6 \mu A/s$

L'objectif principal de cette mesure est de déterminer la résistance de transfert de charges R_{CT} qui a été présentée dans le paragraphe 1.3.3. Aussi il est nécessaire de tracer le courant transmis en fonction du potentiel d'électrode pour les 4 cycles. En déterminant la pente de la droite moyenne de l'échange de charge on trouve la valeur de R_{CT} (Franks *et al.*, 2005). Le graphique correspondant aux 4 cycles est présenté sur la figure 5-13.

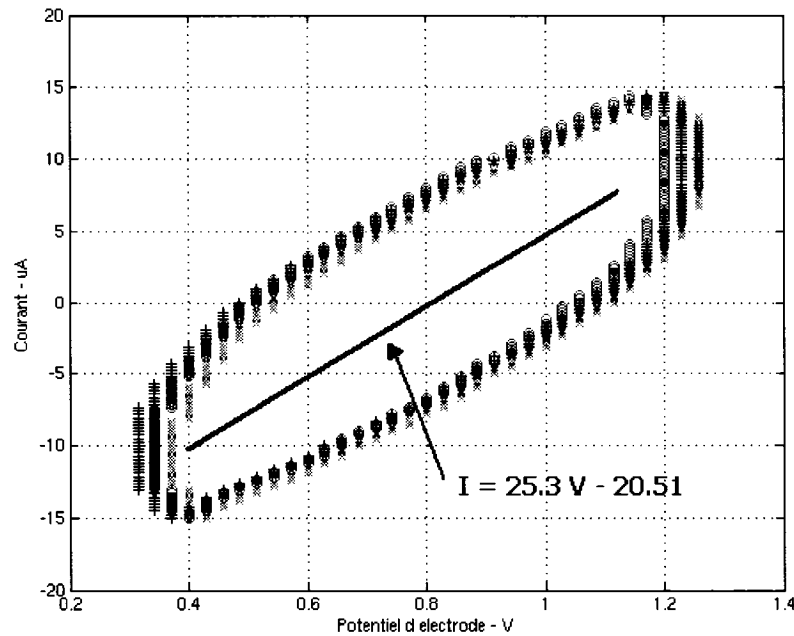


Figure 5-13 : Mesure de la résistance de transfert de charges R_{CT}

Grâce à l'équation (1.7) et l'équation de la droite on calcule R_{CT} :

$$R_{CT} = \frac{1}{\Delta} = \frac{1}{25.3 \cdot 10^{-6}} = 39.52 k\Omega \quad (5.4)$$

Ce résultat est difficilement vérifiable par l'intermédiaire d'un appareil de référence tel qu'un potentiostat. Cependant, on peut le comparer avec les résultats publiés dans la littérature qui sont du même ordre de grandeur (Franks *et al.* 2005, Sawan *et al.* 2005).

5.4 Conclusion

Ce chapitre compile les résultats des performances du circuit intégré ICFPMETM fabriqué. La majorité d'entre eux sont proches de ceux obtenus en simulation. Seul l'AI

présente un comportement inattendu en hautes fréquences. La cause de cette déviation est attribuée à sa charge de sortie excessivement capacitive qui le rend instable. D'autre part, le système de monitoring a été testé lors d'expérimentations *in vitro*. Les résultats valident la fonctionnalité de chacune des méthodes de caractérisation. La spectroscopie d'impédance complexe présente une erreur acceptable par rapport à la référence. Les deux autres méthodes sont difficilement comparables à une référence, cependant l'ordre de grandeur des valeurs mesurées est en accord avec celui présenté dans la littérature.

CONCLUSION

L'objectif principal de ce mémoire est de caractériser l'évolution du contact entre une électrode implantée et le tissu nerveux. Celui-ci résiste mal à l'épreuve du temps, il reste encore trop souvent la cause principale du dysfonctionnement des systèmes implantables actuels. C'est pourquoi il est très avantageux de pouvoir quantifier son évolution. Ainsi, nous avons été motivés à mieux comprendre les différentes réactions et phénomènes électrochimiques régissant l'interface, comme la capacité de la double couche, la résistance de transfert des charges et l'impédance de Warburg. Grâce à elles et à l'aide des nombreux travaux publiés dans la littérature, nous avons été capable de déterminer un modèle adéquat à cette étude et de distinguer trois méthodes permettant de le caractériser : la spectroscopie d'impédance complexe, la méthode impulsionnelle intensiostatique et la voltamétrie cyclique. À l'aide des avancées technologiques de la microélectronique et de la performance des composants intégrés, il a été possible de mettre au point une solution miniature de monitoring chronique. Celle-ci est basée sur un circuit intégré dédié au monitoring fabriqué en technologie CMOS 0,18 μm . Elle a pu être testée et validée de façon expérimentale à travers des tests *in vitro*, c'est-à-dire sur des électrodes plongées dans une solution saline. Les résultats sont concluants et prometteurs, le système est entièrement fonctionnel, il est maintenant possible d'effectuer des mesures internes précises qui permettent de quantifier l'évolution de l'IET et ce sur une période d'implantation de plusieurs mois.

Cependant, les résultats obtenus grâce à cet implant demeurent incomplets en particulier avec la voltamétrie cyclique et la méthode impulsionnelle. La voltamétrie cyclique nécessite des paramètres de stimulation d'amplitudes et de vitesses très faibles (de l'ordre du microampère par seconde) difficiles à générer avec des circuits simples. Au contraire, la méthode impulsionnelle exige des impulsions de faibles durées et donc des fréquences d'échantillonnage pour la mesure très élevées. Celles-ci sont nécessaires pour obtenir des

valeurs du modèle électrique proches de la réalité. Les appareils commerciaux externes qui réalisent ces mesures sont en général très complexes. Aussi, il est à noter que ce système qui reste tout de même réduit et avec une précision limitée donne une bonne indication sur la valeur du composant mesuré, mais ne peut garantir une grande précision par rapport à sa valeur réelle.

Cette étude a ciblé avec précision les phénomènes qui régissent l'IET, mais a aussi et surtout fourni un outil permettant d'effectuer un suivi *in vivo* de l'interface. Nous recommandons donc que des travaux futurs soient concentrés sur l'utilisation de cet outil pour recueillir des résultats de mesure à travers une expérience chronique (*in vivo*) d'une durée de plusieurs mois. Il suivra alors une interprétation approfondie des nombreuses données extraites afin de dégager des informations plus claires sur la manière dont évolue l'IET. En liant cette future étude avec nos connaissances actuelles sur l'électrostimulation, il sera possible d'offrir des paramètres de stimulation plus sûrs et plus efficaces aux patients de demain.

BIBLIOGRAPHIE

ARABI, K. and KAMINSKA, B. 1996. « A new technique to monitor the electrode and lead failures in implantable microstimulators and sensors ». *Proceedings of the 18th Annual International Conference of the IEEE Eng. in Med. & Bio. Soc.* Volume 1, Issue 31. pp. 181-182.

BA, Aguibou. 2004. Stimulations combinées dédiées au rétablissement de l'évacuation chez les patients souffrant de dysfonctions urinaires. 214p. Mémoire de maîtrise en Génie Électrique, École Polytechnique de Montréal.

BEACH, R., CONLAN, R., GODWIN, M., MOUSSY, F. 2005. « Towards a miniature implantable *in vivo* telemetry monitoring system dynamically configurable as a potentiostat or galvanostat for two and three electrode biosensors ». *IEEE Transactions on instrumentation and measurement.* Volume 54, Issue 1. pp. 61-72.

BESSON, J., GUITTON, J. 1972. Manipulations d'électrochimie, introduction à la théorie et à la pratique de la cinétique électrochimique. Masson et Cie, Paris. 260p.

BOYER, S., SAWAN, M., ABDEL-GAWAD, M., ROBIN, S., ELHILALI, M.M. 2000. « Implantable selective stimulator to improve bladder voiding: design and chronic experiments in dogs ». *IEEE Transactions on rehabilitation engineering.* Volume 8, Issue 4. pp. 464-470.

BRUUN, E. and SHAH, P. 1995. « Dynamic range of low-voltage cascode current mirrors ». *Proceedings of ISCAS.* pp. 1328-1331.

CHEVALERIAS, O., O'DONNELL, T., POWER, D., O'DONOVAN, N., DUFFY, G., GRANT, G., O'MATHUNA, S.C. 2005. « Inductive telemetry of multiple sensor modules ». *IEEE Pervasive Computing*. Volume 4, Issue 1. pp. 46-52.

DONALDSON, N. de N. and PERKINS, T.A. 1983. « Analysis of resonant coupled coils in the design of radio frequency transcutaneous links ». *Medical & Biological Engineering & Computing*. Volume 21, Issue 5. pp. 612-627.

DONFACK, Colince. 2000. Caractérisation de contacts électrodes-tissus pour les stimulateurs neuro-musculaires implantables. 171p. Mémoire de maîtrise en Génie Électrique, École Polytechnique de Montréal.

DONFACK, C., SAWAN, M., SAVARIA, Y. 2000. « Implantable measurement technique dedicated to the monitoring of electrode-nerve contact in bladder stimulators ». *Medical & Biological Engineering & Computing Journal*. Volume 38. pp. 465-468.

DONFACK, C., SAWAN, M., SAVARIA, Y. 2000. « Fully integrated AC impedance measurement technique for implantable electrical stimulation applications ». *Poster presentation at the International Functional electrical Stimulation Society*. [En ligne] http://www.ifess.org/cdrom_target/ifess00/Poster%20Session%203/Donfack.pdf (Page consultée le 20 juin 2006).

FRANKS, W., SCHENKER, I., SCHMUTZ, P., HIERLEMANN, A. 2005. « Impedance characterization and modeling of electrodes for biomedical applications ». *IEEE Transactions on Biomedical Engineering*. Volume 52, Issue 7. pp. 1295-1302.

JOHNS, David, MARTIN, Ken. 1997. Analog integrated circuit design. New York : John Wiley & Sons Inc. 706p.

KO, W.H., LIANG, S.P., FUNG, C.D.F. 1977. « Design of radio-frequency powered coils for implant instruments ». *Medical & Biological Engineering & Computing*. Volume 15, Issue 6. pp. 634-640.

GEDDES, L.A. and BAKER, L.E. 1989. Principles of applied biomedical instrumentation; third edition. A Wiley interscience publication, John Wiley & Sons. 961p.

GEDDES, L.A. and ROEDER, R. 2001. « Measurement of the direct-current (Faradic) resistance of the electrode-electrolyte interface for commonly used electrode materials ». *Annals of Biomedical Engineering Society*. Volume 29, Issue 2. pp. 181-186.

GÓMEZ, R., NOGUERA, N., IVORRA, A., VILLA, R., AGUILÓ, J. 2001. « Instrumentation system for in vivo organ studies ». *Proceedings of International CAS Semiconductor Conference*. Volume 1. pp. 261-264.

GRILL, W.M. and MORTIMER, J.T. 1992. « Electrical impedance of electrode encapsulation tissue ». *Annals of Biomedical Engineering*. Volume 22, no 1. pp. 23-33.

GRILL, W.M. and MORTIMER, J.T. 1998. « Stability of the input-output properties of chronically implanted multiple contact nerve cuff stimulating electrodes ». *IEEE Transactions on Rehabilitation Engineering*. Volume 6, Issue 4. pp. 364-373.

GRILL, W.M. and MORTIMER, J.T. 2000. « Neural and connective tissue response to long-term implantation of multiple contact nerve cuff electrodes ». *Journal of Biomedical Materials Research*. Volume 50, no 2. pp. 215-226.

HARB, A., HU, Y., SAWAN, M. 1999. « New CMOS instrumentations amplifier dedicated to very low-amplitude signal applications ». *Proceedings of the IEEE International Conference on Electronics, Circuits and Systems*. Volume 1. pp. 517-520.

HARB, A., HU, Y., SAWAN, M. 2000. « Low power CMOS implantable nerve signal analog processing circuit ». *Proceedings of the 7th IEEE International Conference on Electronics, Circuits and Systems*. Volume 2. pp. 911-914.

HARB, A. and SAWAN, M. 1999. « New low-power low-voltage high-CMRR CMOS instrumentation amplifier ». *Proceedings of the IEEE International Symposium on Circuits and Systems*. Volume 6. pp. 97-100.

HUANG, Q. and OBERLE, M. 1998. « A 0.5mW passive telemetry IC for biomedical applications ». *IEEE Journal of Solid-state Circuits*. Volume 33, Issue 7. pp. 937-946.

LAAZIRI, Yassir. 2005. Étude, modélisation et design d'une interface dédiée à la caractérisation du contact électrode-tissus nerveux. 167p. Mémoire de maîtrise en Génie Électrique, École Polytechnique de Montréal.

LI, Y.T, CHANG, C.H., CHEN, J.J.J., WANG, C.C., LIANG, C.K. 2005. « Development of implantable wireless biomicrosystem for measuring electrode-tissue impedance ». *Journal of Medical and Biological Engineering*. Volume 25, Issue 3. pp. 99-105.

LIU, X., McCREERY, D., CARTER, R. 1999. « Stability of the interface between neural tissue and chronically implanted intracortical electrodes ». *IEEE Transactions on Rehabilitation Engineering*. Volume 7, Issue 3. pp. 315-326.

McADAMS, E.T. and JOSSINET, J. 1991. « Electrode-electrolyte interface impedance : the limit current of linearity ». *Proceedings of the Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. Volume 13. pp. 1728-1729.

McADAMS, E.T. and JOSSINET, J. 1991. « Electrode-electrolyte impedance and polarization ». *Innovation Tech. Biological Med.* Volume 12, Issue 1. pp. 11-20.

McADAMS, E.T. and JOSSINET, J. 1998. « Non-linear transient response of electrode-electrolyte interfaces ». *Proceedings of the 20th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. Volume 4. pp. 1789-1790.

McINTYRE, C.C., BUTSON, C.R., MAK, C.B. 2006. « Sources and effects of the electrode impedance during deep brain stimulation ». *Clinical Neurophysiology*. Volume 117, no 2. pp. 447-454.

McNAUGHTAN, A., ANSELL, R.O, PUGH, J.R. 1994. « The measurement of microelectrode sensor characteristics using impedance spectroscopy ». *Measurement Science and Technology*. Volume 5. pp. 789-792.

MERRILL, D.R., BIKSON, M., JEFFERYS, J.G.R. 2005. « Electrical stimulation of excitable tissue : design of efficacious and safe protocols ». *Journal of Neuroscience Methods*. Volume 141, Issue 2. pp. 171-198.

RICHARDOT, A. and McADAMS, E.T. 2002. « Harmonic analysis of low-frequency bioelectrode behaviour ». *IEEE Transactions on Medical Imaging*. Volume 21, Issue 6. pp. 604-612.

SACRISTÁN, J. and OSÉS, M.T. 2005. « Implantable system for electrical stimulation and recording ». *Proceedings of the 10th Annual Conference of the International Functional Electrical Stimulation Society*. pp. 195-197.

SAWAN, M., DUVAL, F., HASSOUNA, M.M., LI, J., ELHILALI, M.M., LACHANCE, J., LECLAIR, M., POURMEHDI, S., MOUINE, J. 1992. « Computerized transcutaneous control of a multichannel implantable urinary prosthesis ». *The IEEE Trans. On Biomedical Engineering*. Volume 39, Issue 6, pp. 600-609.

SAWAN, M., HU, Y., COULOMBE, J. 2005. « Wireless smart implants dedicated to multichannel monitoring and microstimulation ». *IEEE Circuits and Systems magazine*. Volume 5, Issue 1. pp. 21-39.

SAWAN, M., LAAZIRI, Y., MOUNAIM, F. 2005. « Electrode-tissues interface : modelling and experimental measurements ». *Submitted for publication in the Journal of Bio-Medical Materials and Engineering*.

SCHNEIDER, Éric. 2001. Conception et évaluation d'un système de stimulation électrique neurale dédié à la réhabilitation des fonctions vésicales. 214p. Mémoire de maîtrise en Génie Électrique, École Polytechnique de Montréal.

SCHNEIDER, E., ABDEL-KARIM, A.M., SAWAN, M., ELHILALI, M.M. 2001. « New stimulation strategy to improve the bladder function in paraplegics : chronic experiments in dogs ». *Proceedings of the 23rd annual EMBS international conference of the IEEE engineering medicine and biology society*. Volume 2. pp. 1305-1308.

SHEIKHAEI, S., MIRABBASI, S., IVANOV, A. 2005. « A 0.18 μm CMOS pipelined encoder for a 5 GS/s 4-bit flash analogue-to-digital converter ». *Canadian Journal of Electrical and Computer Engineering*. Volume 30, Issue 4. p. 183.

THIL, M.A., GERARD, B., JARVIS, J.C. 2004. « Tissue-electrode interface changes in the first week after spiral cuff implantation : preliminary results ». *Proceedings of the 9th annual conference of the international FES Society*.

THIL, M.A., GERARD, B., JARVIS, J.C., DELBEKE, J. 2005. « Two-way communication for programming and measurement in a miniature implantable stimulator ». *Journal of Medical and biological Engineering & Computing*. Volume 43, Issue 4. pp. 528-534.

TRÉPANIÉ, Annie. 2005. Système mixte dédié à la capture d'image et à la récupération de sa structure 3D. 184p. Mémoire de maîtrise en Génie Électrique, École Polytechnique de Montréal.

VALDASTRİ, P., MANCIASSI, A., DARIO, P. 2004. « An implantable telemetry platform system for in vivo monitoring of physiological parameters ». *IEEE Transactions on information technology in biomedicine*. Volume 8, Issue 3. pp. 271-278.

WEILAND, J.D. and ANDERSON, D.J., 2000. « Chronic neural stimulation with thin-film, iridium oxide electrodes ». *IEEE Transactions on Biomedical Engineering*. Volume 47, Issue 7. pp. 911-918.

YÚFERA, A. and LEGER, G. 2002. « An integrated circuit for tissue impedance measure ». *Special Topic Conference on Microtechnologies in Medicine & Biology 2nd Annual International IEEE-EMB*. pp. 88-93.

YÚFERA, A., RUEDA, A., MUNOZ, J.M., DOLDÁN, R. 2005. « A tissue impedance measurement chip for myocardial ischemia detection ». *IEEE Transactions on Circuits and Systems I*. Volume 52, Issue 12. pp. 2620-2628.

ANNEXES

ANNEXE A

CIRCUIT INTÉGRÉ ICFPMETM

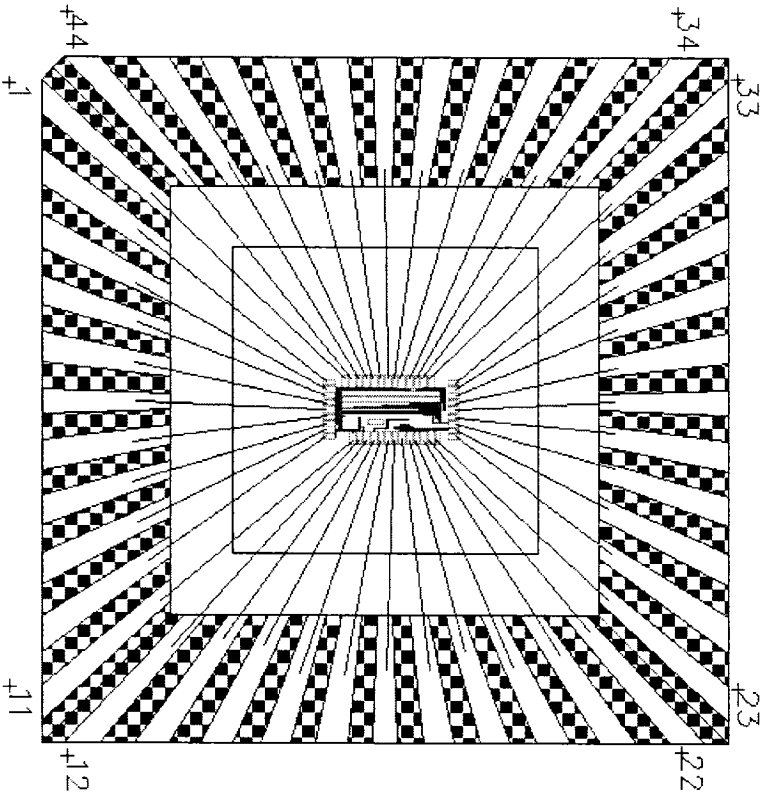
Tableau A-1 : Assignment des broches de la puce ICFPMETM

N° broche	Nom de la broche	Type et Connection du ring	Description
1	CNA_CLK	Numérique - 1,8V	Horloge du CNA
2	VDD_18	Analogique - 1,8V	Alimentation du CAN et du CNA
3	VSS_18	Analogique - 1,8V	Alimentation du CAN et du CNA
4	CAN_VN	Analogique - 1,8V	Connection négative de l'échelle resistive du CAN
5	VDD_33	Analogique - 3,3V	Alimentation du CNA
6	CNA_VSET	Analogique - 3,3V	Tension de référence pour fixer l'amplitude de stimulation du CNA
7	CNA_IREF	Analogique - 3,3V	Courant unitaire pour fixer l'amplitude de stimulation du CNA
8	VSS_33	Analogique - 3,3V	Masse du CNA
9	CNA_ISTIM	Analogique - 3,3V	Sortie du CNA
10	CNA_INH	Analogique - 3,3V	Entrée du pont en H
11	CNA_IR	Analogique - 3,3V	Connexion de l'électrode 1
12	CNA_IL	Analogique - 3,3V	Connexion de l'électrode 2
13	VDD_27	Analogique - 2,7V	Alimentation de l'AI
14	VSS_27	Analogique - 2,7V	Masse de l'AI
15	VSS33_AI	Analogique - 3,3V	Masse de l'AI
16	AI_VOUT	Analogique - 3,3V	Sortie de l'AI
17	AI_VOFFSET	Analogique - 3,3V	Tension de référence DC de l'AI
18	AI_VBN	Analogique - 3,3V	Tension de polarisation des NMOS de l'AI

19	AI_VBN_BIAS	Analogique - 3,3V	Tension de sortie du circuit de référence
20	AI_VBP	Analogique - 3,3V	Tension de polarisation des PMOS de l'AI
21	AI_R1	Analogique - 3,3V	Connection 1 de la résistance de gain de l'AI
22	AI_R2	Analogique - 3,3V	Connection 2 de la résistance de gain de l'AI
23	AI_VIN_VN	Analogique - 3,3V	Entrée négative de l'AI
24	AI_VIN_VP	Analogique - 3,3V	Entrée positive de l'AI
25	VDD33_AI	Analogique - 3,3V	Alimentation de l'AI
26	CAN_CLK	Numérique - 1,8V	Horloge du CAN
27	CAN_0	Numérique - 1,8V	Sortie bit0 du CAN
28	CAN_1	Numérique - 1,8V	Sortie bit1 du CAN
29	CAN_2	Numérique - 1,8V	Sortie bit2 du CAN
30	CAN_VP	Analogique - 1,8V	Connexion positive de l'échelle resistive du CAN
31	CAN_3	Numérique - 1,8V	Sortie bit3 du CAN
32	CAN_4	Numérique - 1,8V	Sortie bit4 du CAN
33	CAN_5	Numérique - 1,8V	Sortie bit5 du CAN
34	CAN_VIN	Numérique - 1,8V	Entrée du CAN
35	CAN_RESETN	Numérique - 1,8V	Initialisation du CAN
36	CNA_RESETN	Numérique - 1,8V	Initialisation du CNA
37	CNA_ISEL	Numérique - 1,8V	Sélection de la source de courant unitaire du CNA
38	CNA_SW	Numérique - 1,8V	Commande d'inversion du pont en H

39	CNA_0	Numérique - 1,8V	Entrée bit0 du CNA
40	CNA_1	Numérique - 1,8V	Entrée bit1 du CNA
41	CNA_2	Numérique - 1,8V	Entrée bit2 du CNA
42	CNA_3	Numérique - 1,8V	Entrée bit3 du CNA
43	CNA_4	Numérique - 1,8V	Entrée bit4 du CNA
44	CNA_5	Numérique - 1,8V	Entrée bit5 du CNA

CANADIAN MICROELECTRONICS CORPORATION
SOCIÉTÉ CANADIENNE DE MICRO-ELECTRONIQUE



CQFP PACKAGE

44 PINS

CAVITY: 6.27mm X 6.27mm
.247" X .247"

BRAND ID LABEL: ICFPMETCM
QUANTITY: 5 PACKAGES

40 DICE

CMC RUN NUMBER: 0604CF

MANUFACTURE RUN: _____

TAPED ON LIDS PLEASE

PLEASE DIRECT QUESTIONS TO

fab@cmc.ca (613)530-4662

Figure A-1 : Connexion de la puce ICFPMETM avec le package CQFP44

ANNEXE B

IMPLANT DU SYSTÈME DE MONITORING

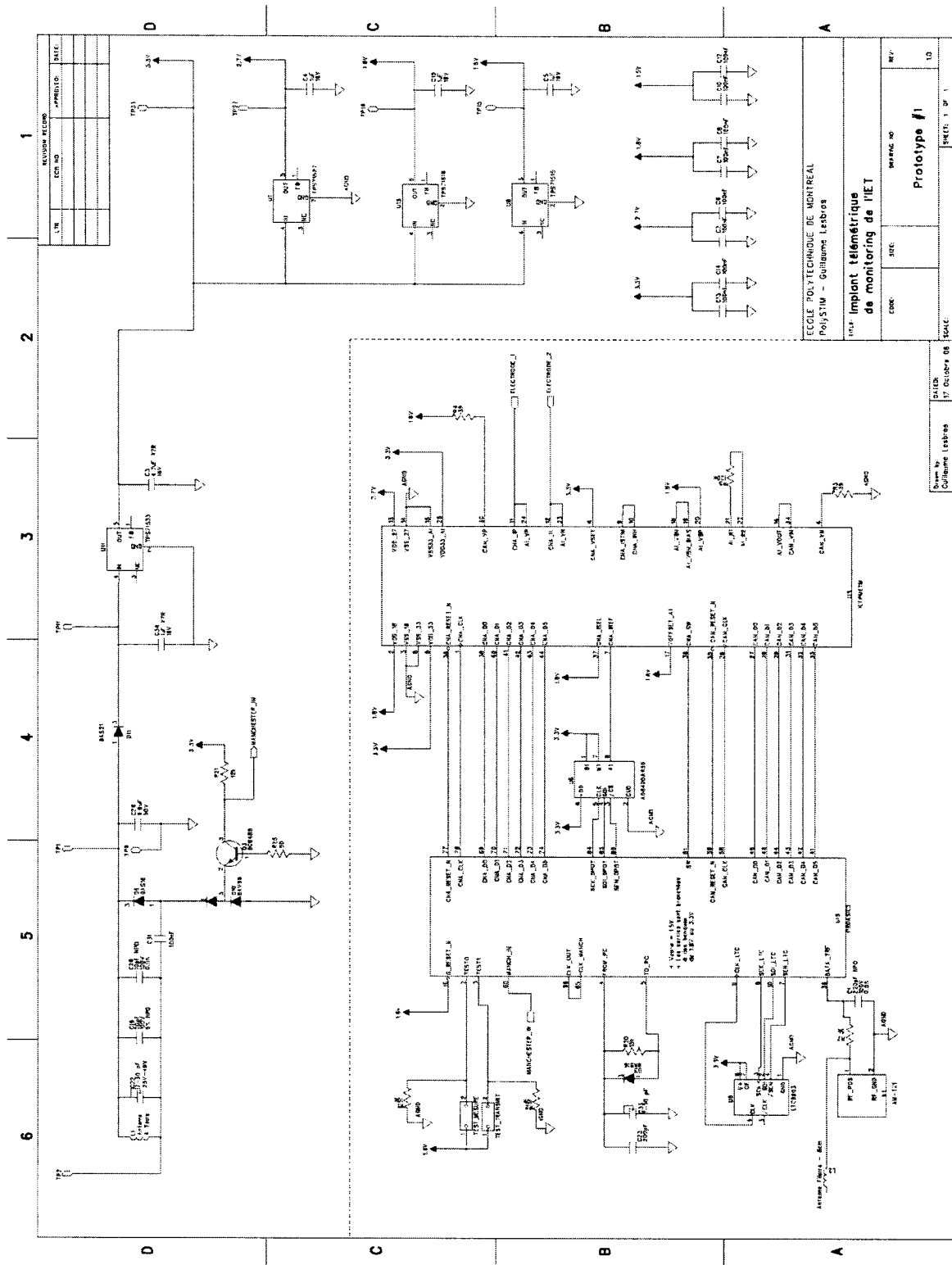


Tableau B-1 : Description matérielle des blocs du contrôleur numérique de l'implant de monitoring

N° fichier	Nom du fichier	Nom du bloc	Description
1	etcms.vhd	Toplevel	Toplevel du FPGA
2	ctrl_ltc.vhd	ProgOscil	Bloc de programmation de l'oscillateur externe => Fréquence de la mesure
3	ctrl_dpot.vhd	ProgAmp	Bloc de programmation du potentiomètre numérique => Amplitude de la mesure
4	ctrl_cna.vhd	ControlCNA	Bloc de contrôle du CNA
5	ctrl_cna.vhd	ControlCAN	Bloc de contrôle du CAN
6	romselec.vhd	RomSelec	Bloc de sélection de la section ROM correspondante à la mesure
7	trame_transfert.vhd	TransmitTrame	Bloc de communication de l'implant vers le contrôleur externe
8	DataRecovery.vhd	DataRecovery	Bloc de décodage de la trame descendante

1) #####ETCMS.VHD#####

```

-----
-- Company :      Polytstim
-- Create Date :   01/02/06
-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Toplevel du code de l'implant
-----

library IEEE ;
library APA ;
use IEEE.std_logic_1164.all ;
use IEEE.std_logic_arith.all ;

entity ETCMS is
port(
    clk_ltc_PAD      : in std_logic ;
    clk_rc_PAD        : in std_logic ;
    G_reset_n_PAD     : in std_logic ;
    test              : in std_logic_vector(1 downto 0) ;
    from_rc_PAD       : in std_logic ;
    to_rc              : buffer std_logic ;
    manch_in          : in std_logic ;
    clk_out            : buffer std_logic ;
    data              : buffer std_logic;

```

```

        crc_ok          : buffer std_logic;
        t_clk           : buffer std_logic;
        A               : buffer std_logic_vector(9 downto 0);
        data_trame_o    : buffer std_logic_vector(5 downto 0);
        D_dac           : buffer std_logic_vector (5 downto 0);
        D_adc           : in std_logic_vector (5 downto 0);
        sic             : buffer std_logic;
        mii             : buffer std_logic;
        transfert       : buffer std_logic;
        sdi_dpot         : buffer std_logic;
        sck_dpot         : buffer std_logic;
        sen_dpot         : buffer std_logic;
        sdi_ltc          : buffer std_logic;
        sck_ltc          : buffer std_logic;
        sen_ltc          : buffer std_logic;
        clk_dac          : out std_logic;
        reset_dac_n     : out std_logic;
        sw              : buffer std_logic;
        swb             : buffer std_logic;
        clk_adc         : buffer std_logic;
        reset_adc_n     : out std_logic;
        data_trf        : out std_logic);
end ETCMS ;

```

architecture struct_ETCMS of ETCMS is

component DataRecovery

```

port(
    clk          : in std_logic ;
    clear_n      : in std_logic ;
    manch_in     : in std_logic ;
    CRC          : buffer std_logic_vector(7 downto 0);
    CHECKSUM     : buffer std_logic_vector(7 downto 0);
    A            : buffer std_logic_vector(9 downto 0);
    B            : buffer std_logic_vector(15 downto 0);
    SixOne       : buffer std_logic;
    data         : buffer std_logic;
    crc_ok       : buffer std_logic;
    sic          : buffer std_logic;
    vc           : buffer std_logic;
    mii          : buffer std_logic;
    transfert    : buffer std_logic);
end component ;

```

component ClkRecover

```

port(
    manch_in : in std_logic ;
    from_rc_n : in std_logic ;
    to_rc    : buffer std_logic);
end component ;

```

component RomSelec

```

port(
    in_sic : in std_logic ;
    in_vc  : in std_logic ;
    in_mii : in std_logic ;
    Add_s  : buffer std_logic_vector (1 downto 0));
end component ;

```

component ctrl_dpot

```

generic (
    Nbit_transfer_dpot : integer;
    DeuxpNbit_transfer_dpot : integer);
port (
    clk_ctrl_dpot : in std_logic;
    data_amp      : in std_logic_vector(Nbit_transfer_dpot-1 downto 0);
    mesure_ctrl_dpot : in std_logic;
    reset_ctrl_dpot_n : in std_logic;

```

```

sdi_dpot          : buffer std_logic;
sck_dpot          : buffer std_logic;
sen_dpot          : buffer std_logic);
end component;

component ctrl_ltc
generic(
    Nbit_transfer_ltc      : integer;
    DeuxpNbit_transfer_ltc: integer);
port (
    clk_ctrl_ltc          : in std_logic;
    data_clock            : in std_logic_vector(Nbit_transfer_ltc-1 downto 0);
    run_prog_ltc          : in std_logic;
    reset_ctrl_ltc_n      : in std_logic;
    sdi_ltc               : buffer std_logic;
    sck_ltc               : buffer std_logic;
    sen_ltc               : buffer std_logic;
    end_prog_ltc          : buffer std_logic);
end component;

component ctrl_dac
generic (Nbit_sinus : integer);
port    (
    clk          : in std_logic;
    reset_n      : in std_logic;
    mesure_en    : in std_logic;
    end_prog_ltc : in std_logic;
    trf_done     : in std_logic;
    nb_run       : in std_logic_vector(2 downto 0);
    run_sample   : buffer std_logic;
    add_rom      : buffer std_logic_vector(Nbit_sinus-1 downto 0);
    reset_dac_n  : out std_logic;
    clk_dac      : out std_logic;
    trame_en     : out std_logic;
    sel_setclk_rf : out std_logic;
    run_prog     : out std_logic;
    sw           : buffer std_logic;
    swb          : buffer std_logic;
    sel_clk      : buffer std_logic);
end component;

component Mux2A1Nbits
generic (N : integer);
port    (
    input_00          : in std_logic_vector(N-1 downto 0);
    input_01          : in std_logic_vector(N-1 downto 0);
    BitSelect         : in std_logic;
    OutputMux         : buffer std_logic_vector(N-1 downto 0));
end component;

-- IP DE ACTEL : ROM
component apa_rom384x6
port (
    add : in std_logic_vector(8 downto 0);
    output : buffer std_logic_vector(5 downto 0));
end component;

component ctrl_adc
port (
    clk          : in std_logic;
    run_sample   : in std_logic;
    sw           : in std_logic;
    Add_in       : in std_logic_vector(6 downto 0);
    wadd_RAM     : out std_logic_vector(7 downto 0);
    write_en     : out std_logic;
    reset_adc_n  : out std_logic;
    clk_adc      : buffer std_logic);
end component;

-- IP DE ACTEL : RAM
component ram256x6
port(
    DO          : out std logic vector (5 downto 0);

```

```

        DI          : in std_logic_vector (5 downto 0);
        WRB          : in std_logic;
        RDB          : in std_logic;
        WADDR        : in std_logic_vector (7 downto 0);
        RADDR        : in std_logic_vector (7 downto 0));
end component;

component DFFQ
port(
        clk      : in std_logic ;
        rst_n    : in std_logic ;
        D        : in std_logic ;
        Q        : buffer std_logic ;
        QN       : buffer std_logic);
end component ;

component trame_transfert is
port (
        clk          : in std_logic;
        reset_n      : in std_logic;
        run_trf      : in std_logic;
        trame         : in std_logic_vector(17 downto 0);
        nb_transfert  : in std_logic_vector(2 downto 0);
        data_trf      : out std_logic;
        trf_done      : out std_logic);
end component ;

component mux_clock is
port(
        Data0_port, Data1_port, Sel0 : in std_logic;
        Result : out std_logic);
end component ;

-----Testabilité-----
component Mux3A1Nbits is
generic (N : integer) ;
port(
        input_00    : in std_logic_vector (N-1 downto 0) ;
        input_01    : in std_logic_vector (N-1 downto 0) ;
        input_10    : in std_logic_vector (N-1 downto 0) ;
        BitSelect    : in std_logic_vector (1 downto 0) ;
        OutputMux    : buffer std_logic_vector (N-1 downto 0));
end component ;

component Mux2a1 is
port(
        input_0      : in std_logic ;
        input_1      : in std_logic ;
        BitSelect     : in std_logic ;
        OutputMux     : buffer std_logic);
end component ;
--Ports Pinout-----

-- IP DE ACTEL : BUFFER SCHMITT
component IB33S
port (PAD : in std_ulogic;
        Y : out std_ulogic);
end component;

-- IP DE ACTEL : BUFFER CLOCK
component GL33
port(
        GL          :out   std_logic;
        PAD         :in    std_logic);
end component;
-----
signal mesure_en, run_sample, trame_en, write_en, run_trf, clk_temp : std_logic;
signal G_reset_n, clk_ltc, clk_rc, from_rc, sel_clk_net : std_logic;

```

```

signal sel_setclk_rf_net, run_prog_net, end_prog_ltc_net, transfert_net : std_logic;
signal vc, RDB, trf_done, reset_recovery, SixOne, transfert_net, qtransfert_net :
std_logic;
signal nb_run, nb_transfert : std_logic_vector(2 downto 0);
signal setting_transfert_clk, B_bus : std_logic_vector(15 downto 0);
signal sel_ROM : std_logic_vector(1 downto 0);
signal Add_ZONE : std_logic_vector(6 downto 0);
signal Add_ROM : std_logic_vector(8 downto 0);
signal wadd_RAM, CRC, CHECKSUM : std_logic_vector(7 downto 0);
signal DO, data_trame, setting_end_mesure : std_logic_vector (5 downto 0);
signal trame_trf : std_logic_vector (17 downto 0);
signal sic_t, vc_t, mii_t, transfert_t : std_logic;
signal B_t, B : std_logic_vector(15 downto 0);
signal A_t : std_logic_vector(9 downto 0);

begin

-- Echantillonnage apres x run (commence a compter à 1 pour 2 runs)
nb_run <= "110"; -- 6 donc (0 à 6) + 1 = 8 runs

-- Variables fixes
setting_transfert_clk <= "0000"&"1111111111"&"10";           -- Clock d'environ 2k
setting_end_mesure    <= "101101";                         -- Trame de fin de mesure
nb_transfert          <= "000";
mesure_en             <= (sic OR vc OR mii) ;
RDB                   <= mesure_en;
run_trf               <= trame_en OR qtransfert_net;
transfert_net         <= (transfert XOR transfert_net);
reset_recovery         <= G_reset_n AND (not trf_done);
trame_trf             <= "100001" & data_trame & data_trame; -- header6b - mot6b - mot6b
Add_ROM               <= sel_ROM&Add_ZONE;
clk_out               <= to_rc;
data_trame_o          <= data_trame;
t_clk                 <= clk_ltc;

U0_DataRecovery : DataRecovery
    port map ( clk_rc,
               reset_recovery,
               manch_in,
               CRC,
               CHECKSUM,
               A_t,
               B_t,
               SixOne,
               data,
               crc_ok,
               sic_t,
               vc,
               mii,
               transfert_t);

U1_ClkRecover : ClkRecover
    port map ( manch_in,
               from_rc,
               to_rc);

U2_RomSelec : RomSelec
    port map ( sic,
               vc,
               mii,
               sel_ROM(1 downto 0));

U3_Ctrl_dpot : ctrl_dpot generic map(10,4)
    port map( clk_temp,
               A,
               mesure_en,

```

```

        G_reset_n,
        sdi_dpot,
        sck_dpot,
        sen_dpot);

U4_Ctrl_ltc : ctrl_ltc generic map(16,4)
    port map(
        clk_temp,
        B_bus,
        run_prog_net,
        G_reset_n,
        sdi_ltc,
        sck_ltc,
        sen_ltc,
        end_prog_ltc_net);

U5_Ctrl_dac : ctrl_dac generic map(7)
    port map(
        clk_temp,
        G_reset_n,
        mesure_en,
        end_prog_ltc_net,
        trf_done,
        nb_run,
        run_sample,
        Add_ZONE,
        reset_dac_n,
        clk_dac,
        trame_en,
        sel_setclk_rf_net,
        run_prog_net,
        sw,
        swb,
        sel_clk_net);

U6_mux2a1_16b : Mux2A1Nbits generic map(16)
    port map(
        B,
        setting_transfert_clk,
        sel_setclk_rf_net,
        B_bus);

U7_rom384x6 : apa_rom384x6
    port map(
        Add_ROM(8 downto 0),
        D_dac);

U8_ctrl_adc : ctrl_adc
    port map(
        clk_ltc,
        run_sample,
        sw,
        Add_ZONE,
        wadd_RAM,
        write_en,
        reset_adc_n,
        clk_adc);

U9_ram256x6 : ram256x6
    port map(
        DO,
        D_adc,
        write_en,
        RDB,
        wadd_RAM,
        A(7 downto 0));

U10_mux2a1_6b : Mux2A1Nbits generic map(6)
    port map(
        DO,
        setting_end_mesure,
        mesure_en,
        data_trame);

```

```

U11_DFFQ : DFFQ
    port map(
        clk_ltc,
        reset_recovery,
        transfert,
        transfert_net,
        open);

U12_DFFQ : DFFQ
    port map(
        clk_ltc,
        reset_recovery,
        transfert_net,
        qtransfert_net,
        open);

U12_trame_transfert : trame_transfert
    port map(
        clk_ltc,
        G_reset_n,
        run_trf,
        trame_trf,
        nb_transfert,
        data_trf,
        trf_done) ;

U13_mux_clock : mux_clock
    port map(
        clk_rc,
        clk_ltc,
        sel_clk_net,
        clk_temp);

--Testabilité-----
Ut0_mux3a1_10b : Mux3A1Nbits generic map(10)
    port map(
        A_t,
        "0000001110", --2.7k
        "0000001110",
        test,
        A);

Ut1_mux3a1_16b : Mux3A1Nbits generic map(16)
    port map(
        B_t,
        "0111010001001110", --500Hz 153.6kHz
        "0111010001001110",
        test,
        B);

Ut2_mux2a1 : Mux2a1
    port map(
        sic_t,
        '1',
        test(0),
        sic);

Ut3_mux2a1 : Mux2a1
    port map(
        transfert_t,
        '1',
        test(1),
        transfert);

--Ports Pinout-----
UP0_IB33S : IB33S
    port map(
        from_rc_PAD,
        from_rc);

UP1_GL33 : GL33
    port map(
        clk_ltc,
        clk_ltc_PAD);

UP2_GL33 : GL33
    port map(
        clk_rc,
        clk_rc_PAD);

UP4_GL33 : GL33
    port map(
        G_reset_n,
        G_reset_n_PAD);

```

```
-----
end struct_ETCMS ;
```

2) #####CTRL_LTC.VHD#####

```
-----
-- Company :      Polytstim
-- Create Date :   01/02/06
-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Machine à états contrôlant le générateur de clock
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity ctrl_ltc is
generic(      Nbit_transfer_ltc      : integer;
             DeuxpNbit_transfer_ltc: integer);
Port ( clk_ctrl_ltc      : in std_logic;
       data_clock        : in std_logic_vector(Nbit_transfer_ltc-1 downto 0);
       run_prog_ltc      : in std_logic;
       reset_ctrl_ltc_n   : in std_logic;

       sdi_ltc           : buffer std_logic;
       sck_ltc           : buffer std_logic;
       sen_ltc           : buffer std_logic;
       end_prog_ltc      : buffer std_logic);
end ctrl_ltc;

architecture behavioral_ctrl_ltc of ctrl_ltc is

type state_type is (st1_rst, st2_clk0, st3_clk1, st4_sen, st5_end);
signal state : state_type;
signal nb_bit: std_logic_vector (DeuxpNbit_transfer_ltc-1 downto 0);

begin

SYNC_PROC: process (clk_ctrl_ltc, reset_ctrl_ltc_n)
begin
    if (reset_ctrl_ltc_n = '0') then
        state <= st1_rst;
        sdi_ltc <= '0';
        sck_ltc <= '0';
        sen_ltc <= '1';
        nb_bit <= conv_std_logic_vector(Nbit_transfer_ltc-1,DeuxpNbit_transfer_ltc);
        end_prog_ltc <= '0';

    elsif (clk_ctrl_ltc'event and clk_ctrl_ltc = '1') then
        case state is
            when st1_rst =>
                if (run_prog_ltc = '1') then
                    state <= st2_clk0;
                    sdi_ltc <= data_clock(conv_integer(nb_bit));
                    sck_ltc <= '0';
                    sen_ltc <= '0';
                    nb_bit <= nb_bit;
                    end_prog_ltc <= '0';
                else
                    state <= st1_rst;
                    sdi_ltc <= '0';
                    sck_ltc <= '0';
                end if;
            end case;
        end if;
    end process SYNC_PROC;

end architecture behavioral_ctrl_ltc;
```

```

        sen_ltc <= '1';
        nb_bit <= conv_std_logic_vector(Nbit_transfer_ltc-
1,DeuxpNbit_transfer_ltc);
        end_prog_ltc <= '0';
    end if;

    when st2_clk0 =>
        state <= st3_clk1;
        sdi_ltc <= sdi_ltc;
        sck_ltc <= '1';
        sen_ltc <= '0';
        nb_bit <= nb_bit - 1;
        end_prog_ltc <= '0';

    when st3_clk1 =>
        if (nb_bit = conv_std_logic_vector(Nbit_transfer_ltc-
1,DeuxpNbit_transfer_ltc)) then
            state <= st4_sen;
            sdi_ltc <= '0';
            sck_ltc <= '0';
            sen_ltc <= '1';
            nb_bit <= nb_bit;
            end_prog_ltc <= '0';
        else
            state <= st2_clk0;
            sdi_ltc <= data_clock(conv_integer(nb_bit));
            sck_ltc <= '0';
            sen_ltc <= '0';
            nb_bit <= nb_bit;
            end_prog_ltc <= '0';
        end if;

    when st4_sen =>
        state <= st5_end;
        sdi_ltc <= '0';
        sck_ltc <= '0';
        sen_ltc <= '1';
        nb_bit <= nb_bit;
        end_prog_ltc <= '0';

    when st5_end =>
        state <= st1_rst;
        sdi_ltc <= '0';
        sck_ltc <= '0';
        sen_ltc <= '1';
        nb_bit <= conv_std_logic_vector(Nbit_transfer_ltc-
1,DeuxpNbit_transfer_ltc);
        end_prog_ltc <= '1';

    when others =>
        state <= st1_rst;
    end case;

end if;

end process;

end behavioral_ctrl_ltc;

```

3) #####CTRL_DPOT.VHD#####

```

-----
-- Company :      Polytstim
-- Create Date :   01/02/06

```

```

-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Machine à états contrôlant le potentiometre digital
-----
library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity ctrl_dpot is
generic(
    Nbit_transfer_dpot      : integer;
    DeuxpNbit_transfer_dpot : integer);
Port (
    clk_ctrl_dpot      : in std_logic;
    data_amp            : in std_logic_vector(Nbit_transfer_dpot-1 downto 0);
    mesure_ctrl_dpot    : in std_logic;
    reset_ctrl_dpot_n   : in std_logic;
    sdi_dpot            : buffer std_logic;
    sck_dpot            : buffer std_logic;
    sen_dpot            : buffer std_logic);
end ctrl_dpot;

architecture behavioral_ctrl_dpot of ctrl_dpot is

type state_type is (st1_rst, st2_clk0, st3_clk1, st4_sen);
signal state : state_type;
signal nb_bit: std_logic_vector (DeuxpNbit_transfer_dpot-1 downto 0);

begin

SYNC_PROC: process (clk_ctrl_dpot, reset_ctrl_dpot_n)
begin
    if (reset_ctrl_dpot_n = '0') then
        state <= st1_rst;
        sdi_dpot <= '0';
        sck_dpot <= '0';
        sen_dpot <= '1';
        nb_bit <= conv_std_logic_vector(Nbit_transfer_dpot-
1,DeuxpNbit_transfer_dpot);

    elsif (clk_ctrl_dpot'event and clk_ctrl_dpot = '1') then
        case state is
            when st1_rst =>
                if (mesure_ctrl_dpot = '1') then
                    state <= st2_clk0;
                    sdi_dpot <= data_amp(conv_integer(nb_bit));
                    sck_dpot <= '0';
                    sen_dpot <= '0';
                    nb_bit <= nb_bit;
                else
                    state <= st1_rst;
                    sdi_dpot <= '0';
                    sck_dpot <= '0';
                    sen_dpot <= '1';
                    nb_bit <= conv_std_logic_vector(Nbit_transfer_dpot-
1,DeuxpNbit_transfer_dpot);
                end if;

            when st2_clk0 =>
                state <= st3_clk1;
                sdi_dpot <= sdi_dpot;
                sck_dpot <= '1';
                sen_dpot <= '0';
                nb_bit <= nb_bit - 1;
        end case;
    end if;
end process SYNC_PROC;

end behavioral_ctrl_dpot;

```

```

        when st3_clk1 =>
            if (nb_bit =
conv_std_logic_vector(conv_integer((2**DeuxpNbit_transfer_dpot)-
1),DeuxpNbit_transfer_dpot)) then
                state <= st4_sen;
                sdi_dpot <= '0';
                sck_dpot <= '0';
                sen_dpot <= '1';
                nb_bit <= nb_bit;
            else
                state <= st2_clk0;
                sdi_dpot <= data_amp(conv_integer(nb_bit));
                sck_dpot <= '0';
                sen_dpot <= '0';
                nb_bit <= nb_bit;
            end if;

        when st4_sen =>
            state <= st4_sen;
            sdi_dpot <= '0';
            sck_dpot <= '0';
            sen_dpot <= '1';
            nb_bit <= nb_bit;

        when others =>
            state <= st1_rst;
    end case;
end if;
end process;
end behavioral_ctrl_dpot;

```

4) #####CTRL_CNA.VHD#####

```

-----
-- Company :          Polytstim
-- Create Date :       01/02/06
-- Engineer :          Guillaume Lesbros
--
-- Project Name :      Electrode Tissue Contact Monitoring Implant
--
-- Description :       Machine à états contrôlant le cna
-----

library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity ctrl_dac is
generic (      Nbit_sinus : integer);
Port (
    clk                : in std_logic;
    reset_n             : in std_logic;
    mesure_en          : in std_logic;
    end_prog_ltc       : in std_logic;
    trf_done           : in std_logic;
    nb_run             : in std_logic_vector(2 downto 0);
    run_sample         : buffer std_logic;
    add_rom            : buffer std_logic_vector(Nbit_sinus-1 downto 0);
    reset_dac_n        : out std_logic;
    clk_dac            : out std_logic;
    trame_en          : out std_logic;
    sel_setclk_rf      : out std_logic;
    run_prog           : out std_logic;
    sw                 : buffer std_logic;
    swb                : buffer std_logic;
    sel_clk            : buffer std_logic);

```

```

end ctrl_dac;

architecture behavioral_ctrl_dac of ctrl_dac is

--IP DE ACTEL : BUFFER
component clk_buf_dac
port (      Data0_port      : in std_logic;
          Data1_port      : in std_logic;
          Sel0             : in std_logic;
          Result           : out std_logic);
end component;

type state_type is (st0_rst, st1_prog, st2_prog, st3_AddUp1, st4_AddUp2, st5_set,
                    st6_trame_en, st7_off, st8_retrame);
signal state : state_type;

signal buf_clk_en, clk_n : std_logic;
signal run : std_logic_vector (2 downto 0);

begin

clk_n <= not clk;

U0_clk_buf_dac : clk_buf_dac port map('0', clk_n, buf_clk_en, clk_dac);

SYNC_PROC: process (clk, reset_n)
begin
    if (reset_n = '0') then
        state <= st0_rst;
        add_rom      <= (others => '0');
        sw           <= '0';
        swb          <= '0';
        reset_dac_n  <= '0';
        buf_clk_en   <= '0';
        trame_en     <= '0';
        sel_setclk_rf <= '0';
        run_prog     <= '0';
        run          <= "000";
        run_sample   <= '0';
        sel_clk      <= '0';

    elsif (clk'event and clk = '1') then
        case state is

            when st0_rst =>
                add_rom      <= (others => '0');
                sw           <= '0';
                swb          <= '0';
                reset_dac_n  <= '0';
                buf_clk_en   <= '0';
                trame_en     <= '0';
                sel_setclk_rf <= '0';
                run_prog     <= '0';
                run          <= "000";
                run_sample   <= '0';
                sel_clk      <= '0';
                if (mesure_en = '1') then
                    state <= st1_prog;
                else
                    state <= st0_rst;
                end if;

            when st1_prog =>
                state <= st2_prog;
                add_rom      <= (others => '0');
                sw           <= '0';
        end case;
    end if;
end process SYNC_PROC;

```

```

        swb                <= '0';
        reset_dac_n        <= '0';
        buf_clk_en         <= '0';
        trame_en           <= '0';
        sel_setclk_rf      <= '0';
        run_prog           <= '1';
        run                <= "000";
        run_sample         <= '0';
        sel_clk            <= '0';

when st2_prog =>
    add_rom                <= (others => '0');
    trame_en               <= '0';
    sel_setclk_rf          <= '0';
    run_prog               <= '0';
    run                    <= "000";
    run_sample             <= '0';
    if (end_prog_ltc='1') then
        state <= st3_AddUp1;
        reset_dac_n        <= '1';
        buf_clk_en         <= '1';
        sel_clk            <= '1';
        sw                 <= '0';
        swb                 <= '1';
    else
        state <= st2_prog;
        reset_dac_n        <= '0';
        buf_clk_en         <= '0';
        sel_clk            <= '0';
        sw                 <= '0';
        swb                 <= '0';
    end if;

when st3_AddUp1 =>
    if (add_rom = conv_std_logic_vector((2**Nbit_sinus)-1,Nbit_sinus))
then
        state <= st4_AddUp2;
        sw                 <= '1';
        swb                 <= '0';
    else
        state <= st3_AddUp1;
        sw                 <= '0';
        swb                 <= '1';
    end if;
    add_rom                <= add_rom+1;
    reset_dac_n            <= '1';
    buf_clk_en             <= '1';
    trame_en               <= '0';
    sel_setclk_rf          <= '0';
    run_prog               <= '0';
    run                    <= run;
    run_sample             <= run_sample;
    sel_clk                <= '1';

when st4_AddUp2 =>
    add_rom                <= add_rom+1;

    trame_en               <= '0';
    sel_clk                <= '1';
    run_prog               <= '0';
    if (add_rom = conv_std_logic_vector((2**Nbit_sinus)-1,Nbit_sinus))
then
        run                <= run+1;
        if (run < nb_run - "001") then
            state <= st3_AddUp1;

```

```

        run_sample      <= '0';
        sw              <= '0';
        swb             <= '1';
        reset_dac_n     <= '1';
        buf_clk_en      <= '1';
        sel_setclk_rf    <= '0';
    elsif (run = nb_run - "001") then
        state <= st3_AddUp1;
        run_sample      <= '1';
        sw              <= '0';
        swb             <= '1';
        reset_dac_n     <= '1';
        buf_clk_en      <= '1';
        sel_setclk_rf    <= '0';
    elsif (run = nb_run) then
        state <= st3_AddUp1;
        run_sample      <= '0';
        sw              <= '0';
        swb             <= '1';
        reset_dac_n     <= '1';
        buf_clk_en      <= '1';
        sel_setclk_rf    <= '0';
    else
        state <= st5_set;
        run_sample      <= run_sample;
        sw              <= '1';
        swb             <= '0';
        reset_dac_n     <= '1';
        buf_clk_en      <= '0';
        sel_setclk_rf    <= '1';
    end if;

else
    state <= st4_AddUp2;
    sw              <= '1';
    swb             <= '0';
    run             <= run;
    run_sample      <= run_sample;
    reset_dac_n     <= '1';
    buf_clk_en      <= '1';
    sel_setclk_rf    <= '0';
end if;

when st5_set =>
    state <= st6_trame_en;
    add_rom         <= (others => '0');
    sw              <= '0';
    swb             <= '0';
    reset_dac_n     <= '0';
    buf_clk_en      <= '0';
    trame_en        <= '0';
    sel_setclk_rf    <= '1';
    run_prog        <= '1';
    run             <= "000";
    run_sample      <= '0';
    sel_clk         <= '1';

when st6_trame_en =>
    if (end_prog_ltc='1') then
        state <= st7_off;
        trame_en        <= '1';
    else
        state <= st6_trame_en;
        trame_en        <= '0';
    end if;
    add_rom         <= (others => '0');

```

```

        sw                <= '0';
        swb               <= '0';
        reset_dac_n       <= '0';
        buf_clk_en        <= '0';
        sel_setclk_rf     <= '1';
        run_prog          <= '0';
        run               <= "000";
        run_sample        <= '0';
        sel_clk           <= '1';

    when st7_off =>
        if (trf_done='0') then
            state <= st7_off;
        else
            state <= st8_retrame;
        end if;
        add_rom           <= (others => '0');
        sw                <= '0';
        swb               <= '0';
        reset_dac_n       <= '0';
        buf_clk_en        <= '0';
        trame_en          <= '0';
        sel_setclk_rf     <= '1';
        run_prog          <= '0';
        run               <= "000";
        run_sample        <= '0';
        sel_clk           <= '1';

    when st8_retrame =>
        if (mesure_en='1') then
            state <= st7_off;
            trame_en <= '1';
        else
            state <= st8_retrame;
            trame_en <= '0';
        end if;
        add_rom           <= (others => '0');
        sw                <= '0';
        swb               <= '0';
        reset_dac_n       <= '0';
        buf_clk_en        <= '0';
        sel_setclk_rf     <= '1';
        run_prog          <= '0';
        run               <= "000";
        run_sample        <= '0';
        sel_clk           <= '1';

    when others =>
        state <= st0_rst;
    end case;

end if;
end process;
end behavioral_ctrl_dac;

```

5) #####CTRL_CAN.VHD#####

```

-----
-- Company :      Polytstim
-- Create Date :   01/02/06
-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Machine à états contrôlant le can

```

```

-----
library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity ctrl_adc is
Port (
    clk           : in std_logic;
    run_sample    : in std_logic;
    sw            : in std_logic;
    Add_in        : in std_logic_vector(6 downto 0);
    wadd_RAM      : out std_logic_vector(7 downto 0);
    write_en      : out std_logic;
    reset_adc_n   : out std_logic;
    clk_adc       : buffer std_logic);
end ctrl_adc;

architecture behavioral_ctrl_adc of ctrl_adc is

-- IP DE ACTEL : BUFFER
component clk_buf_dac
port (
    Data0_port    : in std_logic;
    Data1_port    : in std_logic;
    Sel0          : in std_logic;
    Result        : out std_logic);
end component;

-- IP DE ACTEL : REGISTRE A DECALAGE
component reg_add_ram
port( Data          : in std_logic_vector(7 downto 0);
      Enable, Shiftin, Shiftin, Aclr, Clock : in std_logic;
      Q             : out std_logic_vector(7 downto 0)) ;
end component;

component DFFQ
port(
    clk    : in std_logic ;
    rst_n  : in std_logic ;
    D      : in std_logic ;
    Q      : buffer std_logic ;
    QN     : buffer std_logic);
end component ;

signal clk_n, clk_adc_net : std_logic;
signal data_in : std_logic_vector (7 downto 0);

begin

clk_n <= not clk;
clk_adc <= clk_adc_net;
reset_adc_n <= run_sample;
data_in <= sw & Add_in;

U0_clk_buf_dac : clk_buf_dac port map('0', clk_n, run_sample, clk_adc_net);
U1_clk_buf_dac : clk_buf_dac port map('1', clk, run_sample, write_en);
U2_reg_add_ram : reg_add_ram port map(data_in, '1', '1', '1', '1', clk, wadd_RAM);

end behavioral_ctrl_adc;

```

6) #####ROMSELEC.VHD#####

```

-----
-- Company :      Polytstim
-- Create Date :   01/02/06

```

```

-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Sélectionne de la section de la ROM
-----
library ieee;
use ieee.std_logic_1164.all;

entity RomSelec is
port(
    in_sic      : in std_logic ;
    in_vc       : in std_logic ;
    in_mii      : in std_logic ;
    Add_s       : buffer std_logic_vector (1 downto 0));
end RomSelec ;

architecture DataFlow_RomSelec of RomSelec is

signal entree : std_logic_vector(2 downto 0);

begin

Flow_RomSelec : process (in_sic, in_vc, in_mii, entree)
begin
    entree <= in_sic & in_vc & in_mii;
    case entree is
        when "100" => Add_s <= "01";
        when "010" => Add_s <= "10";
        when "001" => Add_s <= "11";
        when others => Add_s <= "00";
    end case;
end process Flow_RomSelec ;

end DataFlow_RomSelec ;

```

7) #####TRAME_TRANSFERT.VHD#####

```

-----
-- Company :      Polytstim
-- Create Date :   01/02/06
-- Engineer :      Guillaume Lesbros
--
-- Project Name :   Electrode Tissue Contact Monitoring Implant
--
-- Description :    Machine à états contrôlant le transfert de la trame
-----
library ieee ;
use ieee.std_logic_1164.all ;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;

entity trame_transfert is
Port (
    clk           : in std_logic;
    reset_n       : in std_logic;
    run_trf       : in std_logic;
    trame         : in std_logic_vector(17 downto 0);
    nb_transfert  : in std_logic_vector(2 downto 0);
    data_trf      : out std_logic;
    trf_done      : out std_logic);
end trame_transfert;

architecture behavioral_trame_transfert of trame_transfert is

--IP DE ACTEL : REGISTRE A DECALAGE

```

```

component pin_sout_18b
port(  Data : in std_logic_vector(17 downto 0);
      Enable, Shiften, Shiftin, Aclr, Clock : in std_logic;
      Shiftout : out std_logic) ;
end component;

type state_type is (st0_rst, st1_wait, st2_count, st3_nbsend);
signal state : state_type;

signal mem_trame, shiften, data_en, out_shift : std_logic;
signal nbbit_trame : std_logic_vector (4 downto 0);
signal nbsend_trame : std_logic_vector (2 downto 0);

begin

data_trf <= data_en AND out_shift;

U0_pin_sout_18b : pin_sout_18b
port map(
    trame,
    mem_trame,
    shiften,
    trame(0),
    reset_n,
    clk,
    out_shift);

SYNC_PROC: process (clk, reset_n)
begin
    if (reset_n = '0') then
        state <= st0_rst;
        data_en <= '0';
        trf_done <= '0';
        shiften <= '0';
        mem_trame <= '0';
        nbbit_trame <= "00000";
        nbsend_trame <= "000";
    elsif (clk'event and clk = '1') then
        case state is
            when st0_rst =>
                state <= st1_wait;
                data_en <= '0';
                trf_done <= '0';
                shiften <= '0';
                mem_trame <= '0';
                nbbit_trame <= "00000";
                nbsend_trame <= "000";

            when st1_wait =>
                data_en <= '0';
                trf_done <= '0';
                shiften <= '0';
                nbbit_trame <= "00000";
                nbsend_trame <= "000";

                if (run_trf='1') then
                    state <= st2_count;
                    mem_trame <= '1';
                else
                    state <= st1_wait;
                    mem_trame <= '0';
                end if;

            when st2_count =>
                trf_done <= '0';
                mem_trame <= '0';
                nbbit_trame <= nbbit_trame+1;
        end case;
    end if;
end process;

```

```

        nbsend_trame      <= nbsend_trame;
        if (nbbit_trame = "10010") then
            state <= st3_nbsend;
            data_en      <= '0';
            shiften       <= '0';
        else
            state <= st2_count;
            data_en      <= '1';
            shiften       <= '1';
        end if;

    when st3_nbsend =>
        data_en      <= '0';
        shiften       <= '0';
        nbbit_trame   <= "00000";
        nbsend_trame   <= nbsend_trame+1;
        if (nbsend_trame = nb_transfert) then
            state <= st1_wait;
            trf_done    <= '1';
            mem_trame    <= '0';
        else
            state <= st2_count;
            trf_done    <= '0';
            mem_trame    <= '1';
        end if;

    when others =>
        state <= st0_rst;
    end case;
end if;
end process;
end behavioral_trame_transfert;

```

8) #####DATA RECOVERY.VHD#####

```

-----
-- File :           DataRecovery.vhd
-----
-- Company :        Polytstim
-- Create Date :     01/02/06
-- Engineer :        Guillaume Lesbros
--
-- Project Name :    Electrode Tissue Contact Monitoring Implant
--
-- Description :     Module de décodage de la trame descendante
-----
library ieee ;
use ieee.std_logic_1164.all ;

entity DataRecovery is
    port(
        clk           : in std_logic ;
        clear_n        : in std_logic ;
        manch_in       : in std_logic ;

        CRC            : buffer std_logic_vector(7 downto 0);
        CHECKSUM        : buffer std_logic_vector(7 downto 0);
        A               : buffer std_logic_vector(9 downto 0);
        B               : buffer std_logic_vector(15 downto 0);

        SixOne         : buffer std_logic;
        data            : buffer std_logic;
        crc_ok          : buffer std_logic;
    );
end entity DataRecovery;

```

```

        sic          : buffer std_logic;
        vc           : buffer std_logic;
        mii          : buffer std_logic;
        transfert     : buffer std_logic);
end DataRecovery ;

architecture struct_DataRecovery of DataRecovery is

component Mode
generic ( MsbCmd : integer := 4 ) ;
port(
        cinq1        : in std_logic ;
        crc_ok        : in std_logic ;
        cmd_MSB       : in std_logic_vector (MsbCmd - 1 downto 0) ;
        cmd_LSB       : in std_logic_vector (MsbCmd - 1 downto 0) ;

        sic          : buffer std_logic;
        vc           : buffer std_logic;
        mii          : buffer std_logic;
        transfert     : buffer std_logic;

        shift4_en_n   : buffer std_logic);
end component ;

component HeaderDetector is
port(
        clk           : in std_logic ;
        clear_n       : in std_logic ;
        data          : in std_logic ;
        six1          : in std_logic ;
        shift_en      : buffer std_logic ;
        clr_reg       : buffer std_logic);
end component ;

component CinqSix1
port(
        clk           : in std_logic ;
        clear_n       : in std_logic ;
        enable        : in std_logic ;
        cinq1         : buffer std_logic ;
        six1          : buffer std_logic);
end component ;

component CheckCRC
port(
        clk           : in std_logic ;
        rst_n         : in std_logic ;
        enable1_n     : in std_logic ;
        enable2       : in std_logic ;
        data          : in std_logic ;
        CRC           : buffer std_logic_vector (7 downto 0) ;
        crc_ok        : buffer std_logic);
end component ;

component ShiftRegister_Nbits
generic (N : integer := 8);
port(
        clk           : in std_logic ;
        rst_n         : in std_logic ;
        enable1_n     : in std_logic ;
        enable2       : in std_logic ;
        data          : in std_logic ;
        dout          : buffer std_logic_vector (N-1 downto 0));
end component ;

component DataShiftRegister26bits

```

```

port(
    clk           : in std_logic ;
    rst_n         : in std_logic ;
    enable1_n     : in std_logic ;
    enable2       : in std_logic ;
    shiftin       : in std_logic ;
    A              : buffer std_logic_vector(9 downto 0) ;
    B              : buffer std_logic_vector(15 downto 0));
end component ;

component Overflow is
port(
    clk           : in std_logic ;
    clear_n       : in std_logic ;
    enable1_n     : in std_logic ;
    enable2       : in std_logic ;
    Overflow      : buffer std_logic);
end component ;

component DFFQ
port(
    clk           : in std_logic ;
    rst_n         : in std_logic ;
    D             : in std_logic ;
    Q             : buffer std_logic ;
    QN            : buffer std_logic
);
end component ;

signal TrameOff, Overflow_net, Clearheader_net : std_logic ;
signal shift_en_net, clk_n, Temp_net, clr_reg_net : std_logic ;
signal five_one_net, six_one_net : std_logic ;
signal shift4_en_n_net, ManchTemp_net : std_logic ;
signal CMD_MSB_temp , CMD_LSB_temp : std_logic_vector (3 downto 0) ;

begin

TrameOff <= '0' ;
SixOne  <= six_one_net;
ManchTemp_net<=manch_in;
clk_n <= not clk ;
Temp_net <= (not Overflow_net) ;

U1_DFFQ : DFFQ
port map (clk, ClearHeader_net, ManchTemp_net, data, open) ;

-- Indique la presence de 5 et 6 un consecutifs
U2_CinqSix1 : CinqSix1
port map (clk, clr_reg_net, data, five_one_net, six_one_net);

U3_HeaderDetector : HeaderDetector
port map(clk, ClearHeader_net, ManchTemp_net, six_one_net, shift_en_net, clr_reg_net);

U4_Mode : Mode generic map (4)
port map(five_one_net, crc_ok, CMD_MSB_temp, CMD_LSB_temp, sic, vc, mii, transfert,
shift4_en_n_net);

U5_CheckCRC : CheckCRC
port map(clk, clr_reg_net, shift4_en_n_net, shift_en_net, data, CHECKSUM, crc_ok);

U6_ShiftRegister_8bits : ShiftRegister_Nbits generic map (8)
port map (clk, clr_reg_net, shift4_en_n_net, shift_en_net, data, CRC);

U7_DataShiftRegister26bits : DataShiftRegister26bits
port map(clk, clr_reg_net, shift4_en_n_net, shift_en_net, CRC(7), A, B);

```

```

U8_ShiftRegister_4bits : ShiftRegister_Nbits generic map (4)
port map (clk, clr_reg_net, shft4_en_n_net, shft_en_net, A(9), CMD_LSB_temp);

U9_ShiftRegister_4bits : ShiftRegister_Nbits generic map (4)
port map (clk, clr_reg_net, shft4_en_n_net, shft_en_net, CMD_LSB_temp(3), CMD_MSB_temp);

U10_Overflow : Overflow
port map (clk_n, clr_reg_net, shft4_en_n_net, shft_en_net, Overflow_net);

U11_DFFQ : DFFQ
port map (clk_n, clear_n, Temp_net, ClearHeader_net, open) ;

end struct_DataRecovery ;

```

ANNEXE C

CONTRÔLEUR EXTERNE DU SYSTÈME DE MONITORING

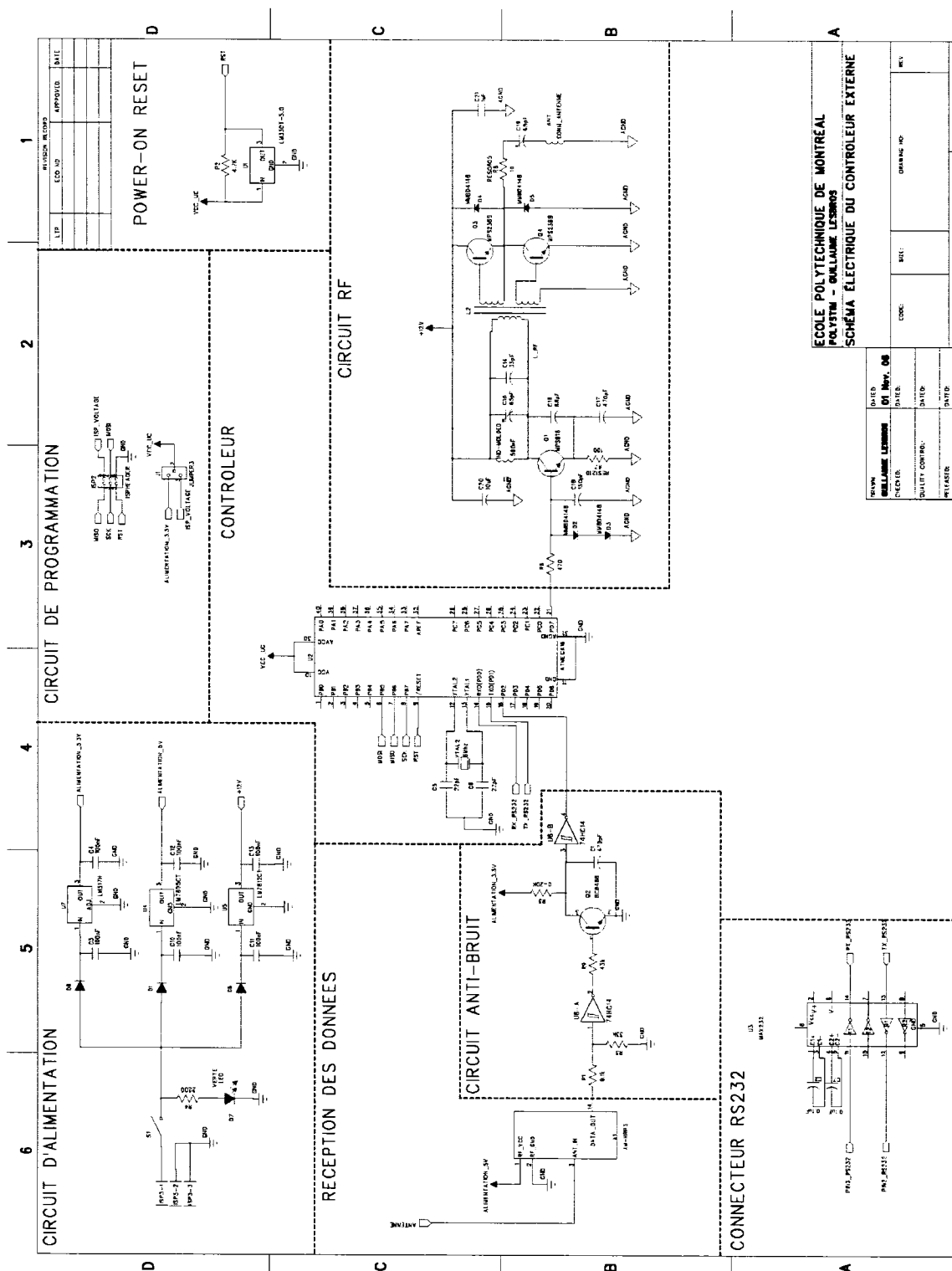


Figure C-1 : Schéma électrique du contrôleur externe

```

;-----
;-----Programme du microcontrôleur du sontrôleur du système de monitoring de l'IET-----
;-----
;
; File : etmcs.asm
; Date      Created by      Version
; 17/05/2006      Guillaume Lesbros      1.0
;
; Description : Programme du contrôleur pour l'implant
;               de caractérisation de l'IET;
;-----
;-----

.include "ml6def.inc"

;***** DEFINITION DES REGISTRES *****
.def      cmpt_add      =r15
.def      w             =r16
.def      temp2         =r17
.def      temp3         =r18
.def      temp4         =r19
.def      temp5         =r20
.def      temp6         =r21
.def      word1         =r22
.def      flag          =r23; Bit0(INT_TRAME) indique une interruption reçue
.def      CRC           =r24; Bit1(END_MESURE) indique si la trame fin de mesure a
                        ; été reçue
.def      Checksum      =r25; Bit2(END_TRANSFERT) indique toute les trames ont été
                        ; demandées

;***** DEFINITION DES CONSTANTES *****
.equ      INIT1         =0b10101001 ;0001
.equ      INIT2         =0b10011001 ;0101
.equ      ENTETE1       =0b10010101 ;0111
.equ      ENTETE2       =0b01010110 ;1110

.equ      cmd_mesure    =0b10001000
.equ      cmd_transfert =0b10111011
.equ      A             =7
.equ      B1            =0b10000101
.equ      B2            =0b01100110

.equ      T_SAMPLE      =44

.equ      TRAME_CRC     =0x0060
.equ      TRAME_MANCHESTER =0x0080
.equ      DATA_TRAME   =0x0150
.equ      DATA_RAM     =0x0200

.equ      DATA_IN      =2
.equ      DATA_OUT     =7
.equ      INT_TRAME     =0x00
.equ      END_MESURE    =0x01
.equ      END_TRANS     =0x02

;***** VECTEUR D'INTERUPTION *****
.cseg
.org      0

jmp      RESET
rjmp     INT_RECEP_TRAME
reti
reti
reti
reti
reti

```

```

reti
reti
reti
reti
reti
reti
reti
reti
reti
reti
reti
reti
reti
reti
reti

;***** DEBUT DU PROGRAMME *****

;-----
;
; FONCTION:   RESET
; DESCRIPTION: Initialisation du programme
;-----
;

RESET:
    ldi    w,low(RAMEND); Initialisation de la pile a la fin de la RAM
    out    SPL,w
    ldi    w,high(RAMEND)
    out    SPH,w

;*****Initialisation des ports *****
    ldi    w,0b00000000 ; Toutes les I/O du PORTA sont en input
    out    DDRA,w
    ldi    w,0b00000000
    out    PORTA,w
    ldi    w,0b11111111 ; I/O PORTB sont tous en output
    out    DDRB,w
    ldi    w,0b00000000
    out    PORTB,w
    ldi    w,0b00000000 ; Toutes les I/O du PORTC sont en input
    out    DDRC,w
    ldi    w,0b00000000 ; En tri-state
    out    PORTC,w
    ldi    w,0b10000000 ; Toutes les I/O du PORTD sont en input
                        ; sauf la 7 = DATA
    out    DDRD,w
    ldi    w,0b00000000 ; En tri-state
    out    PORTD,w
    ldi    w,0b01000000 ; sur front montant
    out    GICR,w ; INTO activé
    ldi    w,0b00000011 ; sur front montant
    out    MCUCR,w

;***** Initialisation du compteur d'échantillonnage *****
    ldi    w,T_SAMPLE ; 0xF0
    out    OCR0,w ; Compare register at 47
    call   INIT_USART
    call   WAIT_GO

;***** Initialisation du compteur des leds *****
RE_SET_PARAM:
    ldi    w,0xFF ; On éteint toutes les leds
    out    PORTB,w
    call   SET_PARAM
    ldi    w,0x00 ; On allume toutes les leds
    out    PORTB,w

```

```

;*****
call    WAIT_GO
ldi     ZH,high(DATA_RAM)      ; Initialisation du pointeur sur la RAM
ldi     ZL,low(DATA_RAM)
clr     flag
clr     cmpt_add

;-----
;-----
; MAIN
; DESCRIPTION: Boucle principale
;-----
;-----
MAIN:
call    SND_RETURN
mov     temp2,cmpt_add
call    SND_CONVERT_ASCII
call    PREPARE_TRAME
call    CALCUL_CRC
call    CONSTRUIT_TRAME
call    ETAT_TRANSMIT
call    RECEP_TRAME
sbrs    flag,END_TRANS
rjmp    MAIN
clr     w
out     PORTB,w
call    WAIT_GO
READ_RAM_AGAIN:
call    READ_RAM
WAIT_CHOICE:
sbis    UCSRA, RXC
rjmp    WAIT_CHOICE
in      w,UDR
ldi     temp2,0x0D             ; "ENTER" = Relecture de la RAM
cp      w,temp2
breq    READ_RAM_AGAIN
ldi     temp2,0x72             ; "r" = reset
cp      w,temp2
breq    RE_SET_PARAM
rjmp    WAIT_CHOICE

;-----
;-----
; FONCTION:    PREPARE_PERM
; DESCRIPTION: Prépare la trame de mesure
;              à partir des paramètres en mémoire
;-----
;-----
PREPARE_TRAME:
ldi     XH,high(TRAME_CRC)     ;positionnement au début de trame_crc
ldi     XL,low(TRAME_CRC)
ldi     YH,high(DATA_TRAME)
ldi     YL,low(DATA_TRAME)
ld      temp2,Y+
st      X+,temp2
ld      temp2,Y
lsr     temp2
lsr     temp2
st      X+,temp2
ld      temp2,Y+
ld      temp3,Y
lsr     temp3
lsr     temp3
andi    temp2,0b00000011
swap    temp2

```

```

    lsl    temp2
    lsl    temp2
    or     temp2,temp3
    st     X+,temp2
    ld     temp2,Y+
    ld     temp3,Y
    lsr    temp3
    lsr    temp3
    andi   temp2,0b00000011
    swap   temp2
    lsl    temp2
    lsl    temp2
    or     temp2,temp3
    st     X+,temp2
    ld     temp3,Y+
    andi   temp3,0b00000011
    swap   temp3
    lsl    temp3
    lsl    temp3
    st     X+,temp3
    ret

;-----
;
; FONCTION:    CALCUL_CRC
; DESCRIPTION: Calcul le CRC a partir de TRAME_CRC
;-----
;
CALCUL_CRC:

;***** Initialisation de la boucle *****
    ldi    YH,high(TRAME_CRC)
    ldi    YL,low(TRAME_CRC)
    ldi    temp3,34
    ldi    temp2,1
    clr    CRC

;***** Boucle de calcul *****
NEXT_BIT:
    tst    temp3
    breq   FIN_CRC
    dec    temp3

    dec    temp2
    brne   COMPUTE
    ld     w,Y+
    ldi    temp2,8
COMPUTE:
    lsl    w
    rol    CRC
    brcc   NEXT_BIT
    ldi    temp4,1
    eor    CRC,temp4
    rjmp   NEXT_BIT

;***** Ajout du CRC à la trame *****
FIN_CRC:
    ldi    YH,high(TRAME_CRC)
    ldi    YL,low(TRAME_CRC)
    adiw   YL,4
    ld     w,Y
    mov    temp2,CRC
    lsr    temp2
    lsr    temp2
    add    temp2,w
    st     Y+,temp2

```

```

swap    CRC
lsl     CRC
lsl     CRC
andi    CRC,0b11000000
st      Y,CRC
ret

;-----
;-----
; FONCTION:      CONSTRUIT_TRAME
; DESCRIPTION: Construit la trame en format Manchester
;-----
;-----
CONSTRUIT_TRAME:
    ldi     Checksum,8
    ldi     YH,high(TRA ME_MANCHESTER)
    ldi     YL,low(TRA ME_MANCHESTER)
    ldi     XH,high(TRA ME_CRC)
    ldi     XL,low(TRA ME_CRC)
    ldi     w,INIT1
    st      Y+,w
    ldi     w,INIT2
    st      Y+,w
    ldi     w,ENTETE1
    st      Y+,w
    ldi     w,ENTETE2
    st      Y+,w
    ldi     temp2,42
    ldi     temp4,4
    ldi     temp5,0
    ldi     temp3,8
BOUCLE_CONSTRUIT_TRAME:
    ld      w,X+
BOUCLE_CONSTRUIT_TRAME2:
    sbrc    w,7
    jmp     UN
ZERO:
    cpi     temp5,5
    breq    PAS_AFFICHE
    inc     Checksum
PAS_AFFICHE:
    clr     temp5
    sbr     CRC,0b00000010
    cbr     CRC,0b00000001
    rjmp    C_CONTINUE_CONSTRUIT_TRAME
UN:
    inc     Checksum
    inc     temp5
    sbr     CRC,0b00000001
    cbr     CRC,0b00000010
C_CONTINUE_CONSTRUIT_TRAME:
    dec     temp4
    brne    CONTINUE_CONSTRUIT_TRAME2
    st      Y+,CRC
    ldi     temp4,4
    rjmp    CONTINUE_CONSTRUIT_TRAME3
CONTINUE_CONSTRUIT_TRAME2:
    lsl     CRC
    lsl     CRC
CONTINUE_CONSTRUIT_TRAME3:
    cpi     temp5,5
    breq    ZERO
    dec     temp2
    breq    FIN_CONSTRUIT_TRAME
    dec     temp3
    brne    CONTINUE_CONSTRUIT_TRAME4

```

```

        ldi    temp3,8
        rjmp   BOUCLE_CONSTRUIT_TRAME
CONTINUE_CONSTRUIT_TRAME4:
        lsl    w
        rjmp   BOUCLE_CONSTRUIT_TRAME2
FIN_CONSTRUIT_TRAME:
        sbr    CRC,0b000000010
        cbr    CRC,0b000000001
        dec    temp4
        breq   FIN_CONSTRUIT_TRAME2
        lsl    CRC
        lsl    CRC
        rjmp   FIN_CONSTRUIT_TRAME
FIN_CONSTRUIT_TRAME2:
        st     Y+,CRC
        ldi    CRC,0b10101010
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        st     Y+,CRC
        ret

; -----
;
; FONCTION:      ETAT_TRANSMIT
; DESCRIPTION:    Choix : Envoi la trame
; -----
;
ETAT_TRANSMIT:
TRANSMIT:
        sbi    PORTD,DATA_OUT          ; PIN DATA_OUT = 1

        ldi    XH,0b11111111
        ldi    XL,0b11111111

        ldi    YH,high(TRAME_MANCHESTER) ; positionnement au début de la trame
        ldi    YL,low(TRAME_MANCHESTER)
        ld     w,Y+                     ; chargement premier octet
        com    w                         ; DE TROP
        ldi    temp2,0xA5
        sei                                ; Activation des General_interruptions

; ***** Boucle de tranamission *****
; A 6 MHz on envoie à 600kHz car 10 instructions
; *****
LOOP_TRANSMIT:
        out    PORTD,w                  ; premier bit de l'octet
        lsl    w
        nop
        sbrc   flag,INT_TRAME           ; On vérifie si il y a eu une int sur DATA_IN
        ret
        nop
        out    PORTB,temp2              ; On affiche les leds
        nop
        nop
        nop
        out    PORTD,w                  ; deuxième bit de l'octet
        lsl    w
        nop

```

```

sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
nop
out     PORTD,w             ; troisième bit de l'octet
lsl     w
nop
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
out     PORTD,w             ; quatrième bit de l'octet
lsl     w
nop
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
out     PORTD,w             ; cinquième bit de l'octet
lsl     w
nop
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
out     PORTD,w             ; sixième bit de l'octet
lsl     w
nop
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
out     PORTD,w             ; septième bit de l'octet
lsl     w
nop
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
nop
nop
nop
nop
out     PORTD,w             ; huitième bit de l'octet
cpi     YL,0x95             ; vérifier si c'est la fin de la trame
breq    RETOUR_DEBUT
sbrc    flag,INT_TRAME      ; On vérifie si il y a eu une int sur DATA_IN
ret
ld      w,Y+                ; sinon charger octet suivant
com w
rjmp    LOOP_TRANSMIT      ; INVERSE LES DATA
RETOUR_DEBUT:

```

```

ldi    YL,0x80                ; repositionnement au début de la trame
ld     w,Y+                    ; chargement premier octet
com w                             ; INVERSE LES DATA UN CYCLE DE TROP

swap   temp2                    ; On rotate les leds
rjmp   LOOP_TRANSMIT

; -----
;
; FONCTION:    INT_RECEP_TRAME
; DESCRIPTION: Interruption de réception de trame
; -----
;
INT_RECEP_TRAME:
    sbis  PIND,DATA_IN          ; 1
    reti                                ; Bit de trame toujours à 1, on démarre l'échantillonnage
    clr w                                ; remise du compteur à 0
    out  TCNT0,w
    ldi  temp6,160

WAIT_80US:
    dec  temp6                    ; x3
    brne WAIT_80US
    ldi  w,0b00011011
    out  TCCR0,w                    ; Start compteur à clk/64, et CTC mode
    sbr  flag,0x01                ; On place le flag à 1
    reti

; -----
;
; FONCTION:    RECEPTION_TRAME
; DESCRIPTION: Echantillonne la trame reçue
; -----
;
RET_TRAME_ERR_HEADER:          ; Pas d'entête trouvée
WAITH:
    sbis  UCSRA,UDRE
    rjmp  WAITH
    ldi  w,0x68                    ; "h"
    out  UDR,w
    ldi  w,0b00000000
    out  TCCR0,w                    ; Stop compteur à clk/8, et CTC mode
    cbr  flag,0x01                ; On place le flag 0 à 0
    ret

RET_TRAME_ERR:                  ; Problème de CRC
WAITE:
    sbis  UCSRA,UDRE
    rjmp  WAITE
    ldi  w,0x65                    ; "e"
    out  UDR,w
    ldi  w,0b00000000
    out  TCCR0,w                    ; Stop counter at clk/8, and CTC mode
    cbr  flag,0x01                ; On place le flag 0 à 0
    ret

RECEP_TRAME:
    sbi  PORTD,DATA_OUT            ; On conserve la porteuse pour avoir l'NRJ
    cli                                ; Stop interrupts
    ldi  temp6,2                    ; Nombre mots lus
    ldi  temp4,6                    ; Time out après les 6 premiers bits sans entête
    ldi  temp3,5                    ; Nombre bits
    clr  temp2                      ; Registre à décalage de la trame
    inc  temp2

SAMPLE_1:
    in   w,TIFR                    ; Indicateur d'échantillonnage
    sbrs w,OCF0
    rjmp SAMPLE_1

```

```

ldi w,0x02
out TIFR,w
lsl temp2 ; 0000 0010
sbic PIND,DATA_IN
inc temp2 ; si vrai => 0000 0011
; sinon => 0000 0010

dec temp3
brne SAMPLE_1
andi temp2,0b00111111
cpi temp2,0b00100001 ; On compare avec l'entête 100001
breq SAMPLE_DATA_I
dec temp4 ; Si Time out, on redémarre la transmission
breq RET_TRAME_ERR_HEADER
ldi temp3,1
rjmp SAMPLE_1
SAMPLE_DATA_I:
ldi w,0b11011111
out PORTD,w
ldi temp3,6
SAMPLE_DATA:
in w,TIFR ; Indicateur d'échantillonnage
sbrs w,OCF0
rjmp SAMPLE_DATA
ldi w,0x02
out TIFR,w
lsl temp2
sbic PIND,DATA_IN
inc temp2 ; si vrai => 0000 0001
; sinon => 0000 0000

dec temp3
brne SAMPLE_DATA
andi temp2,0b00111111
dec temp6
breq NEXT_WORD
mov word1,temp2
rjmp SAMPLE_DATA_I
NEXT_WORD:
ldi w,0x6F ; Verification du pseudo-CRC
out UDR,w ; "o", On indique par une led qu'on a trouvé l'entete
eor temp2,word1
brne RET_TRAME_ERR
WAITK:
sbis UCSRA,UDRE
rjmp WAITK
ldi w,0x6B ; "k", CRC vérifié
out UDR,w
sbrs flag,END_MESURE ; Si FIN DE MESURE déjà reçu, on commence à mémoriser
rjmp MAJ_TRAME
WAIT_SPACE:
sbis UCSRA,UDRE
rjmp WAIT_SPACE
ldi w,0x20 ; "espace"
out UDR,w
mov temp2,word1
call SND_CONVERT_ASCII
st Z+,word1
mov w,cmpt_add
cpi w,0xFF
in w,SREG
sbrc w,1
sbr flag,0x04
WAITD:
sbis UCSRA,UDRE
rjmp WAITD
ldi w,0x64 ; "d"
out UDR,w

```

```

MAJ_TRAME:
    sbrcl flag,END_MESURE          ; Add = 00 et FIN DE MESURE, on incrémente pas
    inc  cmpt_add

    ldi    YH,high(DATA_TRAME)    ; mise à jour des data pour la futur trame
    ldi    YL,low(DATA_TRAME)
    ldi    w,cmd_transfert
    st     Y+,w
    mov    w,cmpt_add
    st     Y+,w
    clr    w
    st     Y+,w
    st     Y+,w

    sbr    flag,0x02              ; Set du flag FIN DE MESURE

RET_TRAME:
    ldi    w,0b00000000
    out    TCCR0,w               ; Stop compteur à clk/8, et CTC mode
    cbr    flag,0x01             ; On place le flag 0 à 0

WAITF:
    sbis   UCSRA,UDRE
    rjmp   WAITF
    ldi    w,0x66                 ; "f"
    out    UDR,w
    ret

; -----
;
; FONCTION:    READ_RAM
; DESCRIPTION: Permet de lire la RAM en boucle
; -----
;
READ_RAM:
    ldi    ZH,high(DATA_RAM)      ; Initialisation du pointeur sur la RAM
    ldi    ZL,low(DATA_RAM)
WAIT_END_RAM:
    ld     temp2,Z+
    call   SND_RETURN
    call   SND_CONVERT_ASCII:brcl ZH,0
    ret
    rjmp   WAIT_END_RAM

; -----
;
; FONCTION:    INIT_USART
; DESCRIPTION: Permet d'initialiser le module USART (RS-232)
; -----
;
INIT_USART:
    ldi    temp2, 0x00
    ldi    temp3, 77              ; 9600 bauds
    out    UBRRH, temp2
    out    UBRRL, temp3
    ldi    temp3, (1<<U2X)
    out    UCSRA, temp3
    ldi    temp3, (1<<TXEN) | (1<<RXEN)
    out    UCSRB, temp3
    ldi    temp3, (1<<URSEL) | (3<<UCSZ0)
    out    UCSRC,temp3
    ret

; -----
;
; FONCTION:    SND_CONVERT_ASCII
; DESCRIPTION: Permet de convertir un mot en caractères ascii et de le transmettre

```

```

;          via RS-232. IN dans temp2, OUT dans temp4&temp3
;-----
;-----
SND_CONVERT_ASCII:
    mov  temp3,temp2
    andi temp3,0x0F
    cpi  temp3,0x0A
    brlo INF_A
    subi temp3,0x09
    ldi  temp4,0x40
    add  temp3,temp4
    rjmp MSB
INF_A:
    ori  temp3,0x30
MSB:
    mov  temp4,temp2
    andi temp4,0xF0
    swap temp4
    cpi  temp4,0x0A
    brlo MSB_INF_A
    subi temp4,0x09
    ldi  temp5,0x40
    add  temp4,temp5
    rjmp END_CONVERT
MSB_INF_A:
    ori  temp4,0x30
END_CONVERT:
    sbis UCSRA,UDRE
    rjmp END_CONVERT
    out  UDR,temp4
W_SND:
    sbis UCSRA,UDRE
    rjmp W_SND
    out  UDR,temp3
    ret

;-----
;-----
; FONCTION:      SND_RETURN
; DESCRIPTION:    Transmet un retour à la ligne via RS-232
;-----
;-----
SND_RETURN:
    sbis UCSRA,UDRE
    rjmp SND_RETURN
    ldi  w,0x0D
    out  UDR,w
W_SND8:
    sbis UCSRA,UDRE
    rjmp W_SND8
    ldi  w,0x0A
    out  UDR,w
    ret

;-----
;-----
; FONCTION:      SET_PARAM
; DESCRIPTION:    Permet de récupérer les paramètres de stimulations choisis
;-----
;-----
SET_PARAM:
    ldi  YH,high(DATA_TRAME) ;mise a jour des data pour la première trame
    ldi  YL,low(DATA_TRAME)
    ldi  temp5,cmd_mesure
    call SET_TEMP5
    st   Y+,temp5

```

```

ldi temp5,A
call SET_TEMP5           ; Amplitude
st     Y+,temp5
ldi temp5,0x06
call SET_TEMP5           ; Oct de la freq
andi temp5,0x0F
swap temp5
mov temp6,temp5
ldi temp5,0x0F
call SET_TEMP5           ; 4 premiers fine tune freq
andi temp5,0x0F
add temp5,temp6
st     Y+,temp5
ldi temp5,0x18
call SET_TEMP5           ; 6 derniers fine tune freq
andi temp5,0x3F
lsl     temp5
lsl     temp5
inc     temp5
inc     temp5
st     Y+,temp5
ret

; -----
; -----
; FONCTION:   SET_TEMP5
; DESCRIPTION: Permet de régler la valeur de temp5 en fonction de la demande de
;               l'utilisateur
; -----
; -----

SET_TEMP5:
    call SND_RETURN
    mov temp2,temp5
    push temp5
    call SND_CONVERT_ASCII
WAIT_RETURN:
    sbis UCSRA,UDRE
    rjmp WAIT_RETURN
    ldi w,0x0D
    out UDR,w
    pop temp5
WAIT_BUTTON:
    out PORTB,temp5
    sbis UCSRA, RXC
    rjmp WAIT_BUTTON
    in w,UDR
    ldi temp2,0x0D
    cp w,temp2
    breq END_SET
    ldi temp2,0x70 ; + 0b00101011
    cp w,temp2
    breq PLUS
    ldi temp2,0x6F ; - 0b00101101
    cp w,temp2
    breq MOINS
    rjmp WAIT_BUTTON
END_SET:
    ret
PLUS:
    inc temp5
    mov temp2,temp5
    push temp5
    call SND_CONVERT_ASCII
    pop temp5
WAIT_RETURN1:
    sbis UCSRA,UDRE

```

```

        rjmp WAIT_RETURN1
        ldi  w,0x0D
        out  UDR,w
        rjmp WAIT_BUTTON
MOINS:
        dec  temp5
        mov  temp2,temp5
        push temp5
        call SND_CONVERT_ASCII
        pop  temp5
WAIT_RETURN2:
        sbis UCSRA,UDRE
        rjmp WAIT_RETURN2
        ldi  w,0x0D
        out  UDR,w
        rjmp WAIT_BUTTON

```

```

;-----
;
; FONCTION:   DECOMPTE
; DESCRIPTION: Fonction utilisé pour créer un délai
;-----
;

```

```

DECOMPTE:
        sbiw  XL,1
        brne  DECOMPTE
        ret

```

```

;-----
;
; FONCTION:   WAIT_GO
; DESCRIPTION: Attends la touche ENTER de l'utilisateur
;-----
;

```

```

WAIT_GO:
        sbis UCSRA, RXC
        rjmp WAIT_GO
        in  w,UDR
        ldi temp2,0x0D
        cpse w,temp2
        rjmp WAIT_GO
        ret

```

ANNEXE D

QUANTITES DE CHARGES TRANSMISES

Figure D-1 : Calcul des quantités de charges transmises pour chaque forme d'onde

Stimulation pulsée			Quantité de charge par phase (uC)			S électrode (cm2)	Densité de charge par phase (uC/cm2)
Amp (mA)	PW (us)						
2	200		0.4			0.04	10
2	100		0.2			0.04	5
1	200		0.2			0.04	5
1	100		0.1			0.04	2.5
0.9	100		0.09			0.04	2.25
0.1	8000		0.8			0.04	20
1.5	100000		1500			0.5	3000

Stimulation sinusoïdale			Quantité de charge par phase (uC)			S électrode (cm2)	Densité de charge par phase (uC/cm2)
Amp (mA)	Freq (Hz)						
1	10000		0.031830989			0.04	0.795774715
1	1000		0.318309886			0.04	7.957747155
1	500		0.636619772			0.04	15.91549431
1	200		1.591549431			0.04	39.78873577
1	100		3.183098862			0.04	79.57747155
1	30		10.61032954			0.04	265.2582385
1	10		31.83098862			0.04	795.7747155
1	1		318.3098862			0.04	7957.747155
0.5	10000		0.015915494			0.04	0.397887358
0.5	1000		0.159154943			0.04	3.978873577
0.5	500		0.318309886			0.04	7.957747155
0.5	200		0.795774715			0.04	19.89436789
0.5	100		1.591549431			0.04	39.78873577
0.5	30		5.30516477			0.04	132.6291192
0.5	10		15.91549431			0.04	397.8873577
0.5	1		159.1549431			0.04	3978.873577
0.2	10000		0.006366198			0.04	0.159154943
0.2	1000		0.063661977			0.04	1.591549431
0.2	500		0.127323954			0.04	3.183098862
0.2	200		0.318309886			0.04	7.957747155
0.2	100		0.636619772			0.04	15.91549431
0.2	30		2.122065908			0.04	53.0516477
0.2	10		6.366197724			0.04	159.1549431
0.2	1		63.66197724			0.04	1591.549431
0.1	10000		0.003183099			0.04	0.079577472
0.1	1000		0.031830989			0.04	0.795774715
0.1	500		0.063661977			0.04	1.591549431
0.1	200		0.159154943			0.04	3.978873577
0.1	100		0.318309886			0.04	7.957747155
0.1	30		1.061032954			0.04	26.52582385
0.1	10		3.183098862			0.04	79.57747155
0.1	1		31.83098862			0.04	795.7747155
0.05	10000		0.001591549			0.04	0.039788736
0.05	1000		0.015915494			0.04	0.397887358
0.05	500		0.031830989			0.04	0.795774715
0.05	200		0.079577472			0.04	1.989436789
0.05	100		0.159154943			0.04	3.978873577
0.05	30		0.530516477			0.04	13.26291192
0.05	10		1.591549431			0.04	39.78873577
0.05	1		15.91549431			0.04	397.8873577

Stimulation triangulaire			Quantité de charge par phase (uC)			S électrode (cm2)	Densité de charge par phase (uC/cm2)
Amp (uA)	trise (s)	nA/s					
100	1	100000	0.00005			0.04	0.00125
100	2	50000	0.0001			0.04	0.0025
100	5	20000	0.00025			0.04	0.00625
100	10	10000	0.0005			0.04	0.0125
10	1	10000	0.000005			0.04	0.000125
10	2	5000	0.00001			0.04	0.00025
10	5	2000	0.000025			0.04	0.000625
10	10	1000	0.00005			0.04	0.00125
1	1	1000	0.0000005			0.04	0.0000125
1	2	500	0.000001			0.04	0.000025
1	5	200	0.0000025			0.04	0.0000625
1	10	100	0.000005			0.04	0.000125
0.1	1	100	0.00000005			0.04	0.00000125
0.1	2	50	0.0000001			0.04	0.0000025
0.1	5	20	0.00000025			0.04	0.00000625
0.1	10	10	0.0000005			0.04	0.0000125