UNIVERSITÉ DE MONTRÉAL

CONCEPTION ET RÉALISATION D'UNE SOURCE EN ONDES MILLIMÉTRIQUES UTILISANT UN QUINTUPLEUR DE FRÉQUENCE

TRAIAN ANTONESCU
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION DU DIPLÔME DE
MAÎTRISE ÈS SCIENCES APPLIQUÉES
GÉNIE ÉLECTRIQUE
AVRIL 2004

©Traian Antonescu

Library and Archives Canada

Published Heritage Branch

395 Wellington Street
Ottawa ON K1A 0N4
Canada

Bibliothèque et Archives Canada

Direction du Patrimoine de l'édition

395, rue Wellington
Ottawa ON K1A 0N4
Canada

Your file Votre référence
ISBN: 0-612-97919-9
Our file Notre référence
ISBN: 0-612-97919-9

NOTICE:
The author has granted a non-exclusive license allowing Library and Archives Canada to reproduce, publish, archive, preserve, conserve, communicate to the public by telecommunication or on the Internet, loan, distribute and sell theses worldwide, for commercial or non-commercial purposes, in microform, paper, electronic and/or any other formats.

The author retains copyright ownership and moral rights in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

AVIS:
L'auteur a accordé une licence non exclusive permettant à la Bibliothèque et Archives Canada de reproduire, publier, archiver, sauvegarder, conserver, transmettre au public par télécommunication ou par l'Internet, prêter, distribuer et vendre des thèses partout dans le monde, à des fins commerciales ou autres, sur support microforme, papier, électronique et/ou autres formats.

L'auteur conserve la propriété du droit d'auteur et des droits moraux qui protège cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

In compliance with the Canadian Privacy Act some supporting forms may have been removed from this thesis.

While these forms may be included in the document page count, their removal does not represent any loss of content from the thesis.

Conformément à la loi canadienne sur la protection de la vie privée, quelques formulaires secondaires ont été enlevés de cette thèse.

Bien que ces formulaires aient inclus dans la pagination, il n'y aura aucun contenu manquant.

Canada

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé :

CONCEPTION ET RÉALISATION D'UNE SOURCE EN ONDES MILLIMÉTRIQUES UTILISANT UN QUINTUPLEUR DE FRÉQUENCE

Présenté par : ANTONESCU Traian

en vue de l'obtention du diplôme de : Maîtrise ès sciences appliquées

a été dûment accepté par le jury d'examen constitué de :

M. AKYEL Cevdet, D.Sc.A., président

M. WU Ke, Ph.D., membre et directeur de recherche

M. BOSISIO Renato, M.Sc.A., membre

REMERCIEMENTS

J'aimerais remercier sincèrement le professeur Ke Wu, mon directeur de recherche pour tout son appui scientifique et financier et pour son encouragement tout au long de mes études et de mon activité de recherche. Je le remercie pour sa confiance en moi, ses conseils et ses encouragements.

Je suis reconnaissant envers mes professeurs et membres du jury, M. Cevdet Akyel et M. Renato Bosisio pour m'avoir fait découvrir la beauté de cette mystérieuse science. Je les remercie pour avoir accepté de faire partie du jury.

Je tiens à exprimer ma reconnaissance également à monsieur Jules Gauthier, pour son aide pendant ce travail, pour m'avoir appris beaucoup d'astuces particulières à cette science. Ses conseils pratiques étaient toujours les bienvenus. Je remercie également les techniciens Steve Dubé, Roch Brassard et René Archambault pour leur soutien dans la fabrication des circuits et la mise au point des outils logiciels de conception.

J'adresse mes remerciements à Nathalie Lévesque qui m'a aidé tout au long de mes années d'étude à résoudre les problèmes administratifs.

Mes remerciements s'adressent aussi à Serioja Tatu, Jean-Frédéric Gagné et Slim Boumaiza qui m'ont aidé avec leurs conseils scientifiques et mesures.

RÉSUMÉ

On remarque aujourd'hui le développement très accentué des communications sans fil, grâce au fait que celles-ci nécessitent une infrastructure beaucoup moins difficile à implanter dans les villes ou les bâtisses, ou même dans les régions éloignées. Installer l'équipement d'un réseau sans fil n'amène pas les troubles causés par l'installation de câbles souterrains, et, en même temps, dépanner ce type de réseaux est beaucoup moins laborieux.

Un inconvénient majeur à l'implantation des réseaux sans fil est le règlement très strict dans le domaine de l'utilisation du spectre de fréquences radio. Le FCC (Federal Communications Commission – Commission Fédérale pour les Communications) est l'organisme qui gère toute l'activité reliée aux communications sur le territoire de l'Amérique du Nord.

La tendance globale en matière de communications sans fil est l'utilisation des ondes millimétriques, car cette bande de fréquences n'est pas trop utilisée par d'autres services.

Le réseau appelé Système de Distribution Locale Multipoint – LMDS (Local Multipoint Distribution Service) utilise les bandes de fréquences de 28 GHz et 31 GHz et est capable de transmettre le même volume de données, avec la même qualité, entre une station de base et plusieurs stations secondaires situées à ligne de vue, sans la nécessité de percer des trous et creuser des remparts.

Le présent projet traite justement sur la conception et la réalisation d'une source en ondes millimétriques utilisée dans de tels réseaux. Ce type de sources est utilisé dans la chaîne RF de réception ou d'émission, étant l'une des parties très importantes et coûteuses d'un système LMDS.

On trouve dans l'industrie plusieurs modalités d'obtenir un signal dans la bande de fréquences Ka, mais la plupart de ces sources sont assez dispendieuses car elles incorporent des générateurs de fréquence à plusieurs étages qui multiplient un signal de basse fréquence.

La solution proposée dans ce projet est l'utilisation d'un multiplicateur de fréquence d'ordre supérieur (5). La basse fréquence est générée par une boucle à verrouillage de phase (PLL) qui fournit un signal RF de 5,75 GHz. On sait que plus la fréquence à générer est haute, plus le coût des composants est élevé et la probabilité que les moindres différences technologiques diminuent la qualité du signal augmente.

Le multiplicateur de fréquence a été conçu et réalisé de manière à ce qu'il puisse fonctionner dans une plage de puissances et de fréquences assez large, lui donnant la possibilité d'être utilisé dans plusieurs applications. L'approche pratique durant la conception de la source a été accentuée pour faire de ce projet un outil facile à consulter.

Le logiciel HP-ADS® a été largement utilisé pour simuler les circuits, les résultats obtenus à l'aide des simulations sont très proches des résultats des mesures, ce qui augmente la confiance dans ce logiciel et ses outils.

La conception de la source à 28,75 GHz a passé par plusieurs étapes, une caractéristique étant la permanente comparaison entre les résultats théoriques et

pratiques, ainsi que l'utilisation des résultats des mesures dans les simulations ultérieures.

Les composants ont été réalisés et mesurés séparément en première phase, puis la source a été assemblée et mesurée. Les résultats obtenus concordent avec ceux obtenus à l'aide des simulations, fait qui valide la procédure de conception de la source et de ses parties composantes.

ABSTRACT

One can notice a strong development of the wireless techniques in today's telecommunications industry. This fact is due to the much simpler implementation of such networks in urban and suburban areas. These kinds of networks do not need a costly installation, there is no need to burying underground cables, and servicing is quite easy.

A major disadvantage of implementing wireless communication networks is that the federal rules concerning their design, functioning and frequency spectrum allocation are extremely tight.

The general tendency in wireless telecommunication design is the use of the millimeter-wave spectrum because this one has a lot more free frequencies than the lower ranges.

The Local Multipoint Distribution Service – LMDS operates in the Ka frequency band, around the 28 and 31 GHz frequencies. This is a network that connects one base-station to several client stations using a point-of-view connection to transmit high quality, high-speed data.

This project's purpose is designing a radio-frequency source that can be used in LMDS emitting and receiving architecture.

Telecommunication industry produces several types of RF sources for the Ka band, but those ones are costly because they usually include a multi-stage frequency multiplier that is driven by a low-frequency source.

The proposed solution is the use of a high-order (5) frequency multiplier. The very stable low frequency (5,75 GHz) is generated by a Phase Locked Loop (PLL) that connects to the input of the multiplier.

It is known that, the more the frequency is high, the more the price of components raises and the design is also more difficult to achieve.

One designed the frequency multiplier in such a manner that it can be used to generate several different frequencies only by changing the PLL output. Only slight adjustments are required to tune-up the source to another frequency.

In order to facilitate the using of the present work for further applications, a more practical approach has been considered. The use of Agilent's HP-ADS® simulation software helped speed-up the design of the circuits and compare the measurement with the simulation results.

One of the particularities of designing the source was the permanent comparison between theoretical and practical results, and the implementation of partial measurement results in the further design. The components of the source have been manufactured separately, and then all the system has been interconnected. The measurement results validated the design procedure.

TABLE DE MATIÈRES

REMERCIEMENTS iv

RÉSUMÉ v

ABSTRACT viii

TABLE DE MATIÈRES x

LISTE DES FIGURES xii

LISTE DES SIGLES ET ABRÉVIATIONS xvi

CHAPITRE 1 Multiplicateurs de fréquence 1

1.1 Introduction 1

1.2 Multiplicateurs passifs 3

1.3 Multiplicateurs actifs 4

CHAPITRE 2 Architecture proposée 5

2.1 Conception de la source à basse fréquence - PLL 6

2.2 Amplificateur intermédiaire 16

2.3 Conception du quintupleur 5,75 GHz à 28,75 GHz 20

2.3.1 Filtre passe-bas à 5,75 GHz - conception 26

2.3.2 Filtre passe bande à 28,75 GHz - conception 36

2.4 Conception de l'amplificateur à 28,75 GHz 44

2.5 Conception de la source séquentielle pour les transistors 52

CHAPITRE 3 Réalisation, mesures et validation des circuits 55

3.1 Source à basse fréquence - PLL – réalisation 55

3.2 Réalisation et mesures du quintupleur de fréquence 64
3.2.1 Réalisation et mesures du filtre passe-bas 64
3.2.2 Réalisation et mesures du filtre passe-bande à 28,75 GHz 67
3.2.3 Réalisation du quintupleur de fréquence 72
3.2.4 Mesures 74
3.3 Réalisation et mesures de l'amplificateur à 28,75 GHz 83
3.3.1 Mesures 85
3.4 Source séquentielle de tension – réalisation 91
3.5 Système complet 95
CONCLUSION 98
BIBLIOGRAPHIE 100

LISTE DES FIGURES

Figure 2.1 Schéma-bloc de la source RF à 28,75 GHz 5

Figure 2.2 Schéma de principe d'une boucle à verrouillage de phase 7

Figure 2.3 Formes d'onde dans un PLL 8

Figure 2.4 Schéma de principe du PLL 11

Figure 2.5 Variation de la fréquence de sortie en temps 12

Figure 2.6 Représentation du bruit de phase 13

Figure 2.7 Bruit de phase simulé du PLL 14

Figure 2.8 Variation de la fréquence en fonction de la tension 14

Figure 2.9 Bruit de phase SSB du PLL 15

Figure 2.10 Schéma de principe de l'amplificateur de sortie du PLL 16

Figure 2.11 Branche de polarisation de l'amplificateur 17

Figure 2.12 Abaque de Smith avec le S_{11} de la branche de polarisation 18

Figure 2.13 Formes d'onde des tensions dans le transistor - angle de conduction 22

Figure 2.14 Courants des harmoniques en fonction des angles de conduction 24

Figure 2.15 Schéma-bloc du quintupleur 25

Figure 2.16 Schéma équivalent du filtre passe-bas à éléments discrets 27

Figure 2.17 Topologie du filtre passe-bas en technologie micro-ruban 30

Figure 2.18 Paramètres S simulés du filtre passe-bas 30

Figure 2.19 Paramètres S simulés du filtre passe-bas – détail 31

Figure 2.20 Circuit de polarisation à l'entrée du quintupleur 33

Figure 2.21 Détail du circuit d'entrée du quintupleur (pour simulations) 34

Figure 2.22 Détail du circuit de sortie du quintupleur (pour simulations)..... 35

Figure 2.23 Topologie du filtre passe-bande..... 39

Figure 2.24 Graphique des paramètres S du filtre passe-bande simulé 39

Figure 2.25 Paramètres S simulés du filtre passe-bande – largeur de bande globale 40

Figure 2.26 Formes d'onde à l'entrée et à la sortie du quintupleur 42

Figure 2.27 Courbes I-V du transistor de l'amplificateur..... 45

Figure 2.28 Topologie de la branche de polarisation pour fins de simulations 46

Figure 2.29 Résultats des simulations pour les circuits de polarisation..... 47

Figure 2.30 Cercles de stabilité du transistor..... 49

Figure 2.31 Circuit d'adaptation et polarisation à la sortie du transistor..... 49

Figure 2.32 Adaptation à l'entrée et à la sortie de l'amplificateur..... 50

Figure 2.33 Transmission (S_{21}) de l'amplificateur..... 51

Figure 2.34 Schéma de principe de la source séquentielle..... 54

Figure 3.1 Schéma du PLL et ses circuits auxiliaires 55

Figure 3.2 Topologie du circuit PLL et ses composantes auxiliaires 56

Figure 3.3 Photo du circuit PLL et son amplificateur de sortie 57

Figure 3.4 Capture d'écran du logiciel de programmation du PLL 58

Figure 3.5 Variation de la puissance de sortie en fonction de la fréquence..... 59

Figure 3.6 Capture d'écran – sortie du PLL - mesures 60

Figure 3.7 Variation de la puissance de sortie (PLL + Ampli) en fonction de la fréquence..... 61

Figure 3.8 PLL - Bruit de phase simulé et mesuré 62

Figure 3.9 Photo du filtre passe-bas – dimensions comparatives 64

Figure 3.10 Graphique comparatif réponse filtre passe-bas 65

Figure 3.11 Adaptation à l'entrée et à la sortie du filtre passe-bas -- mesures 66

Figure 3.12 Photo du filtre passe bande – dimensions comparatives 67

Figure 3.13 Comparaison entre les résultats des simulations et de mesure du filtre passe-bande 68

Figure 3.14 Comparaison entre les graphiques obtenus à l'aide des simulations et mesures du filtre passe-bande -- détail 69

Figure 3.15 Adaptation à l'entrée et à la sortie du filtre passe-bande – résultats des mesures 70

Figure 3.16 Quintupleur – Photo montrant ses parties composantes et sa taille 73

Figure 3.17 Montage pour mesurer les paramètres S du quintupleur 74

Figure 3.18 Quintupleur - Pertes de conversion en fonction de la puissance d'entrée ... 75

Figure 3.19 Adaptation à l'entrée du quintupleur pour une puissance de 4dBm. 76

Figure 3.20 Adaptation à la sortie du quintupleur pour une puissance de 4 dBm à l'entrée 77

Figure 3.21 Montage pour visualiser le signal de sortie du quintupleur 78

Figure 3.22 Capture d'écran – forme du signal de sortie – quintupleur 79

Figure 3.23 Capture d'écran – forme du signal de sortie – quintupleur 5 – 35 GHz 80

Figure 3.24 Capture d'écran – comparaison bruit de phase quintupleur et source 81

Figure 3.25 Photo de la topologie de l'amplificateur 84

Figure 3.26 Adaptation à l'entrée de l'amplificateur 85

Figure 3.27 Adaptation à la sortie de l'amplificateur 86

Figure 3.28 Détail des lignes du circuit d'adaptation pour fins de syntonisation 87

Figure 3.29 Paramètres S_{21} mesurés de l'amplificateur à 28,75 GHz 88

Figure 3.30 Gain en fonction de la fréquence et les courants de draine 88

Figure 3.31 Détermination de la valeur de P_{1dB} de l'amplificateur 90

Figure 3.32 Topologie et dimensions du circuit de la source 92

Figure 3.33 Photo de la source double 93

Figure 3.34 Photo de la source installée dans sa boite 94

Figure 3.35 Photo de la source à 28,75 GHz 95

Figure 3.36 Montage pour mesurer les paramètres de la source à 28,75 GHz 96

Figure 3.37 visualisation du signal à la sortie de la source à 28,75 GHz 97

Figure 3.38 Bilan des puissances à travers la chaîne RF de la source 97

LISTE DES SIGLES ET ABRÉVIATIONS

BPF	Band-Pass Filter *Filtre passe-bande*
Bande C	Bande de fréquences entre 4 et 8 GHz
Bande Ka	Bande de fréquences entre 26 et 40 GHz
FCC	Federal Communications Commission – *Commission Fédérale pour les Communications)*
GaAs	Gallium-Arsenide – type de jonction
HEMT	High Electron Mobility Transistor – *Transistor à haute mobilité des électrons*
HP-ADS®	Hewlett Packard Advanced Design System - Logiciel utilisé pour la conception des circuits RF
LMDS	Local Multipoint Distribution Service – *Service de distribution locale multipoint*
LPF	Low-Pass Filter *Filtre passe-bas*
MHMIC	Monolithic Hybrid Microwave Integrated Circuit – *Circuit Intégré à micro-ondes en technologie hybride monolithique*

MMIC	Monolithic Microwave Integrated Circuit – *Circuit Intégré à micro-ondes en technologie monolithique*
PHEMT	Pseudomorphic High Electron Mobility Transistor
PLL	Phase-Locked Loop – *Boucle à verrouillage de phase*
RF	Radio Frequency - *Radiofréquence*
VCO	Voltage Controlled Oscillator – *Oscillateur contrôlé en tension*
VCXO	Voltage Controlled Crystal Oscillator – *Oscillateur à cristal contrôlé en tension*

CHAPITRE 1 Multiplicateurs de fréquence

1.1 Introduction

Les systèmes LMDS fonctionnent dans la bande de fréquences de 28 et 31 GHz, ce qui signifie que la porteuse du signal utile provienne d'une source qui est capable de fournir un signal d'une très haute qualité, très stable en fréquence, amplitude et phase. La qualité de la transmission du signal dépend principalement des paramètres de la porteuse, donc, il est impératif d'utiliser une source qui corresponde aux exigences.
Comme on prévoit un fort développement des systèmes LMDS, il faut mettre l'accent aussi sur leur profitabilité, il faut essayer à réduire les coûts de fabrication des stations de base et station-client

Il est connu le fait que, en augmentant la fréquence à laquelle un système travaille, a comme effet l'augmentation considérable des coûts de conception et de production à cause du fait que la qualité des composantes doit être supérieure, la conception est aussi, plus fastidieuse.

Ce projet a comme but la conception et la réalisation d'une source en ondes millimétriques, la plus simple possible, tout en gardant les paramètres nécessaires pour le bon fonctionnement du système LMDS.

Tout d'abord, on essaye d'utiliser une source de basse fréquence, car on en trouve beaucoup plus de modèles sur le marche, leur coût est moindre, et la conception des circuits est plus facile.

Le signal généré, de fréquence, amplitude et phase très stables, est ensuite traité par un multiplicateur de fréquence pour aboutir à la fréquence désirée dans la bande de 28 GHz. On sait que chaque étage qui contient une composante active introduit un bruit sur le signal utile, ce bruit étant amplifié par les étages qui suivent. Pour cette raison on a décidé d'utiliser un quintupleur de fréquence à un seul étage.

Dans l'industrie on utilise des multiplicateurs de fréquence dépendamment de la fréquence de la source de base et de celle désirée.

Les sources de haute précision dans les basses fréquences sont très répandues, leur coût n'est pas élevé, et leurs paramètres satisfont les exigences imposées par les systèmes LMDS.

On utilise dans ce projet une source en boucle à verrouillage de phase – PLL (Phase Locked Loop) car celle-la est capable de fournir un signal de très bonne qualité, stable en fréquence, amplitude et phase. Ce signal est transformé ultérieurement à l'aide du circuit multiplicateur et d'un amplificateur à faible bruit.

Selon [Maas], une modalité pour multiplier une fréquence est celle de générer ses harmoniques à l'aide des composantes actives. Dans ce cas, l'inconvénient de générer des harmoniques des composantes actives est utilisé comme un atout. On sait que chaque composante active génère, durant son fonctionnement, des harmoniques de la fréquence utile qui est injectée à son entrée. Le principe de fonctionnement des multiplicateurs est de forcer le composant actif de générer le plus d'harmoniques possibles.

Il existe deux méthodes pour générer les harmoniques à l'aide des composantes non-lineaires.

Les multiplicateurs sont de type passif ou actif.

1.2 Multiplicateurs passifs

Les multiplicateurs passifs utilisent des diodes de type varactor, SRD pour générer des harmoniques. Ces types de multiplicateurs s'appellent "réactifs" et se servent de la capacitance non-linéaire des diodes. Les diodes varactor sont utilisées pour générer des harmoniques d'ordre inférieur, tandis que les diodes SRD servent à réaliser des multiplicateurs d'ordre supérieur, leur fréquence d'entrée étant située dans la bande UHF. Malheureusement, ces types de multiplicateurs ont une bande de fonctionnement très étroite, celle-la étant aussi la cause de leur instabilité.

Les multiplicateurs réactifs, à cause du fait qu'ils se servent de la caractéristique capacitive de la jonction, sont très sensibles à une mauvaise syntonisation, à un mauvais circuit d'adaptation. Optimiser ce type de multiplicateurs s'avère une opération très difficile.

Pourtant, l'avantage majeur des multiplicateurs réactifs est qu'ils génèrent un très faible bruit, grâce à leur caractère réactif. Cette propriété est utilisée dans les cas ou il est désirable d'obtenir un très faible bruit de phase.

Les diodes de type Schottky sont utilisées des fois pour réaliser des multiplicateurs d'ordre inférieur, leurs pertes sont beaucoup plus importantes, mais sont plus stables et présentent une largeur de bande plus grande.

1.3 Multiplicateurs actifs

Multiplier une certaine fréquence fondamentale par un facteur plus élevé à l'aide des composants passifs, s'avère une expérience plus difficile car les harmoniques d'ordre supérieur sont fortement atténuées, leur niveau de puissance étant comparable au niveau du bruit. Dans ce cas, l'extraction des harmoniques n'est pas une solution viable, car il n'y a aucune possibilité d'amplifier ce signal.

Il faut donc, utiliser des composants actifs, une fois, pour générer les harmoniques, et, en même temps, pour amplifier leur niveau.

La largeur de bande des multiplicateurs de fréquence actifs est beaucoup plus grande que celle des multiplicateurs passifs qui utilisent des diodes varactor. On peut concevoir ainsi des sources de haute fréquence avec la possibilité de varier la fréquence de la fondamentale pour obtenir à la sortie des fréquences différentes qui servent comme porteuse dans les systèmes LMDS. On peut utiliser le même circuit pour plusieurs blocs d'émission, en ce cas résultant un coût de fabrication et implantation moindre.

CHAPITRE 2 Architecture proposée

On a décidé d'utiliser l'architecture suivante pour concevoir et réaliser la source :

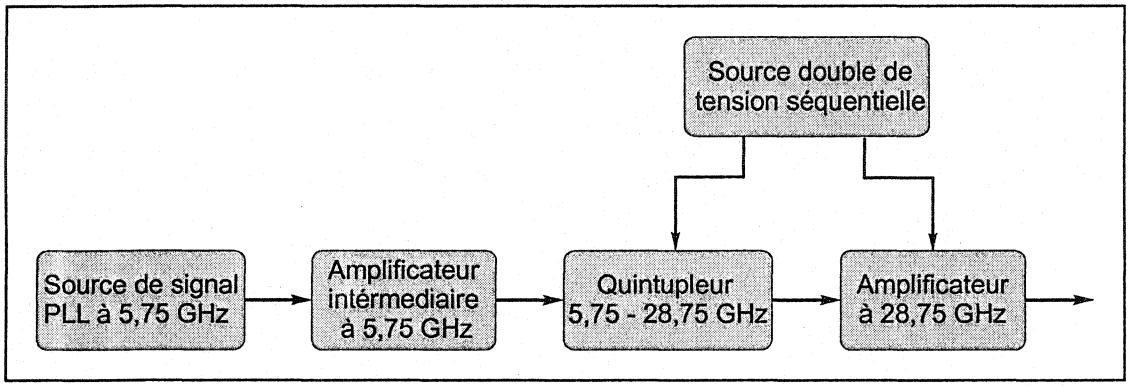


Figure 2.1 Schéma-bloc de la source RF à 28,75 GHz

Ce chapitre traite en détail la conception de chaque bloc qui compose la source RF à 28, 75 GHz.

On donne des explications sur la modalité de conception, les contraintes qui s'imposent, les problèmes apparus, ainsi que les modalités de les contourner. Plusieurs graphiques et figures viennent à soutenir et à visualiser la conception de chaque bloc composant.

2.1 Conception de la source à basse fréquence - PLL

Le concept de ce projet est basé sur l'utilisation d'une source de basse fréquence comme point de départ pour la chaîne de radiofréquence. Une source de très bonne qualité est nécessaire afin d'obtenir des bonnes caractéristiques à la sortie du quintupleur, car les paramètres de la source se transmettent et sont modifiés au passage par les différents étages du système.

Premièrement, une bonne stabilité du signal-source, une pûrité spectrale augmentée, un faible bruit sont exigées de la parte de la source, car n'importe quel étage à composants actifs introduit une détérioration du signal et il faut partir avec un signal propre pour obtenir une moindre détérioration.

Les premières boucles à verrouillage de phase ont été implantées dans les années 1930 par un ingénieur français, Bellesize, mais ces composantes sont apparus sur le marche seulement dans les années '60.

Ces circuits sont fréquemment utilisés pour générer des hautes fréquences en partant des sources très stables en basse fréquence. Ces sources sont utilisées dans la construction des stations de base, appareils sans-fil mobiles, pagettes, systèmes de télévision par câble, générateurs de fréquence de référence.

De plus, un avantage très important de ces types de circuits est qu'ils sont capables de générer une plage de fréquences, tout en partant d'une seule fréquence de référence. L'espacement entre les canaux est donné par la fréquence de la source de référence.

Les boucles à verrouillage de phase (Phase Locked Loop – PLL) sont des circuits électroniques très répandus dans les systèmes de radio-frequence. En fait, ils sont un mélange de circuits analogues et digitaux, leur comportement est en même temps linéaire et non-linéaire. Les PLL sont des circuits dans lesquels la phase d'un oscillateur local est maintenue verrouillée à la phase d'un signal extérieur.

Le principe de fonctionnement d'un PLL est l'utilisation d'une boucle de réaction qui sert à contrôler le signal de sortie.

La figure suivante nous montre le schéma-bloc d'un PLL.

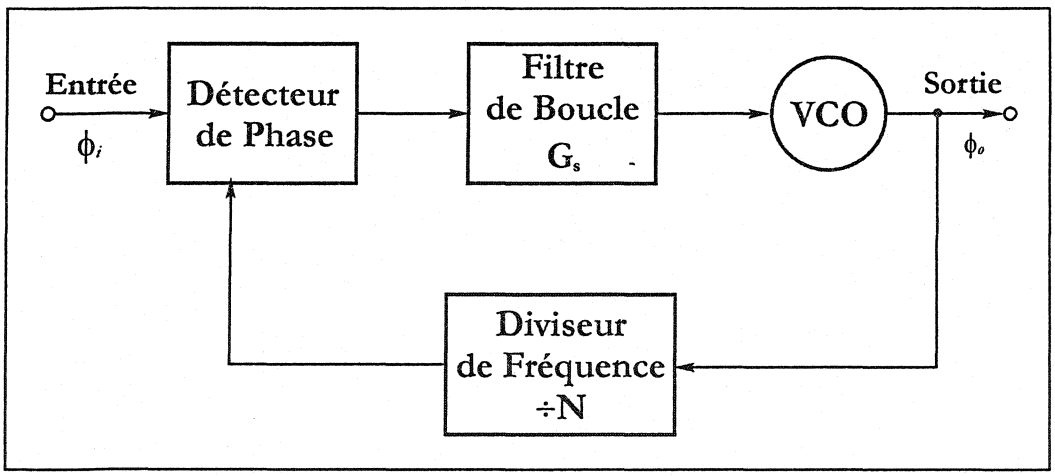


Figure 2.2 Schéma de principe d'une boucle à verrouillage de phase

Les quatre composants principaux d'un PLL sont : le détecteur de phase (connu aussi comme comparateur de phase), le filtre de boucle, l'oscillateur contrôlé en tension et le diviseur de fréquence.

Le détecteur de phase compare la phase ϕ_i d'un signal d'entrée avec la phase ϕ_o/N du signal provenant de la sortie de l'oscillateur contrôlé en tension (VCO). La tension de sortie du détecteur de phase est dépendante de la différence de phase entre les deux signaux. Cette tension est utilisée pour commander le VCO d'une manière que la différence entre les deux phases soit minimale. Théoriquement, le comportement des détecteurs et VCO-s est linéaire, mais en réalité, le comportement du détecteur est cyclique et celui du VCO est non-linéaire, comme nous montre la figure suivante :

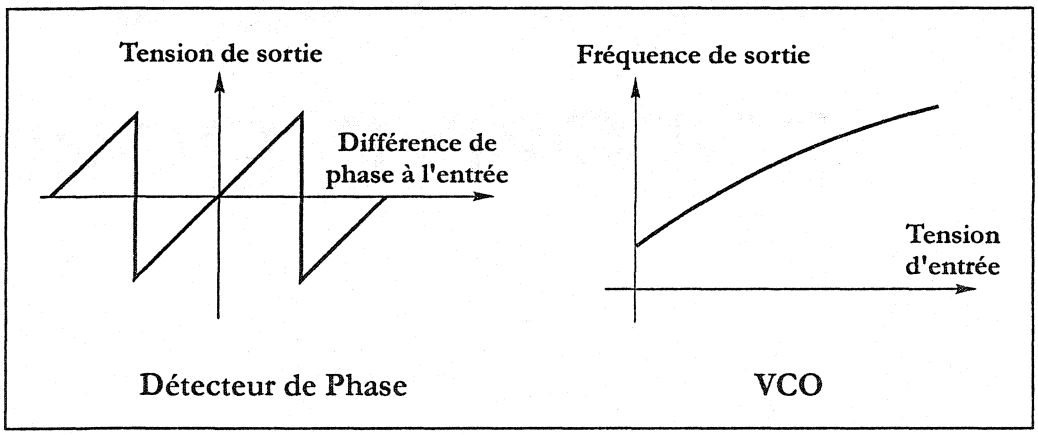


Figure 2.3 Formes d'onde dans un PLL

Au moment où le circuit se stabilise, la phase du signal de sortie devient un multiple par N de la phase du signal d'entrée. Or, en sachant que la fréquence est une dérivée en temps de la phase, on peut assimiler le PLL avec un multiplicateur de fréquence.

Si l'on varie le facteur de division, on peut obtenir un synthétiseur de fréquence capable à générer une gamme de multiples de fréquence de celle de la source.

L'espacement en fréquence entre les signaux de sortie sera donne par la fréquence du signal de base, injecté à l'entrée du comparateur de phase.

On utilise un synthétiseur de fréquence fabriqué par la compagnie Analog Devices pour générer la basse fréquence. Ce type de circuit est utilisé pour réaliser des oscillateurs locaux dans les sections de conversion des émetteurs et récepteurs sans-fil. Le circuit intégré ADF4106 se prête exactement à la fonction désirée car, en l'utilisant avec un oscillateur contrôlé en tension de la compagnie ZComm (V940ME03) on va être en mesure d'obtenir la fréquence d'entrée du multiplicateur.

En fait, le circuit ADF4106 est le synthétiseur de fréquence qui incorpore presque tous les éléments du PLL, sauf le VCO. Ce fait permet une plus grande flexibilité des paramètres du PLL, car la largeur de bande du synthétiseur est très grande, notamment 6 GHz. Il est suffisant de changer le VCO à la sortie, pour aboutir à une autre fréquence. D'ailleurs, le présent projet a aussi comme but de réaliser une source assez flexible pour qu'elle puisse être utilisée dans plusieurs applications, juste en changeant la fréquence d'entrée au multiplicateur de fréquence.

Le circuit en cause contient :

- un détecteur de phase digital à faible bruit – PFD (Phase Frequency Detector)
- un amplificateur de sortie de haute précision
- un diviseur de fréquence programmable
- un compteur de référence de 14 bits pour faciliter l'utilisation de différentes fréquences d'entrée.

Si le synthétiseur est utilisé conjointement avec une boucle de réaction, un filtre de boucle, ainsi qu'un oscillateur contrôlé en tension (VCO) il est possible de réaliser un PLL de très bonne qualité. Sa très grande largeur de bande permet d'éliminer les multiplicateurs de fréquence intermédiaires, simplifiant l'architecture du système et baissant le coût de fabrication et conception.

La compagnie Analog Devices fournit un logiciel qui permet de calculer les paramètres d'un PLL en partant de la fréquence de sortie désirée. Le logiciel ADISimPLL® est très pratique à utiliser durant la conception des PLL, car il incorpore une vaste librairie de composantes, ainsi qu'un puissant moteur de simulation du comportement des circuits.

On choisit la fréquence de sortie désirée – 5,75 GHz, la fréquence du détecteur de phase – 1 MHz, ainsi que celle de la source de référence – 10 MHz. Le circuit ADF4106 contient un diviseur type entier, fait qui signifie que la fréquence de sortie doit être un multiple entier de celle du détecteur de phase. La source de référence est un oscillateur à cristal contrôlé en tension – VCXO (Voltage Controlled Crystal Oscillator). Le prochain pas est la sélection du circuit de sortie pour qu'il corresponde à la fréquence désirée. La compagnie ZComm réalise un VCO qui travaille dans la plage de fréquences 5,73 à 5,88 GHz, exactement la fréquence désirée. Pour notre fréquence de conception de 5,75 GHz respectivement, la tension de syntonisation est de 2,02 V.

L'étape suivante est la sélection du type de filtre de boucle. Celui-ci est un filtre passe-bas, ayant une largeur de bande de 60kHz.

Le logiciel exécute la simulation du comportement du PLL, trace les graphiques et donne les solutions constructives. Si l'on a besoin de changer certains paramètres du circuit pour obtenir des résultats différents, on refait les simulations et on modifie les valeurs des composantes d'une manière adéquate.

Le diagramme suivant nous montre la topologie de la boucle à verrouillage de phase :

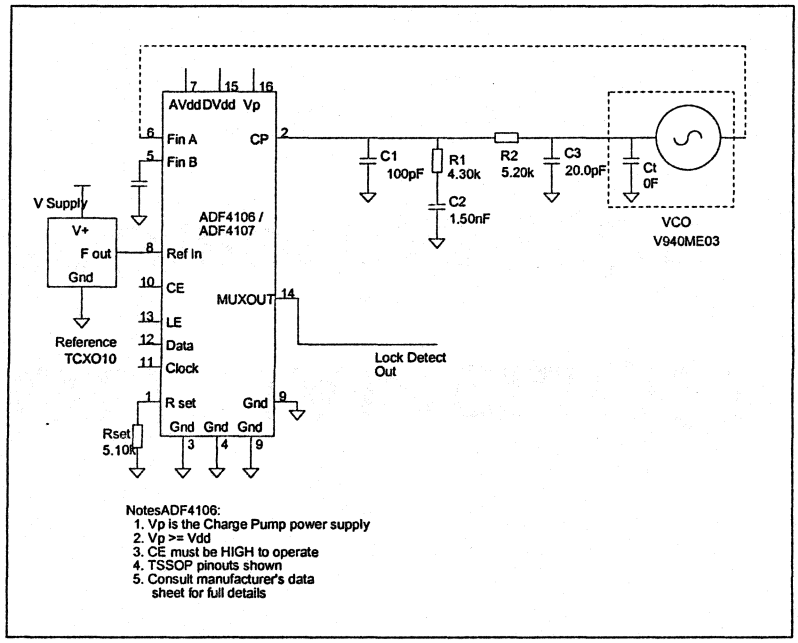


Figure 2.4 Schéma de principe du PLL

On présente plus bas les résultats des simulations.

Le graphique suivant nous présente la variation de la fréquence de sortie en fonction de temps :

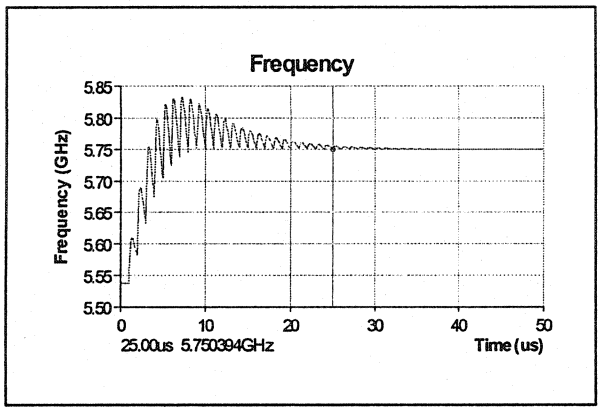


Figure 2.5 Variation de la fréquence de sortie en temps

Étant donné qu'on a fixé la fréquence de sortie à 5,75 GHz, on peut noter que celle-la se stabilise à peine après 25 µs.

Un facteur très important pour l'évaluation et le fonctionnement d'une source de fréquence quelconque est, appart sa fréquence et sa stabilité, son bruit de phase. Au cas idéal, le bruit de phase d'un VCO devrait être nul, le signal de sortie devrait avoir la forme d'un seul pique à la fréquence désirée. Or, en réalité, chaque source de signal génère aussi un bruit de phase qui doit être mesuré.

L'importance de la mesure et de la caractérisation du bruit de phase s'est fortement accrue du fait des dernières avancées technologiques en matière de télécommunications, et de technique de mesure. La raison en est que le bruit de phase constitue fréquemment le facteur limitatif pour les systèmes haute fréquence modernes. Des sources de fréquences basées sur un oscillateur sont particulièrement concernées, car le bruit de leur oscillateur limite la capacité des canaux des systèmes de télécommunication ou diminue la résolution de systèmes de mesure.

La sortie d'un oscillateur peut être représenté par le diagramme de phaseur suivant :

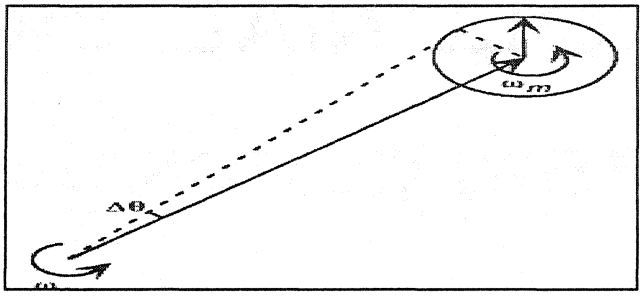


Figure 2.6 Représentation du bruit de phase

Le signal est représenté par un vecteur ayant une longueur proportionnelle à l'amplitude du signal, en rotation par rapport à l'origine, qui est la fréquence de l'oscillateur. Le bruit de phase est symbolisé par un petit vecteur positionné à la pointe du vecteur principal et orienté d'une façon arbitraire. Le vecteur qui est positionné dans la même direction que le vecteur principal, est le vecteur bruit d'amplitude. Si l'on considère l'approximation que le sinus d'un petit angle est égal à l'angle même, on déduit que la longueur du vecteur bruit de phase est égale au produit entre l'angle et l'amplitude du signal.

Si l'on regarde le signal à l'aide d'un analyseur de spectre, les bruits de phase et d'amplitude apparaîtront comme des pentes des deux cotés du signal utile.

Le bruit de phase du circuit ainsi conçu est visualisé à la figure suivante :

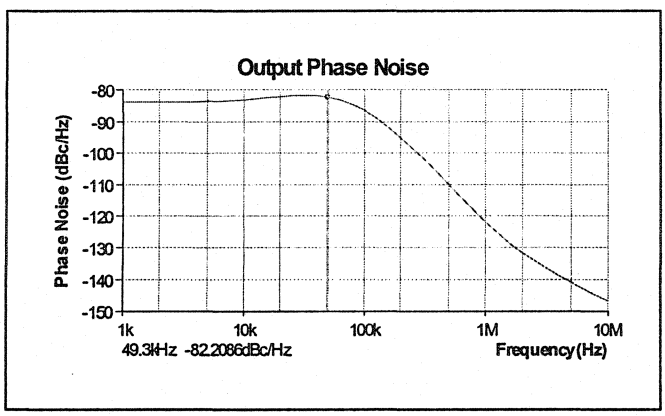


Figure 2.7 Bruit de phase simulé du PLL

En ce qui concerne les paramètres du VCO, la figure suivante nous montre la variation de la fréquence de sortie en fonction de la tension de syntonisation. Comme on l'avait précisé plus haut, pour la fréquence désirée de 5,75 GHz on a besoin d'une tension d'à peu près 2V.

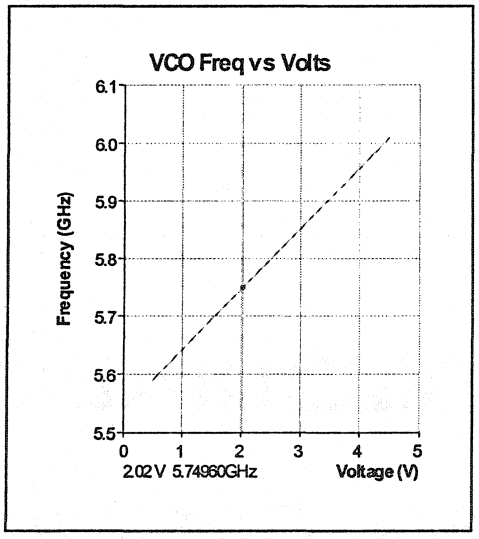


Figure 2.8 Variation de la fréquence en fonction de la tension

En ce qui concerne le bruit de phase SSB du VCO, la figure qui suit nous montre sa caractéristique :

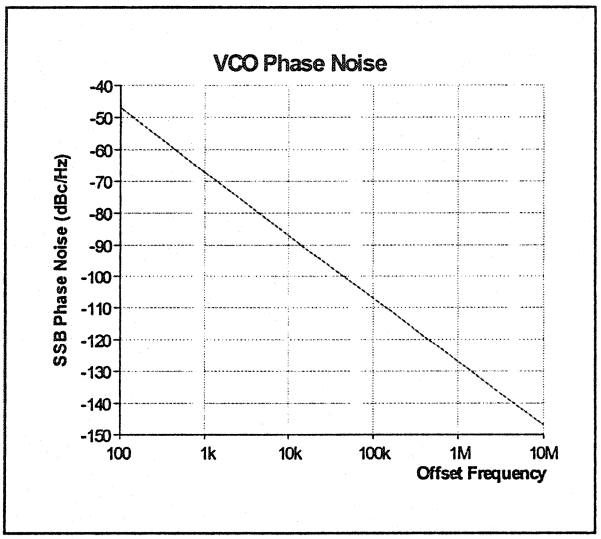


Figure 2.9 Bruit de phase SSB du PLL

Il est très important de connaître l'état du PLL, car, en fonction de celui-là, on peut suivre son comportement, sa réaction face à la variation de certains éléments du circuit.

Le synthétiseur de fréquence est muni d'une sortie de contrôle appelée MUXOUT à l'aide de laquelle on peut monitoriser plusieurs états du PLL. Parmi d'autres, l'état des diviseurs, la transmission des données à travers le port sériel, et, la plus importante, l'état de blocage de la boucle sur la fréquence et la phase préprogrammées.

2.2 Amplificateur intermédiaire

La source de fréquence réalisée à l'aide du synthétiseur ADF4106 est capable de fournir une puissance d'à peu près -3,5 ÷ -4,5 dBm à la sortie, dans la bande de fréquence de 5,625 ÷ 5,8 GHz. Cette puissance n'est quand même pas suffisante pour faire fonctionner le multiplicateur d'une manière acceptable. Pour cela, on introduit un amplificateur à faible bruit à la sortie du PLL.

On a décidé d'utiliser un amplificateur fabriqué par la compagnie Mini-Circuits, le chip ERA-2. Les avantages de ce circuit sont sa robustesse en fonctionnement, la faible figure de bruit, ainsi que le fait qu'il a son entrée et sa sortie adaptées à 50 Ω. Aussi, le gain de l'amplificateur est suffisamment grand pour l'application désirée. Afin de réduire les pertes supplémentaires, on va intégrer le câblage imprimé de l'amplificateur sur la base du PLL, dans ce cas, les connexions seront réduites au minimum, on élimine les parasites et on peut l'alimenter avec la même source de courant continu.

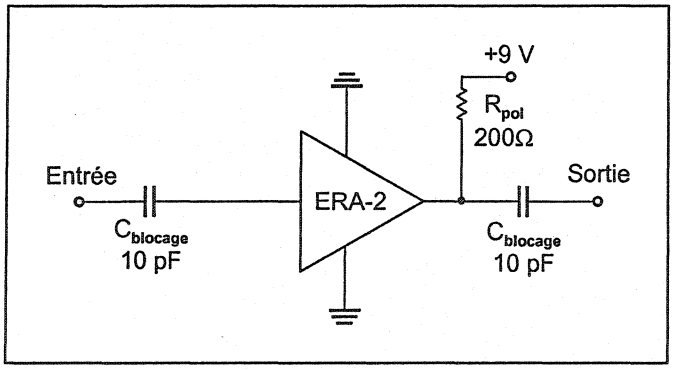


Figure 2.10 Schéma de principe de l'amplificateur de sortie du PLL

Le courant qui passe par le circuit ne doit pas excéder la valeur de 40 mA. Pour cela, on introduit une résistance dans la chaîne d'alimentation.

Les capacitances insérées à l'entrée et à la sortie de l'amplificateur servent à empêcher la propagation du courant continu dans la chaîne RF.

On se rend compte que le facteur d'amplification de 13 dB excède d'à peu près 8,5 ÷ 9 dB la valeur dont on a besoin pour faire fonctionner le multiplicateur de fréquence. Pour diminuer le gain, on va diminuer le courant d'alimentation jusqu'à l'obtention du niveau de puissance de sortie désirée.

On utilise le logiciel HP-ADS® pour concevoir la topologie du circuit. Le but est de fournir la puissance maximale à la sortie, tout en gardant les autres paramètres dans les limites. Dans le cas des circuits actifs, le problème principal est la nécessite d'utiliser un circuit de polarisation. Celui-ci ne devrait pas empêcher le bon fonctionnement du point de vue RF, donc, la branche d'alimentation en courant continu doit être conçue d'une manière qu'elle se présente comme un circuit ouvert pour la fréquence de travail.

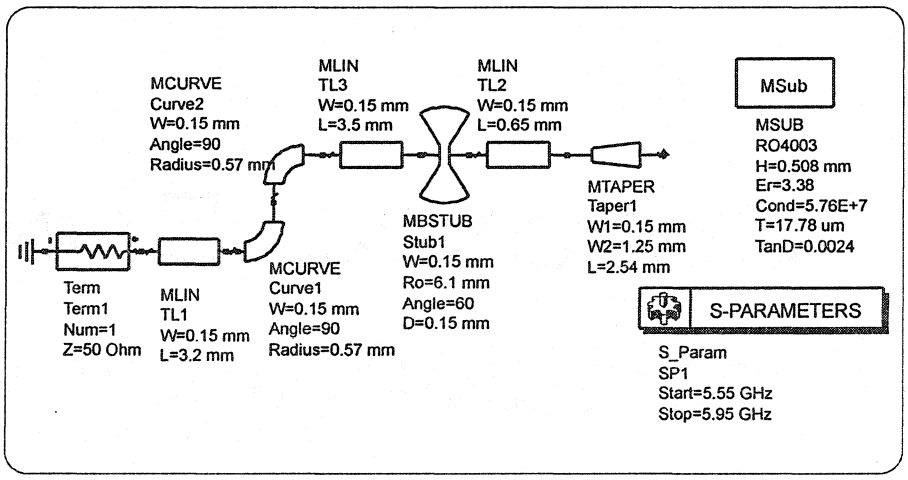


Figure 2.11 Branche de polarisation de l'amplificateur

On utilise le substrat de très bonne qualité RO4003, ayant une épaisseur de 508 μm et un permittivité ε_r=3,38.

La ligne de transmission trouvée de coté du port est en fait une ligne de longueur $\lambda/4$ pour la fréquence de fonctionnement de l'amplificateur.

Le « papillon » est utilisé pour réaliser un point de masse RF parfait (masse virtuelle RF). Si ce point serait conçu à l'aide d'une capacitance et des via-s, tous les éléments constituants de la boucle avaient un effet négatif sur le fonctionnement de l'amplificateur car il y a plein de facteurs qui influencent les paramètres S du circuit.

On fait une simulation de paramètres S du circuit de polarisation et on obtient le point marqué sur la figure suivante :

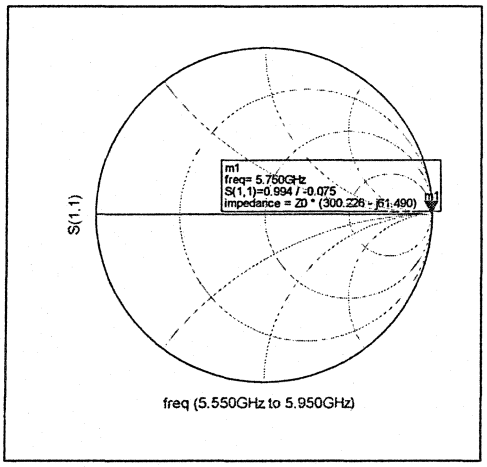


Figure 2.12 Abaque de Smith avec le S_{11} de la branche de polarisation

On peut noter que les paramètres S du circuit nous démontrent que la branche de polarisation est vraiment un circuit ouvert pour la plage de fréquences 5,55 ÷5,95 GHz.

La capsule de l'amplificateur est branchée à l'aide des lignes de transmission de 50 Ω, étant donné le fait que l'entrée et la sortie sont adaptées.

Conclusion :

Une source de basse fréquence, à 5,75 GHz a été conçue, son comportement a été simulé à l'aide des logiciels spécialisés. Celle-ci sert comme point de départ pour la conception de la source à haute fréquence (28,75 GHz) utilisée dans les systèmes LMDS.

On a utilisé des composants industriels de très bonne qualité pour concevoir le circuit.

Un amplificateur à faible bruit a été inséré à la sortie de la boucle à verrouillage de phase afin d'augmenter le niveau du signal à une valeur acceptable pour le bon fonctionnement du multiplicateur de fréquence.

2.3 Conception du quintupleur 5,75 GHz à 28,75 GHz

Le quintupleur de fréquence est la partie la plus importante de la source RF à 28,75 GHz. En fait, pour obtenir cette fréquence, on utilise u multiplicateur par cinq parce qu'on peut trouver plus facilement une source en basse fréquence (4 à 8 GHz), et son prix est abordable aussi.

L'originalité de ce projet est justement l'utilisation d'un multiplicateur à un ordre supérieur qui réalise la translation de fréquence en utilisant un seul étage multiplicateur. On élimine ainsi plusieurs éléments qui perturbent le bon fonctionnement d'une telle source.

Toutefois, une conception et réalisation soigneuse s'imposent car le niveau de puissance de la cinquième harmonique est très faible, et il faut récupérer le maximum possible du celui-ci.

Dans l'industrie, les multiplicateurs de fréquence d'ordre supérieur sont réalisés en utilisant plusieurs étages connectés en cascade pour aboutir à l'ordre de multiplication désiré. Chaque étage multiplicateur introduit une distorsion, un bruit de phase, et consomme du courant. Le gabarit d'un circuit ainsi réalisé augmente aussi de façon considérable car chaque étage a besoin de circuits d'adaptation.

Un autre problème est qu'on ne peut pas obtenir un multiplicateur d'ordre supérieur impaire si l'on en connecte plusieurs en cascade, car le facteur de multiplication final représente toujours le produit des facteurs constituants. Donc, s'il

s'impose d'obtenir une certaine fréquence en partant d'une autre, connue, il peut arriver qu'on ne puisse pas trouver un multiplicateur convenable.

Les multiplicateurs d'ordre supérieur sont plus difficiles à concevoir car il faut faire plusieurs compromis. Les multiplicateurs à diodes nécessitent d'habitude un niveau de puissance d'entrée élevé et leurs pertes de conversion sont grandes aussi. Les multiplicateurs à transistors nécessitent un niveau de puissance d'entrée moindre, les pertes sont aussi moindres.

Le principe de fonctionnement d'un multiplicateur est la génération des harmoniques en utilisant un élément non-linéaire. Dans ce cas, au lieu d'essayer de faire fonctionner cet élément d'une manière la plus linéaire possible, s'est justement cette propriété qui est exploité.

Un transistor à effet de champs est polarisé à un point de fonctionnement non-linéaire pour générer des distorsions harmoniques. On se retrouve avec un spectre d'harmoniques à la sortie du transistor et on sélectionne celle désirée, tandis que les autres harmoniques, ainsi que la fondamentale sont rejetées à l'aide d'un circuit syntonisé bande étroite à l'harmonique utile.

Un élément semi-conducteur actif génère des harmoniques grâce à plusieurs facteurs. Les éléments du circuit équivalent du transistor, comme par exemple la capacitance grille-source (C_{GS}), la transconductance (g_m) et la conductance de sortie Gd sont des éléments qui varient d'une façon non-linéaire avec le niveau du signal.

La source la plus importante pour générer des harmoniques est pourtant l'effet d'écrêtage (clipping – anglais) du courant de draine. Celui-ci peut être obtenu si l'on

polarise le transistor d'une manière que le courant de draine soit écrêté. Si la tension de grille diminue en dessous de la valeur de conduction (tension de pincement « pinch-off » en anglais), le transistor conduit seulement durant une petite partie de son cycle. En autres mots, l'angle de conduction du transistor est diminué d'une manière qu'on retrouve seulement des parties de ce courant à la sortie.

La figure qui suit illustre ce rationnement :

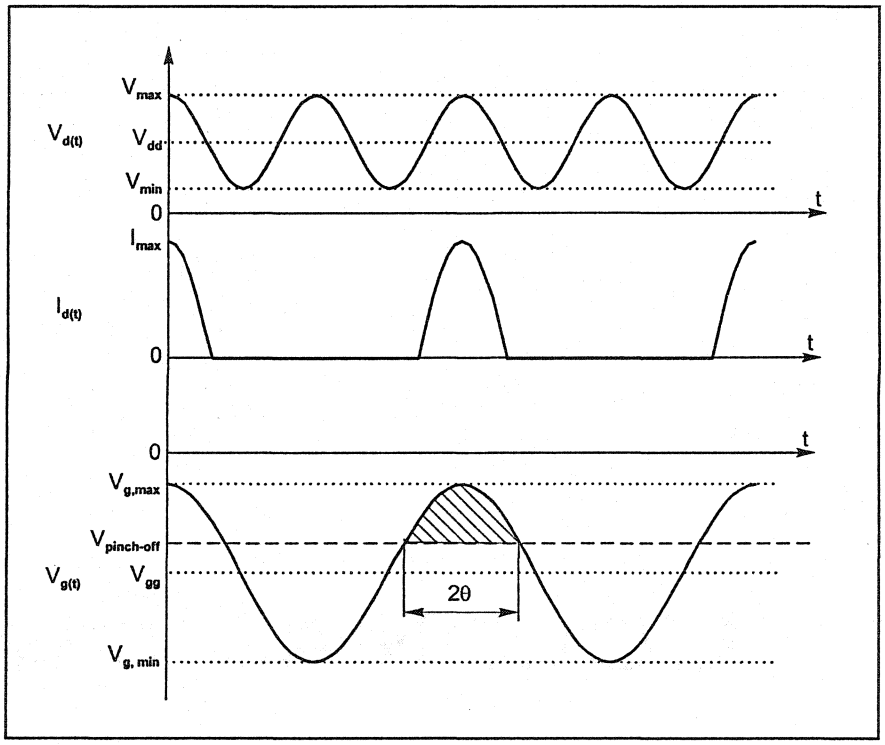


Figure 2.13 Formes d'onde des tensions dans le transistor - angle de conduction

Quand on polarise la grille du transistor en dessous de la tension de pincement, celui-ci fonctionne en classe C. L'angle de conduction 2θ, montré à la figure ci haut est seulement une fraction d'un cycle complet de 360 degrés. Si le transistor fonctionne en classe C, son angle de conduction est moindre de 180 degrés et produit un courant de

draine qui est riche en harmoniques. Dans ce cas, le transistor est une source de courant contrôlée.

Quand toutes les harmoniques, à l'exception de celle désirée, sont court-circuitées, on retrouve seulement la tension de l'harmonique en cause, tandis que les autres circulent à travers les cheminements de basse impédance et ne contribuent pas à la puissance de sortie.

Normalement, le niveau de signal d'entrée à la grille, ainsi que la tension de polarisation de la grille devront être choisies d'une manière que le niveau de la puissance de sortie pour l'harmonique utile soit maximal. Pour le cas particulier de la source conçue dans ce projet, il est pourtant impossible d'utiliser un signal plus grand que le niveau obtenu à la sortie du PLL.

Selon [Maas], on peut utiliser une approximation du courant des harmoniques peut être faite en utilisant une expansion de la série Fourier pour une onde cosinusoidale :

$$I_n \cong I_{\max} \frac{4\theta}{\pi^2} \left| \frac{\cos n\theta}{1-(2n\theta/\pi)^2} \right| \quad pour \ n \geq 1$$

Et

$$I_{dc} \cong I_{\max} \frac{2\theta}{\pi^2}$$

Le I_n est le courant approximatif de la n-ième harmonique, I_{dc} est la valeur moyenne du courant de draine, I_{max} est la valeur maximale du courant de draine, et 2θ est l'angle de conduction du transistor.

Le graphique suivant figure les variations des courants de draine des différentes harmoniques à la sortie d'un transistor.

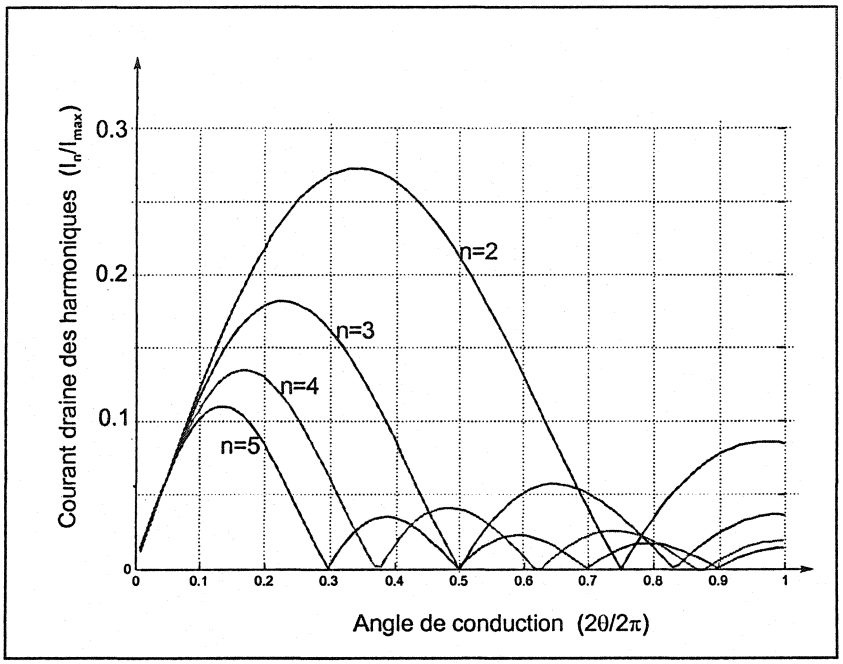


Figure 2.14 Courants des harmoniques en fonction des angles de conduction

Si l'on prend le cas particulier d'un multiplicateur par cinq auquel s'intéresse, on peut remarquer le fait que le transistor doit rester ouvert seulement pour un angle de conduction de $2\theta/2\pi=0,3$, et le courant maximal de la cinquième harmonique peut être atteint à un angle de conduction de $0,14x360°=50°$. La correspondance pour cette valeur en rapport courant de draine/courant maximal est $I_n/I_{max}=0,11$.

On a trouvé ces paramètres de départ, on peut maintenant commencer la conception du multiplicateur. La figure suivante présente le schéma-bloc d'un quintupleur réalisé avec un élément actif :

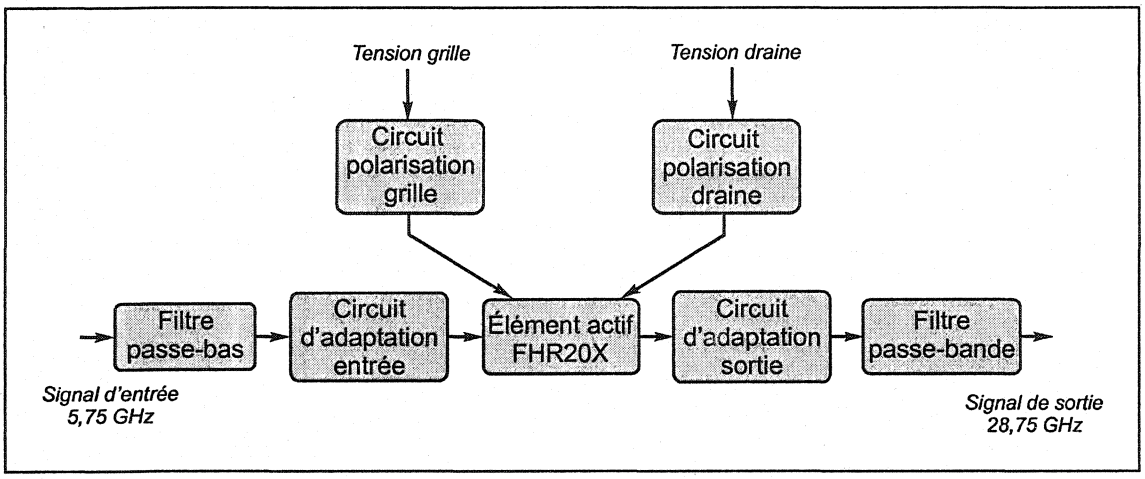


Figure 2.15 Schéma-bloc du quintupleur

Le signal d'entrée provient d'une source en basse fréquence réalisée à l'aide d'une boucle à verrouillage de phase (PLL). Sa fréquence est 5,75 GHz et sa puissance est 4 dBm.

Le filtre passe-bas à l'entrée du multiplicateur sert à empêcher la transmission des harmoniques d'ordre supérieur vers l'entrée du transistor, ainsi que le retour des certaines harmoniques vers la source. On a décidé d'introduire ce filtre après avoir fait des simulations et remarqué la présence des harmoniques indésirables à l'entrée du circuit. Sa conception est présentée plus bas :

2.3.1 Filtre passe-bas à 5,75 GHz - conception

On a décidé d'utiliser un filtre passe-bas à l'entrée du multiplicateur afin de permettre à l'harmonique fondamentale de passer et d'empêcher toutes les autres harmoniques de retourner vers la source. Il est presque impossible d'utiliser des éléments discrets aux hautes fréquences, on utilise donc la technologie micro-ruban pour concevoir et réaliser les circuits.

Dans cette partie, on décrit brièvement la conception du filtre, on donne aussi les résultats obtenus à l'aide des simulations effectuées avec le logiciel HP-ADS®.

Pour commencer la conception d'un filtre passe-bas, il faut connaître sa fonction précise dans l'ensemble du circuit pour pouvoir établir les paramètres de fonctionnement du celui-ci.

Comme on l'avait dit plus haut, ce filtre sert à empêcher le retour vers la source de toutes les harmoniques supérieures et de laisser passer seulement la fondamentale. Pour cela, la largeur de bande du filtre ne doit pas être grande, la deuxième harmonique se trouvant à la fréquence de 11,5 GHz. Une largeur de bande d'environ 2 GHz est suffisante pour notre application, toutes les harmoniques, autres que la fondamentale devraient présenter un facteur $S_{(2,1)}$ d'au moins -20 dB.

La fréquence de coupure du filtre passe-bas est 6,8 GHz, les pertes d'insertion L_p devront avoir une valeur moindre que 0,1 dB pour obtenir un bon transfert de signal de l'entrée du multiplicateur vers le transistor et d'avoir une bonne isolation contre les fuites des harmoniques vers l'entrée. Aussi, les pertes d'insertion en dehors de la bande

passante L_s devront avoir une valeur assez grande pour obtenir une forte rejection pour les harmoniques. On choisit une valeur de 40 dB pour les pertes d'insertion en dehors de la bande passante. La fréquence choisie pour ces pertes est de f_s=10 GHz. Dans ce cas, on calcule :

$$\Omega_s = \frac{f_S}{f_C} = 1,47 \text{ , puis } \Omega_s - 1 = 0,47$$

Un ordre n=9 sera suffisant pour notre application. Le tableau suivant va servir à trouver les valeurs des éléments « g » pour pertes d'insertion L_p=0,1 dB

Table 1 Determiner les paramètres « g » du filtre passe-bas

n	g_1	g_2	g_3	g_4	g_5	g_6	g_7	g_8	g_9	g_{10}	g_{11}
1	0.305	1.000									
2	0.843	0.622	1.355								
3	1.031	1.147	1.031	1.000							
4	1.108	1.306	1.770	0.818	1.355						
5	1.146	1.371	1.975	1.371	1.146	1.000					
6	1.168	1.403	2.056	1.517	1.902	0.861	1.355				
7	1.181	1.422	2.096	1.573	2.096	1.422	1.181	1.000			
8	1.189	1.434	2.119	1.601	2.169	1.564	1.944	0.877	1.355		
9	1.195	1.442	2.134	1.616	2.205	1.616	2.134	1.442	1.195	1.000	
10	1.199	1.4481	2.1444	1.6265	2.2253	1.6418	2.2048	1.5821	1.9628	0.3853	1.3554

Un schéma de départ, à éléments discrets va nous montrer la topologie du filtre :

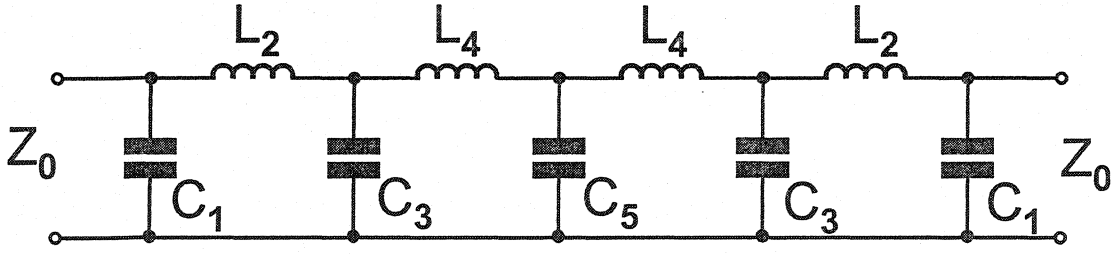


Figure 2.16 Schéma équivalent du filtre passe-bas à éléments discrets

Les valeurs des capacitances et des inductances du ce circuit sont calculées à l'aide des formules suivantes :

$$C_1 = \frac{g_1}{\omega_c \cdot Z_0} = \frac{1,19}{2 \cdot \pi \cdot 6,8 \cdot 10^9 \cdot 50} = 0,55 pF$$

$$L_2 = \frac{Z_0 \cdot g_2}{\omega_c} = \frac{50 \cdot 1,44}{2 \cdot \pi \cdot 6,8 \cdot 10^9} = 1,68 nH$$

$$C_3 = \frac{g_3}{\omega_c \cdot Z_0} = \frac{2,13}{2 \cdot \pi \cdot 6,8 \cdot 10^9 \cdot 50} = 0,99 pF$$

$$L_4 = \frac{Z_0 \cdot g_4}{\omega_c} = \frac{50 \cdot 1,61}{2 \cdot \pi \cdot 6,8 \cdot 10^9} = 1,88 nH$$

$$C_5 = \frac{g_5}{\omega_c \cdot Z_0} = \frac{2,2}{2 \cdot \pi \cdot 6,8 \cdot 10^9 \cdot 50} = 1,03 pF$$

D'après [4500] on suggère que les longueurs des segments de lignes de transmissions qui composent le filtre passe-bas soient moindres qu'une huitième de longueur d'onde guidée λ_g

On connaît que

$$\lambda_0 = \frac{c}{f} = \frac{3 \cdot 10^8}{6,8 \cdot 10^9} = 4,4 \cdot 10^{-2}\, m$$

La longueur d'onde guidée est trouvée à l'aide de la formule :

$$\lambda_g = \frac{\lambda_0}{\sqrt{\varepsilon_{eff}}} = \frac{4,4 \cdot 10^{-2}}{\sqrt{6,5}} = 1,72 \cdot 10^{-2}\, m$$

Donc, une huitième de longueur d'onde guidée sera $\frac{\lambda_g}{8} = 2,1 \cdot 10^{-3}\, m$.

Les longueurs des segments seront moindres que 2,1 mm.

La vitesse de phase peut être calculée à l'aide de la formule :

$$v_p = \frac{c}{\sqrt{\varepsilon_{eff}}} = \frac{3 \cdot 10^8}{\sqrt{6,5}} = 1,17 \cdot 10^8 \, m/s$$

Tout en considérant ces données, on calcule maintenant les impédances des tronçons de lignes de transmissions qui composent le filtre passe-bas, comme suit :

$$Z_{01} = \frac{l_i}{C_1 \cdot v_p} = \frac{2,1 \cdot 10^{-3}}{0,55 \cdot 10^{-12} \cdot 1,17 \cdot 10^8} = 32,63\Omega$$

$$Z_{02} = \frac{L_2 \cdot v_p}{l_i} = \frac{1,68 \cdot 10^{-9} \cdot 1,17 \cdot 10^8}{2,1 \cdot 10^{-3}} = 93,6\Omega$$

$$Z_{03} = \frac{l_i}{C_3 \cdot v_p} = 18,13\Omega$$

$$Z_{04} = \frac{L_4 \cdot v_p}{l_i} = 104\Omega$$

$$Z_{05} = \frac{l_i}{C_5 \cdot v_p} = 17,4\Omega$$

Celles-ci étant les valeurs de départ pour les simulations faites à l'aide du logiciel HP-ADS®, on peut aboutir à définir la topologie du filtre passe-bas et on peut aussi avoir les résultats des simulations des paramètres S pour cette topologie.

Le logiciel HP-ADS® est capable d'optimiser une topologie du filtre et donner les dimensions qui conviennent le plus aux besoins imposés par le circuit dans lequel le filtre sera utilisé.

On obtient finalement la topologie suivante :

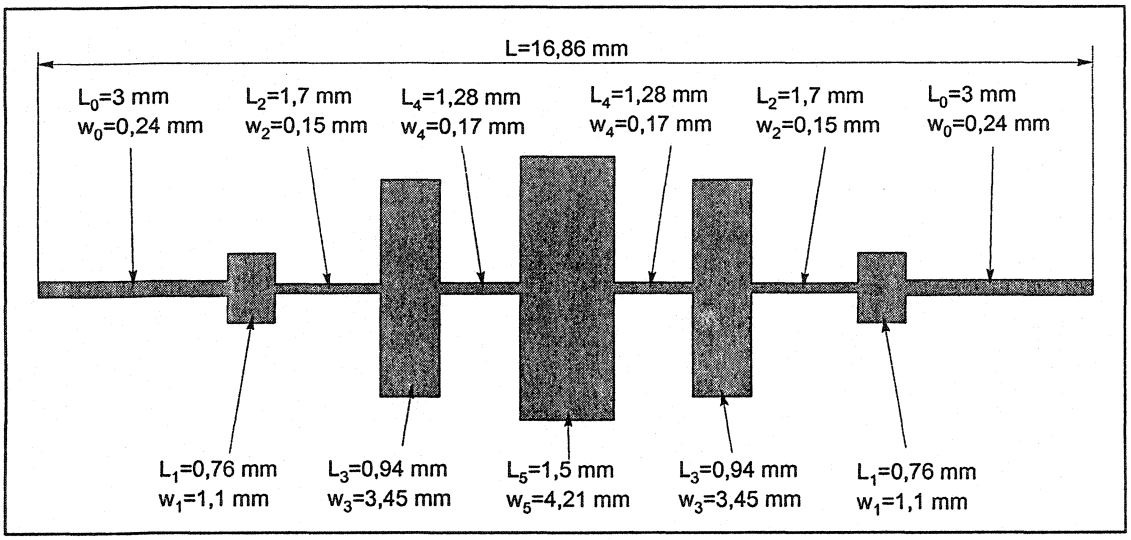


Figure 2.17 Topologie du filtre passe-bas en technologie micro-ruban

La figure suivante présente les résultats obtenus après les optimisations et les simulations du filtre passe-bas :

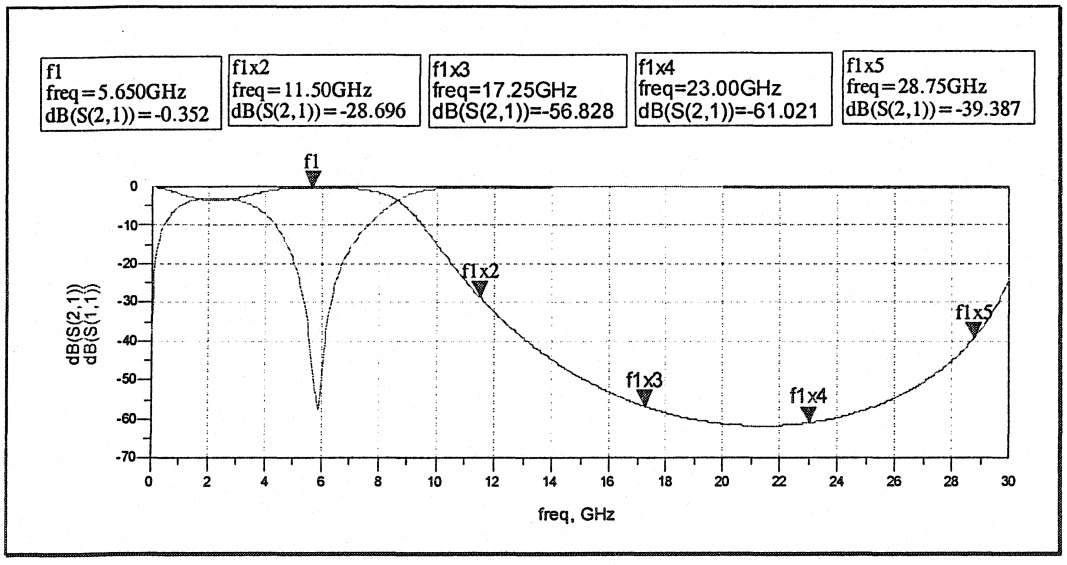


Figure 2.18 Paramètres S simulés du filtre passe-bas

On peut remarquer le fait que toutes les harmoniques, autres que la fondamentale, sont rejetées d'au moins 30 dB, de qui est considéré suffisant pour notre application.

La figure suivante nous montre en détail la bande passante du filtre, avec les valeurs des pertes d'insertion et de l'adaptation à son entrée :

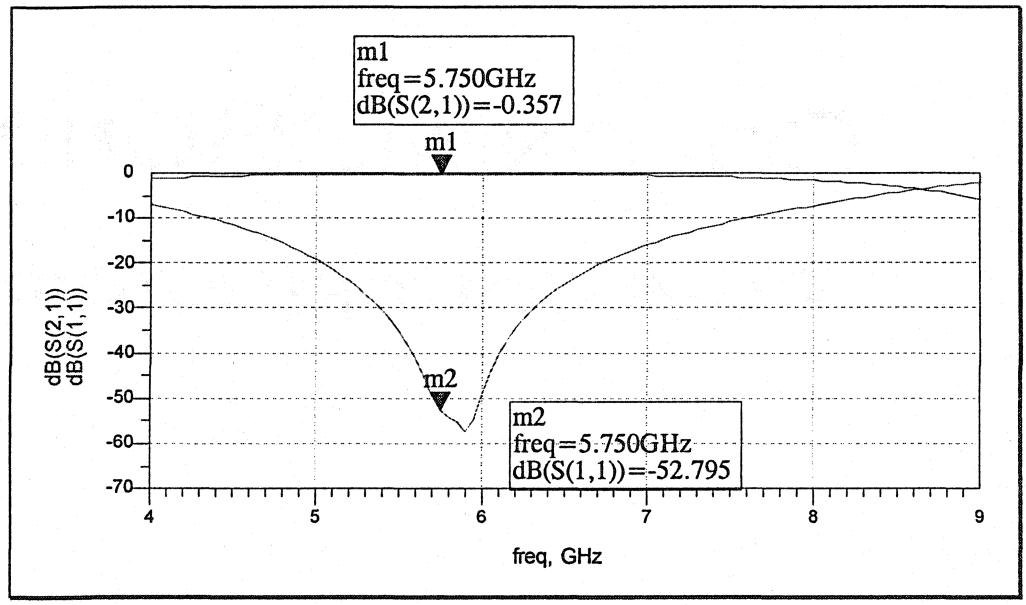


Figure 2.19 Paramètres S simulés du filtre passe-bas – détail

Les pertes d'insertion à la fréquence fondamentale ont une valeur de 0,35 dB. L'adaptation est d'environ -53 dB, ce qui nous permet d'utiliser ce filtre à l'entrée du multiplicateur.

On a essayé d'obtenir de très bonnes valeurs après les simulations, tout en sachant que, une fois le circuit réalisé, on obtient plus de pertes, la rejection étant diminuée, aussi.

Conclusion :

On a réussi à concevoir un bon filtre passe-bas à l'entrée du quintupleur, son but étant de laisser passer seule la fréquence fondamentale de la source vers le transistor, et d'empêcher toutes les autres harmoniques de retourner du transistor vers le circuit qui génère la fréquence à multiplier.

Les résultats de mesure présentés plus loin vont valider les résultats des simulations.

Le circuit d'adaptation à l'entrée du transistor est un circuit classique, il est présenté à la figure suivante :

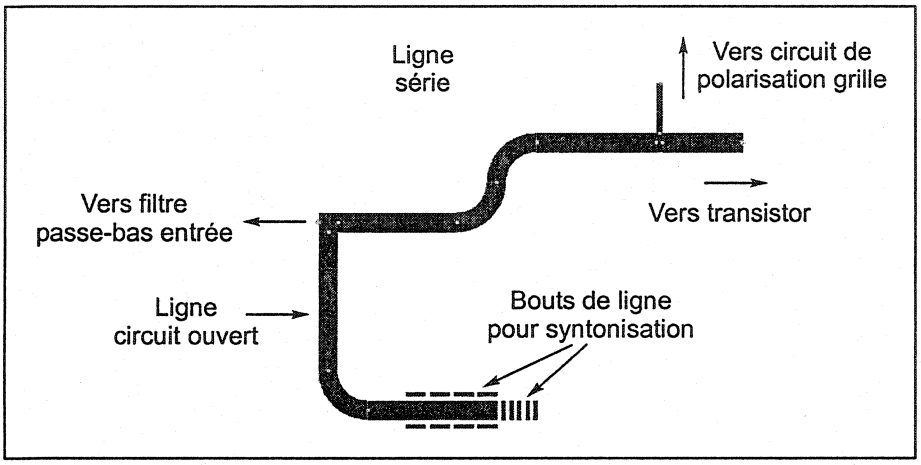


Figure 2.20 Circuit de polarisation à l'entrée du quintupleur

Les courbures des lignes ont été ajoutées pour des raisons de longueur totale du circuit, car présentement il n'est pas possible de réaliser des circuits hybrides ayant des dimensions qui dépassent 25x25 mm. Des bouts de lignes ont été ajoutés à l'extrémité de la ligne en circuit ouvert pour donner la possibilité de syntoniser le circuit d'adaptation.

Les longueurs des lignes ont été déterminées à l'aide des simulations faites avec le logiciel HP-ADS® Le but était de réussir à transmettre un maximum de puissance de la fondamentale vers l'entrée du transistor. Bien sur, on a pris en considération l'effet du filtre passe-bas à l'entrée du multiplicateur.

Le filtre passe-bas a été réalisé et mesuré avant de commencer les simulations du quintupleur, car celui-ci, ainsi que le filtre passe-bande à la sortie ont un effet sur le

comportement du circuit global. Ses paramètres S ont été introduits dans les boites de simulations.

La figure qui suit montre l'étage d'entrée du quintupleur :

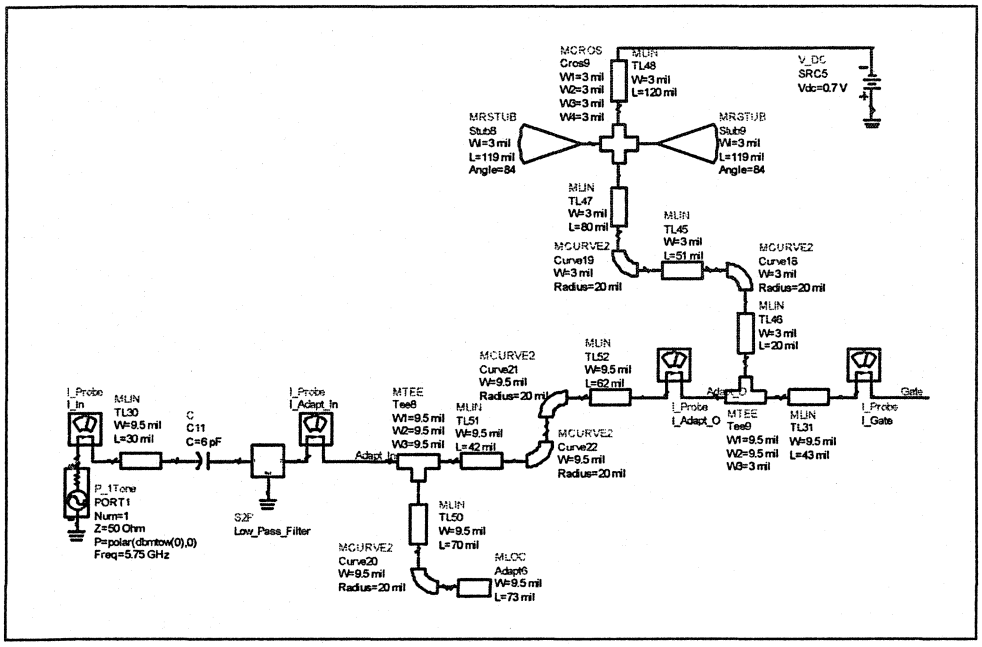


Figure 2.21 Détail du circuit d'entrée du quintupleur (pour simulations)

On peut remarquer le circuit de polarisation de la grille qui doit présenter un circuit ouvert pour la fréquence de la fondamentale pour empêcher les fuites dans la direction de la source. Une explication détaillée pour la modalité de calcul de ce type de circuit est donnée au chapitre qui traite l'amplificateur de sortie.

La figure ci haut montre que, à chaque étage du circuit on a inséré des « ampèremètres » pour monitoriser les valeurs des puissances à chaque point du circuit. On a simulé le circuit par étapes, en partant de l'entrée du quintupleur vers le transistor.

Des simulations de balancement des harmoniques (harmonic balance – anglais) ont aidé à visualiser les niveaux des puissances de chaque harmonique.

Le circuit de sortie du quintupleur a été conçu de la même manière, mais, dans ce cas, le but des simulations et des optimisations était de maximiser la puissance de la cinquième harmonique à la sortie du quintupleur.

On présente plus bas le détail du circuit de sortie du multiplicateur :

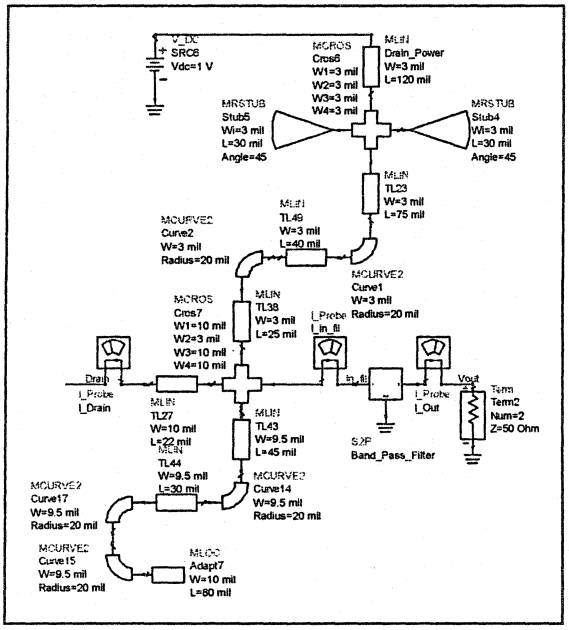


Figure 2.22 Détail du circuit de sortie du quintupleur (pour simulations)

On a utilisé un filtre passe-bande à la sortie pour annuler toutes les harmoniques indésirables. Dans le cas d'un multiplicateur d'ordre inférieur, il est facile de sublimer les harmoniques indésirables à l'aide des bouts de lignes qui se comportent comme des courts-circuits pour ces harmoniques. Or, dans le cas des multiplicateurs d'ordre supérieur, il est presque impossible de trouver une combinaison de lignes à satisfaire toutes les exigences en matière d'annulation des harmoniques.

2.3.2 Filtre passe bande à 28,75 GHz - conception

Le transistor FHR20X, durant son fonctionnement, génère plusieurs harmoniques aux fréquences multiples de la fréquence fondamentale. À la sortie du quintupleur on trouve toutes les harmoniques mais on désire récupérer seulement la cinquième, même si sa valeur est très petite.

En général, les multiplicateurs d'ordre inférieur utilisent des lignes de transmission ouvertes qui sont syntonisées justement aux fréquences qu'on désire annuler. Ces lignes se présentent comme des courts-circuits vers la masse pour les harmoniques indésirables. Il est facile d'introduire ce sorte de lignes dans le circuit de sortie s'il faut supprimer maximum deux ou trois fréquences, mais, dans le cas particulier du quintupleur présenté, il faudrait supprimer toutes les harmoniques, à l'exception de la cinquième. On est connu le fait qu'un bout de ligne de transmission introduit sur le trajet du signal a comme effet de supprimer certaines harmoniques, soit paires, soit impaires. Dans le cas discuté, si l'on introduirait des bouts de lignes de transmissions, on supprimerait les harmoniques désirées, aussi.

Pour détourner ce désavantage, on a décidé d'introduire un filtre passe-bande dans le circuit de sortie du transistor. Ce filtre sert à laisser passer seulement l'harmonique d'ordre cinq, exactement celle dont on a besoin. Toutes les autres harmoniques sont bloquées. Le filtre passe-bande proposé sert aussi comme blocage en courant continu, empêche la tension de polarisation de se rendre à la sortie du multiplicateur.

Le filtre doit présenter les caractéristiques suivantes afin de pouvoir être utilisé dans le circuit du quintupleur.

La fréquence centrale du filtre est 28,75 GHz, celle qui représente la fréquence de la cinquième harmonique. La largeur de bande du filtre devrait être étroite pour obtenir une bonne rejection des autres harmoniques.

On obtient une largeur de bande de 5,2 % avec les fréquences f_1=28 GHz et f_2=29,5 GHz, en utilisant la formule :

$$w = \left(\frac{f_2 - f_1}{f_0}\right) \cdot 100 = \left(\frac{29,5 - 28}{28,75}\right) \cdot 100 = 5,2\%$$

On calcule les facteurs Ω_{S1} et Ω_{S2} si l'on connaît les fréquences f_{s1}=25,5 GHz et f_{s2}=32 GHz, à l'aide des formules :

$$\Omega_{s1} \frac{2}{w}\left(\frac{f_{s1}}{f_0} - 1\right) = \frac{2}{0,052}\left(\frac{25,5}{28,75} - 1\right) = -4,34$$

$$\Omega_{s2} \frac{2}{w}\left(\frac{f_{s2}}{f_0} - 1\right) = \frac{2}{0,052}\left(\frac{32}{28,75} - 1\right) = 4,34$$

On a donc n – unique.

On obtient $\Omega_s - 1 = 3,34$, on impose L_p=0,1 dB et L_s >30 dB, et, tout en utilisant les graphiques on peut trouver l'ordre du filtre n=3. Dans ces calculs on prenait pas en considération les pertes par absorption dans le substrat.

Pour l'instant, afin d'établir la topologie du filtre, on utilise des lignes couplées ayant des longueurs $\lambda_g/4$. On calcule la longueur d'onde guidée en utilisant les équations suivantes :

$$\lambda_0 = \frac{c}{f} = \frac{3 \cdot 10^8}{28,75 \cdot 10^9} = 10,4 \cdot 10^{-3}\, m$$

$$\lambda_g = \frac{\lambda_0}{\sqrt{\varepsilon_{eff}}} = \frac{10,4 \cdot 10^{-3}}{\sqrt{6,8}} = 3,98 \cdot 10^{-3}\, m$$

Les segments de lignes de transmission couplées auront une longueur de :

$$\frac{\lambda_g}{4} = \frac{3,98 \cdot 10^{-3}}{4} = 0,99 \cdot 10^{-3}\, m$$

On utilise les logiciel ATLASS® pour déterminer les caractéristiques des lignes couplées, ainsi que le logiciel HP-ADS® pour simuler le comportement du filtre et pour visualiser ses paramètres « S ». On optimise les dimensions des lignes, ainsi que l'espacement entre les lignes couplées afin d'obtenir les meilleurs résultats possible.

L'autre contrainte pour optimisation est la longueur totale du filtre, car on est capable de fabriquer seulement des circuits ayant la dimension maximale de 25 mm.
La figure suivante présente la topologie du filtre passe-bande, les dimensions étant celles obtenues à l'aide des simulations et optimisations en HP-ADS®.

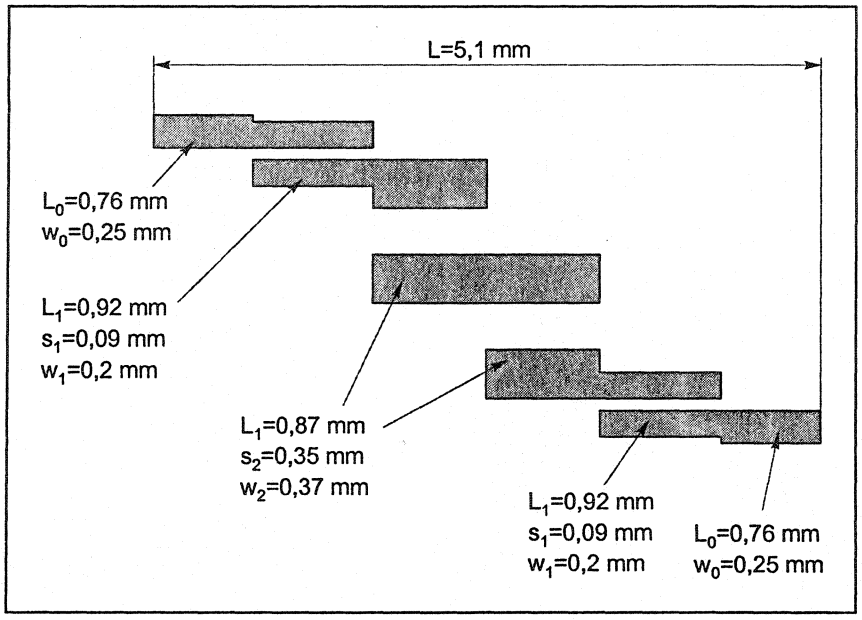


Figure 2.23 Topologie du filtre passe-bande

Le graphique suivant présente le comportement simulé du filtre passe-bande.

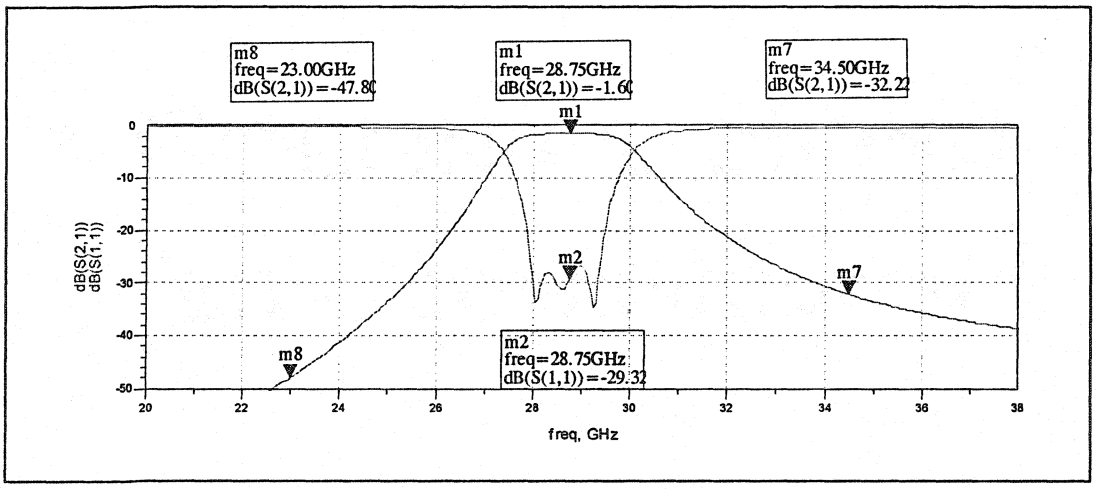


Figure 2.24 Graphique des paramètres S du filtre passe-bande simulé

On peut noter le fait que les pertes de transmission à la fréquence désirée ont une valeur de 1,6 dB, ce qui est tout à fait acceptable. La largeur de bande du filtre est d'a peu près 7%, valeur suffisante pour notre application, en tenant compte du fait qu'on a une seule fréquence à laisser passer, et non une multitude de fréquences. Cette largeur de bande nous donne la certitude que, après la fabrication du circuit, même si celui-ci présente un décalage en fréquence, il sera fonctionnel pour la fréquence désirée. En même temps, le circuit du filtre présente une très bonne adaptation à la fréquence centrale, le paramètre $S_{(1,1)}$ ayant une valeur de -30 dB.

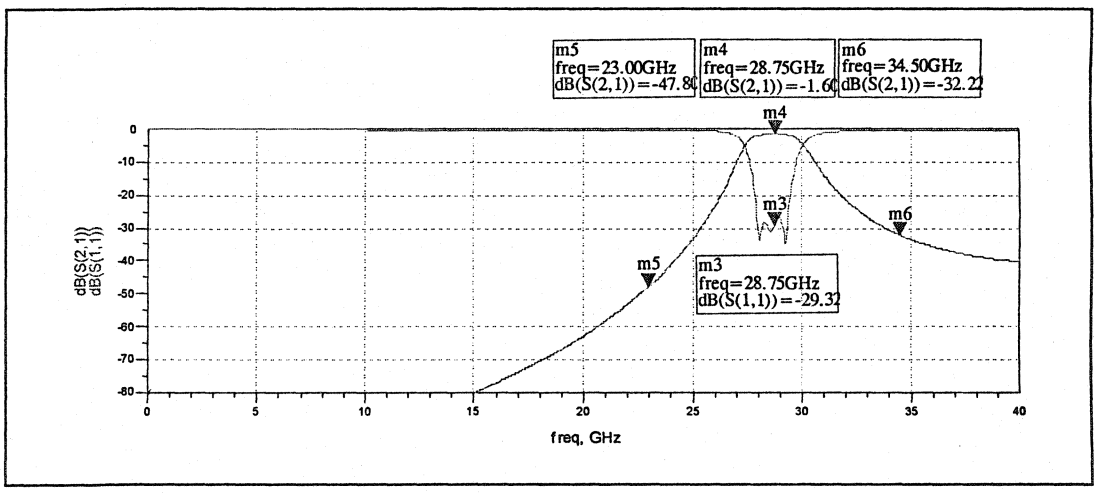


Figure 2.25 Paramètres S simulés du filtre passe-bande – largeur de bande globale

Le graphique ci haut nous permet de visualiser le comportement du filtre dans toute la plage de fréquences dans laquelle il fonctionne. On peut noter que toutes les harmoniques indésirables sont rejetées, les paramètres S des harmoniques avoisinantes, la quatrième et la sixième respectivement présentent une rejection de -47 et -32 dB.

Conclusion :

On a conçu un filtre passe-bande à la fréquence centrale de 28,75 GHz afin d'empêcher la transmission des autres harmoniques et de la fondamentale vers la sortie du circuit multiplicateur. Les résultats des simulations sont très promettants, et on va présenter les résultats des mesures plus loin.

Le filtre passe-bande à la fréquence de 28,75 GHz a été conçu, réalisé et mesuré avant de commencer les simulations du comportement du quintupleur. Les résultats de mesures ont été insérés comme une composante de paramètres S dans le circuit à simuler.

Le circuit de polarisation de la draine doit se comporter comme un circuit ouvert pour la cinquième harmonique pour influencer le moins possible le comportement du multiplicateur.

L'étape finale de la conception du quintupleur est de simuler le comportement du circuit entier, optimiser les dimensions des composantes ainsi que les valeurs des tensions pour obtenir une puissance maximale à la sortie du multiplicateur. Les graphiques suivants montrent les formes d'onde à l'entrée et à la sortie du quintupleur :

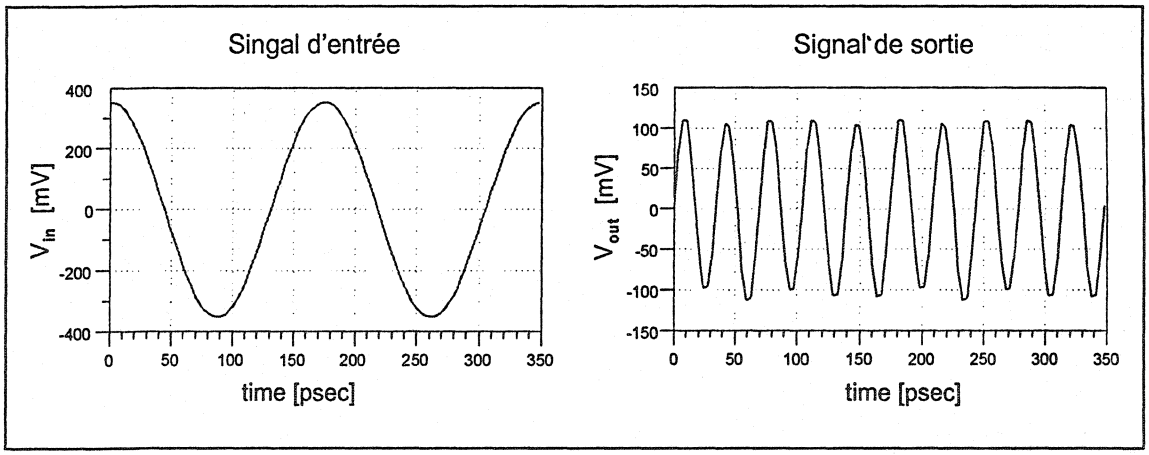


Figure 2.26 Formes d'onde à l'entrée et à la sortie du quintupleur

Conclusion

Un multiplicateur actif de fréquence d'ordre supérieur a été conçu. Il sert à réaliser la translation de fréquence de 5,75 à 28,75 GHz à l'aide d'un seul composant actif.

La particularité de la conception décrite plus haut est qu'on utilise un seul étage à transistor, on utilise l'harmonique supérieure d'ordre cinq pour aboutir à la fréquence désirée. Le niveau de puissance de cette harmonique est très bas, s'impose donc une conception soigneuse, plusieurs étapes de simulations et d'optimisations pour aboutir à de bons résultats.

Les filtres passe-bas et passe-bande utilisés durant les simulations ont été conçues, réalisés et mesurés avant de commencer la conception du multiplicateur car il a fallu insérer les résultats de mesures dans le circuit global.

Les circuits de polarisation de la grille et draine du transistor ont été conçus d'une manière qu'ils se comportent comme des circuits ouverts pour les fréquences de la fondamentale et de la cinquième harmonique, respectivement.

Un bon niveau de puissance a été récupéré, les simulations nous présentent une valeur des pertes de conversion d'environ 9 dB.

La conception du multiplicateur a été validé par sa réalisation et les mesures, les pertes de conversion réelles se situant à l'alentour de 10,3 dB.

2.4 Conception de l'amplificateur à 28,75 GHz

L'utilisation d'un amplificateur à la sortie du multiplicateur s'impose car le niveau de puissance qu'on attend à obtenir à la sortie du multiplicateur est d'environ -7 dBm, ce qui est assez faible pour la plupart des applications. Il est important aussi de concevoir un amplificateur à faible bruit, car il faut essayer de maintenir la meilleure qualité de signal possible à la sortie de la source. La consommation du circuit est aussi importante.

Le signal utile récupéré de la sortie du multiplicateur de fréquence va passer à travers l'amplificateur à très faible bruit, sera amplifié par un gain d'environ 7,5 dB et se retrouvera à la sortie de la source.

La conception de l'amplificateur s'appuie sur les notions théoriques énoncées dans la référence [Gonzalez], sur l'utilisation du logiciel HP-ADS® et sur l'expérience pratique dans le domaine.

On utilise un transistor de type Super-HEMT (Super High Electron Mobility Transistor) produit par la compagnie Fujitsu, modèle FHR20X. Ce transistor produit un très faible bruit et a un gain suffisant à la fréquence désirée.

Le modèle du transistor est disponible, il a été validé par plusieurs circuits et mesures antérieures, et le premier pas est de tracer les caractéristiques du transistor.

Il faut noter que le transistor est un petit chip de dimensions 0,45x0,35 mm, il doit être connecté à l'aide des fils en très minces, donc, son courant maximal a des valeurs très petites.

Les paramètres maximaux du transistor sont :

- Tension Draine-Source V_{DS}=3,5 V
- Tension Grille-Source V_{GS}=-3 V
- Puissance totale dissipée P_{tot}=100 mW
- Courant de saturation I_{DSS}= 30 mA

En utilisant le modèle du transistor et des simulations, on va établir le point de fonctionnement approximatif du transistor.

Le graphique suivant montre les courbes I-V du transistor en cause :

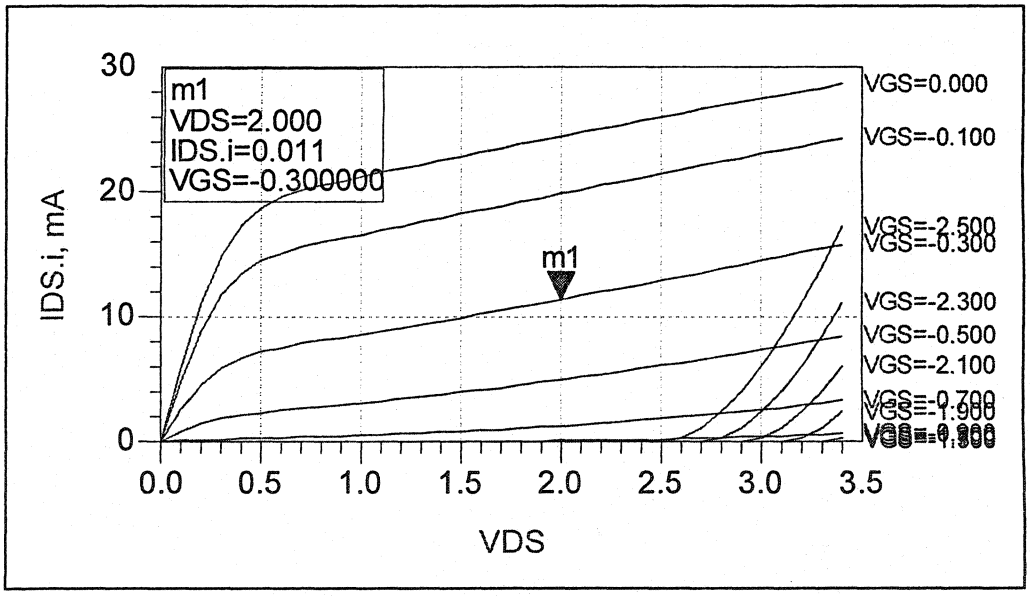


Figure 2.27 Courbes I-V du transistor de l'amplificateur

Selon [G-133] , un transistor qui fonctionne en classe A produit un faible bruit, ainsi qu'un gain remarquable. La puissance de sortie du transistor peut être augmentée si l'on choisit le point de fonctionnement comme est montré au graphique. Si l'on considère un courant de saturation d'environ 25 mA, (sa valeur maximale de catalogue

étant 30 mA) le point choisi dans le graphique se situe à une valeur de 44% de la valeur maximale, ce qui est proche de la valeur recommandée de 50%.

D'ailleurs, les simulations et les mesures ont soutenu le bon choix du point de fonctionnement du transistor, car le gain du transistor à la valeur maximale à ce point-ci.

On va polariser donc le transistor avec une tension de draine d'environ 2V et une tension de grille de -0,3 V pour lesquelles on trouve un courant d'environ 11 mA.

Les circuits de polarisation de la grille et draine doivent être conçues d'une manière qu'elles représentent un circuit ouvert pour les fréquence de fonctionnement de l'amplificateur. Dans ce cas, tout le signal est transmis à l'entrée du transistor, il est amplifié et peut passer à la sortie sans atténuation.

On introduit une branche de polarisation qui contient une ligne de longueur λ/4 et un papillon pour réaliser un court-circuit RF parfait. Il est fortement recommandé d'utiliser cette topologie et non une avec des capacitances car dans ce cas, n'importe quelle petite variation des paramètres peut produire des effets adverses.

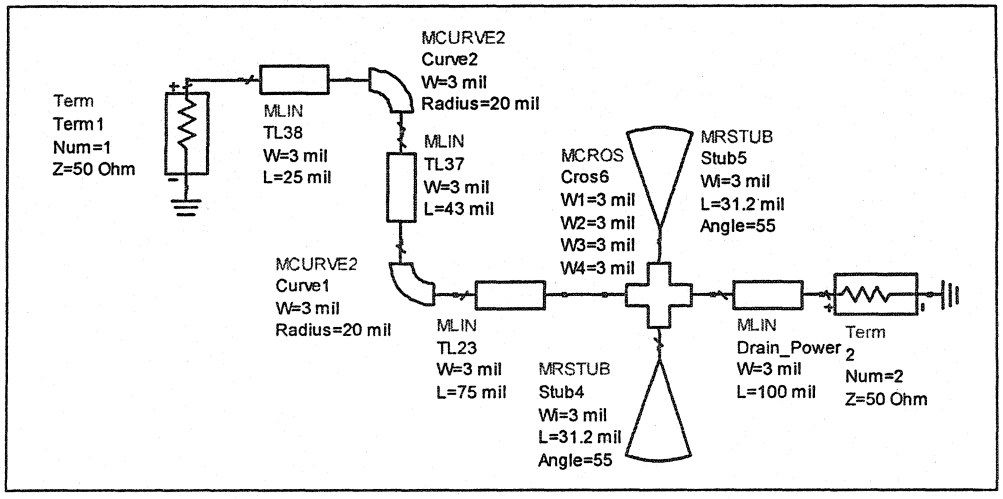


Figure 2.28 Topologie de la branche de polarisation pour fins de simulations

Les parties de circuits ainsi conçues n'ont aucune influence sur la chaîne RF de l'amplificateur car, selon l'abaque de Smith ci-dessous, on obtient un circuit ouvert à la fréquence de travail :

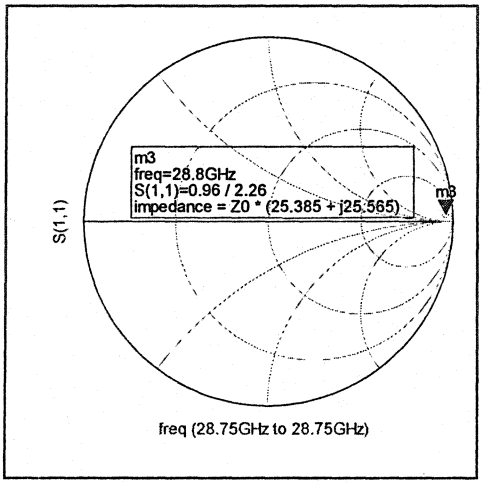


Figure 2.29 Résultats des simulations pour les circuits de polarisation

La prochaine étape est la conception des circuits d'adaptation à l'entrée et à la sortie du transistor.

On utilise le modèle du transistor, on connaît son comportement en terme de paramètres S dépendamment de la fréquence, et on doit étudier la stabilité du celui-ci.

On calcule le coefficient de stabilité du transistor en utilisant la formule suivante :

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12} \cdot S_{21}|} \rangle 1$$

Les paramètres S pour la fréquence de 28,75 GHz sont :

$$\begin{cases} S_{11} = 0.478\angle -168° \\ S_{21} = 2.360\angle +32.0° \\ S_{12} = 0.174\angle +53.6° \\ S_{22} = 0.383\angle -109° \end{cases}$$

Le K devient ainsi K=0.821.

La figure qui suit présente le point de stabilité du transistor par rapport aux cercles de stabilité pour le Γ_S (R_S=2.326, C_S=32/167) et Γ_L (R_L=4.334, C_L=5.189/108)

On peut noter le fait que le transistor n'est pas inconditionnellement stable, fait qui exige une étude plus soigneuse pour éviter qu'il rentre en oscillation. D'ailleurs, il est très rare qu'on puisse trouver des transistors inconditionnellement stables à cette fréquence et ils doivent être stabilisés en utilisant différentes méthodes. Il existe une méthode assez usité pour rendre les transistors stable, utiliser des résistances ou une boucle de réaction, mais cette méthodes introduisent aussi du bruit et distorsions.

Le circuit d'adaptation à la sortie du transistor doit être conçu d'une manière que les deux coefficients de réflexion soient conjugués. Dans ce cas, la plupart de la puissance qui sorte du transistor est transmise à la sortie de l'amplificateur en obtenant un gain maximal.

On utilise un circuit d'adaptation classique avec une ligne en série à la sortie du transistor, suivie d'un bout de ligne en circuit ouvert. En principe, si l'on simule les paramètres S d'un circuit pareil, il faut se retrouver à l'alentour du point de fonctionnement du transistor, comme présenté à la figure suivante :

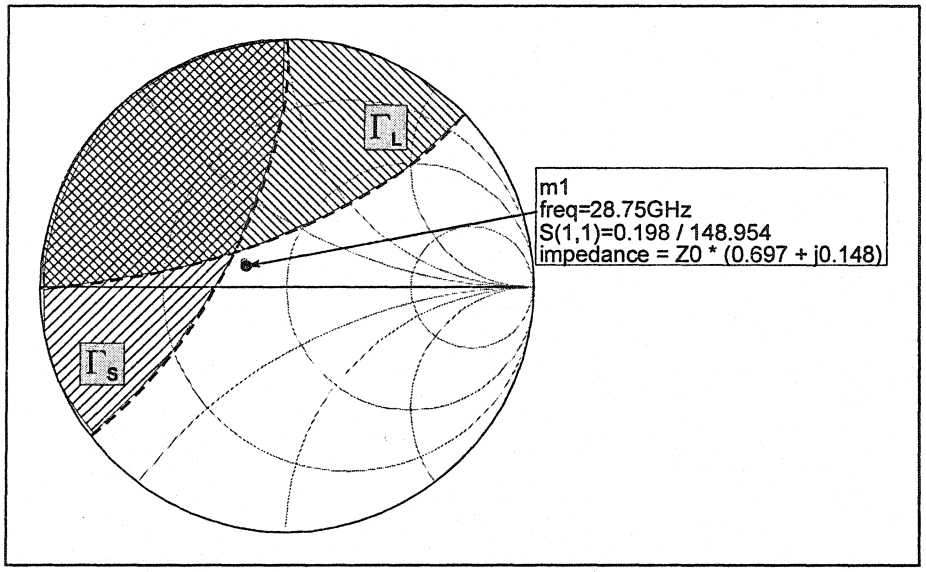


Figure 2.30 Cercles de stabilité du transistor

On a donc implanté le circuit d'adaptation à la sortie du transistor pour obtenir un rendement maximal. Il est représenté à la figure qui suit :

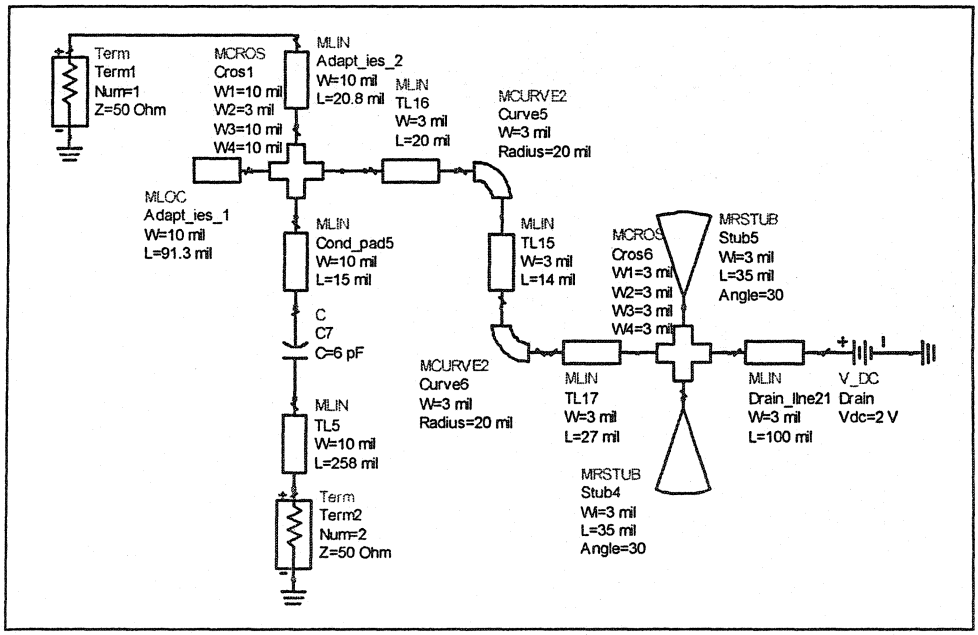


Figure 2.31 Circuit d'adaptation et polarisation à la sortie du transistor

La terminaison 1 représente la sortie du transistor et la terminaison 2 est la sortie du circuit amplificateur. On a aussi utilisé l'outil d'optimisation du logiciel HP-ADS® pour aboutir à de bons résultats.

Une procédure identique est utilisée pour concevoir le circuit d'adaptation à l'entrée du transistor. La même topologie de la branche de polarisation est mise en place car elle doit présenter un circuit ouvert pour la même fréquence.

Le circuit conçu de cette manière, il reste seulement à simuler son comportement de point de vue de ses paramètres S.

Les graphiques suivants présentent les adaptations à l'entrée et à la sortie de l'amplificateur, ainsi que la transmission de l'amplificateur :

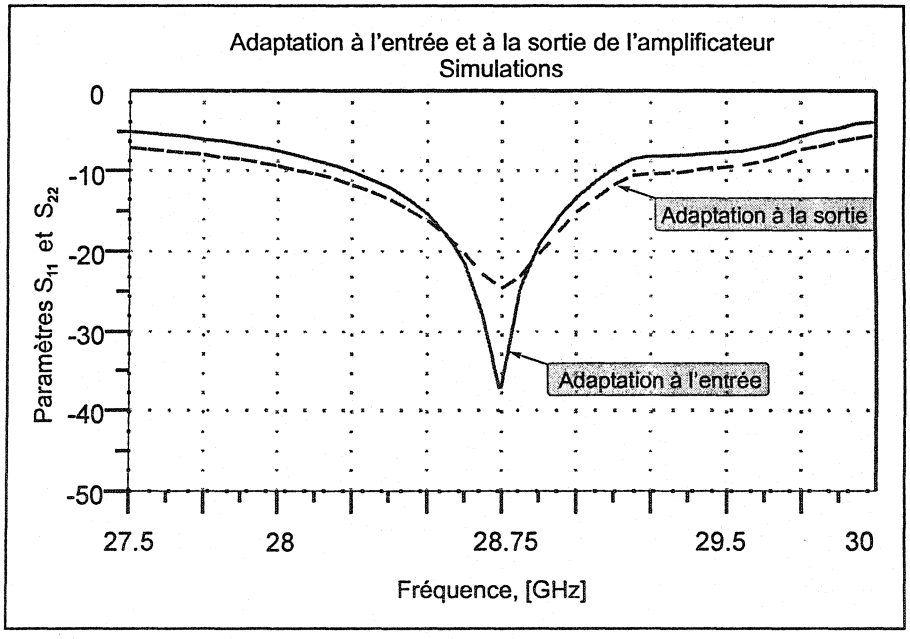


Figure 2.32 Adaptation à l'entrée et à la sortie de l'amplificateur

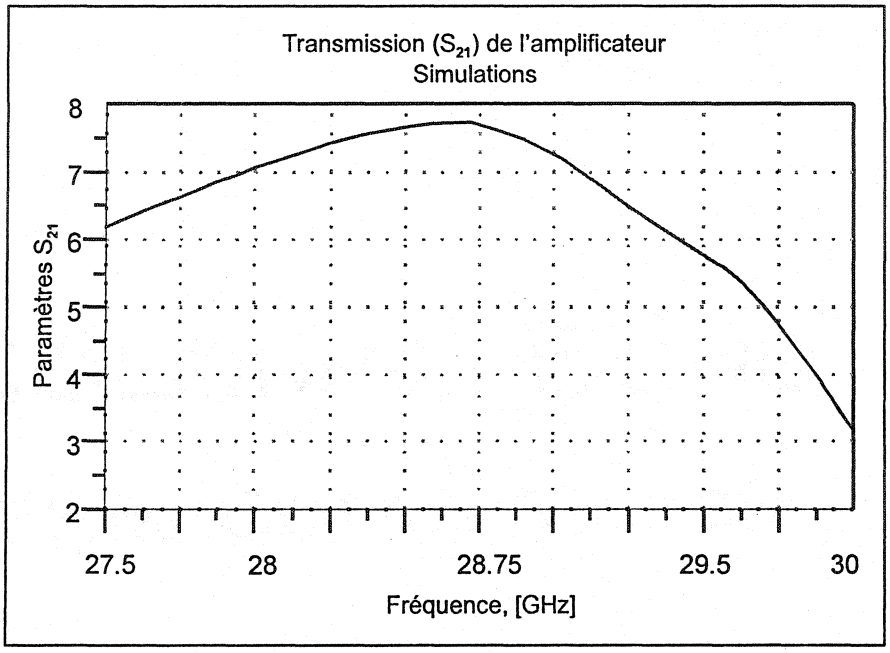


Figure 2.33 Transmission (S_{21}) de l'amplificateur

Conclusion

Un amplificateur à faible bruit à la fréquence de 28,75 GHz a été conçu. Il est nécessaire d'introduire un tel amplificateur dans la chaîne RF pour augmenter le niveau du signal qui sorte du multiplicateur.

On a utilisé le même transistor de marque Fujitsu (FHR20X) comme élément actif, son modèle a été introduit dans les simulations du comportement de l'amplificateur. On a optimisé le circuit, on a prélevé ses paramètres S.

Le chapitre qui traite sur la réalisation de l'amplificateur valide les résultats obtenus à l'aide des simulations.

2.5 Conception de la source séquentielle pour les transistors

Les transistors Super-HEMT (Super High Electron Mobility Transistor) sont des composants électroniques très sensibles aux variations de la tension de polarisation, ainsi qu'au chocs de tension ou de courant. Les procédures de maniement et d'alimentation de ces types de transistors sont rigoureuses et demandent beaucoup de soin.

Il n'est pas suffisant d'utiliser deux sources d'alimentation industrielles pour polariser la grille et la draine du transistor, car les éventuels chocs de courant, ainsi que le manque de la tension de grille peuvent endommager les jonctions.

Un autre problème est cause par les perturbations introduites par les câbles d'alimentation, par les connexions, et par les imperfections du circuit de masse. L'expérience pratique au laboratoire nous confirme l'impossibilité d'utiliser seulement des sources industrielles, sans aucun autre circuit de découplage et de réglage, car les conducteurs d'alimentation introduisent des parasites inadmissibles

Aussi, afin de mieux pouvoir contrôler le comportement du quintupler et de l'amplificateur, on a besoin d'une source à tension réglable.

La compagnie Texas Instruments produit un circuit intégré dédié à alimenter les transistors à effet de champ. Le circuit TPS9103 est utilisé aussi dans les applications industrielles, il est très robuste et corresponde aux exigences imposées par l'application en cours. Le régulateur de tension est équipé d'un transistor MOSFET qui fonctionne en configuration de commutateur. Il contient aussi une pompe de charge pour fournir la

tension négative nécessaire à la polarisation de la grille. La fonctionnalité la plus importante de ce circuit est que, grâce à un circuit logique, il est impossible de fournir la tension de polarisation pour la draine avant que la tension de grille soit présente. Il est connu le fait que les transistors à effet de champs doivent être alimente d'une manière séquentielle, c'est-à-dire la grille doit être alimentée avant la draine. La raison de cette procédure est d'amener le transistor dans un état bloqué grâce à la tension fortement négative appliquée sur la grille. Dans ce cas il est plus facile de contrôler le courant de draine à l'aide de la variation de la tension appliquée sur celle-la.

Le circuit présenté plus bas à exactement cette fonction, de empêcher, à l'aide d'un circuit logique, que la tension de draine soit présente avant celle de grille.
En même temps, le circuit intégré sert à inverser la tension nécessaire à la polarisation de la grille, car celle-la doit avoir un potentiel négatif par rapport à la masse. .

On calcule maintenant la valeur de la capacitance placée à la sortie de grille du circuit. Celle-la sert à filtrer la tension de sortie, l'amplitude des ondulations est dépendante de la valeur de la capacitance.

$$V_{ondulation} = \frac{I_{grille}}{C \cdot f} = \frac{10 \cdot 10^{-3}}{4{,}7 \cdot 10^{-6} \cdot 50 \cdot 10^{3}} = 42\,mV$$

On a utilisé un courant de 10 mA, une capacitance de 4,7 µF et f=50 KHz, la fréquence de l'oscillateur interne du circuit intégré dans les calculs.

Il faut aussi prévoir des capacitances de filtrage aux entrées, dont leur résistance équivalente série est petite afin de réduire les ondulations et le bruit.

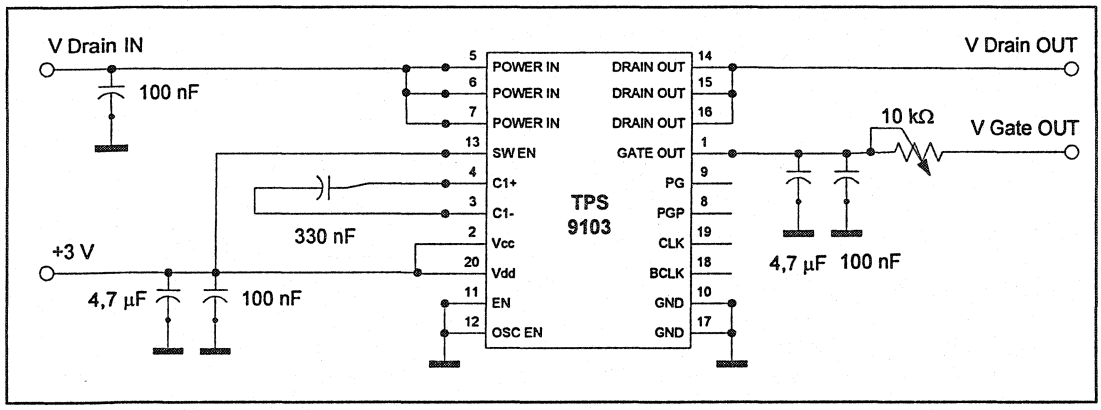


Figure 2.34 Schéma de principe de la source séquentielle

On utilise une tension d'alimentation de 3 V obtenue à l'aide de deux piles afin de réduire la possibilité d'apparition du bruit.

On a réalisé le circuit ci-dessus en variante double, fait qui permet d'alimenter en même temps le quintupleur et l'amplificateur.

Conclusion :

La conception d'une source d'alimentation séquentielle s'est imposé suite aux mesures effectuées sur l'amplificateur et le quintupleur. On a remarqué des anomalies dans le fonctionnement des circuits, qui étaient causées par les parasites introduits par les sources industrielles inappropriées.

Les sources séquentielles proposées a ce chapitre ont le but de réduire les effets parasites des connexions et fils électriques, ainsi que de protéger les transistors contre les surtensions. Elles sont utilisées aussi pour ajuster les tensions de polarisation. La visualisation des valeurs des tensions de polarisation est aussi possible.

CHAPITRE 3 Réalisation, mesures et validation des circuits

3.1 Source à basse fréquence - PLL – réalisation

La réalisation de la boucle à verrouillage de phase est assez complexe, car elle demande un travail soigneux, étant donné le fait que sa fréquence de sortie se trouve dans le domaine RF.

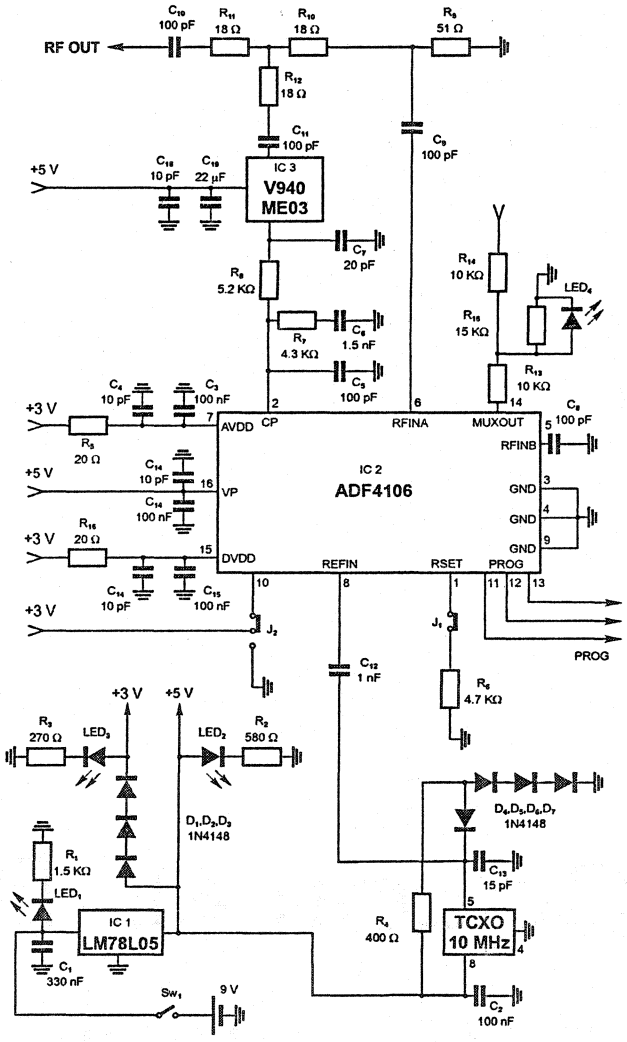


Figure 3.1 Schéma du PLL et ses circuits auxiliaires

Le circuit est composé du PLL, ainsi que ses circuits auxiliaires pour le faire fonctionner. Le synthétiseur de fréquence, la source de fréquence étalon, ainsi que le VCO ont besoin de différentes tensions d'alimentation. Une pile de 9 V alimente l'ensemble par l'intermède d'un stabilisateur de tension de 5 V. La tension de 3 V, demandée par le synthétiseur est obtenue à l'aide de trois diodes montées en série. On a installé des diodes LED pour mieux pouvoir contrôler le fonctionnement du circuit. Toutes les tensions sont surveillées à l'aide de ces diodes, LED_1, LED_2 et LED_3, respectivement. Les terminaux « PROG » sont utilisés pour brancher le synthétiseur au port série d'un ordinateur afin de programmer ses paramètres.

Comme d'ailleurs au parcours du projet, on essaye toujours de réaliser des circuits compacts, contenant un minimum possible de connexions externes, fils de raccord. On parte toujours de fait que les circuits réalisés doivent être utilisés durant des mesures, ainsi qu'incorporés dans un système. Or, tout élément de connexion peut induire des erreurs de fonctionnement, ainsi que des résultats erronés.

On réalise le circuit sur un substrat de type FR4 d'épaisseur 0,50 mm. Voici la topologie du celui-ci :

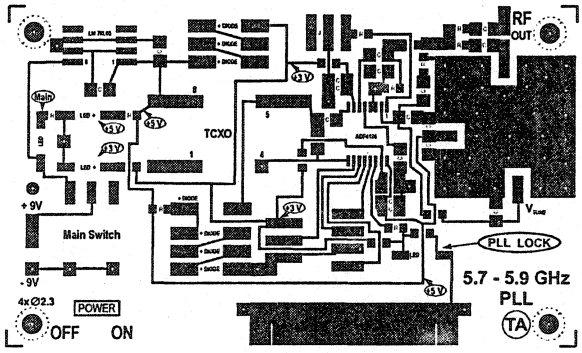


Figure 3.2 Topologie du circuit PLL et ses composantes auxiliaires

Le circuit a été réalisé en technologie Composantes Montés Surface (Surface Mounted Devices – SMD) afin d'obtenir un circuit plus compact et plus fiable. En fait, la source à basse fréquence est montée sur un seul substrat, l'alimentation se fait de manière indépendante à l'aide d'une pile de 9 V

La photo suivante figure le circuit réalisé :

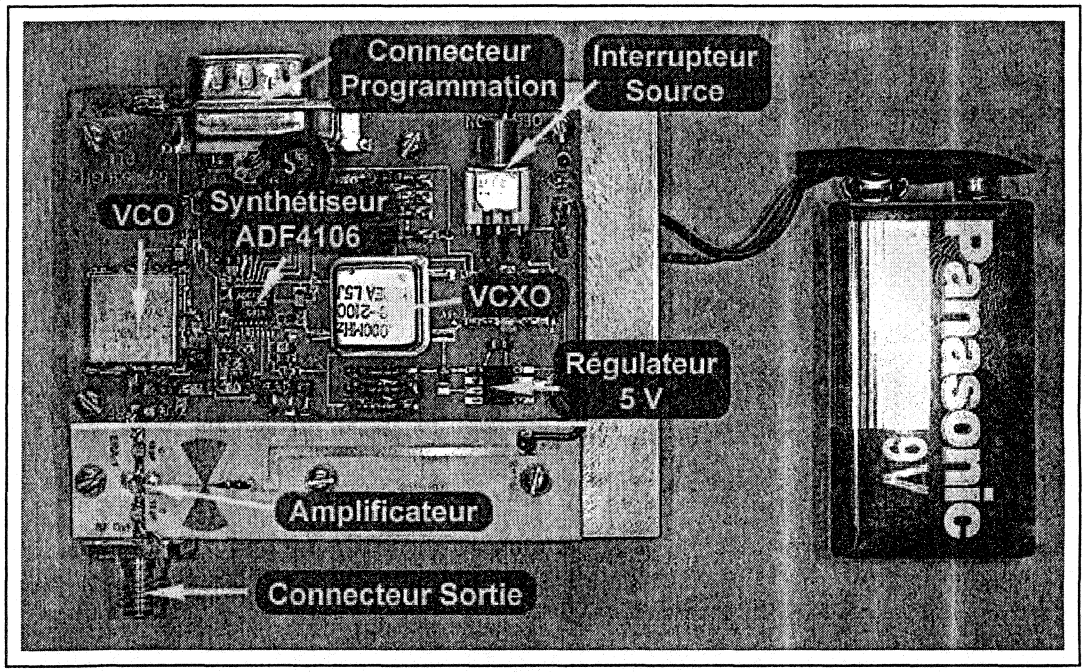


Figure 3.3 Photo du circuit PLL et son amplificateur de sortie

La taille totale du circuit est d'environ 75x65 mm.

Les composantes principales du circuit sont identifiées à l'aide des flèches. On peut remarquer le fait que le circuit de l'amplificateur a été monté sur la même base afin de réduire les pertes dans les connexions et aussi pour pouvoir bénéficier de la même source d'alimentation.

On présente plus bas les résultats des mesures du PLL, en première sans l'amplificateur de sortie, puis pour le montage complet.

On utilise l'équipement suivant pour faire les mesures :

- Analyseur de spectre Rohde & Schwarz FSIQ40
- Appareil pour mesurer la puissance RF Anritsu ML2438A
- Fixture de test Anritsu 5226
- Câble de connexion RF de haute qualité

Un logiciel fourni par la compagnie Analog Devices est utilisé pour programmer le synthétiseur et pour modifier ses paramètres de fonctionnement dépendamment de la fréquence de sortie désirée.

Voici la fenêtre du logiciel, contenant les valeurs optimales nécessaires pour le bon fonctionnement du PLL.

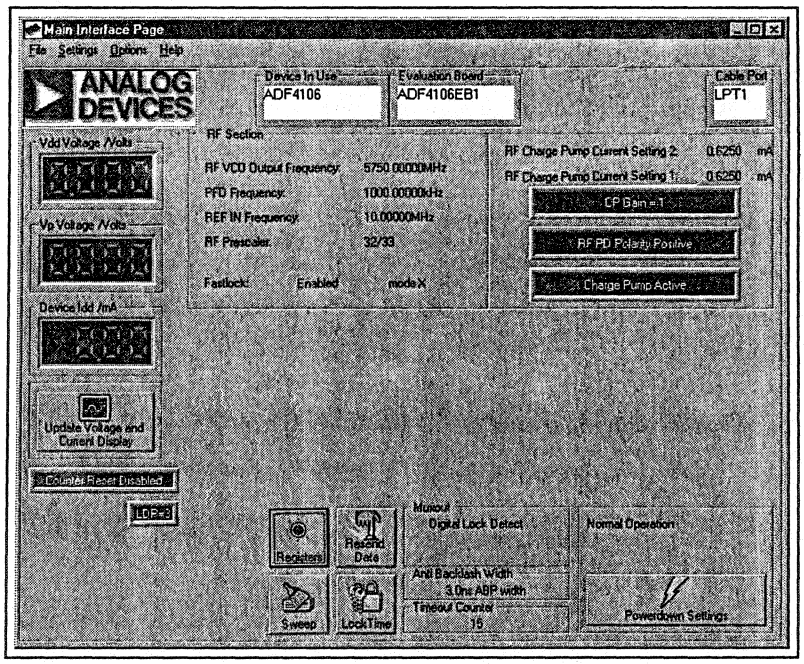


Figure 3.4 Capture d'écran du logiciel de programmation du PLL

Il est très important de respecter les paramètres indiqués dans la fenêtre ci haut car les résultats dépendent de beaucoup de facteurs et même une petite modification, dans le courant de l'amplificateur de sortie, par exemple, peut entraîner une courbe de réponse dégradée ou l'apparition des piques de signal non-desiré.

On a mesuré la puissance de sortie du PLL dans la bande de fréquence de son fonctionnement et on a obtenue la courbe suivante :

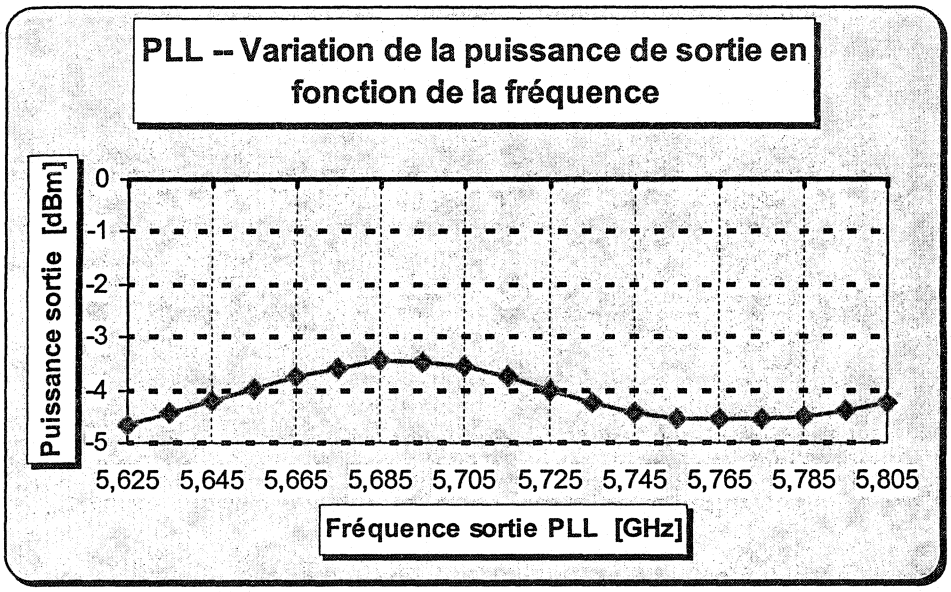


Figure 3.5 Variation de la puissance de sortie en fonction de la fréquence

On peut noter le fait que la puissance de sortie du PLL (sans amplificateur de sortie) varie dans les limites de -3,5 ÷ -4,5 dBm, avec un maximum à 5,7 GHz. En dehors des fréquences marquées sur le graphique (5,625 ÷ 5,805 GHz) le fonctionnement du PLL devient instable, le signal de sortie est distortionné. Cette bande

de fréquences est imposée par l'oscillateur contrôlé en tension (VCO) qui se trouve à la sortie du PLL. Si l'on change ce composant on peut modifier la fréquence de sortie.

Le graphique suivant est une capture de l'écran de l'analyseur de spectre et nous montre la forme et l'amplitude du signal de sortie du PLL :

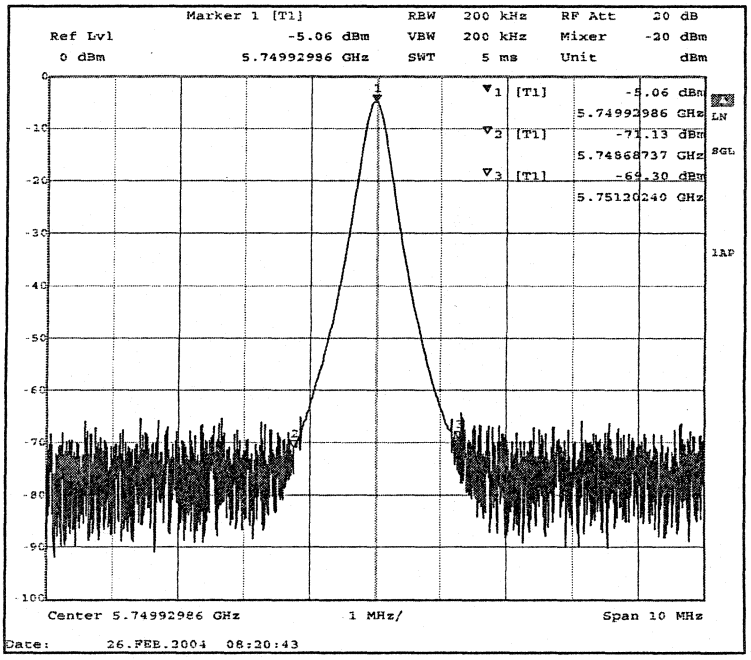


Figure 3.6 Capture d'écran – sortie du PLL - mesures

Le graphique s'étale sur une plage de fréquences de 10 MHz et nous montre les amplitudes du signal comme suit :

- La fréquence programmée du PLL, qui est 5,75 GHz a l'amplitude de -5,06 dBm (il faut extraire de cette valeur l'atténuation dans le câble RF – résultant une valeur réelle de -4,5 dBm).

- Le niveau du bruit, qui est d'à peu près -70 dBm et se trouve à un décalage de 1,2 MHz de la fréquence centrale.

On remarque le fait que le niveau de la puissance de sortie du PLL est assez faible (-4,5 dBm), cet niveau n'étant pas suffisant pour commander le quintupleur de fréquence.

Comme on l'avait précisé au chapitre qui traite la théorie du PLL, il a fallu insérer un amplificateur afin d'augmenter le niveau jusqu'à un niveau qui convient au multiplicateur.

Le graphique suivant présente les deux courbes de variation des puissances.

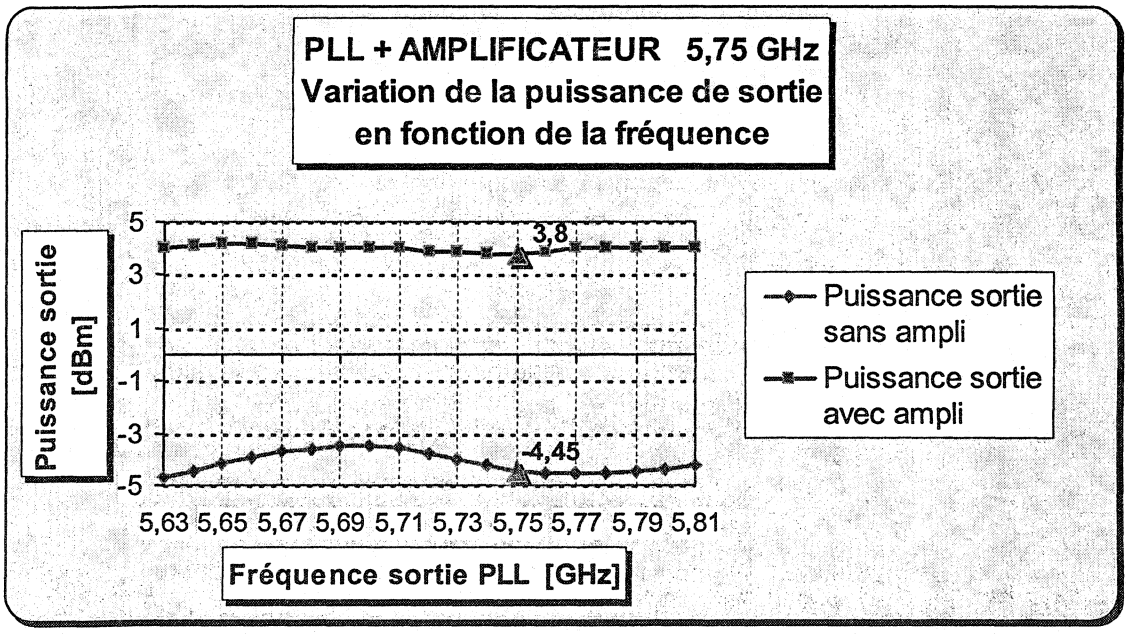


Figure 3.7 Variation de la puissance de sortie (PLL + Ampli) en fonction de la fréquence

La courbe d'en haut montre le niveau de la puissance de sortie du PLL muni d'un amplificateur de sortie. On peut remarquer le fait que, à la fréquence désirée, celle

de 5,75 GHz, le circuit combiné fournit une puissance de 3,8 dBm, valeur pour laquelle le fonctionnement du multiplicateur de fréquence est optimal. On peut aussi remarquer le fait que la variation de la puissance de sortie est diminuée à 9,5% comparé à 28%, valeur de variation sans l'insertion de l'amplificateur.

Un paramètre très important dans l'évaluation d'une source RF est toujours son bruit de phase.

On a présenté le graphique du bruit de phase du PLL au chapitre qui traitait le fonctionnement du PLL.

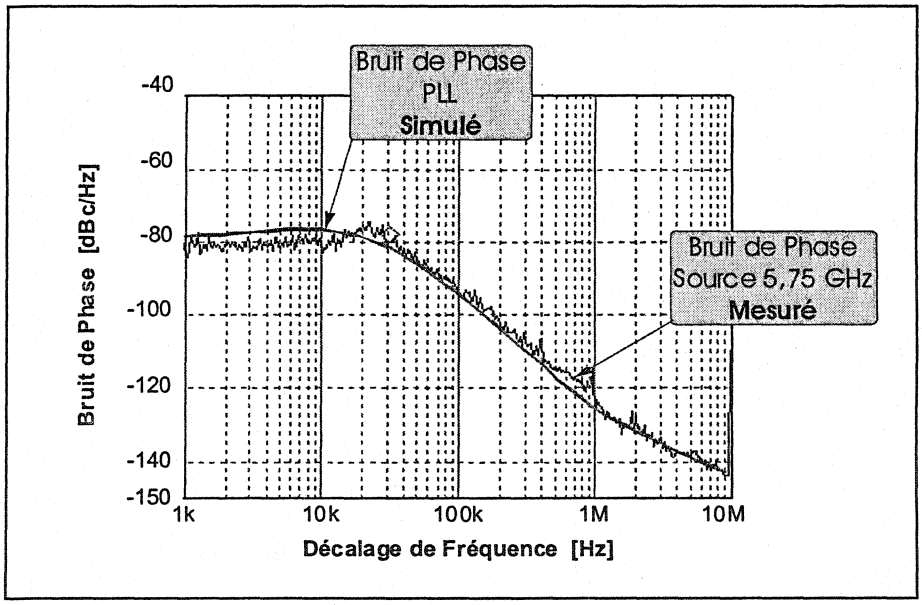


Figure 3.8 PLL - Bruit de phase simulé et mesuré

Le graphique ci haut a été obtenu en superposant les courbes obtenues à l'aide de la simulation (avec le logiciel SimPLL® de la compagnie Analog Devices) pour le PLL en cause, avec la courbe obtenue en mesurant le dispositif complet (compris de PLL et l'amplificateur de sortie).

Les deux courbes ont une allure tout à fait identique, ce qui souligne la conception correcte de la source en basse fréquence.

Conclusion

Une source de basse fréquence dans la bande « C » (5,75 GHz) a été conçue et réalisé. Cette source sert comme point de départ pour la source dans la bande « Ka » (28,75 GHz).

La source utilise une boucle à verrouillage de phase (PLL) réalisé avec un synthétiseur de fréquence ADF4106 de la compagnie Analog Devices, un oscillateur à cristal de 10 MHz, ainsi qu'un oscillateur commandé en tension (VCO) V940ME03 de la compagnie ZComm.

On insère un amplificateur à faible bruit à la sortie pour augmenter le niveau du signal à un niveau compatible avec l'entrée du multiplicateur de fréquence.

La source a été mesurée, ses paramètres de sortie correspondent aux exigences imposées par le présent projet.

3.2 Réalisation et mesures du quintupleur de fréquence

3.2.1 Réalisation et mesures du filtre passe-bas

Le filtre passe-bas, placé à l'entrée du quintupleur, est réalisé sur un substrat alumina, ayant une permittivité ε_r=9,9 et une épaisseur h=0,5 mm.

Il est fortement conseillé de réaliser des nouveaux projets en partant de leur parties composantes afin de mieux pouvoir contrôler leur comportement. Pour cela, on a réalisé au début le circuit du filtre passe-bas, on l'a mesuré, et on a utilisé les valeurs obtenues pour faire les simulations du quintupleur, en son ensemble. Il est connu le fait que les résultats des mesures d'un circuit ne correspondent exactement aux ceux obtenus à l'aide des simulations. Pour éviter de faire des erreurs durant la conception des circuits complexes, on réalise premièrement ses sous-ensembles, on les mesure, puis on utilise les résultats obtenus pour continuer le travail de conception.

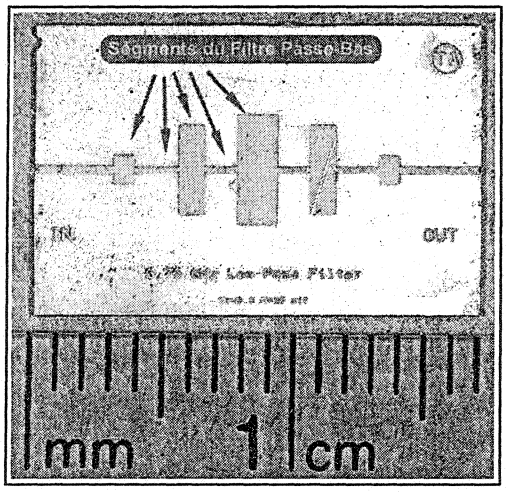


Figure 3.9 Photo du filtre passe-bas – dimensions comparatives

Après les mesures des paramètres S du filtre passe-bas, on se rend compte d'une certaine différence entre la forme du graphique obtenue à l'aide des simulations et la forme réelle, obtenue à l'aide de l'analyseur de réseau.

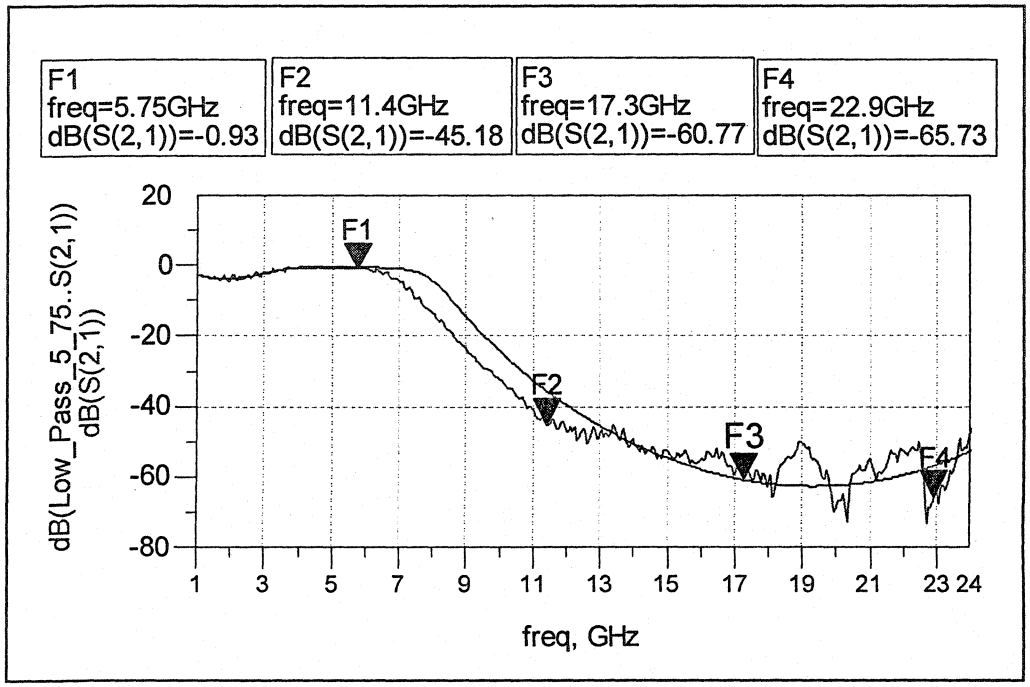


Figure 3.10 Graphique comparatif réponse filtre passe-bas

Le graphique ci haut nous montre la transmission, les paramètres S_{21} du filtre. La fondamentale est transmise, tout en subissant une atténuation de seulement 0,4 dB (l'indicateur nous montre une valeur de 0,93 dB mais dans celle-ci sont incluses les pertes dans le câble RF.

D'après les simulations, une valeur de 0,35 dB des pertes de transmission était attendue. La valeur obtenue après les mesures est très proche de celle théorique. La seule différence est dans le fait que la coupure du filtre a lieu à une fréquence

légèrement plus basse dans le cas réel. La différence est due aux paramètres du substrat, qui ne sont pas constants de point de vue rigidité diélectrique.

Les graphiques suivants présentent l'adaptation à l'entrée et à la sortie du filtre, les paramètres S_{11} et S_{22} respectivement.

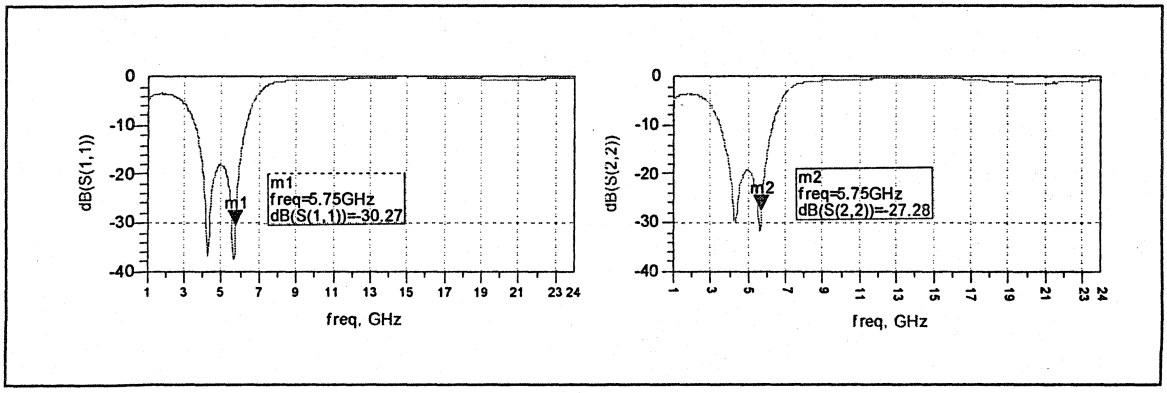


Figure 3.11 Adaptation à l'entrée et à la sortie du filtre passe-bas -- mesures

Les valeurs des paramètres S sont très bonnes pour un circuit fonctionnant à cette fréquence.

Si l'on a l'intention d'utiliser le même circuit pour des fréquences plus basses, il suffit juste d'ajuster la fréquence du générateur de signal, sans avoir à apporter d'autres modifications au circuit.

Conclusion :

Un filtre passe-bande pour la fréquence de 5,75 GHz a été conçu et réalisé. On a décidé de le réaliser et mesurer séparément pour être capable d'utiliser les résultats de mesure dans les simulations prochaines.

3.2.2 Réalisation et mesures du filtre passe-bande à 28,75 GHz

Le filtre passe-bande, placé à la sortie du quintupleur, est réalisé sur un substrat alumina, ayant une permittivité ε_r=9,9 et une épaisseur h=0,5 mm.

Comme dans le cas du filtre passe-bas, on réalise un filtre passe-bande, on mesure ses paramètres S, et on utilise les valeurs obtenues pour faire les simulations du quintupleur, en son ensemble.

On a donc réalisé le filtre passe-bande, dont la photo est montrée à la figure suivante :

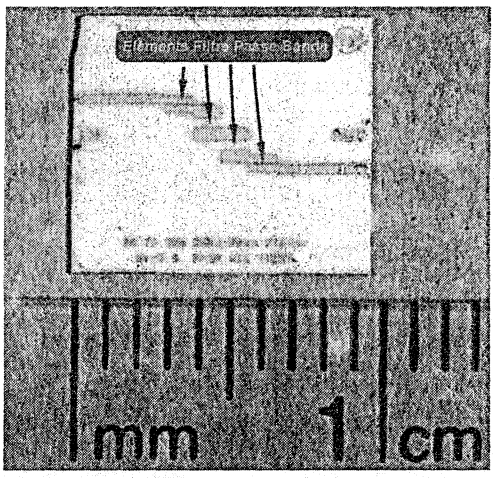


Figure 3.12 Photo du filtre passe bande – dimensions comparatives

On a pris en considération le fait que les résultats obtenus pour le filtre passe-bas étaient un peu différents, et, en conséquence, on a fait les corrections nécessaires pour les simulations.

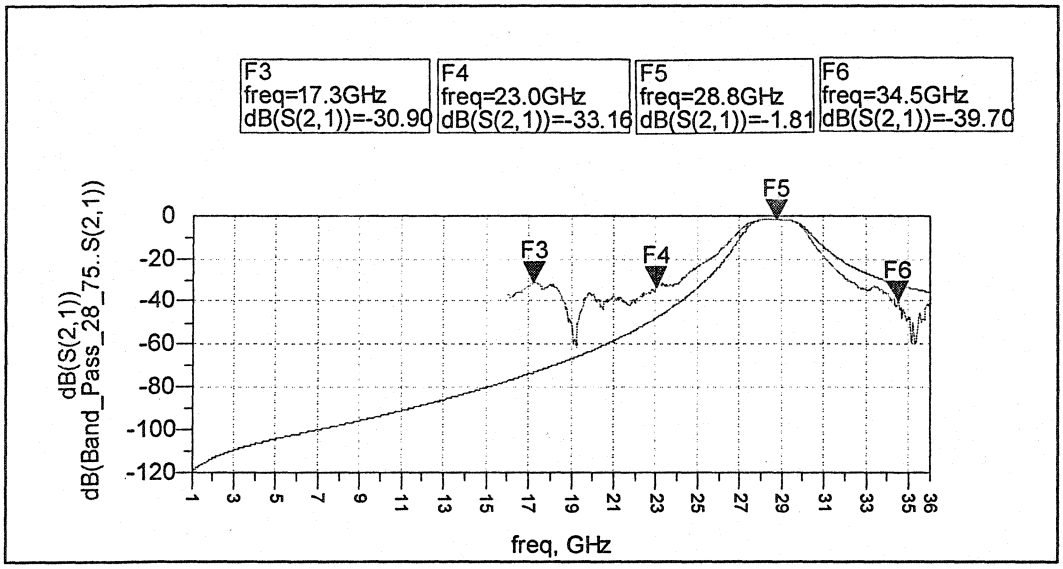


Figure 3.13 Comparaison entre les résultats des simulations et de mesure du filtre passe-bande

Après les mesures des paramètres S du filtre passe-bande, on se rend compte que la courbe obtenue en mesurant le filtre est presque identique avec celle obtenue à l'aide des simulations.

On a comparé la courbe obtenue à l'aide des simulations avec celle obtenue en mesurant le filtre. La courbe lisse montre le comportement du filtre simulé avec le logiciel HP-ADS, tandis que l'autre est celle obtenue en utilisant l'analyseur de réseau ANRITSU 37397C et la fixture de test ANRITSU 5226. Le système a été calibré avant d'effectuer les mesures à l'aide d'un kit de calibration TRL.

Les deux courbes sont tout à fait centrées sur la même fréquence, celle désirée, de 28,75 GHz.

La courbe des résultats de mesure arrête à la fréquence de 16 GHz, car il n'est pas possible de faire une bonne calibration sur une bande de fréquences très large sans avoir des résultats erronés.

Les indicateurs sur la courbe en cause nous montrent les valeurs des paramètres S_{21} pour les autres harmoniques, celles qui doivent être rejetées par le filtre. Toutes ces valeurs sont inférieures a -30 dB, ce qui est tout a fait acceptable pour notre application.

On présente à la figure suivante un détail de la forme du graphique pour la bande de fréquence d'intérêt.

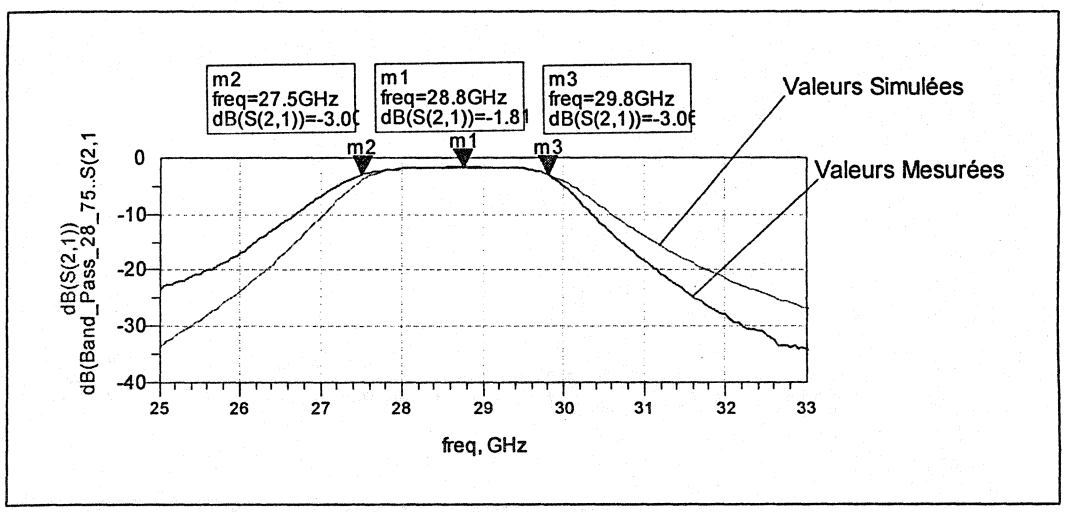


Figure 3.14 Comparaison entre les graphiques obtenus à l'aide des simulations et mesures du filtre passe-bande -- détail

On peut remarquer le fait que la largeur de bande du filtre est d'environ 8%, ce qui est tout à fait suffisante pour cette application, car on travaille seulement avec une fréquence. Cette largeur de bande permet aussi de modifier la fréquence de travail du

quintupleur dans une plage assez large, selon les besoins, sans la nécessité de reprendre le travail de conception.

Les graphiques suivants présentent l'adaptation à l'entrée et à la sortie du filtre, les paramètres S_{11} et S_{22} respectivement.

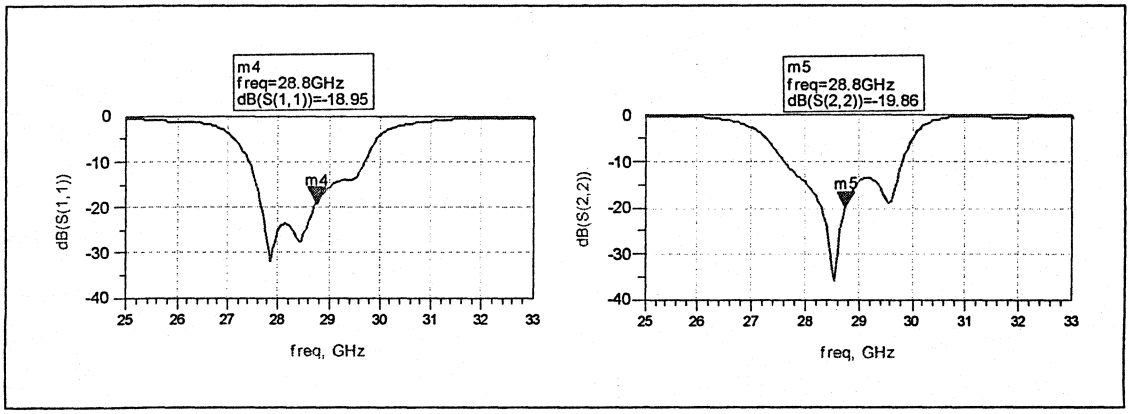


Figure 3.15 Adaptation à l'entrée et à la sortie du filtre passe-bande – résultats des mesures

Les valeurs des paramètres S sont très bonnes pour un circuit fonctionnant à cette fréquence. L'entrée et la sortie du filtre sont bien adaptées pour la fréquence de la cinquième harmonique, une conséquence directe de ce fait étant que le filtre va laisser passer seulement la fréquence désirée, tout en empêchant les autres harmoniques a se rendre à la sortie du quintupleur.

Si l'on a l'intention d'utiliser le même circuit pour des fréquences plus basses, il suffit juste d'ajuster la fréquence du générateur de signal, sans avoir à apporter d'autres modifications au circuit.

Conclusion :

Un filtre passe-bande pour la fréquence de 28,75 GHz a été conçu et réalisé. Ce filtre est inséré à la sortie du transistor, après le circuit d'adaptation, dans le circuit du quintupleur afin de bloquer toutes les autres harmoniques a se rendre à la sortie du multiplicateur de fréquence. On a décidé de le réaliser et mesurer séparément pour être capable d'utiliser les résultats de mesure dans les simulations prochaines.

3.2.3 Réalisation du quintupleur de fréquence

Le quintupleur de fréquence est la partie principale du projet. La difficulté principale est le fait que la cinquième harmonique a une valeur très faible, et, pour obtenir des bons résultats, un travail soigneux s'impose. On a remarqué durant les simulations avec le logiciel HP-ADS® que même des très petites variations de longueurs de lignes de transmission mènent à un comportement totalement différent, modifications importantes des paramètres S et de la puissance de sortie.

Une réalisation très précise est la garantie d'obtenir des résultats proches de ceux obtenus par les simulations. D'ailleurs, la réalisation des filtres, décrite aux chapitres précédents, nous a confirmé que les dimensions des lignes obtenues théoriquement son tout a fait correctes, car les résultats des mesures sont extrêmement proches.

Dans le cas d'un circuit actif, le problème se complique un peu car le comportement de ce type de circuit est influencé par plusieurs facteurs, mais principalement par les circuits d'alimentation et par des petites différences entre le modèle des composants (chaque lot de composants actifs a des paramètres S différents).

Une particularité de ce projet est que les éléments actifs sont des transistors de type HEMT (High Electron Mobility Transistor) non-capsulés. On a décidé d'utiliser ce type de transistor car il est capable de fonctionner dans une très large bande de fréquence, son courant de draine est très petit pour un rendement supérieur, et, grâce au fait que ses jonctions sont directement accessibles, les pertes additionnelles sont moindres.

La connexion entre le transistor et le reste du circuit doit être faite en utilisant des fils en or d'un diamètre de 25 µm car la surface sur laquelle on les soude a une largeur de seulement 40 µm. La dimension totale du transistor est de 0,45 × 0,35 mm, ce qui demande une attention spéciale aux connexions.

Il est connu le fait que les fils en or se soudent mal aux surfaces en cuivre, ainsi que les substrats communs présentent des pertes très importantes aux hautes fréquences. Pour cela, on utilise un substrat en céramique ayant une épaisseur de 0,25 mm. La topologie du circuit est réalisée à l'aide d'une couche d'or déposé par la méthode de pulvérisation cathodique (sputtering). Celle-ci est une technique de dépôt dans laquelle la couche déposée sur le substrat est formée d'atomes arrachés à une cathode par un bombardement d'ions lourds provenant d'une décharge électrique dans un gaz rare, en général de l'argon. Avant de déposer la couche d'or, on dépose une couche de titanium sur la céramique, car l'or n'adhère pas directement à la céramique.

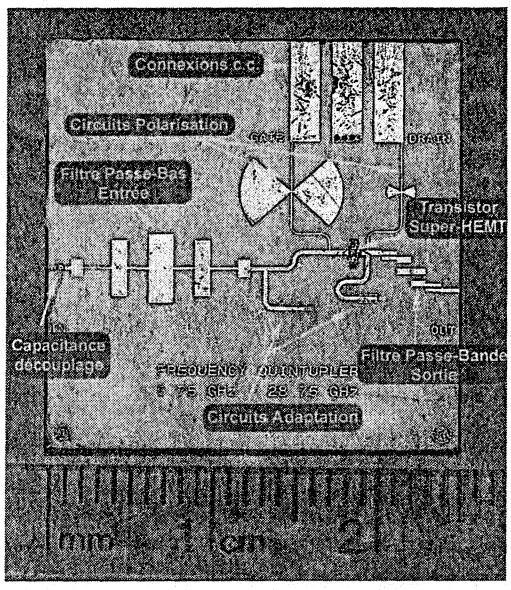


Figure 3.16 Quintupleur – Photo montrant ses parties composantes et sa taille

On peut bien distinguer le filtre passe-bas à l'entrée, les deux circuits d'adaptation, le filtre passe-bande à la sortie, ainsi que les circuits de polarisation de la grille et la draine.

Le circuit ainsi réalisé se prête pour être mesuré dans une fixture de test Anritsu. On peut aussi connecter la source aux connexions qui se trouvent à la partie supérieure du substrat.

3.2.4 Mesures

Pour valider la conception du quintupleur, on a fait des mesures de paramètres S, pertes de conversion, ainsi que bruit de phase. On a prélevé aussi la forme du spectre de fréquences à la sortie du quintupleur.

À titre informatif, la photo suivante montre l'instrumentation utilisée pour réaliser les mesures des paramètres S :

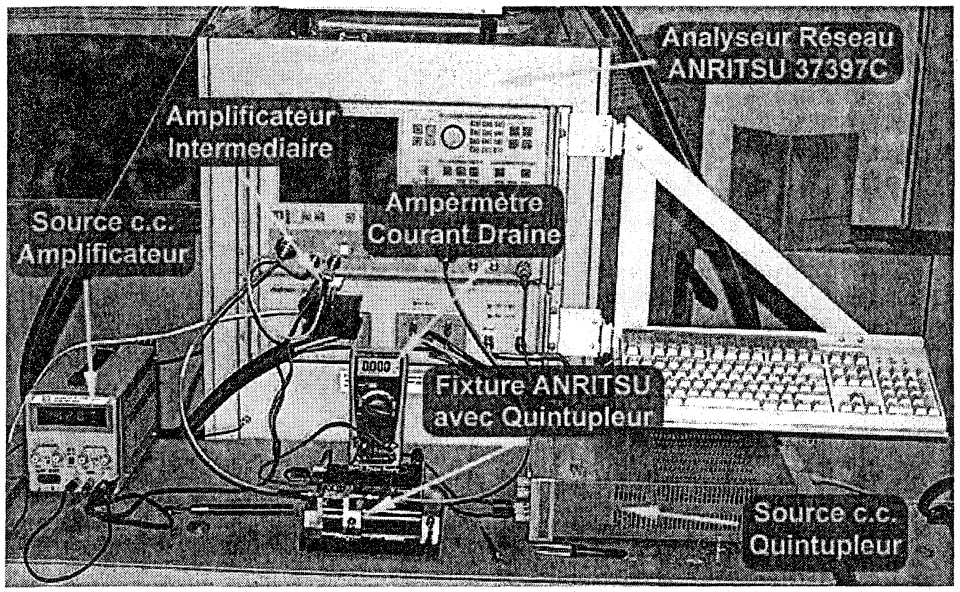


Figure 3.17 Montage pour mesurer les paramètres S du quintupleur

On a utilisé l'analyseur de réseau Anritsu 37397C, la fixture de test Anritsu 5226, un amplificateur de signal, ainsi que les sources nécessaires pour la polarisation du transistor.

L'utilisation d'un amplificateur intermédiaire s'impose, car le signal qui peut sortir de l'analyseur n'a pas une puissance suffisante pour commander le multiplicateur. On a donc injecté un signal de fréquence 5,75 GHz à une puissance d'à peu près +4dBm, qui représente la puissance d'entrée optimale pour le bon fonctionnement du multiplicateur.

Cette valeur de puissance a été obtenue en mesurant les pertes de conversion du multiplicateur quand on a varié la puissance d'entrée.

Les tensions de polarisation ont du être modifiées pour optimiser le transfert de puissance. Quand la puissance d'entrée a été choisie à la valeur de +4 dBm, le transistor a été polarisé avec V_g=-1,05 V, V_d=1.02 V. Le courant de draine était I_d=6,24 mA.

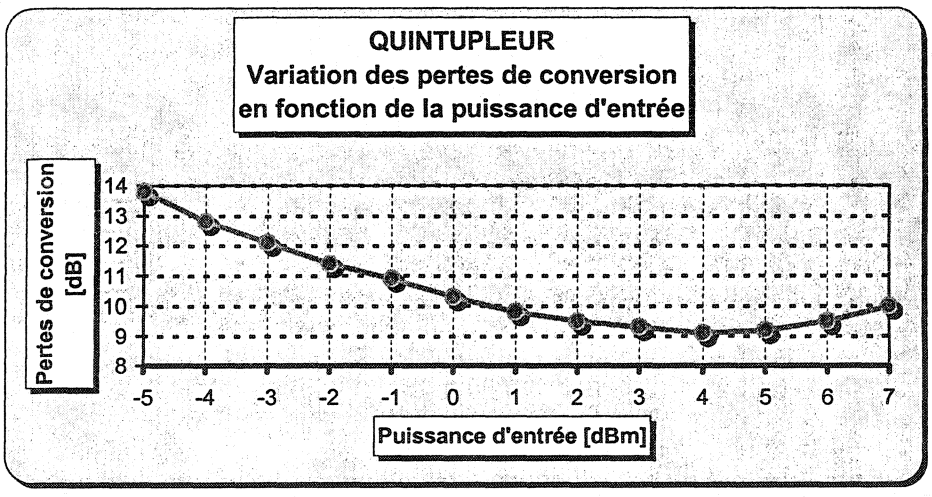


Figure 3.18 Quintupleur - Pertes de conversion en fonction de la puissance d'entrée

On peut noter le fait que si le quintupleur ne reçoit pas une puissance suffisante à l'entrée, il présente des pertes très importantes et son fonctionnement n'est plus intéressant. Aussi, si l'on augmente la puissance d'entrée au dessus de la valeur de 5 dBm, les pertes ont encore la tendance d'augmenter.

On a décidé donc de faire les mesures de paramètres S à la puissance d'entrée de 4 dBm. Pour aboutir à cette puissance, un amplificateur industriel de 56 dB est inséré entre le port 1 de l'analyseur et le circuit à mesurer. La valeur de P_{1dB} de cet amplificateur est 14 dBm. Afin de pouvoir contrôler la puissance fournie à l'entrée du quintupleur, on a introduit un atténuateur variable dans la chaîne du signal RF.

La calibration de l'analyseur est faite à l'aide d'un kit de calibration réalisé sur le même substrat et avec la même technologie.

On a supposé donc, que le quintupleur a des pertes de conversion minimales si l'on commande avec une puissance d'entrée d'environ 4 dBm.

Le graphique suivant montre l'adaptation à l'entrée :

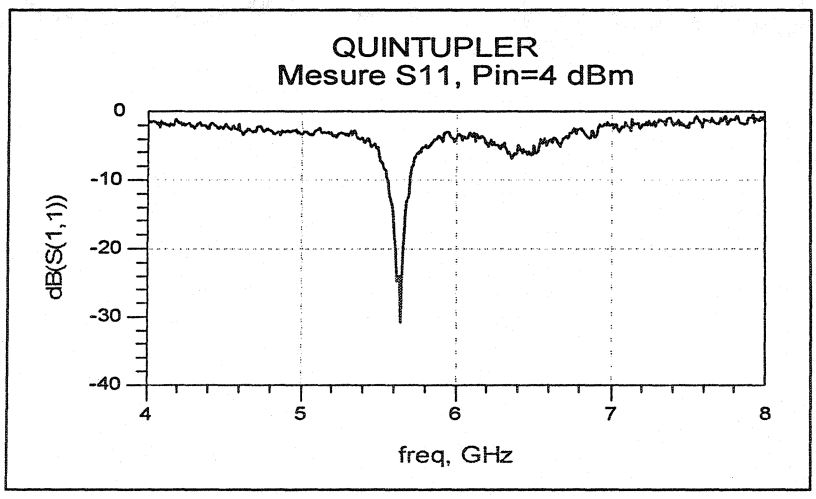


Figure 3.19 Adaptation à l'entrée du quintupleur pour une puissance de 4dBm.

On remarque une adaptation d'environ -30 dBm à l'entrée du multiplicateur de fréquence, fait qui valide la procédure de conception ainsi que les simulations.

Une bonne adaptation à l'entrée du multiplicateur de fréquence est vraiment nécessaire car, dans le cas d'un quintupleur, son bon fonctionnement dépend toujours des bons niveaux de puissance, comme on l'avait vu plus haut. Or, si l'adaptation n'est pas assez bonne, une partie du signal se perde.

Le prochain pas consiste en mesurer les paramètres S à la sortie du quintupleur pour établir s'il correspond aux exigences imposées par le projet.

Le graphique qui suit présente les résultats de mesure des paramètres S_{22} à la sortie du multiplicateur.

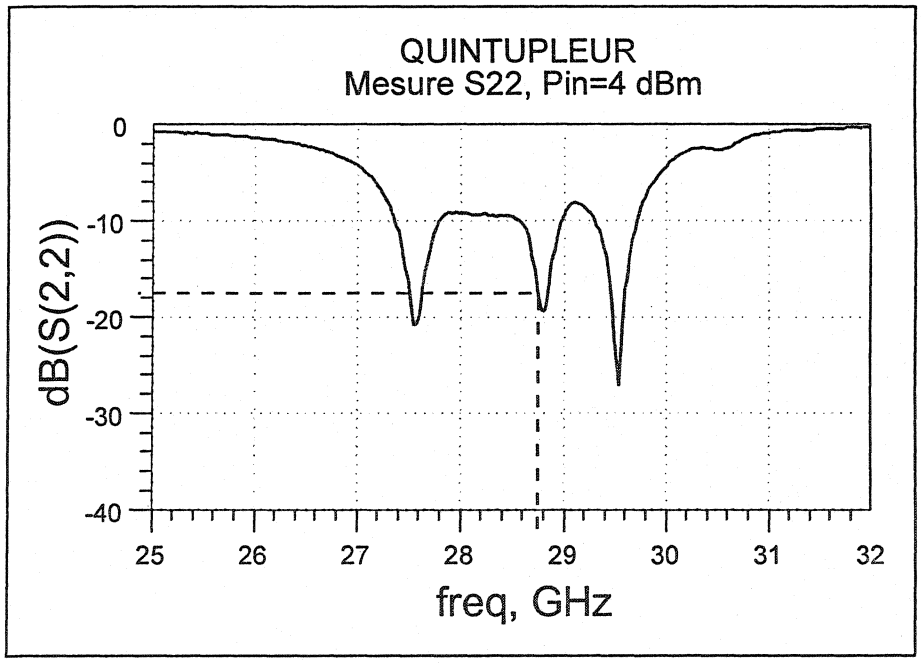


Figure 3.20 Adaptation à la sortie du quintupleur pour une puissance de 4 dBm à l'entrée

On peut aussi remarquer le fait que, à la fréquence désirée, de 28,75 GHz (la cinquième harmonique), l'adaptation est très bonne, d'environ -17 dB. Cela veut dire que la grande partie du signal utile est capable de passer vers la sortie du multiplicateur, tout en augmentant son rendement.

Maintenant, qu'on a réussi à obtenir les paramètres S a l'entrée et à la sortie du quintupleur, il nous reste de visualiser le signal de sortie à l'aide d'un analyseur de spectre.

On utilise une source de signal Anritsu MG3694A, l'analyseur Rohde & Schwarz FSIQ40, la fixture de test Anritsu 5226 et un power-meter Anritsu ML2438A.

On procède à la calibration, on mesure les pertes dans les câbles et on évalue les pertes dans la fixture de test. On obtient les résultats suivants :

- Pertes câble entrée quintupleur + fixture = 1 dB à 5,75 GHz
- Pertes câble sortie quintupleur + fixture = 3,7 dB à 28,75 GHz

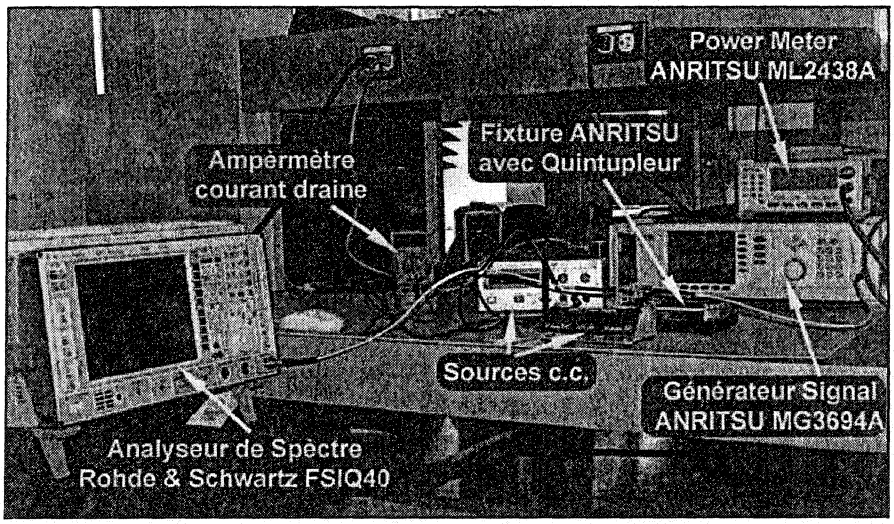


Figure 3.21 Montage pour visualiser le signal de sortie du quintupleur

On polarise le transistor aux valeurs des tensions optimales, on injecte le signal de fréquence 5,75 GHz, et on obtient un signal qui a l'allure suivante :

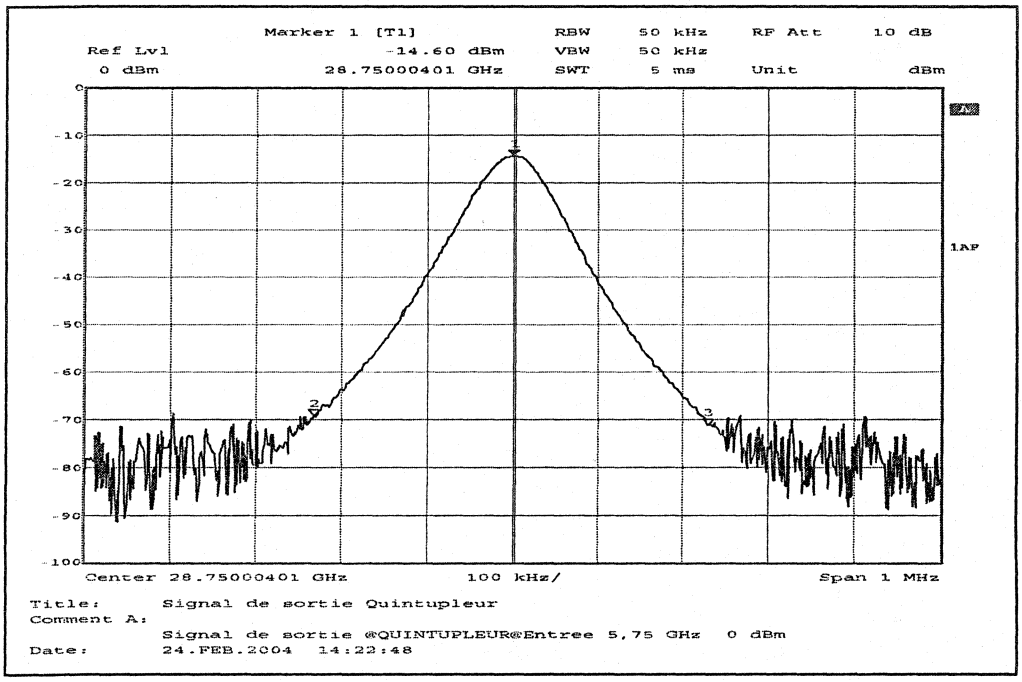


Figure 3.22 Capture d'écran – forme du signal de sortie – quintupleur

Dans le cas ou on a injecté un signal de puissance 0 dBm dans le multiplicateur, la forme du signal nous montre une belle pûrité, même dans le cas d'une plage de fréquence de 1 MHz. Les deux indicateurs latéraux sont positionnés au niveau du bruit. Il est toujours intéressant d'étudier le comportement d'un multiplicateur de fréquence de point de vue de la rejection des signaux parasites.

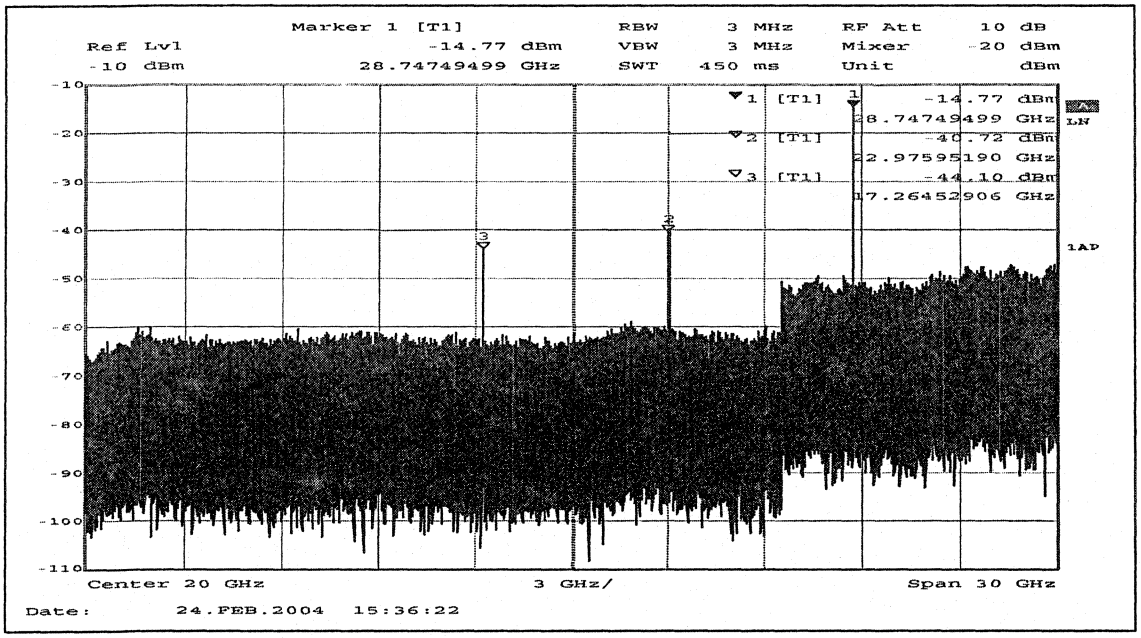


Figure 3.23 Capture d'écran – forme du signal de sortie – quintupleur 5 – 35 GHz

L'étalage de fréquence commence à 5 GHz et prend fin à 35 GHz afin de pouvoir visualiser toutes les harmoniques contenues dans le spectre de sortie du multiplicateur.

Seulement la troisième et la quatrième harmonique sont visibles, leurs amplitudes sont beaucoup plus petites, en bas de -40 dBm, ce qui signifie que leur influence sur la qualité du signal de sortie est tout à fait négligeable. Pour le cas présenté plus haut, on a obtenu une suppression des harmoniques indésirables d'une valeur 31 dBc.

Comme on l'avait déjà mentionné, toute source de signal est aussi caractérisé par son bruit de phase. Chaque élément introduit un certain bruit de phase qui peut être mesuré à l'aide d'un analyseur de spectre performant.

Pour cela, on utilise une source de signal de très bonne qualité, une Anritsu MG3694A. On connecte cette source à l'analyseur de spectre Rohde & Schwarz FSIQ40 et on mesure son bruit de phase. La courbe est gardee dans la memeoire interne de l'instrument pour être comparé à la courbe suivante. Suite à cela, on insère le multiplicateur dans la chaîne RF et on reprend les mesures de bruit de phase.

Le graphique suivant présente les deux courbes :

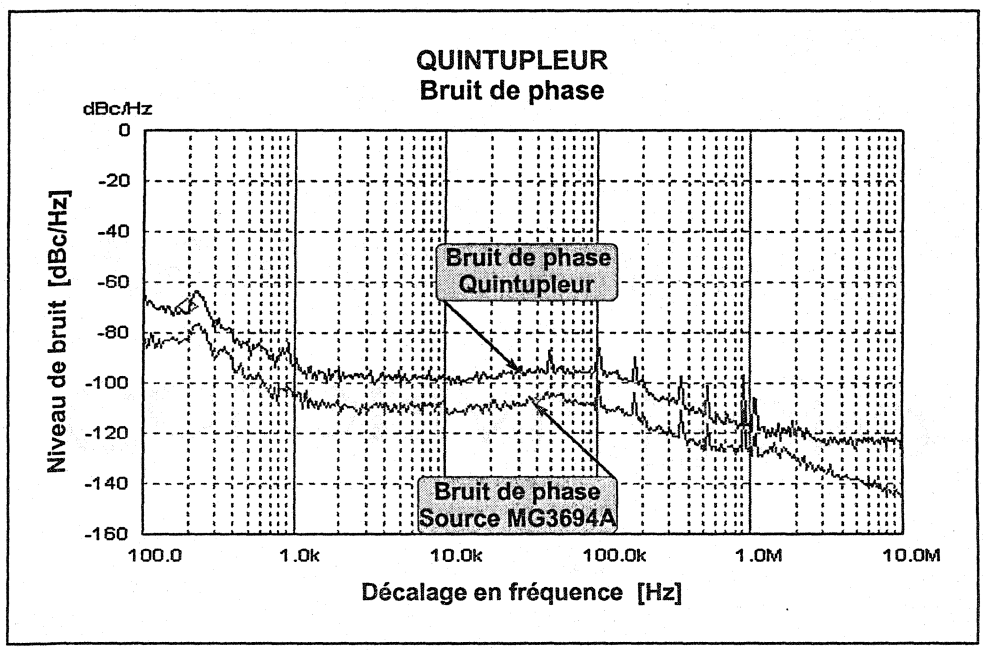


Figure 3.24 Capture d'écran – comparaison bruit de phase quintupleur et source

On a réussi évaluer le bruit de phase introduit par le multiplicateur de fréquence en comparant le bruit de phase introduit par la source de signal avec celui introduit par le quintupleur. La différence entre les deux représente justement le bruit de phase généré par le multiplicateur.

Si l'on étudie la figure précédente, on peut remarquer le fait que le différence de niveau entre les deux courbes varie entre 10 et 15 dB, ce qui représente le bruit de phase introduit par le multiplicateur de fréquence.

Conclusion

Un multiplicateur – quintupleur de fréquence a été réalisé en utilisant un seul transistor de type PHEMT. Les simulations du circuit ont été faits à l'aide du logiciel HP-ADS® de la compagnie Agilent.

Les résultats obtenus après les mesures ont validé ceux obtenus avec les simulations.

Les mesures nous montrent que les pertes de conversion du multiplicateur ainsi réalisé ont une valeur de 9,1 dB pour la fréquence de la fondamentale 5,75 GHz, et une puissance injectée de 4 dBm.

Il est intéressant de remarquer le fait que, si la puissance d'entrée n'est pas suffisante, le rendement du multiplicateur est fortement diminué, et si l'on dépasse une puissance optimale, le rendement diminue aussi.

Comme pour chaque source de signal, on a effectué des mesures de bruit de phase afin de pouvoir évaluer sa qualité. Celui-ci se situe à un niveau d'à peu près 12 dB, ce qui est une valeur normale si l'on considère l'ordre élevé du multiplicateur et sa fréquence de fonctionnement.

3.3 Réalisation et mesures de l'amplificateur à 28,75 GHz

L'amplificateur de fréquence 28,75 GHz est une partie importante du projet car ses paramètres peuvent influencer le bon fonctionnement du système. Un travail soigneux s'impose car le niveau du signal utile, celui de la cinquième harmonique, est assez faible et il doit être amplifié d'une manière que sa qualité ne soit pas diminuée. On a remarqué durant les simulations avec le logiciel HP-ADS® que même des très petites variations de longueurs de lignes de transmission mènent à un comportement totalement différent, modifications importantes des paramètres S et de la puissance de sortie.

Une réalisation très précise est la garantie d'obtenir des résultats proches de ceux obtenus par les simulations.

Dans le cas d'un circuit actif, le problème se complique un peu car le comportement de ce type de circuit est influencé par plusieurs facteurs, mais principalement par les circuits d'alimentation et par des petites différences entre le modèle des composants (chaque lot de composants actifs a des paramètres S différents).

Une particularité de ce projet est que les éléments actifs sont des transistors de type HEMT (High Electron Mobility Transistor) non-capsulés. On a décidé d'utiliser ce type de transistor car il est capable de fonctionner dans une très large bande de fréquence, son courant de draine est très petit pour un rendement supérieur, et, grâce au fait que ses jonctions sont directement accessibles, les pertes additionnelles sont moindres.

La connexion entre le transistor et le reste du circuit doit être faite en utilisant des fils en or d'un diamètre de 25 µm car la surface sur laquelle on les soude a une largeur de seulement 40 µm. La dimension totale du transistor est de 0,45 × 0,35 mm, ce qui demande une attention spéciale aux connexions.

La même technologie de fabrication que celle utilisée au quintupleur est imposée pour réaliser la topologie de l'amplificateur. Le circuit a été conçu à l'aide du logiciel HP-ADS® et réalisé sur un substrat céramique.

La figure suivante est une photo de l'amplificateur à 28,75 GHz :

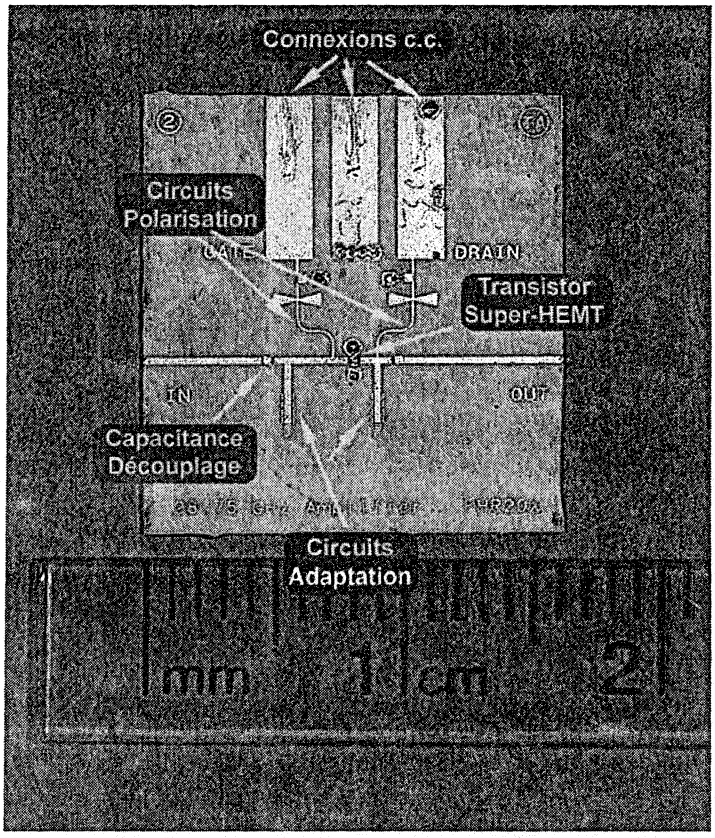


Figure 3.25 Photo de la topologie de l'amplificateur

Comme on l'avait vu au chapitre qui traitait la conception de l'amplificateur, celui-ci comprend le transistor HEMT, ses deux circuits de polarisation, les deux circuits d'adaptation à l'entrée et à la sortie, les deux capacitances de découplage, sur un substrat de 16X16 mm.

Le circuit ainsi réalisé se prête pour être mesuré dans une fixture de test Anritsu. On va aussi connecter la source aux connexions qui se trouvent à la partie supérieure du substrat.

3.3.1 Mesures

Pour valider la conception de l'amplificateur, on a fait des mesures de paramètres S, de gain et de P_{1dB}

On présente premièrement les mesures de paramètres S de l'amplificateur

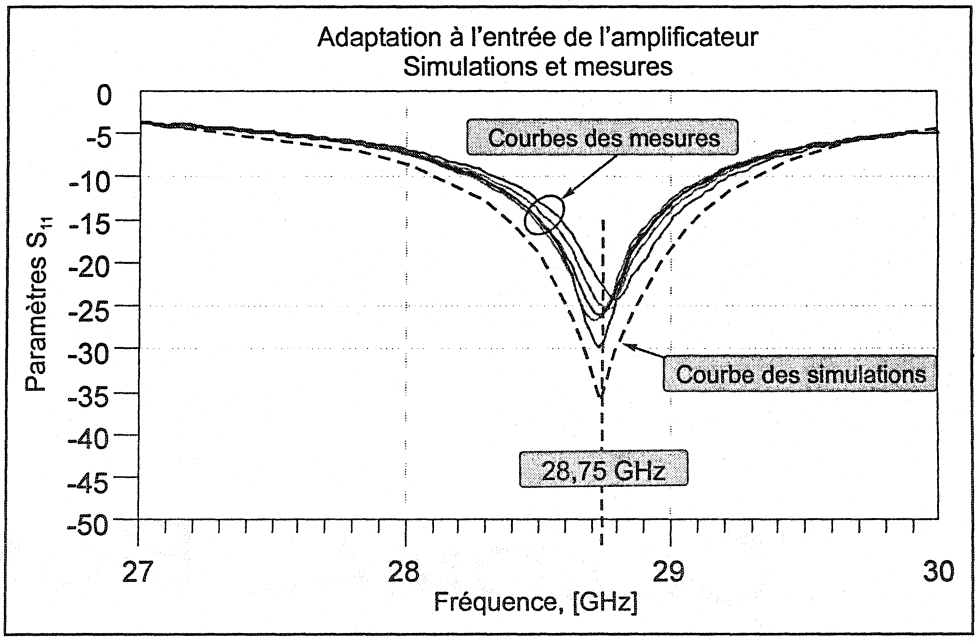


Figure 3.26 Adaptation à l'entrée de l'amplificateur

Le graphique ci haut valide les résultats obtenus à l'aide des simulations avec le logiciel HP-ADS® et nous montrent une adaptation très bonne à la fréquence de fonctionnement de l'amplificateur. L'indicateur sur le graphique se trouve à la fréquence de 28,75 GHz et on peut lire des valeurs situées entre -29 et -23 dB pour le paramètre S_{11} .

On a pris des mesures de paramètres S à plusieurs courants de draine (4, 8, 12, 16 et 20 mA) afin de pouvoir tirer des conclusions sur le fonctionnement de l'amplificateur si l'on varie ce courant. On n'a pas dépassé la valeur de 20 mA car le transistor commençait à se trouver dans la zone de saturation.

Les mêmes mesures ont été faites pour la sortie de l'amplificateur, et les résultats sont montrés au graphique qui suit :

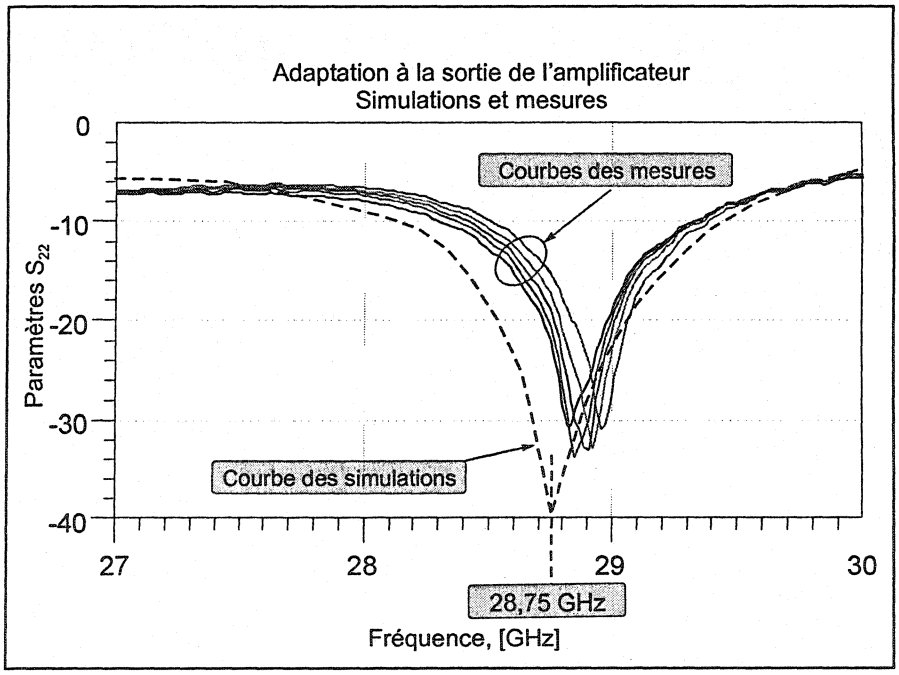


Figure 3.27 Adaptation à la sortie de l'amplificateur

Un léger décalage en fréquence est visible mais les valeurs des paramètres S_{22} se trouvent toujours dans les limites acceptables pour la fréquence de fonctionnement, c'est-à-dire entre -16 et -23 dB.

Il est possible d'améliorer l'adaptation à la sortie si l'on utilise des petits bouts de ligne qui peuvent être reliés à la ligne à l'aide des fils en or. La figure suivante présente un détail de la topologie de l'amplificateur qui montre ces lignes :

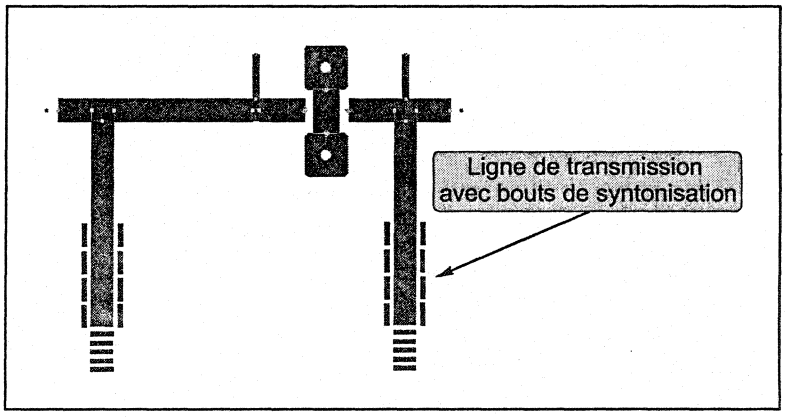


Figure 3.28 Détail des lignes du circuit d'adaptation pour fins de syntonisation

Les mesures de paramètres S_{21} donneront des informations sur le comportement du circuit comme amplificateur, ils vont montrer le gain du celui-ci. Le graphique suivant nous montre les paramètres S_{21} du circuit amplificateur si l'on varie le courant de draine du transistor

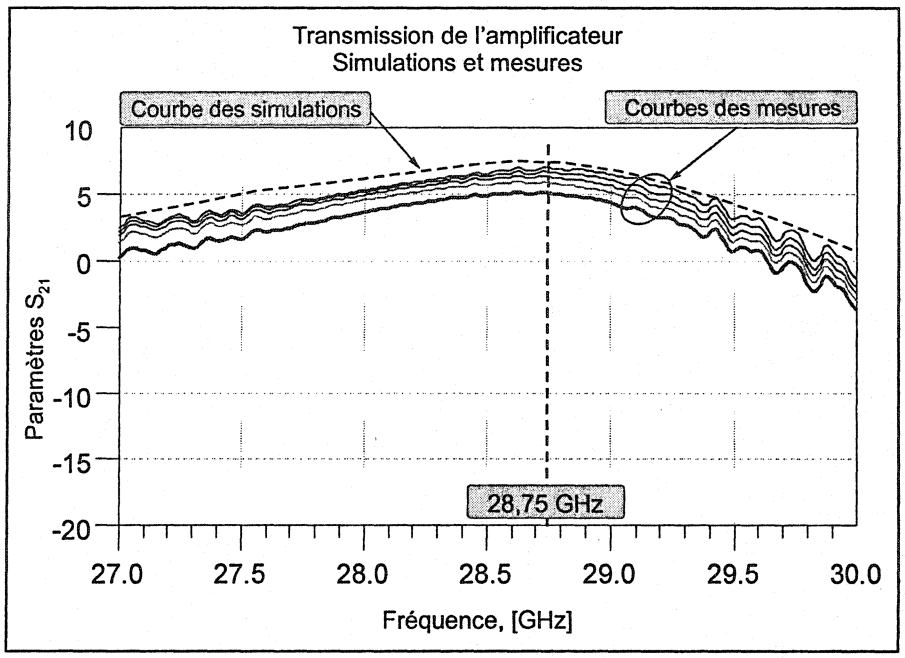


Figure 3.29 Paramètres S_{21} mesurés de l'amplificateur à 28,75 GHz

Le graphique qui suit présente un détail de la variation du gain en fonction de la fréquence et les courants de draine.

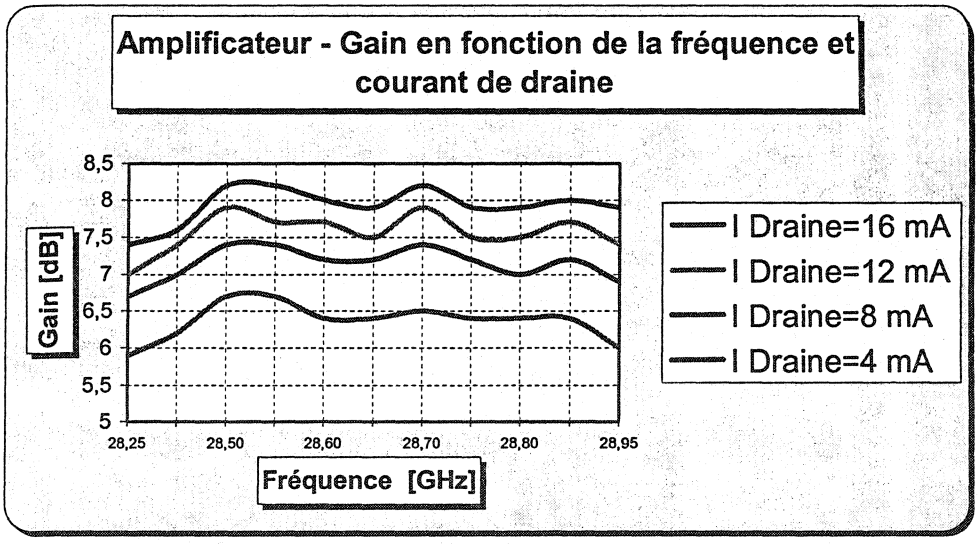


Figure 3.30 Gain en fonction de la fréquence et les courants de draine

Le gain de l'amplificateur varie en fonction du courant de draine entre les valeurs de 6.5 à 7.8 dBm. Il faut bien noter le fait que ces valeurs ont été obtenues si l'on injectait un signal d'une puissance de -10 dBm à l'entrée de l'amplificateur. (On a considéré la pire des situations, c'est-à-dire que le quintupleur fonctionnait à une puissance moindre). En réalité, le gain de l'amplificateur dépend aussi du niveau de la puissance d'entrée, et on peur s'attendre à un gain d'au moins 8,5 dB.

On a évité aussi d'augmenter le courant de draine au dessus de la valeur de 20 mA car le transistor est très sensible aux chocs de courant.

Les différentes valeurs de courants de draine ont été obtenues en variant seulement la tension de polarisation négative de la grille. La tension de draine est de 2V, tandis que la tension de grille varie entre sa valeur de blocage (Pinch-off) de -0,7 V et -0,1 V. Si la tension de grille approchait le nul, le courant augmentait en conséquence.

Il nous reste à mesurer le paramètre P_{1dB} de l'amplificateur. Pour cela on utilise l'analyseur de réseau Anritsu, ainsi qu'un amplificateur intermédiaire, et un atténuateur variable.

On fait les mesures à plusieurs valeurs des courants de draine, de 4, 12 et 20 mA, tout en sachant que le courant maximal de saturation est 30 mA et, selon [Gonzalez, 176], le courant optimal I_{DS}=0,5 I_{DSS} pour un amplificateur fonctionnant en classe C.

Le graphique suivant présente les courbes de la puissance de sortie vers la puissance d'entrée et la valeur de P_{1dB} de l'amplificateur :

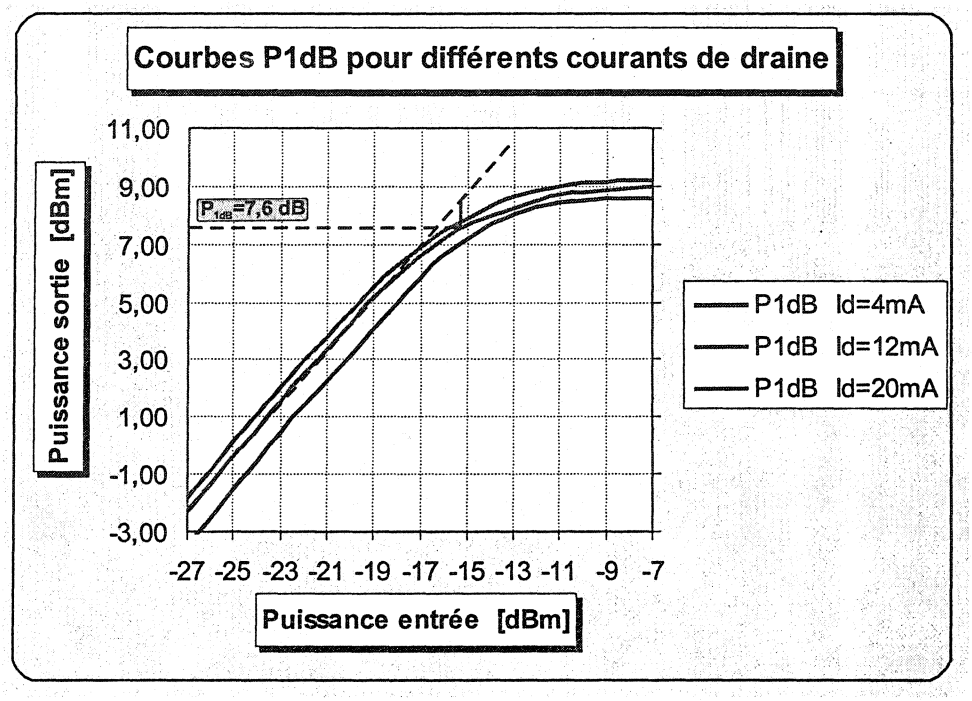


Figure 3.31 Détermination de la valeur de P_{1dB} de l'amplificateur

Conclusion

Un amplificateur à 28,75 GHz a été conçu et réalisé à l'aide d'un transistor HEMT de la compagnie Fujitsu (FHR20X). Cet amplificateur sert à augmenter le niveau du signal qui sort de multiplicateur de fréquence à une valeur acceptable pour être utilisée dans les autres systèmes.

Les paramètres de l'amplificateur ont été mesurés afin de valider les résultats obtenus durant la conception à l'aide du logiciel HP-ADS®. On a mesuré les paramètres S, le gain, ainsi que le P_{1dB} de l'amplificateur pour se faire une idée de son fonctionnement dans l'ensemble du système.

3.4 Source séquentielle de tension – réalisation

La source de courant continu est l'un des éléments le plus important du système, car celle-la peut introduire des bruits additionnels, peut générer des oscillations non désirées dans la chaîne RF, tout cela menant à la détérioration du signal, augmentation du bruit et un fonctionnement instable.

Une fabrication soigneuse du circuit d'alimentation, un bon découplage RF de la source, ainsi que la possibilité de modifier ses paramètres de sortie est désirée afin de mieux contrôler le comportement des circuits actifs s'impose.

L'idée de réaliser une source distincte est venue à cause du fait que, durant les premières mesures de l'amplificateur, on a remarqué un comportement assez inusité du celui-ci, notamment des fortes oscillations, même dans la bande de fonctionnement normal. On s'est rendu compte que celles-ci étaient dues aux longs fils d'alimentation qui se comportaient comme des éléments radiants. Si l'on les touchaient ou modifiaient leurs positions, la réponse de l'amplificateur changeait.

Il est donc déconseillé de connecter des sources industrielles ou de laboratoire directement aux circuits bâtis à l'aide des composants actifs MMIC, car elles ne sont pas bien isolées de point de vue RF, les fils de connexion introduisent aussi des dérangements dans le fonctionnement des circuits. Une autre désavantage est que ces sources étant indépendantes, il est impossible de protéger les composantes MMIC contre une éventuelle manipulation accidentelle, car la tension de polarisation de la draine peut

être appliquée même en l'absence de la tension de polarisation de la grille, ce qui mène à la destruction du semi-conducteur.

Comme on l'avait décrit au chapitre théorique, on utilise un circuit intégré spécialisé fabriqué par la compagnie Texas Instruments, le TPS9103.

On fait la conception de la topologie du circuit de la source double, on effectue le montage des composantes.

On utilise deux voltmètres pour afficher les valeurs des tensions à la sortie des circuits d'alimentation, ainsi qu'un commutateur pour sélectionner la surveillance de l'une des sources. Chaque source est complètement indépendante, seul l'affichage des valeurs des tensions est commun.

La figure suivante montre la topologie du câblage imprimé du circuit.

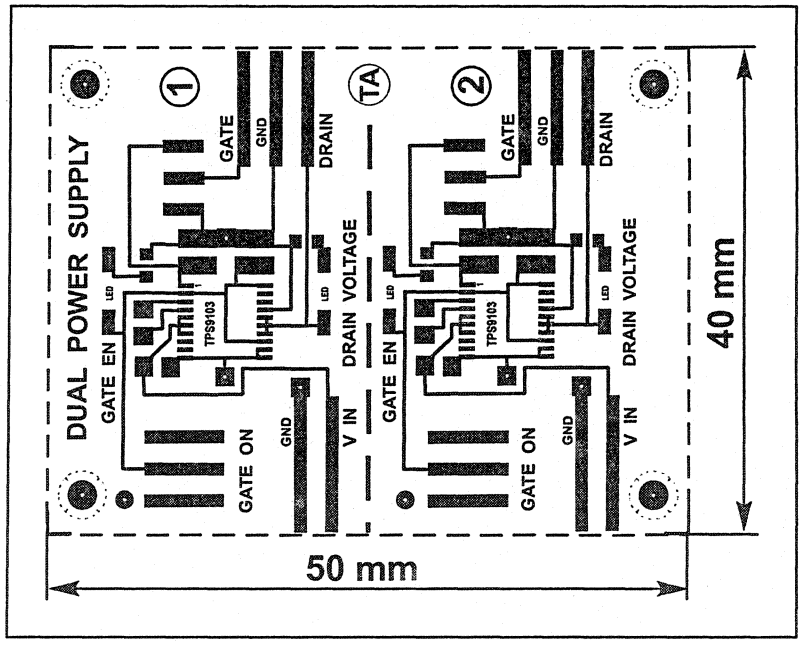


Figure 3.32 Topologie et dimensions du circuit de la source

Le circuit a été réalisé sur un substrat de type FR4, d'une épaisseur de 0,8 mm.

L'image qui suit présente la photographie du circuit réalisé. Le positionnement des composantes est montré aussi.

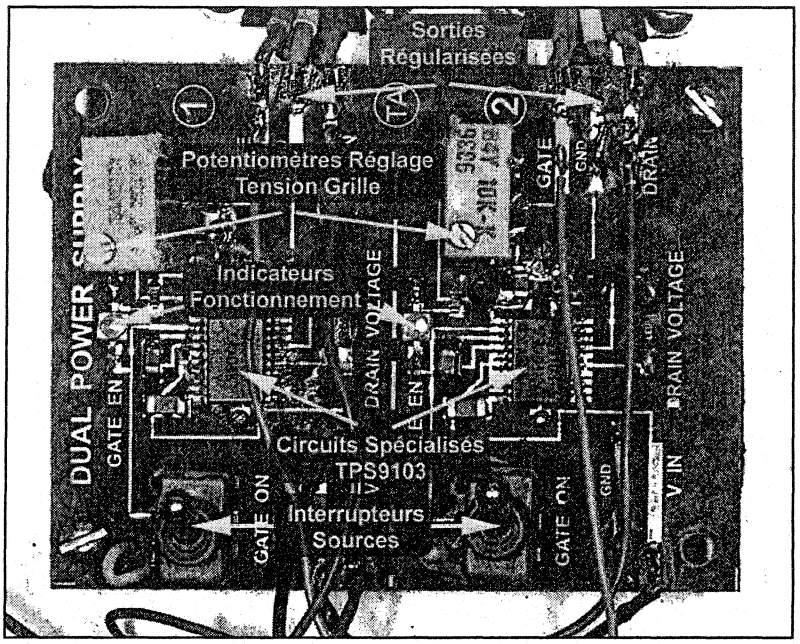


Figure 3.33 Photo de la source double

On utilise une boite dans laquelle on installe le circuit contenant les deux sources, les voltmètres, le commutateur pour l'affichage, ainsi que les deux piles nécessaires pour faire fonctionner la source.

La photo suivante visualise la source en état de fonctionnement, installée dans sa boite :

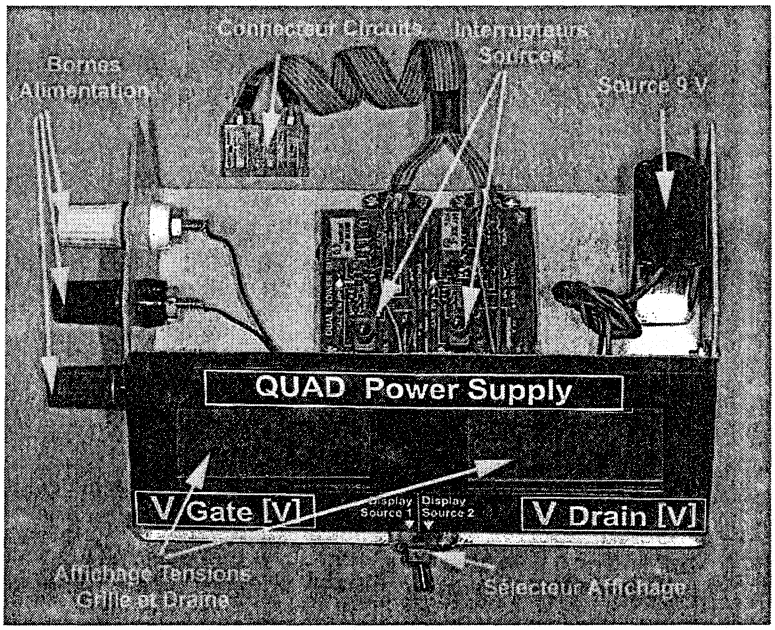


Figure 3.34 Photo de la source installée dans sa boite

Conclusion :

Une source spécialisée à tensions réglables pour alimenter les deux circuits (quintupleur et amplificateur) a été réalisée afin de diminuer l'effet néfaste des mauvaises connexions et des fils sur le bon fonctionnement des circuits. La source protège aussi les transistors car elle empêche la polarisation de la draine du transistor avant que sa grille soit polarisée. On a aussi la possibilité d'ajuster les tensions de polarisation des grilles afin de pouvoir contrôler le fonctionnement des transistors.

Deux voltmètres ont été aussi installés pour faciliter les ajustements et les mesures.

3.5 Système complet

Après avoir réalisé et mesuré chaque élément de la source à 28,75 GHz, on a assemblé toutes ses parties composantes afin de pouvoir faire des mesures du système au complet.

La photo suivante montre le détail d'interconnexion du PLL avec le bloc Quintupleur-amplificateur de sortie :

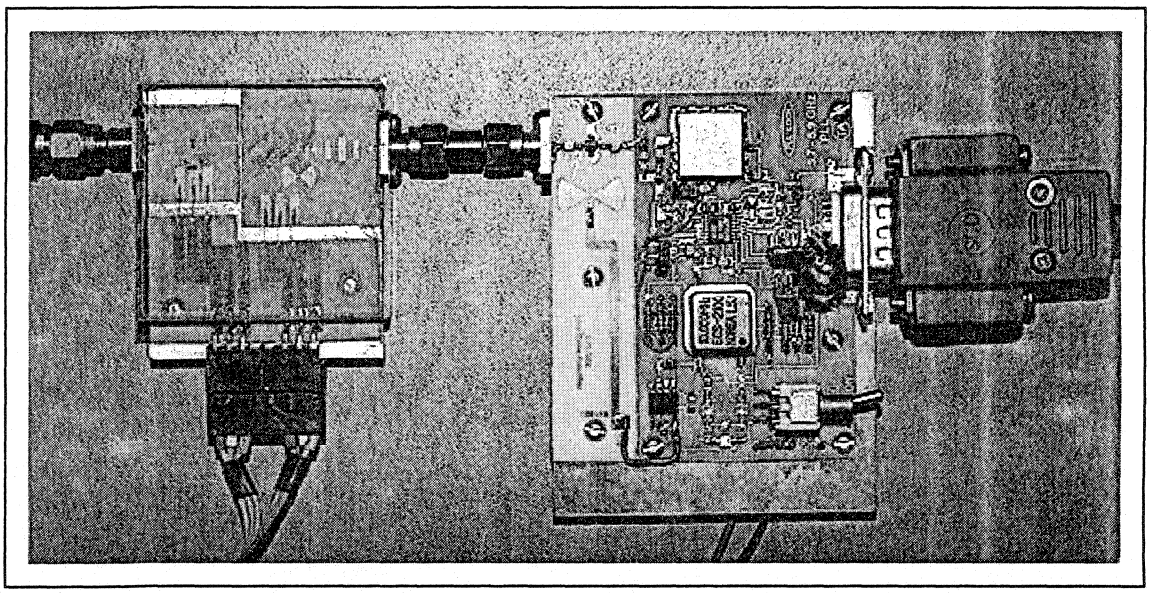


Figure 3.35 Photo de la source à 28,75 GHz

De coté droit on trouve le connecteur pour programmer le PLL qui est connecté au câblage de la source de basse fréquence (PLL à 5,75 GHz). Un connecteur SMA male-male sert à transmettre le signal de basse fréquence vers le bloc quintupleur-amplificateur qui se trouve à la partie gauche de la photo.

On connecte l'analyseur de spectre à la sortie de l'amplificateur à l'aide d'un cable RF à connecteurs K (haute fréquence).

La photo qui suit présente le montage utilisé pour mesurer la source à 28,75 GHz :

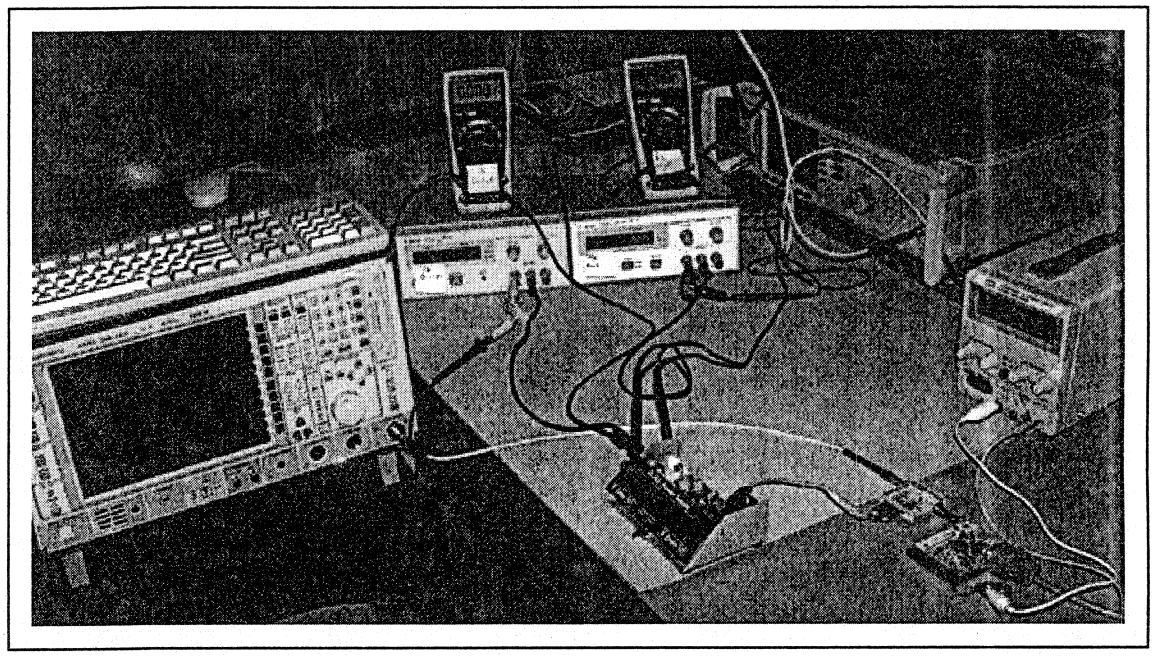


Figure 3.36 Montage pour mesurer les paramètres de la source à 28,75 GHz

On voit dans le coin droit en bas les deux circuits à mesurer, ainsi que la source séquentielle de courant continu. L'analyseur de spectre est un Rohde & Schwarz FSIQ40.

La forme d'onde du signal à la sortie de la source à 28,75 GHz est montrée à la figure suivante :

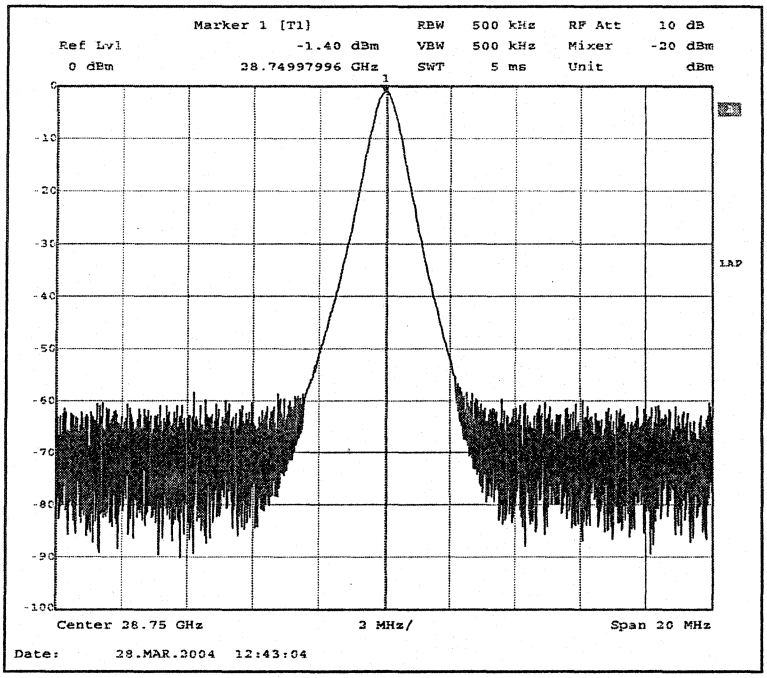


Figure 3.37 visualisation du signal à la sortie de la source à 28,75 GHz

L'indicateur nous montre une valeur de -1,4 dBm, car l'analyseur mesure le signal après qu'il est passé à travers un câble RF dont ses pertes sont de 2,7 dB.

On s'est rendu compte que la puissance de sortie de la source à 28,75 GHz est de +1,3 dBm, valeur qui est tout à fait satisfaisante pour qu'elle puisse être utilisée dans les systèmes LMDS ou d'autres applications qui nécessitent une telle source.

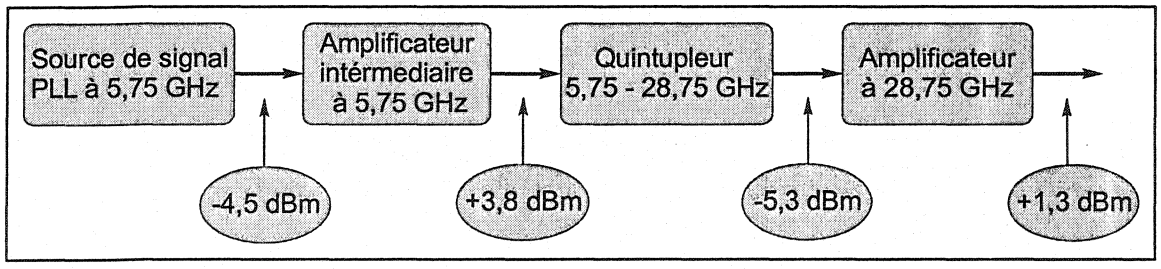


Figure 3.38 Bilan des puissances à travers la chaîne RF de la source

CONCLUSION

Le présent projet consiste à concevoir et réaliser une source en ondes millimétriques en utilisant comme sous-ensemble principal un multiplicateur de fréquence d'ordre supérieur.

La source en cause peut être utilisée dans les systèmes LMDS comme source de radiofréquence des oscillateurs locaux. Le coût de conception et de fabrication d'une telle source est réduit grâce à l'utilisation d'un seul étage de multiplication de fréquence. La fréquence d'entrée du multiplicateur est assez basse, ce qui la fait plus abordable, ses paramètres étant aussi plus performants.

L'originalité de ce projet est l'utilisation d'un multiplicateur d'ordre supérieur (5) à un seul étage pour effectuer la translation de fréquences de la bande C (4 – 8 GHz) vers la bande Ka (26-40 GHz).

L'utilisation d'un seul étage multiplicateur de fréquence présente l'avantage principal que, grâce a un seul élément semi-conducteur actif, les pertes de conversion sont réduites, le bruit de phase introduit est aussi minimal. La taille de ce type de circuits dépend toujours de nombre d'étages composants car chacun doit être équipé de circuits d'adaptation correspondants. Dans ce cas,l'intégration et la miniaturisation sont bien possibles.

Aussi, grâce à la flexibilité de sa conception et de réalisation, on à la possibilité de modifier la fréquence de sortie dans une bande relativement large sans apporter des changements majeurs dans la topologie du circuit.

La fréquence de sortie du PLL peut être reprogrammée pour obtenir différentes fréquences à la sortie.

La conception de la source a été faite par plusieurs étapes, dont les résultats des simulations ont été améliorés constamment à l'aide des optimisations. Une autre méthode utilisée était la réalisation de différents blocs fonctionnels, la mesure de ses paramètres, et l'utilisation de ces résultats pour la simulation des sous-ensembles.

On a réalisé chaque module indépendamment, on a fait des mesures pour valider les résultats des simulations. Les résultats de mesures étaient toujours très proches de paramètres attendus à être obtenus, en tenant compte de simulations.

En conclusion, la conception et la réalisation d'une source en ondes millimétriques à l'aide d'un quintupleur de fréquence est possible, cette approche donnant des bons résultats, comparables avec ceux des compagnies spécialisées en ce domaine (ex. Miteq). La source de radio-frequence dans laquelle on a intégré le multiplicateur est très stable, l'écart de fréquence est négligeable. La source est très flexible, pouvant être syntonisée à plusieurs fréquences différentes.

Comme travaux futurs dans ce domaine, on peut intégrer le multiplicateur avec l'amplificateur sur un seul circuit hybride pour réduire les dimensions et augmenter la qualité. Toute la source peut être introduite dans une boite pour réduire les influences externes.

Il est aussi possible de réaliser des quintupleurs à d'autres fréquences à la condition de trouver des éléments actifs adéquats.

BIBLIOGRAPHIE

[1] MAAS, S.A. 1988. « FET Frequency Multipliers ».*Nonlinear Microwave Circuits* New York Artech House P.397-416

[2] GONZALEZ, G. 1997. *Microwave Transistor Amplifiers* Second Edition,Upper Saddle River, New Jersey..Prentice Hall 507p.

[3] BRENNAN, P.V. 1996. *Phase-Locked Loops, Principles and Practice* Houndmills, London. Macmillan Press LTD. 205p.

[4] KLYMYSHYN, David M., ZHEN, Ma.. 2003 « Active Frequency-Multiplier Design Using CAD » *IEEE Transactions on Microwave Theory and Techniques.* Volume 51, No. 4, p. 1377-1385.

[5] KLYMYSHYN, David M., KUMAR, Surinder and MOHAMMADI, Abbas 1997 « A 360 Degree Microwave Phase Shifter with a FET Frequency/Phase Multiplier » *Microwave Journal* July , p130-137

[6] THOMAS, Donald, Jr BRANNER, G.R. 1997 « New Techniques for Reflector Network Design In Single-Ended HEMT RF/Microwave Frequency Multipliers » *IEEE Transactions on Microwave Theory and Techniques* April, p1359-1362.

[7] THOMAS, Donald, Jr BRANNER, G.R. 1996. « Optimization of Active Microwave Frequency Multiplier Performance Utilizing Harmonic Terminating Impedances » *IEEE MTT-S Digest* June p659-661

[8] THOMAS, Donald, Jr BRANNER, G.R. 1997. « Non-Linear Properties of PHEMT Transistors Exploited in the Design of Avtive RF/Microwave Frequency Multipliers ». *IEEE 39-th Midwest Symposium* April. p245-248

[9] KLYMYSHYN, David M., ZHEN Ma. 2001 « High Order Frequency Multiplier Chain for 28 GHz Applications» *Proceedings of the IASTED International Conference Wireless and Optical Communications, June p. 331-333*

[10] FILIPOVIC, D.F. 1995 « A MICx7 DHBT Frequency Multiplier with Low Spurious Harmonics » *IEEE MTT-S International Symposium Digest*, p1325-1328

[11] CHRAIBI, Ismail 1998 « *Conception d'un doubleur et tripleur de fréquence à 28 GHz utilisant la technologie micro-ruban et guide NRD* » 220p. Mémoire de Maîtrise en Génie Électrique , École Polytechnique de Montréal.

[12] VISAN, Tiberiu 2001 « *Récepteurs Directs en ondes millimétriques Développement et analyse* » 180p. Thèse de Doctorat en Génie Électrique, École Polytechnique de Montréal.

[13] TATU, Serioja 2003 Notes de cours *ELE4500 –Circuits Passifs à Micro-ondes.* École Polytechnique de Montréal.

[14] AGILENT TECHNOLOGIES *Advanced Design System HP-ADS®* 2003, [Logiciel] Palo Alto, CA. USA

[15] ANALOG DEVICES *PLL Programming Software®* 2003 [Logiciel]Norwood, MA, USA

[16] ANALOG DEVICES *ADI-SimPLL® PLL Simulation Software* 2003, [Logiciel] Norwood, MA, USA

[17] MACHINA SAPIENS. 2003. Le Correcteur 101. Version 6. [Logiciel]. Montréal : la Cie.

[18] Site de la compagnie FUJITSU www.fujitsu.com [En ligne](Page consultée en 2001-2004)

[19] Site de la compagnie ANALOG DEVICES www.analog.com [En ligne](Page consultée en 2001-2004)

[20] Site de la compagnie MITEQ www.analog.com [En ligne](Page consultée en 2001-2004)