



Titre: Amplificateur de courant linéaire modulaire à faible bruit et fort
Title: courant alimenté par supercondensateur

Auteur: Rajaa Hachem
Author:

Date: 2026

Type: Mémoire ou thèse / Dissertation or Thesis

Référence: Hachem, R. (2026). Amplificateur de courant linéaire modulaire à faible bruit et
Citation: fort courant alimenté par supercondensateur [Mémoire de maîtrise,
Polytechnique Montréal]. PolyPublie. <https://publications.polymtl.ca/73912/>

 **Document en libre accès dans PolyPublie**
Open Access document in PolyPublie

URL de PolyPublie: <https://publications.polymtl.ca/73912/>
PolyPublie URL:

**Directeurs de
recherche:** Frédéric Sirois
Advisors:

Programme: Génie électrique
Program:

POLYTECHNIQUE MONTRÉAL

affiliée à l'Université de Montréal

**Amplificateur de courant linéaire modulaire à faible bruit et fort courant
alimenté par supercondensateur**

RAJAA HACHEM

Département de génie électrique

Mémoire présenté en vue de l'obtention du diplôme de *Maîtrise ès sciences appliquées*
Génie électrique

Mars 2026

POLYTECHNIQUE MONTRÉAL

affiliée à l'Université de Montréal

Ce mémoire intitulé :

**Amplificateur de courant linéaire modulaire à faible bruit et fort courant
alimenté par supercondensateur**

présenté par **Rajaa HACHEM**

en vue de l'obtention du diplôme de *Maîtrise ès sciences appliquées*
a été dûment accepté par le jury d'examen constitué de :

Yves AUDET, président

Frédéric SIROIS, membre et directeur de recherche

Ahmad HASSAN, membre

DÉDICACE

*À la mémoire de ma grand-mère Rajaa,
source inépuisable d'amour et de tendresse,
Tu resteras à jamais présente dans mon cœur...*

REMERCIEMENTS

Je tiens à exprimer ma profonde gratitude à mon directeur de recherche, monsieur Frédéric Sirois, pour son encadrement, sa disponibilité et son soutien tout au long de ce travail de maîtrise. Son expertise et ses conseils ont fortement contribué à la réalisation de ce projet.

J'aimerais également remercier Yanik Landry-Ducharme pour son aide technique précieuse, ainsi que Robin Wijzen pour sa collaboration et son soutien durant cette recherche.

Je souhaite exprimer ma profonde reconnaissance envers Polytechnique Montréal pour la bourse qui m'a été attribuée et envers l'Université Saint-Joseph de Beyrouth pour m'avoir sélectionnée dans le cadre du programme de double-diplôme. Ces appuis ont grandement facilité le déroulement de mes études.

Enfin, j'exprime ma profonde gratitude à mon père, à ma mère et à Yakine Baroudi, pour leur présence réconfortante, leurs encouragements constants et l'affection sincère qu'ils m'ont témoignée. Sans leur soutien, ce travail n'aurait pas pu être achevé.

RÉSUMÉ

La caractérisation électrique de matériaux supraconducteurs à fort courant requiert des dispositifs capables de délivrer des courants de forte amplitude sous forme impulsionnelle, tout en limitant l'échauffement de l'échantillon et en garantissant un niveau élevé de sécurité pour l'ensemble du dispositif expérimental. Les méthodes impulsionnelles permettent en effet de dissocier les effets thermiques des phénomènes intrinsèques au matériau, à condition de disposer d'un système présentant une grande fidélité de la forme d'onde de courant (0-2000 A) et des mécanismes de protection adaptés aux niveaux d'énergie mis en jeu.

Ce mémoire porte sur la conception, la réalisation et la validation expérimentale d'un amplificateur de courant linéaire modulaire, à faible bruit et capable de délivrer des courants de forte amplitude, alimenté par un système de stockage d'énergie à base de supercondensateurs. L'architecture proposée est de type hiérarchisée, chaque module intégrant des cellules de stockage associant des supercondensateurs et des dispositifs de commutation pilotés par un système de commande embarqué maître-esclave. Cette approche permet d'adapter la capacité de stockage et le courant délivré en fonction des besoins expérimentaux, tout en assurant l'évolutivité du système.

Un accent particulier est mis sur la conception des circuits électroniques et des circuits de commande associés. Les choix architecturaux retenus visent à permettre la génération de courants impulsionnels de grande amplitude avec un contrôle précis, tout en intégrant des protections matérielles et logicielles assurant la sécurité du système et des échantillons caractérisés. La commande du courant repose sur une boucle d'asservissement dédiée, combinée à une machine à états définissant les différents modes de fonctionnement du système, depuis l'initialisation jusqu'à l'émission de l'impulsion.

Le mémoire détaille également le développement du logiciel embarqué assurant la gestion des états, la surveillance des grandeurs critiques telles que le courant, la tension et la température, ainsi que la communication avec un système de supervision. L'implémentation logicielle est conçue de manière structurée et robuste afin de garantir un déroulement contrôlé des séquences de fonctionnement et une réaction rapide en cas de dépassement des seuils de sécurité.

La validation du système est réalisée à travers une série d'essais expérimentaux sur des prototypes de modules complets. Ces essais permettent de vérifier le bon enchaînement des états de fonctionnement, la capacité du système à délivrer des courants conformes aux spécifications, ainsi que l'efficacité des mécanismes de protection intégrés.

Ce travail contribue ainsi au développement d’amplificateurs de courant linéaires à fort courant et à faible bruit, adaptés à la caractérisation de matériaux supraconducteurs, en proposant une solution modulaire, flexible et expérimentalement validée, répondant aux contraintes spécifiques de ce domaine d’application. Le système développé est par ailleurs destiné à être déployé dans des laboratoires partenaires pour des activités de caractérisation expérimentale au cours de l’année 2026.

ABSTRACT

The electrical characterization of superconducting materials at high current levels requires systems capable of delivering high-amplitude currents in a pulsed regime, while limiting sample self-heating and ensuring a high level of safety for the entire experimental setup. Pulsed measurement techniques make it possible to decouple thermal effects from the intrinsic physical phenomena of the material, provided that the system offers high fidelity of the current waveform (0-2000 A) and protection mechanisms adapted to the energy levels involved.

This thesis focuses on the design, implementation, and experimental validation of a modular linear current amplifier, characterized by low noise performance and the ability to deliver high current levels, powered by an energy storage system based on supercapacitors. The proposed architecture is hierarchical, with each module integrating storage cells combining supercapacitors and switching devices controlled by a master-slave embedded control system. This approach allows the storage capacity and the delivered current to be adapted to experimental requirements, while ensuring system scalability.

Particular emphasis is placed on the design of the electronic circuits and the associated control circuitry. The selected architectural choices aim to enable the generation of high-amplitude pulsed currents with precise control, while incorporating hardware and software protection mechanisms to ensure the safety of the system and the characterized samples. Current regulation relies on a dedicated feedback control loop, combined with a state machine defining the different operating modes of the system, from initialization to pulse emission.

The thesis also details the development of the embedded software responsible for state management, monitoring of critical quantities such as current, voltage, and temperature, and communication with a supervisory system. The software implementation is designed in a structured and robust manner to ensure controlled execution of operating sequences and rapid response in the event of safety threshold violations.

System validation is carried out through a series of experimental tests on complete module prototypes. These tests verify the correct sequencing of operating states, the ability of the system to deliver currents compliant with the specifications, and the effectiveness of the integrated protection mechanisms.

This work contributes to the development of low-noise, high-current linear current amplifiers adapted to the characterization of superconducting materials, by proposing a modular, flexible, and experimentally validated solution that meets the specific constraints of this field

of application. The developed system is intended to be deployed in partner laboratories for experimental characterization activities during the year 2026.

TABLE DES MATIÈRES

DÉDICACE	iii
REMERCIEMENTS	iv
RÉSUMÉ	v
ABSTRACT	vii
TABLE DES MATIÈRES	ix
LISTE DES TABLEAUX	xii
LISTE DES FIGURES	xiii
LISTE DES SIGLES ET ABRÉVIATIONS	xvi
CHAPITRE 1 INTRODUCTION	1
1.1 Mise en contexte	1
1.2 Problématique	2
1.3 Objectif	2
1.4 Organisation du mémoire	2
CHAPITRE 2 REVUE DE LITTÉRATURE	4
2.1 Travaux antérieurs au Laboratoire de supraconductivité et Magnétisme (LSM) de Polytechnique Montréal	4
2.1.1 Source de courant pulsé rapide pour la caractérisation en régime de surintensité	4
2.1.2 Travaux sur l'utilisation des supercondensateurs pour le stockage et la restitution d'énergie	5
2.1.3 Évolution des sources de courant pulsé développées au LSM	6
2.1.4 Conception de la source de courant pulsé de cinquième génération	7
2.2 Sources de courant pulsé pour la caractérisation des supraconducteurs déve- loppées ailleurs dans le monde	8
2.2.1 Classification des méthodes de mesure du courant critique	8
2.2.2 Premières approches inductives à courant pulsé	10
2.2.3 Mesure du courant critique par impulsions quasi-trapézoïdales	11

2.2.4	Sources de courant pulsé à base de supercondensateurs	11
2.3	Sources de courant pulsé pour la caractérisation des semi-conducteurs	13
2.3.1	Caractérisation thermique transitoire des dispositifs de puissance . . .	13
2.3.2	Essais de fiabilité sous impulsions de courant extrêmes	14
2.3.3	Mesure de la température de jonction par impulsions de courant . . .	15
2.4	Conclusion pour la revue de littérature	15
CHAPITRE 3	CONCEPTION ÉLECTRONIQUE	17
3.1	Structure fonctionnelle du système développé	17
3.1.1	Une cellule	17
3.1.2	Un module	17
3.1.3	L'amplificateur de courant complet	22
3.2	Principe de fonctionnement général	23
3.3	La problématique du branchement en série de supercondensateurs	24
3.4	Équilibrage actif de la charge des supercondensateurs	24
3.5	Circuiterie détaillée d'une cellule	27
3.5.1	Circuit de gestion de la charge du supercondensateur	27
3.5.2	Système d'alimentation locale et gestion du bruit	30
3.5.3	Résistance de décharge des supercondensateurs	33
3.5.4	Signaux de surveillance et de contrôle	35
3.6	Circuiterie détaillée d'un module	35
3.6.1	Circuit de commutation de puissance	35
3.6.2	Circuit de contrôle et de protection	37
3.6.3	Circuit de contrôle principal	42
3.7	Conception des circuits imprimés (PCB)	42
3.7.1	PCB de puissance des capacités	43
3.7.2	PCB de contrôle des capacités	45
3.7.3	PCB de puissance du courant	49
3.7.4	PCB de contrôle du courant	51
3.7.5	PCB de contrôle principal	53
3.7.6	PCB Maître	62
CHAPITRE 4	CONCEPTION LOGICIELLE	65
4.1	Architecture maître-esclave	65
4.2	États de fonctionnement d'un module	65
4.3	Choix du microcontrôleur	68
4.4	Programme des esclaves	68

4.4.1	État d' <i>Initialisation</i>	69
4.4.2	État <i>Diagnostic</i>	69
4.4.3	État <i>Charge</i>	72
4.4.4	État <i>Ready</i>	74
4.4.5	État <i>Pulse</i>	74
4.5	Programme du maître	76
CHAPITRE 5 INTÉGRATION FINALE ET VÉRIFICATION DU FONCTIONNEMENT		79
5.1	Réalisation concrète du système	79
5.2	Validation progressive des prototypes	80
5.3	Validation fonctionnelle d'un module	81
5.3.1	État d' <i>Initialisation</i>	81
5.3.2	État <i>Diagnostic</i>	83
5.3.3	État <i>Charge</i>	83
5.3.4	État <i>Pulse</i>	84
5.3.5	État <i>Discharge</i>	85
5.4	Analyse des résultats de l'état <i>Pulse</i>	87
5.4.1	Analyse de l'impulsion de courant	87
5.4.2	Mesures de l'énergie	88
5.4.3	Analyse de la chute de tension aux bornes du transistor de puissance	92
5.4.4	Impulsions de courant plus élevé	94
5.5	Écart de la tension de sortie du convertisseur DC-DC	94
5.6	Analyse du comportement global du système	96
CHAPITRE 6 CONCLUSION		97
6.1	Synthèse des travaux	97
6.2	Limitations de la solution proposée	98
6.3	Améliorations futures	98
RÉFÉRENCES		100
ANNEXES		102

LISTE DES TABLEAUX

Tableau 3.1	États de commande des transistors NMOS.	26
Tableau 5.1	Comparaison des résistances théoriques et expérimentales des compo- santes de la boucle de courant.	93

LISTE DES FIGURES

Figure 2.1	Schéma simplifié de la source de courant pulsé rapide développée au LSM [1].	5
Figure 2.2	Photographies de la source de courant v4 [2].	7
Figure 2.3	Photographie de rubans supraconducteurs REBCO [3].	9
Figure 2.4	Schéma simplifié du dispositif expérimental développé par Cha <i>et al.</i> [4].	10
Figure 2.5	Schéma fondamental de la source de courant pulsé développée par Frolek et Šouc [5].	11
Figure 2.6	Schéma de la source de courant pulsé à base de supercondensateur développée par Tsuchiya <i>et al.</i> [6].	12
Figure 2.7	Schéma du circuit équivalent proposé pour la reproduction de l'impédance thermique transitoire d'un module IGBT [7].	14
Figure 3.1	Schéma-bloc d'une cellule.	18
Figure 3.2	Allure 3D finale d'une cellule.	18
Figure 3.3	Schéma-bloc d'un module.	19
Figure 3.4	Allure 3D d'un module sans le circuit de contrôle principal.	20
Figure 3.5	Allure 3D d'un module complet.	20
Figure 3.6	Allure 3D d'une rangée.	21
Figure 3.7	Allure 3D d'un étage.	21
Figure 3.8	Schéma-bloc de l'amplificateur de courant complet.	22
Figure 3.9	Principe de fonctionnement général de l'amplificateur de courant complet.	23
Figure 3.10	(a) Passage du courant dans C_1 et C_2 ; (b) contournement de C_1 et passage dans C_2 ; (c) contournement de C_1 et de C_2	25
Figure 3.11	Commande des NMOS au moyen du <i>Gate Driver</i> pour : (a) passage du courant dans C_1 ; (b) contournement de C_1	26
Figure 3.12	Circuit de commande des NMOS.	28
Figure 3.13	Circuit de commande des NMOS de la figure 3.12, dans lequel un interrupteur analogique a été ajouté pour forcer la commande à des états spécifiques.	29
Figure 3.14	Fonctionnement de l'alimentation locale : (a) charge de C_s via l'alimentation +12 V; (b) alimentation par le convertisseur DC-DC avec maintien de la charge de C_s ; (c) alimentation par C_s après débranchement du convertisseur DC-DC.	31
Figure 3.15	Schéma fonctionnel complet d'une cellule.	34

Figure 3.16	Circuit de commutation de puissance.	36
Figure 3.17	Circuit de contrôle et de protection.	38
Figure 3.18	Boucle de rétroaction pour l’asservissement du courant.	40
Figure 3.19	Circuit de protection.	42
Figure 3.20	Légende commune aux schémas des cartes électroniques.	43
Figure 3.21	PCB de puissance des capacités.	44
Figure 3.22	Alimentation locale du pcb de contrôle des capacités.	45
Figure 3.23	Circuit de commande des NMOS et signaux optocouplés.	47
Figure 3.24	Circuit de surveillance de l’état de charge.	48
Figure 3.25	Signaux transférés entre le PCB de contrôle principal et le PCB de puissance des capacités, au moyen du PCB de contrôle des capacités.	49
Figure 3.26	PCB de puissance de courant.	50
Figure 3.27	PCB de contrôle du courant.	52
Figure 3.28	Schéma de distribution des alimentations.	54
Figure 3.29	Schéma des mesures renvoyées par les PCB de contrôle des capacités vers le PCB de contrôle principal.	56
Figure 3.30	Schémas des circuits de commande utilisés pour : (a) les optocoupleurs et (b) les relais.	58
Figure 3.31	Circuit de génération et de distribution des signaux de test des fusibles.	59
Figure 3.32	Signaux utilisés pour les mesures électriques et thermiques.	61
Figure 3.33	Schéma des signaux transmis entre le maître et le PCB de contrôle principal.	62
Figure 3.34	Organisation des signaux entre le PCB maître, les PCB de contrôle principal et LabVIEW.	64
Figure 4.1	Diagramme d’états d’un module.	66
Figure 4.2	Diagramme d’activités UML pour l’état d’ <i>Initialisation</i>	70
Figure 4.3	Diagramme d’activités UML pour l’état <i>Diagnostic</i>	71
Figure 4.4	Diagramme d’activités UML pour l’état <i>Charge</i>	73
Figure 4.5	Diagramme d’activités UML pour l’état <i>Ready</i>	75
Figure 4.6	Diagramme d’activités UML pour l’état <i>Pulse</i>	77
Figure 5.1	Courbe montrant la charge d’une capacité d’alimentation C_s	82
Figure 5.2	Courbe montrant la charge d’une supercapacité de 370 F.	84
Figure 5.3	Courbe montrant la tension sur la grille du transistor de puissance et la commande en tension. La réponse de la grille au signal de commande est très non linéaire, d’où le besoin du circuit de rétroaction rapide pour asservir le courant.	86

Figure 5.4	Courbe montrant le courant de l'impulsion et sa commande en tension.	86
Figure 5.5	Courbe montrant le délai initial de réponse d'environ 300 μ s entre la commande en tension et le courant résultant en sortie.	87
Figure 5.6	Courbe montrant le courant de l'impulsion en bleu, et la tension en orange.	91
Figure 5.7	Courbe montrant l'énergie dissipée durant l'envoi de l'impulsion. . . .	91
Figure 5.8	Boucle de courant lors de l'envoi de l'impulsion.	93
Figure 5.9	Courbe montrant le courant de l'impulsion et sa commande en tension, pour un courant de 50 A.	95
Figure 5.10	Courbe montrant le courant de l'impulsion et sa commande en tension, pour un courant de 100 A.	95
Figure A.1	Courbes de coordination des fusibles de la famille 02970xx du fabricant Littelfuse Inc.	102
Figure A.2	Courbes de coordination des fusibles de la famille 3402.00xx.xx du fabricant SCHURTER Inc.	103
Figure B.1	Courbe de zone de fonctionnement sécuritaire (Safe Operating Area, SOA) du transistor de puissance MOSFET IXFN520N075T2, du fabricant IXYS.	104
Figure C.1	PCB de puissance des capacités.	105
Figure C.2	PCB de contrôle des capacités – vue face 1.	106
Figure C.3	PCB de contrôle des capacités – vue face 2.	106
Figure C.4	PCB de puissance de courant.	107
Figure C.5	PCB de puissance de courant.	107
Figure C.6	PCB de contrôle de courant – vue face 1.	108
Figure C.7	PCB de contrôle de courant – vue face 2.	108
Figure C.8	PCB de contrôle principal.	109
Figure C.9	Vue complète d'un module assemblé.	110
Figure C.10	Vue d'un module assemblé sans le PCB de contrôle principal.	111

LISTE DES SIGLES ET ABRÉVIATIONS

3D	Trois dimensions
AC	Courant alternatif
ADC	<i>Analog-to-Digital Converter</i> - Convertisseur analogique-numérique
DC	Courant continu
ESR	<i>Equivalent Series Resistance</i> - Résistance série équivalente
IGBT	<i>Insulated Gate Bipolar Transistor</i> - Transistor bipolaire à grille isolée
LabVIEW	<i>Laboratory Virtual Instrument Engineering Workbench</i> — Environnement de développement graphique pour l'acquisition et le traitement de données
LSM	Laboratoire de supraconductivité et magnétisme de Polytechnique Montréal
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> - Transistor à effet de champ à oxyde métallique
NMOS	<i>N-type Metal-Oxide-Semiconductor</i> - Transistor MOS à canal N
PCB	<i>Printed Circuit Board</i> - Circuit imprimé
PCI	<i>Pulsed Current Inductive</i> - Inductif à courant pulsé
PiN	<i>Positive-Intrinsic-Negative</i> - Diode à jonction P-i-N comportant une région intrinsèque entre les zones P et N
REBCO	<i>Rare Earth Barium Copper Oxide</i> — Oxyde de cuivre au baryum et à la terre rare (famille de supraconducteurs à haute température critique)
SPDT	<i>Single Pole Double Throw</i> - Commutateur unipolaire à deux directions
UML	<i>Unified Modeling Language</i> - Langage de modélisation unifié utilisé pour la représentation graphique de structures logicielles et de diagrammes comportementaux
C	Capacité (en Farad)
I	Courant (intensité électrique)
I_c	Courant critique
kS/s	Kilosamples per second — Milliers d'échantillons par seconde (fréquence d'échantillonnage)
bits	Bits - Unité de mesure de la résolution numérique (profondeur de conversion)

L	Inductance (en Henry)
$R_{\text{DS(on)}}$	Résistance drain-source à l'état passant du MOSFET
V	Tension (Voltage)

CHAPITRE 1 INTRODUCTION

1.1 Mise en contexte

Les matériaux supraconducteurs suscitent un intérêt croissant dans de nombreux domaines de la science et de la technologie, notamment pour les applications de puissance et de transport d'énergie. Leur capacité à présenter une résistivité nulle et à transporter de très forts courants sans pertes en-dessous d'une certaine température en fait des candidats privilégiés pour des dispositifs de pointe tels que le stockage et le transport d'énergie, l'électrification de l'aviation et les électro-aimants à fort champ magnétique.

Au Laboratoire de Supraconductivité et de Magnétisme (LSM), la caractérisation électrique des matériaux supraconducteurs constitue une expertise centrale. Cette caractérisation exige des conditions expérimentales particulières, notamment pour déterminer le courant critique I_c du matériau. En effet, un supraconducteur présente une résistivité nulle tant que le courant reste inférieur à I_c ; au-delà de cette limite, il adopte un comportement résistif. En pratique, la caractérisation du courant critique nécessite des mesures réalisées à des courants très intenses, allant de quelques dizaines d'ampères à plusieurs kiloampères, afin de pouvoir tracer les courbes caractéristiques $V-I$ des échantillons [8].

Lorsqu'un supraconducteur est soumis à un courant excédant I_c , une région localisée peut perdre son état supraconducteur et devenir résistive. Cette zone devient donc "normale". Ce phénomène, appelé *quench*, s'accompagne d'un dégagement de chaleur très intense et très rapide. L'échantillon supraconducteur, sous forme de ruban, peut ainsi passer d'une température de -200°C à 400°C en quelques millisecondes, ce qui est susceptible de l'endommager. Pour éviter ce type de dégradation, l'utilisation de courtes impulsions de courant plutôt qu'un courant continu permet d'effectuer des mesures de *quench* non destructives, même à des courants élevés, en limitant la quantité d'énergie injectée dans le matériau pendant l'expérience [9].

Dans ce contexte, la détermination précise du courant critique repose sur la mesure de tensions extrêmement faibles aux bornes des échantillons, typiquement de l'ordre de quelques microvolts à quelques centaines de millivolts, dans la zone de transition entre l'état supraconducteur et l'état résistif. À ces niveaux de tension, le signal utile devient particulièrement sensible à toute source de bruit, interne à l'appareil ou externe.

1.2 Problématique

Les instruments commerciaux disponibles sur le marché, tels que les sources ou amplificateurs de courant standards, ne permettent pas d'obtenir des mesures fiables dans ce contexte. En effet, les alimentations à découpage, malgré leur bon rendement, produisent un niveau de bruit électromagnétique important, souvent supérieur au signal recherché, ce qui rend la caractérisation fine des matériaux supraconducteurs très difficile.

Une autre limitation tient aux niveaux de courant et de puissance requis pour ces expériences. Fournir un courant supérieur à 1000-2000 A, sous une tension de 10 à 20 V, ce qui correspond à une puissance de l'ordre de 10 à 40 kW, nécessiterait des équipements commerciaux très coûteux et encombrants. Une telle approche n'est pas réaliste en laboratoire, ni d'un point de vue économique, ni d'un point de vue pratique.

1.3 Objectif

Face à ces limitations, l'approche retenue consiste à développer un amplificateur de courant basé sur une alimentation par supercondensateurs. Ce choix présente deux avantages majeurs. D'une part, il permet de fournir des courants très élevés et des puissances importantes sur de courtes durées, tout en rechargeant le dispositif à partir d'une alimentation conventionnelle de laboratoire (120 V / 15 A). D'autre part, il assure une réduction importante du bruit électromagnétique, puisque la tension fournie par les supercondensateurs est stable et silencieuse, contrairement aux alimentations à découpage.

L'objectif principal de ce mémoire est donc de concevoir, réaliser et valider le bon fonctionnement d'un amplificateur de courant linéaire modulaire, à faible bruit et fort courant, alimenté par supercondensateurs. Ce dispositif doit répondre aux besoins expérimentaux du LSM en permettant la caractérisation précise des matériaux supraconducteurs.

1.4 Organisation du mémoire

Le présent mémoire est organisé de la manière suivante : Le chapitre 2 présente une revue de littérature sur les travaux menés au laboratoire et sur les principales technologies de génération de courant pulsé, en mettant en évidence leurs avantages, leurs limites et le rôle des supercapacités dans ces applications. Le chapitre 3 présente la conception électronique (matérielle) du système, incluant les circuits de puissance et de contrôle, l'architecture modulaire de l'amplificateur ainsi que la réalisation des cartes de circuits imprimés (PCB). Le chapitre 4 est consacré à la conception logicielle, en détaillant le programme des microcon-

trôleurs ainsi que les différents états de fonctionnement du système. Le chapitre 5 décrit la mise en place du prototype et expose les résultats expérimentaux, en mettant en évidence les performances obtenues. Enfin, chapitre 6 présente la conclusion générale, qui résume les principales contributions de ce travail et propose des pistes pour des améliorations futures.

CHAPITRE 2 REVUE DE LITTÉRATURE

Au Laboratoire de Supraconductivité et de Magnétisme (LSM), la mesure et l'analyse du comportement électrique des matériaux supraconducteurs constituent un axe de recherche majeur. Afin de répondre à ces besoins, plusieurs amplificateurs de courant ont été développés au fil des années pour la mesure du courant critique et l'étude du comportement thermique transitoire des fils supraconducteurs. Ces dispositifs sont conçus pour fonctionner en régime pulsé, en délivrant des impulsions de courant de forte intensité à partir d'une alimentation à faible bruit basée sur des supercondensateurs.

La présente revue de littérature s'intéresse donc aux différents dispositifs de génération de courant pulsé développés au laboratoire, ainsi qu'aux approches comparables proposées dans la littérature scientifique. L'objectif est de situer le projet actuel dans son contexte scientifique et technologique, en mettant en évidence les contributions antérieures, les limites identifiées et les motivations ayant conduit à la conception de l'amplificateur de courant linéaire modulaire proposé. Dans ce chapitre, le terme *source de courant* est utilisé pour désigner tout dispositif de génération de courant, incluant les amplificateurs de courant et les autres architectures.

2.1 Travaux antérieurs au Laboratoire de supraconductivité et Magnétisme (LSM) de Polytechnique Montréal

2.1.1 Source de courant pulsé rapide pour la caractérisation en régime de sur-intensité

En 2009, une première source de courant pulsé rapide a été développée au LSM. Ce système était capable de générer des impulsions de courant de l'ordre de 100 à 1000 A sur des durées très courtes (50-1000 μ s), permettant de caractériser avec précision la transition supraconductrice/normale tout en limitant les effets thermiques lors de l'étude des matériaux supraconducteurs à haute température critique (HTS).

Le courant était produit par la décharge contrôlée de condensateurs intégrés aux modules de génération de courant, chaque module étant constitué d'un amplificateur de puissance et de transistors MOSFET assurant la stabilité du courant durant le plateau de l'impulsion. La tension entre les bornes de mesure du conducteur était acquise à l'aide d'un circuit différentiel flottant, conçu pour éliminer le mode commun et réduire la tension induite dans la mesure [1]. La figure 2.1 présente le schéma simplifié de ce système de génération et de mesure.

Ce système a représenté une avancée majeure pour les essais de matériaux supraconducteurs à

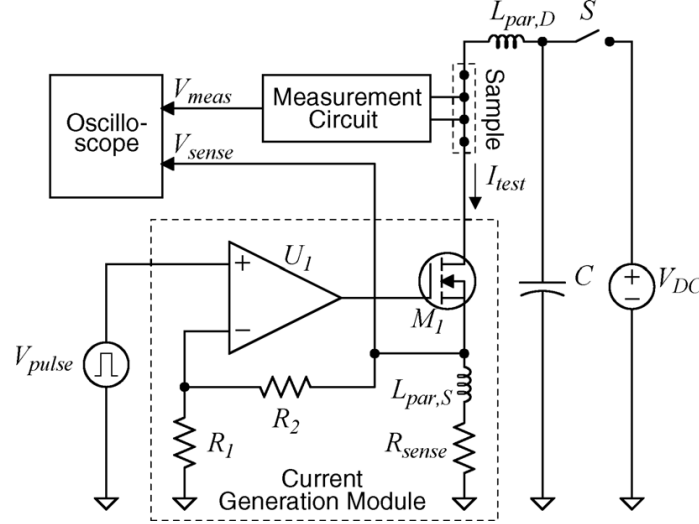


FIGURE 2.1 Schéma simplifié de la source de courant pulsé rapide développée au LSM [1].

fort courant, en offrant une méthode rapide et précise pour caractériser la transition électrique dans le régime de surintensité. Toutefois, il a été conçu pour des impulsions très brèves et de forte amplitude, ces mesures étant réalisées au-delà du courant critique. Dans ce régime, une injection prolongée de courant provoque un échauffement extrême du matériau, voire sa destruction, en raison du phénomène de *quench*. Un besoin d'un système opérant plutôt à l'échelle des millisecondes a alors été identifié.

2.1.2 Travaux sur l'utilisation des supercondensateurs pour le stockage et la restitution d'énergie

Par ailleurs, le laboratoire s'est également intéressé au potentiel des supercondensateurs comme solution innovante de stockage et de restitution d'énergie. Le mémoire de Jean-Nicolas Morin (2013) a présenté une première preuve de concept d'un dispositif de stockage d'énergie basé sur des supercondensateurs commutés et commandés par microcontrôleur [10]. Ces composants se distinguent par leur très faible résistance série équivalente (ESR), leur densité de puissance élevée et leur excellente durée de vie, en terme de cycles de charge-décharge, ce qui les rend particulièrement adaptés aux applications nécessitant des courants impulsionnels élevés. Bien que leur tension unitaire soit faible (entre 2,7 et 3 V), Morin a démontré la possibilité d'obtenir une tension exploitable par l'association en série de plusieurs éléments et l'utilisation d'un système d'équilibrage actif assurant une répartition uniforme de la tension et une protection des supercondensateurs. Ses travaux ont ainsi validé la faisabilité d'associer

stockage et délivrance rapide d'énergie, constituant une première étape vers l'intégration des supercondensateurs au sein de sources de courant pulsé.

Ces recherches ont été approfondies par Lucile Moret (2017), qui a introduit le concept SUPERCAPS, une architecture modulaire constituée de chaînes de supercondensateurs intégrant des interrupteurs de puissance permettant de réaliser directement diverses conversions (AC-AC, AC-DC, DC-AC et DC-DC) sans convertisseur additionnel [11]. Cette approche représente une évolution significative par rapport au travail de Morin : tandis que celui-ci s'était focalisé sur la constitution et la gestion d'un assemblage de cellules de supercondensateurs destiné à stocker l'énergie et à la restituer rapidement, Moret a orienté son travail vers la reconfiguration dynamique et la conversion de l'énergie au sein d'architectures multi-cellules pilotées. Son mémoire a montré que la performance d'un tel système repose sur un équilibre actif efficace et des stratégies de commande avancées assurant une opération flexible et continue.

Dans le présent projet, ces principes sont repris et adaptés afin de concevoir un amplificateur de courant alimenté par supercondensateur spécifiquement dédié à la génération de courants intenses et contrôlés pour la caractérisation de matériaux supraconducteurs.

2.1.3 Évolution des sources de courant pulsé développées au LSM

En parallèle aux développements ci-dessus, et dans le but conceptuel, plusieurs versions de sources de courant pulsé ont été réalisées au LSM. Les deux premières versions (V1 et V2) constituent les premiers prototypes expérimentaux, mais elles ne sont pas suffisamment documentées pour en présenter les détails. Lucile Moret a ensuite conçu les versions 3 et 4, en poursuivant ses travaux au laboratoire après la fin de son mémoire. Ces deux versions reposent sur le principe de charge de supercondensateurs et de leur décharge à travers des transistors MOSFET, marquant une étape importante dans l'évolution des sources de courant pulsé développées au sein du LSM.

La version 3, décrite dans la thèse de Haïfa BenSaad [9], repose sur une architecture comportant deux supercondensateurs de 83 F chacun, associés à un amplificateur de courant à seize canaux répartis en quatre modules et commandé par un logiciel LabVIEW. Chaque canal, basé sur des transistors MOSFET connectés en parallèle, peut fournir jusqu'à 120 A, pour un courant total maximal d'environ 1920 A. Cette configuration permet la génération d'impulsions de forme arbitraire mais toujours positive, ajustables en déchargeant les supercondensateurs à travers les MOSFET, avec une vitesse de montée pouvant atteindre 975 A/ms et une durée d'impulsion variable de 1 à 1000 ms. Cette version présente toutefois certaines limites. Les supercondensateurs étant externes au boîtier principal, l'architecture



FIGURE 2.2 Photographies de la source de courant v4 [2].

ne permet pas une modularité effective. De plus, les systèmes de protection et de détection des défaillances demeurent incomplets. Enfin, bien que la capacité en courant soit intéressante, elle demeure restreinte. Ces contraintes ont motivé le développement d'une nouvelle architecture plus performante.

La version 4, issue de l'évolution directe de la précédente et finalisée au LSM, conserve une architecture à seize canaux répartis en quatre modules, mais intègre cette fois un supercondensateur interne alimentant directement le circuit de puissance. Chaque canal, commandé par un signal analogique de 0–10 V (gain de 15 A/V), peut fournir jusqu'à 150 A, pour un courant total maximal d'environ 1800 A sur des durées de 5 à 50 ms. Le fonctionnement repose aussi sur la décharge contrôlée du supercondensateur interne à travers des transistors MOSFET régulés en régime linéaire, offrant une commande stable et reproductible [2]. Plus compacte et mieux intégrée que la version 3, cette version reste toutefois limitée par la gestion des protections et le niveau maximal de courant généré. Deux photographies de cette source de courant sont présentées à la figure 2.2. Elle a ensuite été transférée au SuperGrid Institute de Lyon, pour ses travaux de caractérisation des supraconducteurs, selon une entente de partenariat dans le cadre du projet Européen FASTGRID [12].

2.1.4 Conception de la source de courant pulsé de cinquième génération

Le système développé dans le cadre du présent projet de maîtrise correspond à la version 5. Il vise à corriger les limitations identifiées dans les versions précédentes et à aboutir à une source de courant pulsé modulaire, plus robuste et dotée de systèmes de protection améliorés, capable de délivrer des courants plus élevés grâce à l'ajout de modules supplémentaires selon les besoins expérimentaux. L'architecture retenue repose sur l'intégration de plusieurs

supercondensateurs internes, regroupés en modules de puissance indépendants pouvant être ajoutés ou retirés en fonction du courant requis. Cette conception modulaire offre une grande flexibilité, puisqu'elle permet d'ajuster l'intensité du courant pulsé en ajoutant ou en retirant des modules, tout en simplifiant la maintenance et l'évolution du système. De plus, la structure distribuée du circuit de puissance assure une tolérance accrue aux pannes : en cas de défaillance d'un module, le fonctionnement global demeure possible grâce à la capacité d'isolation du module défectueux.

Les systèmes de protection sont également renforcés par l'intégration d'un mécanisme de détection de l'état des fusibles après chaque impulsion, ainsi que par l'ajout d'un circuit de mesure analogique précis permettant de surveiller en temps réel l'énergie thermique injectée dans le transistor MOSFET durant l'impulsion. Ce dernier assure l'arrêt automatique du système en cas de dépassement des seuils de sécurité, afin de prévenir tout risque de défaillance ou de dommage matériel. Par ailleurs, des améliorations sont apportées à la conception électronique afin de réduire le bruit de mesure et d'améliorer la qualité du signal de sortie, notamment par la coupure temporaire de l'alimentation de certains sous-circuits et l'utilisation d'une alimentation interne par condensateurs, garantissant un environnement à faible bruit pendant toute la durée des impulsions de courant.

2.2 Sources de courant pulsé pour la caractérisation des supraconducteurs développées ailleurs dans le monde

La conception de sources de courant pulsé au LSM s'inscrit dans un effort de recherche plus large visant à améliorer les techniques de caractérisation des matériaux supraconducteurs. Au-delà des développements réalisés au laboratoire, de nombreux travaux menés à l'international ont également abouti à la conception de dispositifs similaires, fondés sur des principes de fonctionnement variés. Ces approches témoignent de l'importance croissante des méthodes pulsées dans la caractérisation des supraconducteurs et permettent de situer le présent projet dans un contexte de recherche international en constante évolution.

2.2.1 Classification des méthodes de mesure du courant critique

La figure 2.3 présente une photographie de rubans supraconducteurs de type REBCO (*Rare Earth Barium Copper Oxide*), illustrant leur forme plane et leur aspect externe métallique, puisqu'ils sont généralement recouverts de cuivre ou d'argent. Ce sont le plus souvent ces rubans que l'on désire à caractériser à l'aide de courant pulsé.

Plusieurs approches de caractérisation du courant critique I_c ont été développées dans la



FIGURE 2.3 Photographie de rubans supraconducteurs REBCO [3].

littérature, reposant sur différents principes de mesure. Chen *et al.* [13] ont proposé une classification en trois catégories : la mesure par transport en courant continu (DC), la mesure inductive et la mesure par courant pulsé. La méthode DC, bien qu'offrant une mesure directe et représentative des conditions réelles d'application, présente plusieurs défis pratiques liés à la gestion thermique et au risque d'endommagement de l'échantillon, particulièrement à fort courant. Les méthodes inductives permettent une caractérisation sans contact et évitent la mesure directe des très faibles tensions résistives associées à la transition supraconductrice, en reposant sur la mesure de la réponse magnétique du conducteur, mais peuvent introduire une incertitude liée à la nature circulaire du courant induit. Enfin, les méthodes à courant pulsé limitent l'échauffement de l'échantillon et réduisent le risque de dégradation, mais elles offrent généralement une précision inférieure aux méthodes DC, en raison de la durée très brève de la mesure, limitant les possibilités de moyennage du bruit, d'où l'importance de bien contrôler celui-ci.

Chen *et al.* [13] ont également proposé la *Pulsed Current Inductive (PCI) Method*, une approche hybride combinant les avantages des mesures de transport et des techniques inductives. Cette méthode a été développée dans un contexte industriel afin de mesurer le courant critique I_c de rubans supraconducteurs de grande longueur, typiquement des rubans REBCO, sans contact électrique direct avec l'échantillon. Le principe repose sur l'application d'une unique impulsion de courant en rampe à travers le ruban, pendant laquelle la tension induite est captée par une bobine placée à proximité. Cette approche permet une mesure rapide et non destructive, adaptée au contrôle de qualité des rubans supraconducteurs, tout en limitant les effets thermiques et inductifs. Cependant, elle ne permet pas d'étudier le régime de *quench*.

2.2.2 Premières approches inductives à courant pulsé

Parmi les premières mises en œuvre expérimentales de sources de courant pulsé, Cha *et al.* [4] ont démontré l'intérêt de cette approche en étudiant la réponse transitoire d'un tube supraconducteur BSCCO-2212 (*Bismuth Strontium Calcium Copper Oxide*) alimenté par une telle source. Leur dispositif reposait sur un montage inductif dans lequel une bobine de cuivre, enroulée autour du tube supraconducteur, était excitée par un système de décharge capacitive.

Ce dernier se composait de plusieurs condensateurs connectés en parallèle et d'un ensemble de transistors à effet de champ (FET) commandés par un générateur de fonctions. Les condensateurs étaient préalablement chargés par une alimentation continue (HVDC), typiquement jusqu'à 200 V, puis déchargés de manière contrôlée à travers la bobine lorsque les FET s'ouvraient, comme illustré à la Figure 2.4. Cette commutation, d'une durée inférieure à la milliseconde, générait des impulsions de courant de plusieurs centaines d'ampères dans la bobine, produisant un champ magnétique transitoire intense autour du tube supraconducteur.

Un capteur de champ à effet Hall, placé au centre du tube, permettait de mesurer le champ magnétique interne, tandis qu'une bobine de Rogowski enregistrerait le courant induit circulant dans le supraconducteur. Ces observations ont confirmé la capacité de cette approche pulsée à reproduire fidèlement la dynamique transitoire des supraconducteurs, tout en minimisant les effets thermiques.

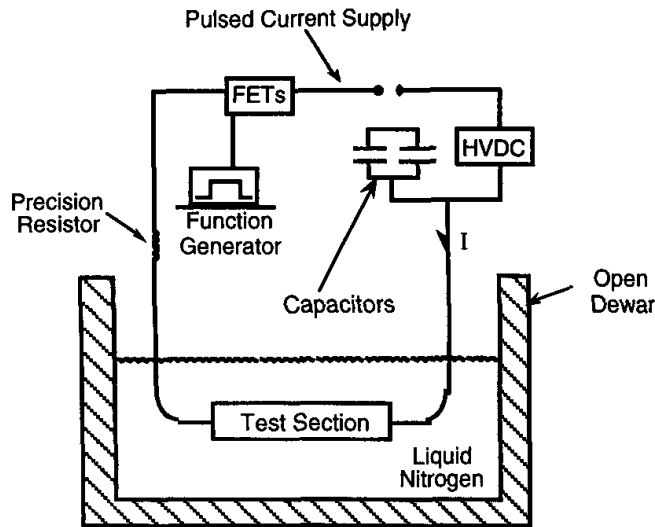


FIGURE 2.4 Schéma simplifié du dispositif expérimental développé par Cha *et al.* [4].

2.2.3 Mesure du courant critique par impulsions quasi-trapézoïdales

Frolek et Šouc [5] ont proposé une méthode de mesure par impulsions quasi-trapézoïdales appliquées directement à des rubans supraconducteurs de type BSCCO (*Bismuth Strontium Calcium Copper Oxide*) et YBCO (*Yttrium Barium Copper Oxide*). Leur système repose sur une ligne de transmission à éléments distribués constituée d'inductances (L) et de capacités (C) connectées en série et en parallèle, formant une structure modulaire, comme le montre la figure 2.5. Alimentée par une source de tension continue et commandée par un thyristor, cette ligne agit comme un générateur d'impulsions dont la forme temporelle dépend directement des paramètres L et C .

Ce principe de génération permet de produire des impulsions stables sans contrôle actif pendant la décharge. Les impulsions générées avaient une durée totale de 5 à 25 ms, et le plateau exploitable pour la mesure s'étendait typiquement entre 0,1 et 0,8 ms. Durant cette phase, la dérivée du courant était pratiquement nulle, reproduisant des conditions de mesure proches de celles du régime continu (DC) tout en limitant la dissipation thermique dans le ruban supraconducteur. Cette approche rend possible la mesure du courant critique I_c tout en limitant l'échauffement du ruban supraconducteur ; toutefois, l'absence de contrôle actif pendant la décharge réduit la flexibilité de la forme d'onde du courant, et la durée du plateau exploitable est très courte.

2.2.4 Sources de courant pulsé à base de supercondensateurs

Dans cette même logique d'utilisation de courants pulsés pour la mesure du courant critique, Tsuchiya *et al.* ont développé un système reposant sur une source alimentée par supercondensateurs. Leur dispositif s'appuie sur la charge de deux supercondensateurs de 500 F chacun,

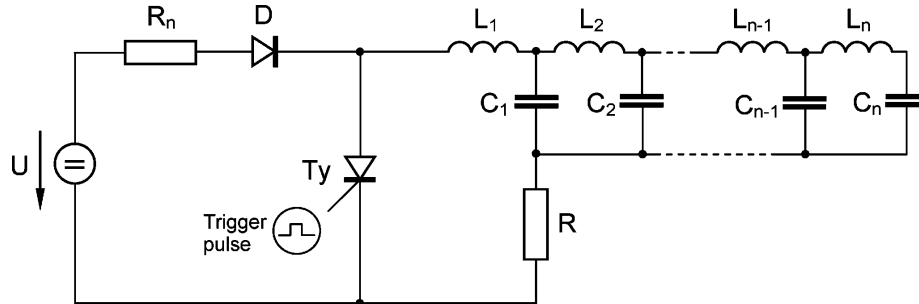


FIGURE 2.5 Schéma fondamental de la source de courant pulsé développée par Frolek et Šouc [5].

à partir d'une alimentation continue de 16 V, suivi de leur décharge à travers l'échantillon connecté à un régulateur de courant, permettant d'atteindre des impulsions de courant allant jusqu'à 2 kA. Ce système, illustré à la figure 2.6, a ainsi permis la mesure du courant critique de rubans supraconducteurs REBCO de 4 mm de large à des températures aussi basses que 4,2 K.

La conception du système a également intégré une stratégie spécifique de réduction du bruit de mesure. En raison de l'utilisation d'une alimentation à découpage pour la charge des supercondensateurs, des pics de bruit entre 10 et 20 kHz rendaient difficile la détection de tensions de l'ordre du microvolt. Cependant, l'association d'un filtrage passe-bas à 4 kHz sur un oscilloscope de haute précision (Yokogawa) et de la capacité des supercondensateurs a permis d'atténuer efficacement ce bruit de commutation, garantissant des mesures précises. Les auteurs ont aussi observé une réduction supplémentaire du bruit lorsque l'alimentation DC était temporairement déconnectée après la charge des supercondensateurs, bien que, dans leur étude, celle-ci soit restée connectée, le filtrage s'étant avéré suffisant [6].

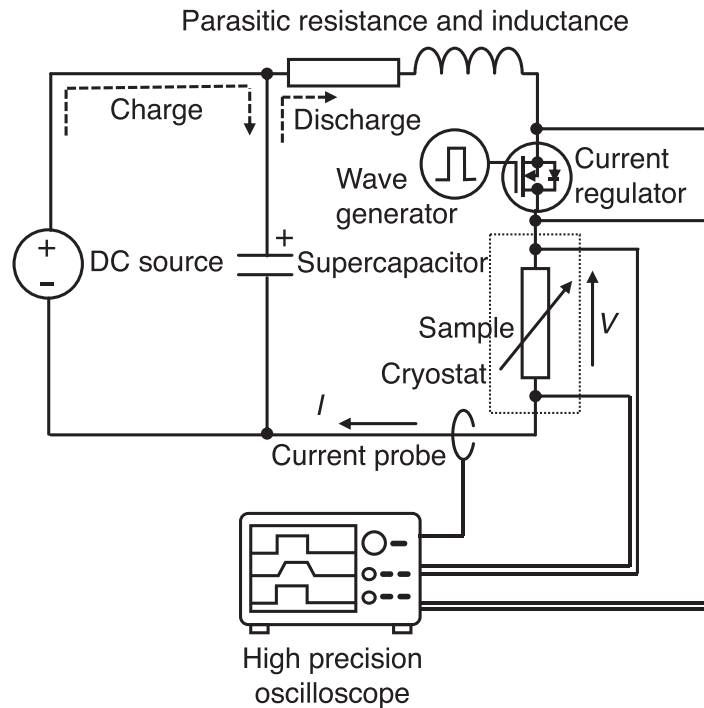


FIGURE 2.6 Schéma de la source de courant pulsé à base de supercondensateur développée par Tsuchiya *et al.* [6].

2.3 Sources de courant pulsé pour la caractérisation des semi-conducteurs

Les sections précédentes ont mis en évidence l'intérêt de l'utilisation d'impulsions de courant pour la caractérisation de dispositifs nécessitant des courants élevés, en particulier dans le contexte des matériaux supraconducteurs. Cette approche s'inscrit toutefois dans un cadre plus large et trouve également une application pertinente dans la caractérisation des semi-conducteurs de puissance.

La caractérisation électrique de ces dispositifs vise à extraire des paramètres fondamentaux, dont la nature peut varier selon les objectifs de l'étude, comme cela est présenté dans la suite de cette section. Cependant, les courants élevés requis pour ces mesures engendrent rapidement un auto-échauffement significatif, rendant les caractérisations en régime continu peu représentatives du comportement intrinsèque des composantes. Dans ce contexte, l'utilisation d'impulsions de courant s'est imposée comme une approche privilégiée permettant d'accéder à des caractéristiques électriques plus fidèles, tout en limitant les effets thermiques indésirables. Les enjeux mis en évidence dans le cadre de la caractérisation des matériaux supraconducteurs - en particulier la limitation de l'échauffement et l'accès à des états représentatifs du comportement intrinsèque - se retrouvent ainsi, sous des formes différentes, dans l'étude des semi-conducteurs de puissance.

2.3.1 Caractérisation thermique transitoire des dispositifs de puissance

Les travaux de Liang *et al.* [7] exploitent des impulsions de courant pour la caractérisation thermique transitoire de modules IGBT. Ces dispositifs étant majoritairement utilisés en régime de courant pulsé dans les applications industrielles, l'impédance thermique transitoire constitue un indicateur plus pertinent que la résistance thermique en régime stationnaire pour la caractérisation thermique des IGBT, qui ne s'applique formellement qu'à un fonctionnement en régime continu.

L'impédance thermique transitoire est définie comme le rapport entre l'élévation de la température de jonction et la puissance dissipée, et décrit l'évolution temporelle de l'échauffement du composant à partir de l'application d'une excitation impulsionnelle. Dans les fiches techniques, cette grandeur est généralement fournie sous la forme de courbes d'impédance thermique transitoire représentant la valeur maximale de l'impédance thermique atteinte en fonction de la durée de l'impulsion de courant.

La démarche proposée repose sur une reproduction numérique des courbes d'impédance thermique transitoire fournies par les fabricants. Les paramètres thermiques nécessaires sont d'abord extraits des fiches techniques et utilisés pour construire un circuit électrique de type

RC équivalent au modèle thermique. Des signaux de courant sont ensuite générés par des sources de courant commandées dans un environnement de simulation afin de simuler le comportement thermique de la composante. Cet environnement de simulation est montré à la figure 2.7. Enfin, les valeurs maximales de l'impédance thermique transitoire obtenues pour chaque condition d'excitation sont identifiées et exploitées pour reconstituer la courbe d'impédance thermique transitoire.

2.3.2 Essais de fiabilité sous impulsions de courant extrêmes

Les travaux de Hirsch *et al.* [14] s'inscrivent dans un contexte distinct, consacré à l'évaluation de la fiabilité et de la zone de fonctionnement sûre de diodes PiN en carbure de silicium soumises à des contraintes extrêmes. L'utilisation d'impulsions de courant permet d'imposer des densités de courant très élevées, largement supérieures aux courants admissibles en régime continu, et de soumettre les composantes à un grand nombre de sollicitations répétées afin d'identifier les mécanismes de dégradation associés.

Ces diodes PiN haute tension en carbure de silicium sont soumises à des impulsions de courant de l'ordre du kiloampère, générées à l'aide d'un réseau de formation d'impulsions (*pulse forming network*) reposant sur des éléments passifs inductifs et capacitifs. L'énergie est préalablement stockée dans le réseau à une tension de l'ordre du kilovolt avant d'être délivrée au composant sous test, permettant l'étude expérimentale de la zone de fonctionnement sûre sous fortes contraintes électrothermiques.

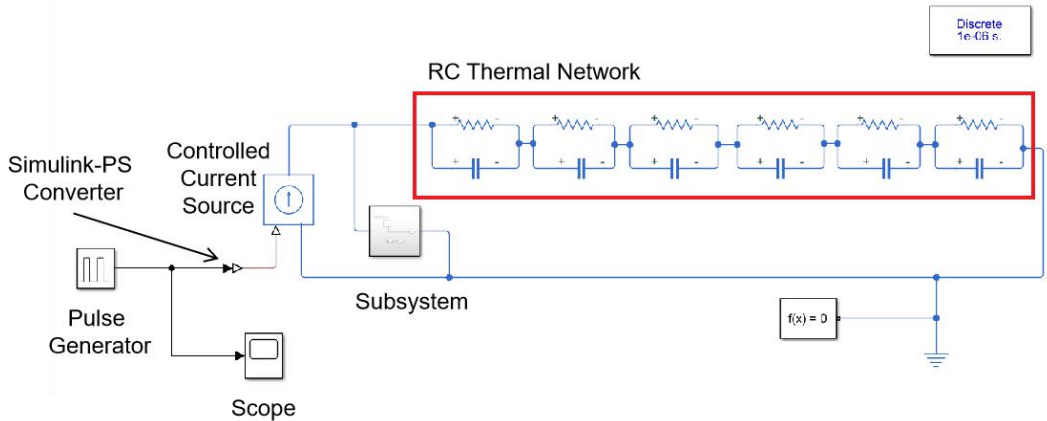


FIGURE 2.7 Schéma du circuit équivalent proposé pour la reproduction de l'impédance thermique transitoire d'un module IGBT [7].

2.3.3 Mesure de la température de jonction par impulsions de courant

Enfin, l'utilisation d'impulsions de courant courtes est largement répandue dans la caractérisation thermique de dispositifs optoélectroniques de forte puissance, comme le montrent les travaux de Fulmek *et al.* [15], qui portent en particulier sur des diodes électroluminescentes InGaN (*Indium Gallium Nitride high power LEDs*). Bien que ces dispositifs soient conçus pour fonctionner à des niveaux de puissance élevés en régime continu, la méthode de mesure repose sur l'application d'impulsions de courant volontairement limitées en amplitude. L'application d'une impulsion de courant de courte durée provoque un échauffement localisé de la jonction, zone interne où se concentre la dissipation de puissance, sans entraîner une élévation thermique significative du substrat ou du dissipateur.

La durée de l'impulsion détermine l'énergie dissipée et l'élévation transitoire de la température de jonction, permettant d'analyser le comportement thermique du dispositif avant l'établissement d'un régime thermique stationnaire. Dans les travaux de Fulmek *et al.*, les impulsions appliquées présentent des amplitudes de l'ordre de quelques centaines de milliampères et des durées de quelques dizaines de microsecondes, valeurs suffisantes pour induire une variation mesurable de la température de jonction tout en évitant un échauffement global de la composante. Cette approche constitue ainsi un outil pertinent pour l'analyse du comportement thermique transitoire de ce genre de composantes.

2.4 Conclusion pour la revue de littérature

Cette revue de littérature a permis de situer le présent projet dans la continuité des travaux menés au LSM et des approches rapportées dans la littérature scientifique. Les études présentées mettent en évidence l'intérêt des sources de courant pulsé pour la caractérisation des supraconducteurs et des semi-conducteurs soumis à de forts courants, notamment pour limiter l'échauffement des dispositifs et accéder à des comportements impossibles à observer en régime continu.

Les différentes architectures étudiées montrent que les sources de courant pulsé peuvent répondre à des objectifs variés, allant de la mesure du courant critique à la caractérisation thermique et aux essais de fiabilité. Toutefois, ces approches présentent également des limites, en particulier en termes du contrôle de la forme de l'impulsion, de niveau de bruit et de flexibilité expérimentale, qui peuvent limiter leur adaptation à certains besoins spécifiques.

Dans ce contexte, le système développé dans ce mémoire vise à tirer parti des avantages des sources de courant pulsé tout en répondant aux exigences expérimentales du LSM. Il repose sur une architecture modulaire alimentée par supercondensateurs, conçue pour délivrer des

impulsions de courant de forte amplitude avec un bon contrôle et une intégration robuste de systèmes de protection. Les chapitres suivants présentent en détail la conception, la réalisation et la validation expérimentale de ce système.

CHAPITRE 3 CONCEPTION ÉLECTRONIQUE

3.1 Structure fonctionnelle du système développé

Cette section présente l'architecture générale de l'amplificateur de courant développé au cours de ce projet. Celle-ci est décrite selon une approche hiérarchique à trois niveaux : la **cellule**, le **module** et l'**amplificateur de courant complet**. Chaque niveau correspond à un sous-système bien défini, comme présenté dans la suite de ce chapitre.

3.1.1 Une cellule

Une cellule constitue l'unité de base du stockage et du transfert d'énergie. Son schéma-bloc est présenté à la figure 3.1, tandis que la figure 3.2 illustre son allure tridimensionnelle finale. Une cellule se compose de :

- un supercondensateur ;
- un circuit de commutation permettant le passage ou le contournement du supercondensateur en fonction des besoins du système ;
- un circuit de surveillance et de contrôle de la cellule, chargé de mesurer la tension aux bornes du supercondensateur et de piloter le circuit de commutation.

3.1.2 Un module

Un module représente l'unité fonctionnelle élémentaire du système. Chaque module agit comme une source de courant autonome, placée sous la supervision du circuit maître. Sa conception modulaire permet la mise en parallèle de plusieurs modules afin d'ajuster le courant total généré. Un module comprend :

- de 2 à 8 cellules de stockage d'énergie connectées en série ;
- un circuit de commutation de puissance intégrant les composantes de puissance associés à la commutation et à la génération du courant, et assurant la connexion de puissance avec les autres modules, tel qu'illustré à la figure 3.9 ;
- un circuit d'asservissement de courant, assurant la précision du courant délivré ;
- un circuit de contrôle principal avec microcontrôleur dédié à la commande locale.

La figure 3.3 illustre le schéma-bloc d'un module, tandis que les figures 3.4 et 3.5 en présentent l'allure tridimensionnelle finale avec et sans le circuit de contrôle principal. Un nombre **N** de modules connectés en parallèle forment une **rangée** (voir figure 3.6), et plusieurs rangées connectées aussi en parallèle constituent un **étage** (voir figure 3.7).

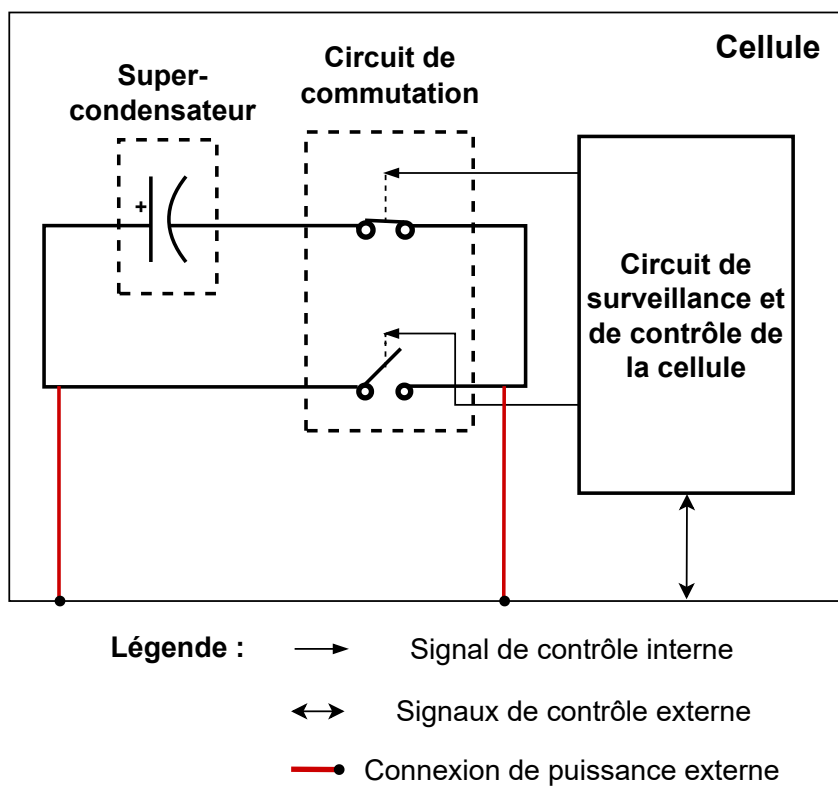


FIGURE 3.1 Schéma-bloc d'une cellule.

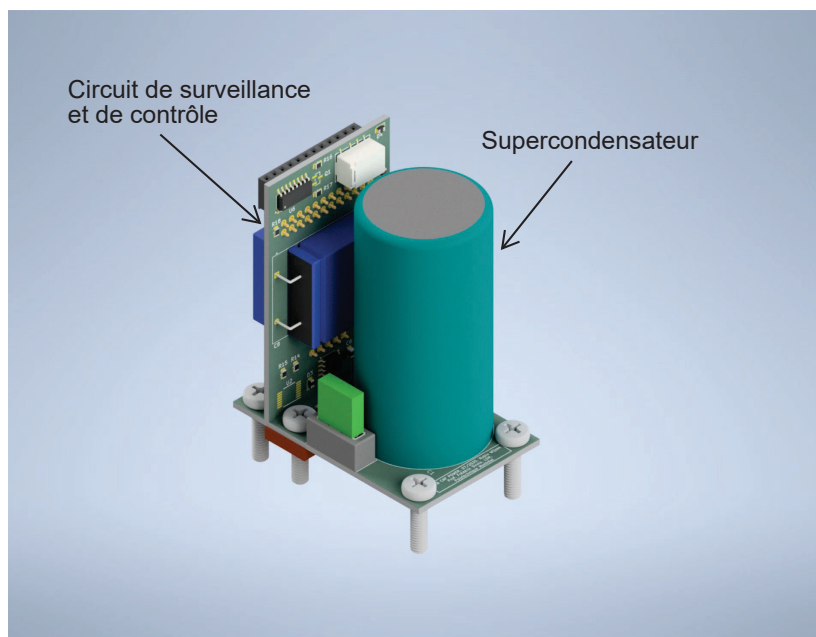
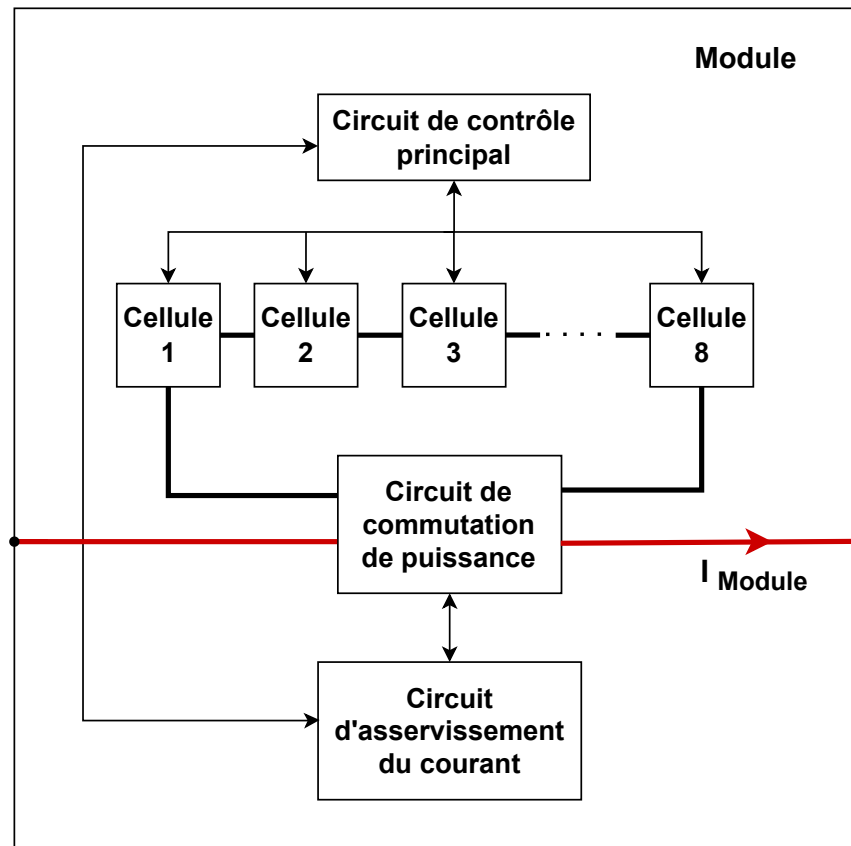


FIGURE 3.2 Allure 3D finale d'une cellule.



Légende :

- $\longleftrightarrow$ Signaux de contrôle
- Signal de puissance
- Connexion de puissance avec un autre module

FIGURE 3.3 Schéma-bloc d'un module.

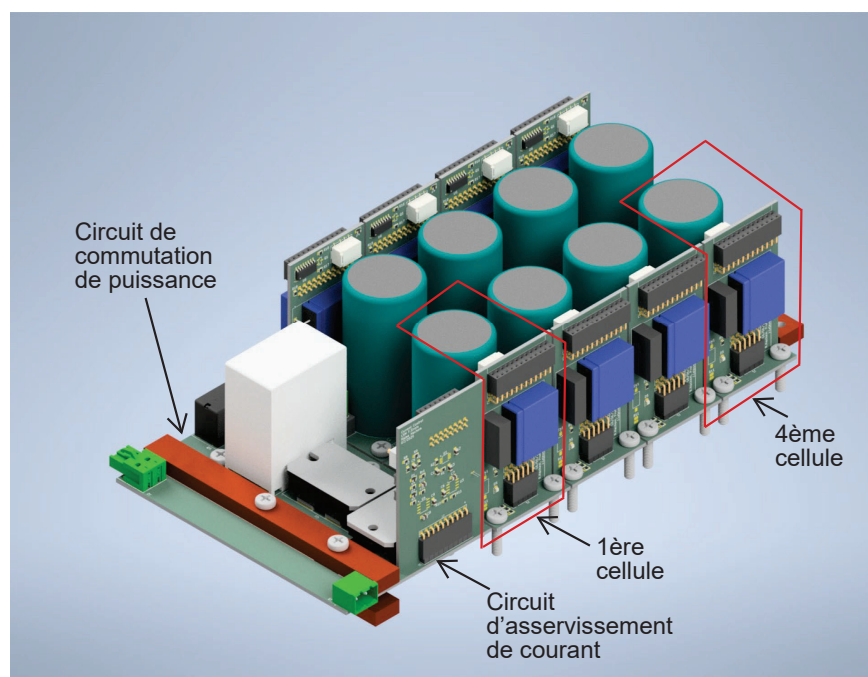


FIGURE 3.4 Allure 3D d'un module sans le circuit de contrôle principal.

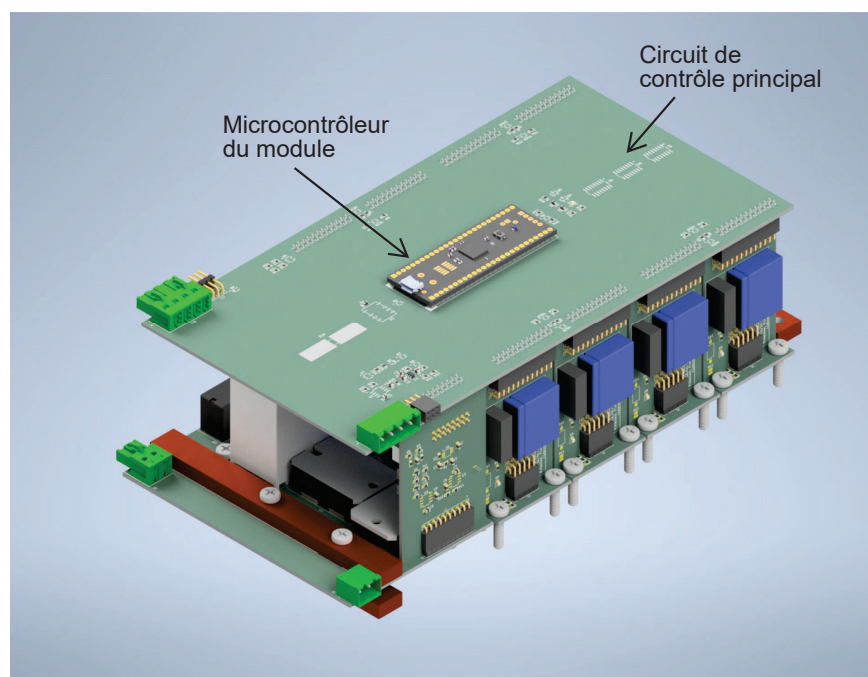


FIGURE 3.5 Allure 3D d'un module complet.

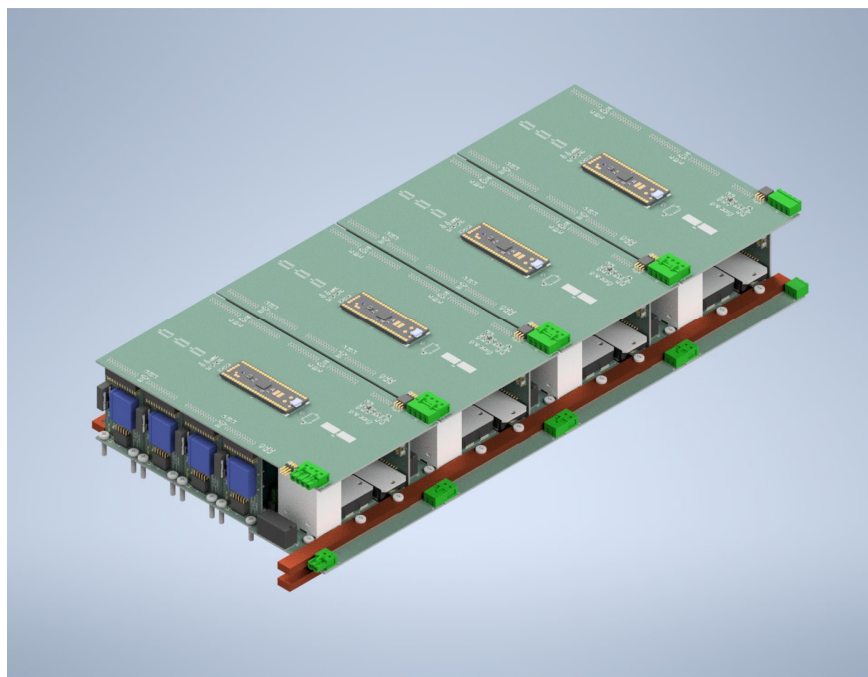


FIGURE 3.6 Allure 3D d'une rangée.

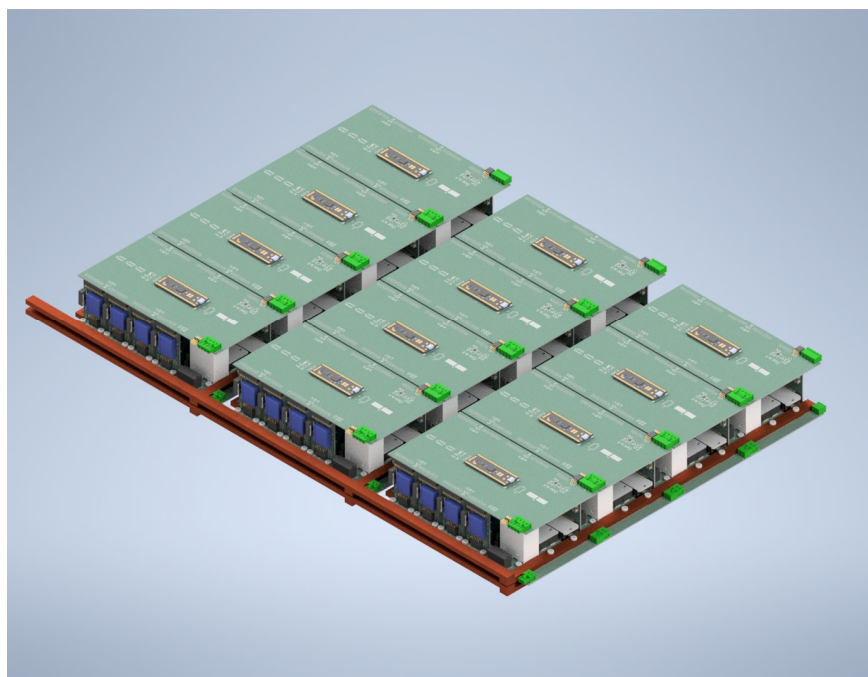


FIGURE 3.7 Allure 3D d'un étage.

3.1.3 L'amplificateur de courant complet

L'amplificateur de courant complet, dont le schéma-bloc est présenté à la figure 3.8, constitue le système global de génération et de contrôle du courant délivré vers la charge. Il comprend :

- un circuit d'alimentation électrique, qui fournit les niveaux de tension nécessaires au bon fonctionnement du système ;
- une source de courant interne, responsable de la charge des supercondensateurs ;
- un circuit de contrôle maître, chargé de la supervision, de la communication et de la coordination entre les modules ;
- un ensemble de $\mathbf{M}$ rangées de $\mathbf{N}$ modules chacune, soit un total de $\mathbf{M} \times \mathbf{N}$ modules, assurant la génération et la régulation du courant de sortie ;
- la connexion de puissance avec avec l'échantillon à tester, telle qu'illustrée à la figure 3.9.

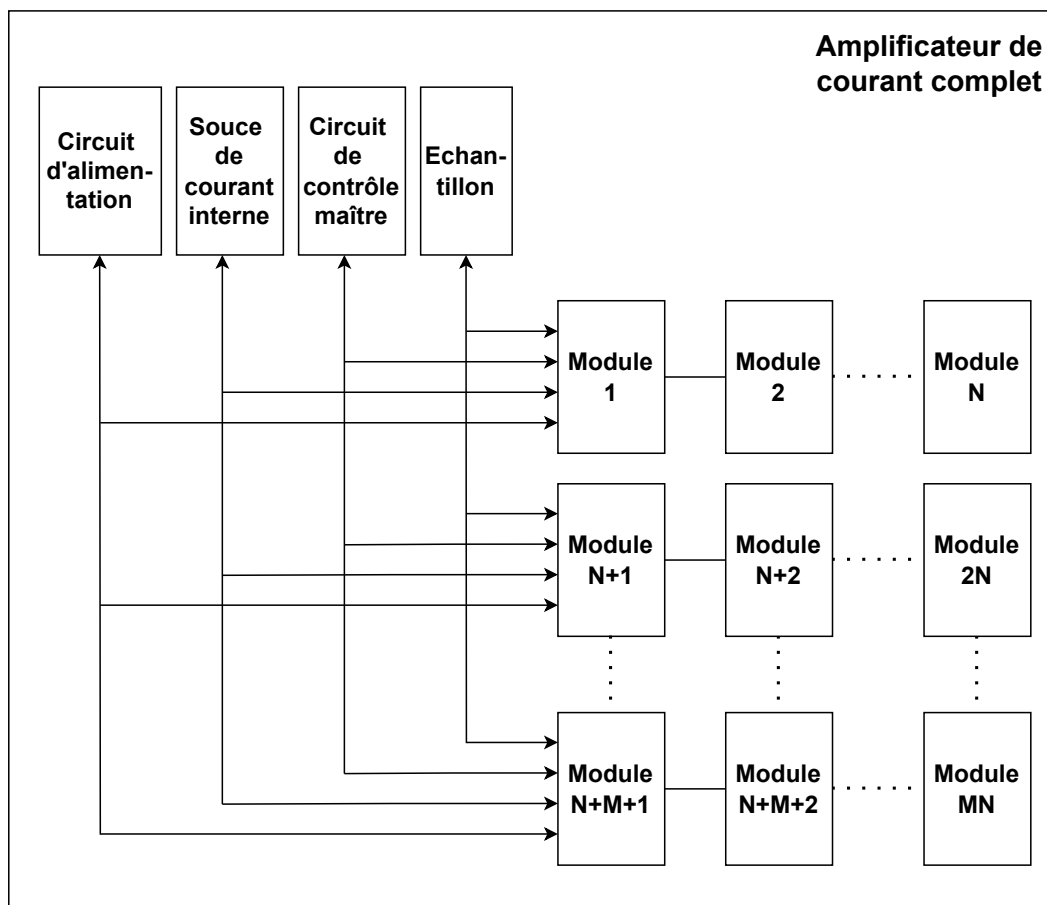


FIGURE 3.8 Schéma-bloc de l'amplificateur de courant complet.

3.2 Principe de fonctionnement général

Le fonctionnement de l'amplificateur de courant repose sur la charge des supercondensateurs, suivi de leur décharge à travers des transistors de puissance MOSFET de type NMOS, commandés par un signal appliqué à leur grille. Ce signal provient d'un circuit d'asservissement de courant. Cette décharge contrôlée permet de générer une impulsion de courant dans l'échantillon en vue de sa caractérisation.

Dans l'architecture complète, l'amplificateur de courant est constituée d'un nombre $M \times N$ de modules, tel que mentionné précédemment. Chaque module intègre jusqu'à huit cellules de supercondensateurs C_1 à C_8 connectées en série lors de l'envoi de l'impulsion. L'ensemble des supercondensateurs actifs d'un module se décharge simultanément à travers un unique transistor de puissance Q , commun à l'ensemble du module, lorsqu'un signal de commande est appliqué à sa grille et que le relais S est fermé. La résistance R_{sense} est utilisée pour la mesure du courant généré par le module.

Plusieurs modules peuvent ensuite être connectés en parallèle afin que leurs courants s'additionnent, fournissant ainsi le courant total injecté dans l'échantillon, lequel est mesuré à l'aide de la résistance R_{shunt} . Ce fonctionnement est illustré à la figure 3.9.

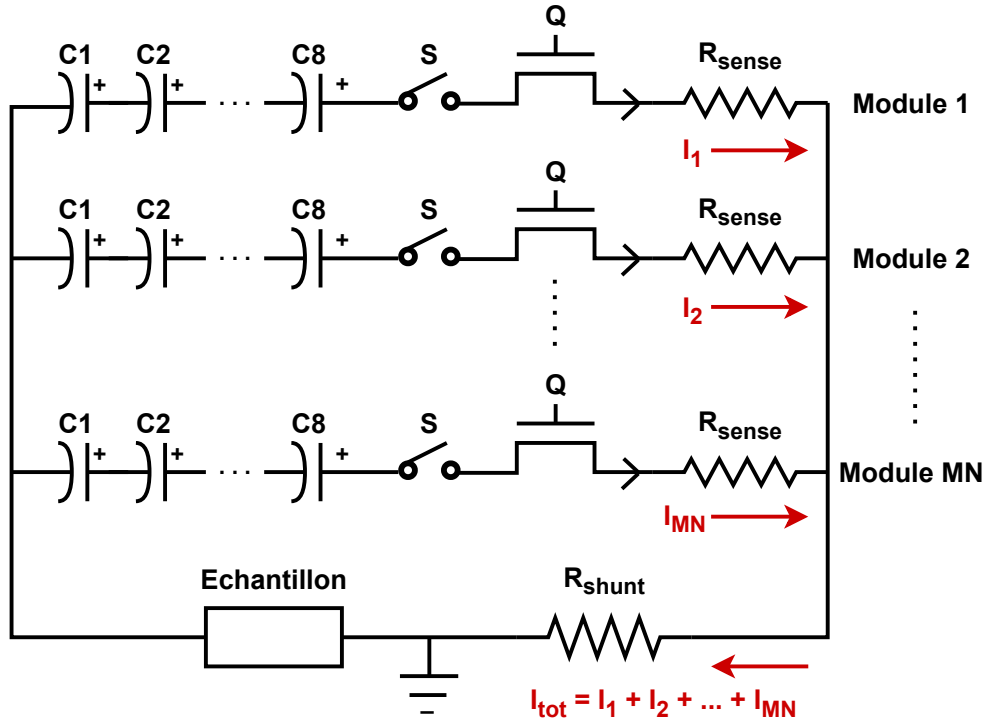


FIGURE 3.9 Principe de fonctionnement général de l'amplificateur de courant complet.

3.3 La problématique du branchement en série de supercondensateurs

Les supercondensateurs présentent un intérêt en raison de leur grande capacité à stocker de l'énergie et de leur pouvoir à délivrer de forts courants. Ils sont donc retenus comme dispositifs de stockage d'énergie dans le cadre de ce projet. Cependant, leur tension nominale unitaire, généralement limitée entre 2,7 et 3 V, est insuffisante pour les niveaux de tension requis par l'application visée. Afin d'obtenir une tension globale exploitable, plusieurs supercondensateurs doivent donc être associés en série.

Le branchement de condensateurs ou de supercondensateurs en série pose problème en raison de la variabilité des valeurs de capacité propre à chaque condensateur. En effet, du fait des tolérances de fabrication et de l'évolution de la capacité avec le vieillissement de la composante, ces valeurs peuvent présenter des variations significatives [10].

La tension aux bornes d'un condensateur se calcule ainsi :

$$v(t) = \frac{1}{C} \int_0^t i(\tau) d\tau = \frac{q(t)}{C} = \frac{Q}{C}. \quad (3.1)$$

Dans le cas de condensateurs branchés en série, le courant traversant chacun des condensateurs est identique. La charge $Q = q(t)$ est donc la même pour tous les condensateurs, ce qui implique que la tension à leurs bornes dépend uniquement de l'inverse de leur capacité :

$$v_1(t) = \frac{Q}{C_1}, \quad v_2(t) = \frac{Q}{C_2}, \quad \dots \quad v_n(t) = \frac{Q}{C_n}. \quad (3.2)$$

Ainsi, un condensateur dont la capacité est inférieure à celle des autres condensateurs terminera sa recharge à une tension plus élevée que les autres. Il existe alors un risque de dépassement de la tension admissible du condensateur, pouvant conduire à un claquage.

Dans le cas des supercondensateurs, qui stockent une quantité d'énergie importante, un tel phénomène peut avoir des conséquences graves et conduire à la destruction non seulement du supercondensateur, via son explosion, mais de tout le module, voir pire. Ces contraintes justifient le recours à des dispositifs d'équilibrage actif de la charge des supercondensateurs.

3.4 Équilibrage actif de la charge des supercondensateurs

Le système d'équilibrage des tensions a pour objectif de répartir uniformément la tension entre les supercondensateurs durant leur charge. Il agit en connectant ou en contournant individuellement chaque supercondensateur du reste de la chaîne en fonction de son état de charge, assurant ainsi sa protection contre toute surtension.

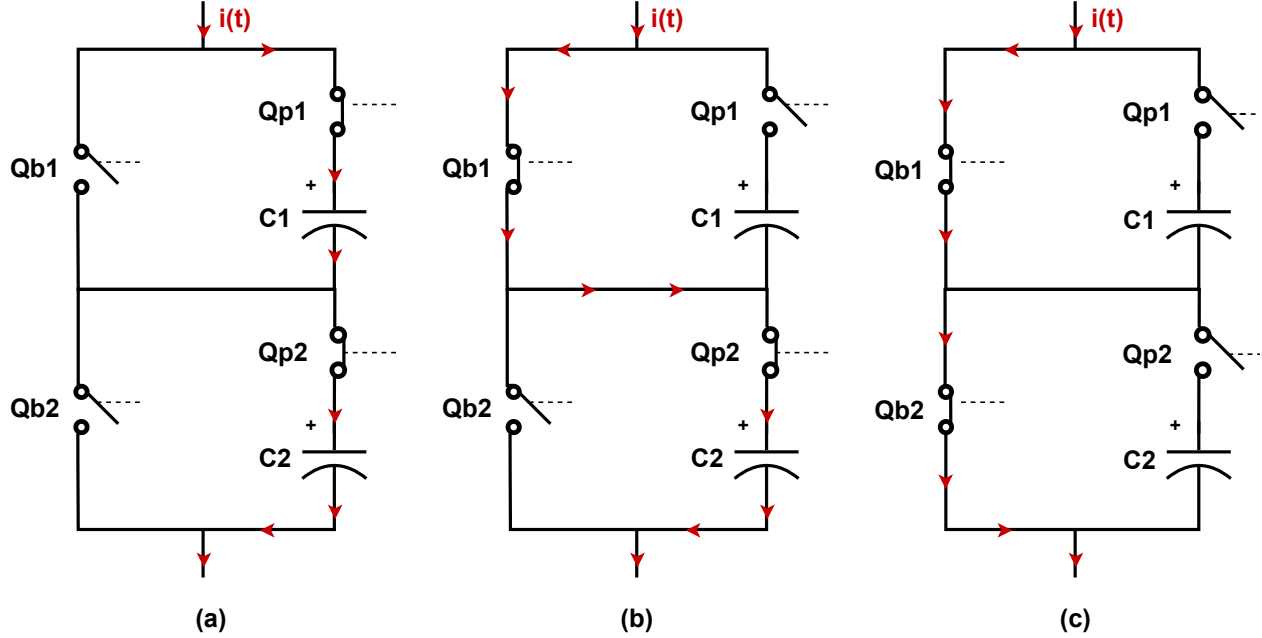


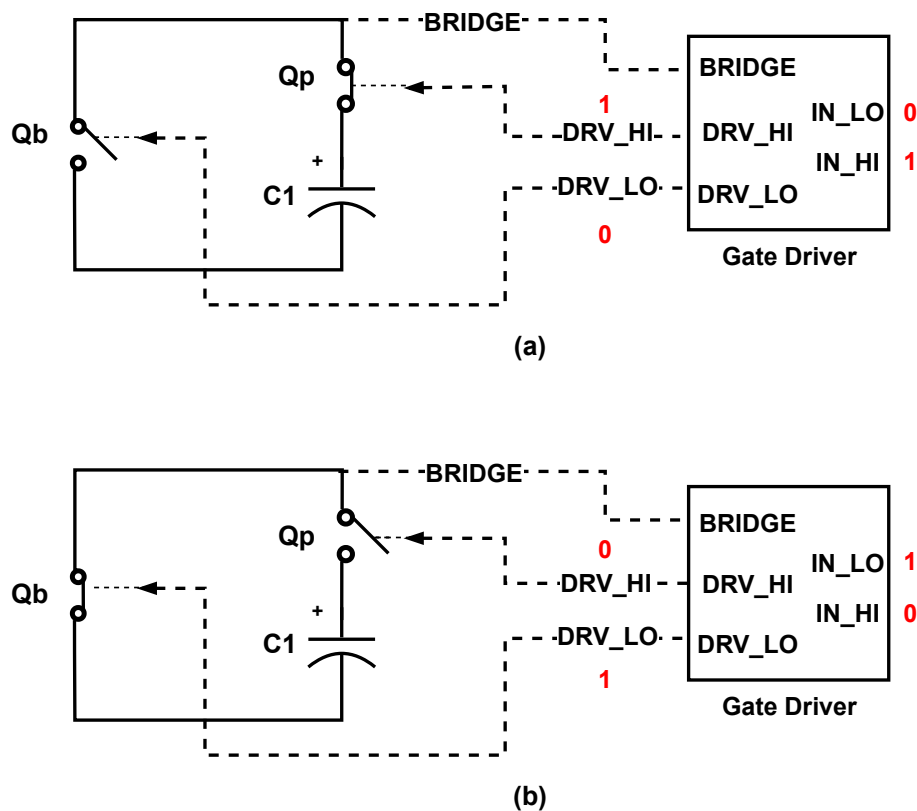
FIGURE 3.10 (a) Passage du courant dans C_1 et C_2 ; (b) contournement de C_1 et passage dans C_2 ; (c) contournement de C_1 et de C_2 .

Le circuit d'équilibrage actif repose sur l'utilisation de paires de transistors NMOS, Q_p et Q_b , commandés de manière complémentaire, de sorte que lorsque le premier est en conduction, le deuxième demeure bloqué, comme le montre la figure 3.10. Le modèle **BSC004NE2LS5AT** du fabricant **Infineon Technologies** a été sélectionné pour cette application en raison de sa capacité à supporter de très forts courants allant jusqu'à 400 A en continu, ainsi que de sa très faible résistance à l'état passant $R_{DS(on)}$, égale à 0,45 m Ω .

Pour chaque étage, un NMOS Q_p est placé en série avec le supercondensateur afin de permettre son inclusion dans la chaîne, tandis qu'un autre Q_b est placé en parallèle pour pouvoir contourner le supercondensateur lorsqu'il est pleinement chargé. Ainsi, pour mettre les supercondensateurs en série, le Q_p est mis en conduction (état passant) tandis que Q_b est bloqué. À l'inverse, pour isoler les condensateurs qui sont pleinement chargé de ceux qui ne le sont pas, Q_p est bloqué et le Q_b est passant. La figure 3.10 illustre les différents états de connexion de deux supercondensateurs C_1 et C_2 avec l'architecture proposée. Les transistors NMOS sont schématisés sous forme d'interrupteurs commandés. Dans la configuration (a), deux supercondensateurs sont connectés en série. La configuration (b) montre un cas où le supercondensateur C_1 est isolé du circuit tandis que l'autre reste inclus dans la chaîne. Enfin, la configuration (c) représente la situation où les deux supercondensateurs sont contournés.

IN_HI	IN_LO	DRV_HI (Q_p)	DRV_LO (Q_b)
1	0	1 (en conduction)	0 (en blocage)
0	1	0 (en conduction)	1 (en blocage)

TABLEAU 3.1 États de commande des transistors NMOS.

FIGURE 3.11 Commande des NMOS au moyen du *Gate Driver* pour : (a) passage du courant dans C_1 ; (b) contournement de C_1 .

Le pilotage des transistors NMOS est assuré par le *gate driver* **NCP5304DR2G** du fabricant **Onsemi**. Cette composante dispose de deux entrées, IN_LO et IN_HI, et délivre deux sorties, DRV_LO et DRV_HI, respectivement dédiées à la commande du NMOS de passage Q_p et du NMOS de contournement Q_b . Elle présente également l'entrée BRIDGE, correspondante au point de tension commun entre les deux transistors. Les états de commande des NMOS délivrés par le *Gate Driver* sont définis dans le tableau 3.1, tandis que les schémas électriques correspondants sont présentés à la figure 3.11.

3.5 Circuiterie détaillée d'une cellule

3.5.1 Circuit de gestion de la charge du supercondensateur

La cellule constitue l'élément fondamental du système, regroupant les supercondensateurs et les circuits assurant leur charge, leur décharge ainsi que le contrôle de ces phases.

Le supercondensateur choisi pour ce projet est le **UC0370-300-RSS**, du fabricant **LICAP Technologies, Inc.**, présentant une capacité de 370 F et une tension nominale de 3 V. Ce choix repose sur sa très grande capacité, lui permettant d'emmagasiner une énergie de 0,46 Wh (1656 J), ainsi que sur sa faible résistance série équivalente (ESR) de 1,8 mΩ, autorisant des courants de décharge élevés allant jusqu'à 21 A en régime continu, tout en présentant un coût très raisonnable de 24 \$ CA par unité, pouvant être réduit à 17 \$ CA par unité pour une commande supérieure à 128 unités.

Une source de courant de 15 A est utilisée pour la charge des supercondensateurs. Cette valeur a été retenue afin d'assurer un compromis entre la rapidité de la charge et un niveau de courant compatible avec un dimensionnement réaliste des pistes des cartes de circuits électroniques du projet. Dans ces conditions, le temps nécessaire pour charger complètement un supercondensateur jusqu'à sa tension nominale de 3 V est donné par :

$$t_{\text{charge}} = \frac{Q}{I} = \frac{CV}{I} = \frac{370 \times 3}{15} \approx 74 \text{ s} \approx 1 \text{ min } 14 \text{ sec.} \quad (3.3)$$

La figure 3.12 présente le circuit de gestion de la charge du supercondensateur mis en œuvre. Un comparateur à hystérésis est utilisé afin de contrôler la charge de chaque supercondensateur, d'introduire une marge autour du seuil de charge et d'éviter des commutations répétées lorsque la tension du supercondensateur s'en approche. Les seuils de basculement sont fixés à 2,95 V et 3 V, ce qui définit une hystérésis de 50 mV. Le supercondensateur est ainsi considéré comme "chargé" lorsque sa tension atteint 3 V, et comme "déchargé" lorsque celle-ci redescend sous 2,95 V, soit une baisse de 50 mV, qui ne prend qu'une seconde à recharger avec un courant de 15 A.

La tension mesurée aux bornes du supercondensateur est comparée à ce seuil nominal de 3 V, correspondant à la tension maximale admissible. Tant que la tension reste inférieure au seuil de charge, la sortie du comparateur demeure à l'état haut (+12 V), et le supercondensateur demeure connecté en série avec les autres éléments de la chaîne afin de poursuivre sa charge. Lorsque la tension atteint 3 V, la sortie du comparateur bascule à l'état bas (0 V), ce qui active automatiquement le transistor NMOS de contournement du supercondensateur concerné, interrompant ainsi sa charge. Le circuit passe alors de la configuration (a) à la configuration

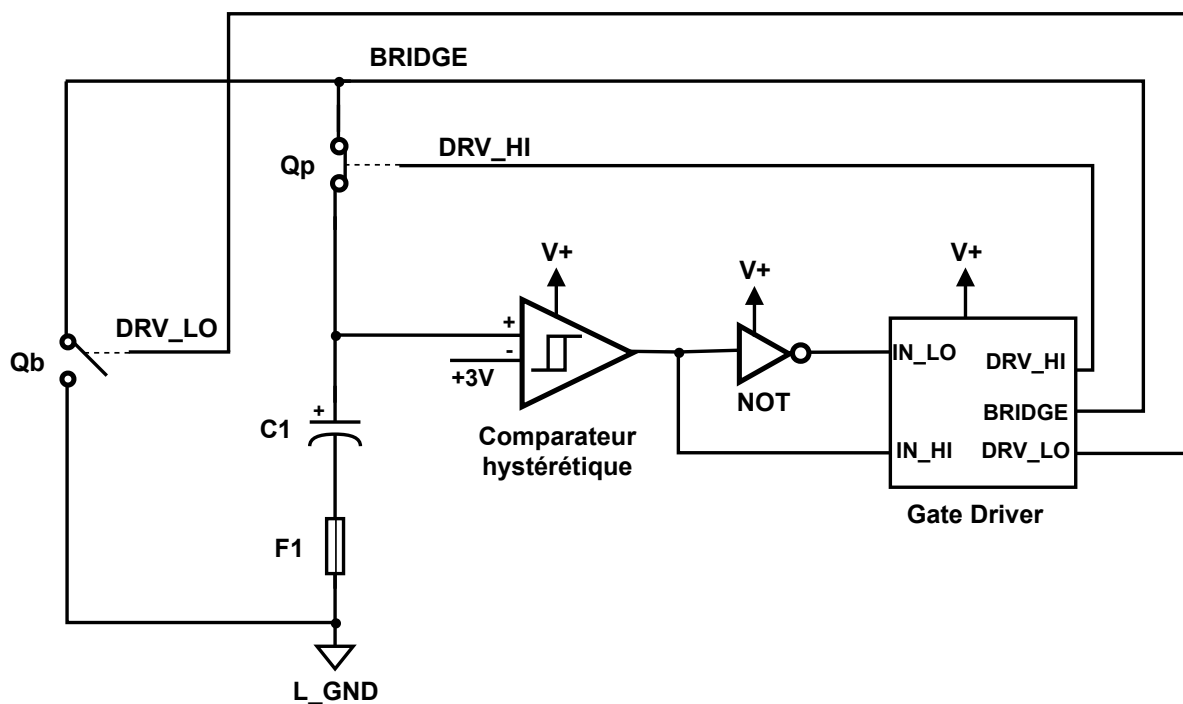


FIGURE 3.12 Circuit de commande des NMOS.

(b) sur la figure 3.11. La sortie du comparateur est appliquée à l'entrée IN_HI du *Gate Driver*, tandis qu'une porte logique *Not* génère le signal complémentaire destiné à l'entrée IN_LO.

Le fonctionnement du *Gate Driver* empêche les deux NMOS d'être activés simultanément, évitant tout court-circuit du supercondensateur. Bien que cette situation ne soit pas censée se produire en fonctionnement normal, un fusible de puissance est placé en série avec chaque supercondensateur afin de protéger le circuit en cas de défaillance d'un NMOS ou d'une commande simultanée accidentelle des deux transistors. En effet, si un court-circuit se produisait entre les deux bornes d'un supercondensateur de grande capacité, cela conduirait à une décharge quasi-instantanée de l'énergie stockée, générant un courant très élevé (~ 1000 A) qui endommagera les transistors NMOS et les pistes du circuit imprimé. Le fusible constitue alors une protection qui interrompt le courant dans une telle situation.

Le fusible retenu est le modèle **0297030.WXNV** du fabricant **Littelfuse Inc.**, de calibre 30 A. Ce choix repose sur sa capacité à supporter le courant nominal de fonctionnement du supercondensateur tout en assurant une coupure rapide et fiable en cas de court-circuit, garantissant la protection des composantes et du circuit imprimé. La figure A.1 de l'annexe A présente la courbe de coordination de ce fusible [16]. De plus, il coûte peu cher (0,36 \$ CA), étant grandement utilisé dans l'industrie automobile.

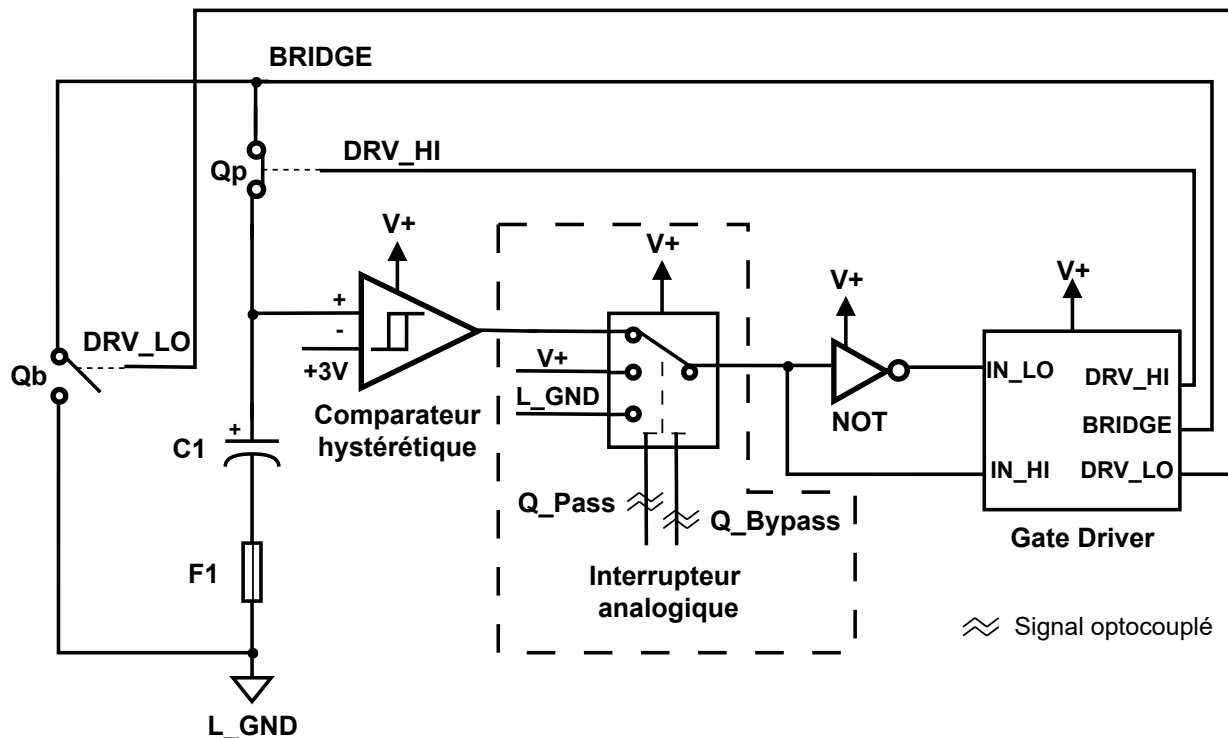


FIGURE 3.13 Circuit de commande des NMOS de la figure 3.12, dans lequel un interrupteur analogique a été ajouté pour forcer la commande à des états spécifiques.

En complément de la régulation automatique assurée lors de la charge des supercondensateurs, certains états de fonctionnement du système requièrent une commande imposée des transistors NMOS. Dans ces situations, l'état logique des signaux de commande est fixé de manière explicite afin de garantir un comportement déterminé du circuit, indépendamment des mesures de tension.

Lorsque l'ensemble des supercondensateurs doit être connecté en série, notamment lors de l'envoi de l'impulsion de courant, le signal **IN_HI** est forcé à l'état haut (1) tandis que **IN_LO** est maintenu à l'état bas (0). Inversement, lorsque les supercondensateurs doivent être contournés, le signal **IN_HI** est maintenu à l'état bas (0) et **IN_LO** à l'état haut (1). Cette situation intervient notamment lorsque les masses locales des cellules (**L_GND**) doivent être reliées à la masse globale, tel que détaillé dans la sous-section 3.7.5.

Pour assurer la commutation entre une commande automatique des NMOS - basée sur la tension mesurée aux bornes des supercondensateurs - et une commande imposée, un interrupteur analogique est intégré au circuit, tel qu'illustré à la figure 3.13. Sous le contrôle des signaux optocouplés **Q_Pass** et **Q_Bypass**, détaillés dans la sous-section 3.7.2, cet interrupteur redirige le signal de commande sélectionné vers les entrées du *Gate Driver*, permettant ainsi

d'imposer l'état des transistors NMOS selon l'état de fonctionnement du système.

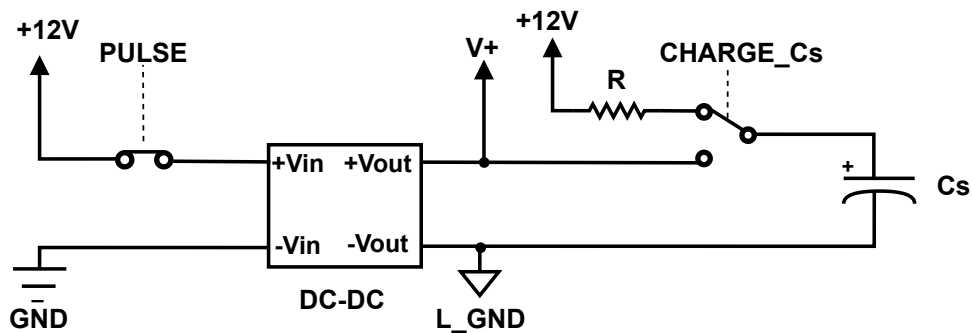
3.5.2 Système d'alimentation locale et gestion du bruit

Chaque cellule dispose de sa propre masse locale, indispensable pour assurer l'isolation électrique entre les différents niveaux du système. Cette masse locale joue un rôle central dans le circuit de contrôle de la charge des supercondensateurs : lors de la comparaison entre la tension mesurée et la tension désirée, le comparateur doit être référencé à la masse locale de la cellule afin d'assurer une mesure fiable et une décision correcte.

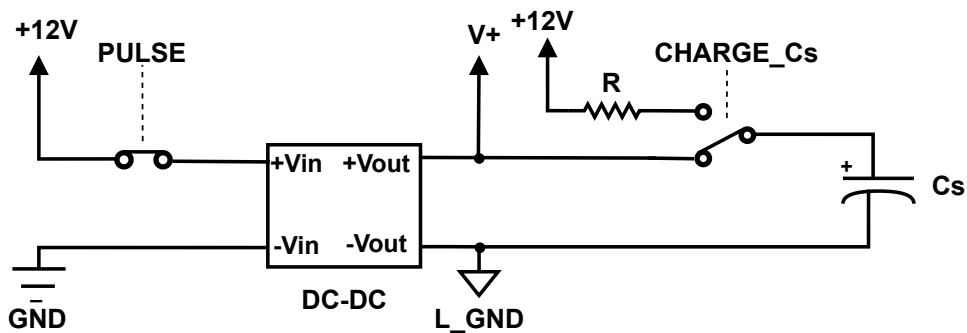
Pour répondre à cette exigence, un convertisseur DC-DC isolé est utilisé, tel qu'illustré à la figure 3.14. Le **CRE1S1212SC** du fabricant **Murata Power Solutions Inc.** est retenu pour cette application en raison de son isolation galvanique intégrée entre l'alimentation d'entrée et celle de sortie, et de sa capacité à assurer une conversion DC-DC $+12\text{ V}/+12\text{ V}$. Il reçoit donc en entrée une alimentation $+12\text{ V}$ référencée à la masse globale et délivre en sortie une alimentation $+12\text{ V}$ référée à une masse locale propre à la cellule concernée. Le nombre de convertisseurs DC-DC mis en œuvre est égal au nombre total de cellules, soit jusqu'à huit par module.

Le fonctionnement interne d'un convertisseur DC-DC génère un bruit de commutation non négligeable. Or, comme mentionné dans le chapitre 1, la mesure de tensions extrêmement faibles rend le système particulièrement sensible au bruit. Dans ce contexte, ce bruit est susceptible d'altérer significativement la qualité des mesures de tension lors de l'envoi de l'impulsion. Il est donc nécessaire de désactiver le convertisseur DC-DC pendant l'envoi de l'impulsion et de prévoir, pour chaque cellule, une source d'alimentation temporaire locale indépendante. Une solution consiste à ajouter, pour chaque cellule, une capacité d'alimentation, notée C_s . Cette capacité est chargée dès la mise sous tension du circuit au moyen d'un relais unipolaire à deux directions (SPDT), schématisé sous la forme d'un interrupteur SPDT, qui la relie à l'alimentation $+12\text{ V}$ via une résistance de limitation de courant R , tel qu'illustré à la figure 3.14(a).

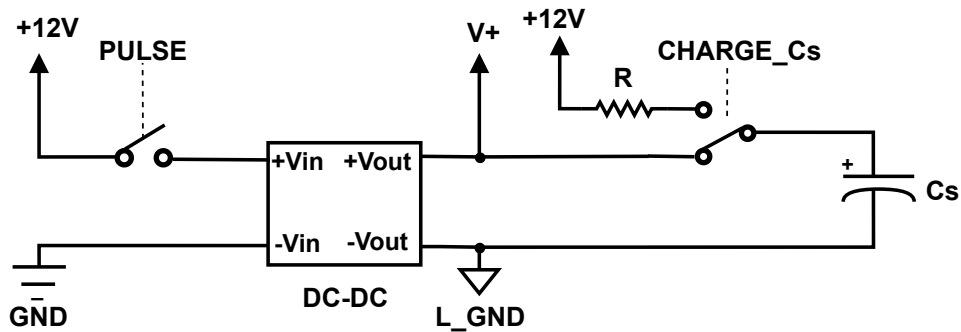
Une fois chargée, C_s reste connectée à la borne de sortie du convertisseur DC-DC via ce relais et conserve sa charge jusqu'à l'envoi de l'impulsion, tel que montré à la figure 3.14(b). Au moment de l'impulsion, l'alimentation du convertisseur DC-DC est débranchée par un second relais (également représenté sous forme d'un interrupteur), et C_s devient alors la seule source d'alimentation de la cellule, tel qu'illustré à la figure 3.14(c). Ce dispositif garantit une alimentation locale silencieuse et isolée pendant la phase d'amplification du courant et les mesures faites sur l'échantillon.



(a)



(b)



(c)

FIGURE 3.14 Fonctionnement de l'alimentation locale : (a) charge de C_s via l'alimentation +12 V ; (b) alimentation par le convertisseur DC-DC avec maintien de la charge de C_s ; (c) alimentation par C_s après débranchement du convertisseur DC-DC.

La capacité d'alimentation retenue est constituée de la mise en série de deux supercondensateurs de type **ADCM-S07R5SA105Qb**, du fabricant **Abrakon LLC**. Chaque supercondensateur présente une capacité de 1 F et une tension nominale de 7,5 V, ce qui conduit à une capacité équivalente de 0,5 F et à une tension totale nominale de 15 V.

La résistance de limitation de courant choisie est de $22\ \Omega$ et peut dissiper 16 W en continu. Sous une alimentation de $V_s = 12\text{ V}$, cette résistance limite le courant de charge maximal à 0.55 A, assurant ainsi une charge contrôlée des capacités d'alimentation.

$$I_{\max} = \frac{V_s}{R} = \frac{12}{22} \approx 0,55\text{ A}. \quad (3.4)$$

La puissance dissipée dans la résistance de limitation est maximale au début de la charge et vaut 6.6 W, donc la résistance de 16 W retenue offre ainsi une marge de sécurité confortable.

$$P_{\max} = I_{\max}^2 R = 0,55^2 \cdot 22 \approx 6,6\text{ W}. \quad (3.5)$$

L'évolution de la tension aux bornes de la capacité d'alimentation C_s chargée sous une tension d'alimentation $V_s = 12\text{ V}$ est décrite par la loi de charge d'un circuit RC :

$$V_{C_s}(t) = 12 \left(1 - e^{-t/\tau}\right), \quad (3.6)$$

où $\tau = RC_s$ représente la constante de temps du circuit.

Pour une résistance $R = 22\ \Omega$ et une capacité $C_s = 0,5\text{ F}$, la constante de temps vaut :

$$\tau = RC_s = 22 \times 0,5 = 11\text{ s}. \quad (3.7)$$

Le temps nécessaire pour atteindre une tension de $V_{C_s} = 11,9\text{ V}$, correspondant à environ 99 % de la tension finale, est obtenu en résolvant l'expression précédente :

$$t = -\tau \ln\left(1 - \frac{11,9}{12}\right). \quad (3.8)$$

Donc ce temps vaut :

$$t \approx 4,8\tau \approx 4,8 \times 11 \approx 53\text{ s}. \quad (3.9)$$

Ainsi, la capacité d'alimentation atteint une charge quasi complète après environ 53 s. Ce temps d'attente n'arrive qu'au moment de mettre l'appareil sous fonction. Par la suite, la tension de C_s est maintenue avec la connexion au convertisseur DC-DC (figure 3.14(b)).

3.5.3 Résistance de décharge des supercondensateurs

À la mise hors tension de l'amplificateur de courant complet, chaque supercondensateur doit être entièrement déchargé afin d'éliminer tout risque pour l'utilisateur et de prévenir une dégradation progressive des composantes. Pour cette raison, une résistance de décharge est placée aux bornes de chaque supercondensateur, tel qu'illustré à la figure 3.15, qui présente la circuiterie complète d'une cellule. La décharge intervient uniquement dans deux situations : automatiquement lors de l'arrêt complet du système, ou en cas de défaut nécessitant la mise hors service du module concerné.

La commande de cette résistance de décharge est assurée par un relais de type **CPC1114NTR** du fabricant **IXYS Integrated Circuits Division**. Il s'agit d'un relais à état solide à transistors PNP, choisi pour sa configuration normalement fermée. En l'absence de commande, il établit la connexion entre le supercondensateur et sa résistance de décharge, assurant ainsi une décharge passive lorsque le système est inactif. Lorsqu'une commande de fonctionnement est appliquée, le relais s'ouvre et interrompt la décharge, permettant l'exploitation normale du supercondensateur. Cette commande est maintenue active durant toute la durée de l'utilisation de l'amplificateur de courant complet afin d'empêcher toute décharge non désirée des supercondensateurs. Dans les schémas électriques suivants, ce relais est représenté sous la forme d'un interrupteur.

La résistance de décharge retenue est une résistance de $5,6 \, \Omega$ et peut dissiper $16 \, \text{W}$ en continu. Pour une supercapacité de $C = 370 \, \text{F}$ chargée à une tension initiale de $3 \, \text{V}$, la décharge à travers cette résistance suit la loi exponentielle :

$$V(t) = V_0 e^{-t/RC}. \quad (3.10)$$

La constante de temps associée vaut :

$$\tau = RC = 2072 \, \text{s} \approx 0,58 \, \text{h}. \quad (3.11)$$

La tension chute ainsi à environ 5 % de sa valeur initiale après 3τ , soit approximativement 1,7 h, et devient négligeable après environ 5τ , correspondant à une décharge quasi complète en moins de 3 h.

La puissance maximale dissipée dans la résistance de décharge apparaît au début du processus, lorsque la tension aux bornes du supercondensateur est maximale. Elle s'exprime par :

$$P_{\max} = \frac{V_0^2}{R} = \frac{3^2}{5,6} \approx 1,6 \, \text{W}. \quad (3.12)$$

Cette valeur demeure largement inférieure à la puissance nominale de 16 W de la résistance sélectionnée, assurant ainsi un fonctionnement sûr avec une marge thermique confortable tout au long de la décharge.

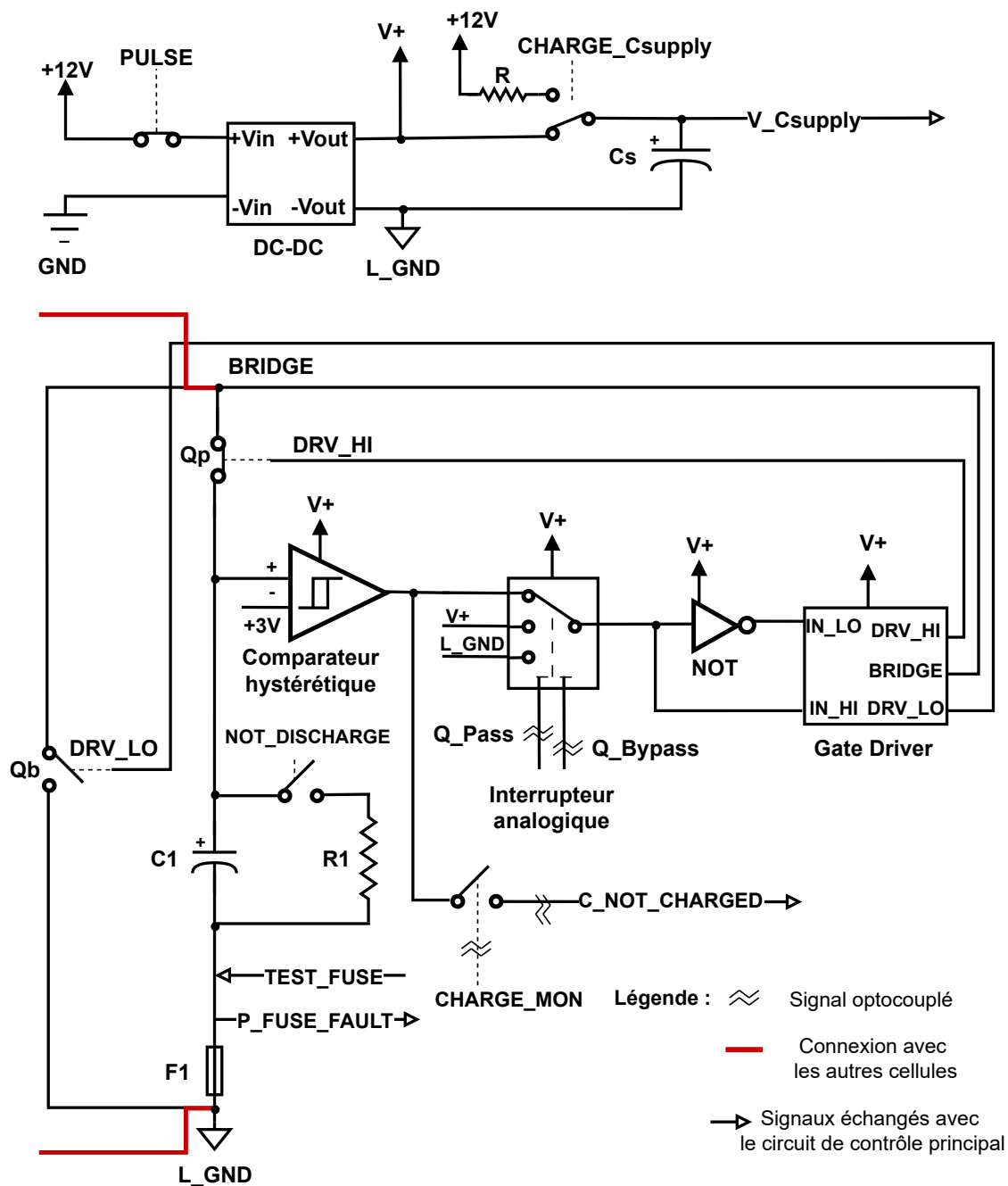


FIGURE 3.15 Schéma fonctionnel complet d'une cellule.

3.5.4 Signaux de surveillance et de contrôle

Plusieurs signaux de mesure sont nécessaires pour assurer la supervision des cellules et sont transmis au circuit de contrôle principal du module pour assurer un suivi du fonctionnement. Ces signaux sont définis ci-dessous, et présentés à la figure 3.15 :

- **C_Not_Charged** : indique qu'un supercondensateur n'est pas encore complètement chargé. Ce signal est issu de la sortie du comparateur hystérétique indiquant l'état de charge du supercondensateur, puis transmis à travers un optocoupleur afin d'être référencé à la masse globale. Il n'est actif que pendant l'état de charge des supercondensateurs, l'activation étant assurée par le signal **CHARGE_MON** optocouplé, comme détaillé dans la sous-section 3.7.2.
- **V_Csupply** : transmet la valeur de la tension aux bornes de C_s vers le circuit de contrôle principal, qui l'interprète afin de déterminer l'état de charge de C_s , comme détaillé à la sous-section 3.7.5.
- **P_Fuse_Fault** : permet la détection de l'état du fusible de puissance. La vérification de sa continuité est réalisée par l'application d'une tension de +5 V à l'aide du signal de test **Test_Fuse**. Le signal de retour **P_Fuse_Fault** permet ensuite de déterminer son état. Des informations complémentaires sont présentées à la sous-section 3.7.2.

3.6 Circuiterie détaillée d'un module

Après avoir présenté la circuiterie détaillée d'une cellule, cette sous-section s'intéresse à la structure d'un module. Ce dernier regroupe plusieurs cellules, ainsi qu'un circuit de commutation de puissance, un circuit d'asservissement de courant (inclut dans le circuit de contrôle et de protection) et un circuit de contrôle principal. Il constitue ainsi l'unité fonctionnelle élémentaire de l'amplificateur de courant complet.

3.6.1 Circuit de commutation de puissance

Le circuit de commutation de puissance, illustré à la figure 3.16, regroupe l'ensemble des composantes responsables de la délivrance de l'impulsion de courant vers l'échantillon. Il comprend le transistor de puissance Q_1 , responsable de la commutation du courant de l'impulsion. Le **IXFN520N075T2** du fabricant **IXYS** a été retenu pour cette fonction, pour sa capacité à supporter des courants très élevés, pour sa grande masse thermique, ainsi que pour sa faible résistance à l'état passant ($R_{DS(on)} \approx 1,8 \text{ m}\Omega$), limitant les pertes par conduction. Il tolère aussi jusqu'à 75 V de tension à ses bornes, ce qui le rend robuste aux surtensions inductives en cas d'interruption rapide du courant.

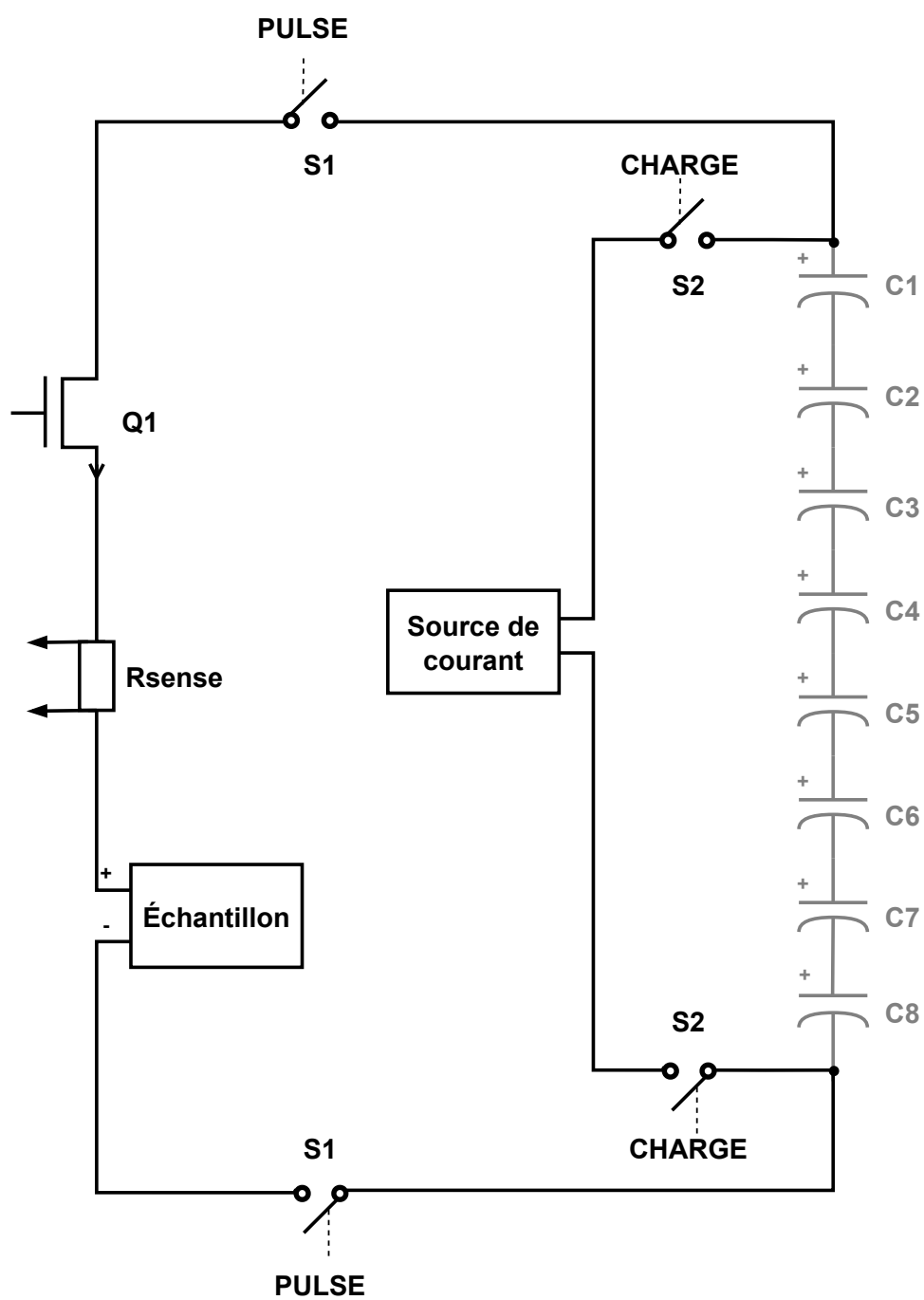


FIGURE 3.16 Circuit de commutation de puissance.

Ce circuit intègre également la résistance de mesure de courant (R_{sense}) à quatre terminaux, dont deux sont dédiées au passage du fort courant et deux à la mesure différentielle de la tension, image du courant délivré. Le modèle **TGHGCR0200FE** du fabricant **Ohmite** a été retenu pour sa faible résistance de 20 m Ω et pour la puissance élevée qu'elle peut dissiper (100 W), réduisant au minimum l'élévation de température pendant les impulsions de courant et garantissant une mesure fiable de celui-ci. La connexion vers l'échantillon est réalisée en série avec cette résistance de mesure.

Un relais S_1 est intégré à ce circuit afin d'assurer la connexion de l'ensemble des supercondensateurs au transistor de puissance lors de l'envoi de l'impulsion. Le modèle **AZSR250-2AE-12D** du fabricant **American Zettler** a été retenu pour sa rapidité de commutation, sa commande en 12 V et sa capacité à supporter des courants élevés de 55 A en continu, et beaucoup plus en impulsionnel, bien que cette donnée ne soit pas disponible. Le circuit inclut aussi un relais S_2 assurant la connexion des supercondensateurs avec la source de courant interne de 15 A afin de les charger. Le relais **PC375-2C-12S4-X** du fabricant **Picker Components** a été retenu en raison de sa capacité à commuter des courants jusqu'à 16 A sous une commande de 12 V. À noter que ces deux relais sont représentés à la figure 3.16 sous forme d'interrupteurs commandés afin de simplifier la lecture du schéma.

3.6.2 Circuit de contrôle et de protection

Le circuit de contrôle et de protection assure la commande et la régulation du courant délivré par le module, tout en effectuant des mesures pour la protection. Il inclut notamment un circuit d'asservissement du courant. La structure de ce circuit, illustrée conjointement avec une partie du circuit de commutation de puissance, est présentée à la figure 3.17.

Rôle des amplificateurs du circuit

Ce circuit reçoit en entrée la forme d'onde de l'impulsion de courant, sous la forme d'un signal de commande différentiel noté V_{PULSE_+} et V_{PULSE_-} . Plus de détails sur la forme de l'impulsion de courant sont présentés dans la sous-section 3.7.6.

Ce signal est d'abord traité par un amplificateur de différence U_1 , chargé de le référencer à la masse locale GND2 avec un gain G_1 fixé à 0,5. Le modèle **AD8274ARMZ-R7** du fabricant **Analog Devices Inc.** a été retenu pour cette application. Cet amplificateur permet le traitement robuste d'un signal différentiel à référence flottante. Son rôle principal est de compenser la chute de tension dans les barres à fort courant lors des impulsions, qui résulte un déplacement de la masse locale GND2 par rapport à la masse globale GND du circuit de

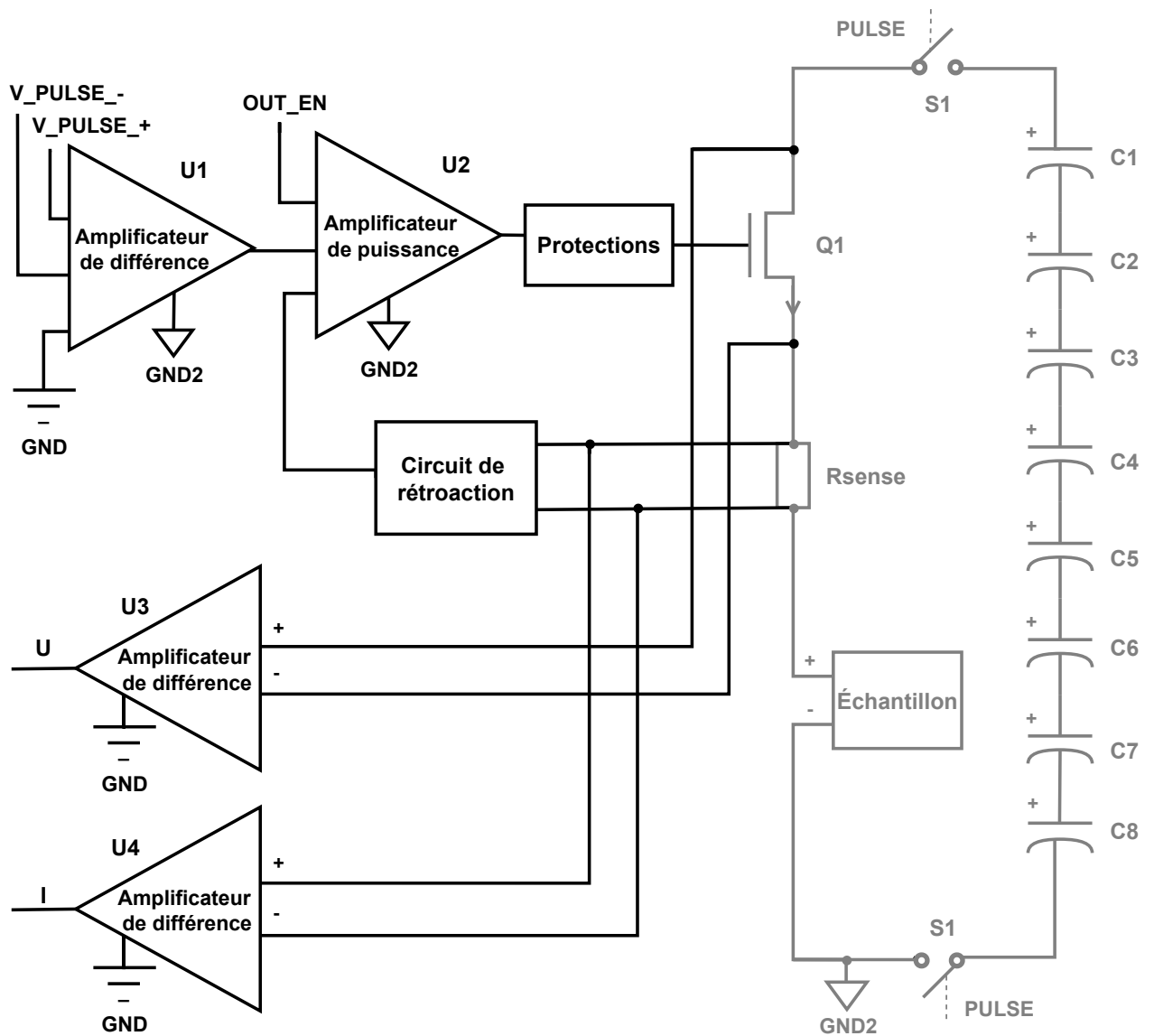


FIGURE 3.17 Circuit de contrôle et de protection.

contrôle. Sans l'amplificateur de différence, ce mouvement de masses dégraderait la précision et la stabilité de la forme d'onde du courant, pendant l'envoi des impulsions. L'amplificateur de courant garantit donc un courant d'impulsion fidèle à la commande.

Le signal ainsi référencé est ensuite envoyé à un amplificateur de puissance U_2 , qui alimente la grille du transistor de puissance du circuit de commutation. Le modèle **OPA548F/500** de **Texas Instruments** a été retenu pour sa capacité à délivrer des courants de sortie transitoires élevés, pouvant atteindre 3 A, ce qui est suffisant pour agir rapidement sur Q_1 .

Durant l'envoi de l'impulsion, plusieurs mesures sont effectuées, notamment une mesure de la tension aux bornes du transistor de puissance, au moyen de l'amplificateur différentiel U_3 , ainsi qu'une mesure de l'image du courant aux bornes de la résistance R_{sense} , à l'aide de l'amplificateur différentiel U_4 . Ces informations sont ensuite transmises au circuit de contrôle principal, qui calcule l'énergie cumulative dissipée dans Q_1 . Cette information est monitorée en temps réel par le microcontrôleur et l'impulsion de courant est interrompue si le seuil jugé sécuritaire est dépassé. Ce seuil est établi avec les informations de la fiche technique de Q_1 . Plus de détails sur cette fonctionnalité sont donnés à la section 3.7.5

Circuit de retroaction

Le circuit de retroaction, présenté à la figure 3.18, comprend un condensateur $C_5 = 10 \text{ nF}$, des résistances $R_6 = 1 \text{ k}\Omega$, $R_7 = 4 \text{ k}\Omega$, $R_8 = 1 \text{ k}\Omega$, ainsi qu'un potentiomètre $RV_1 = 1 \text{ k}\Omega$ permettant l'ajustement fin du gain de la boucle, afin que le gain du module soit précisément de 50 A/V par rapport au signal de commande différentiel d'entrée, $V_{\text{in}} = V_{\text{pulse+}} - V_{\text{pulse-}}$. La résistance équivalente intervenant dans le gain de l'amplificateur de puissance est définie par :

$$R_{\text{eq}} = (R_6 + RV_1) \parallel R_7. \quad (3.13)$$

Le gain G_2 de l'amplificateur de puissance vaut :

$$G_2 = 1 + \frac{R_{\text{eq}}}{R_8}. \quad (3.14)$$

Avec $RV_1 \in [0, 1 \text{ k}\Omega]$, $R_{\text{eq}} \in [0,8, 1,333] \text{ k}\Omega$, d'où :

$$G_2 \in [1,8; 2,333].$$

Puisque le gain de l'amplificateur différentiel d'entrée est de $G_1 = 0,5$, le gain total reliant la

consigne au courant mesuré via la résistance de mesure $R_{\text{sense}} = 0,02 \Omega$ est alors :

$$G_t = \frac{G_1 G_2}{R_{\text{sense}}} = \frac{0,5 G_2}{0,02} = 25 G_2 \in [45; 58,33]. \quad (3.15)$$

Cette plage de gain offre une marge suffisante pour ajuster précisément l'amplitude du courant à une valeur de 50 A/V, donc 1 V en entrée donne 50 A en sortie, et 2 V en entrée donne 100 A en sortie, ce qui est le maximum de courant admis par un module.

Le condensateur C_5 contribue à la stabilisation de la boucle en limitant sa bande passante. Cette dernière est déterminée par C_5 et la résistance équivalente vue à ses bornes, soit :

$$f_c = \frac{1}{2\pi R_{\text{eq}} C_5}. \quad (3.16)$$

En considérant les valeurs extrêmes de $R_{\text{eq}} \in [0,8; 1,333] \text{ k}\Omega$ et $C_5 = 10 \text{ nF}$, la fréquence de coupure se situe approximativement dans l'intervalle :

$$f_c \in [12; 20] \text{ kHz}.$$

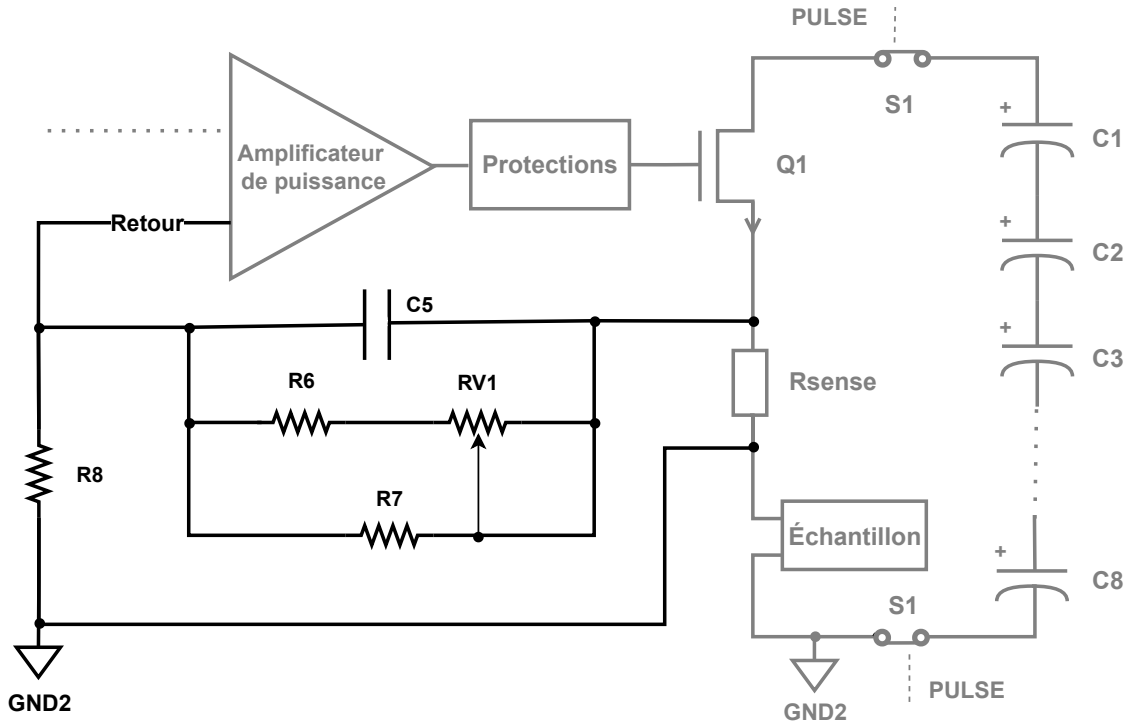


FIGURE 3.18 Boucle de rétroaction pour l'asservissement du courant.

Cette bande passante est largement supérieure aux fréquences caractéristiques des impulsions de courant générées, dont les temps de montée et de descente sont de l'ordre de la milliseconde. Elle permet ainsi d'assurer un suivi fidèle de la consigne tout en contribuant à la stabilité de la boucle de rétroaction.

Circuit de protection

Un circuit de protection est placé entre la sortie de l'amplificateur de puissance et la grille du transistor de puissance, tel qu'illustré à la figure 3.19. Il répond à une condition critique de fonctionnement : une défaillance du transistor de puissance, telle qu'un court-circuit entre la grille et le drain, présenté par la ligne rouge sur la figure, qui provoquerait une remontée de la tension des supercondensateurs vers la sortie de l'amplificateur de puissance. Cette tension peut atteindre des valeurs comprises entre 6 et 24 V, selon le nombre de supercondensateurs présents dans le module, et s'accompagner de courants élevés, surtout si la tension des supercondensateurs dépasse la tension d'alimentation de l'électronique de contrôle, soit 12 V.

Le circuit de protection mis en place comprend deux diodes TVS bidirectionnelles D_1 et D_2 de type **SMBJ10A** du fabricant **Littelfuse Inc.**, une résistance R_4 de $0,5\ \Omega$ et un fusible F_1 . Le fusible choisi est le **3402.0046.11** du fabricant **SCHURTER Inc.**, de calibre 750 mA et de tension nominale 63 V. La figure A.2 de l'annexe A présente la caractéristique temps-courant de ce fusible [17].

En cas de défaut entraînant une surtension sur la ligne de commande de la grille, D_2 entre en conduction dès que la tension à ses bornes dépasse son seuil de claquage, fixé à 11.1 V, établissant ainsi une liaison entre ce point et GND2. La conduction de D_2 entraîne alors le passage d'un courant élevé dans le fusible F_1 . Le fusible est dimensionné de manière à fondre avant toute dégradation de D_2 , tout en restant compatible avec le courant maximal transitoire pouvant être délivré par l'amplificateur de puissance. Cette action provoque une isolation immédiate de la sortie de l'amplificateur de puissance du reste du circuit de puissance.

La résistance R_4 et la diode D_1 constituent une protection redondante. En cas de défaillance de la diode D_2 , R_4 limite le courant susceptible de circuler vers D_1 qui assurera le rôle de D_2 en son absence. La résistance R_4 sert aussi à amortir les oscillations sur le courant de grille lors de variations rapides de celui-ci.

Enfin, la résistance R_5 , de valeur 5 k Ω , a pour rôle d'assurer la décharge de la grille du transistor de puissance après chaque commande.

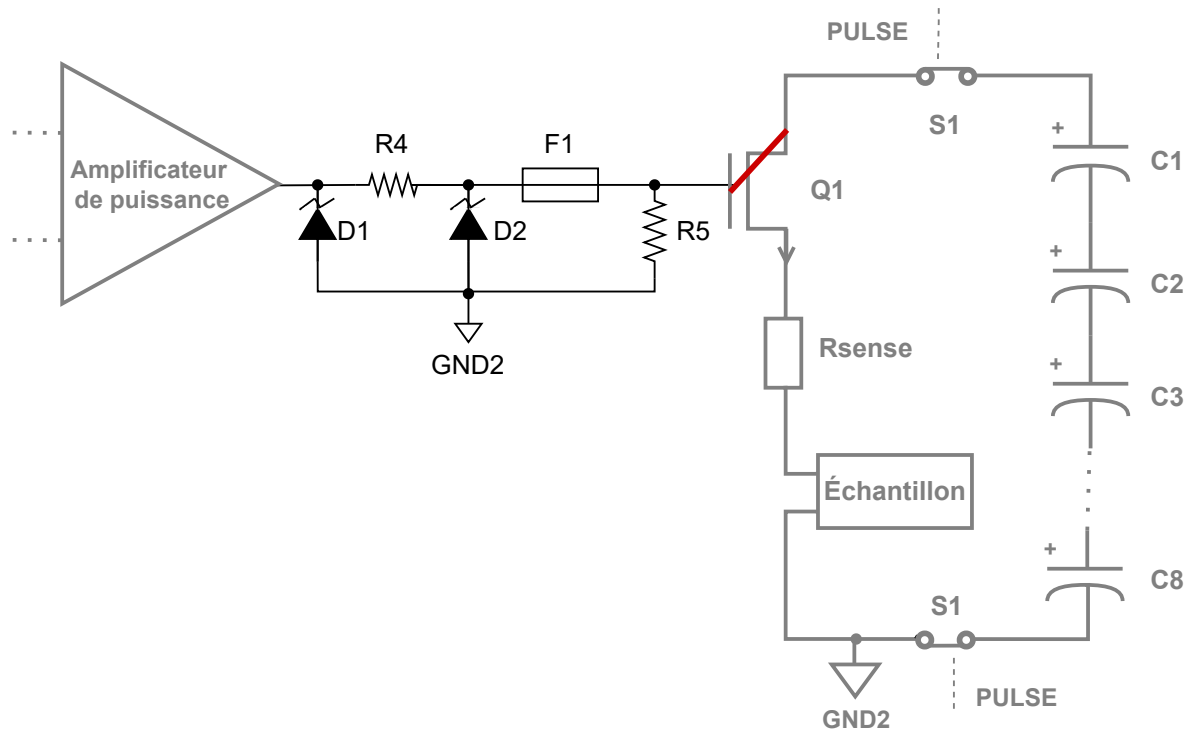


FIGURE 3.19 Circuit de protection.

3.6.3 Circuit de contrôle principal

Le circuit de contrôle principal assure la gestion locale du module. Son élément principal est un microcontrôleur, chargé de piloter les différents circuits du module par l'envoi des signaux de contrôle et la collecte des signaux de mesure, ainsi que d'assurer la communication avec le circuit maître de l'amplificateur de courant complet. Le principe de fonctionnement détaillé de ce circuit est présenté dans la sous-section 3.7.5.

3.7 Conception des circuits imprimés (PCB)

Cette section présente la réalisation des circuits électroniques décrits précédemment sous la forme de cartes électroniques réelles (*Printed Circuit Boards* — PCB) conçues et testées tout au long du projet. La conception des schémas électriques et des circuits imprimés a été réalisée à l'aide du logiciel KiCad. La légende utilisée pour tous les schémas des cartes présentées dans cette section est illustrée dans la figure 3.20.

Chaque cellule est constituée d'un PCB de contrôle des capacités et d'un PCB de puissance des capacités. Chaque module peut contenir jusqu'à huit cellules et comporte, un PCB de

contrôle principal, un PCB de commande du courant, et un PCB de puissance du courant intégrant le circuit de commutation. L'amplificateur de courant complet est constitué de plusieurs modules, supervisés par un unique PCB maître. Les sous-sections suivantes détaillent la composition de chacun de ces PCBs.

Les schémas présentés dans cette section correspondent aux dessins explicatifs de la circuiterie des cartes, tandis que les photographies de leurs versions finales, réalisées et validées au cours du projet, sont regroupées dans l'annexe C. Les noms attribués aux composantes dans cette section correspondent aux désignations réelles figurant sur les photographies des PCB.

3.7.1 PCB de puissance des capacités

Le PCB de puissance des capacités, présenté dans la figure 3.21 est le premier élément de la cellule. Il est directement relié au PCB de contrôle des capacités, avec lequel il échange l'ensemble des signaux décrits dans cette sous-section. Ce PCB regroupe le supercondensateur C_1 , ainsi que le circuit de commutation associé, constitué des deux transistors NMOS Q_p et Q_b . Le transistor Q_p est commandé par le signal `DRV_HI`, tandis que Q_b est commandé par le signal `DRV_LO`. Ces deux signaux sont fournis par le *gate driver* situé sur le PCB de contrôle des capacités, tel que détaillé dans la sous-section 3.5.1. Le signal `BRIDGE` permet de référencer la tension de commande au point situé entre les deux transistors.

Ce PCB intègre également le relais de décharge S_1 permettant de connecter le supercondensateur à sa résistance de décharge R_1 lors de la mise hors tension du circuit. Ce relais est commandé par les signaux `C_NOT_DISCHARGE_+` et `C_NOT_DISCHARGE_-`. Le fusible de protection F_1 est placé en série avec le supercondensateur, et son état est surveillé grâce au signal `TEST_FUSE`. Enfin, chaque PCB de puissance de capacités est référencé à sa propre masse locale, notée `L_GND`.

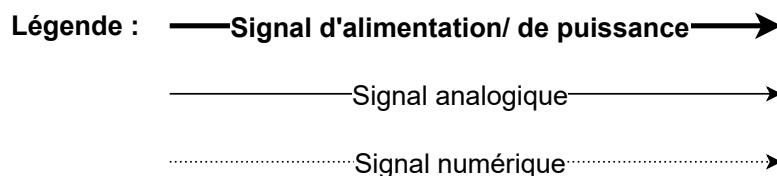


FIGURE 3.20 Légende commune aux schémas des cartes électroniques.

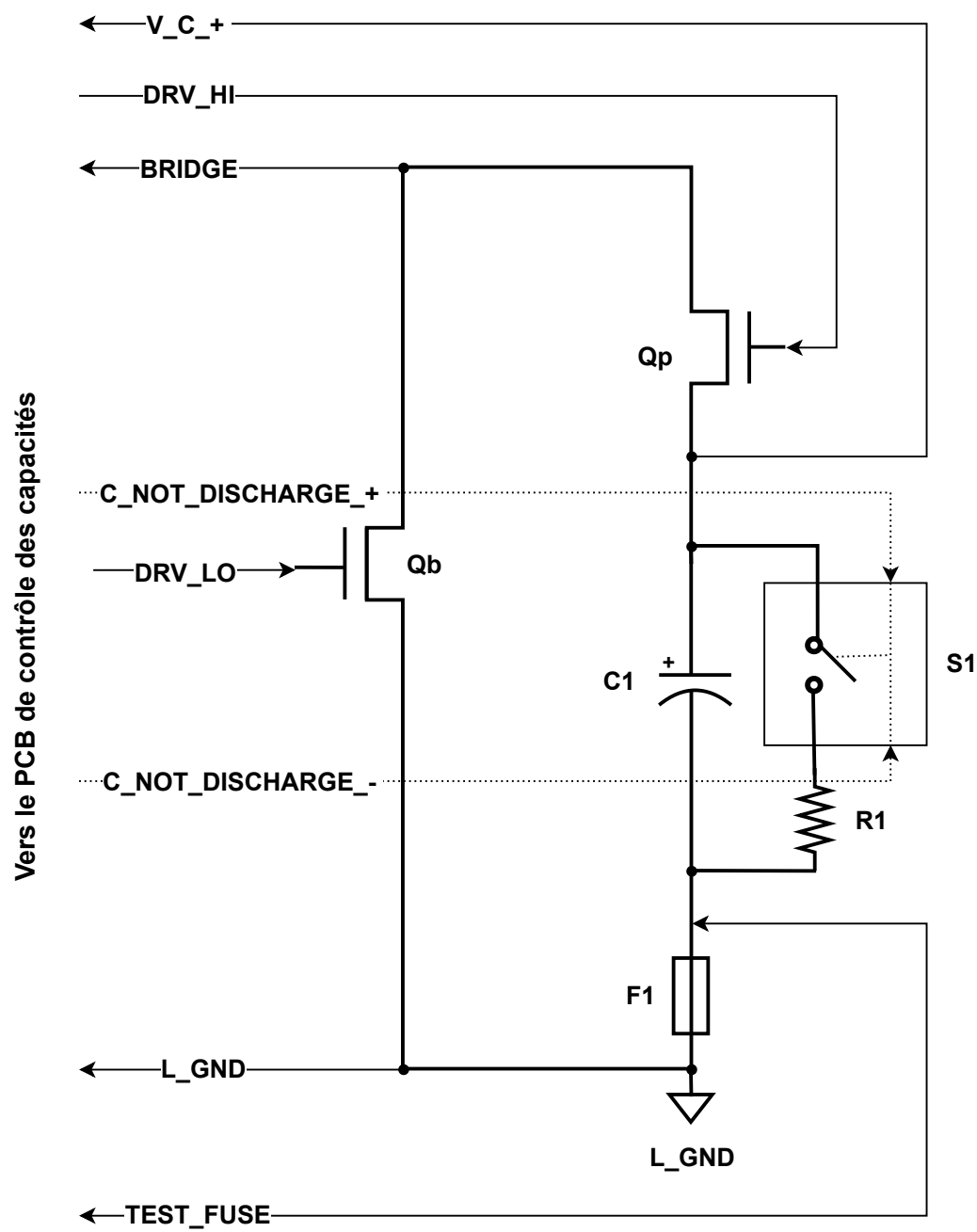


FIGURE 3.21 PCB de puissance des capacités.

3.7.2 PCB de contrôle des capacités

Le PCB de contrôle des capacités constitue le second élément de la cellule. Il assure le pilotage du PCB de puissance des capacités, et échange les signaux de mesure et de contrôle avec le PCB de contrôle principal.

Cette sous-section présente en détail l'ensemble des circuits présents sur ce PCB. Dans les schémas qui suivent, l'orientation des signaux respecte l'organisation suivante : les signaux échangés avec le PCB de puissance des capacités apparaissent sur la partie droite des figures, tandis que ceux échangés avec le PCB de contrôle principal sont positionnés sur la partie gauche.

Alimentation locale

L'alimentation de ce PCB provient d'une ligne **+12V_DC-DC** issue du PCB de contrôle principal, accompagnée de la masse globale. Cette tension est convertie par le convertisseur DC-DC afin de générer une alimentation locale **V+** (+12 V locale) référencée à la masse locale **L_GND**, comme le montre la figure 3.22. Cette masse locale, propre à chaque cellule, est utilisée à la fois par le PCB de puissance des capacités et par le PCB de contrôle des capacités. Elle est également transmise au PCB de contrôle principal, pour une raison détaillée dans la sous-section 3.7.5.

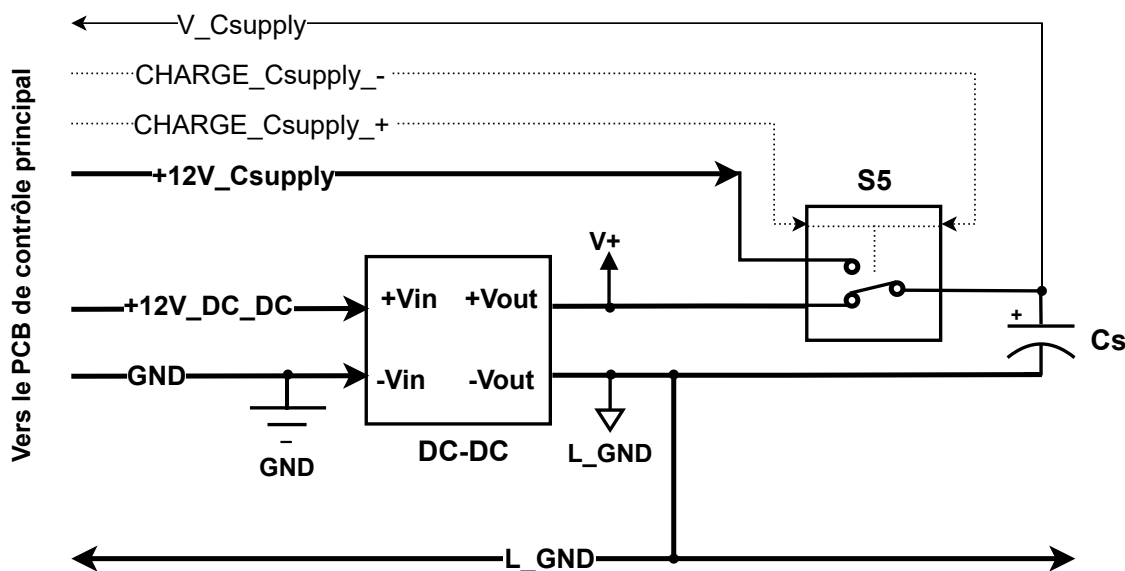


FIGURE 3.22 Alimentation locale du pcb de contrôle des capacités.

Comme expliqué dans la sous-section 3.5.2, l'alimentation +12V_DC-DC est volontairement coupée depuis le PCB de contrôle principal durant l'envoi de l'impulsion afin d'arrêter le fonctionnement du convertisseur DC-DC, et la capacité d'alimentation C_s sert de source de tension pour le circuit pendant cette durée.

Enfin, le relais S_5 , commandé par les signaux `CHARGE_Csupply_+` et `CHARGE_Csupply_-`, connecte C_s à la ligne +12V_Csupply afin d'assurer sa charge initiale lors de la mise sous tension du système. Une fois la capacité entièrement chargée – information transmise au PCB de contrôle principal par le signal `V_Csupply` et traitée par celui-ci – le relais bascule vers sa seconde position et connecte C_s en parallèle à la sortie du convertisseur DC-DC pour maintenir la tension à ses bornes ou bien pour alimenter ce PCB durant l'arrêt du fonctionnement du convertisseur DC-DC.

Gestion de la charge des supercondensateurs

La surveillance de la charge du supercondensateur repose sur la mesure de la tension fournie par le signal `V_C_+`, provenant du PCB de puissance des capacités. Le principe de fonctionnement de ce circuit a été présenté dans la section 3.5.1. La figure 3.23 illustre son intégration sur le PCB de contrôle des capacités contenant le comparateur à hystérésis, l'interrupteur analogique, la porte *Not*, ainsi que le *gate driver* générant les signaux `DRV_LO`, `DRV_HI` et `BRIDGE`, transmis au PCB de puissance des capacités pour le pilotage des transistors NMOS.

Les commandes destinées à l'interrupteur analogique sont générées par les optocoupleurs 1 et 2, qui assurent l'isolation galvanique pour ces signaux entre la masse globale et la masse locale de la cellule. Les signaux `Q_PASS_+`, `Q_PASS_-`, `Q_BYPASS_+` et `Q_BYPASS_-`, générés par le PCB de contrôle principal, sont convertis au moyens de ces optocoupleurs en signaux `Q_PASS` et `Q_BYPASS` référencés à `L_GND` pour piloter directement l'interrupteur analogique. Les résistances R_8 et R_9 , de 10 M Ω , sont utilisées comme “pull down” sur la masse locale.

Surveillance de l'état de charge

L'état de charge du supercondensateur de la cellule est transmis au PCB de contrôle principal, selon la logique présentée à la figure 3.24. L'optocoupleur 3 assure le transfert de la sortie du comparateur à hystérésis, initialement référencée à la masse locale de la cellule, vers la masse globale, où elle est nommée `C_NOT_CHARGED`. Ce signal, transmis au microcontrôleur du PCB de contrôle principal, présente un niveau logique haut de +5 V lorsque le supercondensateur n'est pas chargé, et un niveau logique bas de 0 V lorsqu'il est chargé.

La transmission du signal `C_NOT_CHARGED` n'est requise que durant la charge des super-

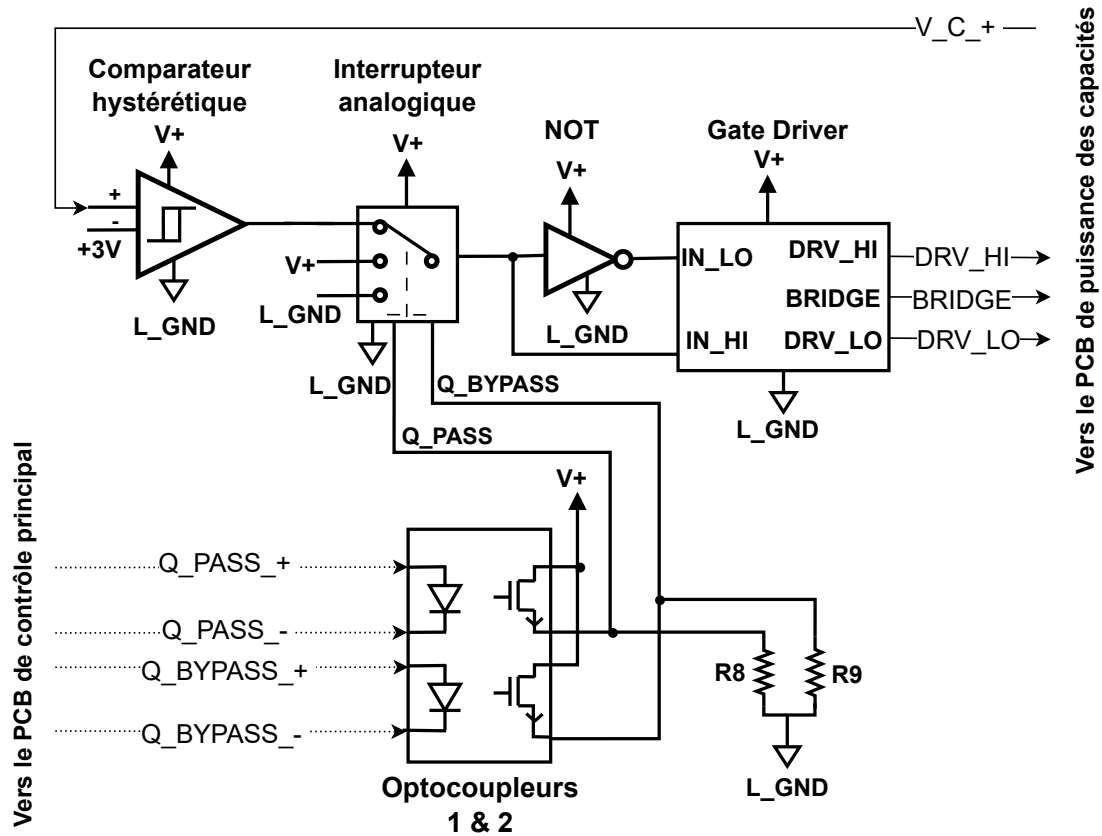


FIGURE 3.23 Circuit de commande des NMOS et signaux optocouplés.

condensateurs. Ainsi, l’optocoupleur 3 n’est activé que pendant cet état afin d’éviter toute consommation d’énergie inutile. Cette activation est assurée par la conduction ou le blocage du transistor NMOS Q_1 , qui permet ou non l’alimentation de la diode de l’optocoupleur 3. Le pilotage de Q_1 est réalisé par l’optocoupleur 4, qui reçoit du PCB de contrôle principal les signaux **CHARGE_MONITOR_EN_+** et **CHARGE_MONITOR_EN_-**, indiquant si la charge des supercondensateurs est en cours, et génère un signal référencé à la **L_GND** commandant Q_1 .

Les résistances R_{10} et R_{12} , de $10\text{ M}\Omega$, sont utilisées comme “pull down”. La résistance R_{11} assure une fonction similaire, mais une valeur de $100\text{ k}\Omega$ est requise afin de fournir un courant suffisant au fonctionnement de la diode interne de l’optocoupleur 4. Pour les optocoupleurs 1, 2, 3 et 4, la composante **LTV-247** du fabricant **Lite-On Inc.** a été sélectionnée. Elle intègre quatre circuits d’optocouplage au sein d’un même boîtier et est désigné par la référence U_6 dans la version réelle des PCB.

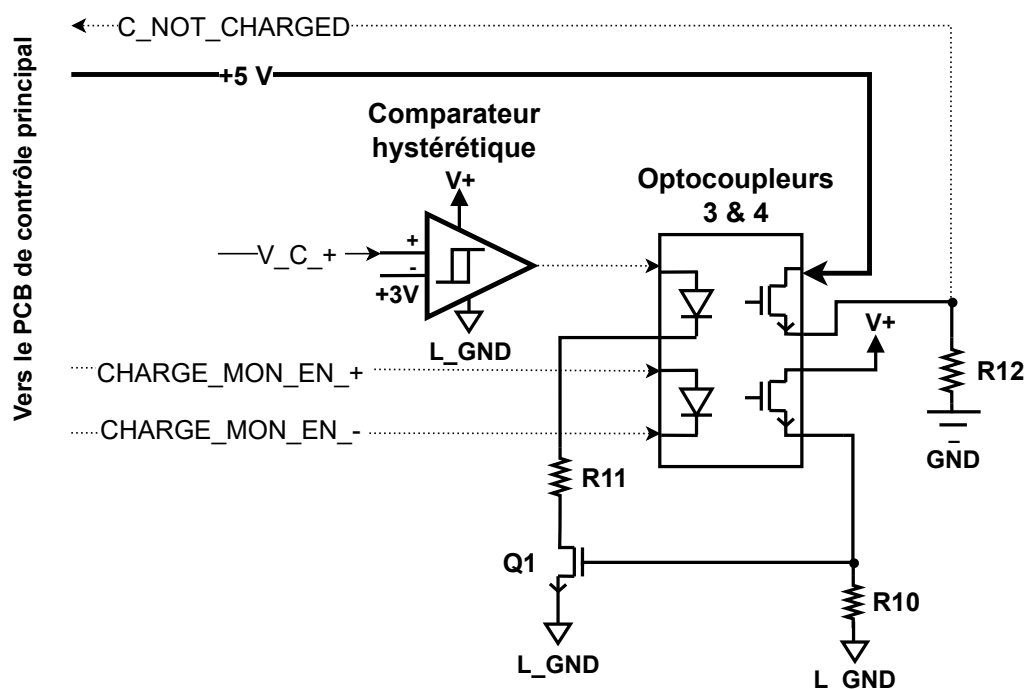


FIGURE 3.24 Circuit de surveillance de l'état de charge.

Signaux transférés et signaux de test

Un module regroupe de 2 à 8 cellules. Le nombre exact de cellules physiquement présentes doit être identifié dès le démarrage de l'amplificateur de courant complet. Pour cela, un signal de +5 V nommé **CELL_EXISTS_TEST** est envoyé par le PCB de contrôle principal vers chaque PCB de contrôle des capacités. S'il est reçu par le PCB de contrôle des capacités puis renvoyé sur la ligne **CELL_EXISTS** avec un niveau logique haut, la présence de ce PCB – et donc de la cellule – est confirmée. Un niveau logique bas indique son absence. Ces signaux sont présentés dans la figure 3.25.

Les signaux **C_NOT_DISCHARGE_+** et **C_NOT_DISCHARGE_-**, destinés au pilotage du relais S_1 du PCB de puissance des capacités, sont transmis du PCB de contrôle principal vers le relais en transitant par le PCB de contrôle des capacités, qui constitue l'unique liaison directe entre ces deux PCBs.

Le signal **FAULT_TEST**, généré par le PCB de contrôle principal, est un signal de +5 V généré lors de la vérification des fusibles. Ce signal traverse la résistance R_{13} de 100 k Ω , illustrée à la figure 3.25, prend la désignation **TEST_FUSE**, puis passe vers le PCB de puissance des capacités, où il est appliqué sur la borne du fusible F_1 , tel qu'illustré à la figure 3.21. La

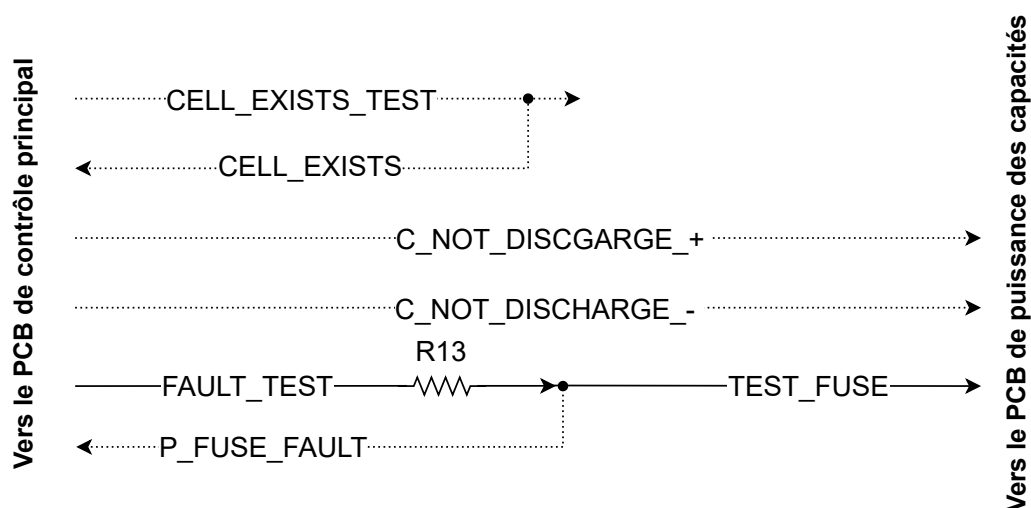


FIGURE 3.25 Signaux transférés entre le PCB de contrôle principal et le PCB de puissance des capacités, au moyen du PCB de contrôle des capacités.

lecture du retour de cette ligne, nommée **P_FUSE_FAULT**, par le microcontrôleur du module, permet de déterminer l'état du fusible : un niveau logique bas indique que le fusible est bon et assure la mise à la masse de la ligne de test. Un niveau logique haut indique un fusible ouvert, puisque le signal **TEST_FUSE** n'est pas mis à la masse et reste présent sur la ligne de retour. La résistance **R₁₃** limite le courant et empêche une application directe de +5 V sur un fusible relié à la masse, causant un court-circuit.

3.7.3 PCB de puissance du courant

Le PCB de puissance du courant regroupe le circuit de commutation de puissance. Un seul PCB de ce type est présent par module. Il est illustré à la figure 3.26. Il est relié au PCB de contrôle du courant, avec lequel il échange l'ensemble des signaux représentés dans cette sous-section, à l'exception des lignes de puissance.

Ce PCB contient le transistor de puissance **Q₁**. Sa grille est commandée par le signal **V_{gate}** provenant du PCB de contrôle du courant. La tension à ses bornes est mesurée par les signaux **V_{drain}** et **V_{source}** renvoyés vers ce même PCB. La résistance de mesure **R_{sense}** est placée en série avec **Q₁**. La tension à ses bornes, fournie par les signaux **V_{Rsense_+}** et **V_{Rsense_-}**, donne l'image du courant utilisée pour son asservissement. La connexion à l'échantillon vient en série avec **R_{sense}**.

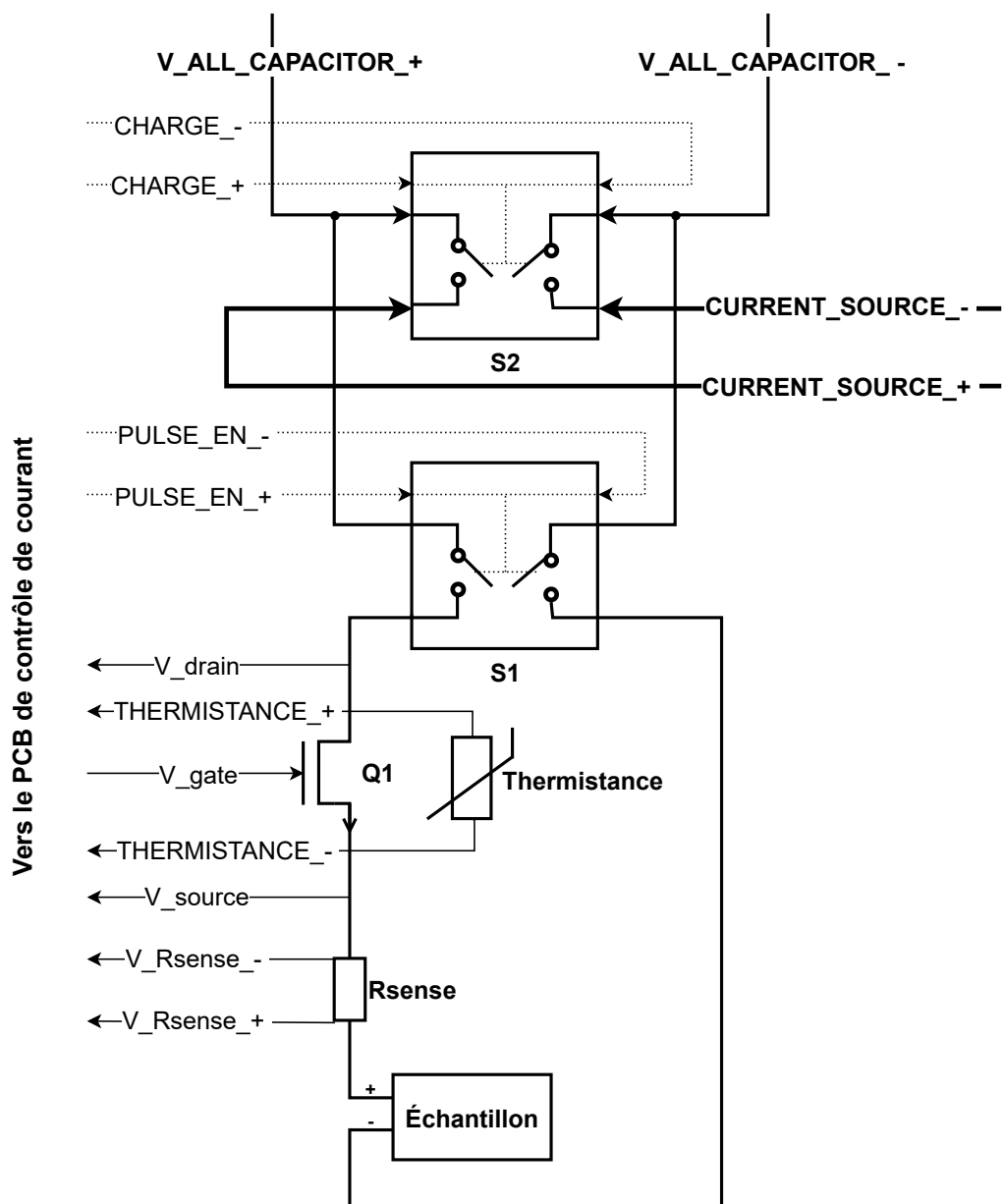


FIGURE 3.26 PCB de puissance de courant.

Une thermistance fixée sur le dissipateur thermique du transistor permet d'assurer la surveillance de sa température et de détecter toute élévation anormale. Elle est alimentée par `THERMISTANCE_+` et renvoie le signal `THERMISTANCE_-`, qui est traité par le microcontrôleur.

Les deux relais S_1 et S_2 , présentés dans la sous-section 3.6.1, assurent la commutation des bornes de l'ensemble de tous les supercondensateurs du module (`V_ALL_CAPACITOR_+` et `V_ALL_CAPACITOR_-`). Le relais S_2 , piloté par les signaux `CHARGE_+` et `CHARGE_-`, établit leur connexion avec la source de courant assurant leur charge (`CURRENT_SOURCE_+` et `CURRENT_SOURCE_-`). Le relais S_1 , commandé par les signaux `PULSE_EN_+` et `PULSE_EN_-`, connecte une borne au drain du transistor de puissance Q_1 et l'autre à l'échantillon.

À noter que des barres de cuivre sont utilisées pour les connexions de puissance plutôt que des pistes sur le PCB. Ce choix a principalement été motivé par des considérations mécaniques, les barres de cuivre offrant une meilleure rigidité et facilitant la manipulation et l'assemblage du système. Par ailleurs, ces barres présentent également l'avantage de pouvoir supporter des courants élevés, largement supérieurs au courant maximal requis par module (environ 100 A), tout en évitant la réalisation de pistes de PCB de très grande largeur.

3.7.4 PCB de contrôle du courant

Chaque module intègre un unique PCB de contrôle du courant, chargé d'assurer l'asservissement du courant délivré et des mesures de tension et de courant durant l'envoi de l'impulsion. Il est illustré à la figure 3.27, où la disposition des signaux est présentée comme suit : les signaux échangés avec le PCB de puissance du courant sont sur la partie droite, tandis que ceux échangés avec le PCB de contrôle principal apparaissent sur la partie gauche.

Ce PCB reçoit son alimentation à partir des lignes +12 V, GND et -12 V fournies par le PCB de contrôle principal. Le fonctionnement détaillé du circuit d'asservissement du courant, du bloc de protection et du circuit de rétroaction a été détaillé dans la sous-section 3.6.2. Ce PCB contient l'amplificateur différentiel U_1 , qui convertit les signaux `V_PULSE_+` et `V_PULSE_-`, provenant du PCB de contrôle principal, en une commande référencée à GND2. Cette commande est ensuite appliquée à l'amplificateur de puissance U_2 qui donne en sortie `V_gate`, la tension de commande de la grille du transistor de puissance Q_1 , présent sur le PCB de puissance du courant. L'activation de la sortie de U_2 dépend du signal `OUT_EN`, dont la génération est expliquée dans la sous-section 3.7.5.

Ce PCB assure également la mesure de la tension U aux bornes du transistor de puissance, par les signaux `V_drain` et `V_source`, ainsi que la mesure de la tension représentative du courant I aux bornes de R_{sense} , au moyen des amplificateurs différentiels U_3 et U_4 respectivement.

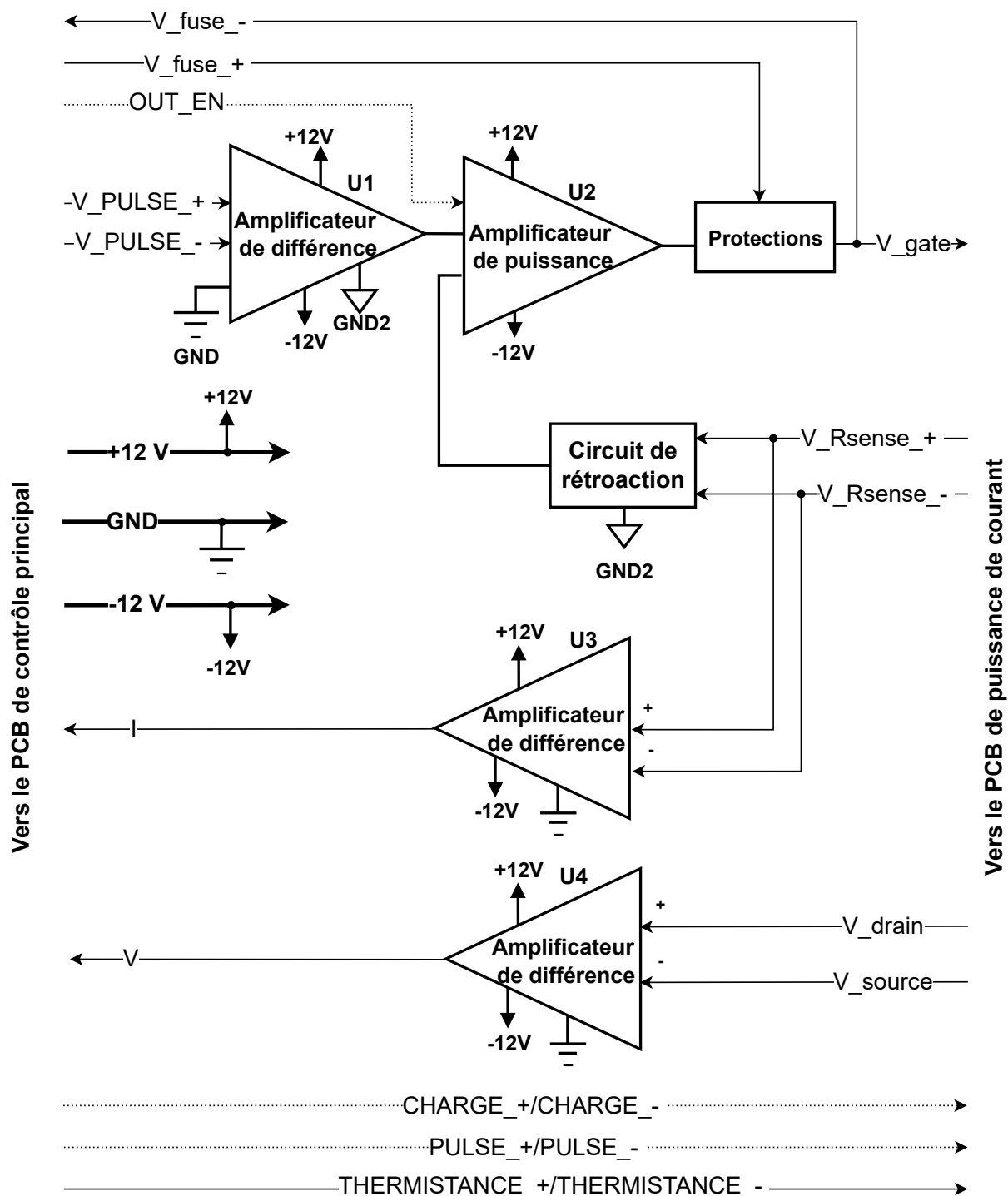


FIGURE 3.27 PCB de contrôle du courant.

Ces informations sont transmises au PCB de contrôle principal afin d’être traitées pour garantir la sécurité du système en cas de dépassement de seuils, comme expliqué dans la sous-section 3.7.5.

L’état du fusible présent dans le bloc de protection est surveillé par le PCB de contrôle principal au moyen des signaux V_FUSE_+ et V_FUSE_- , qui s’appliquent aux deux bornes du fusible en traduisent sa continuité et par suite la présence éventuelle d’un défaut du transistor, ce qui est détaillé dans la sous-section 3.7.5. En complément, ce PCB transmet les signaux $CHARGE_+$, $CHARGE_-$, $PULSE_EN_+$, $PULSE_EN_-$, $THERMISTANCE_+$ et $THERMISTANCE_-$, déjà présentés dans la sous-section 3.7.3, entre le PCB de contrôle principal et le PCB de puissance du courant.

3.7.5 PCB de contrôle principal

Chaque module intègre un unique PCB de contrôle principal qui agit comme superviseur local, émet les commandes nécessaires et pilote l’ensemble des PCB présentés précédemment. Les schémas tridimensionnels, déjà présentés dans la section 3.1.2, illustrent l’allure 3D d’un module avec et sans PCB de contrôle principal (figures 3.4 et 3.5), ce qui permet de voir la manière avec laquelle il est connecté aux autres PCBs du module. Les PCB de contrôle principal des différents modules d’une rangée sont interconnectés entre eux, comme le montre la visualisation d’une rangée de modules présentée à la figure 3.6.

Le PCB de contrôle principal reçoit les alimentations +12 V, -12 V, +5 V et GND issues d’une ligne d’alimentation principale provenant du circuit d’alimentation du système complet. Chaque PCB de contrôle principal reçoit ces lignes d’un côté et les transmet, de l’autre côté au PCB de contrôle principal du module suivant. Ces tensions sont utilisées localement pour les propres circuits de ce PCB et sont également redistribuées vers les différentes cartes du module, comme détaillé dans cette sous-section et illustré sur la figure 3.28.

Alimentation et distribution

Les lignes +12 V, -12 V et GND sont envoyées vers le PCB de contrôle du courant, qui en dépend pour l’alimentation de ses différentes composantes électroniques. Le PCB de contrôle principal fournit un +5 V ainsi que la masse globale GND, servant d’alimentation pour quelques composantes et de masse globale aux PCBs de contrôle des capacités. L’alimentation +12V_DC-DC des convertisseurs DC-DC présents sur les PCBs de contrôle des capacités et constituant la source locale de tension de chaque cellule est également transmise depuis ce PCB vers chacun d’eux.

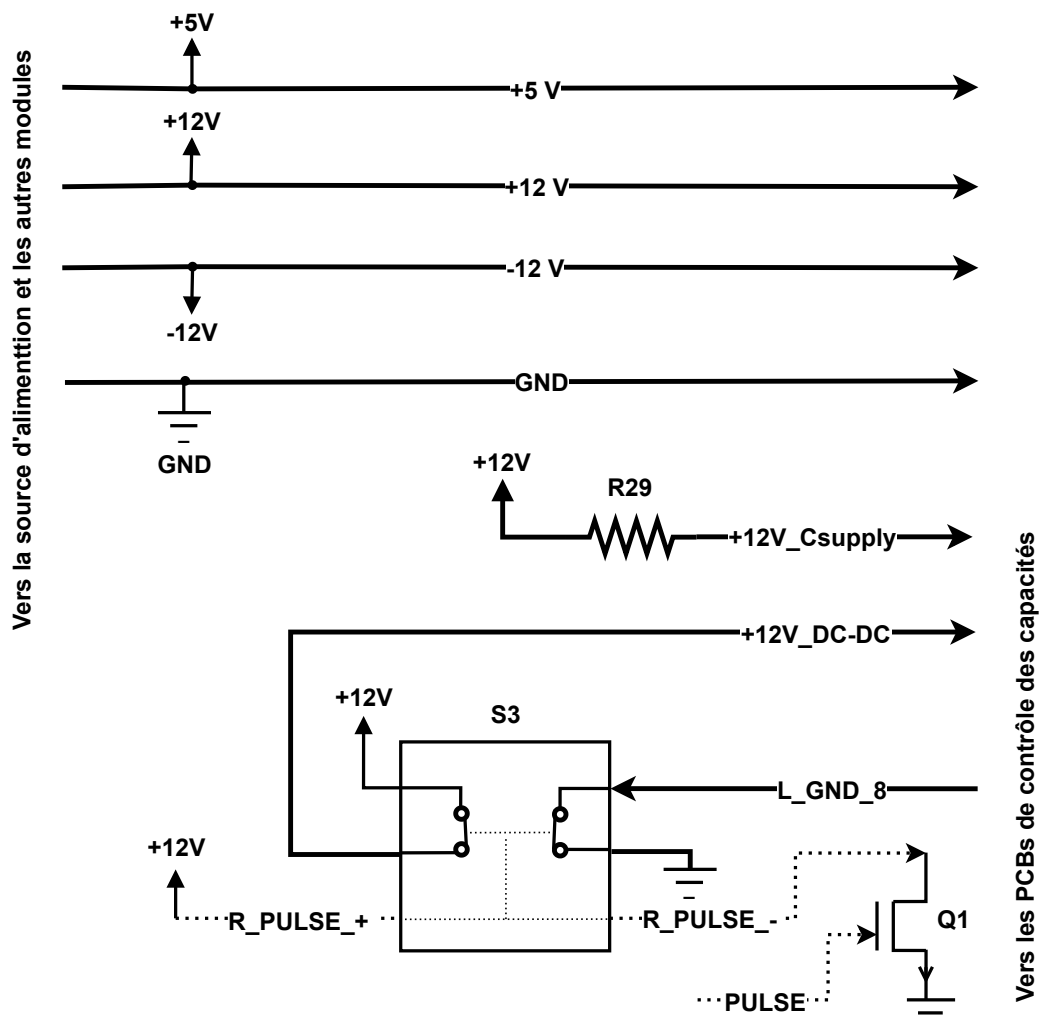


FIGURE 3.28 Schéma de distribution des alimentations.

Cette alimentation doit être interrompue durant l'envoi de l'impulsion, pour annuler le bruit généré par le convertisseur DC-DC pouvant influencer les qualités de mesures, comme expliqué dans la sous-section 3.5.2. Cette coupure est assurée par le relais S_3 , commandé par les signaux R_PULSE_+ et R_PULSE_- . Le signal R_PULSE_+ demeure fixé à +12 V, tandis que R_PULSE_- est connecté à la masse ou non par le transistor NMOS Q_1 activé par le signal $Pulse$. Ce signal est émis par le microcontrôleur du module, indiquant l'envoi de l'impulsion. La présence ou l'absence d'une différence de potentiel de 12 V aux bornes de la bobine du relais détermine alors son activation ou sa désactivation. À noter qu'une description détaillée des signaux générés par le microcontrôleur, des différents états de fonctionnement du circuit associés à leur émission, ainsi que de l'architecture logicielle mise en œuvre, est présentée au chapitre 4.

Le relais S_3 assure aussi la connexion entre la masse locale (L_GND) de la cellule située à l'extrémité inférieure de la chaîne (cellule 8) et la masse globale (GND). Cela permet à chaque cellule de conserver sa propre référence locale tout en imposant un point unique de référence vers la masse globale, assuré par la cellule 8. Dans les états de fonctionnement nécessitant une mise en commun des masses locales avec la masse globale, les transistors de contournement de chaque cellule sont activés. Les masses locales des différentes cellules se trouvent alors reliées entre elles, et la masse locale de la cellule 8 assure la connexion finale de l'ensemble à la masse globale. Lors de l'envoi de l'impulsion, cette connexion est interrompue afin d'isoler la masse locale de la cellule 8 de la masse globale, ce qui permet d'effectuer correctement la mise en série des supercondensateurs.

Une ligne d'alimentation est également prévue pour charger les capacités d'alimentation C_s présentes sur chaque PCB de contrôle des capacités. La résistance de limitation de courant R_{29} de $22\ \Omega$ et de $16\ W$ a été ajoutée en série avant la distribution du `+12V_Csupply` vers ces PCBs, afin d'assurer une charge rapide tout en limitant le courant d'appel, comme déjà présenté à la sous-section 3.5.2.

Mesures issues des PCB de contrôle des capacités

La vérification du nombre de cellules présentes dans un module est traitée par le PCB de contrôle principal. Le signal `MODULE_EXISTS_TEST` applique une tension de $+5\ V$ à chacun des PCB de contrôle des capacités, comme illustré à la figure 3.29. Chaque PCB renvoie ensuite un unique signal `CELL_EXISTS_x` (avec x compris entre 1 et 8), approuvant l'existence de ce PCB, par suite de la cellule correspondante. Ces informations doivent être regroupées avant d'être transmises au microcontrôleur du module, afin d'en réduire le nombre de broches utilisées. Pour cette raison, un multiplexeur à huit entrées est mis en place. Cette composante sélectionne l'un des signaux `CELL_EXISTS_x` et le connecte vers une sortie unique, `CELL_EXISTS`, connectée au microcontrôleur. La sélection de l'entrée active est pilotée par les signaux de commande `CMD_MUX_A`, `CMD_MUX_B` et `CMD_MUX_C` provenant du microcontrôleur du module. Ceci permet d'identifier successivement l'existence de chaque cellule tout en utilisant une seule entrée numérique du microcontrôleur.

Le PCB de contrôle principal reçoit également les signaux `P_FUSE_FAULT_1` à `P_FUSE_FAULT_8`, reflétant l'état des fusibles de puissance présents sur chaque cellule. Ces informations sont dirigées vers un second multiplexeur, fonctionnant selon le même principe : une seule entrée est sélectionnée à la fois puis transmise vers la sortie `P_FUSE_FAULT`. Cette sélection repose sur les mêmes signaux de commande `CMD_MUX_A`, `CMD_MUX_B` et `CMD_MUX_C`. Le signal résultant est envoyé au microcontrôleur du module.

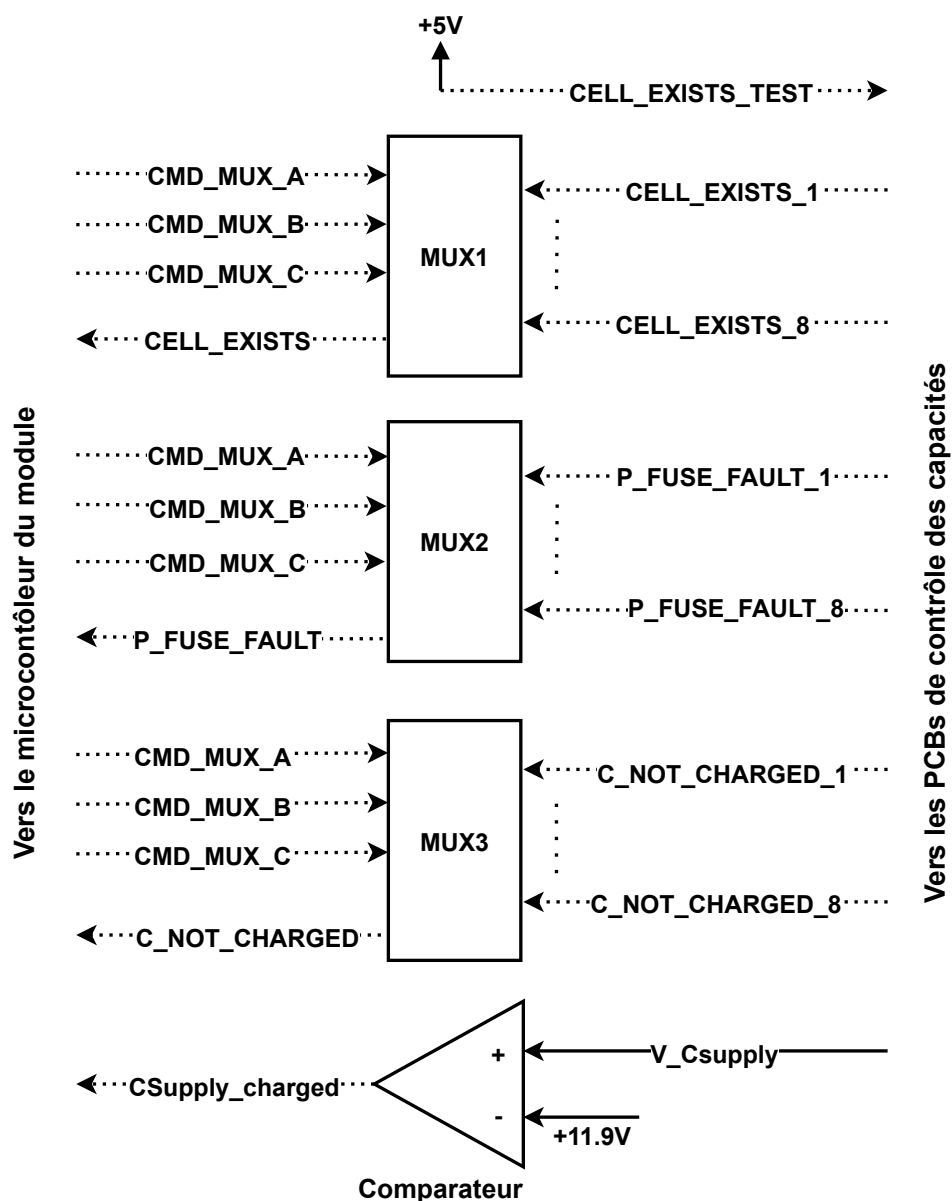


FIGURE 3.29 Schéma des mesures renvoyées par les PCB de contrôle des capacités vers le PCB de contrôle principal.

La même logique est mise en œuvre pour les signaux C_NOT_CHARGED_1 à C_NOT_CHARGED_8, indiquant l'état de charge des supercondensateurs de chaque cellule. Ces signaux sont appliqués à un troisième multiplexeur, également ayant huit entrées. La sortie unique C_NOT_CHARGED est obtenue au moyen des mêmes signaux de commande CMD_MUX_A, CMD_MUX_B et CMD_MUX_C. Le microcontrôleur du module reçoit ainsi une information lui permettant d'assurer une supervision de l'état de charge des supercondensateurs du module. Enfin, la tension aux bornes des capacités d'alimentation, notée V_Csupply, est mesurée puis comparée à une référence

fixée à 11,9 V. Cette comparaison permet de déterminer l'état de charge de ces capacités et d'interrompre automatiquement leur charge lorsqu'elles atteignent ce niveau. L'information résultante est transmise au microcontrôleur du module par le signal `CSupply_charged`.

Commande des optocoupleurs et des relais

Plusieurs signaux de commande sont envoyés vers les optocoupleurs présents sur chaque PCB de contrôle des capacités, déjà présentés dans la sous-section 3.7.2. Ces signaux incluent `Q_BYPASS_x_+` et `Q_PASS_x_-` (avec x allant de 1 à 8), ainsi que `CHARGE_MONITOR_ENABLE_+` et `CHARGE_MONITOR_ENABLE_-`. La figure 3.30(a) présente le circuit utilisé pour la commande d'un optocoupleur.

Les lignes de commande positives, notées `cmd_optocoupler_+` dans la figure, sont alimentées en permanence par un +12 V, assurant une polarisation constante de l'anode des diodes des optocoupleurs. Les lignes négatives, notées `cmd_optocoupler_-`, assurent quant à elles le retour vers la masse et conditionnent l'activation de l'optocoupleur. Pour permettre au microcontrôleur de contrôler cette mise à la masse, chaque ligne `cmd_optocoupler_-` traverse un transistor NMOS Q_o commandé par un signal issu du microcontrôleur, nommé à titre représentatif dans cette figure `cmd_optocoupler_micro`. Lorsque ce signal est activé, Q_o établit la liaison avec la masse, déclenchant ainsi la conduction de l'optocoupleur. Une résistance de 1 M Ω est placée entre la source du transistor et la masse, afin d'y éviter un court-circuit et de limiter le courant lorsqu'il est passant.

La commande des relais du module s'appuie sur une architecture comparable, présentée dans la figure 3.30(b), mais adaptée à eux. Chaque relais reçoit un signal `cmd_relay_+`, maintenu en permanence à +12 V, tandis que la ligne `cmd_relay_-` est pilotée par un transistor NMOS Q_r commandé par le microcontrôleur par le signal `cmd_relay_micro`. L'activation de Q_r relie alors la borne négative de la bobine à la masse, permettant l'excitation du relais. Contrairement aux optocoupleurs, aucune résistance additionnelle n'est nécessaire dans ce cas : la résistance de la bobine du relais empêche tout court-circuit direct vers la masse.

À noter qu'une diode de roue libre est ajoutée aux bornes de chaque bobine de chaque relais. Cette diode fournit un chemin de recirculation pour le courant inductif lors de la désactivation de la commande, limitant toute surtension transitoire qui serait générée par la coupure du courant. Les commandes destinées aux relais incluent `CHARGE_Csupply_+` et `CHARGE_Csupply_-`, ainsi que `C_NOT_DISCHARGE_+` et `C_NOT_DISCHARGE_-`, transmis aux PCBs de contrôle des capacités. D'autres commandes sont adressées au PCB de contrôle du courant, lequel les transmet au PCB de puissance du courant : il s'agit des signaux `PULSE_+` et `PULSE_-`, ainsi que `CHARGE_+` et `CHARGE_-`.

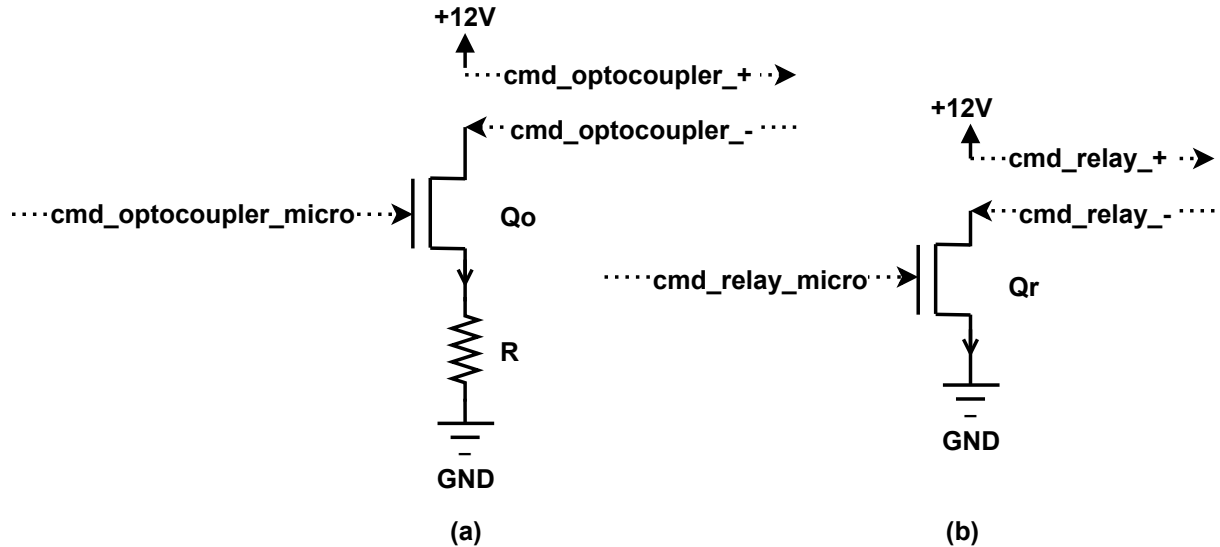


FIGURE 3.30 Schémas des circuits de commande utilisés pour : (a) les optocoupleurs et (b) les relais.

Procédure de test des fusibles

Le PCB de contrôle principal est également responsable de la vérification de l'état des fusibles présents sur les différents PCB du module, au moyen du signal **FAULT_TEST**. Le test est déclenché par l'activation de l'optocoupleur U_6 , illustré à la figure 3.31. L'anode de la diode de U_6 est alimentée en permanence par +5 V. Le transistor NMOS Q_2 assure la connexion de sa cathode vers la masse. Le microcontrôleur envoie un niveau haut sur le signal **DIAG** connecté à la grille de Q_2 durant ces tests. Lorsque ce signal est activé, Q_2 établit la liaison avec la masse, permettant ainsi la conduction de l'optocoupleur et portant le signal **FAULT_TEST** à un niveau logique haut. Une résistance R_2 de 1 M Ω est placée entre la source de Q_2 et la masse, afin d'y éviter un court-circuit et de limiter le courant lorsque Q_2 est passant.

Ce signal est distribué en premier lieu vers les huit PCBs de contrôle des capacités, où il est appliqué aux fusibles de puissance associés à chaque cellule. Les états correspondants sont ensuite renvoyés par les signaux **P_FUSE_FAULT_x**. Ces signaux sont dirigés vers le multiplexeur décrit précédemment et illustré à la figure 3.29, lequel transmet successivement une information unique au microcontrôleur du module. Celui-ci est alors en mesure d'identifier la présence d'un ou de plusieurs fusibles défectueux.

Un test similaire est réalisé sur le fusible F_1 situé sur le PCB de contrôle du courant, placé en amont de la grille du transistor de puissance. Le signal **FAULT_TEST** traverse une résistance

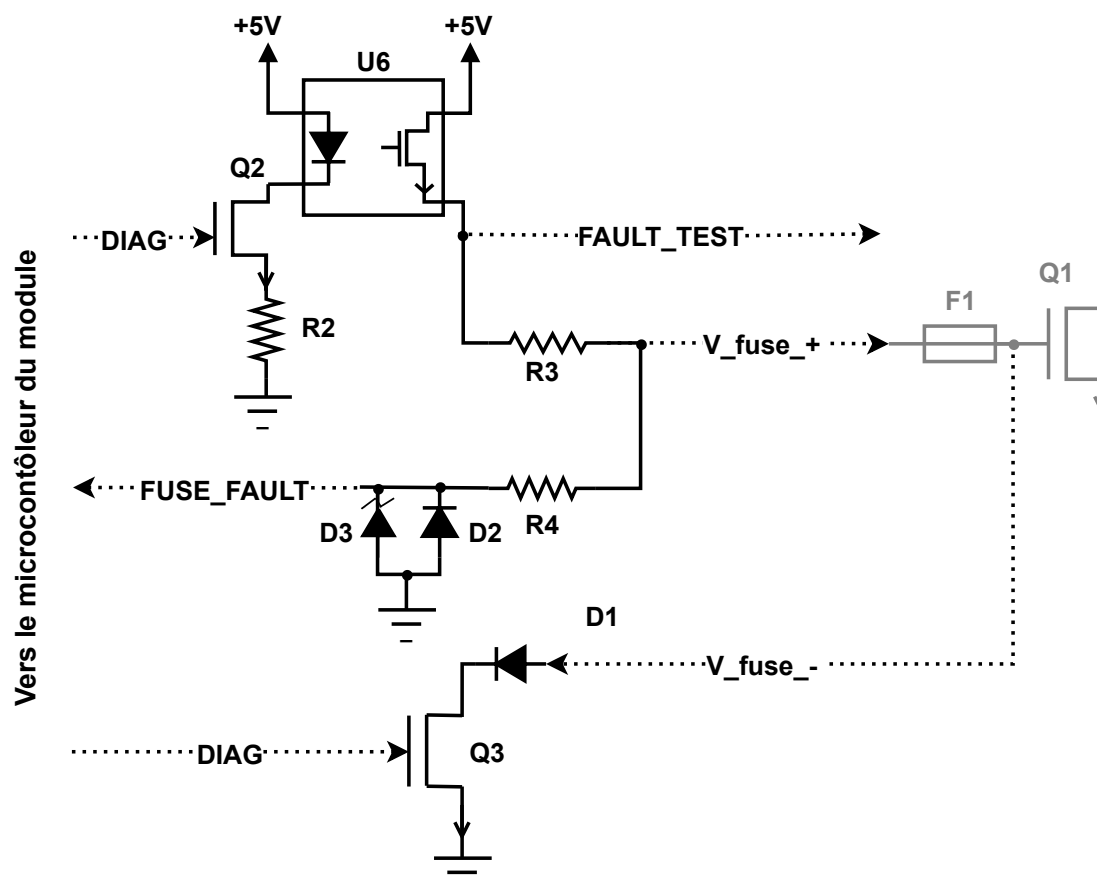


FIGURE 3.31 Circuit de génération et de distribution des signaux de test des fusibles.

R_3 de 100 k Ω avant d'être envoyé sous le nom V_Fuse_+ vers le PCB de contrôle du courant. Ce dernier renvoie le signal V_Fuse_+ , lequel est lié ou non à la masse globale au moyen du transistor Q_3 , commandé par le même signal que Q_2 . Une diode D_1 est ajoutée entre F_1 et le drain du transistor Q_3 afin d'empêcher toute conduction de la diode interne du transistor.

Le signal de retour $FUSE_FAULT$ est obtenu à partir de la même ligne V_Fuse_+ . Lorsque le fusible est intact, il assure la connexion entre V_Fuse_+ et la masse, ce qui impose un niveau bas sur $FUSE_FAULT$. Cette condition est interprétée par le microcontrôleur comme un état de fonctionnement normal du fusible. En revanche, lorsque le fusible est coupé, la tension appliquée à V_Fuse_+ demeure à +5 V. Le signal $FUSE_FAULT$ prend alors un niveau haut, indiquant au microcontrôleur qu'une défaillance a été détectée et qu'un remplacement du fusible est requis.

Il est toutefois nécessaire de protéger l'entrée du microcontrôleur associée à ce signal contre les surtensions. Le microcontrôleur utilisé, dont le choix et les caractéristiques sont détaillés

dans le chapitre 4, tolère sur ses broches des tensions comprises entre $-0,5\text{ V}$ et $+5,5\text{ V}$. Il est donc impératif de garantir que la tension appliquée à cette entrée demeure dans cette plage de fonctionnement admissible. Le risque de dépassement de ces seuils est particulièrement élevé pour ce signal, car le fusible concerné est situé en aval de l'amplificateur de puissance, dont la sortie peut varier entre -12 V et $+12\text{ V}$. De plus, une défaillance du transistor de puissance peut également engendrer des conditions anormales de tension sur cette ligne, comme discuté dans la sous-section 3.7.4.

Un circuit de protection est donc ajouté sur le retour du signal issu du fusible, avant son acheminement vers le microcontrôleur. Une résistance R_4 de $100\text{ k}\Omega$ est placée afin de limiter le courant pouvant circuler vers l'entrée du microcontrôleur. Une diode de protection D_2 à seuil de $0,4\text{ V}$ est connectée entre le signal et la masse; elle écrête les tensions négatives et limite celles-ci à une valeur minimale de $-0,4\text{ V}$, supérieure au seuil minim admissible de $-0,5\text{ V}$ du microcontrôleur. En complément, une diode Zener D_3 de tension d'avalanche $5,1\text{ V}$ est ajoutée afin de limiter les surtensions positives. Cette valeur garantit que la tension appliquée à l'entrée du microcontrôleur reste inférieure au seuil maximal de $+5,5\text{ V}$. Grâce à ce dispositif, le signal `FUSE_FAULT` arrive au microcontrôleur de manière sécurisée, quelles que soient les conditions de fonctionnement du circuit de puissance.

Mesures électriques et thermiques de protection

Le PCB de contrôle principal assure également la surveillance de certaines grandeurs électriques du module, comme le montre la figure 3.32. La tension V aux bornes du transistor de puissance et la tension aux bornes de R_{sense} , présentant l'image du courant I , y sont reçus, puis sont multipliés au moyen d'un multiplicateur analogique afin d'obtenir la puissance instantanée. Le signal ainsi généré est ensuite appliqué à un amplificateur intégrateur chargé de calculer l'énergie délivrée au cours de l'impulsion. Le résultat de cette intégration, noté `ENERGY`, est transmis au microcontrôleur du module, qui vérifie en temps réel que la valeur mesurée demeure inférieure aux seuils jugés sécuritaires durant l'envoi de l'impulsion. En cas de dépassement de ces seuils, le microcontrôleur doit interrompre l'envoi de l'impulsion et informer l'utilisateur de la présence d'un problème. La mise en œuvre de cette fonctionnalité n'a pas pu être réalisée dans le cadre de ce mémoire de maîtrise, mais elle est prévue dans des travaux ultérieurs.

La surveillance thermique est assurée par une thermistance placée sur le dissipateur du transistor de puissance comme déjà mentionné dans la sous-section 3.7.3. Alimentée en $+5\text{ V}$ par la ligne `THERMISTANCE_+`, elle délivre en retour le signal `THERMISTANCE_-`, dont la valeur reflète la température au sein du dissipateur. Ce signal est également transmis au microcon-

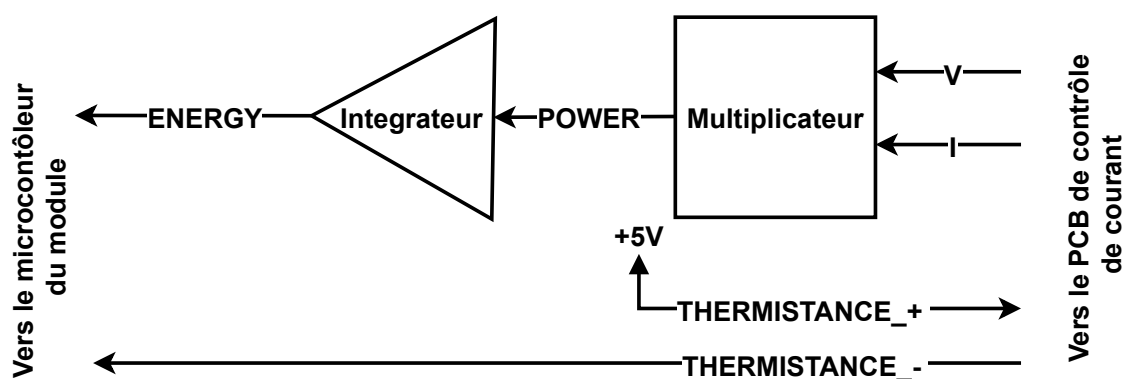


FIGURE 3.32 Signaux utilisés pour les mesures électriques et thermiques.

trôleur du module, lui permettant de suivre l'évolution thermique et de couper l'envoi de l'impulsion en cas d'échauffement anormal.

Microcontrôleur du module et signaux échangés avec le microcontrôleur maître

L'élément central du PCB de contrôle principal est un microcontrôleur dédié au pilotage local du module. Il est alimenté en +5 V. Il collecte les signaux de surveillance et transmet les commandes de pilotage vers les cartes associées, selon le besoin du circuit, et tel que présenté dans les sous-sections précédentes. Son choix, sa programmation et son comportement sont décrits de manière détaillée dans le chapitre 4. Dans la sous-section 3.1.3, un circuit de contrôle maître unique destiné à l'amplificateur de courant complet est présenté. Ce circuit intègre le microcontrôleur maître chargé d'assurer la coordination entre l'ensemble des modules. Les microcontrôleurs présents sur le PCB de contrôle principal de chaque module sont ainsi des esclaves par rapport à ce microcontrôleur maître.

Plusieurs signaux issus du circuit de contrôle maître, dont la description détaillée est présentée dans la sous-section 3.7.6, sont reçus par le PCB de contrôle principal. Il s'agit des lignes de communication I²C I2C_SCL et I2C_SDA, des signaux différentiels V_PULSE_+ et V_PULSE_- définissant la forme de l'impulsion, et des signaux LOCAL_ERROR et PULSE_EN_SLAVE, tel que présenté à la figure 3.33.

Le signal LOCAL_ERROR est généré par le microcontrôleur du module et adressé au maître. Il indique qu'une anomalie a été détectée dans ce module. Le signal PULSE_EN_SLAVE constitue une mesure de sécurité supplémentaire destinée à autoriser, ou non, l'activation de l'amplificateur de puissance U₂. Cet amplificateur est présenté dans la figure 3.27 et son fonctionnement

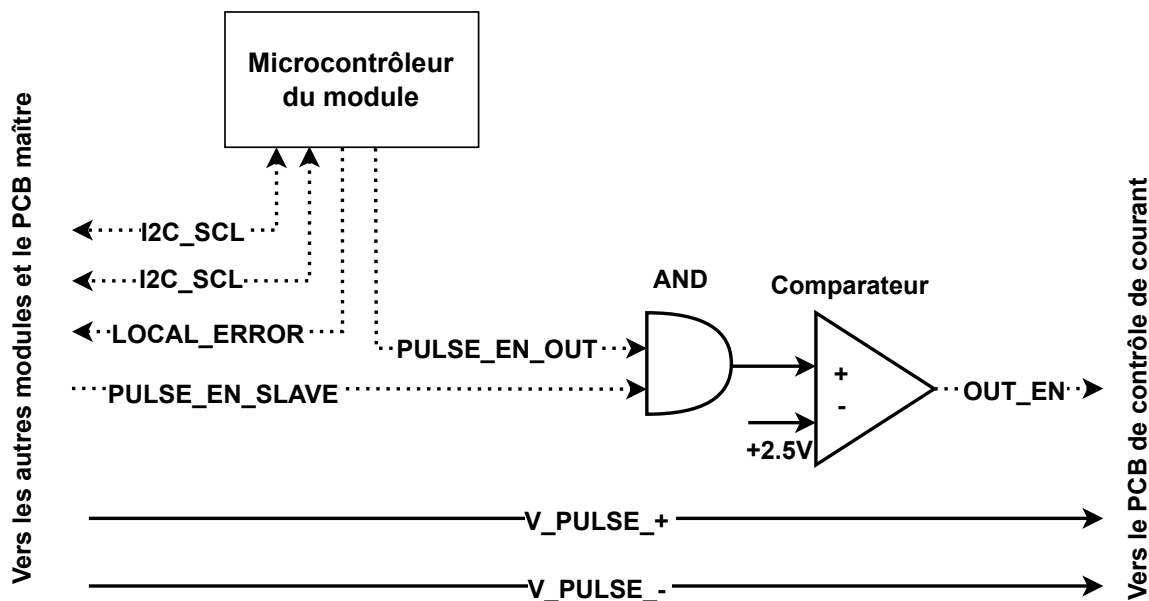


FIGURE 3.33 Schéma des signaux transmis entre le maître et le PCB de contrôle principal.

est autorisé par le signal **OUT_EN** généré par le PCB de contrôle principal comme expliqué ci-dessous. Le signal **OUT_EN** doit être porté à +12 V pour activer U_2 , tandis qu'un niveau de -12 V le désactive. Ce passage à +12 V est conditionné par la présence simultanée d'un niveau logique haut (+5 V) sur les signaux **PULSE_EN_SLAVE** provenant du maître, et **PULSE_EN_OUT** généré par le microcontrôleur du module.

Ces deux signaux sont appliqués à une porte logique AND, dont la sortie adopte un niveau haut de +5 V uniquement si les deux entrées sont actives. La sortie de cette porte est ensuite appliquée à un comparateur alimenté par +12 V et -12 V. Le comparateur utilise un seuil fixé à 2,5 V : lorsqu'il reçoit un niveau logique haut (+5 V) en entrée, il délivre une sortie **OUT_EN** à +12 V. À l'inverse, si l'un des deux signaux de commande est à l'état bas, la sortie de la porte AND tombe à 0 V ; le comparateur impose alors **OUT_EN** à -12 V tout en bloquant l'amplificateur de puissance.

3.7.6 PCB Maître

Un unique PCB maître est dédié à l'ensemble l'amplificateur de courant complet et assure la supervision de tous les modules. Il intègre le microcontrôleur maître, chargé d'organiser le fonctionnement global et de coordonner l'opération des microcontrôleurs de chaque module. La programmation de ce microcontrôleur et son fonctionnement sont présentés dans le chapitre 4, consacré à la conception logicielle.

À ce stade de la conception, l'introduction d'une interface avec l'utilisateur devient nécessaire afin d'autoriser son intervention dans certains cas présentés dans ce qui suit, et de garantir une visualisation en temps réel des état du système. Cette interface est développée sous LabVIEW, où une application regroupe les commandes qui peuvent être envoyées par l'utilisateur et affiche les informations de supervision. Le PCB maître et son microcontrôleur établissent la communication avec cette application, transmettent les instructions aux modules concernés et renvoient les données indispensables au suivi global du fonctionnement de l'amplificateur de courant complet. Bien que le PCB maître n'ait pas été finalisé au cours de ce projet, la présentation de ses signaux essentiels demeure nécessaire afin de clarifier son rôle. Les signaux échangés entre LabVIEW, le PCB maître et les PCB de contrôle principal sont présentés dans cette sous-section et illustrés à la figure 3.34.

Communication USB

Les échanges de données régulières entre LabVIEW et le microcontrôleur maître transitent par le bus `USB_DATA`, qui en assure une communication bidirectionnelle. La communication interne entre le maître et les microcontrôleurs de chaque module repose quant à elle sur le bus I²C, via les lignes `I2C_SCL` et `I2C_SDA`.

Signaux critiques à haute priorité

Pour réduire la latence, des signaux critiques sont transmis indépendamment du bus `USB_DATA` entre LabVIEW et le PCB maître.

- La forme de l'impulsion est fournie par LabVIEW via le signal `Pulse_Waveform`. Ce signal est référencé à la masse globale GND puis transmis aux différents modules sous la forme différentielle `V_pulse_+` et `V_pulse_-`.
- Le signal d'activation de l'impulsion `Pulse_EN_Master` est envoyé du maître à LabVIEW. Il est aussi distribué à chaque module sous la forme `Pulse_EN_Slave`, conditionnant l'autorisation de générer une impulsion.
- Les signaux d'erreur renvoyés par les microcontrôleurs de chaque module, de `Error_1` jusqu'à `Error_N`, regroupés localement par une porte OU présente sur chaque PCB de contrôle principal. Ils sont synthétisés sous la forme d'un seul signal `Error_Master` et transmis à LabVIEW, permettant la signalisation rapide de toute anomalie.
- La mise en commun des masses est assurée par le maître, reliant la masse de LabVIEW à celle du circuit, afin de garantir une référence de tension unique et éviter toute boucle de masse.

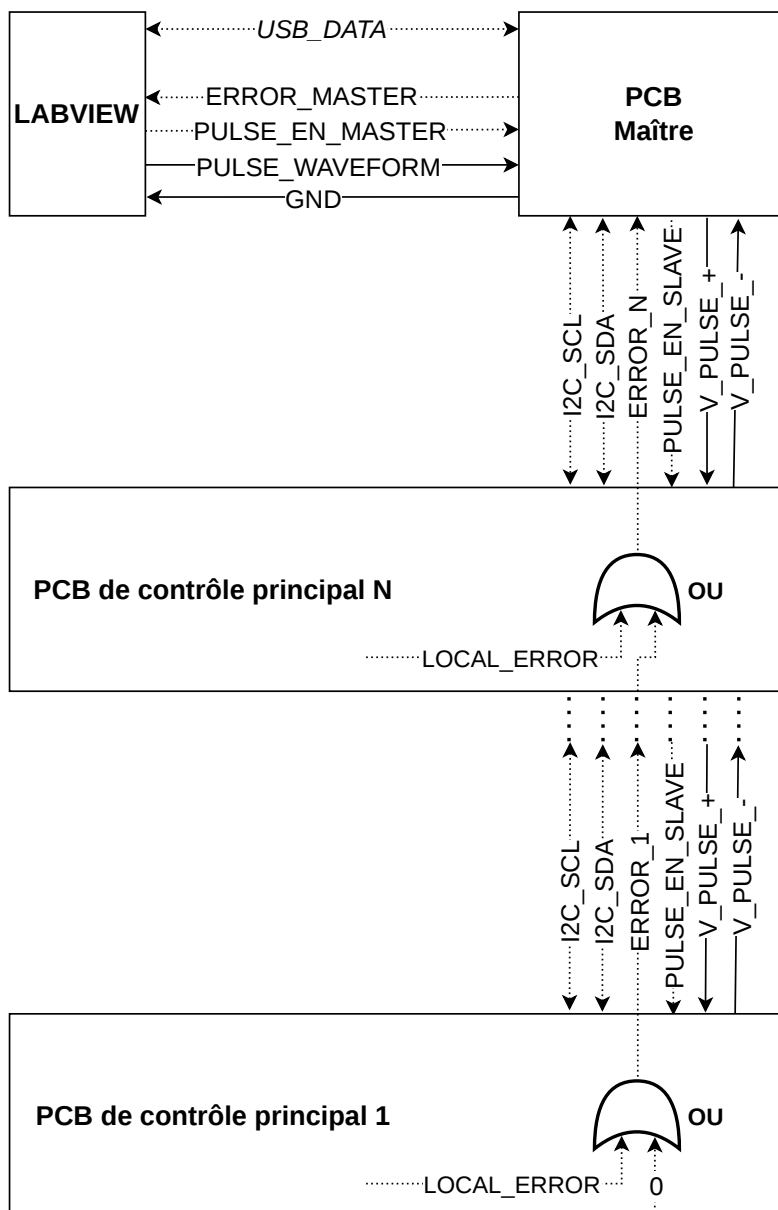


FIGURE 3.34 Organisation des signaux entre le PCB maître, les PCB de contrôle principal et LabVIEW.

CHAPITRE 4 CONCEPTION LOGICIELLE

La mise en place du circuit électronique représente la première étape du développement de l'amplificateur de courant complet. Son fonctionnement dépend aussi d'une architecture logicielle capable d'assurer la gestion locale de chaque module à travers son microcontrôleur, la coordination générale entre les modules par le microcontrôleur maître et l'interface utilisateur faite sur LabVIEW. Ce chapitre présente l'organisation logicielle conçue pour garantir un bon fonctionnement de ce système.

4.1 Architecture maître-esclave

L'amplificateur de courant complet repose sur une organisation de type maître-esclave. Le microcontrôleur maître, implanté sur le PCB maître et unique pour le système, assure la supervision globale, distribue les commandes communes et analyse les informations essentielles à la sécurité. Chaque module intègre un microcontrôleur sur son PCB de contrôle principal. Ce microcontrôleur est nommé dans ce chapitre le microcontrôleur esclave, il est chargé de la gestion locale du module, notamment la surveillance et la coordination des actions associées aux différents états de fonctionnement. L'échange d'informations entre le maître et les esclaves s'effectue au moyen du bus I²C, qui constitue un canal de communication bidirectionnel. Le maître assure également l'interface avec l'application LabVIEW, par laquelle transitent quelques informations essentielles du système ainsi que les commandes envoyées par l'utilisateur.

4.2 États de fonctionnement d'un module

Les circuits intégrés dans un module doivent être activés selon une séquence bien définie afin d'assurer le fonctionnement désiré de l'amplificateur de courant complet. Cette exigence conduit à l'adoption d'une machine à états, structure adaptée pour organiser le comportement logiciel en définissant précisément chaque état ainsi que les conditions de transition associées, garantissant ainsi une exécution prévisible du programme. Chaque microcontrôleur de chaque module suit alors la progression définie par sa propre machine à états, illustrée dans le diagramme d'états présenté à la figure 4.1 et détaillé dans la suite de cette section.

Dès la mise sous tension, le module entre dans l'état d'*Initialisation*, durant lequel les capacités d'alimentation C_s de chaque cellule sont chargées. La sous-section 3.5.2 décrit en détail le rôle et les caractéristiques de ces capacités. Cette opération est indispensable, car leur charge

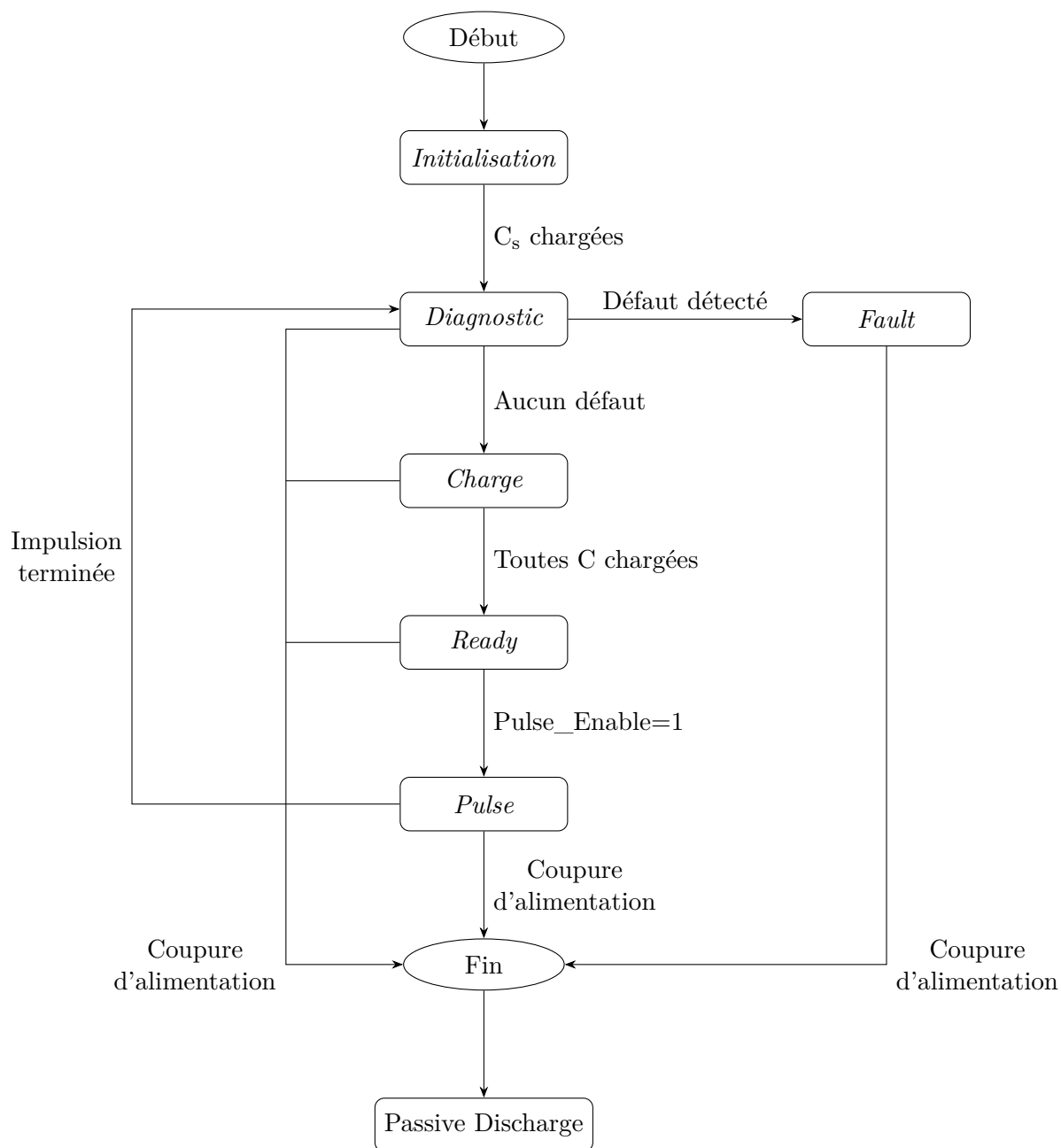


FIGURE 4.1 Diagramme d'états d'un module.

initiale, effectuée depuis un état totalement déchargé, nécessite un temps relativement long (~ 1 min) et n'a lieu qu'une seule fois au démarrage. Cet état assure également la détection du nombre de cellules présentes dans le module.

Une fois les capacités d'alimentation chargées, le système bascule automatiquement vers l'état *Diagnostic*, qui vérifie l'intégrité de l'ensemble des fusibles du module, et qu'aucune élévation de température a eu lieu sur le transistor de puissance. En présence d'un défaut, le module rejoint l'état *Fault*, où il demeure jusqu'à la coupure d'alimentation, après avoir rapporté la situation au maître. Si aucun problème n'est détecté, le système passe à l'état *Charge*, correspondant à la charge des supercondensateurs. Le module reste dans cet état jusqu'à ce que tous les supercondensateurs atteignent leur tension nominale, puis évolue vers l'état *Ready*, dans lequel il demeure en attente de la commande de l'impulsion.

L'exécution de l'impulsion exige une commande manuelle envoyée par l'utilisateur : la mise à niveau haut de **Pulse_Enable**, qui fait entrer le module dans l'état *Pulse*. Il convient toutefois de distinguer cet état logiciel de l'impulsion physique. Dès que l'utilisateur active **Pulse_Enable**, le module bascule dans cet état interne, mais la génération réelle de l'impulsion reste conditionnée par une double sécurité. L'impulsion physique ne peut être produite que si le microcontrôleur maître émet le signal **Pulse_En_Slave**, autorisant le système à pulser, en complément du signal **Pulse_Enable** transmis par l'utilisateur. Cette redondance constitue un mécanisme de sécurité essentiel, empêchant toute impulsion non autorisée. Lorsque les deux validations sont présentes, l'impulsion est effectivement générée par la décharge des supercondensateurs à travers le transistor de puissance. Si seul **Pulse_Enable** est à l'état haut sans **Pulse_En_Slave**, le module entre bien dans l'état logiciel *Pulse*, mais aucune impulsion n'est produite. Une description plus détaillée de ce mécanisme figure dans la sous-section 4.4.5.

À l'issue de cette impulsion, le module revient automatiquement vers l'état *Diagnostic* afin d'effectuer une nouvelle vérification avant d'autoriser le cycle suivant. Ce cycle de fonctionnement se poursuit tant que l'alimentation reste active. À tout moment, l'utilisateur peut couper l'alimentation. Cette action interrompt le cycle en cours et provoque la transition automatique vers l'état *Passive Discharge*, durant lequel les supercondensateurs sont vidés grâce aux résistances de décharge. Une fois cette opération terminée, le module est mis hors service et demeure inactif jusqu'à une nouvelle mise sous tension.

4.3 Choix du microcontrôleur

Le PSoC5, intégré au kit de développement CY8CKIT-059, a été retenu pour ce projet. Ce choix s'inscrit dans la continuité des travaux menés au LSM, où cette famille de microcontrôleurs a démontré son efficacité dans de nombreux projets. Les principaux avantages de ce microcontrôleur peuvent être résumés comme suit :

- **Architecture et performances** : le PSoC5 repose sur un cœur ARM Cortex-M3 fonctionnant jusqu'à 80 MHz, offrant une capacité de calcul adaptée aux traitements rapides, une détection immédiate des défauts et une synchronisation précise des transitions.
- **Périphériques intégrés et évolutivité** : la présence d'une large gamme de blocs configurables (UART, SPI, I2C, ADC, PWM, comparateurs, logiques programmables, etc.) limite le recours à des composants externes et offre une reconfiguration aisée, permettant ainsi d'adapter le système aux exigences actuelles comme à d'éventuelles évolutions.
- **Gestion des entrées et des sorties** : le nombre important de broches disponibles sur ce microcontrôleur permet de raccorder aisément l'ensemble des signaux de commande et de mesure requis, caractéristique particulièrement adaptée à cette application qui nécessite un grand nombre de lignes d'entrées et de sorties du microcontrôleur.
- **Programmabilité et prototypage** : l'environnement *PSoC Creator* associe une configuration graphique à la programmation en C, tandis que le kit CY8CKIT-059 embarque un programmeur/débogueur permettant un prototypage rapide et des mises à jour faciles du programme.

4.4 Programme des esclaves

Cette section présente en détail la programmation des microcontrôleurs esclaves, en décrivant pour chaque état les signaux impliqués, les éléments essentiels du code associé et le fonctionnement du circuit. Les états principaux définis dans le programme sont les états suivants : *Initialisation*, *Diagnostic*, *Fault*, *Charge*, *Ready* et *Pulse*. Au démarrage, l'exécution débute dans l'état d'*Initialisation*, puis la machine à états assure automatiquement les transitions successives vers les autres états en fonction des conditions requises.

Dans la fonction principale *main*, une structure *switch* permet de sélectionner le bloc d'instructions associé à l'état courant. Chaque bloc regroupe les actions propres à cet état ainsi que les critères de transition vers l'état suivant. Les sous-sections suivantes décrivent en détail le comportement du programme dans chacun de ces états.

4.4.1 État d'*Initialisation*

Cet état assure l'initialisation du module et prépare son démarrage. Le diagramme d'activités UML (Unified Modeling Language) présenté à la figure 4.2 décrit les opérations associées à cet état. Au début, la variable INIT passe à l'état haut et le système procède à la détection des cellules présentes dans le module. Cette détection est réalisée par la lecture successive des sorties du MUX1 (figure 3.29), en modifiant les signaux de commande CMD_MUX_A, CMD_MUX_B et CMD_MUX_C. Le signal CELL_EXISTS indique la présence d'une cellule lorsqu'il est à l'état logique 1, et son absence lorsqu'il est à 0. Cette procédure permet d'identifier le nombre de cellules actives du module. Cette information est ensuite exploitée par le logiciel afin d'adapter l'exécution du code, en évitant toute commande ou opération appliquée à des cellules inexistantes.

Durant cet état, tous les signaux Q_BYPASS_1 à Q_BYPASS_8 sont placés à 1 afin de relier l'ensemble des masses locales L_GND à la masse globale. La mise à un niveau haut de la variable INIT entraîne la fermeture du relais S₅, conformément à la logique présentée à la figure 3.30(b). Une fois ce relais fermé, la capacité d'alimentation C_s est connectée à +12_V_Csupply plutôt qu'au convertisseur DC-DC, ce qui initie sa charge à partir de cette alimentation, comme illustré dans la figure 3.22.

Le comparateur présenté dans la figure 3.29 compare la tension V_Csupply aux bornes de la capacité d'alimentation C_s avec +11.9V et fournit en sortie le signal Csupply_CHARGED, qui renseigne sur l'état de charge de cette capacité en transmettant un niveau logique 1 lorsque la charge est complète et 0 dans le cas contraire. L'esclave lit ce signal en continu et demeure dans l'état d'*Initialisation* tant que Csupply_CHARGED reste à 0. Une fois que Csupply_CHARGED passe à 1, l'état est considéré comme terminé, la variable INIT est remise à 0 et le système peut évoluer vers l'état suivant.

4.4.2 État *Diagnostic*

Cet état correspond à une phase de diagnostic durant laquelle l'intégrité de tous les fusibles est vérifiée, et la température au sein du dissipateur thermique du transistor de puissance est mesurée. Le diagramme d'activités UML de la figure 4.3 illustre la séquence complète des opérations réalisées durant cet état. La variable DIAG passe à l'état haut et une LED rouge s'allume sur le PCB de contrôle principal afin de fournir une indication visuelle du début de cet état. Les signaux Q_BYPASS_1 à Q_BYPASS_8 sont maintenus à 1 de manière à relier l'ensemble des masses locales L_GND à la masse globale.

La vérification de l'état des fusibles s'effectue au sein d'une boucle dont l'exécution se poursuit

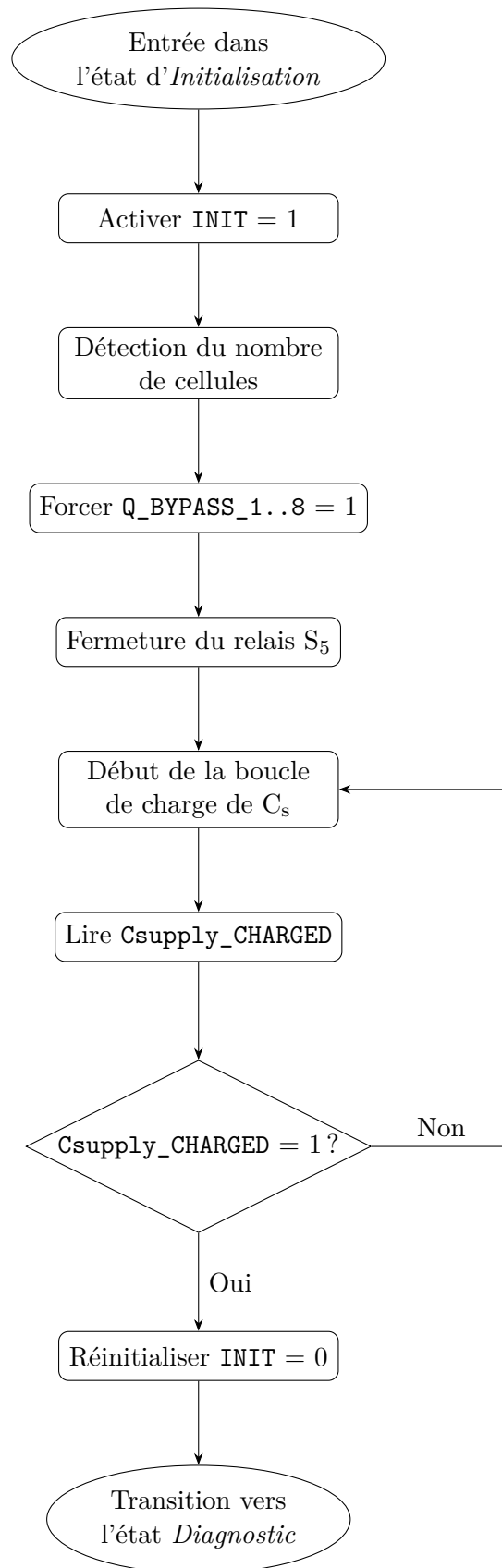
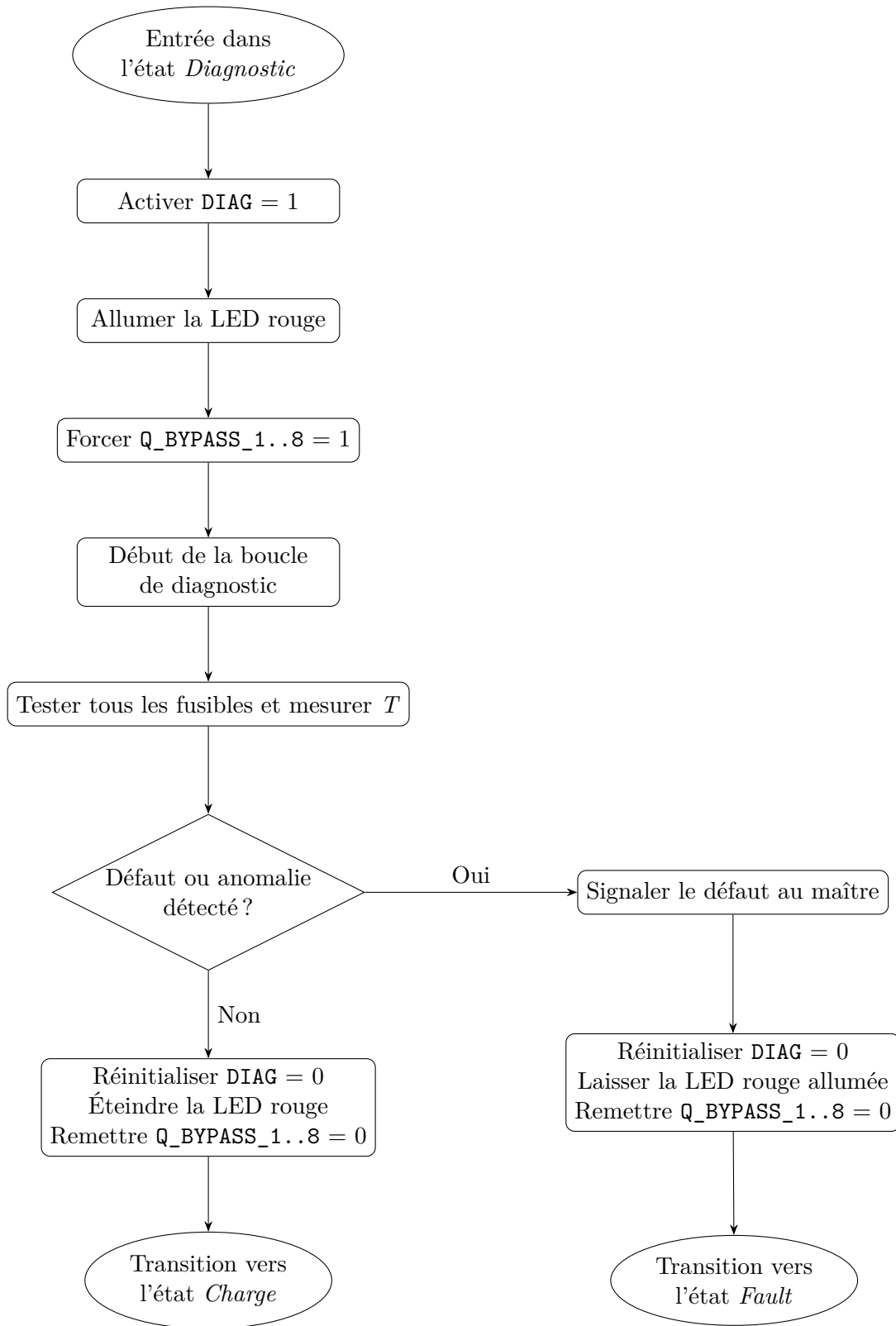


FIGURE 4.2 Diagramme d'activités UML pour l'état d'*Initialisation*.

FIGURE 4.3 Diagramme d'activités UML pour l'état *Diagnostic*.

tant que l'ensemble des composants n'a pas été vérifié ou qu'un problème a été trouvé. Le diagnostic débute par le test des fusibles de puissance présents sur les PCB de puissance des capacités. Le signal **FAULT_TEST** applique une tension de +5 V permettant d'examiner individuellement chaque fusible. Les retours associés aux huit cellules sont ensuite acquis via le MUX2 (figure 3.29) en faisant successivement varier les signaux **CMD_MUX_A**, **CMD_MUX_B** et **CMD_MUX_C**. Le signal **P_FUSE_FAULT** indique un fonctionnement nominal lorsque son niveau est bas (0) et révèle une défaillance lorsqu'il passe à un niveau haut (1), conformément à la logique décrite en sous-section 3.7.5. La procédure est ensuite complétée par la vérification du fusible situé sur le PCB de contrôle de courant, en amont de la grille du transistor de puissance. Dans ce cas, le signal **FUSE_FAULT** adopte également un niveau bas (0) en situation normale et un niveau haut (1) en présence d'un défaut. La température T du dissipateur thermique du transistor de puissance Q_1 est ensuite mesurée à l'aide d'une thermistance. Une anomalie se traduit par une élévation de cette température au-delà d'un seuil qui sera défini ultérieurement. En présence d'un tel dépassement, une alerte est transmise à l'utilisateur et le microcontrôleur maître prend la décision appropriée, consistant soit à interrompre l'exécution, soit à la poursuivre.

En cas d'un ou de plusieurs fusible défectueux, ou bien d'une anomalie traduite par le dépassement du seuil sécuritaire de la température, le programme signale le défaut et transmet l'information au microcontrôleur maître, qui peut alors décider de retirer temporairement le module concerné du fonctionnement global. La LED rouge reste allumée afin d'indiquer la présence du problème. Le module bascule alors dans l'état *Fault*, état d'attente dans lequel il demeure jusqu'à la coupure de l'alimentation, moment auquel la résolution de l'anomalie peut être effectuée, par le remplacement du fusible défaillant. Si l'ensemble des tests est bon, l'état de diagnostic est validé, la variable **DIAG** est réinitialisée à 0, les signaux **Q_BYPASS_1** à **Q_BYPASS_8** repassent à 0, et le système peut évoluer vers l'état *Charge*.

4.4.3 État *Charge*

Dans cet état, les supercondensateurs sont en cours de charge et la variable **CHARGE** passe à l'état haut. Le diagramme d'activités UML de la figure 4.4 illustre la séquence des opérations réalisées. Le processus débute par la fermeture du relais S_2 , présenté dans la figure 3.26, qui relie les bornes de tous les supercondensateurs du module à la source de courant responsable de leur charge. Les signaux **Q_BYPASS_1** à **Q_BYPASS_8** ainsi que **Q_PASS_1** à **Q_PASS_8**, utilisés pour commander les NMOS de passage et de contournement, ne sont pas imposés par le microcontrôleur dans cet état : cette commande est assurée directement par le circuit de gestion de la charge des supercondensateurs, décrit en détail dans la sous-section 3.5.1.

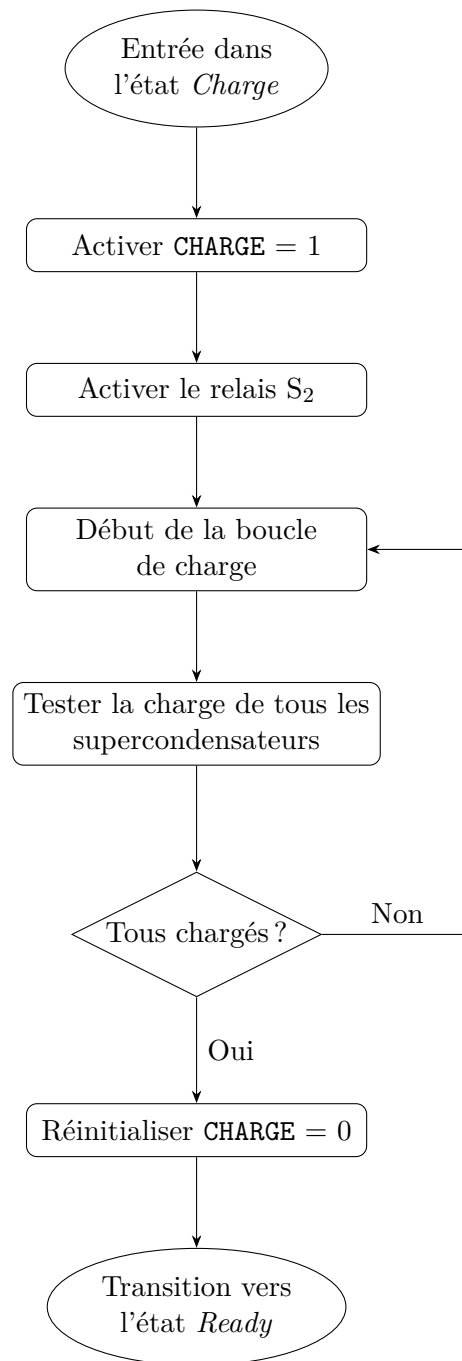


FIGURE 4.4 Diagramme d'activités UML pour l'état *Charge*.

L'état de charge des supercondensateurs est transmis au PCB de contrôle principal au moyen du signal `C_NOT_CHARGED`, comme illustré à la figure 3.24 et décrit à la sous-section 3.7.2. Les huit informations de retour issues des cellules sont acquises sur le PCB de contrôle principal à travers le MUX3 (figure 3.29), en sélectionnant successivement les différents canaux au moyen des signaux `CMD_MUX_A`, `CMD_MUX_B` et `CMD_MUX_C`. Le programme demeure dans l'état *Charge* tant qu'au moins un supercondensateur n'est pas chargé, et il indique un niveau haut (1) sur `C_NOT_CHARGED`. Lorsque l'ensemble des signaux `C_NOT_CHARGED` présentent un niveau bas, attestant la fin de la charge pour les huit cellules, la variable `CHARGE` est réinitialisée et le système peut évoluer vers l'état suivant.

4.4.4 État *Ready*

Cet état succède l'état *Charge* et précède l'état *Pulse*. Son diagramme d'activités UML est présenté à la figure 4.5. Il correspond à une période d'attente durant laquelle le module est prêt à délivrer une impulsion, celle-ci ne pouvant être déclenchée qu'en présence d'un signal d'autorisation externe fourni par l'utilisateur. La variable `READY` passe à l'état haut. Les signaux `Q_PASS_1` à `Q_PASS_8` sont imposés à 1, plaçant ainsi les supercondensateurs en série et les préparant à fournir l'impulsion. Le programme entre ensuite dans une boucle de surveillance du signal `PULSE_ENABLE`. Tant que ce signal n'est pas à l'état haut, le module demeure dans l'état *Ready*. Dès que l'autorisation est reçue, la variable `READY` est réinitialisée et le système peut évoluer vers l'état *Pulse*.

4.4.5 État *Pulse*

Lorsque l'autorisation est reçue, le système bascule dans cet état et la variable `PULSE` passe à l'état haut. Le diagramme d'activités UML de la figure 4.6 illustre la séquence complète des opérations réalisées dans cet état. Quatre actions principales sont réalisées :

- la fermeture du relais S_1 , présenté dans la figure 3.26, qui connecte les bornes des supercondensateurs au transistor de puissance afin qu'ils puissent s'y décharger ;
- la fermeture du relais S_3 , illustré dans la figure 3.28, qui coupe l'alimentation des convertisseurs DC-DC pour réduire le bruit qu'ils causent durant cet état sensible et déconnecte la masse globale de la huitième cellule (`L_GND_8`) de la masse globale afin de rendre l'ensemble des supercondensateurs aussi flottant que possible ;
- l'envoi d'un niveau logique haut sur la sortie `PULSE_EN_OUT` du microcontrôleur esclave, indiquant qu'il autorise l'émission de l'impulsion. Ce signal est utilisé pour activer l'amplificateur de puissance chargé d'asservir la forme de l'impulsion, comme expliqué dans la sous-section 3.6.2. Cette activation ne devient toutefois effective que

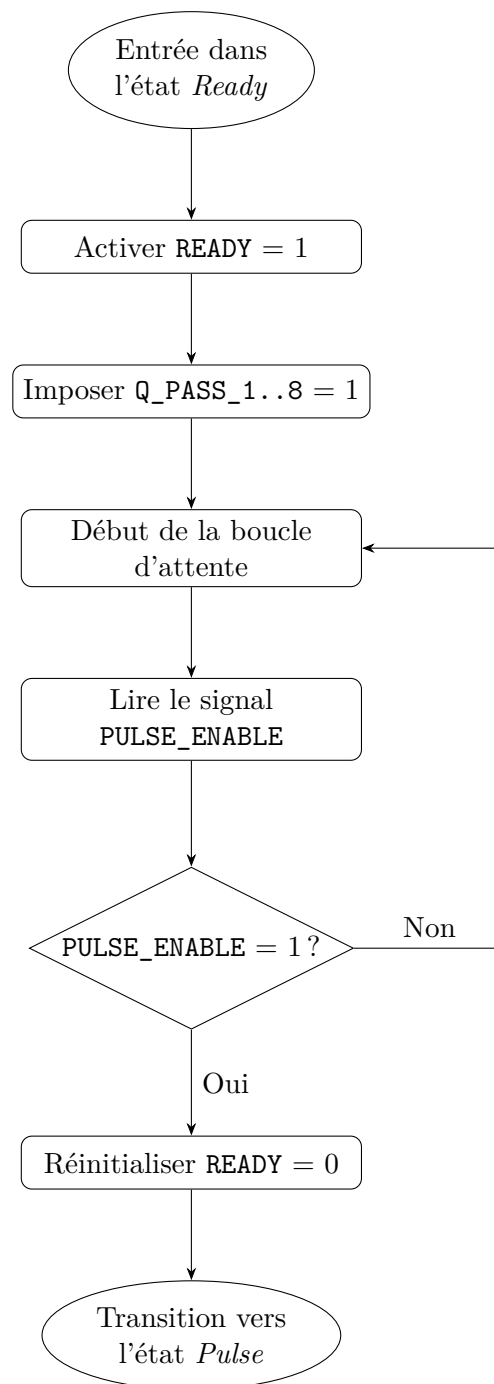


FIGURE 4.5 Diagramme d'activités UML pour l'état *Ready*.

si la double condition présentée dans la sous-section 3.7.5 et illustrée à la figure 3.33 est satisfaite : le signal `PULSE_EN_SLAVE`, provenant du microcontrôleur maître, doit lui aussi être à un niveau haut. Lorsque ces deux signaux sont à l'état haut simultanément, le signal `OUT_ENABLE` passe à +12 V et l'amplificateur de puissance est alors activé.

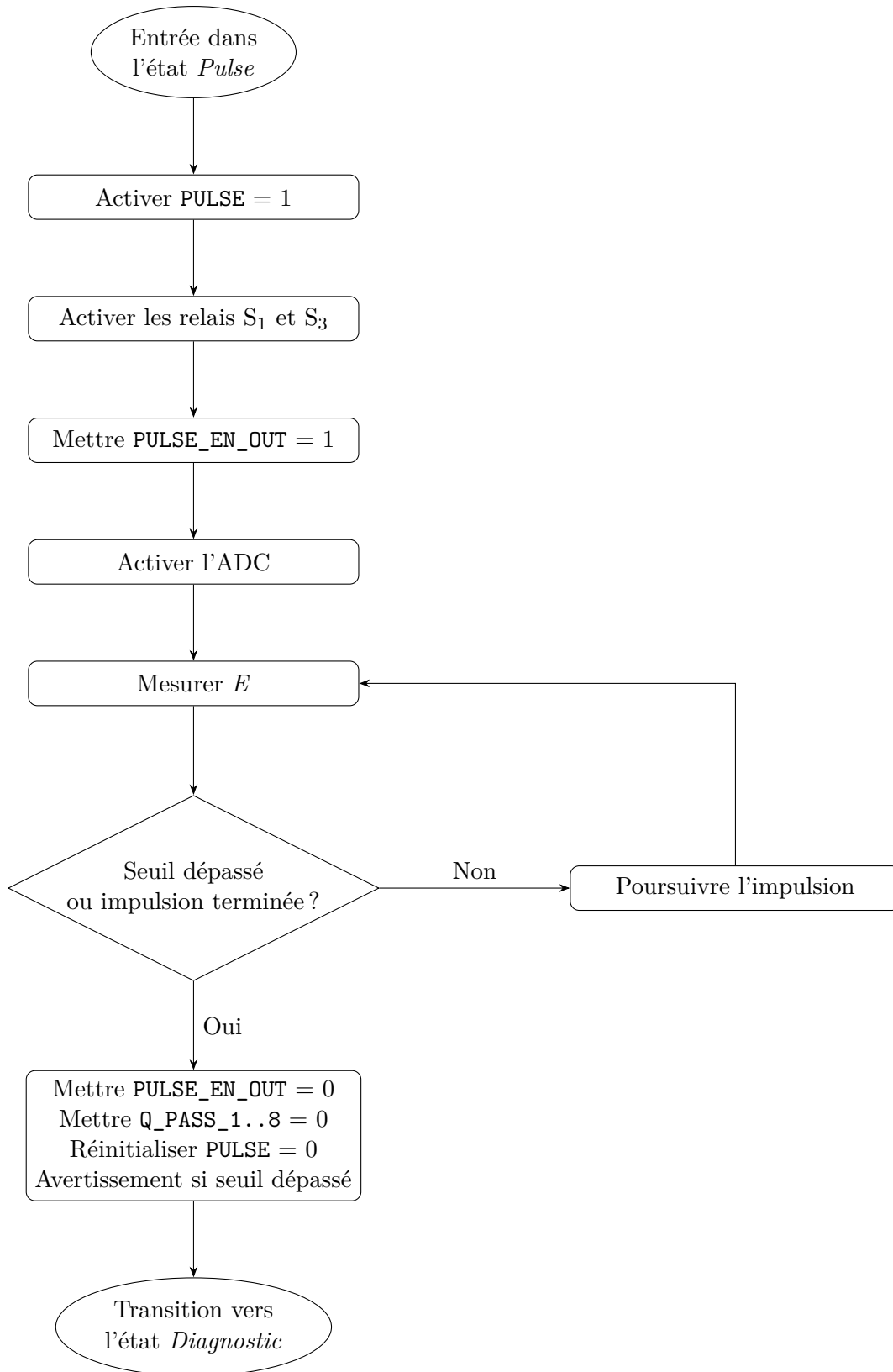
- l'activation du convertisseur analogique-numérique (ADC) interne du microcontrôleur, chargé d'effectuer une surveillance en temps réel de l'énergie E .

Durant toute la durée de l'impulsion, les mesures acquises par l'ADC permettent de suivre en continu l'énergie E . Si le seuil de sécurité prédéfini est dépassé, l'impulsion est immédiatement interrompue afin de protéger le système : le signal `PULSE_EN_OUT` est alors à l'état bas et un avertissement est généré. En l'absence de défaut, l'état se termine lorsque l'impulsion est entièrement délivrée. Dans les deux cas, la sortie `PULSE_EN_OUT` est maintenue à 0 et les signaux `Q_PASS_1` à `Q_PASS_8` repassent à 0. La variable `PULSE` est réinitialisée, et le programme retourne vers l'état *Diagnostic*, permettant d'entamer un nouveau cycle.

4.5 Programme du maître

Le programme du maître assure la supervision globale du système tout en constituant l'interface directe avec l'opérateur, d'une part, et avec l'ensemble des microcontrôleurs esclaves des modules, d'autre part. Contrairement aux microcontrôleurs esclaves, dont le fonctionnement repose sur une machine à états, le maître s'appuie sur une boucle de surveillance continue, décrite dans cette section. Bien que le programme du maître n'ait pas atteint sa version définitive au cours de ce projet, et qu'une part significative de son développement ait été réalisée par *Robin Wijzen*, stagiaire au laboratoire, une présentation des fonctionnalités essentielles demeure nécessaire afin d'éclairer le rôle central du maître dans l'organisation et la compréhension globale du fonctionnement de l'amplificateur de courant complet.

Dans un premier temps, le maître assure la communication avec les microcontrôleurs esclaves ainsi qu'avec l'interface LabVIEW. Cette liaison permet d'afficher en temps réel l'état de chaque module ainsi que la présence éventuelle d'anomalies. Par exemple, lorsque l'esclave 1 se trouve dans l'état d'*Initialisation*, LabVIEW indique que le module 1 attend la charge complète des capacités d'alimentation. Une fois cette charge atteinte, l'interface le signale avec le passage à l'état *Diagnostic*. À ce stade, le rôle du maître est la transmission des informations reçues et leur mise à disposition sur l'interface utilisateur. Si un fusible présent sur un module est défectueux, il enregistre l'information pour exclure le module en question du fonctionnement lors de l'envoi de l'impulsion, comme expliqué dans ce qui suit.

FIGURE 4.6 Diagramme d'activités UML pour l'état *Pulse*.

Si le diagnostic révèle une défaillance majeure, le maître affiche un message demandant le remplacement des fusibles concernés et précise que le module concerné demeure verouillé tant que la situation n'est pas résolue. À l'inverse, lorsque l'ensemble des vérifications est conforme, le maître informe l'utilisateur et annonce la transition vers l'état *Charge*. Durant cet état, il indique que les supercondensateurs sont en cours de charge et relaie cette information jusqu'à la fin du processus, avant d'annoncer explicitement que la charge est terminée. Il notifie ensuite l'entrée dans l'état *Ready*. Ainsi, durant l'état *Charge*, son rôle demeure principalement informatif et ne comporte pas de prise de décision opérationnelle.

Le maître reçoit en permanence le signal d'alerte critique **ERROR_SLAVE**, transmis sur une ligne dédiée, indiquant la présence d'une erreur majeure dans l'un des modules. Lorsque l'état *Ready* est atteint, le système se trouve prêt à délivrer une impulsion. L'utilisateur peut alors activer la commande **Pulse_Enable** depuis l'interface LabVIEW, exprimant la demande de génération de l'impulsion, et choisir la forme et l'intensité du courant requis pour l'impulsion. L'autorisation finale de pulser dépend également du signal **PULSE_EN_MASTER**, généré par le microcontrôleur maître. Ce signal est directement lié à **ERROR_SLAVE** : en l'absence d'erreur critique (**ERROR_SLAVE** = 0), **PULSE_EN_MASTER** adopte un état haut, autorisant l'émission de l'impulsion ; mais en présence d'une anomalie, ce signal demeure bloqué.

En fonction du courant requis par l'utilisateur, le maître détermine le nombre de modules à mobiliser, permettant une adaptation précise aux besoins expérimentaux ; à titre d'exemple, cinq ou six modules peuvent être sollicités afin de délivrer respectivement 500 ou 600 A. Le fonctionnement intègre en outre une logique de rotation des modules sollicités. Lorsque l'ensemble des modules n'est pas requis, chaque impulsion mobilise des modules différents, tandis que ceux utilisés lors de l'impulsion précédente sont placés au repos selon les combinaisons définies par cette logique. Ce mécanisme permet de répartir équitablement le fonctionnement et de prolonger la durée de vie des modules. En présence d'une défaillance, le module concerné est automatiquement isolé et retiré de la rotation.

Si un dépassement d'énergie, de courant ou de température survient durant l'impulsion, l'esclave interrompt immédiatement celle-ci et transmet une alerte au maître. Ce dernier désactive alors les signaux d'autorisation transmis aux modules via le bus I²C, enregistre l'erreur correspondante et informe l'utilisateur par un message d'alerte. Le système retourne ensuite à l'état *Diagnostic*, permettant d'identifier la cause de l'anomalie, notamment la détection d'un fusible déclenché et la localisation du défaut, facilitant ainsi la résolution du problème par le remplacement du composant défaillant. Ainsi, le programme du maître assure une coordination entre les modules, la gestion dynamique des impulsions et la supervision en temps réel de l'ensemble du dispositif.

CHAPITRE 5 INTÉGRATION FINALE ET VÉRIFICATION DU FONCTIONNEMENT

5.1 Réalisation concrète du système

Après la finalisation des schémas électroniques de l'ensemble des cartes et de l'architecture logicielle du système, la phase suivante a consisté à concevoir un modèle tridimensionnel (3D) cohérent et compact de l'amplificateur de courant complet. Cette étape visait à garantir une intégration mécanique optimale tout en respectant les contraintes d'encombrement.

Le concept retenu repose sur une architecture modulaire où les cartes s'assemblent directement entre elles par l'intermédiaire de connecteurs enfichables. Cette approche élimine l'utilisation de câbles internes, réduit l'espace occupé et simplifie considérablement l'assemblage et la maintenance. Elle contribue également à améliorer la fiabilité électrique du système en minimisant les pertes de contact et les risques de déconnexion mécanique.

La conception mécanique du dispositif a été réalisée par le stagiaire *Robin Wijzen*, qui a développé le modèle tridimensionnel complet de l'ensemble du système. Ce modèle a permis de définir avec précision les dimensions finales de chaque carte, la position des connecteurs, les zones d'assemblage ainsi que les contraintes mécaniques à respecter.

Les schémas 3D correspondant à une cellule, à un module sans PCB de contrôle principal, à un module avec PCB de contrôle principal, à une rangée complète ainsi qu'à un étage complet, sont présentés aux figures 3.2, 3.4, 3.5, 3.6 et 3.7 du chapitre 3.

Une fois que les dimensions des dessins 3D ont été finalisés, les PCB ont été conçus, fabriqués puis assemblés avec l'ensemble des composantes électroniques. L'assemblage s'est déroulé selon une démarche progressive, consistant à souder les composantes par étapes, puis à vérifier systématiquement chaque sous-ensemble avant l'intégration finale. Ces vérifications comprenaient des tests de continuité, des mesures électriques de base ainsi que des inspections visuelles.

Les différentes étapes de conception, de fabrication et de vérification ont permis d'aboutir à un modèle conforme aux dimensions mécaniques et prêt à être soumis aux essais expérimentaux présentés dans la section suivante. L'annexe C présente l'ensemble des circuits imprimés ainsi qu'un module complet.

5.2 Validation progressive des prototypes

Le processus de validation du système a été mené selon une approche incrémentale, reposant sur la réalisation de deux générations successives de prototypes, avant d'aboutir à la version finale. Cette démarche méthodique visait à confirmer la faisabilité du concept, à identifier les points d'amélioration et à fiabiliser progressivement la conception avant l'intégration finale.

La première génération de prototypes avait pour objectif principal de valider les fonctions de base des états de *Charge* et de *Décharge* des supercondensateurs, ainsi que de vérifier le comportement global du circuit. Cette version préliminaire, volontairement simplifiée, ne comportait que deux cartes : un circuit de puissance et un circuit de contrôle. Aucun microcontrôleur n'était encore intégré, et la commutation entre les différents états du système s'effectuait manuellement à l'aide d'un interrupteur. Des supercondensateurs de 2,7 V / 2 F ont été utilisées pour les premiers essais. Ce prototype a permis de confirmer les principes de fonctionnement du schéma de commutation, de valider les premiers choix de composantes et d'obtenir une compréhension claire du comportement du système.

La deuxième génération a représenté une étape importante dans l'évolution vers la version finale du système. Le microcontrôleur y a été intégré, permettant une gestion automatisée des états du circuit. Trois cellules ont été réalisées, pilotées par un circuit de contrôle, reproduisant de manière plus réaliste la structure d'un module opérationnel. Plusieurs améliorations ont été apportées à la conception initiale : ajout des capacités d'alimentation, optimisation du routage et remplacement de certains composants électroniques par des versions à plus faible consommation énergétique. Les essais ont inclus la vérification des états d'*Initialisation*, de *Charge* et de *Décharge*, ainsi qu'un premier test de l'état de *Pulse*. Les résultats ont montré une coordination fluide entre les différentes cartes et un comportement stable du microcontrôleur, validant ainsi la logique de commande et la cohérence du système.

Cette progression en deux étapes a permis de valider successivement chaque sous-système avant de passer à une architecture plus complexe. Les observations issues des tests ont conduit à plusieurs ajustements de conception, tant au niveau matériel que logiciel. L'approche incrémentale adoptée a permis de faire évoluer le système de manière maîtrisée et progressive, jusqu'à aboutir à un prototype final fiable et pleinement fonctionnel.

5.3 Validation fonctionnelle d'un module

Une fois le module complet réalisé, une phase de validation fonctionnelle a été menée. Les essais se sont déroulés selon une approche séquentielle, dans laquelle chaque état de fonctionnement a été testé et validé avant le passage à l'état suivant. Cette sous-section présente l'ensemble des tests réalisés afin de vérifier le bon comportement du module.

5.3.1 État d'*Initialisation*

La détection du nombre de cellules présentes est effectuée avec succès, et la logique de commande des transistors de passage et de contournement fonctionne conformément aux attentes, permettant de connecter l'ensemble des masses locales à la masse globale. Le relais S_5 , présenté à la figure 3.22, s'active alors afin d'autoriser la charge des capacités d'alimentation, dont la tension mesurée à leurs bornes durant cet état est présentée à la figure 5.1. Il convient de noter que, durant ces tests, deux capacités d'alimentation sont chargées en parallèle, les essais étant réalisés sur deux cellules. Le temps de charge théorique est donc doublé par rapport à celui calculé pour une seule capacité d'alimentation dans l'équation 3.9, et s'écrit :

$$t_{\text{charge}} = 2 \times 53 \text{ s} = 106 \text{ s} \approx 1,77 \text{ min.} \quad (5.1)$$

Il est possible d'observer que la charge des capacités d'alimentation jusqu'à une tension de 11,9 V est atteinte en 2,65 minutes. Cette durée est légèrement supérieure au temps de charge théorique estimé précédemment, ce qui reste acceptable. À cet instant, la charge est considérée comme terminée, et le signal indiquant la fin de l'*initialisation* est transmis au microcontrôleur, déclenchant ainsi la transition vers l'état *Diagnostic*.

Il convient de noter qu'à l'issue de cet état, le relais S_5 connecte les capacités d'alimentation aux convertisseurs DC-DC, fournissant une tension de 12,65 V. Cette commutation se traduit par une montée brusque de la tension aux bornes de ces capacités à $t = 2,65$ minutes, suivie d'une stabilisation autour de cette valeur, comme l'illustre également la courbe présentée à la figure 5.1. Des scénarios de retrait et d'ajout de cellules ont également été simulés afin de valider la détection automatique du nombre de cellules présentes. La machine d'états empêche toute transition vers l'état suivant tant que le signal de fin de l'*initialisation* n'est pas validé, garantissant ainsi un déroulement sûr et contrôlé de cette séquence.

Une limitation a toutefois été identifiée à ce stade, la tension de sortie des convertisseurs DC-DC s'établissant à +12,65 V alors qu'une valeur nominale de +12 V est recherchée. Une solution à cette limitation est présentée dans la sous-section 5.5.

À ce stade, la charge des capacités d'alimentation pourrait également (et idéalement) être réalisée au moyen d'une source de courant, plutôt que directement à partir du rail +12 V. Cette approche permettrait d'accélérer le processus de charge initiale. Une première option consisterait à utiliser la source de courant de 15 A déjà présente, actuellement dédiée à la charge des supercondensateurs. Cette solution présente l'avantage d'une charge rapide, mais elle impose l'utilisation de pistes de largeur compatible avec un courant de 15 A. Une seconde option reposerait sur l'ajout d'une source de courant supplémentaire de 2 à 3 A. Cette alternative permettrait également de réduire le temps de charge, mais nécessiterait l'intégration d'une nouvelle source de courant et de nouveaux connecteurs, ce qui alourdirait la circuiterie. Étant donné que cette phase n'intervient qu'une seule fois lors du démarrage du circuit, aucune de ces options n'est retenue à ce stade de conception.

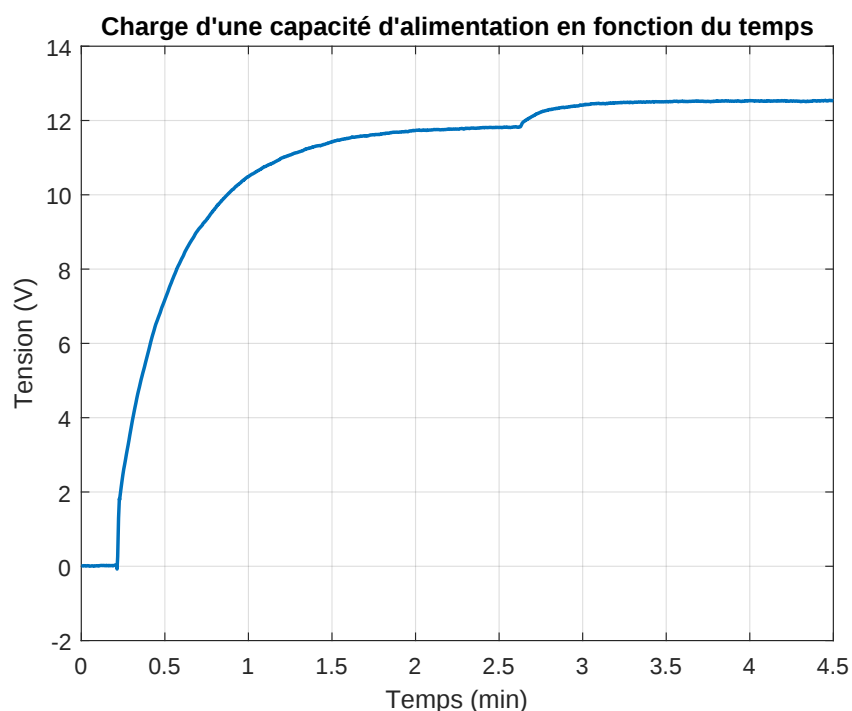


FIGURE 5.1 Courbe montrant la charge d'une capacité d'alimentation C_s .

5.3.2 État *Diagnostic*

Après la validation du fonctionnement de l'état d'*Initialisation*, des essais ont été menés afin de tester l'état *Diagnostic*, dont l'objectif est de vérifier l'intégrité des fusibles du système, et qu'aucune élévation anormale de température a lieu, avant toute mise en fonctionnement. À cette étape, la fiabilité du système de surveillance des protections est évaluée par la vérification de l'état des fusibles. Lorsque l'ensemble des fusibles est fonctionnel, le système confirme l'absence de défaut. Des scénarios de défaillance ont été simulés, notamment par le retrait de fusibles, afin d'évaluer le comportement du système en condition anormale. Ces essais ont permis de valider que le système détecte les défauts et empêche toute transition vers les états suivants tant qu'une anomalie est présente, garantissant ainsi un fonctionnement sécurisé.

Les mesures de température réalisées à l'aide de la thermistance sont fonctionnelles et indiquent une valeur d'environ 23°C sur le dissipateur thermique dans des conditions normales, correspondant à la température ambiante du laboratoire. Lorsqu'une élévation de température est provoquée par un contact direct avec la thermistance, notamment en la maintenant entre les doigts afin de l'échauffer, une augmentation de la température mesurée est observée, ce qui confirme le bon fonctionnement du dispositif de mesure. Afin de vérifier la transmission de l'information indiquant une température élevée, le seuil maximal de température a été temporairement modifié dans le code et fixé à 23°C. Cette modification a permis de déclencher l'alerte correspondante et de valider le fonctionnement du dispositif.

5.3.3 État *Charge*

Une fois les états d'*Initialisation* et de *Diagnostic* validés, le fonctionnement de l'état *Charge* est vérifié. À cette étape, la logique de commande des transistors de passage et de contournement fonctionne conformément aux spécifications, permettant de placer l'ensemble des supercondensateurs des cellules en série au début de cet état. La commutation du relais S₂ déclenche alors leur charge (figure 3.26). Il convient de noter que, durant ces tests, les capacités sont chargées par une source de courant de 3 A. Par conséquent, le temps de charge théorique diffère de celui calculé dans l'équation 3.3 et devient :

$$t_{\text{charge}} = \frac{CV}{I} = \frac{370 \times 3}{3} \approx 370 \text{ s} \approx 6,17 \text{ min.} \quad (5.2)$$

La tension aux bornes d'un supercondensateur est mesurée à l'aide d'un oscilloscope et présentée sur la courbe de la figure 5.2. Comme l'illustre cette courbe, la charge est atteinte en environ 6.4 minutes. Une fois la charge d'un supercondensateur achevée, les transistors associés sont reconfigurés en mode de contournement afin d'éviter tout dépassement du seuil

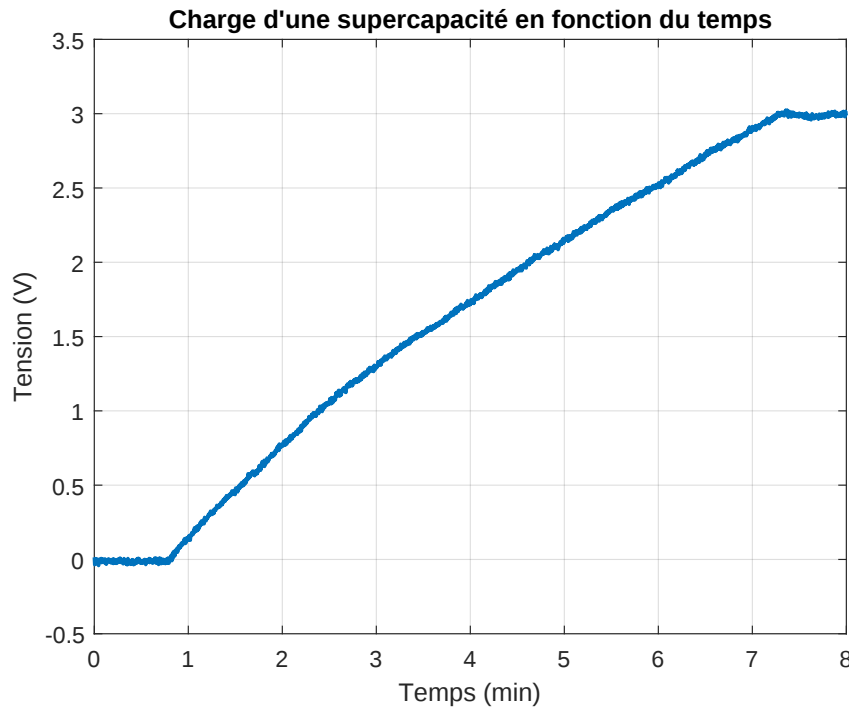


FIGURE 5.2 Courbe montrant la charge d'une supercapacité de 370 F.

de 3 V. À l'issue de la charge de de tout les supercondensateurs, un signal est transmis au microcontrôleur, assurant la transition vers l'état *Ready*.

Il convient de noter qu'à l'issue de la charge et en attendant l'envoi de l'impulsion, les supercondensateurs entrent dans un état d'attente. Durant ce temps, ils maintiennent leur niveau de tension, comme l'illustre la courbe de la figure 5.2.

5.3.4 État *Pulse*

Une fois les états précédents validés, le système se place dans l'état *Ready*, où il attend l'autorisation de déclencher l'impulsion de courant. L'état *Pulse* est alors testé par l'envoi de cette autorisation, ainsi que par la vérification de la capacité du dispositif à délivrer un courant de forte amplitude sur une durée de quelques millisecondes, tout en reproduisant fidèlement la forme d'onde imposée et en respectant le gain fixé par la boucle de rétroaction et la résistance de mesure, tel que détaillé dans la section 3. Lors de ces essais, les impulsions de courant n'ont pas été appliquées à un échantillon réel, mais à un fil de cuivre connecté entre les deux bornes de sortie. Cette configuration est équivalente du point de vue de l'amplificateur de courant, les deux charges présentant une résistance très faible. L'amplificateur est ainsi soumis à des

conditions de fonctionnement similaires en termes de courant. Toutefois, la tension mesurée aux bornes de la charge diffère entre un échantillon supraconducteur et un fil de cuivre, sans affecter la validation du fonctionnement en courant du système.

Les transistors de passage des supercondensateurs sont activés. Le relais S_3 (figure 3.28) est également actionné afin de couper l'alimentation des convertisseurs DC-DC, réduisant ainsi le bruit, et de déconnecter la ligne L_GND_8 de la masse globale pour rendre les supercondensateurs flottants. Enfin, le relais S_1 (figure 3.26) est activé afin de connecter les supercondensateurs au transistor de puissance Q_1 et permettre la décharge contrôlée en courant. Un signal de commande sous forme d'une impulsion de 0.5 V d'amplitude, avec un temps de montée de 2 ms, un temps de descente de 5 ms et un plateau de 10 ms, a été appliqué afin de piloter l'impulsion de courant. Ce signal, noté V_pulse_+ , est présenté à la figure 3.17 et décrit en détail dans la sous-section 3.6.2. Il correspond également au signal de couleur orange visible sur les figures 5.3 et 5.4.

Le gain a été fixé à l'aide du potentiomètre RV_1 à une valeur de 50 A/V (figure 3.18). Pour ce réglage, une impulsion de courant a été faite, le courant correspondant a été mesuré à l'aide de la pince ampèremétrique de l'oscilloscope, puis le potentiomètre a été ajusté jusqu'à obtenir une valeur de 50 A sur la mesure du courant.

Comme illustré à la figure 3.17, ce signal est référencé à la masse puis traité par l'amplificateur de puissance afin de commander la grille du transistor de puissance. La tension appliquée à cette grille est représentée en bleu à la figure 5.3, tandis que la forme d'onde de l'impulsion de courant résultante est visualisée, également en bleu, à la figure 5.4. La figure 5.5 présente un agrandissement de la figure 5.4, permettant de visualiser clairement un retard initial entre l'impulsion et sa commande (ce point est discuté à la section suivante). L'ADC du microcontrôleur assure en permanence la mesure de l'énergie injecté dans Q_1 durant l'envoi de l'impulsion. Une analyse détaillée des résultats associés à cet état est présentée dans la sous-section 5.4.

5.3.5 État *Discharge*

L'état *Discharge*, tel que mentionné précédemment, ne correspond pas à un état explicitement défini dans le programme du microcontrôleur. Il s'agit d'un état dans lequel le système entre automatiquement lorsque l'alimentation est coupée. Durant cet état, les supercondensateurs se déchargent passivement à travers leur résistance de décharge, comme décrit à la section 3.5.3. La durée théorique de décharge d'un supercondensateur est estimée à 2 h 54 min.

Afin de vérifier expérimentalement ce comportement, deux méthodes de mesure ont été mises

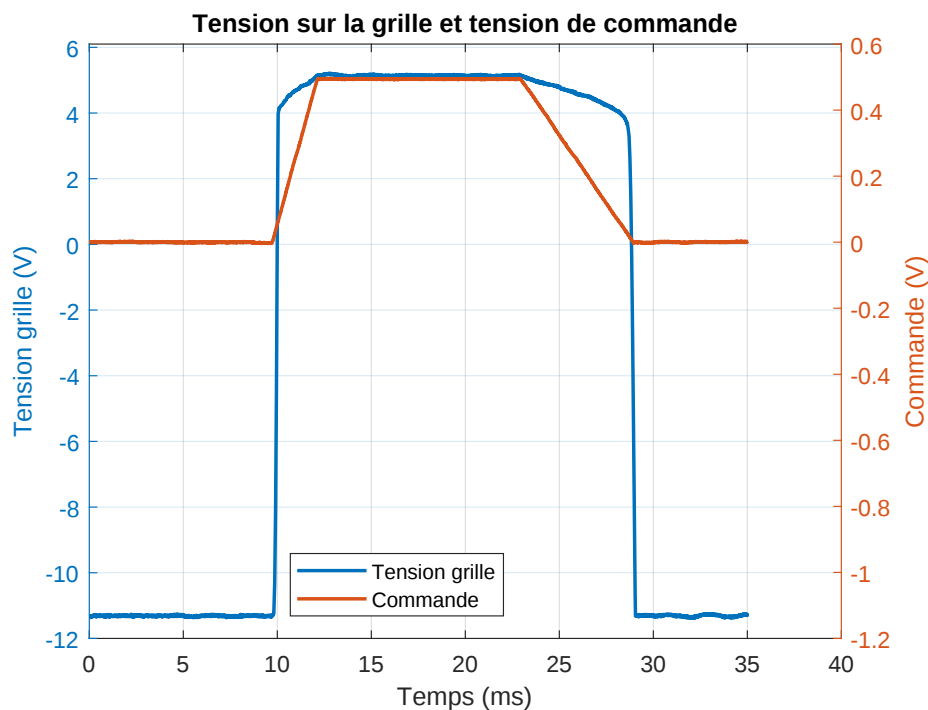


FIGURE 5.3 Courbe montrant la tension sur la grille du transistor de puissance et la commande en tension. La réponse de la grille au signal de commande est très non linéaire, d'où le besoin du circuit de rétroaction rapide pour asservir le courant.

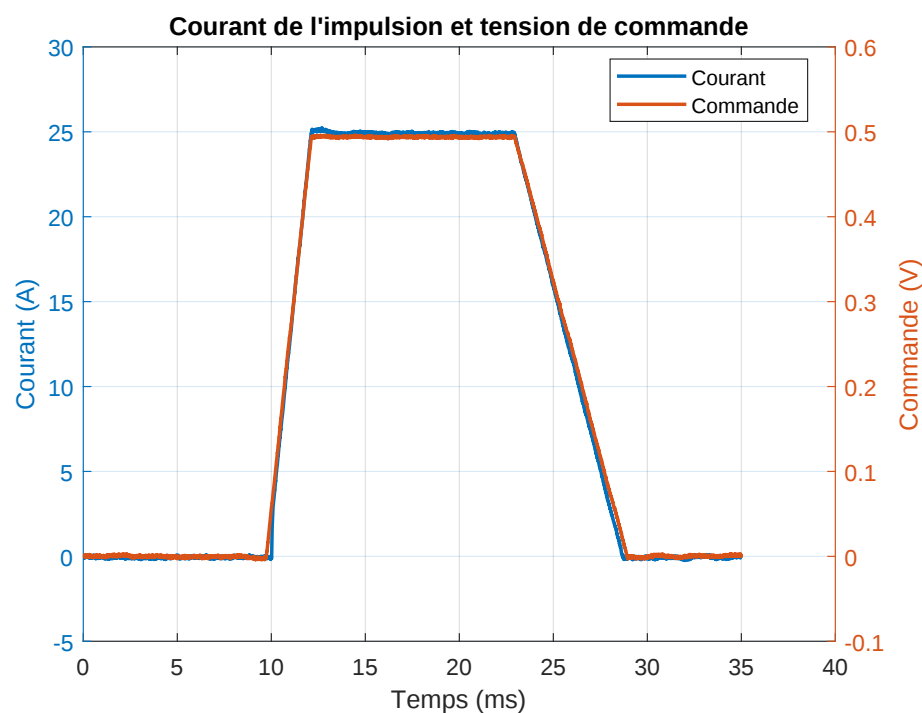


FIGURE 5.4 Courbe montrant le courant de l'impulsion et sa commande en tension.

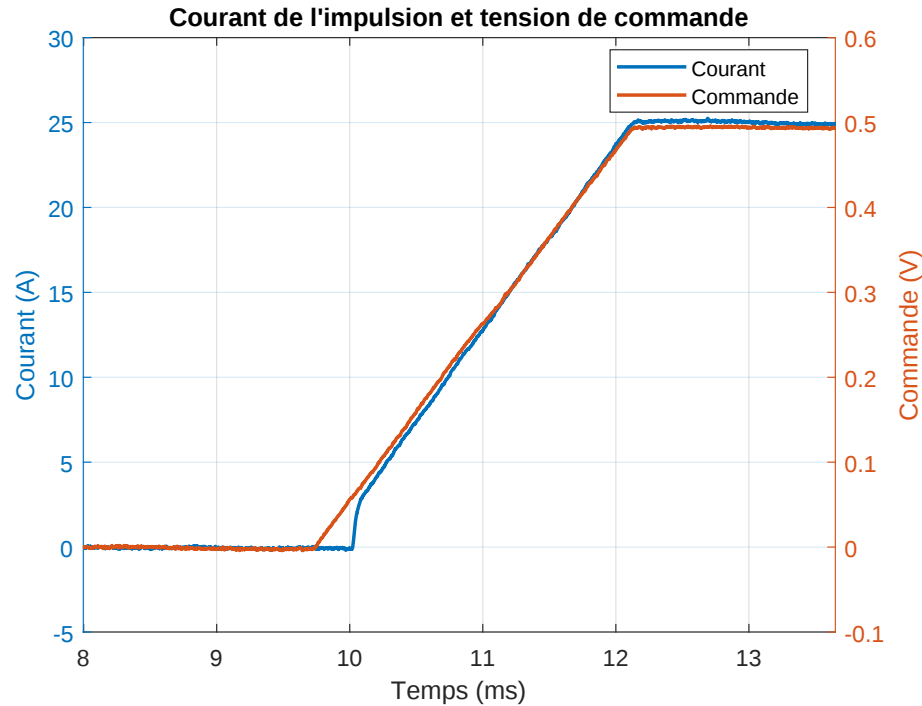


FIGURE 5.5 Courbe montrant le délai initial de réponse d'environ $300\ \mu\text{s}$ entre la commande en tension et le courant résultant en sortie.

en œuvre. La première a été réalisée à l'aide d'un oscilloscope ; toutefois, cette mesure s'est révélée peu précise en raison du bruit important introduit par les sondes différentielles, conçues pour les hautes tensions. La seconde méthode a consisté en des mesures manuelles à l'aide d'un voltmètre. La tension aux bornes d'un supercondensateur a été mesurée et notée à intervalles d'une minute. Les résultats obtenus sont cohérents avec la durée théorique de décharge et indiquent qu'une décharge complète prend environ trois heures.

5.4 Analyse des résultats de l'état *Pulse*

5.4.1 Analyse de l'impulsion de courant

Les essais réalisés lors de l'état *Pulse* ont permis de valider la capacité du système à générer des impulsions de courant de forte amplitude, conformément aux objectifs de conception. La figure 5.3 met en évidence la cohérence entre la commande de l'impulsion et la tension appliquée à la grille du transistor de puissance Q_1 . En absence de commande, la tension de grille est maintenue à $-12\ \text{V}$, correspondant au rail négatif de l'alimentation de l'amplificateur de puissance. Lorsque la commande est appliquée, la tension de grille augmente progressi-

vement jusqu'à atteindre une valeur maximale d'environ 5 V durant le plateau, pour ce cas particulier d'impulsion de 25 A.

La figure 5.4 montre que la forme d'onde du courant suit fidèlement la commande en tension appliquée en tout temps, à l'exception d'un léger retard, de l'ordre de 300 μ s, observé au début de la montée, par rapport à la commande, comme illustré dans la figure 5.5. Ce décalage est attribué au temps nécessaire à l'amplificateur de puissance pour faire évoluer la tension de grille du transistor de -12 V à 5.1 V. Ce retard demeure acceptable à ce stade de conception et n'affecte pas la robustesse du système.

À noter que le MOSFET utilisé fonctionne en zone linéaire, où il se comporte comme une résistance variable dont la valeur est contrôlée par la tension appliquée à la grille. Cette tension de commande permet ainsi d'ajuster la résistance équivalente du transistor et, par conséquent, le courant qui le traverse. La forme du courant pulsé, présentée en bleu dans la figure 5.4, suit donc la commande en tension illustrée en orange dans cette même figure, et non la tension de grille présentée dans la figure 5.3. La tension appliquée à la grille sert principalement à polariser le transistor afin qu'il puisse répondre à la commande en tension et générer le courant souhaité.

Pour ce test, le gain théorique est de 50 A/V, ce qui a été confirmé expérimentalement : une tension de commande de 0.5 V produit un courant de sortie de 25 A. Ce gain est réglable via le potentiomètre de la boucle de rétroaction, comme détaillé dans la sous-section 3.6.2. Des essais complémentaires ont permis de confirmer cette flexibilité en faisant varier le courant maximal délivré. Ces résultats valident le principe d'asservissement retenu et démontrent la capacité du dispositif à générer des impulsions de courant contrôlées et répétables.

5.4.2 Mesures de l'énergie

Pour la mesure de l'énergie dissipée dans le transistor de puissance Q_1 durant l'envoi de l'impulsion, la méthodologie adoptée est la suivante : les mesures ont été réalisées, d'une part, à l'aide de l'ADC du microcontrôleur, et, d'autre part, par une approche expérimentale. Le courant de l'impulsion ainsi que la tension aux bornes du transistor de puissance ont été mesurés et sont présentés à la figure 5.6. La puissance instantanée a ensuite été calculée à l'aide du logiciel MATLAB selon l'équation :

$$p(t) = v_{Q_1}(t)i_{Q_1}(t), \quad (5.3)$$

avec v_{Q_1} et i_{Q_1} représentant respectivement la tension et le courant aux bornes du transistor de puissance Q_1 . Cette puissance est présentée en orange à la figure 5.7. L'énergie dissipée

a été calculée aussi à l'aide du logiciel MATLAB selon l'équation suivante :

$$E(t) = \int_0^t p(t) dt = \int_0^t v_{Q_1}(t) i_{Q_1}(t) dt. \quad (5.4)$$

Cette énergie est présentée en bleu à la figure 5.7. Les valeurs mesurées par l'ADC ont été converties en valeurs réelles d'énergie en étant divisées par une constante k . Cette constante regroupe l'ensemble des gains introduits par les composantes électroniques du circuit de mesure de l'énergie. L'énergie dissipée s'exprime comme le montre l'équation 5.4. Le schéma de mesure implémente les opérations suivantes. La tension aux bornes de Q_1 est tout d'abord divisée par un facteur de cinq, ce qui introduit un gain :

$$k_v = \frac{1}{5}. \quad (5.5)$$

Le courant est mesuré à l'aide de la résistance de shunt $R_{\text{sense}} = 0,02 \Omega$, ce qui conduit au gain :

$$k_r = 0,02. \quad (5.6)$$

La tension et le courant sont ensuite multipliés par un multiplicateur analogique qui inverse l'un des deux signaux et applique une division par dix, d'où :

$$k_m = -\frac{1}{10}. \quad (5.7)$$

L'intégration est réalisée par l'intégrateur analogique de gain :

$$k_i = -\frac{1}{RC}, \quad (5.8)$$

avec $R = 1 \text{ k}\Omega$ et $C = 0,47 \mu\text{F}$, ce qui donne :

$$k_i = -\frac{1}{4,7 \times 10^{-4}}. \quad (5.9)$$

Un diviseur de tension est placé à l'entrée du microcontrôleur afin d'adapter une tension maximale de 12 V à la plage admissible de 5 V, introduisant le gain :

$$k_d = \frac{5}{12}. \quad (5.10)$$

Enfin, la conversion analogique–numérique est réalisée sur 12 bits, ce qui conduit au facteur :

$$k_{\text{adc}} = \frac{4095}{5}. \quad (5.11)$$

La constante globale permettant de transformer la valeur lue par l'ADC en énergie réelle est alors donnée par :

$$k = k_v \cdot k_r \cdot k_m \cdot k_i \cdot k_d \cdot k_{\text{adc}}, \quad (5.12)$$

Numériquement, cette constante vaut :

$$k = 1452,1. \quad (5.13)$$

Ainsi, pour une valeur issue de l'ADC, l'énergie correspondante E_{adc} est obtenue par :

$$E_{\text{adc}} = \frac{\text{valeur}_{\text{ADC}}}{k}. \quad (5.14)$$

Ces valeurs sont représentées par des cercles bleus sur la même courbe que celle de l'énergie théorique, à la figure 5.7. La concordance observée entre les deux courbes confirme la validité de la chaîne de mesure ainsi que le bon fonctionnement de l'ADC. Il convient de noter que le temps d'échantillonnage a été estimé à 1 ms. L'horloge de l'ADC n'ayant pas été activée, cette estimation peut manquer de précision, ce qui peut expliquer le léger décalage observé entre les valeurs mesurées par l'ADC et les valeurs attendues. Cette limitation pourra être corrigée lors de la prochaine phase du projet par une modification logicielle consistant à activer l'horloge de l'ADC, à enregistrer le temps associé à chaque mesure et à harmoniser l'échelle temporelle entre les calculs réalisés sous MATLAB et les mesures issues du microcontrôleur, afin d'améliorer la précision temporelle.

Ces mesures permettent de vérifier en temps réel si les valeurs observées demeurent inférieures aux seuils jugés sécuritaires, déterminés à partir des informations fournies par la fiche technique du transistor Q_1 . En présence d'une condition anormale, caractérisée par une dissipation d'énergie dans le MOSFET Q_1 , le microcontrôleur esclave doit interrompre l'envoi de l'impulsion et transmettre au maître une alerte signalant un risque de surchauffe du MOSFET dans le module concerné. Bien que les mesures soient fonctionnelles, la fonction de coupure de l'impulsion lorsque les seuils sont dépassés n'est pas encore implémentée à ce stade du projet. Cette fonctionnalité sera intégrée dans les travaux ultérieurs.

Il est utile de noter que les seuils de sécurité considérés sont déterminés à partir des courbes de limite en régime pulsé du MOSFET (Safe Operating Area, SOA), présentées en annexe B [18].

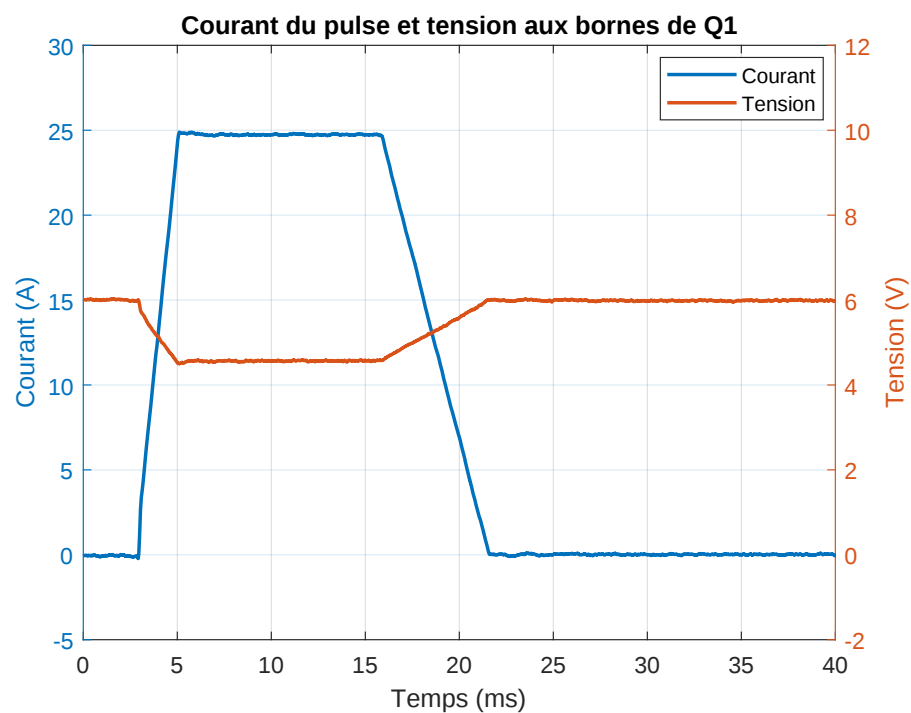


FIGURE 5.6 Courbe montrant le courant de l'impulsion en bleu, et la tension en orange.

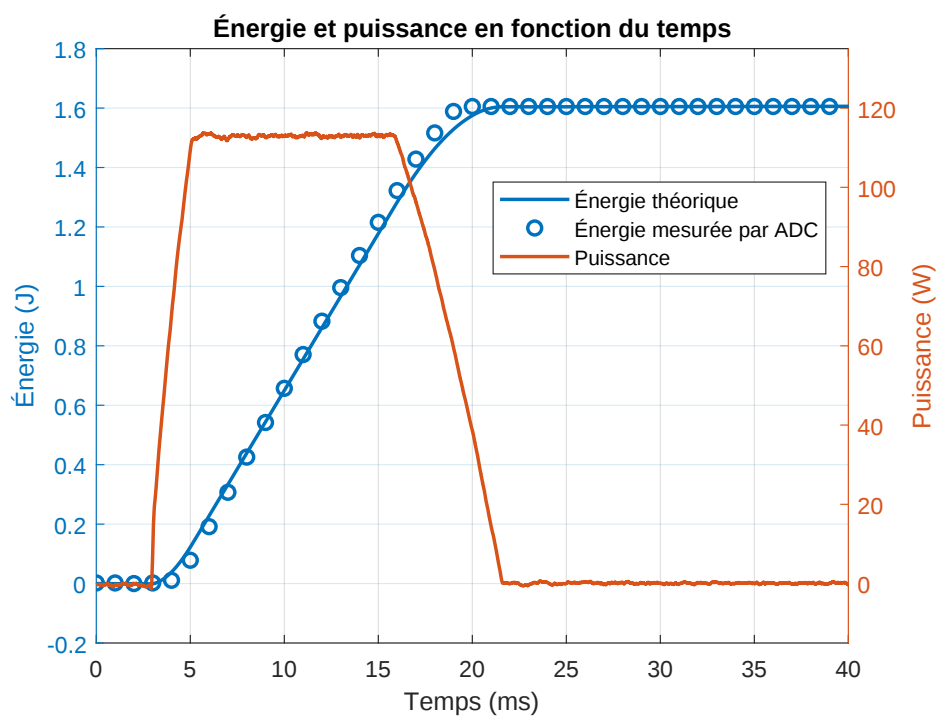


FIGURE 5.7 Courbe montrant l'énergie dissipée durant l'envoi de l'impulsion.

Ces courbes définissent les combinaisons admissibles de courant I_D et de tension V_{DS} pour différentes durées d'impulsion, en tenant compte des contraintes thermiques et électriques du composant. Elles permettent ainsi de vérifier que les conditions de fonctionnement du transistor de puissance Q_1 demeurent à l'intérieur des limites sécuritaires, notamment lors de l'application d'impulsions de courant de forte amplitude.

5.4.3 Analyse de la chute de tension aux bornes du transistor de puissance

Pour un test réalisé avec deux cellules, correspondant à deux supercondensateurs, la tension en circuit ouvert à leurs bornes est de 6 V. Lors de l'envoi de l'impulsion, cette tension se retrouve aux bornes du transistor de puissance, et elle subit aussi une chute de tension dans toute la chaîne de composantes en série avec le courant. Dans le cas présent, pour un courant de 25 A, la tension chute de 6 V à 4.7 V, comme illustré à la figure 5.6. Cette chute de tension s'explique par la résistance série équivalente des différents éléments présents dans la boucle de courant, calculée à l'aide de la loi d'Ohm :

$$R = \frac{\Delta U}{I} = \frac{6 - 4,7}{25} = 52 \text{ m}\Omega. \quad (5.15)$$

Cette boucle, représentée à la figure 5.8, comprend les éléments suivants : les deux supercondensateurs C_1 et C_2 , les deux transistors NMOS Q_{p1} et Q_{p2} , utilisés comme transistors de passage pour chaque supercondensateur, les deux fusibles F_1 et F_2 , montés en série avec chaque supercondensateur, le relais bipolaire à double position S_1 , le transistor de puissance Q_1 , la résistance de mesure R_{sense} , ainsi que l'échantillon.

Nous avons jugé nécessaire de déterminer la valeur réelle de la résistance associée à chacune de ces composantes afin d'identifier l'origine de la chute de tension observée, de valider les choix de composantes effectués et d'envisager le remplacement des éléments présentant des résistances trop élevées, responsables de pertes importantes. Pour le faire, une mesure de la tension a été réalisée sur chacune des composantes durant l'envoi de l'impulsion. La valeur de la résistance correspondante a ensuite été déduite à l'aide de la loi d'Ohm.

Le tableau 5.1 présente, dans la colonne 2, les valeurs des résistances des composants telles qu'indiquées dans leurs fiches techniques, et, dans la colonne 3, les valeurs réelles déterminées expérimentalement. La somme des résistances expérimentales est de 50,1 m Ω , valeur cohérente avec celle déduite de la chute de tension mesurée. Un écart minime apparaît par rapport à la valeur mesurée de façon globale (52 m Ω), ce qui est attribuable aux imprécisions de mesure liées aux bruits électriques des sondes différentielles de l'oscilloscope.

L'écart entre les valeurs théoriques et expérimentales demeure faible pour la majorité des

Composante	Résistance théorique (mΩ)	Résistance expérimentale (mΩ)
C_1 (ESR)	1,8	2,4
Q_{p1}	0,45	2,0
F_1	2,4	2,2
C_2 (ESR)	1,8	2,6
Q_{p2}	0,45	2,3
F_2	2,4	2,3
S_1	$x < 50$	13,6
R_{sense}	20,0	21,0
Échantillon	y	1,7
Total	$29,3 + x + y$	50,1

TABLEAU 5.1 Comparaison des résistances théoriques et expérimentales des composantes de la boucle de courant.

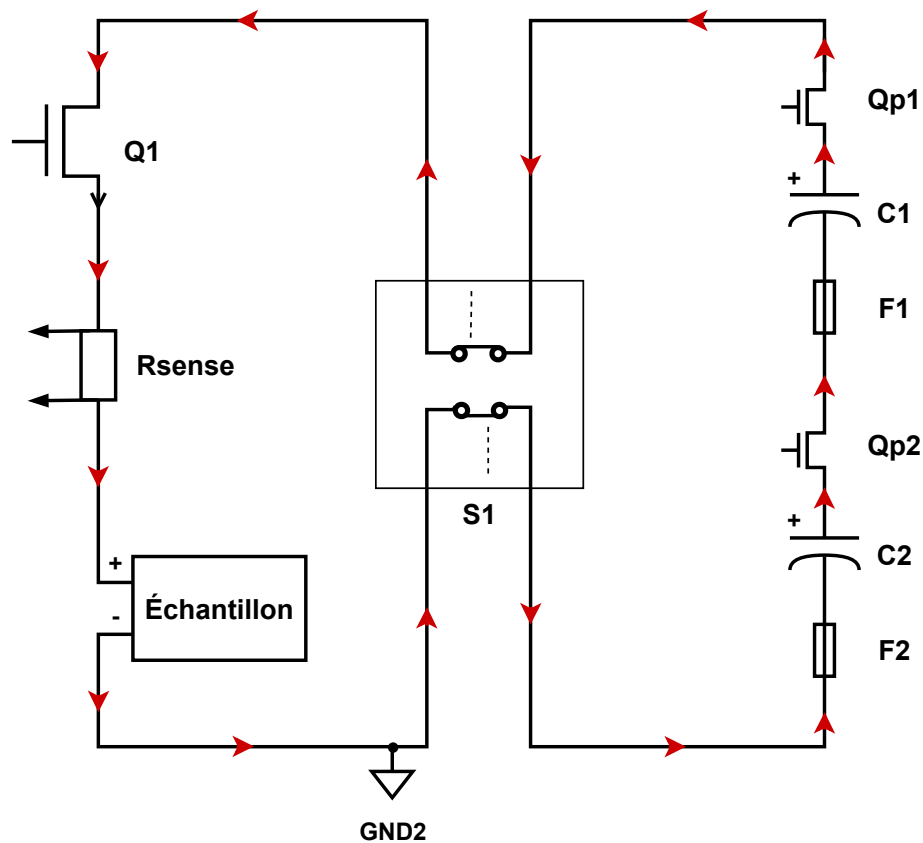


FIGURE 5.8 Boucle de courant lors de l'envoi de l'impulsion.

composantes, à l'exception des transistors NMOS de passage Q_{p1} et Q_{p2} . Une hypothèse de cet écart est un échauffement excessif subi lors de la soudure manuelle. Les prochaines versions du système seront assemblées par soudure automatisée, ce qui devrait limiter ce phénomène, s'il y a lieu. Toutefois, le remplacement de ces transistors par des modèles présentant une résistance $R_{DS(on)}$ plus faible est également envisagé.

Concernant le relais S_1 , bien que sa résistance mesurée soit conforme à la valeur théorique, celle-ci demeure élevée et engendre une dissipation de puissance importante. Cette dissipation peut être estimée par :

$$P = RI^2 = 13,6 \times 10^{-3} \times 25^2 = 8,5 \text{ W.} \quad (5.16)$$

Cette valeur est insensée pour un relai qui peut porter 55 A en continu. Il faudra donc remplacer ce relai par une composante présentant une résistance plus faible, dans la prochaine version du système.

5.4.4 Impulsions de courant plus élevé

La capacité maximale du module à délivrer un courant de 100 A est évaluée expérimentalement. Le gain reste fixé à 50 A/V à l'aide du potentiomètre, tandis que l'amplitude de la commande en tension varie. Un premier essai utilise une commande sous forme d'une impulsion de 1 V d'amplitude, avec un temps de montée de 2 ms, un temps de descente de 5 ms et un plateau de 10 ms, correspondant à un courant attendu de 50 A. La figure 5.9 présente le résultat de cet essai : la commande en tension est représentée par la courbe orange et l'impulsion de courant délivrée, de 50 A, est représentée par la courbe bleue.

Un second essai utilise une commande de même forme, avec une amplitude de 2 V, correspondant à un courant attendu de 100 A. La figure 5.10 présente le résultat correspondant : la commande en tension est représentée par la courbe orange et l'impulsion de courant délivrée, de 100 A, est représentée par la courbe bleue. Ces essais démontrent la capacité du module à délivrer des impulsions de courant élevé, jusqu'à un maximum de 100 A, tout en conservant la forme imposée par la commande en tension.

5.5 Écart de la tension de sortie du convertisseur DC-DC

Comme observé expérimentalement, la tension de sortie des convertisseurs DC-DC s'établit à +12,65 V, alors qu'une valeur nominale de +12 V était initialement visée. Cet écart s'explique par les caractéristiques du convertisseur DC-DC utilisé, dont la tension de sortie dépend de

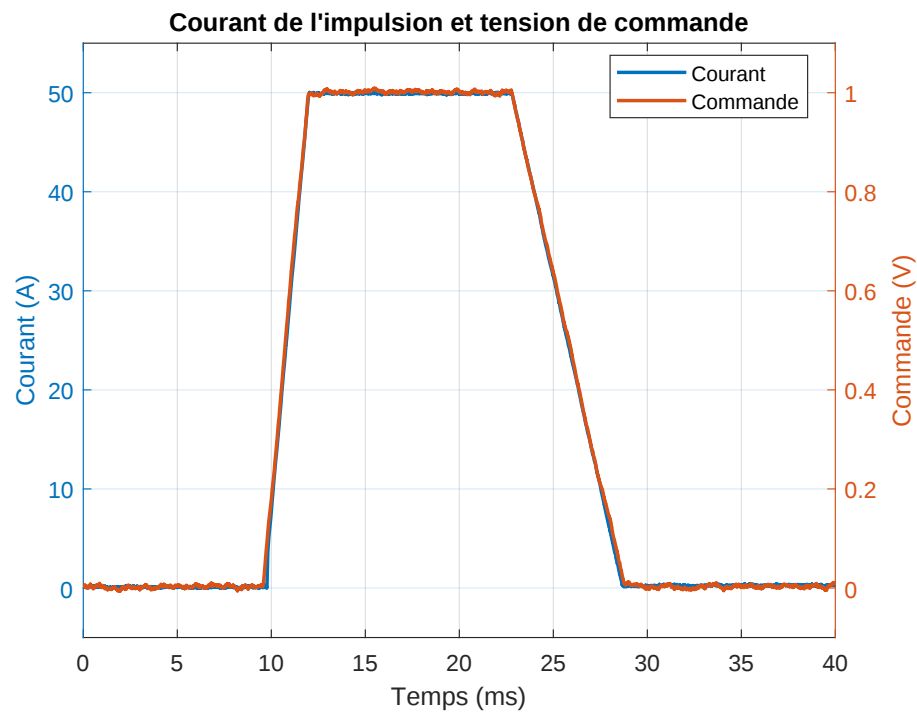


FIGURE 5.9 Courbe montrant le courant de l'impulsion et sa commande en tension, pour un courant de 50 A.

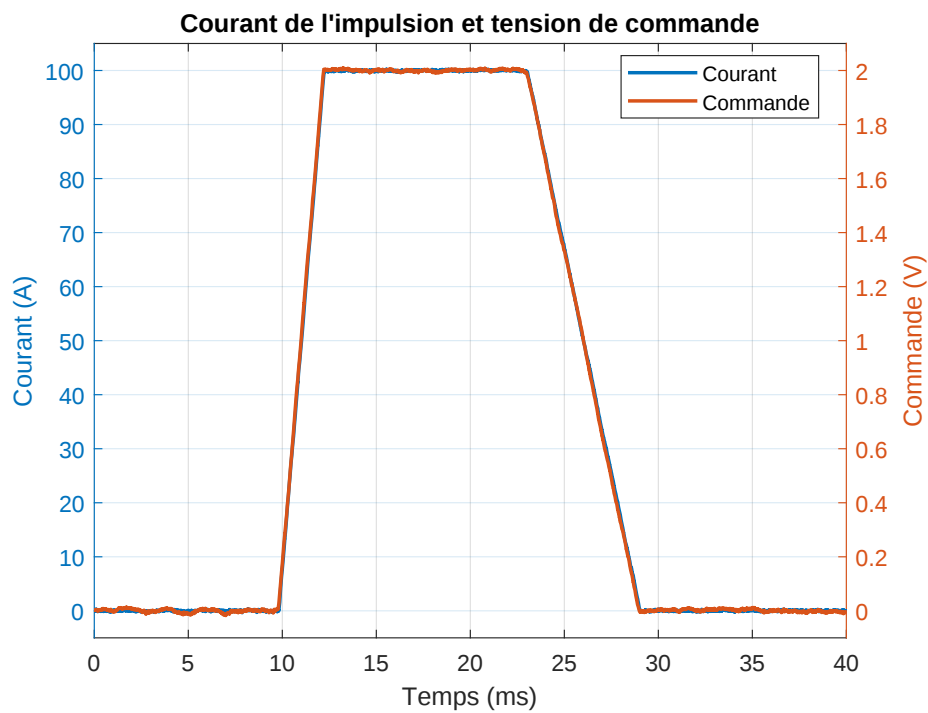


FIGURE 5.10 Courbe montrant le courant de l'impulsion et sa commande en tension, pour un courant de 100 A.

la charge appliquée et peut présenter une déviation par rapport à la valeur nominale spécifiée par le fabricant. Cette variation a été identifiée comme une limitation du système, sans conséquence critique sur son fonctionnement, l'ensemble des composants utilisés étant spécifiés pour tolérer cette surtension. Afin de conserver les seuils de charge des supercondensateurs précédemment définis, les valeurs des résistances du comparateur à hystérésis ont été ajustées en conséquence.

Des améliorations ultérieures permettront de traiter cette limitation de manière plus appropriée. L'alimentation du comparateur à hystérésis va être dérivée de la sortie du convertisseur DC-DC au moyen du régulateur linéaire **L78L09ACZ-TR** du fabricant **STMicroelectronics**, qui fournit en sortie une tension régulée de +9 V pour toute tension d'entrée supérieure à +10 V. Le comparateur sera ainsi alimenté sous une tension de +9 V. Les valeurs des résistances assurant l'hystérésis seront ajustées en conséquence afin de conserver les seuils de basculement à +2,95 V et +3 V. La sortie du comparateur présentera alors un niveau logique haut de +9 V (au lieu de +12 V) lorsque le supercondensateur n'est pas totalement chargé, et un niveau logique bas de 0 V lorsqu'il est chargé. Ces niveaux n'affecteront pas l'opération du système. Le reste de la circuiterie demeurera inchangé.

5.6 Analyse du comportement global du système

L'ensemble des essais réalisés a permis de valider le bon fonctionnement de l'amplificateur de courant complet dans chacun de ses états de fonctionnement. La coordination entre les sous-systèmes matériels et logiciels est cohérente, et les transitions entre les différents états s'effectuent de la bonne manière. Le système est capable de charger correctement les supercondensateurs, de générer des impulsions de courant conformes aux spécifications présentée à la section 1.3 et d'assurer une décharge contrôlée en fin de fonctionnement.

Les mesures expérimentales confirment la validité des choix de conception retenus, tant au niveau de l'architecture de puissance que de la logique de commande. Les limitations identifiées n'affectent pas le fonctionnement global du dispositif et ont permis de dégager des pistes d'amélioration pour les versions futures. Le prototype final répond ainsi aux objectifs initiaux et constitue une base fonctionnelle solide pour tout développement ultérieur.

CHAPITRE 6 CONCLUSION

6.1 Synthèse des travaux

Ce mémoire de maîtrise porte sur la conception, la réalisation et la validation expérimentale d'un amplificateur de courant linéaire modulaire à faible bruit et fort courant alimenté par supercondensateur, destiné à la caractérisation de matériaux supraconducteurs. L'objectif consistait à développer un système modulaire capable de délivrer des impulsions de courant de forme contrôlée et de forte amplitude, pouvant aller jusqu'à plusieurs milliers d'ampères pour des durées allant d'une à quelques centaines de millisecondes.

Les travaux ont débuté par une analyse des besoins liés aux essais expérimentaux, suivie de la conception matérielle d'un module élémentaire intégrant des cellules de stockage à base de supercondensateurs, des étages de commutation de puissance et des circuits de mesure et de contrôle. Une attention particulière a été portée au choix des composantes et à l'intégration des mécanismes de sécurité.

La conception logicielle a ensuite permis la mise en œuvre d'une machine à états assurant la gestion complète du cycle de fonctionnement du module, depuis l'initialisation et le diagnostic, jusqu'à la génération des impulsions de courant. Le fonctionnement des différents états a été validé expérimentalement, confirmant la cohérence de l'architecture logicielle et la robustesse de la séquence de commande.

Les essais réalisés sur un module ont démontré la capacité du système à générer des impulsions conformes aux spécifications attendues. Les résultats obtenus valident ainsi la pertinence des choix de conception retenus et démontrent le potentiel de la solution proposée pour des applications de caractérisation de matériaux supraconducteurs.

D'après la revue de littérature réalisée, aucun instrument équivalent combinant une architecture modulaire alimentée par supercondensateurs, une capacité d'extension vers des courants très élevés (jusqu'à environ 80 kA) ainsi que des mécanismes de protection renforcés n'a été identifié. Le système proposé s'inscrit dans la continuité des amplificateurs de courant développés au LSM, tout en introduisant des améliorations significatives, notamment en termes de modularité, de capacité d'extension en courant et d'intégration des fonctions de protection.

Enfin, bien que la génération d'impulsions à faible bruit constitue un objectif important de ce travail, cette caractéristique n'a pas fait l'objet de mesures directes dans le cadre de ce mémoire. Néanmoins, les systèmes précédemment développés au LSM présentent déjà de faibles niveaux de bruit. Étant donné la similarité des principes de conception, il est raison-

nable de s'attendre à des performances comparables en termes de bruit, dont la validation expérimentale constitue une perspective de travaux futurs.

6.2 Limitations de la solution proposée

Malgré les performances satisfaisantes obtenues, certaines limitations subsistent à ce stade du développement. Les mesures de l'énergie et de la température durant l'état *Pulse* sont fonctionnelles; toutefois, les traitements associés à la coupure automatique de l'impulsion en cas de dépassement des seuils de sécurité n'ont pas encore été entièrement implémentés. L'intégration de ces mécanismes constitue une étape essentielle afin d'assurer un niveau de protection maximal du système et des dispositifs testés.

Par ailleurs, un décalage de quelques microsecondes a été observé entre le signal de commande et l'impulsion de courant générée, comme mentionné à la sous-section 5.4. Bien que ce retard demeure acceptable dans le cadre des essais réalisés, sa réduction permettrait d'améliorer la précision temporelle du système. Une solution simple consiste à appliquer, avant l'impulsion désirée, une pré-impulsion de 1 à 2 A. L'utilisateur peut procéder de la manière suivante : par exemple, pour un gain de 50 A/V et un courant cible de 25 A, il choisit un signal de commande dont l'amplitude débute à 40 mV, puis augmente après quelques millisecondes à 500 mV. Ainsi, l'impulsion obtenue présente un premier plateau à 2 A (partie affectée par le retard), suivi d'un second plateau utile à 25 A, dont la dynamique suivra parfaitement la commande.

Enfin, la tension de sortie du convertisseur DC-DC, légèrement supérieure à la valeur nominale visée, constitue une limitation identifiée qui a été compensée par des ajustements de conception (voir section 5.5). Cette limitation sera traitée de manière plus appropriée dans une version ultérieure du système, tel que discuté dans cette même section.

6.3 Améliorations futures

Bien que le système développé ait démontré un bon fonctionnement, plusieurs perspectives d'amélioration peuvent être envisagées afin d'en améliorer les performances. Le remplacement de certaines composantes par des versions présentant une consommation énergétique plus faible constitue une bonne étape vers la réduction de la consommation globale du système, comme déjà discuté à la sous-section 5.4.3, en particulier dans le cas d'une architecture comprenant plusieurs modules, où les pertes s'additionnent avec le nombre de modules.

Ainsi, la réalisation du PCB maître constitue une étape importante à venir. Après la va-

l'idation complète du fonctionnement d'un module individuel, l'interconnexion de plusieurs modules en parallèle permettra d'augmenter la capacité en courant du système. La coordination de ces modules via le PCB maître et son microcontrôleur, telle que prévue dans l'architecture initiale, permettra le fonctionnement complet du système.

Enfin, l'élaboration d'une documentation destinée aux utilisateurs représenterait un apport significatif. Une telle fiche permettrait de faciliter le diagnostic et le dépannage en cas de dysfonctionnement de l'amplificateur de courant.

RÉFÉRENCES

- [1] F. Sirois, J. Coulombe et A. Bernier, “Characterization of the superconducting to normal transition of hts coated conductors by fast pulsed current measurements,” *IEEE Transactions on Applied Superconductivity*, vol. 19, n°. 3, p. 3585–3590, 2009. [En ligne]. Disponible : <https://doi.org/10.1109/TASC.2009.2018304>
- [2] F. Sirois et L. Moret, “Amplificateur de courant pulsé,” Département de Génie Électrique, École Polytechnique de Montréal, Montréal, QC, Canada, Rapport technique version 4, 2019.
- [3] Marphil International. (2025) Rubans supraconducteurs à haute température (rebco). [En ligne]. Disponible : <https://www.marphil.eu/en/products/hts-tapes/>
- [4] Y. Cha, D. Evans et J. Hull, “Measurement of critical current and transient characteristics of a high-temperature superconductor tube with a pulsed current supply,” *IEEE Transactions on Applied Superconductivity*, vol. 9, n°. 2, p. 1320–1323, 1999. [En ligne]. Disponible : <https://doi.org/10.1109/77.783545>
- [5] L. Frolek et J. Šouc, “Measurement of current-voltage curves of superconducting tapes by means of quasi trapezoidal current impulses,” *IEEE Transactions on Applied Superconductivity*, vol. 19, n°. 3, p. 3581–3584, 2009. [En ligne]. Disponible : <https://doi.org/10.1109/TASC.2009.2017848>
- [6] Y. Tsuchiya *et al.*, “Characterization of in-field critical currents in rebco tapes over wide temperature range by pulsed current source with supercapacitor,” *IEEE Transactions on Applied Superconductivity*, vol. 34, n°. 5, p. 1–7, 2024. [En ligne]. Disponible : <https://doi.org/10.1109/TASC.2023.3343670>
- [7] Y. Liang *et al.*, “An equivalent circuit for rapid reproduction of igt transient thermal impedance graph,” dans *2023 International Symposium of Electronics Design Automation (ISED)*, 2023, p. 241–245. [En ligne]. Disponible : <https://doi.org/10.1109/ISED59274.2023.10218645>
- [8] C. Lacroix *et al.*, “Electro-thermal response of 2g hts coated conductors subjected to current pulses,” *IEEE Transactions on Applied Superconductivity*, vol. 23, n°. 3, p. 6601605–6601605, 2013. [En ligne]. Disponible : <https://doi.org/10.1109/TASC.2013.2238285>
- [9] H. B. Saâd, “Manufacturing and performance of long-length 2g high-temperature superconducting tapes with current flow diverter architecture for magnet applications,” Thèse de doctorat, Département de génie électrique, École Polytechnique de Montréal,

- Montréal, QC, 2024. [En ligne]. Disponible : https://publications.polymtl.ca/59463/1/2024_HaifaBenSaad.pdf
- [10] J.-N. Morin, “Preuve de concept d’un dispositif de stockage d’énergie pour applications dans des convertisseurs de puissance,” mémoire de maîtrise, Département de génie électrique, École Polytechnique de Montréal, Montréal, QC, 2013. [En ligne]. Disponible : https://publications.polymtl.ca/1323/1/2013_Jean-NicolasMorin.pdf
- [11] L. Moret, “Commande d’un dispositif de stockage d’énergie par chaîne de supercondensateurs avec raccordement direct sur réseau ca et/ou cc,” mémoire de maîtrise, Département de génie électrique, École Polytechnique de Montréal, Montréal, QC, 2017. [En ligne]. Disponible : https://publications.polymtl.ca/2727/1/2017_LucileMoret.pdf
- [12] P. Tixador *et al.*, “Some results of the eu project fastgrid,” *IEEE Transactions on Applied Superconductivity*, vol. 32, n°. 4, p. 1–6, 2022. [En ligne]. Disponible : <https://doi.org/10.1109/TASC.2022.3151318>
- [13] Y. Chen, Z. Jin et X.-F. Li, “A pulsed current inductive method and its applications for continuous measurement of the critical current of long superconducting tapes,” *IEEE Transactions on Instrumentation and Measurement*, vol. 71, p. 1–10, 2022. [En ligne]. Disponible : <https://doi.org/10.1109/TIM.2022.3162271>
- [14] E. A. Hirsch *et al.*, “Evaluation of long-term reliability and safe operating area of 15 kv sic pin diodes during ultra-high current pulsed conditions,” dans *2016 IEEE International Power Modulator and High Voltage Conference (IPMHVC)*, 2016, p. 563–567. [En ligne]. Disponible : <https://doi.org/10.1109/IPMHVC.2016.8012879>
- [15] P. L. Fulmek *et al.*, “Time dependent and temperature dependent properties of the forward voltage characteristic of ingan high power leds,” *AIP Advances*, vol. 7, n°. 3, p. 035206, 2017. [En ligne]. Disponible : <https://doi.org/10.1063/1.4978265>
- [16] Littelfuse Inc., “Mini 32v automotive blade fuses datasheet,” Littelfuse Inc., Rapport technique, 2023.
- [17] SCHURTER Inc., “OMF 63 fuse datasheet,” SCHURTER Inc., Rapport technique, 2025. [En ligne]. Disponible : https://www.schurter.com/en/datasheet/typ_OMF_63.pdf
- [18] IXYS Corporation, “IXFN520N075T2 power mosfet datasheet,” IXYS Corporation, Rapport technique, 2018. [En ligne]. Disponible : <https://mm.digikey.com/Volume0/opasdata/d220001/medias/docus/7125/IXFN520N075T2.pdf>

ANNEXE A COURBES DE COORDINATION DES FUSIBLES

Time-Current Characteristic

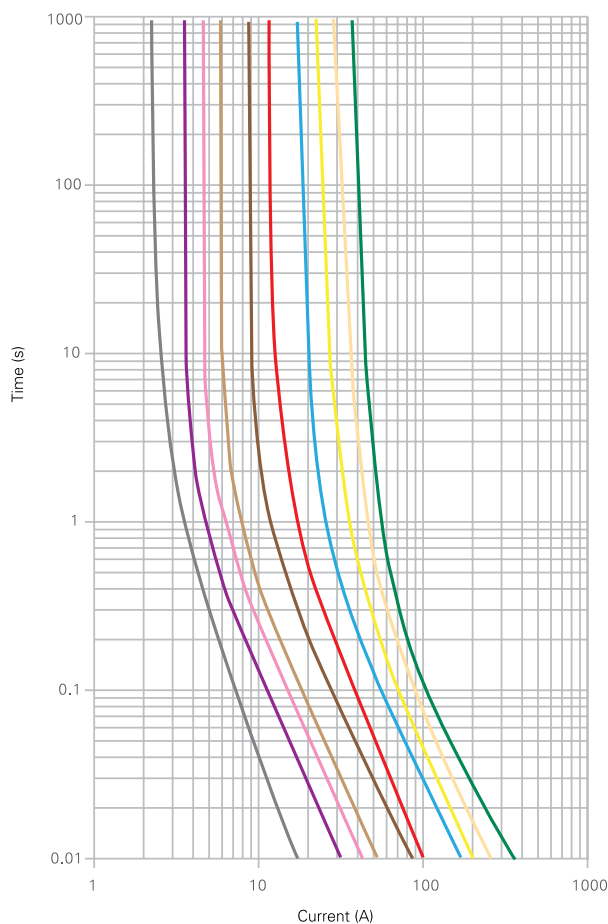


FIGURE A.1 Courbes de coordination des fusibles de la famille 02970xx du fabricant Littelfuse Inc.

La courbe d'intérêt est la courbe verte. Elle représente la courbe de coordination du modèle 0297030.WXNV, de calibre 30 A, intégré sur le PCB de puissance des capacités sous la désignation F_1 , tel qu'illustré dans la figure 3.21.

Time-Current-Curves

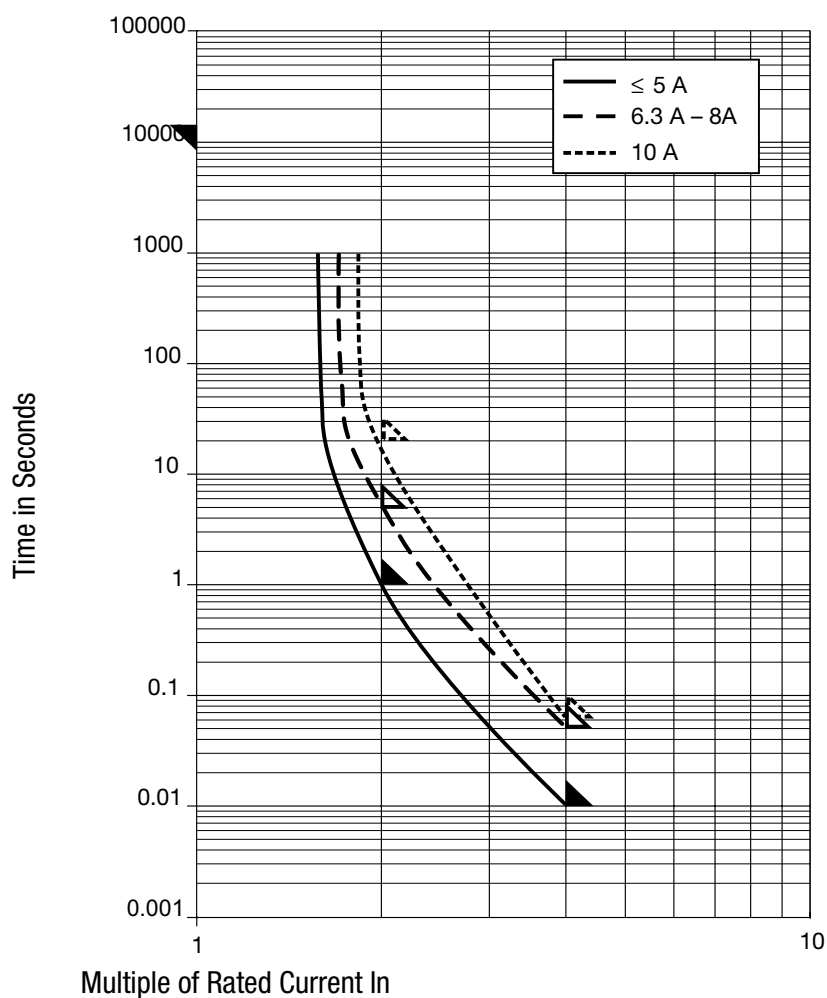


FIGURE A.2 Courbes de coordination des fusibles de la famille 3402.00xx.xx du fabricant SCHURTER Inc.

La courbe d'intérêt est la courbe noire continue, représentée en trait plein. Elle correspond à la courbe de coordination du modèle 3402.0046.11, de calibre 750 mA, intégré sur le PCB de contrôle du courant sous la désignation F_1 , tel qu'illustré dans la figure 3.19.

ANNEXE B COURBES DE FONCTIONNEMENT SÉCURITAIRE DU MOSFET (SOA)

Fig. 12. Forward-Bias Safe Operating Area

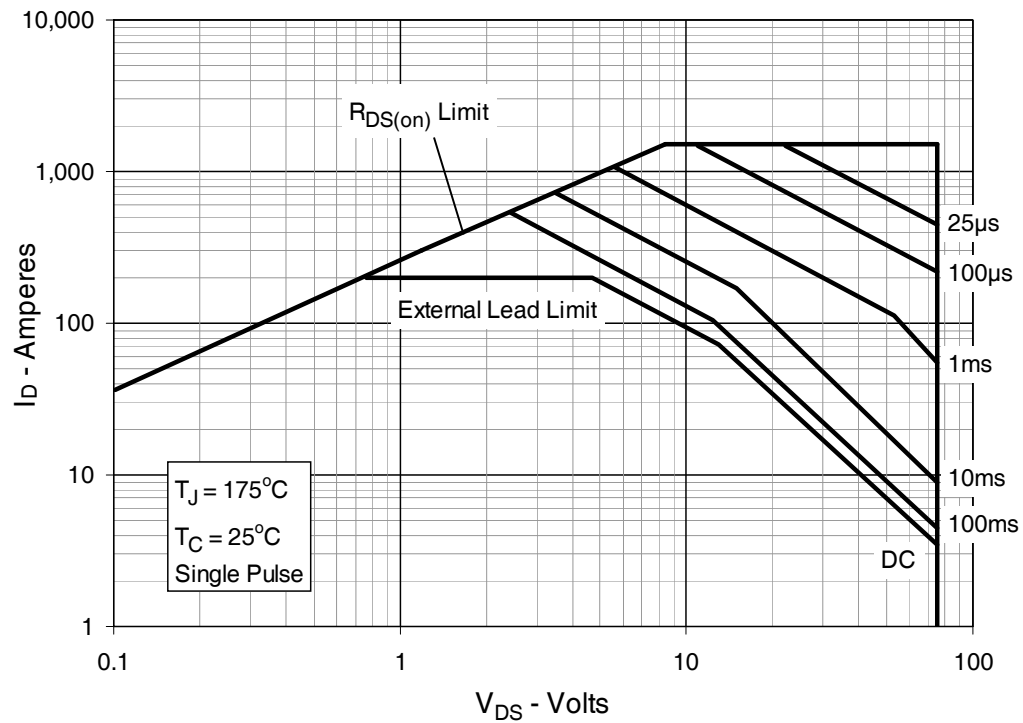


FIGURE B.1 Courbe de zone de fonctionnement sécuritaire (Safe Operating Area, SOA) du transistor de puissance MOSFET IXFN520N075T2, du fabricant IXYS.

ANNEXE C PHOTOGRAPHIES DES CIRCUITS IMPRIMÉS (PCB) ASSEMBLÉS

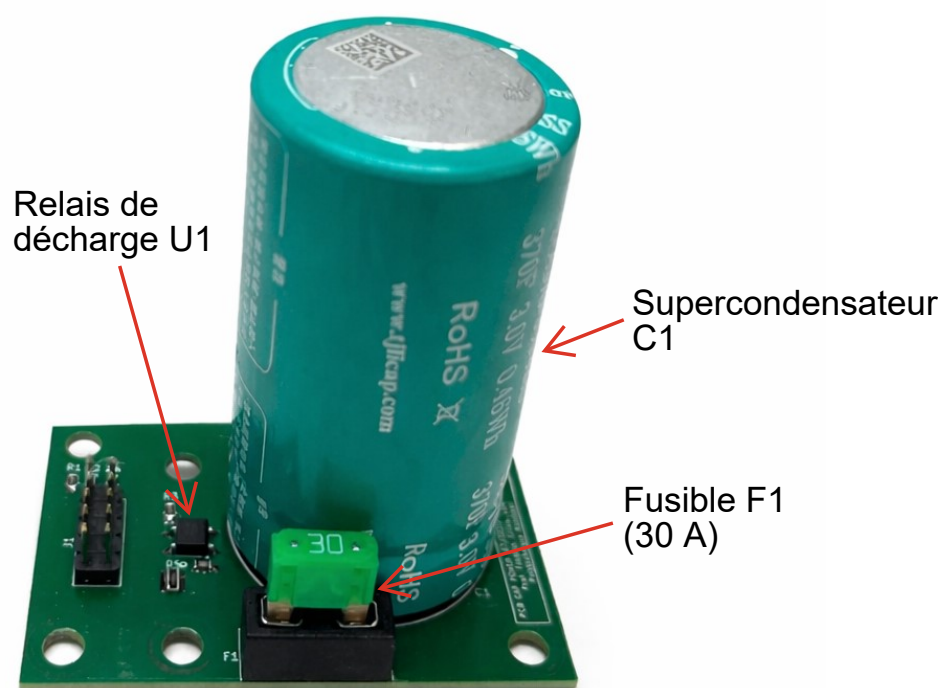


FIGURE C.1 PCB de puissance des capacités.

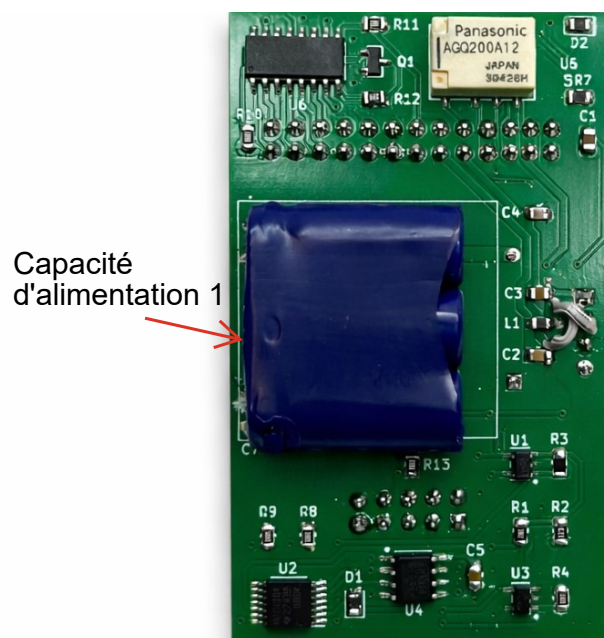


FIGURE C.2 PCB de contrôle des capacités – vue face 1.

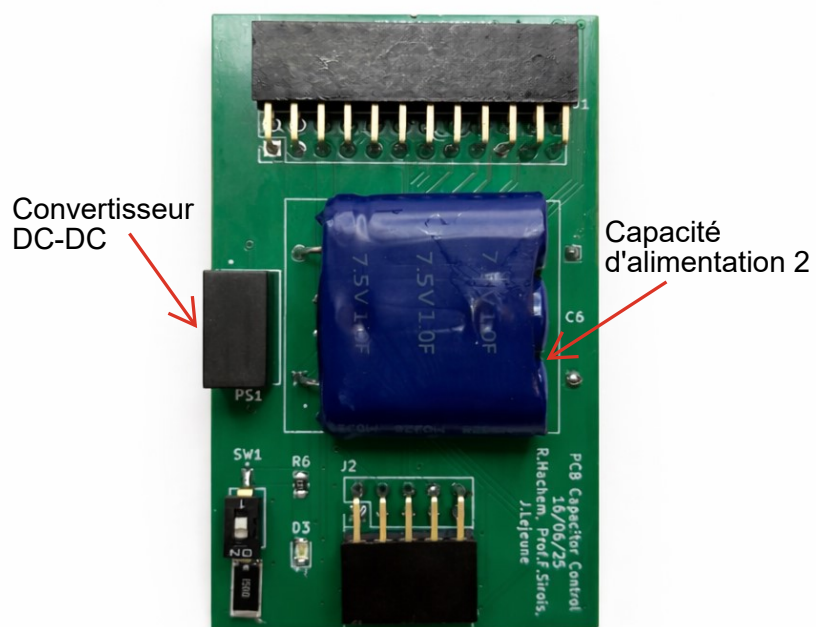


FIGURE C.3 PCB de contrôle des capacités – vue face 2.

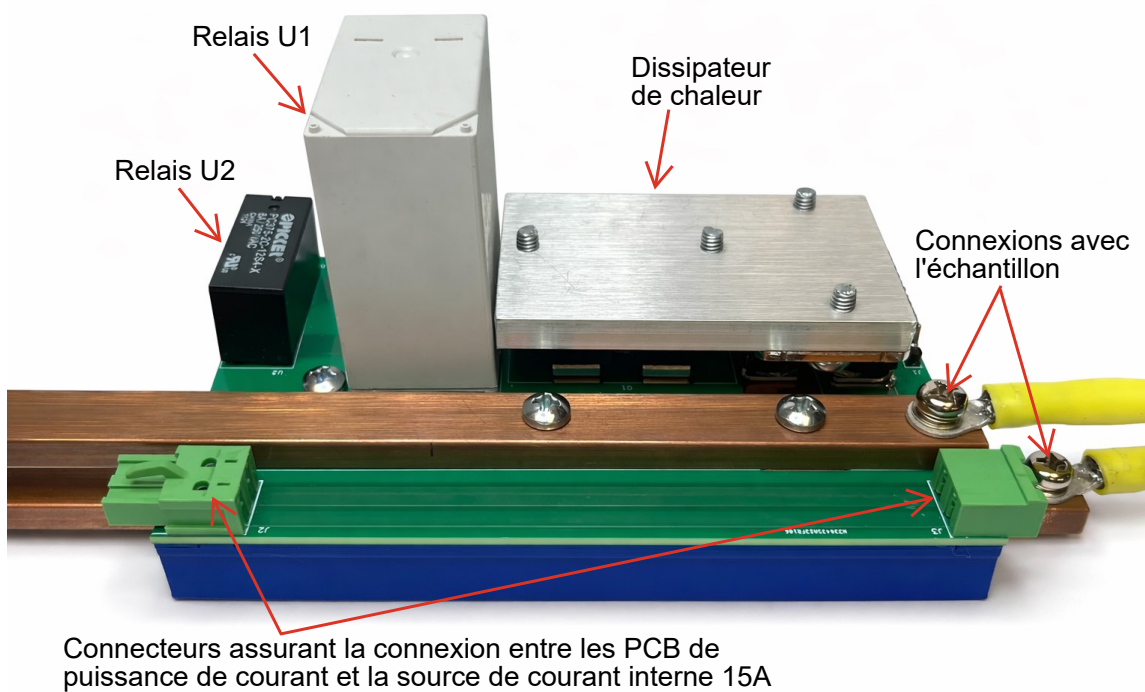


FIGURE C.4 PCB de puissance de courant.

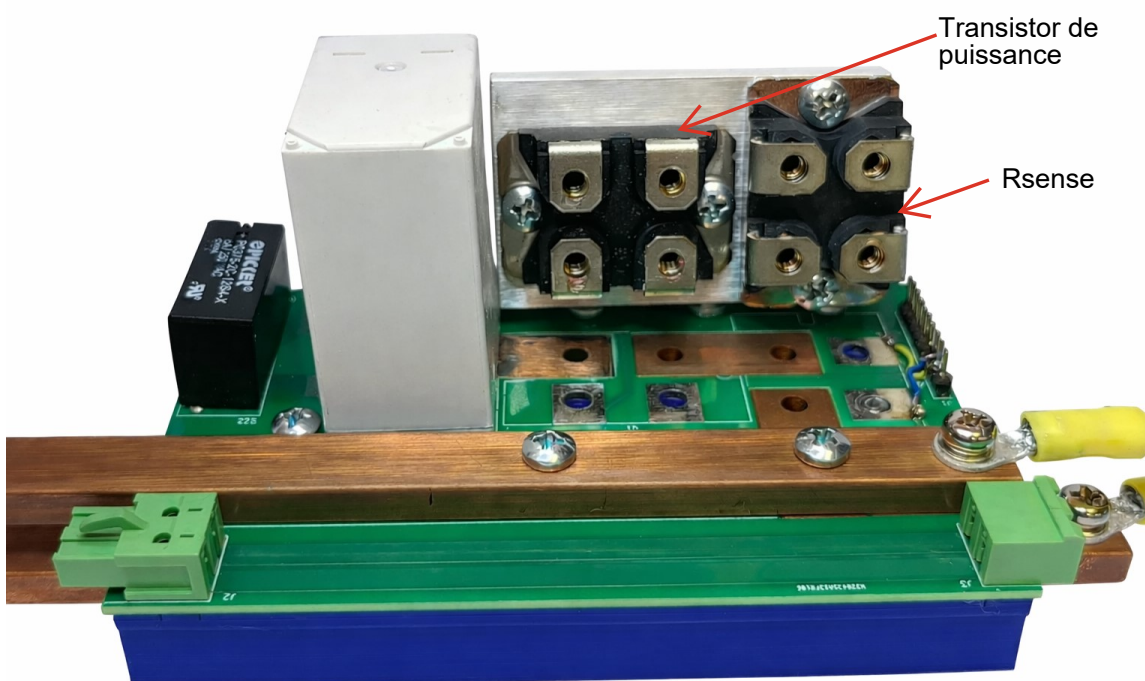


FIGURE C.5 PCB de puissance de courant.

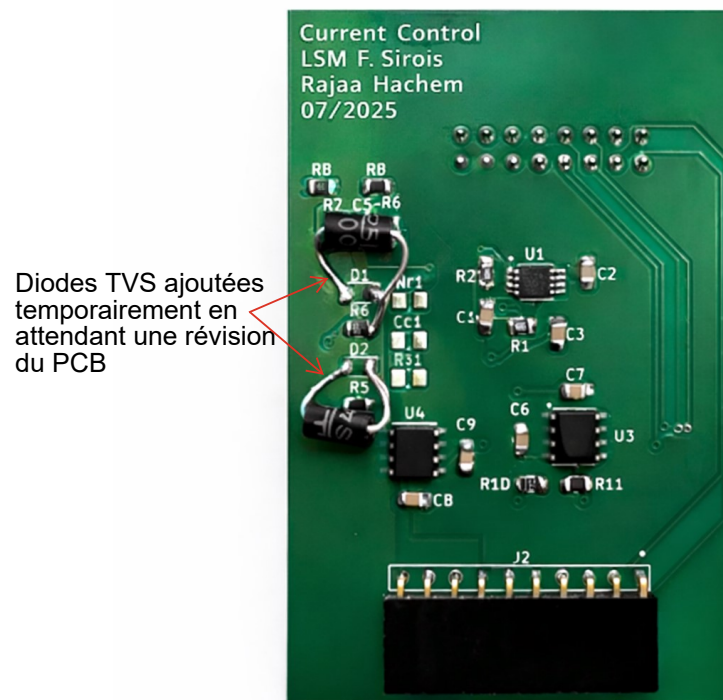


FIGURE C.6 PCB de contrôle de courant – vue face 1.

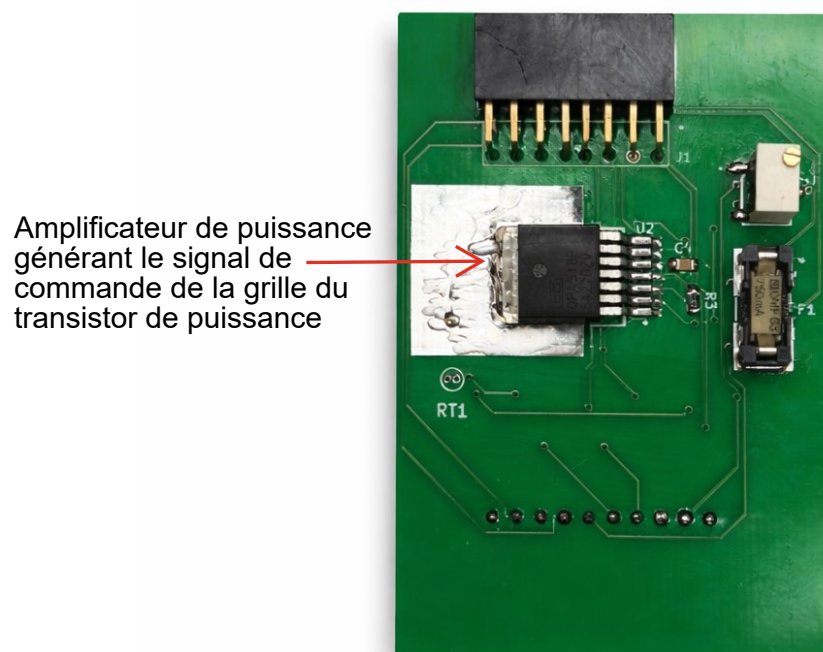


FIGURE C.7 PCB de contrôle de courant – vue face 2.

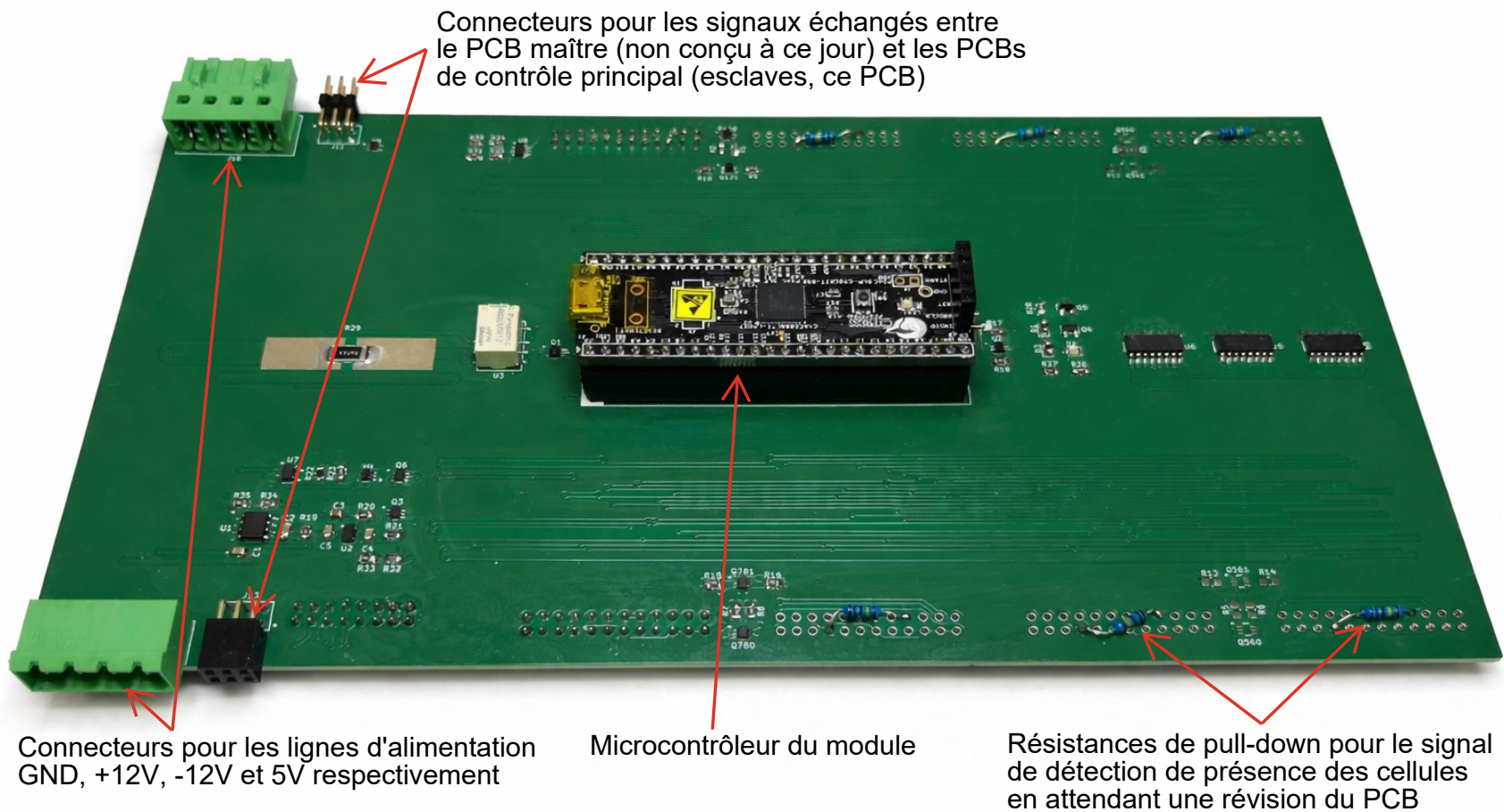


FIGURE C.8 PCB de contrôle principal.

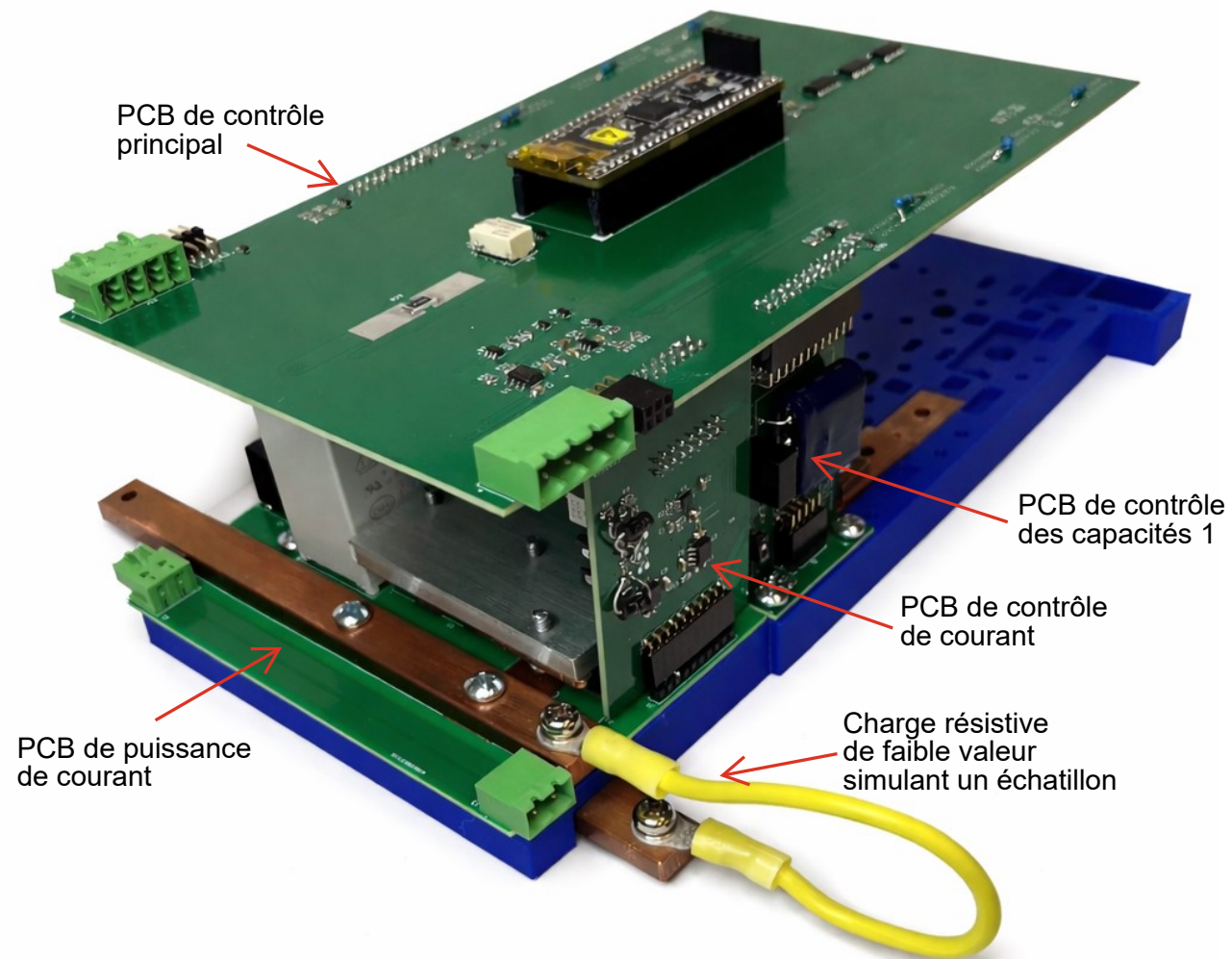


FIGURE C.9 Vue complète d'un module assemblé.

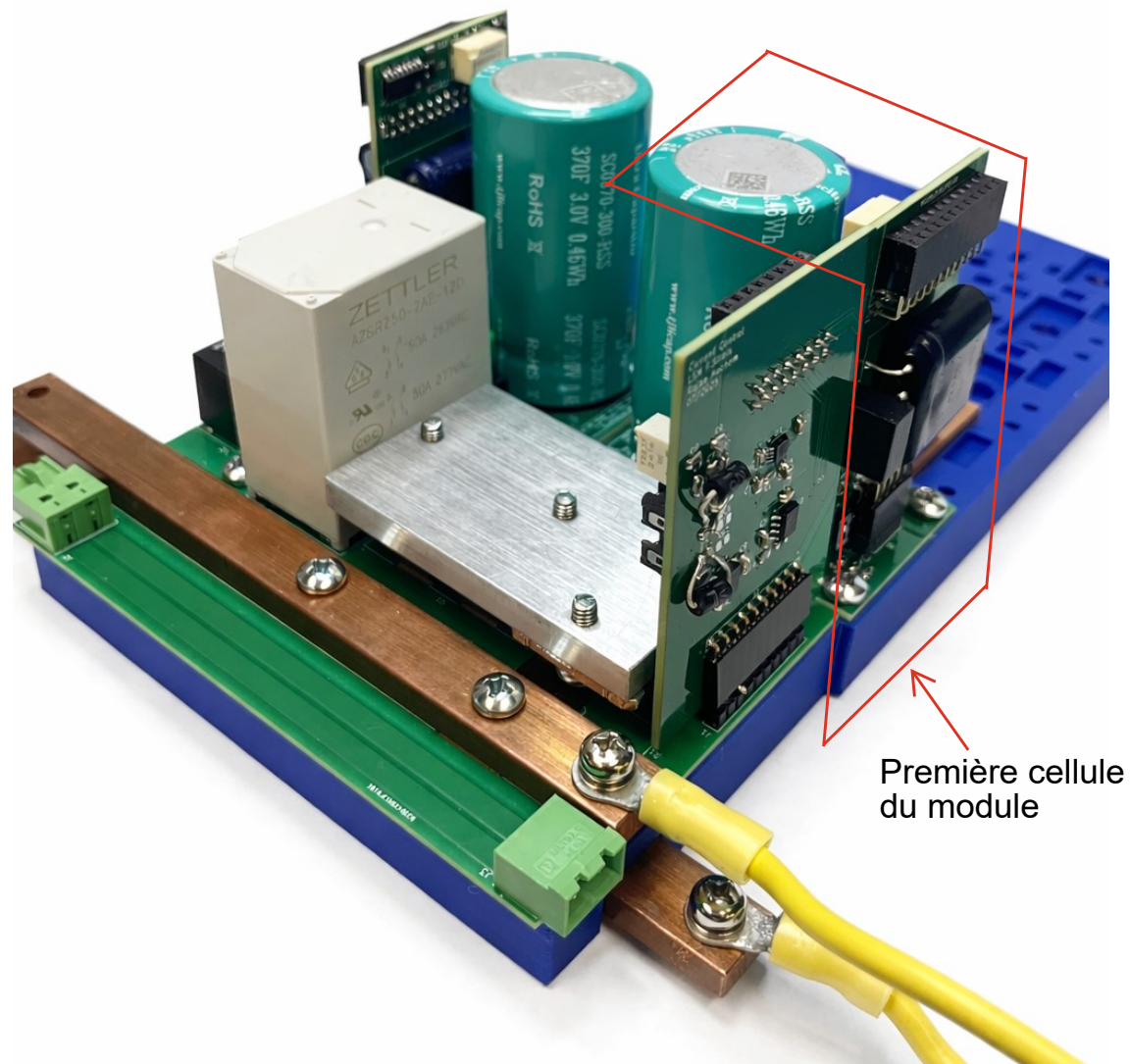


FIGURE C.10 Vue d'un module assemblé sans le PCB de contrôle principal.