

UNIVERSITÉ DE MONTRÉAL

**MODÉLISATION ANALYTIQUE ET EXTRACTION DIRECTE DES
PARAMÈTRES DU CIRCUIT ÉQUIVALENT DES TRANSISTORS
BIPOLAIRES À HÉTÉROJONCTIONS**

**SAMI BOUSNINA
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE
ÉCOLE POLYTECHNIQUE DE MONTRÉAL**

**THÈSE PRÉSENTÉE EN VUE DE L'OBTENTION
DU DIPLÔME DE PHILOSOPHIAE DOCTOR (Ph.D.)
(GÉNIE ÉLECTRIQUE)**

AVRIL 2004



National Library
of Canada

Bibliothèque nationale
du Canada

Acquisitions and
Bibliographic Services

Acquisitions et
services bibliographiques

395 Wellington Street
Ottawa ON K1A 0N4
Canada

395, rue Wellington
Ottawa ON K1A 0N4
Canada

Your file Votre référence

ISBN: 0-612-92154-9

Our file Notre référence

ISBN: 0-612-92154-9

The author has granted a non-exclusive licence allowing the National Library of Canada to reproduce, loan, distribute or sell copies of this thesis in microform, paper or electronic formats.

L'auteur a accordé une licence non exclusive permettant à la Bibliothèque nationale du Canada de reproduire, prêter, distribuer ou vendre des copies de cette thèse sous la forme de microfiche/film, de reproduction sur papier ou sur format électronique.

The author retains ownership of the copyright in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

L'auteur conserve la propriété du droit d'auteur qui protège cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

In compliance with the Canadian Privacy Act some supporting forms may have been removed from this dissertation.

Conformément à la loi canadienne sur la protection de la vie privée, quelques formulaires secondaires ont été enlevés de ce manuscrit.

While these forms may be included in the document page count, their removal does not represent any loss of content from the dissertation.

Bien que ces formulaires aient inclus dans la pagination, il n'y aura aucun contenu manquant.

Canada

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Cette thèse intitulée:

**MODÉLISATION ANALYTIQUE ET EXTRACTION DIRECTE DES
PARAMÈTRES DU CIRCUIT ÉQUIVALENT DES TRANSISTORS
BIPOLAIRES À HÉTÉROJONCTIONS**

présentée par : SAMI BOUSNINA

En vue de l'obtention du diplôme de : Philosophiae Doctor

a été dûment acceptée par le jury d'examen constitué de:

M. AKYEL Cevdet, Ph.D., président

M. GHANNOUCHI Fadhel M., Ph.D., membre et directeur de recherche

M. DENIDNI Tayeb A., Ph.D., membre

M. CIUREANU Petru, Ph.D., membre

DÉDICACE

À ma famille

REMERCIEMENTS

Ce travail a été réalisé en première partie dans les laboratoires de l'entreprise Nortel Networks à Ottawa et en deuxième partie dans le laboratoire de recherche en micro-ondes (PolyGrames) de l'École Polytechnique de Montréal. Je remercie sincèrement Monsieur le Professeur Fadhel M. Ghannouchi de bien vouloir diriger mes travaux de recherche de doctorat. Je lui exprime ma profonde gratitude et ma reconnaissance pour tous ses encouragements et conseils, et toute les ressources techniques et matérielles qu'il a mises à ma disposition pour l'accomplissement de ce travail, et je le remercie de sa confiance.

Je tiens à remercier particulièrement Dr. Pierre Mandeville pour son assistance technique bénéfique et ses conseils tout au long de mon stage dans l'entreprise Nortel Networks.

Mes remerciements vont aux Messieurs les Professeurs Ke Wu et Cevdet Akyel pour leur support et leurs conseils judicieux.

Messieurs les Professeurs Cevdet Akyel, Tayeb A. Denidni et Petru Ciureanu ont bien voulu juger ce travail. Je leur exprime tous mes remerciements et ma reconnaissance.

Je tiens à remercier Mme Ginette Desparois pour avoir eu la gentillesse de réviser le texte de la thèse.

Mes remerciements s'adressent à tous les membres du laboratoire, étudiants, chercheurs, techniciens et secrétaire pour la sympathie qu'ils m'ont témoignée.

Mes remerciements s'adressent aussi au ministère de l'enseignement supérieur de Tunisie et à la mission universitaire de Tunisie à Montréal pour le support financier à mes études doctorales.

Finalement je remercie le ministère de l'industrie du Canada et le Conseil de recherches en sciences naturelles et en génie du Canada (CRSNG) pour leur support financier au projet de recherche.

RÉSUMÉ

Au cours de ce travail, nous avons développé un modèle non-linéaire électrothermique du transistor HBT pour la conception des circuits micro-ondes, ainsi que des procédures de caractérisation associées à ce modèle. Le modèle tient compte des propriétés physiques propres au HBT et de l'auto-échauffement du transistor. Le transistor est décrit par un modèle électrothermique, constitué d'un modèle électrique et d'un modèle thermique avec interaction entre les deux modèles. La température, qui n'est pas constante durant la simulation comme c'est le cas des modèles implantés dans les simulateurs standards. La température est représentée par une électrode de commande du transistor au même titre que les électrodes de base, du collecteur et d'émetteur. Une méthodologie de caractérisation non-linéaire permettant de déterminer l'ensemble des paramètres statiques et dynamiques du modèle électrique a été aussi développée.

Concernant l'élaboration du modèle statique, nous avons présenté un nouveau algorithme pour la détermination d'une façon unique et précise des facteurs d'idéalité et des courants de saturation des différentes diodes utilisées dans le modèle. Nous avons également présenté une nouvelle procédure pour l'extraction systématique des paramètres R_{th} (résistance thermique) et C_{th} (capacité thermique) du circuit thermique. La détermination de la résistance thermique exploite les mesures de Gummel directes à différentes températures et puissances. La résistance thermique déterminée n'est pas une constante mais elle varie linéairement avec la puissance dissipée dans le transistor. Les coefficients des termes implantant l'effet thermique dans le modèle sont également déterminés d'une façon précise. En outre, l'effet thermique a été inclus dans les différentes sources de courant du modèle en mode directe et inverse. Concernant l'élaboration du modèle dynamique, nous avons présenté un ensemble de nouvelles formules empiriques pour la modélisation précise et convenable des paramètres intrinsèques non-linéaires du modèle du transistor HBT.

D'autre part, nous avons proposé une nouvelle méthode précise et large-bande pour l'extraction des paramètres intrinsèques du modèle petit-signal des transistors HBTs. Cette méthode diffère des méthodes précédentes publiées dans la littérature par l'extraction des paramètres du circuit équivalent sans avoir recours aux procédures d'optimisation ni à l'utilisation des mesures des structures spéciales du masque du transistor. Le principal avantage de cette méthode est qu'un ensemble unique des paramètres intrinsèques est extrait à partir des paramètres S sur toute la bande des fréquences de mesure. La procédure d'extraction utilise un ensemble d'équations dérivées sans approximation.

Concernant l'extraction des paramètres extrinsèques du modèle, nous avons élaboré une technique précise pour déflaquer les éléments parasites des mesures sous-pointe des transistors caractérisés. Cette technique tient compte d'une façon systématique des éléments parasites entourant le transistor. Ces éléments parasites sont modélisés par un réseau à quatre-ports au lieu d'un circuit équivalent d'éléments localisés. Des expressions d'équations exactes sont dérivées pour déflaquer ce réseau d'éléments parasites.

La validation de la méthode d'extraction des paramètres du modèle petit-signal est effectuée sur des transistors HBT GaInP/GaAs de différentes dimensions et procédés de fabrication. Le modèle non-linéaire électrothermique élaboré est validé en régime statique et en régime dynamique. Un bon accord est obtenu entre les mesures et les simulations.

ABSTRACT

During this study we have developed an electro-thermal non-linear HBT model for microwave applications with corresponding characterization and parameter's extraction procedures. The model includes physical properties of the transistor and self-heating effects which are important for HBT devices. The large-signal electrical model interacts with a thermal equivalent circuit used to calculate the junction temperature from the dissipated power inside the HBT. The temperature which is no more constant during the simulation, as it is the case for the models used in standard simulators. The temperature constitutes a fourth electrode just as the base, the collector and the emitter electrodes. A methodology of non-linear characterization used to extract all the static and dynamic parameters of the non-linear model has been also developed.

For the elaboration of the static model, we presented a new algorithm for determining with precision, the ideality factors and the saturation currents of the different diodes used in the model. We presented also a new procedure for the systematic extraction of the thermal circuit parameters R_{th} (thermal resistance) and C_{th} (thermal capacitance). The determination of the thermal resistance uses direct Gummel measurements at different temperatures and dissipated powers. The determined thermal resistance is not a constant but it increases linearly with the dissipated power. The coefficients of expressions that implement the thermal effects in the model were also determined with precision. Furthermore, the thermal effect was included in the different current sources in direct and reverse modes of operation. For the elaboration of the dynamic model, we presented a set of new empirical formulas for the accurate modeling of the non-linear behavior of the HBT device's intrinsic parameters.

In the other hand, we proposed an accurate and broadband method for the direct extraction of HBT small-signal model parameters. This method differs from previous

ones by extracting the equivalent circuit parameters using neither special test structures nor global numerical optimization techniques. The main advantage of this method is that a unique and physical-meaningful set of intrinsic parameters is extracted from the measured S-parameters for the whole frequency range of operation. The extraction procedure uses a set of closed-form expressions derived without any approximation.

For the extraction of the extrinsic model parameters, we presented an accurate de-embedding technique for on-wafer measurements of active device's S-parameters. This de-embedding technique accounts in a systematic way for effect of all parasitic elements surrounding the device. These parasitic elements are modeled as a four-port network rather than distributed-element model. Closed-form equations are derived for de-embedding purposes of this four-port network.

An experimental validation of the whole parameter extraction method of the HBT small-signal model parameters was carried on different GaInP/GaAs HBT devices. Excellent agreement between measured and model-simulated S-parameters was obtained for the whole frequency range of operation. The HBT large-signal model was also validated in the static and dynamic modes.

TABLE DES MATIÈRES

Dédicace.....	iv
Remerciements.....	v
Résumé.....	vii
Abstract.....	ix
Table des matières.....	xi
Liste des figures.....	xvi
Liste des tableaux.....	xxii
Liste des symboles.....	xxiii
Liste des annexes.....	xxiv
 CHAPITRE 1: INTRODUCTION GÉNÉRALE.....	 1
1.1 Les transistors bipolaires à hétérojonctions.....	1
1.2 Motivations et objectifs du projet de recherche.....	3
1.2.1 Motivations.....	3
1.2.2 Objectifs.....	7
1.3 Organisation du rapport.....	7
1.4 Contributions originales de cette thèse.....	9
 CHAPITRE 2: REVUE BIBLIOGRAPHIQUE SUR LES TRANSISTORS BIPOLAIRES À HÉTÉROJONCTIONS.....	 12
2.1 Introduction.....	12
2.2 Le transistor bipolaire à hétérojonction.....	12
2.2.1 Exemple de structure.....	12
2.2.2 Principe de fonctionnement.....	15

2.3 Performances intrinsèques du HBT.....	19
2.3.1 Transconductance g_{mo}	19
2.3.2 Conductance de sortie g_o	20
2.3.3 Tension de seuil et tensions de claquage.....	20
2.3.4 Linéarité.....	23
2.3.5 Performances en fréquence.....	23
2.3.6 Bruit en 1/f.....	23
2.3.7 Gain en courant.....	24
2.4 Le HBT comparé aux autres composants (BJT, FET).....	24
2.4.1 Le HBT comparé aux transistors silicium performants.....	25
2.4.2 Le HBT comparé aux FETs.....	26
2.5 Les potentialités des HBTs pour la conception des circuits hyperfréquences.....	28
2.5.1 Les potentialités du HBT pour l'amplification de puissance.....	29
2.5.2 Influence du phénomène d'auto-échauffement.....	30
2.5.3 Choix de la tension de claquage.....	31
2.6 Conclusions.....	32

CHAPITRE 3: MODÉLISATION LINÉAIRE DU TRANSISTOR HBT EN UTILISANT DES MÉTHODES D'EXTRACTIONS ANALYTIQUES DES PARAMÈTRES DU CIRCUIT ÉQUIVALENT.....

3.1 Introduction.....	34
3.2 Revue bibliographique sur les méthodes antérieures d'extraction des paramètres du modèle petit-signal des transistors HBTs.....	35
3.2.1 Les procédures utilisant des algorithmes mathématiques d'optimisation.....	35

3.2.2 Les procédures d'extraction directe utilisant des structures de test spécifiques.....	37
3.2.3 Les procédures purement analytiques.....	38
3.3 Une nouvelle méthode d'extraction des paramètres du modèle petit-signal des transistors HBTs.....	42
3.3.1 Vue d'ensemble sur la méthode.....	42
3.3.2 Extraction des paramètres du modèle petit-signal.....	43
3.3.2.1 Extraction des capacités parasites.....	44
3.3.2.2 Extraction des résistances d'accès et des inductances parasites....	47
3.3.2.3 Une nouvelle technique précise pour déflaquer les éléments parasites du transistor.....	50
3.3.2.4 Extraction des paramètres intrinsèques.....	54
3.4 Validations et Résultats.....	62
3.4.1 Validation avec un transistor HBT GaInP/GaAs $2 \times 25 \mu\text{m}^2$	62
3.4.2 Validation avec un transistor HBT GaInP/GaAs $2 \times 10 \mu\text{m}^2$	73
3.5 Conclusions.....	78
 CHAPITRE 4: MODELISATION NON-LINÉAIRE ÉLECTROTHERMIQUE DU TRANSISTOR HBT EN UTILISANT DES METHODES D'EXTRACTIONS DIRECTES DES PARAMETRES DU CIRCUIT ÉQUIVALENT.....	 80
4.1 Introduction.....	81
4.2 Les modèles grand-signal des transistors HBTs.....	82
4.2.1 Description du modèle Gummel-Poon standard.....	86
4.2.1.1 Modélisation statique.....	86
4.2.1.2 Modélisation dynamique.....	88

4.2.2 Les modèles Gummel-Poon modifiés.....	89
4.3 Une stratégie systématique d'extraction du modèle grand-signal Gummel-Poon modifié du transistor HBT.....	91
4.3.1 La topologie adoptée du modèle Gummel-Poon modifié.....	94
4.3.2 Modélisation de l'effet thermique.....	95
4.3.3 Une nouvelle procédure systématique pour l'extraction des paramètres du circuit thermique.....	101
4.3.3.1 Extraction de la résistance thermique.....	101
4.3.3.2 Extraction de la capacité thermique.....	106
4.3.4 Extraction des paramètres du modèle statique.....	107
4.3.4.1 Détermination des paramètres gouvernant les courants du collecteur et de la base en régime direct.....	107
4.3.4.2 Détermination des paramètres gouvernant les courants du collecteur et de la base en régime inverse.....	113
4.3.5 Extraction des paramètres du modèle dynamique.....	115
4.4 Conclusions.....	123
CHAPITRE 5: IMPLANTATION, VALIDATION ET ANALYSE DES PERFORMANCES DU MODÈLE NON-LINÉAIRE DU TRANSISTOR HBT....	125
5.1 Introduction.....	125
5.2 Banc de mesure.....	125
5.3 Implantation et ajustement du modèle non-linéaire.....	126
5.4 Validation en régime statique.....	130
5.4.1 Comparaison des caractéristiques de Gummel directes.....	130
5.4.2 Comparaison des caractéristiques de Gummel inverses.....	131

5.4.3 Comparaison des caractéristiques I_c - V_{ce} à I_b constant.....	132
5.4.4 Comparaison des caractéristiques I_c - V_{ce} à V_{be} constante.....	134
5.5 Validation en régime dynamique.....	135
5.5.1 Extraction de la capacité thermique.....	135
5.5.2 Validation en régime dynamique RF petit-signal.....	138
5.5.3 Simulations en régime dynamique RF grand-signal.....	142
5.6 Conclusions.....	144
CHAPITRE 6: CONCLUSIONS ET RECOMMANDATIONS.....	146
6.1 Conclusions.....	146
6.2 Recommandations pour les travaux futurs.....	149
Références.....	151
Annexe I.....	163
Annexe II.....	169
Annexe III.....	178

LISTE DES FIGURES

2.1	Représentation schématique d'un HBT [4]-[5].....	13
2.2	Diagramme de bande de l'hétérojonction émetteur-base. (a) avant la formation de la jonction, (b) après la formation de la jonction.....	16
2.3	Diagramme de bande d'énergie d'un HBT polarisé en régime de fonctionnement normal.....	17
2.4	Profil de température au niveau d'une rangée de cinq doigts d'émetteur dans une structure à 10 doigts d'émetteur avec la profondeur dans le substrat comme paramètre. La puissance dissipée est de 4W/mm de longueur de doigt d'émetteur [18].....	31
2.5	Tension de claquage de la jonction base-collecteur en fonction de la concentration de dopage du collecteur [4].....	32
3.1	Circuit équivalent petit-signal du transistor HBT [36].....	37
3.2	Circuit équivalent petit-signal du transistor HBT [39].....	39
3.3	Diagramme de la méthode proposée pour l'extraction des paramètres du modèle petit-signal du transistor HBT.....	43
3.4	Circuit équivalent du transistor polarisé en mode cut-off [47].....	44
3.5	Evolution des parties imaginaires des paramètres Y du circuit (figure 3.4) pour une tension $V_{be} = -3$ V.....	45
3.6	Extraction des capacités parasites C_{bep} , C_{bcp} et C_{cep}	46
3.7	Circuit équivalent proposé du transistor HBT polarisé en mode collecteur ouvert.....	47
3.8	Détermination de la valeur de la résistance d'accès R_b	49
3.9	Détermination des valeurs des résistances d'accès R_c et R_e	49
3.10	Détermination des valeurs des inductances parasites L_b , L_e et L_c	50
3.11	Positions des plans de référence pour la simulation électromagnétique et pour la calibration SOLT.....	51

3.12	Schéma de la connexion de la structure passive à quatre ports avec la partie intrinsèque du transistor HBT.....	51
3.13	Diagramme de la méthode élaborée pour déflaquer l'effet des éléments parasites du transistor.....	54
3.14	Comparaison entre les paramètres S avant (-) et après (+) avoir déflaqué les éléments parasites du transistor HBT GaInP/GaAs $2 \times 25 \mu\text{m}^2$	55
3.15	Circuit équivalent linéaire du transistor bipolaire à hétérojonction GaInP/GaAs.....	56
3.16	La partie intrinsèque du modèle petit-signal du transistor HBT.....	56
3.17	Application des transformations $T \square \square$ à la partie intrinsèque du circuit équivalent petit-signal.....	57
3.18	Le circuit équivalent transformé de la partie intrinsèque du modèle petit-signal.....	58
3.19	Evolution de la partie réelle de Z_I en fonction de ω	60
3.20	Détermination de la valeur de $R_{bb}C_c$, ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	63
3.21	Détermination de la valeur de C_{be} , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	63
3.22	Détermination de la valeur de R_{bb} , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	64
3.23	Détermination de la valeur de C_{bc} , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	64
3.24	Détermination de la valeur de G_m , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	65
3.25	Détermination de la valeur de τ , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	65
3.26	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	66
3.27	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.5 \mu\text{A}$).....	66
3.28	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 1 \text{ mA}$, $I_b = 6 \mu\text{A}$).....	67

3.29	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).....	70
3.30	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.5 \mu\text{A}$).....	70
3.31	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 1 \text{ mA}$, $I_b = 6 \mu\text{A}$).....	71
3.32	Détermination de la valeur du paramètre G_{m0} , ($V_{ce} = 2.5 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.4 \mu\text{A}$).....	72
3.33	Comparaison entre les paramètres S mesurés (+) et ceux calculés par le modèle (-), (1-40 GHz, $V_{ce} = 2.5 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.4 \mu\text{A}$). (utilisation des mesures du transistor polarisé en mode cut-off pour déterminer les capacités parasites).....	73
3.34	Comparaison entre les paramètres S mesurés (+) et ceux calculés par le modèle (-), (1-40 GHz, $V_{ce} = 2.5 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.4 \mu\text{A}$). (utilisation de la simulation électromagnétique pour déflaquer les capacités parasites).....	73
3.35	Détermination de la valeur de $R_{bb}C_c$, (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	74
3.36	Détermination de la valeur de C_{be} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	75
3.37	Détermination de la valeur de R_{bb} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	75
3.38	Détermination de la valeur de C_{bc} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	76
3.39	Détermination de la valeur de G_{m0} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	76
3.40	Détermination de la valeur de τ , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	77

3.41	Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (o) pour le transistor HBT $2 \times 10 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).....	77
4.1	Circuit équivalent du modèle Gummel-Poon [73].....	86
4.2	Tracés de Gummel directes du transistor HBT GaInP/GaAs (échelle logarithmique pour les courants).....	90
4.3	Circuit équivalent du modèle grand-signal adopté du HBT.....	94
4.4	Caractéristiques de Gummel directes pour différentes températures.....	97
4.5	Variation de la tension base-émetteur V_{be} en fonction de la température pour différents courants d'émetteur I_E	98
4.6	Variation de la pente DV_{be}/DT en fonction de la puissance dissipée.....	98
4.7	Caractéristiques de Gummel inverses I_c - V_{bc} pour différentes températures ambiantes.....	100
4.8	Variation de la tension base-collecteur V_{bc} en fonction de la température pour différents courants du collecteur I_c	100
4.9	Variation du terme DV_{bc}/DT en fonction de la puissance dissipée dans le transistor.....	101
4.10	Caractéristiques de Gummel directes I_E - V_{be} pour différentes tensions V_{ce}	103
4.11	Variation de la tension base-émetteur V_{be} en fonction de la puissance pour différents courants d'émetteur I_E	104
4.12	Evolution de la résistance thermique en fonction de la puissance dissipée.....	105
4.13	Distribution de la fonction erreur pour le calcul des paramètres n_{cf} et α_f du courant I_{cf}	110
4.14	Tracé du Gummel directe du courant I_c	112
4.15	Tracé du Gummel directe du courant I_b	112
4.16	Tracé du Gummel inverse du courant I_c	114
4.17	Tracé du Gummel inverse du courant I_b	115
4.18	Evolution de la capacité C_{be} en fonction des paramètres de polarisation I_c et V_{cb}	116

4.19	Evolution de la capacité C_c en fonction des paramètres de polarisation I_c et V_{cb} .	118
4.20	Evolution de la capacité C_{bc} en fonction des paramètres de polarisation I_c et V_{cb} .	119
4.21	Evolution du paramètre τ en fonction des paramètres de polarisation I_c et V_{cb} .	121
4.22	Evolution de la résistance de base intrinsèque R_{bb} en fonction des paramètres de polarisation I_c et V_{cb} .	123
5.1	Les différents nœuds repérés dans le modèle non-linéaire.	127
5.2	Comparaison entre les tracés de Gummel directes des courants du collecteur et de la base mesurés (o) et simulés (-).	130
5.3	Comparaison entre les tracés de Gummel inverse du courant total $I_{cr} + I_{br}$ mesurés (o) et simulés (-).	131
5.4	Comparaison entre les tracés de Gummel inverse du courant I_{br} mesurés (o) et simulés (-).	132
5.5	Comparaison entre les caractéristiques I_c - V_{ce} (à I_b constant) mesurées (o) et simulées (-).	133
5.6	Evolution de la température de jonction (T_j) versus la puissance dissipée.	133
5.7	Comparaison entre les caractéristiques I_c - V_{ce} (à V_{be} constante) mesurées (o) et simulées (-).	134
5.8	Comportement fréquentiel de trois variations de la température de jonction : ΔT_1 , ΔT_2 et ΔT_3 pour deux cas de puissance dissipée, (a) $P_{dsp} = 0.1$ W, (b) $P_{dsp} = 0.185$ W.	137
5.9	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT 2x25_B μm^2 (0.5-30 GHz, $V_{ce} = 2$ V, $I_b = 20.57$ μA). (a) sans C_{th} , (b) avec C_{th} .	138
5.10	Comparaison entre les fréquences de transitions mesurées et simulées pour $I_c = 2.5$ mA.	139
5.11	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT 2x25_B μm^2 , (freq : 0.5-30 GHz), (a) ($V_{ce} = 3$ V, $I_b = 20.41$ μA), (b) ($V_{ce} = 3$ V, $I_b = 39.04$ μA).	139

5.12	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 3 \text{ V}$, $I_b = 74.27 \text{ uA}$), (b) ($V_{ce} = 3 \text{ V}$, $I_b = 108.27 \text{ uA}$).....	140
5.13	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 4 \text{ V}$, $I_b = 19.63 \text{ uA}$), (b) ($V_{ce} = 4 \text{ V}$, $I_b = 37.75 \text{ uA}$).....	140
5.14	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 4 \text{ V}$, $I_b = 72.51 \text{ uA}$), (b) ($V_{ce} = 4 \text{ V}$, $I_b = 106.69 \text{ uA}$).....	141
5.15	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 5 \text{ V}$, $I_b = 19.07$), (b) ($V_{ce} = 5 \text{ V}$, $I_b = 36.94 \text{ uA}$).....	141
5.16	Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 5 \text{ V}$, $I_b = 71.89$), (b) ($V_{ce} = 5 \text{ V}$, $I_b = 107.15 \text{ uA}$).....	142
5.17	Evolution du gain simulé du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3 \text{ V}$, $I_b = 48 \mu\text{A}$), (freq = 2GHz).....	143
5.18	Evolutions simulées de la puissance fondamentale, de la deuxième et de la troisième harmonique du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3 \text{ V}$, $I_b = 48 \mu\text{A}$), (freq = 2 GHz).....	143
5.19	Evolution simulée de l'efficacité énergétique en puissance ajoutée du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3 \text{ V}$, $I_b = 48 \mu\text{A}$), (freq = 2GHz).....	144

LISTE DES TABLEAUX

2.1	Dopages et épaisseurs d'une structure simple d'un HBT [4]-[5].....	13
2.2	HBT sur substrat InP: (a) HBT InAlAs/GaInAs [10], (b) HBT InP/InGaAs [11].	14
2.3	Valeurs des discontinuités ΔE_c et ΔE_v pour quelques couples de matériaux.....	17
2.4	Performances intrinsèques des HBTs, des transistors à homojonctions performants et des transistors à effet de champ (MESFETs et HEMTs) [4].....	28
3.1	Les valeurs des paramètres du modèle petit-signal pour les trois points de polarisation considérés.....	68
3.2	L'erreur résiduelle résultante de la comparaison entre paramètres S mesurés et ceux calculés pour les trois points de polarisation considérés.....	69
3.3	Les valeurs des paramètres du modèle petit-signal pour le point de polarisation ($V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).....	77
4.1	Valeurs des coefficients de la formule $F_{V_{be}}$	97
4.2	Valeurs des coefficients de la formule $F_{V_{bc}}$	99
4.3	Valeurs des résistances d'accès du transistor.....	107
4.4	Paramètres des courants directes du collecteur et de la base.....	111
4.5	Paramètres des courants inverses du collecteur et de la base.....	116
4.6	Valeurs des coefficients de la capacité C_{be}	117
4.7	Valeurs des coefficients de la capacité C_c	118
4.8	Valeurs des coefficients de la capacité C_{bc}	120
4.9	Valeurs des coefficients du délai τ	121
4.10	Valeurs des coefficients de R_{bb}	122
5.1	Valeurs finales des paramètres du modèle statique du HBT.....	129

LISTE DES SYMBOLES ET ABRÉVIATIONS

CC :	Courant Continu
RF :	Radio Fréquence
K :	Constante de Boltzmann
T_0 :	Température ambiante
q :	Charge de l'électron
V_{be} :	Tension de la jonction base-émetteur
V_{bc} :	Tension de la jonction base-collecteur
V_{ce} :	Tension de la jonction collecteur-émetteur
P_{dsp} :	Puissance dissipée dans le transistor
R_b :	Résistance d'accès de la base
R_c :	Résistance d'accès du collecteur
R_e :	Résistance d'accès de l'émetteur
L_b :	Inductance du plot d'accès de la base
L_c :	Inductance du plot d'accès du collecteur
L_e :	Inductance du plot d'accès de l'émetteur
C_{pbc} :	Capacité extrinsèque base-collecteur
C_{pbe} :	Capacité extrinsèque base-émetteur
C_{pce} :	Capacité extrinsèque collecteur-émetteur
C_{be} :	Capacité base-émetteur
C_{bc} :	Capacité base-collecteur
G_m :	Transconductance
R_{be} :	Résistance dynamique base-émetteur
τ :	Temps de transit collecteur-émetteur
S_{ij} :	Paramètres S petit-signal

LISTE DES ANNEXES

Annexe I: Article publié dans le journal IEEE Microwave Theory and Techniques Transaction.....	163
---	-----

Annexe II: Article publié dans le journal IEEE Microwave Theory and Techniques Transaction.....	169
--	-----

Annexe III: Article soumis pour publication dans le journal IEEE Electron Devices Transaction.....	178
---	-----

CHAPITRE I

INTRODUCTION GÉNÉRALE

1.1 Les transistors bipolaires à hétérojonctions

Les applications modernes de télécommunication telles que les communications radio-mobiles et les transmetteurs satellitaires utilisent des circuits analogiques et numériques qui nécessitent de plus en plus l'emploi des transistors offrant des performances élevées en puissance et qui sont capables d'opérer aux fréquences micro-ondes et millimétriques.

Les transistors bipolaires à homojonctions (BJTs) ne permettent pas d'obtenir à la fois une bonne efficacité d'injection et des performances en fréquences élevées. En effet, un dopage de la base modéré est nécessaire pour une bonne efficacité d'injection, mais ceci a pour conséquence d'augmenter la résistance de la base qui est l'un des facteurs limitatifs en hautes fréquences. Cette limitation fondamentale est la raison principale de la proposition d'un transistor bipolaire à hétérojonction base-émetteur [1]-[3].

De nombreux laboratoires de recherche se sont investis fortement dans l'étude des propriétés des Transistors Bipolaires à Hétérojonctions (HBTs) en raison de leurs potentialités remarquables [4]-[34]. Celles-ci peuvent en effet être exploitées dans une large gamme d'applications telles que les télécommunications rapides (micro-électronique rapide, hyperfréquence de puissance et l'optoélectronique intégrée).

Le transistor bipolaire à hétérojonction (HBT) offre une excellente efficacité d'injection liée à la différence des énergies de gap entre les matériaux constituant la base (par exemple GaAs) et l'émetteur. Ceci permet d'optimiser indépendamment les dopages de la base et de l'émetteur c'est-à-dire de doper fortement la base tout en maintenant un gain en courant raisonnable [5]. La concentration importante au niveau de la base autorise

l'utilisation d'une couche de la base très mince (< 20 nm) sans être inquiété par le phénomène de percement dans la base [6]. La résistance de la base ainsi que le temps de transit des porteurs à travers celle-ci se trouvent alors réduits. Par ailleurs, un dopage faible de l'émetteur comparé à celui de la base permet de diminuer la capacité de la jonction émetteur-base. De plus, avec un dopage approprié du collecteur, il est possible d'optimiser le temps de transit à travers la zone déplétée du collecteur tout en ayant une forte densité de courant du collecteur, une faible capacité de la jonction base-collecteur et un niveau souhaité de la tension de claquage [4], [7]. Tout cela explique l'apport de l'hétérojonction non seulement dans l'amélioration du facteur d'injection mais aussi dans les libertés qui en découlent et qui permettent d'optimiser le composant et de contribuer à l'amélioration de ses performances en fréquence.

Le HBT tire bénéfice de la structure verticale du transistor bipolaire. Ses performances sont contrôlées par la structure épitaxiale et des bonnes performances en fréquence peuvent être obtenues avec une lithographie micrométrique. Grâce à cette structure, les jonctions du transistor sont isolées de la surface et du substrat permettant ainsi de réduire le bruit $1/f$ [5]. Cette propriété est en particulier exploitée pour la réalisation des oscillateurs des fréquences élevées [8], [9]. La structure épitaxiale permet aussi d'obtenir une bonne uniformité de la tension de seuil (< 2 mV) qui est une qualité particulièrement recherchée pour la réalisation des convertisseurs analogiques numériques rapides.

Enfin le HBT bénéficie des propriétés des matériaux III-V. En plus de la mobilité électronique très supérieure de ces matériaux comparée à celle du silicium, l'utilisation du GaAs par exemple comme matériau semi-isolant simplifie les procédés d'isolation et réduit les capacités parasites.

Ces potentialités ont été vérifiées expérimentalement grâce au développement des techniques d'épitaxie telles que la MBE (Molecular Beam Epitaxy), la MOCVD (Metal Organic Chemical Vapor Deposition), les techniques LP-MOCVD (Low Pressure Metal

Organic Chemical Vapor Deposition) et la CBE (Chemical Beam Epitaxy). Ces techniques ont en effet permis de réaliser des croissances de couches semi-conductrices de grande qualité et de nombreux laboratoires de recherche les ont exploitées pour développer des HBTs GaAlAs/GaAs très performants. Cette filière offre en effet la facilité de la croissance cristalline liée à un accord de maille excellent (pratiquement indépendant du taux d'aluminium) entre GaAs et GaAlAs. Des transistors de fréquences de transition supérieures à 100 GHz ont été alors réalisés et des résultats intéressants concernant en particulier l'amplification hyperfréquence de puissance ont été publiés [21], [22]. Des performances en fréquences comparables ont été aussi obtenues avec les HBTs GaInP/GaAs [30], [31]. L'avantage essentiel de l'hétérojonction GaInP/GaAs est la très bonne sélectivité de gravure entre le GaInP et le GaAs.

D'autres travaux se sont orientés vers la réalisation des transistors sur substrat InP et des transistors Si-SiGe [32], [33]. La filière InP est particulièrement adaptée à la conception des circuits optoélectroniques intégrés utilisés en télécommunication sur fibre optique. La filière SiGe a été développée pour bénéficier de la technologie standard silicium tout en tirant profit de l'hétérostructure Si/SiGe. Ces filières intéressantes et prometteuses sont en cours de développement et des résultats encourageants ont déjà été obtenus [34].

Le développement de ces filières vise à accroître les performances des transistors HBTs et à élargir leur domaine d'application. Ceci crée des besoins importants au niveau de la caractérisation et de la modélisation de ces composants pour la conception des circuits.

1.2 Motivations et objectifs du projet de recherche

1.2.1 Motivations

Les méthodes de conception modernes des circuits intégrés micro-ondes utilisent de manière intensive les logiciels de CAO des circuits. La précision des résultats obtenus

avec ces simulateurs dépend en grande partie de la justesse des modèles de l'ensemble des éléments composant le circuit et en particulier de ceux décrivant les composants actifs. Pour ces derniers, on distingue deux types de modèles : les modèles linéaires qui sont utilisables pour une seule valeur de polarisation et les modèles non-linéaires dont le domaine de validité doit être aussi étendu que les conditions d'utilisation du composant actif.

La caractérisation et la modélisation petit-signal de ces transistors sont les deux premières étapes importantes dans l'élaboration du modèle non-linéaire. Globalement tous les modèles des HBTs sont constitués de deux parties : une partie intrinsèque modélisant les effets actifs du transistor et une partie extrinsèque représentant le masque physique et les plots de connexion du transistor. La modélisation en régime petit-signal consiste en la détermination des paramètres extrinsèques et intrinsèques du modèle du transistor et ceci pour différents points de polarisation.

La modélisation petit-signal des HBTs a suscité beaucoup d'intérêt et a fait l'objet de nombreux travaux de recherche [35]-[47]. La détermination des éléments du schéma équivalent à partir des mesures de paramètres S large-bande peut s'effectuer à l'aide de deux types de méthodes : les méthodes basées sur les optimisations et les méthodes analytiques directes. Le premier type de méthodes consiste en la détermination des paramètres du modèle moyennant des algorithmes d'optimisation tout en utilisant un ensemble arbitraire de valeurs initiales des paramètres. L'inconvénient majeur de ces méthodes est que le résultat final est très dépendant de la solution initiale vu le nombre important de variables dans l'optimisation ainsi que la possibilité de converger vers des valeurs qui n'ont pas de signification physique. Ceci représente un handicap pour le passage au développement du modèle grand-signal. Le deuxième type de méthodes permet d'obtenir analytiquement et rapidement, pour chaque point de polarisation, des valeurs des paramètres du modèle qui sont uniques et qui ont une signification physique. Cet ensemble de valeurs permet de connaître l'évolution des paramètres électriques en fonction des polarisations et d'évaluer les performances du transistor. En conclusion, les

méthodes analytiques paraissent plus intéressantes que les méthodes basées sur les algorithmes d'optimisation. Afin de déterminer les paramètres extrinsèques du modèle, les approches classiques utilisent soit des mesures des structures spéciales représentant le masque du transistor ou des mesures du transistor dans des conditions spéciales de polarisation. Ceci permet quelques fois d'aboutir à des valeurs surestimées des capacités parasites. La plupart des méthodes analytiques proposées dans la littérature pour extraire les paramètres intrinsèques du modèle utilisent des approximations ou des suppositions en dérivant les équations régissant le circuit équivalent du transistor. Ceci introduit une incertitude dans les valeurs obtenues des paramètres dépendamment de la validité des approximations et des suppositions employées. En pratique et dû à la diversité des procédés de fabrication et à la géométrie des transistors, ces approximations doivent être ajustées ou modifiées selon le type de transistor et de son procédé de fabrication. En outre, certaines de ces méthodes nécessitent une pré-connaissance de la géométrie du transistor pour l'extraction de certains paramètres. Il y a donc une nécessité de développer une procédure précise pour déterminer ou déflaquer les éléments extrinsèques du modèle (capacités, inductances et résistances) ainsi que de développer une méthode analytique qui permet de déterminer, d'une façon automatique, les paramètres intrinsèques du modèle petit-signal du transistor incluant en particulier la nature distribuée de la jonction base-collecteur.

La modélisation électrique globale des transistors HBTs en régime non-linéaire (grand-signal) inclue les aspects statiques et dynamiques ainsi que certains phénomènes physiques régissant le mode d'opération des transistors HBTs et en particulier les effets liés à l'auto-échauffement de ces composants. Les différents types de modèles non-linéaires (grand-signal) des transistors HBTs sont généralement classés en quatre catégories, à savoir, les modèles physiques, les modèles semi-physiques, les modèles empiriques et les modèles tabulaires.

Les modèles physiques, dont tous les paramètres peuvent être déterminés à partir des données technologiques du composant, sont généralement trop complexes pour être utilisés dans les logiciels de conception de circuit et servent le plus souvent au concepteur de dispositifs qui les utilise afin d'optimiser la structure physique du composant. Les modèles de type tables de données sont encore très peu utilisés par le concepteur de circuits pour les simulations non-linéaires dynamiques. Toutefois, ces modèles peuvent se révéler intéressants si l'on dispose d'un banc de mesures complet et d'ordinateurs puissants. Les modèles empiriques se rapprochent dans leur élaboration des modèles développés pour les transistors à effet de champ. Les équations analytiques incluses dans ces modèles ont pour but de concorder avec précision et d'une façon empirique les différentes caractéristiques du transistor. L'élaboration de ce type de modèles fait souvent appel à des procédures complexes d'optimisations numériques. En outre, la majorité des paramètres des modèles empiriques n'ont aucune signification physique. Les modèles semi-physiques sont les plus utilisés dans les logiciels de conception des circuits. Ils sont généralement développés à base des mesures statiques et dynamiques du transistor. La plupart des paramètres de ces modèles possèdent une signification physique. Dans le cadre de notre projet de recherche, nous nous intéressons plus aux modèles semi-physiques.

Plusieurs travaux de recherches extensives ont été effectués ces dernières années [68]-[69]-[73]-[80], [93]-[96] afin d'élaborer des nouveaux modèles ou d'améliorer les capacités de certains modèles semi-physiques existants à simuler les caractéristiques des transistors HBTs. Les modèles générés par ces travaux ont particulièrement étendu la topologie et les formulations analytiques du modèle Gummel-Poon pour qu'il puisse simuler des phénomènes tels que l'effet d'auto-échauffement, l'effet d'avalanche, l'effet du délai associé au temps de transit et l'effet Kirk. Cependant, il y a encore un besoin accru d'adopter une topologie standard d'un modèle grand-signal capable de simuler les différentes caractéristiques du transistor HBT, ainsi que le besoin d'adopter une stratégie d'extraction explicite, analytique et directe des différents paramètres du modèle grand-signal.

1.2.2 Objectifs

Ce projet de recherche entre dans le cadre d'une collaboration entre notre laboratoire Poly-Grames de l'École Polytechnique de Montréal et la fonderie de Nortel Networks. Les phases de ce projet couvrent la caractérisation et la modélisation des transistors bipolaires à hétérojonctions fabriqués par la fonderie de Nortel. Ce projet est financé par le CRSNG. Les objectifs de ce projet de recherche sont cités comme suit :

- 1) Elaborer une technique pour déterminer d'une façon précise les éléments parasites extrinsèques du circuit équivalent du transistor HBT.
- 2) Elaborer une méthode analytique et directe pour la détermination des paramètres intrinsèques du modèle petit-signal du transistor HBT. L'extraction de ces paramètres pour plusieurs points de polarisation servira à l'élaboration du modèle grand-signal.
- 3) Etudier et mettre en évidence les phénomènes physiques régissant le mode d'opération des transistors bipolaires à hétérojonctions.
- 4) Elaborer un modèle grand-signal du transistor HBT incluant les aspects statiques, dynamiques et les effets liés à l'auto-échauffement de ce composant. Ce modèle doit être accompagné d'une méthode d'extraction systématique, analytique et directe de ses paramètres.
- 5) Implanter et valider le modèle grand-signal en régimes statique et dynamique.

1.3 Organisation du rapport

Le premier chapitre de ce rapport présente une introduction générale de mise en contexte du projet de recherche. Le deuxième chapitre rappelle le principe de fonctionnement des

transistors HBTs et illustre leurs performances et leurs apports comparés à ceux des transistors à homojonctions et à ceux des transistors à effet de champ et ceci en s'appuyant sur des résultats publiés dans la littérature.

Le troisième chapitre traite des procédures d'extraction du circuit équivalent linéaire du transistor. Après une synthèse complète des différentes procédures récentes, il analyse plus en détail la méthode qui nous a semblé la plus complète et propose une nouvelle méthode d'extraction directe que nous avons développée [48]-[51]. Celle-ci permet d'extraire directement et sans aucune optimisation l'ensemble des éléments du circuit équivalent complet du transistor bipolaire à hétérojonction. La validation de la méthode est effectuée sur trois types de transistors HBTs GaInp/GaAs de différentes dimensions et procédés de fabrication.

La modélisation électrique du comportement non-linéaire du transistor HBT en régime grand-signal regroupant les aspects statique et dynamique est développée dans le quatrième chapitre. Il s'agit de faire évoluer le modèle classique Gummel-Poon développé pour les transistors bipolaires à homojonctions (BJTs) vers un modèle spécifique au HBT et qui tient compte des phénomènes physiques propres à ce transistor tel que l'auto-échauffement.

La validation dans les régimes statique et dynamique du modèle non-linéaire élaboré fait l'objet du cinquième chapitre. La validation en régime statique est effectuée par comparaison des caractéristiques statiques mesurées avec celles simulées. La validation en régime dynamique petit-signal est effectuée en comparant les paramètres S calculés à partir du modèle non-linéaire aux paramètres S mesurés. La convergence du modèle en régime grand-signal est vérifiée en simulant convenablement la puissance de sortie à la fréquence fondamentale et aux premières harmoniques.

Finalement, les conclusions et les recommandations concernant ce projet de recherche sont présentées dans le sixième chapitre.

1.4 Contributions originales de cette thèse

Les contributions originales majeures de cette thèse sont énumérées comme suit :

- 1) Une technique précise a été élaborée pour déflaquer l'effet des éléments parasites des mesures sous-pointes des transistors caractérisés. Cette technique tient compte d'une façon systématique de tous les éléments parasites entourant le transistor. Ces éléments parasites sont modélisés comme un réseau à quatre-ports au lieu d'un circuit équivalent d'éléments localisés. Des expressions d'équations exactes sont dérivées pour déflaquer ce réseau d'éléments parasites. Cette technique a été utilisée pour extraire les paramètres du modèle petit-signal de trois types de transistors HBTs GaInP/GaAs en configuration émetteur commun. Une excellente concordance entre les paramètres S mesurés et les paramètres S simulés est obtenue jusqu'à 30 GHz.
- 2) Une méthode précise et large-bande a été élaborée pour l'extraction des paramètres intrinsèques du modèle petit-signal des transistors HBTs. Cette méthode diffère des méthodes précédentes publiées dans la littérature par l'extraction des paramètres du circuit équivalent sans avoir recours aux procédures d'optimisation ni à l'utilisation des mesures des structures spéciales du masque du transistor. Le principal avantage de cette méthode est qu'un ensemble unique des paramètres intrinsèques est extrait à partir des paramètres S sur toute la bande des fréquences de mesure. La procédure d'extraction utilise un ensemble d'équations dérivées sans approximation. Une validation expérimentale est effectuée sur deux types de transistors GaInP/GaAs HBT de dimensions $2 \times 25 \mu\text{m}^2$ et $2 \times 10 \mu\text{m}^2$. Une excellente concordance est obtenue entre les paramètres S mesurés et les paramètres S simulés par le modèle petit-signal.

- 3) Concernant l'élaboration du modèle statique, nous avons présenté un nouvel algorithme pour la détermination d'une façon unique et précise des facteurs d'idéalité et des courants de saturation des différentes diodes utilisées dans le modèle. Nous avons également présenté une nouvelle procédure pour l'extraction systématique des paramètres R_{th} (résistance thermique) et C_{th} (capacité thermique) du circuit thermique. Les coefficients des termes implantant l'effet thermique dans le modèle sont également déterminés d'une façon unique. En outre, l'effet thermique a été inclus dans les différentes sources de courant en mode directe et inverse. Concernant l'élaboration du modèle dynamique, nous avons présenté un ensemble de nouvelles formules empiriques pour la modélisation précise et convenable des paramètres intrinsèques non-linéaires du modèle du transistor HBT.

▪ Liste des publications

Les résultats obtenus des travaux de recherche ont été publiés en grande partie dans des journaux avec comité de lecture et dans des conférences. D'autres résultats sont soumis pour publication.

Articles dans des journaux avec comité de lecture

- BOUSNINA, S., FALT, C., MANDEVILLE, P., KOUKI, A. B., GHANNOUCHI, F. M. (2002), "An accurate on-wafer de-embedding technique with application to HBT devices characterization," IEEE Trans. Microwave Theory Tech, Février 2002, pp. 420-424.
- BOUSNINA, S., MANDEVILLE, P., KOUKI, A. B., RURRIDGE, R., GHANNOUCHI, F. M. (2002), "Direct parameter-extraction method for HBT small-signal model," IEEE Trans. Microwave Theory Tech, Février 2002, pp. 529-536.

- BOUSNINA, S., GHANNOUCHI, F. M. (2004), "Efficient and Systematic Extraction Method for Accurate Determination of HBT Temperature-Dependent DC Model Parameters," article soumis pour publication au journal IEEE Trans. Electron Devices.

Articles dans des conférences avec comité d'arbitrage

- BOUSNINA, S., GHANNOUCHI, F. M. (2001), "An Equivalent Circuit of Forward-biased HBT for Determination of Series Parameters of GaInP/GaAs HBTs Small-Signal Model," 31st European Microwave Conference, London Septembre, 2001.
- BOUSNINA, S., GHANNOUCHI, F. M., KOUKI, A. B. (2001), "Experimental study of effect of parasitic capacitances on accuracy of HBT small-signal model," 8th International Symposium on Microwave and Optical Technology, Montréal Juin, 2001.
- BOUSNINA, S., GHANNOUCHI, F. M., SURRIDGE, R. (2000), "A novel direct extraction method for internal equivalent circuit parameters of HBT small-signal hybrid-pi model," 30th European Microwave Conference, Paris Octobre 2000.
- BOUSNINA, S., MANDEVILLE, P., KOUKI, A. B., SURRIDGE, R., GHANNOUCHI, F. M. (2000), "A new analytical and broadband method for determining the HBT small-signal model parameters," IEEE MTT-S Int. Microwave Symp. Dig., Juin 2000, pp. 1397-1400.

CHAPITRE II

REVUE BIBLIOGRAPHIQUE SUR LES TRANSISTORS BIPOLAIRES À HÉTÉROJONCTIONS

2.1 Introduction

Nous nous limitons dans ce chapitre à la présentation du transistor HBT. Nous rappelons rapidement sa structure, son principe de fonctionnement et ses potentialités intrinsèques et discutons ses performances comparées à celles du transistor bipolaire classique et à celles des transistors à effet de champ.

2.2 Le transistor bipolaire à hétérojonction

L'idée originale d'utiliser un émetteur de large bande-gap pour améliorer les performances du transistor bipolaire a été originalement proposée par Shockly en 1951 [1]. Plus tard, le concept du transistor bipolaire à hétérojonction (HBT) a été développé en détail par Kroemer [2]-[3]. Cependant, le développement pratique de la technologie des HBTs n'a commencé qu'aux années 1980s quand les technologies de croissance épitaxiale (MBE et MOCVD) ont atteint la maturité. La principale caractéristique des nouveaux transistors bipolaires à hétérojonctions (HBTs) est l'optimisation des régions de base et d'émetteur afin de réduire la résistance de base et la capacité base-collecteur ce qui a pour conséquence d'améliorer la fréquence maximale et la fréquence de transition ($f_{\max}$ et f_T) du dispositif.

2.2.1 Exemple de structure

La figure 2.1 montre une représentation schématique d'un transistor bipolaire à hétérojonction GaAlAs/GaAs. C'est une structure typique réalisée sur substrat GaAs

semi-isolant et utilise cinq couches épitaxiales. Les trois couches GaAlAs (n), GaAs (p+) et GaAs (n) constituent respectivement l'émetteur, la base et le collecteur. Le tableau 2.1 présente un ordre de grandeurs des dopages et des épaisseurs des différentes couches épitaxiales pour un HBT GaAlAs/GaAs.

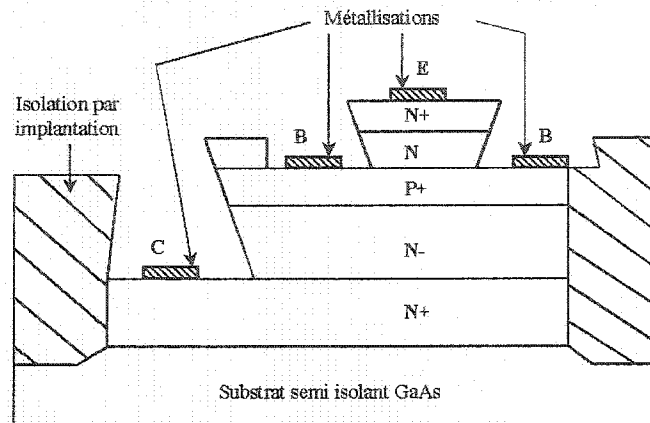


Figure 2.1: Représentation schématique d'un HBT [4]-[5].

Couches	Épaisseur	Dopage [Cm^{-3}]
N+	500	1 e16
Émetteur (N)	2000	5 e17
Base (P+)	700	1 e19 a 1 e20
Collecteur (N-)	7000	3 e 6 e10
Sous-collecteur	6000	5 e18
GaAs (Substrat S.I)	500 μm	-

Tableau 2.1: Dopages et épaisseurs d'une structure simple d'un HBT [4]-[5].

Le tableau 2.1 montre deux autres exemples de HBT sur substrat InP de structures plus complexes avec les différentes couches épitaxiales, leurs épaisseurs ainsi que leurs dopages. Par rapport aux transistors classiques à homojonctions (BJTs), on peut remarquer que la jonction émetteur-base est réalisée avec deux matériaux semi-

conducteurs différents. L'émetteur est un matériau à largeur de bande-interdite plus grande. C'est essentiellement la réalisation de l'hétérojonction qui a permis aux HBTs de se distinguer des transistors classiques et d'atteindre des performances en fréquences comparables aux meilleurs résultats obtenus pour les transistors à effets de champ (HEMTs).

Couches	Épaisseur [Å]	dopage [Cm^{-3}]
InGaAs (contact)	1500	1 e19
InAlAs (émetteur)	1000	1 e19
InAlAs (émetteur)	1500	5 e 17
InGaAs (spacer)	200	5 e 17
InGaAs (base)	1500	5 e18
InGaAs (collecteur)	6000	-
InGaAs (collecteur)	7000	1 e19
InGaAs (spacer)	100	-
InP (substrat S.I)	-	-

(a)

Couches	Épaisseur [Å]	dopage [Cm^{-3}]
InGaAs	2000	7 e 19
InP	1000	3 e 19
InP	2000	1 e 18
InGaAs	150	-
InGaAs	350	1 e 20
InGaAs	3000	3 e 16
InGaAs	2500	2.5 e 19
InP (Substrat S.I)	-	-

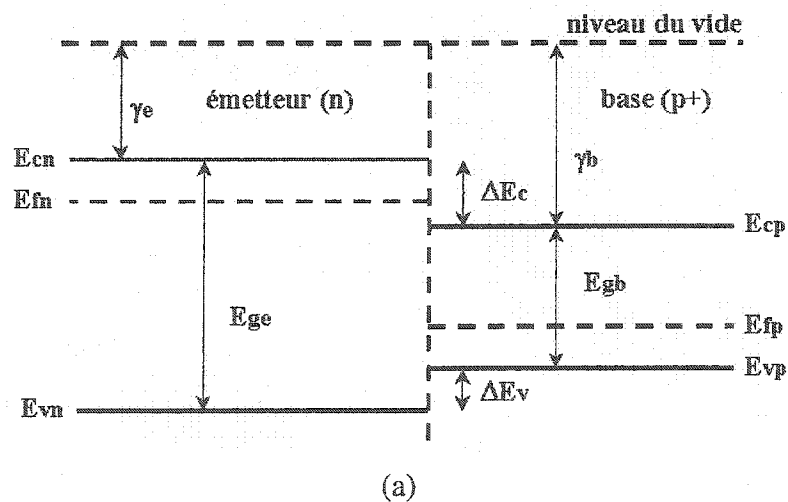
(b)

Tableau 2.2: HBT sur substrat InP: (a) HBT AlInAs/GaInAs [10], (b) HBT InP/InGaAs [11].

2.2.2 Principe de fonctionnement

Le fonctionnement du transistor HBT est proche de celui des transistors bipolaires à homojonctions classiques. La différence entre les deux transistors est liée essentiellement à la présence de l'hétérojonction émetteur-base et aux propriétés des matériaux III-V différentes de celles du silicium. Le diagramme de bande d'énergie de l'hétérojonction émetteur-base abrupte (figure 2.2) construit selon le modèle d'Anderson [12] permet de comprendre l'intérêt de cette hétérojonction. La figure 2.2 (a) montre les matériaux constituant l'émetteur et la base avant la formation de la jonction émetteur-base (en absence de tout contact). Ces matériaux sont caractérisés par les largeurs des bandes interdites respectives E_{ge} et E_{gb} ($E_{ge} > E_{gb}$) et par les affinités électroniques respectives X_e et X_b ($X_e < X_b$).

Lorsque les deux matériaux semi-conducteurs sont mis en contact, les porteurs diffusent de part et d'autre de la jonction. On obtient un nouveau système caractérisé par un même niveau de Fermi. Il en résulte une courbure des bandes de conduction et de valence créant ainsi une zone de charge d'espace et une barrière de potentiel s'opposant à la diffusion des porteurs (figure 2.2 (b)).



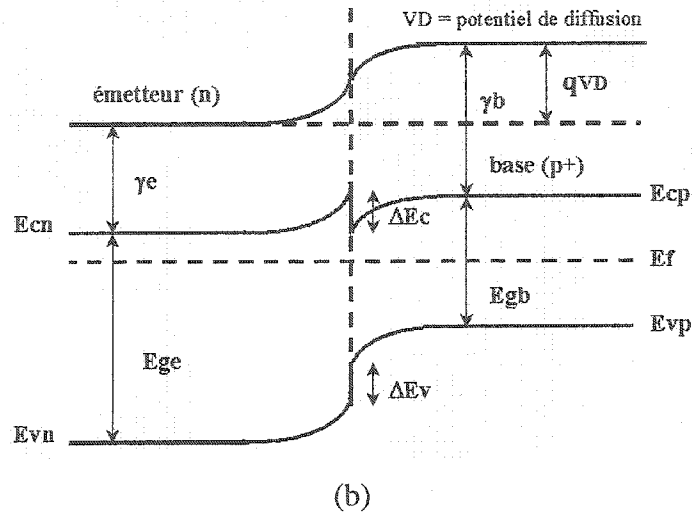


Figure 2.2: Diagramme de bande de l'hétérojonction émetteur-base. (a) avant la formation de la jonction, (b) après la formation de la jonction.

Le diagramme de bande (figure 2.3) montre les discontinuités d'énergie ΔE_c et ΔE_v respectivement au niveau de la bande de conduction (barrière de potentiel) et au niveau de la bande de valence :

$$\Delta E_c = X_b - X_e = \Delta X \quad \text{et} \quad \Delta E_v = E_{ge} - E_{gb} - \Delta X \quad (2.1)$$

Les valeurs des discontinuités ΔE_c et ΔE_v dépendent des matériaux utilisés (tableau 2.3). La discontinuité ΔE_c relativement élevée dans le cas du couple GaAlAs/GaAs par exemple, freine l'injection des électrons depuis l'émetteur vers la base. L'hétérojonction émetteur-base est dans ce cas souvent réalisée en utilisant une gradualité d'aluminium de façon à réduire la discontinuité au niveau de la bande de conduction et améliorer le facteur d'injection. Une autre possibilité qui permet d'avoir un facteur d'injection raisonnable, sans utiliser une jonction graduelle qui demande une réalisation plus complexe, consiste à choisir un couple de matériaux présentant une discontinuité ΔE_c faible et ayant une bonne proportionnalité entre les deux discontinuités ΔE_c et ΔE_v . C'est le cas du couple de matériaux GaInP/GaAs par exemple.

Matériaux	ΔE_g (eV)	ΔE_g (eV)	ΔE_v (eV)
$\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}/\text{GaAs}$	0.395	0.263	0.132
$\text{Ga}_{0.51}\text{In}_{0.49}\text{P}/\text{GaAs}$	0.463	0.223	0.24
$\text{InP}/\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$	0.6	0.2	0.4
$\text{Al}_{0.48}\text{In}_{0.52}\text{As}/\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$	0.706	0.5	0.206

Tableau 2.3: Valeurs des discontinuités ΔE_c et ΔE_v pour quelques couples de matériaux.

Lorsque dans un transistor (n - p - n) l'hétérojonction émetteur-base et la jonction base-collecteur sont respectivement polarisées en direct et en inverse (figure 2.3), un courant d'électron I_n est injecté depuis l'émetteur dans la base. Pour un bon transistor, une grande partie de ces porteurs minoritaires échappent aux phénomènes de recombinaison dans la base et sont catapultés dans le collecteur grâce au champ électrique intense qui règne au niveau de la jonction base-collecteur.

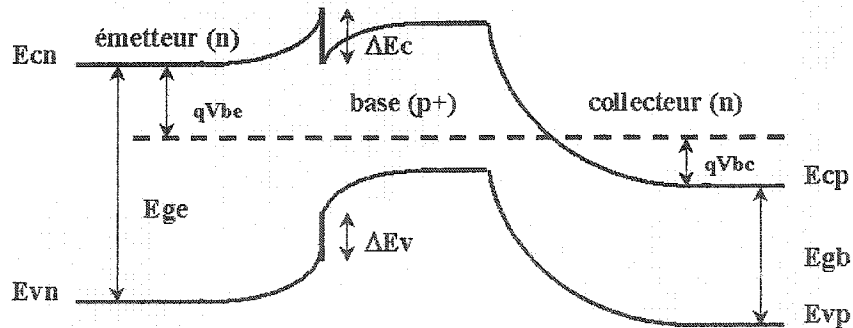


Figure 2.3: Diagramme de bande d'énergie d'un HBT polarisé en régime de fonctionnement normal.

Il en résulte un courant d'émetteur I_e , un courant de base I_b et un courant du collecteur I_c donnés par les relations suivantes :

$$\begin{aligned}
I_e &= I_n + I_p + I_s \\
I_b &= I_r + I_p + I_s \\
I_c &= I_n - I_r
\end{aligned}
\tag{2.2}$$

La composante I_s représente le courant de recombinaison en surface, dans la région de charge d'espace de la jonction émetteur-base et à l'interface. Les composantes I_r et I_p représentent respectivement le courant de recombinaison dans la base et le courant de trous injectés de la base vers le collecteur.

Le facteur d'injection γ qui est un paramètre important du transistor est défini comme le rapport du courant I_n sur le courant total d'émetteur I_e :

$$\gamma = (I_n/I_e) = I_n/(I_n + I_p + I_s) \tag{2.3}$$

Aux fortes densités de courant, le courant I_s peut être négligé et le facteur d'injection se réécrit :

$$\gamma = 1/(1 + I_p/I_n) \tag{2.4}$$

En supposant que la base et l'émetteur sont uniformément dopés et qu'ils ne sont pas dégénérés et en négligeant la différence des densités d'états dans les deux matériaux, on peut calculer le rapport I_p/I_n en appliquant la statistique de Boltzmann. Il suffit d'écrire les densités de courant d'électron J_n et de trous J_p de part et d'autre de la jonction [2]-[3] :

$$J_p/J_n = (P_b/n_e) (V_{pe}/V_{nb}) \exp(-\Delta E_g/KT) \tag{2.5}$$

Dans l'expression (2.5), P_b et n_e sont les dopages respectifs de la base et de l'émetteur, V_{pe} et V_{nb} sont les vitesses moyennes des porteurs liées aux effets de la dérive et de la

diffusion à la jonction, du côté émetteur pour les trous et du côté base pour les électrons et ΔE_g est la différence de hauteurs de barrière.

Le terme en exponentiel est très faible comparé à l'unité (de l'ordre de 10^{-6}) et le rapport J_p/J_n l'est également. Il en résulte que le facteur d'injection est très proche de l'unité et ceci quelque soit les dopages de la base et de l'émetteur. Ceci démontre l'intérêt de l'hétérojonction. Celle-ci permet en effet de choisir les dopages des deux matériaux pour avoir un transistor de bonne performance en fréquence tout en ayant un gain en courant raisonnable.

2.3 Performances intrinsèques du HBT

Les performances intrinsèques du transistor bipolaire à hétérojonction sont rappelées dans ce paragraphe. Elle permettent de comprendre l'intérêt de ce composant comparé aux transistors bipolaires à homojonctions (BJT) et aux transistors à effet de champ (MESFETs et HEMTs). Elles servent aussi à dégager les applications potentielles du HBT (paragraphe 2.5).

2.3.1 Transconductance g_{mo}

De par son caractère bipolaire, le HBT présente une transconductance intrinsèque g_{mo} élevée et directement proportionnelle au courant collecteur. La transconductance g_{mo} peut atteindre des valeurs supérieures à 20 Sie/mm de longueur d'émetteur au courant nominal. Cependant l'effet bénéfique de la transconductance intrinsèque peut être limité en particulier par la résistance d'accès à l'émetteur R_e . En effet la transconductance g_m d'un transistor bipolaire peut s'écrire [4] :

$$1/g_m = dV_{be}/dI_c = 1/g_{mo} + R_e + R_b/\beta \quad (2.6)$$

Dans cette expression, R_b et β sont respectivement la résistance d'accès à la base et le gain en courant du transistor. La relation (2.6) montre bien l'intérêt de réduire les termes associés aux éléments parasites R_e et R_b . Pour le HBT, le rapport R_b/β est faible (de l'ordre de 2 Ohm) grâce en particulier au fort dopage de la base qui en plus réduit l'effet Kirk et l'effet de haute injection non négligeables dans le cas des transistors silicium. Par ailleurs, l'effet de la résistance R_e (5-10 Ohm) est équivalent à celui de la résistance de source dans le cas des transistors à effet de champ.

2.3.2 Conductance de sortie g_o

La conductance de sortie g_o d'un transistor bipolaire de largeur de base W_B est directement proportionnelle au courant collecteur I_c et inversement proportionnelle à la tension d'Early V_A :

$$g_o = dI_c/dV_{CE} = I_c/V_A \quad (2.7)$$

$$V_A = - W_B dV_{CE}/dW_B \quad (2.8)$$

Dans le cas du HBT, le fort dopage de la base permet d'avoir une tension d'Early relativement élevée comparée à celle du transistor silicium à homojonction. On obtient ainsi une conductance de sortie très faible et on réduit l'effet lié à la modulation de la largeur de base.

2.3.3 Tension de seuil et tensions de claquage

A) Tension de seuil

La tension de seuil est contrôlée par la structure épitaxiale du composant. Il est donc possible d'assurer une bonne uniformité de cette tension. La tension base-émetteur peut être approximée par la relation suivante [4] :

$$V_{be} = (E_{gb}/q) + KT/q \log((N_A W_B I_c)/(q D_n N_c N_v A)) + R I_c \quad (2.9)$$

Les paramètres E_{gb} , N_c , N_v , N_A et D_n sont respectivement l'énergie du gap du matériau constituant la base, les densités d'état au niveau de la bande de conduction et de valence, la concentration de dopage dans la base et le coefficient de diffusion des porteurs minoritaires.

Les paramètres W_B et A sont respectivement la largeur de la base et la surface de la jonction base-émetteur.

Les paramètres I_c et R sont respectivement le courant du collecteur et la résistance de contact de l'émetteur.

On peut remarquer d'après l'expression (2.9) que la tension V_{be} est contrôlée par l'énergie du gap E_{gb} pour les faibles densités de courant et essentiellement par le contact d'émetteur pour des densités de courant plus importantes. La tension base-émetteur V_{be} fixée pour obtenir un courant collecteur I_c donné varie peu (< 2 mV) et elle est très reproductible.

Cette potentialité du composant est en particulier très intéressante pour la conception des convertisseurs analogiques numériques.

B) Tensions de claquage

Elles représentent les tensions maximums au-delà desquelles le fonctionnement du transistor est défectueux. Elles sont en particulier responsables de la limitation de la puissance de sortie et de la linéarité du transistor. Elles concernent la jonction émetteur-base à collecteur ouvert (BV_{be0}), la jonction base-collecteur (BV_{cb0}) à émetteur ouvert et la structure globale du transistor c'est-à-dire émetteur-collecteur (BV_{ce0}).

- a- la tension BV_{be0} est la tension aux bornes de la jonction de contrôle. C'est donc un paramètre très sensible et souvent responsable de la destruction des transistors. Des valeurs de 3 à 4 volts peuvent être obtenues en optimisant le dopage de l'émetteur.
- b- la tension BV_{cb0} dépend de la largeur et du dopage du collecteur puisque la base est fortement dopée. Il est possible d'obtenir des tensions relativement élevées (14-16 V) en augmentant la largeur du collecteur et en réduisant son dopage. Mais ceci contribue à augmenter le temps de transit du transistor et donc à réduire ses performances en fréquence.
- c- la tension BV_{ce0} croît avec la tension BV_{cb0} et diminue avec le gain en courant du transistor monté en émetteur commun. Il en résulte que pour les applications de puissance, un compromis doit être obtenu entre le gain en courant du transistor et la tension BV_{ce0} .

2.3.4 Linéarité

La conductance de sortie très faible alliée à une transconductance importante et un gain en courant constant sur plusieurs décades font du HBT un excellent candidat pour la réalisation des amplificateurs linéaires pour lesquels une faible distorsion harmonique est nécessaire. Par ailleurs, le gain important qu'offre le HBT autorise des tensions d'entrée de faibles amplitudes.

Les résultats rapportés dans la littérature montrent que pour des transistors et des points de polarisation comparables, les HBTs présentent un rapport IP_3/P_{dsp} meilleur (cinq à dix fois plus grand) que celui des FETs (MESFET et HEMT) [13]-[15]. Le paramètre IP_3 désigne le point d'intersection d'ordre trois et P_{dsp} la puissance continue.

En tant que composant bipolaire le HBT présente des caractéristiques de courant de sortie-tension d'entrée exponentielles. Cette non-linéarité intrinsèque est particulièrement utile pour la réalisation des amplificateurs logarithmiques, les multiplicateurs et des mélangeurs à structure différentielle.

2.3.5 Performances en fréquence

Les performances en fréquences des HBTs sont caractérisées par :

- la fréquence de transition f_T

C'est la fréquence à laquelle le gain dynamique en courant du transistor est égal à l'unité.

La relation (2.10) lie la fréquence f_T au temps de transit τ_{ec} qui représente le temps global que mettent les électrons pour aller de l'émetteur au collecteur :

$$f_T = \frac{1}{2\pi\tau_{ec}}, \quad \tau_{ec} = \tau_e + \tau_b + \tau_c + \tau_{sc} \quad (2.10)$$

Dans l'expression (2.10), τ_e et τ_c sont respectivement les temps de charge de la capacité d'émetteur et du collecteur et τ_b et τ_{sc} sont respectivement les temps de transit dans la base et dans la zone désertée du collecteur.

- la fréquence maximale d'oscillation f_{max} est reliée à la fréquence de transition f_T par la relation approximée :

$$f_{max} = \sqrt{\frac{f_T}{8\pi R_b C_{bc}}} \quad (2.11)$$

Dans l'expression (2.11), R_b et C_{bc} représentent respectivement la résistance de base et la capacité de la jonction base-collecteur du transistor. C'est en particulier celle-ci qui limite la fréquence maximale du HBT.

2.3.6 Bruit en 1/f

La structure verticale des composants bipolaires permet d'isoler les jonctions du substrat et de la surface, réduisant ainsi l'effet du bruit en 1/f (10 à 100 fois plus faible comparé aux FETs). Cette propriété est surtout exploitée pour la réalisation des oscillateurs.

2.3.7 Gain en courant

La discontinuité au niveau de la bande de valence ΔE_v agit comme une barrière pour les trous (porteurs minoritaires pour un transistor $n-p-n$) ce qui réduit considérablement l'injection de trous dans l'émetteur. Ainsi, pour un même courant du collecteur, le courant de la base d'un HBT sera beaucoup plus faible que celui d'un BJT. En supposant qu'il n'y a pas de recombinaison électron-trou (cas idéal), le gain d'un HBT est plus important par rapport au gain d'un BJT. Le rapport du gain du HBT sur celui du BJT est donné par l'équation suivante [4] :

$$\beta_{HBT}/\beta_{BJT} = \exp(q\Delta E_v/KT) \quad (2.12)$$

Contrairement au BJT, on peut obtenir des gains en courant raisonnables avec le HBT avec une région d'émetteur faiblement dopée et une région de base fortement dopée grâce à ΔE_v . Ceci permet de réduire la résistance de base ainsi que la capacité base-collecteur et par conséquent améliorer la réponse fréquentielle du dispositif.

2.4 Le HBT comparé aux autres composants (BJT, FET)

Dans ce paragraphe, nous comparons les potentialités du HBT à celles des transistors bipolaires à homojonctions SST (Super Self aligned Technology) d'une part et à celles des transistors à effet de champ (MESFET, HEMT) d'autre part. Le tableau 2.4 résume les principales performances intrinsèques des différents transistors. Ces données montrent clairement les points forts du HBT comparés à celles des autres composants (SST, MESFET, HEMT). On peut citer la très faible conductance de sortie et la densité de courant importante. Ces potentialités sont alliées à des performances en fréquences élevées obtenues avec une technologie micromique. Les paragraphes qui suivent comparent plus en détail le HBT au BJT (SST) et le HBT aux FETs tout en essayant de rappeler les paramètres technologiques responsables de ces performances.

2.4.1 Le HBT comparé aux transistors silicium performants

Nous résumons dans cette partie l'apport du HBT comparé au transistor silicium de grande rapidité comme par exemple le transistor BJT (SST) (Super Self aligned Technology). Des travaux menés sur ce type de transistor ont démontré des hautes performances en fréquence ($f_T = 20$ à 36 GHz) faisant ainsi de ce transistor un bon candidat pour les applications hyperfréquences [17]. Cependant, ces performances ont été obtenues au prix d'une technologie relativement complexe et avec $0.5 \mu\text{m}$ de longueur d'émetteur [17]. Malgré les performances de ce transistor (SST), le HBT présente de nombreux avantages liés à l'utilisation d'un émetteur à hétérojonction, aux propriétés électroniques très favorables des matériaux III-V et à l'utilisation d'un substrat semi-isolant.

Avec une lithographie micrométrique, le HBT permet un produit gain bande élevé. Cette performance est liée à la mobilité très supérieure des matériaux III-V comparée à celle du silicium et à l'hétérojonction d'émetteur. Celle-ci permet en effet d'optimiser le dopage de la base et de l'émetteur diminuant ainsi les éléments parasites (résistance de base, capacité d'émetteur). Il en résulte de très bonnes performances en fréquence et des applications intéressantes aussi bien en électronique analogique qu'en électroniques digitales réalisables avec une lithographie optique simple (1 à $3 \mu\text{m}$). Cependant un effort technologique est à faire pour réduire en particulier la capacité base-collecteur afin d'obtenir des fréquences maximales d'oscillation comparables à celles des FETs.

La conductance de sortie très faible du HBT (tension Early importante) liée au fort dopage de la base, rendue possible grâce à l'hétérojonction, réduit la modulation de la base et permet d'obtenir une bonne linéarité et une faible distorsion harmonique.

Le substrat semi-isolant simplifie l'isolation permettant ainsi de réaliser des circuits plus rapides grâce aux faibles capacités du substrat et aux faibles désadaptations d'impédance qui en résultent.

Une grande résistance aux radiations qui est due à l'isolation de la jonction active du substrat semi-isolant par la couche $n+$ du sous-collecteur.

Ces potentialités font du HBT un excellent candidat pour de multiples applications hyperfréquences. L'une des applications qui constitue le point fort des HBTs est l'amplification hyperfréquence de puissance. D'autres applications intéressantes ont été rapportées comme par exemple, les oscillateurs, les circuits de commutation, les convertisseurs analogiques numériques, les amplificateurs (linéaires, larges bandes, logarithmiques et opérationnels) [18]-[21].

2.4.2 Le HBT comparé aux FETs

Les avantages et les inconvénients des HBTs par rapport aux FETs et vice-versa sont principalement liés à la différence de structure des deux types de composants. Les transistors à effet de champ (MESFET, HEMT) ont une structure latérale et les HBTs ont une structure verticale. Il s'ensuit que les paramètres technologiques et géométriques dont dépendent les performances des uns et des autres sont aussi différents. À partir de l'analyse de certains de ces paramètres, il est possible de comprendre les avantages des HBTs comparés à ceux des FETs.

De par leur structure, les HBTs ne conviennent pas pour les applications nécessitant un faible bruit blanc. De plus le besoin d'accéder aux différentes couches verticales complique le développement des circuits intégrés sans pour autant empêcher l'intégration monolithique des HBTs. De par leur fonctionnement, les HBTs ont de multiples avantages par rapport aux FETs.

Le temps de transit est le paramètre principal qui caractérise la rapidité des HBTs. Ce temps est défini par l'épaisseur des couches épitaxiales. On obtient ainsi des fréquences de transition élevées (supérieures à 100 GHz) sans avoir recours à une lithographie submicronique. Dans le cas des FETs, la rapidité est contrôlée par le temps de transit latéral défini par la longueur de grille. Pour obtenir des performances en fréquence comparables à celles des HBTs, des longueurs de grille de 0.2 à 0.5 μm sont nécessaires, exigeant ainsi l'utilisation d'une lithographie complexe.

Une transconductance g_m élevée qui est liée aux caractéristiques exponentielles courant de sortie-tension d'entrée du transistor bipolaire. Un grand g_m offre la possibilité de travailler avec des tensions d'entrée faibles. Par ailleurs, en configuration collecteur commun, une transconductance g_m élevée permet d'obtenir des impédances de sortie faibles. Ceci est utile dans les circuits intégrés lorsqu'il s'agit de réduire le temps de réponse des impédances capacitives de charge.

Une conductance de sortie g_o très faible qui est liée au fort dopage de la base permet d'avoir un rapport g_m/g_o élevé, une bonne linéarité et un grand gain statique nécessaire dans de multiples applications hyperfréquences.

La tension de seuil du HBT dépend de la largeur de la bande-interdite du matériau contrôlée par la croissance épitaxiale. La variation de la tension de seuil est dans ce cas inférieure à 2 mV. Cette potentialité est particulièrement intéressante pour la réalisation des comparateurs et des convertisseurs analogiques.

De par sa structure verticale, les jonctions du HBT sont isolées à la fois de la surface et du substrat permettant ainsi de réduire le bruit basse fréquence (bruit $1/f$). Cet avantage est exploité pour réaliser des oscillateurs.

La surface entière de l'émetteur contribue à l'écoulement du courant. Il en résulte un fort courant par surface effective d'un transistor unique et donc de fortes densités de puissance limitées uniquement par les effets de l'auto-échauffement du transistor. De plus, il est possible d'optimiser les paramètres technologiques et géométriques (dopage et épaisseur du collecteur) de façon à obtenir une tension de claquage correcte.

La jonction active est isolée du substrat par un sous-collecteur dopé permettant ainsi une bonne isolation aux radiations.

Caractéristiques	HBT	BJT	FETs
Rapidité (f_T , f_{max})	50-200 GHz, 1-3 μm émetteur	20-40 GHz, $\leq 0.5 \mu\text{m}$	$\approx 0.2\text{-}0.5 \mu\text{m}$
Densité de courant	50 KA/cm ²	2-5 fois plus faible	5-10 fois plus faible
Variation de V_{seuil}	$V_{BE} \approx 1 \text{ à } 2 \text{ mV}$	Comparable	3-5 fois plus mauvaise
Transconductance	5-20 S/mm	Comparable	25-100 fois plus faible
Conductance de sortie	0.2 mS/mm	10-20 fois plus grande	25-100 fois plus faible
Effet de pièges	1/f corner <100 KHz	$\approx 10\text{-}100$ fois plus faible	10-100 fois plus grande
Résistance aux radiations	> 500 Mrad	20-50 fois plus faible	Comparable
Consommation	Importante	Importante	Moyenne

Tableau 2.4: Performances intrinsèques des HBTs, des transistors à homojonctions performants et des transistors à effet de champ (MESFETs et HEMTs) [4].

2.5 Les potentialités des HBTs pour la conception des circuits hyperfréquences

La plupart des travaux concernant les circuits à HBT sont réalisés à partir des différentes applications déjà existantes en technologie bipolaire silicium. L'objectif est d'obtenir au moins les mêmes performances mais à des fréquences plus élevées. Dans ce paragraphe, nous analysons les potentialités des HBTs pour la conception des circuits hyperfréquences en s'appuyant sur les résultats publiés dans la littérature. Les applications de puissance sont un point fort des HBTs. C'est pour cela que nous discutons

plus en détail des potentialités exigées pour de telles applications et les limitations liées en particulier à l'auto-échauffement du transistor. La prise en compte de l'auto-échauffement du transistor constitue en effet un de nos objectifs principaux que nous traitons au chapitre 4.

2.5.1 Les potentialités du HBT pour l'amplification de puissance

A) Puissance de sortie

La référence [23] rapporte une comparaison entre les potentialités des HBTs et celles des FETs du point de vue densité de puissance de sortie en fonction de la fréquence. Les résultats obtenus pour le HBT sont très intéressants. En particulier, à des fréquences situées autour de 10 GHz, ce composant permet d'obtenir des densités de puissance de sortie très élevées comparées à celles obtenues par les FETs.

L'obtention d'une puissance de sortie élevée est en effet possible grâce à deux potentialités principales qu'offrent les transistors bipolaires à hétérojonctions. Ces composants supportent en effet de fortes densités de courant (10^5 A/Cm²) et des tensions de claquage importantes. Des résultats rapportés dans la littérature montrent la possibilité d'obtenir des densités de puissance de l'ordre de 4 W/mm de longueur de doigt d'émetteur [18], [20], [22]. Cette potentialité permet d'avoir une puissance de sortie importante avec uniquement un seul transistor à plusieurs doigts d'émetteur évitant ainsi une différence de phase entre les signaux d'entrée et de sortie du fait de la distance relativement petite entre les différents doigts d'émetteur. La différence de phase dégrade en effet les performances du composant. Par ailleurs, lorsque la puissance de sortie n'excède pas 5.3 W à la fréquence de 10 GHz, l'utilisation d'un composant unique permet de s'affranchir des structures de circuits complexes à plusieurs transistors [5].

B) Rendement en puissance ajoutée

La référence [23] rapporte une comparaison du rendement en puissance ajoutée en fonction de la fréquence obtenue en utilisant les deux technologies (HBT et FETs). Ces résultats montrent que le HBT est plus intéressant à la fréquence 10 GHz. Des rendements en puissance ajoutée de 67 % à 10 GHz et de 48.5% à 18 GHz sont donc possibles pour un HBT fonctionnant en classe B [19]-[21]. En effet le courant du collecteur parasite est nul pendant la période de non conduction. Ceci n'est pas le cas des FETs, car d'une part le courant de grille n'est pas nul pendant cette période et d'autre part la tension de claquage dépend de la tension d'entrée. Il en résulte que les composants à effet de champ sont moins adaptés au fonctionnement en classe B.

La réalisation des transistors complémentaires avec des performances raisonnables doivent permettre l'utilisation de la structure push-pull et améliorer les performances en puissance [25], [26].

2.5.2 Influence du phénomène de l'auto-échauffement

Le problème principal des HBTs dans ce type d'application est lié à l'auto-échauffement du transistor. Ce dernier est en particulier responsable de la diminution de leurs performances en fréquence. Les effets thermiques peuvent en effet réduire de façon non négligeable (de l'ordre de 30 %) la fréquence de transition f_T du transistor [27].

La figure 2.4 montre le profil de la température de jonction à travers cinq doigts d'émetteur. On peut remarquer des pics de température au niveau des doigts d'émetteur dépassant 140 °C. Ce résultat montre que le contrôle de la température au niveau de chaque doigt d'émetteur est un paramètre essentiel qui peut limiter la puissance de sortie [28].

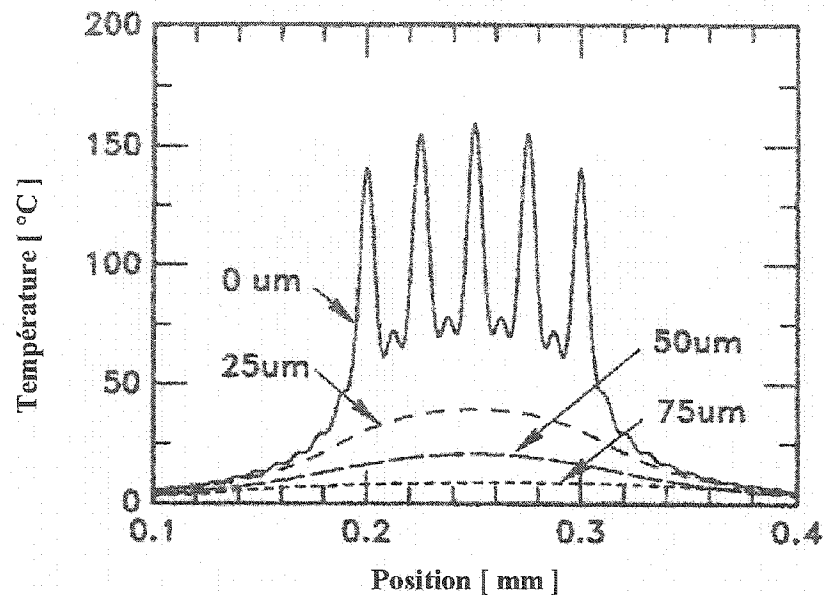


Figure 2.4: Profil de température au niveau d'une rangée de cinq doigts d'émetteur dans une structure à 10 doigts d'émetteur avec la profondeur dans le substrat comme paramètre. La puissance dissipée est de 4W/mm de longueur de doigt d'émetteur [18].

L'utilisation du transistor en mode pulsé permet de réduire la dissipation de puissance par le transistor et donc réduire la température de jonction. Ceci a permis d'obtenir des puissances de sortie de 18.7 W/mm avec un gain de 5 dB et un rendement en puissance ajoutée de 46 % [19], [28], [29]. Par ailleurs, l'utilisation d'un substrat de bonne conductivité thermique (InP) au lieu du substrat GaAs permet de baisser la température de jonction et ceci pour une même dissipation de puissance [21].

2.5.3 Choix de la tension de claquage

Un autre problème est le choix de la tension de claquage BV_{cb0} qui peut limiter la fréquence de transition f_T . En effet la tension BV_{cb0} dépend directement du dopage et de la largeur du collecteur. Les résultats de la figure 2.5 montrent que, pour augmenter la

tension BV_{cb0} , il faut réduire le dopage du collecteur et augmenter sa largeur. Il en résulte une augmentation du temps de transit à travers de la jonction base-collecteur et une diminution de la fréquence de transition f_T du transistor.

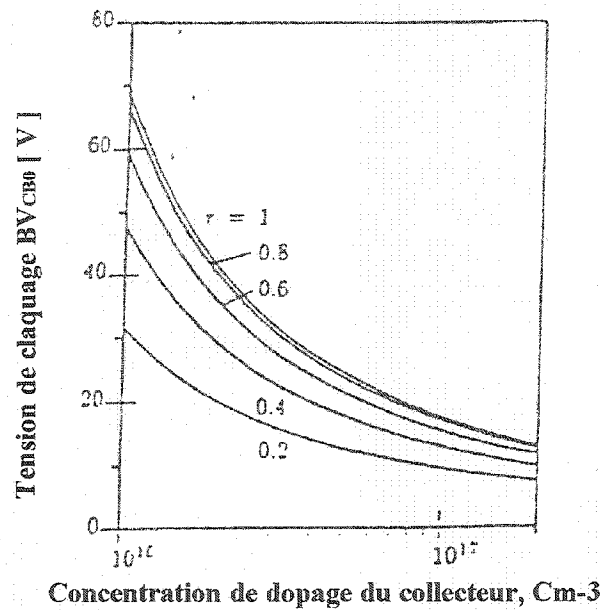


Figure 2.5: Tension de claquage de la jonction base-collecteur en fonction de la concentration de dopage du collecteur [4].

2.6 Conclusions

Dans ce chapitre, nous avons rappelé la structure et le principe de fonctionnement du transistor HBT ainsi que ses potentialités intrinsèques. Celles-ci nous ont permis de comprendre l'apport du HBT comparé au transistor bipolaire classique (BJT) et aux transistors à effet de champ. En s'appuyant sur les résultats publiés dans la littérature, nous avons essayé de déterminer certaines applications où le HBT semble être le meilleur.

Le HBT est un excellent composant en particulier dans les applications hyperfréquences de puissance. En effet c'est un composant qui offre de fortes densités de puissance de sortie alliées à une bonne linéarité. Il est le mieux adapté au fonctionnement en classe B.

La variation très faible de la tension de seuil (inférieure à 2 mV) et une bonne linéarité sont aussi des potentialités intéressantes pour la réalisation des convertisseurs analogiques numériques.

CHAPITRE III

MODÉLISATION LINÉAIRE DU TRANSISTOR HBT EN UTILISANT DES MÉTHODES D'EXTRACTIONS ANALYTIQUES DES PARAMÈTRES DU CIRCUIT ÉQUIVALENT

3.1 Introduction

Les méthodes de conception modernes des circuits intégrés micro-ondes utilisent de manière intensive les logiciels de CAO des circuits. La précision des résultats obtenus avec ces simulateurs dépend en grande partie de la justesse des modèles de l'ensemble des éléments composant le circuit et en particulier de ceux décrivant les composants actifs. Pour ces derniers, on distingue deux types de modèles : les modèles linéaires qui sont utilisables pour un seul point de polarisation, et les modèles non-linéaires dont le domaine de validité doit être aussi étendu que les conditions d'utilisation du composant actif. Une méthode possible et fréquemment utilisée pour décrire le comportement non-linéaire d'un transistor est l'extraction des paramètres du circuit équivalent linéaire de même topologie que le modèle grand-signal et ceci dans une gamme de polarisation qui couvre le domaine d'utilisation du transistor. La modélisation petit-signal des HBTs a suscité beaucoup d'intérêt et a fait l'objet de nombreux travaux de recherche. Plusieurs méthodes d'extraction ont été alors proposées [35]-[47]. Ces méthodes permettent de déterminer l'ensemble des éléments électriques du circuit équivalent pour chaque point de polarisation. On obtient ainsi l'évolution des éléments non-linéaires en fonction des grandeurs de commande du transistor.

Le premier paragraphe de ce chapitre présente une revue bibliographique sur les différentes catégories de méthodes d'extraction permettant d'obtenir l'ensemble des éléments du circuit linéaire équivalent du transistor HBT. Les avantages et les inconvénients possibles de chaque catégorie de méthodes sont ainsi illustrés. Le deuxième paragraphe concerne la présentation, l'analyse détaillée et la validation de la nouvelle procédure d'extraction directe que nous proposons [48]-[51].

3.2 Revue bibliographique sur les méthodes antérieures d'extraction des paramètres du modèle petit-signal des transistors HBTs

Globalement tous les modèles des transistors HBTs sont constitués de deux parties : une partie intrinsèque modélisant les effets actifs du transistor et une partie extrinsèque représentant le masque physique et les plots de connexion du transistor. La modélisation en régime petit-signal consiste en la détermination des paramètres extrinsèques et intrinsèques du modèle du transistor et ceci pour différents points de polarisation. Il existe deux topologies adoptées dans la littérature pour le circuit équivalent petit-signal du transistor HBT. Une topologie en forme de T et une topologie en forme de Π . Cependant, une équivalence existe entre ces deux topologies [35].

Nous présentons dans ce paragraphe les différentes techniques d'extraction du circuit linéaire du transistor HBT qui ont été publiées dans la littérature. Nous nous intéressons uniquement à celles qui concernent le circuit linéaire complet incluant la nature distribuée de la jonction base-collecteur.

L'étude bibliographique que nous avons effectuée a permis de classer ces techniques en trois catégories principales :

- les procédures utilisant des algorithmes mathématiques d'optimisation,
- les procédures utilisant des structures de test spécifiques,
- les procédures purement analytiques (sans aucune optimisation).

Nous présentons par la suite des résumés de chacune de ses catégories de techniques et nous discutons leurs avantages et inconvénients possibles.

3.2.1 Les procédures utilisant des algorithmes mathématiques d'optimisation

L'objectif de ces procédures est d'ajuster les valeurs de l'ensemble des éléments du circuit électrique équivalent pour minimiser l'écart ($S_{ijc}-S_{ijm}$) entre les valeurs calculées

(S_{ijc}) et les valeurs mesurées (S_{ijm}) des paramètres S_{ij} du transistor. Cette opération s'effectue sur toute la bande de fréquence utile et pour un point de polarisation donné. Les n valeurs optimales vérifiant l'objectif cité plus haut (écart $S_{ijc}-S_{ijm}$ minimum) sont obtenues en utilisant des procédures mathématiques d'optimisation [54].

Ces procédures utilisent des valeurs initiales arbitraires pour extraire à la fois les n ($n \geq 14$) éléments du circuit équivalent à partir des paramètres S mesurés c'est-à-dire connaissant uniquement huit équations. Dans ce cas, le nombre d'inconnues est important comparé au nombre d'équations et la solution obtenue par les procédures d'optimisation n'est pas unique. En conséquence, les valeurs des éléments ainsi déterminées peuvent ne pas avoir une signification physique. Ces valeurs peuvent être aussi totalement erronées voir négatives pour certains éléments. Par ailleurs, la fonction erreur à optimiser peut posséder plusieurs minima locaux, ce qui rend la procédure d'optimisation délicate et très sensible aux valeurs initiales des paramètres.

Pour remédier à ces inconvénients, on peut utiliser des caractérisations complémentaires et définir des valeurs initiales correctes si possible pour l'ensemble des paramètres du circuit. En effet, les caractérisations complémentaires permettent de réduire le nombre d'éléments à optimiser. À titre d'exemple, les valeurs des résistances d'accès peuvent être déterminées à partir des mesures classiques en courant contenu [55]-[56]. Celles des inductances sont souvent obtenues à partir d'un circuit simple du transistor polarisé en mode collecteur ouvert. Le rapport des capacités base-collecteur du transistor peut être estimé à partir de la géométrie et de la technologie du transistor [39]. L'utilisation des valeurs initiales préalablement déterminées permet de mieux guider les procédures d'optimisation pour converger vers des valeurs significatives [54]. Elles permettent aussi de réduire le temps d'optimisation.

En résumé, les valeurs initiales de certains paramètres du circuit équivalent peuvent être déterminées à partir :

- des caractérisations complémentaires,
- des équations analytiques obtenues pour un circuit simplifié,

- des résultats obtenus en optimisant le circuit complet dans des bandes de fréquences choisies là où l'influence d'un paramètre ou d'un nombre réduit de paramètres est la plus importante.

L'optimisation globale est effectuée uniquement sur les éléments dont les valeurs ne sont pas connues, en utilisant des valeurs initiales correctes. Toutes les valeurs des autres éléments sont fixées à leurs valeurs déterminées à partir des caractérisations complémentaires. Par ailleurs, certains auteurs utilisent des équations physiques pour mieux contrôler l'optimisation de certains paramètres [41].

3.2.2 Les procédures d'extraction directe utilisant des structures de test spécifiques

Pour ce type de procédures, nous évoquons l'exemple de la procédure d'extraction proposée par D. Costa et al. [36]. Cette procédure est simple et rigoureuse mais elle nécessite la fabrication de circuits de test spécifiques. Le circuit équivalent utilisé par ces auteurs est représenté sur la figure 3.1, sa topologie est proche de celle du Gummel et Poon avec en complément la prise en compte d'un contact de base non idéal modélisé par la cellule R_{b-con} , C_{b-con} .

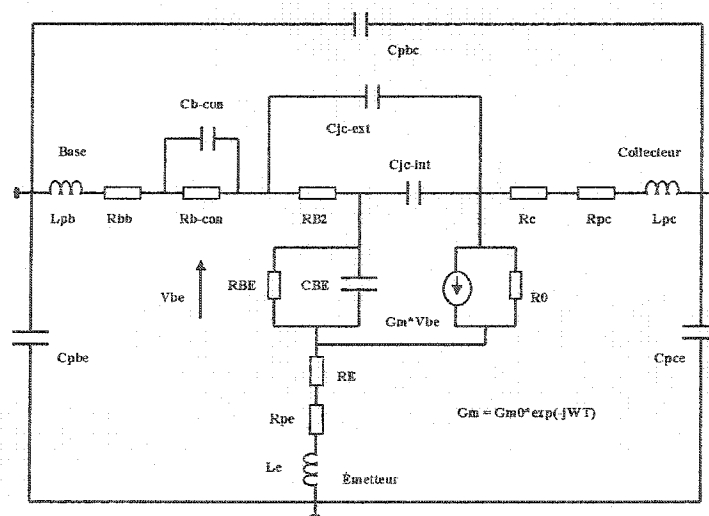


Figure 3.1: Circuit équivalent petit-signal du transistor HBT [36].

La procédure débute par la mesure des structures de test spécifiques :

Les capacités parasites externes C_{pbc} , C_{pce} , C_{pbe} , sont déduites à chaque fréquence de la mesure d'une structure constituée uniquement des plots de contacts du transistor (là où sont posées les pointes des mesures). Les inductances et les résistances d'accès L_{pb} , L_e , L_{pc} , R_{bb} , R_{pe} et R_{pc} , sont calculées à chaque fréquence à partir d'une structure de test où le transistor est court-circuité. Les éléments parasites de la capacité collecteur-base C_{jc-ext} et du contact de base R_{b-con} et C_{b-con} sont calculés à chaque fréquence à partir de la mesure d'un transistor où la couche semi-conductrice d'émetteur a été enlevée par attaque chimique. La résistance série d'émetteur R_E est ensuite mesurée par la procédure d'extraction en mode statique classique du collecteur ouvert [56]. La résistance série du collecteur R_c est enfin calculée à partir des données technologiques. Une fois les paramètres extrinsèques calculés, on détermine par la suite, par épluchage, la matrice du transistor intrinsèque. Tous les autres paramètres sont alors déduits directement à chaque fréquence moyennant des équations analytiques.

Cette méthode, remarquable par sa simplicité et sa rigueur, permet d'obtenir la valeur de chaque élément du circuit équivalent pour tous les points de fréquence. Une constance des valeurs des éléments supposés linéaires permet de vérifier, outre le bon déroulement de la procédure d'extraction, que la topologie choisie pour le circuit équivalent est valide pour le transistor considéré. En plus de l'utilisation des caractérisations complémentaires et des données technologiques, cette méthode nécessite des structures de test spécifiques qui doivent être réalisées en même temps que le transistor.

3.2.3 Les procédures purement analytiques

Il existe peu de procédures d'extraction purement analytiques permettant de déterminer directement les éléments du circuit équivalent du transistor bipolaire tenant compte la nature distribuée de la jonction collecteur-base [39]-[44].

Une telle procédure doit :

- assurer l'unicité de la solution,
- déterminer analytiquement l'ensemble des éléments avec une précision acceptable,
- éviter si possible l'utilisation des caractérisations complémentaires.

Parmi les publications concernant les transistors HBTs, on peut citer la procédure proposée par C-J. Wei et J.C. M. Hwang [39]. Nous présentons une vue d'ensemble sur le principe de cette méthode ainsi que ses limites.

▪ Principe de la méthode de Wei

La procédure d'extraction proposée par Wei [39] est basée sur la mesure des paramètres S_{ij} du transistor en régime normal et en régime saturé dans les gammes de fréquences usuelles (0.2-27.2 GHz). Elle utilise la méthode classique du collecteur ouvert ($I_c = 0$), et elle est basée sur des approximations basses et hautes fréquences.

La topologie du circuit équivalent utilisée par cette méthode est illustrée sur la figure 3.2. Ce circuit comprend l'effet distribué de la jonction base-collecteur ainsi que la résistance R_{EX} modélisant la conductance de sortie extrinsèque.

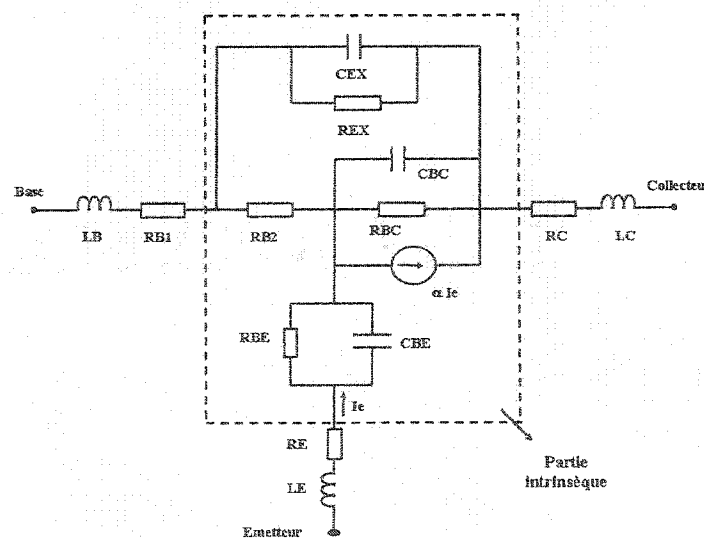


Figure 3.2: Circuit équivalent petit-signal du transistor HBT [39].

L'impédance extrinsèque de la base Z_B est constituée d'une inductance et d'une résistance en série (L_B et R_{B1}). Une résistance et une capacité en parallèle composent chacune des deux autres impédances Z_{BC} et Z_{EX} , ainsi que l'impédance de la jonction base-émetteur $Z_{BE} : R_{BC} // C_{BC}$, $R_{EX} // C_{EX}$ et $R_{BE} // C_{BE}$, respectivement.

Chacune des impédances extrinsèques du collecteur et de l'émetteur Z_C et Z_E , respectivement se constitue d'une résistance et d'une inductance en série. Le caractère distribué de la base se présente par une combinaison de l'impédance intérieure base-collecteur Z_{BC} , de l'impédance extérieure base-collecteur Z_{EX} et de la résistance intrinsèque R_{B2} .

Le facteur de transport de la base α s'exprime par le gain en courant $|\alpha|$ et le temps de délai $\tau : \alpha = |\alpha| \exp(-j\omega\tau)$. Les capacités parasites des plots qui ne figurent pas dans le circuit équivalent ne sont pas prises en compte dans la procédure d'extraction des paramètres du modèle petit-signal. Les auteurs supposent que leur influence sur les performances du HBT étudié dans la bande des fréquences utiles peut être négligé.

Les principales étapes de la méthode de Wei peuvent être résumées comme suit:

- a) Extraction des éléments parasites d'accès (résistances et inductances) en régime saturé (avec injection de fortes densités de courant I_b) :

Le transistor est polarisé en régime saturé et à une polarisation telle que le courant du collecteur soit nul. Ces conditions de fonctionnement permettent de simplifier le circuit équivalent et d'obtenir des expressions simples des paramètres d'impédances. Des approximations classiques basses et hautes fréquences permettent ensuite de déterminer les éléments parasites d'accès R_{B1} , L_B , R_E , L_E , R_C et L_C (figure 3.2). On peut remarquer qu'une telle façon d'extraire les résistances d'accès suppose que leurs valeurs ne dépendent pas des polarisations de la base et du collecteur.

- b) Extraction du rapport $\gamma = \frac{C_{EX}}{C_{EX} + C_{BC}}$ en régime normal. Ce facteur représente le rapport de la capacité extrinsèque de la jonction collecteur-base sur la somme des deux capacités extrinsèque et intrinsèque de la même jonction.
- c) L'extraction de tous les éléments c'est-à-dire les éléments intrinsèques du transistor exige de connaître en plus des paramètres extrinsèques, le rapport γ . La méthode détermine le rapport γ à partir de l'expression $\frac{\text{Real}(Z_{22} - Z_{21} - Z_C)}{\text{Real}(Z_{11} - Z_{12} - Z_B)}$ déduite des paramètres S du transistor polarisé en régime normal. Les paramètres Z_C et Z_B sont respectivement les impédances d'accès au collecteur et à la base du transistor. La valeur de γ est extraite en hautes fréquences où la mesure de l'expression précédente se stabilise vers une valeur constante.

▪ Les limites de la méthode de Wei

Il est important de signaler que pour cette méthode, tous les éléments intrinsèques du transistor sont obtenus connaissant le rapport γ . Par conséquent, des erreurs sur ce paramètre entraînent des erreurs importantes (à peu près de même ordre) sur certains paramètres tels que : C_{EX} , C_{BC} , R_{EX} , R_{BC} et C_{BE} (erreur plus importante sur C_{BE}). Lorsque la valeur de γ est connue avec une précision acceptable, c'est-à-dire déterminée dans la bande de fréquences 60-80 GHz [39], les valeurs des éléments conduisent à des paramètres S comparables à ceux des mesures. Dans le cas où on applique la méthode dans une bande de fréquence limitée (1-28 GHz), les erreurs obtenues sont importantes à cause de l'erreur commise sur le rapport γ . On peut donc conclure que le défaut principal de cette méthode est surtout lié à la difficulté d'extraire avec une précision correcte le rapport γ . En outre, cette méthode ne tient pas compte de l'effet que peuvent avoir les capacités parasites sur la précision de l'extraction des paramètres du modèle petit-signal surtout à hautes fréquences [52].

3.3 Une nouvelle méthode d'extraction des paramètres du modèle petit-signal des transistors HBTs

3.3.1 Vue d'ensemble sur la méthode

La procédure que nous avons développée [48]-[51] permet de déterminer l'ensemble des paramètres électriques du circuit linéaire équivalent d'une façon analytique et sans aucune optimisation. De plus, elle ne nécessite aucune information géométrique ni technologique concernant le transistor.

Pour l'extraction des paramètres intrinsèques du modèle petit-signal, la méthode exploite les paramètres Y déduits des paramètres S mesurés uniquement en configuration émetteur commun pour différents points de polarisation. Elle est basée sur des équations purement analytiques qui expriment les paramètres Y du transistor en fonction des éléments du circuit équivalent utilisé. Une simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor permet de déflaquer analytiquement les éléments parasites du transistor (inductances et capacités). Les résistances d'accès sont déterminées moyennant la méthode du collecteur ouvert.

En résumé, la procédure finale de la méthode que nous proposons comporte les étapes principales suivantes :

- a- Mesurer les paramètres S du transistor,
- b- Simuler les paramètres S de la structure métallique, en forme d'un réseau à quatre ports, autour de la partie intrinsèque du transistor. La simulation peut s'effectuer moyennant un simulateur électromagnétique tel que IE3D. Le réseau à quatre ports contient l'effet des capacités et des inductances parasites,
- c- Déflaquer le réseau à quatre ports contenant les éléments parasites,
- d- Déterminer les valeurs des résistances d'accès à partir des mesures du transistor polarisé en direct (fortes densités de courant I_b),
- e- Déflaquer les résistances d'accès des paramètres S résultants,
- f- Calculer analytiquement les paramètres intrinsèques.

La figure 3.3 présente le diagramme de la méthode que nous proposons pour extraire les paramètres du modèle petit-signal du transistor HBT.

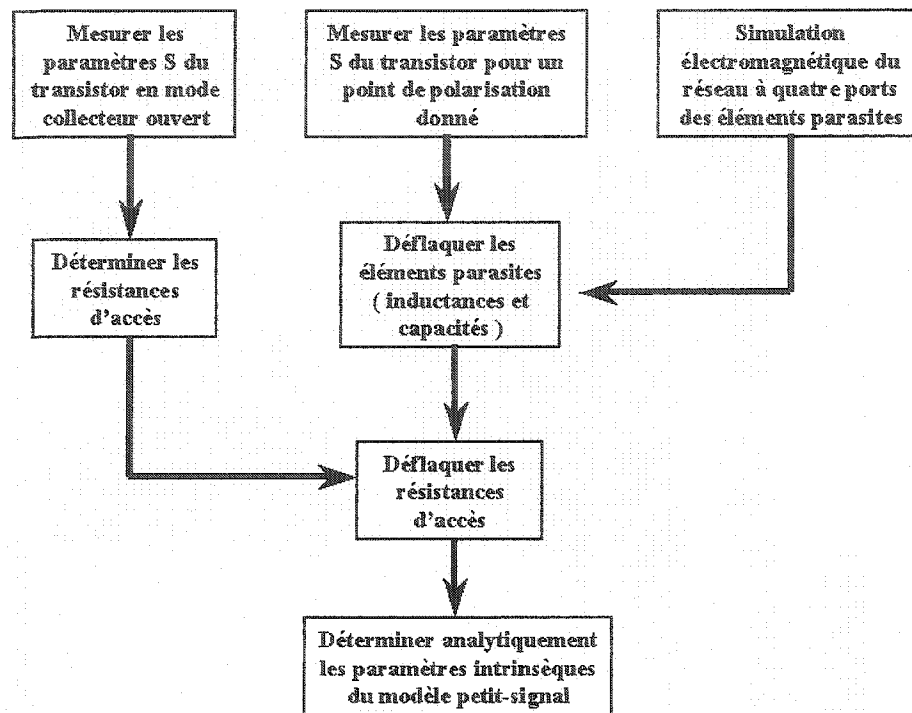


Figure 3.3: Diagramme de la méthode proposée pour l'extraction des paramètres du modèle petit-signal du transistor HBT.

La méthode est testée sur des transistors bipolaires à hétérojonction GaInp/GaAs en configuration émetteur commun de différentes dimensions et procédés de fabrication ($2 \times 25 \mu\text{m}^2$, $2 \times 10 \mu\text{m}^2$, $2 \times 25_B \mu\text{m}^2$). Les transistors sont sur tranche (On wafer). Nous présentons dans ce chapitre uniquement les résultats concernant les transistors de dimensions ($2 \times 25 \mu\text{m}^2$ et $2 \times 10 \mu\text{m}^2$). Ceux se rapportant au transistor ($2 \times 25_B \mu\text{m}^2$) sont exploités dans le chapitre 4 pour l'élaboration du modèle grand-signal.

3.3.2 Extraction des paramètres du modèle petit-signal

La première étape est de déflaquer les capacités parasites extraites des mesures du transistor polarisé en mode cut-off [47]. Ensuite, il s'agit de déflaquer les résistances

d'accès et les inductances parasites extraites des mesures du transistor polarisé en mode collecteur ouvert [49].

3.3.2.1 Extraction des capacités parasites

Les capacités parasites peuvent être estimées à partir des mesures du transistor HBT polarisé en mode cut-off [38]. Dans de telles conditions, le collecteur et l'émetteur sont mis à la masse et les jonctions base-collecteur et base-émetteur sont polarisées en inverse moyennant des tensions négatives au niveau de la base ($V_{be} < 0$, $V_{ce} = 0$). Dans de telles conditions d'opération, le circuit équivalent du transistor est réduit à un circuit ne présentant que des capacités (figure 3.4) [47].

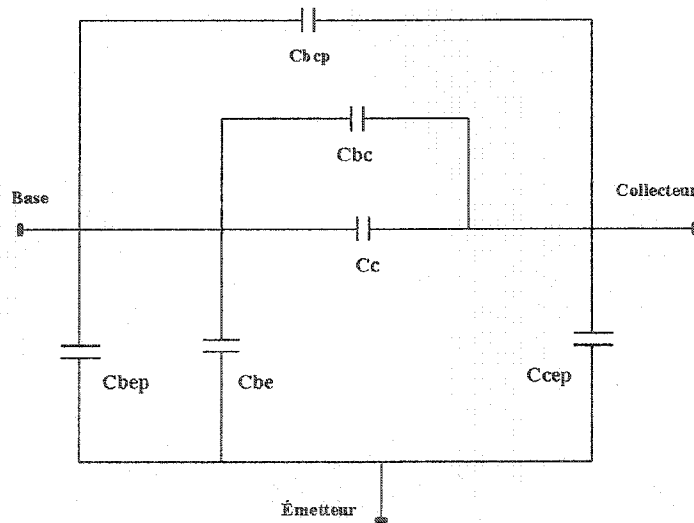


Figure 3.4: Circuit équivalent du transistor polarisé en mode cut-off [47].

À partir des paramètres Y de ce circuit, on obtient :

$$\omega \cdot (C_{bep} + C_{be}) = \text{imag}(Y_{11} + Y_{12}) \quad (3.1)$$

$$\omega \cdot (C_{bcp} + C_{bc} + C_c) = \text{imag}(Y_{22} + Y_{12}) \quad (3.2)$$

$$\omega \cdot (C_{cep}) = -\text{imag}(Y_{12}) \quad (3.3)$$

La figure 3.5 illustre l'évolution des parties imaginaires des paramètres Y de ce circuit en fonction de la fréquence et ceci pour une tension base-émetteur négative donnée ($V_{be} = -3$ V). Dans les équations (3.1-3.3), les paramètres C_{bep} , C_{bcp} et C_{cep} ne dépendent pas de la polarisation au contraire des paramètres C_{be} , C_{bc} et C_c .

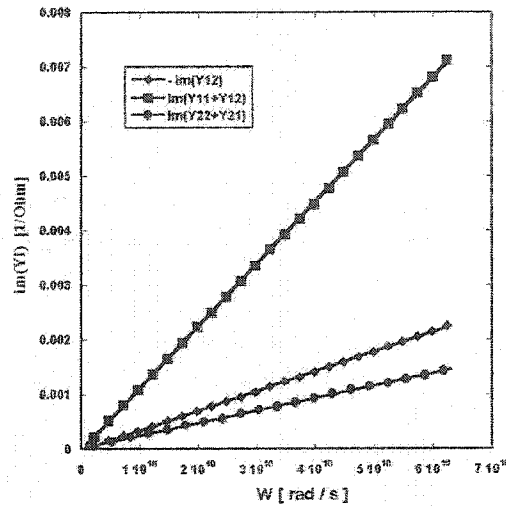


Figure 3.5: Évolution des parties imaginaires des paramètres Y du circuit (figure 3.4) pour une tension $V_{be} = -3$ V.

La capacité parasite collecteur-émetteur C_{cep} calculée par la relation (3.3) garde une valeur constante de 23.3 fF en fonction de la tension V_{be} appliquée. Selon la référence [47], les capacités des jonctions base-collecteur et base-émetteur peuvent être décrites par la relation suivante :

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V_{be}}{V_{bi}}\right)^{m_j}} \quad (3.4)$$

L'extraction des capacités parasites C_{bep} , C_{bcp} se fait en concordant les sommes des capacités ($C_{bep} + C_{be}$) d'une part et ($C_{bcp} + C_{bc} + C_c$) d'autre part avec l'expression

$\left(1 - \frac{V_{be}}{V_{bi}}\right)^{-m_j}$ sur toute la gamme des tensions V_{be} de polarisation, et ceci en faisant varier itérativement les valeurs des paramètres m_j et V_{bi} jusqu'à ce que les courbes résultantes soient des droites. L'extrapolation de ces droites à l'axe des ordonnées permet de déterminer les valeurs des capacités parasites. Comme illustrées sur la figure 3.6, les valeurs obtenues des capacités parasites C_{bep} , C_{bcp} sont 82.9 fF et 14.5 fF respectivement.

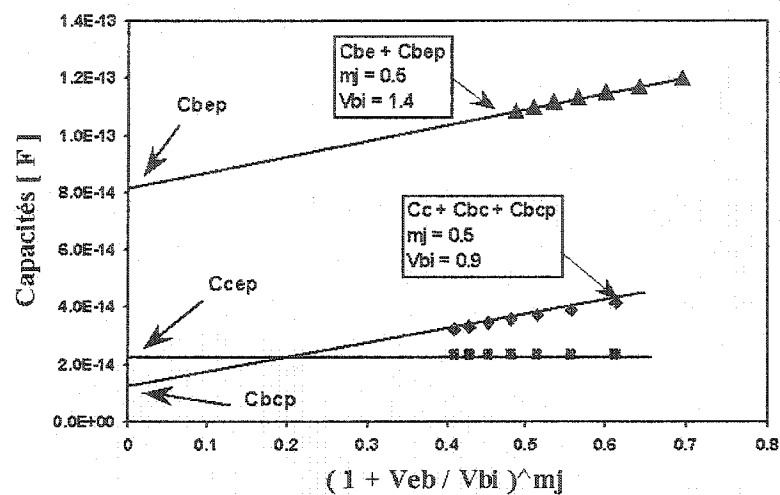


Figure 3.6: Extraction des capacités parasites C_{bep} , C_{bcp} et C_{cep} .

Lors de la validation du modèle petit-signal (paragraphe 3.4.1), il s'est avéré que les valeurs extraites des capacités C_{bep} , C_{bcp} sont surestimées. En outre, la prise en considération de ces valeurs peut nuire à l'extraction correcte et précise des paramètres intrinsèques du modèle petit-signal [52]. Toutefois, en attribuant des valeurs nulles à ces capacités parasites (ce qui est équivalent à dire que ces capacités parasites sont absorbées par les capacités des jonctions qui leurs correspondent), des meilleurs résultats sont obtenus par le modèle petit-signal (paragraphe 3.4.1). Il y a deux éventuelles explications possibles des raisons d'obtention des valeurs surestimées des capacités parasite C_{bep} et C_{bcp} : la première est que le circuit équivalent adopté du transistor dans la condition de polarisation cut-off est assez simplifié et doit être modifié par l'ajout d'autres éléments (comme la résistance intrinsèque R_{bb}) autre que les capacités des jonctions et les capacités

parasites. La deuxième raison est que dans les conditions de polarisation utilisées, les jonctions base-émetteur et base-collecteur ne sont pas complètement dépletées et par conséquent l'expression (3.4) les décrivant n'est pas adéquate [40]. Afin de déflaquer avec précision les capacités parasites, nous présenterons dans le paragraphe 3.3.2.3 une procédure alternative plus précise et rigoureuse et qui permet également de déflaquer les inductances parasites.

3.3.2.2 Extraction des résistances d'accès et des inductances parasites

Les résistances d'accès et les inductances parasites peuvent être déterminées à partir des paramètres S du transistor polarisé en mode collecteur ouvert ($I_c = 0$). Dans ces conditions de polarisation, les jonctions base-collecteur et base-émetteur sont polarisées en directe et ceci sous l'effet de l'injection de fortes densités de courant I_b [47], [53]. Par conséquent, à hautes densités de courant de la base, les impédances des capacités des jonctions sont très faibles. Ces capacités sont en outre court-circuitées par des résistances dynamiques R_{be} et R_{bc} de faibles valeurs. Dans ce mode d'opération, le circuit équivalent du transistor (que nous proposons) est présenté dans la figure 3.7.

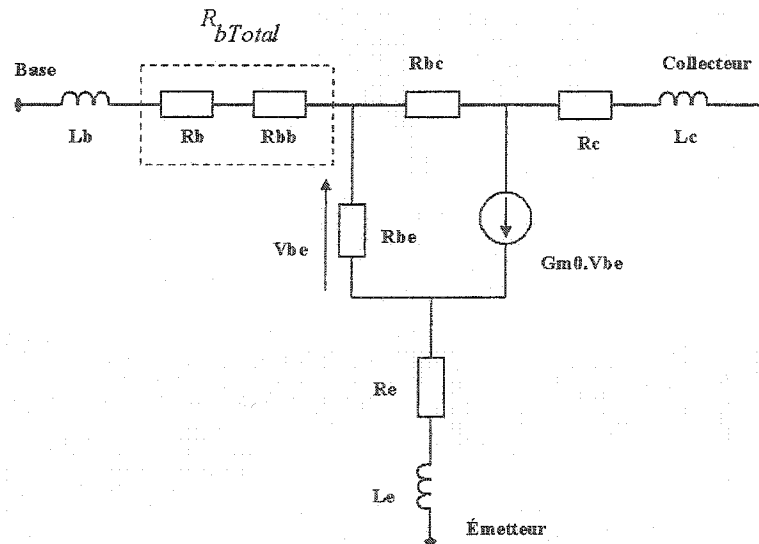


Figure 3.7: Circuit équivalent proposé du transistor HBT polarisé en mode collecteur ouvert.

Les paramètres Z de ce circuit sont définis par les équations suivantes :

$$Z_{11} = R_{bTotal} + R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot (L_b + L_e) \quad (3.5)$$

$$Z_{12} = R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot L_e \quad (3.6)$$

$$Z_{21} = R_e + (1 - G_{m0} \cdot R_{bc}) \cdot \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot L_e \quad (3.7)$$

$$Z_{22} = R_c + R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} \cdot \left(1 + \frac{R_{bc}}{R_{be}}\right) + j\omega \cdot (L_c + L_e) \quad (3.8)$$

Avec R_{be} et R_{bc} sont les résistances dynamiques des jonctions base-émetteur et base-collecteur. Leurs expressions sont données par les équations suivantes :

$$R_{be} = \frac{n_{be}KT}{qI_{be}} \quad (3.9)$$

$$R_{bc} = \frac{n_{bc}KT}{qI_{bc}} \quad (3.10)$$

n_{be} et n_{bc} sont les facteurs d'idéalité des jonctions base-émetteur et base-collecteur.

T_0 est la température ambiante.

G_{m0} est la transconductance statique.

R_{bTotal} est la résistance totale de la base.

Les résistances d'accès peuvent être déterminées aux basses fréquences (≈ 1 GHz) à partir des parties réelles des paramètres Z du circuit équivalent comme suit :

$$real(Z_{11} - Z_{12}) = R_{bTotal} \quad (3.11)$$

$$real(Z_{12}) = R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} \quad (3.12)$$

$$real(Z_{22} - Z_{21}) = R_c + R_{bc} \quad (3.13)$$

À hautes densités de courant I_b et comme illustrée dans la figure 3.8, la résistance totale de la base R_{bTotal} tend vers la résistance extrinsèque R_b . Egalement à hautes densités de courant I_b , les valeurs des résistance R_{be} et R_{bc} deviennent faibles et par conséquent les parties réelles des expressions $Z_{22}-Z_{21}$ et Z_{21} augmentent d'une façon linéaire en fonction du terme $1/I_b$ (figure 3.9). L'extrapolation à l'axe des ordonnées des courbes des parties réelles de $Z_{22}-Z_{21}$ et Z_{21} permet de déterminer les valeurs des résistances R_c et R_e .

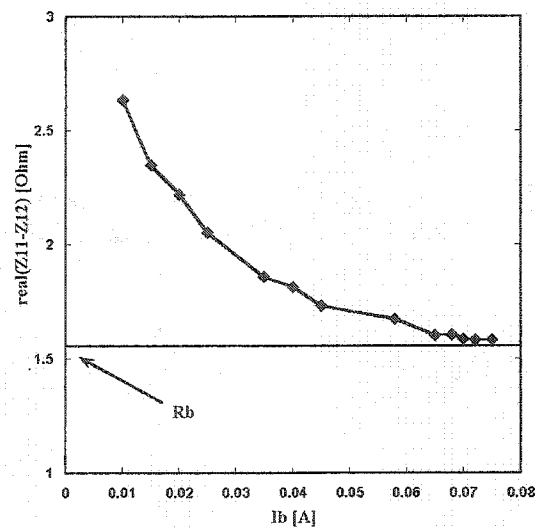


Figure 3.8: Détermination de la valeur de la résistance d'accès R_b .

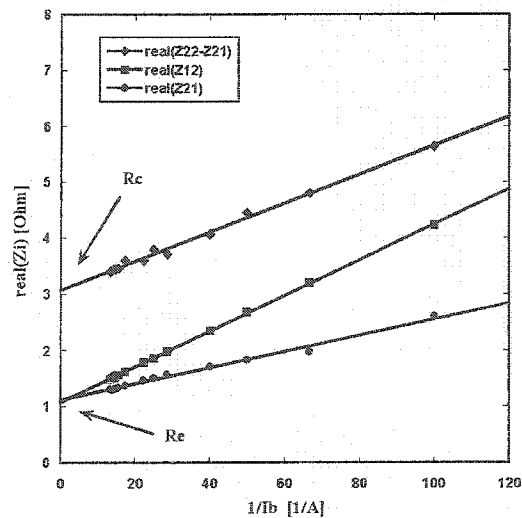


Figure 3.9: Détermination des valeurs des résistances d'accès R_c et R_e .

Pour l'extraction des inductances parasites L_b , L_e et L_c , et en utilisant les équations (3.5)-(3.8), on peut obtenir leurs valeurs à partir des parties imaginaires des expressions Z_{11} - Z_{12} , Z_{12} et $Z_{22}-Z_{21}$ (figure 3.10).

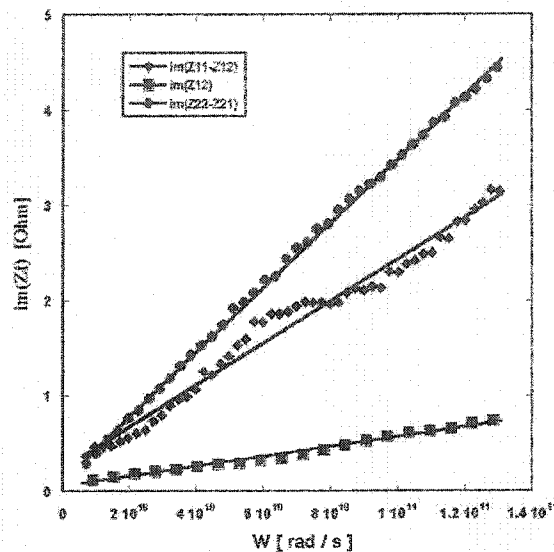


Figure 3.10: Détermination des valeurs des inductances parasites L_b , L_e et L_c .

3.3.2.3 Une nouvelle technique précise pour déflaquer les éléments parasites du transistor

La méthode que nous avons investigué pour la détermination des capacités parasites (paragraphe 3.3.2.1) et qui est basée sur les mesures des paramètres S du transistor polarisé en mode cut-off, s'est avérée limitée. En effet, elle ne permet pas de déterminer des valeurs précises des capacités parasites [52]. Afin de remédier aux limites de cette méthode, nous proposons dans ce qui suit une nouvelle technique précise pour déflaquer les capacités et les inductances parasites des mesures sous-pointe du transistor [50]. Cette technique tient en compte d'une façon systématique de tous les éléments parasites entourant le transistor (figure 3.11). Ces éléments parasites sont modélisés par un réseau à quatre ports (figure 3.12) au lieu d'un circuit équivalent d'éléments localisés [34]. En outre, des expressions d'équations exactes sont dérivées pour déflaquer ce réseau d'éléments parasites.

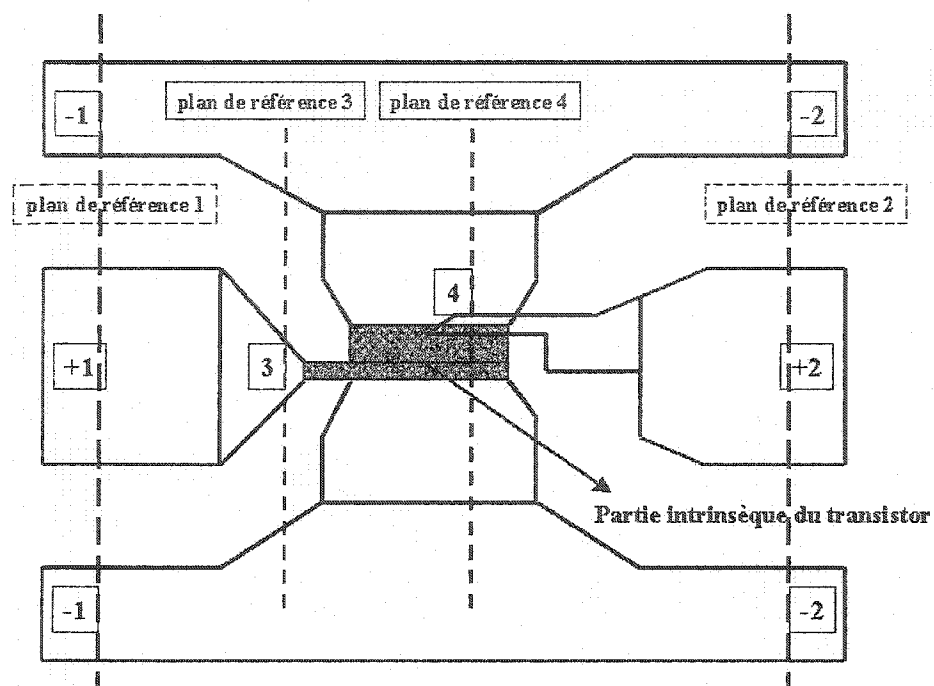


Figure 3.11: Positions des plans de référence pour la simulation électromagnétique et pour la calibration SOLT.

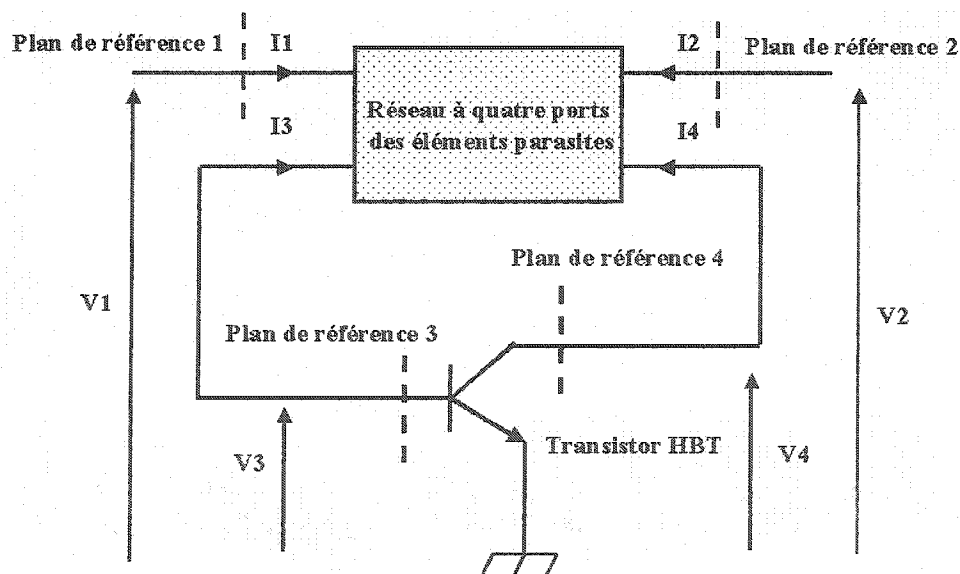


Figure 3.12: Schéma de la connexion de la structure passive à quatre ports avec la partie intrinsèque du transistor HBT.

a) La procédure de déflaquer les éléments parasites

La procédure élaborée se déroule essentiellement sur trois étapes comme illustré sur la figure 3.13.

- 1) D'abord une calibration de type SOLT (Short, Open, Load, Through) est effectuée pour mesurer les paramètres S globaux du transistor. Les plans de référence de calibration sont illustrés sur la figure 3.11 (Plans 1 et 2).
- 2) Ensuite, il s'agit de simuler avec un logiciel électromagnétique (en l'occurrence IE3D) la structure métallique entourant la partie intrinsèque du transistor (plans 3 et 4 sur la figure 3.11). La configuration en quatre ports de la structure métallique entourant la partie intrinsèque du transistor est illustrée sur la figure 3.12.
- 3) Finalement, les paramètres S de la partie intrinsèque du transistor sont déterminés analytiquement moyennant des équations dérivées comme suit :

Les paramètres Z^G globaux du transistor sont déterminés à partir des paramètres S mesurés aux plans de référence 1 et 2 (figure 3.11). Ces paramètres sont définis comme suit:

$$\begin{cases} V_1 = Z_{11}^G I_1 + Z_{12}^G I_2 \\ V_2 = Z_{21}^G I_1 + Z_{22}^G I_2 \end{cases} \quad (3.14)$$

Les paramètres Z^D du transistor (partie intrinsèque) aux plans de référence 3 et 4 (Figure 3.11) sont définis par les équations suivantes:

$$\begin{cases} V_3 = Z_{11}^D (-I_3) + Z_{12}^D (-I_4) \\ V_4 = Z_{21}^D (-I_3) + Z_{22}^D (-I_4) \end{cases} \quad (3.15)$$

Les paramètres Z^P du réseau à quatre ports sont définis par les équations suivantes:

$$\begin{cases} V_1 = Z_{11}^P I_1 + Z_{12}^P I_2 + Z_{13}^P I_3 + Z_{14}^P I_4 \\ V_2 = Z_{21}^P I_1 + Z_{22}^P I_2 + Z_{23}^P I_3 + Z_{24}^P I_4 \end{cases} \quad (3.16)$$

$$\begin{cases} V_3 = Z_{31}^P I_1 + Z_{32}^P I_2 + Z_{33}^P I_3 + Z_{34}^P I_4 \\ V_4 = Z_{41}^P I_1 + Z_{42}^P I_2 + Z_{43}^P I_3 + Z_{44}^P I_4 \end{cases} \quad (3.17)$$

À partir de relations (3.14) et (3.16), on obtient:

$$\begin{pmatrix} I_1 \\ I_2 \end{pmatrix} = A \cdot \begin{pmatrix} I_3 \\ I_4 \end{pmatrix} \quad (3.18)$$

$$A = \begin{bmatrix} Z_{11}^G - Z_{11}^P & Z_{12}^G - Z_{12}^P \\ Z_{21}^G - Z_{21}^P & Z_{22}^G - Z_{22}^P \end{bmatrix}^{-1} \cdot \begin{bmatrix} Z_{13}^P & Z_{14}^P \\ Z_{23}^P & Z_{24}^P \end{bmatrix} \quad (3.19)$$

À partir des relations (3.15), (3.17) et (3.18), on obtient:

$$\begin{pmatrix} V_3 \\ V_4 \end{pmatrix} = (B \cdot A + C) \cdot \begin{pmatrix} I_3 \\ I_4 \end{pmatrix} \quad (3.20)$$

$$B = \begin{bmatrix} Z_{31}^P & Z_{32}^P \\ Z_{41}^P & Z_{42}^P \end{bmatrix} \quad \text{et} \quad C = \begin{bmatrix} Z_{33}^P & Z_{34}^P \\ Z_{43}^P & Z_{44}^P \end{bmatrix} \quad (3.21)$$

En enfin, en égalisant les équations (3.20) et (3.15), on peut facilement déterminer la matrice des paramètres Z du transistor (partie intrinsèque) aux plans de référence 3 et 4 (figure 3.11) et ceci comme suit:

$$\begin{bmatrix} Z_{11}^D & Z_{12}^D \\ Z_{21}^D & Z_{22}^D \end{bmatrix} = -(B \cdot A + C) \quad (3.22)$$

$$Z_{11}^P = -Z_{31}^P \left(\frac{(-Z_{22}^G + Z_{22}^P)Z_{13}^P + (Z_{12}^G - Z_{12}^P)Z_{23}^P}{Denom} \right) - Z_{32}^P \left(\frac{(Z_{21}^G - Z_{21}^P)Z_{13}^P + (-Z_{11}^G + Z_{11}^P)Z_{23}^P}{Denom} \right) - Z_{33}^P \quad (3.23)$$

$$Z_{12}^P = -Z_{31}^P \left(\frac{(-Z_{22}^G + Z_{22}^P)Z_{14}^P + (Z_{12}^G - Z_{12}^P)Z_{24}^P}{Denom} \right) - Z_{32}^P \left(\frac{(Z_{21}^G - Z_{21}^P)Z_{14}^P + (-Z_{11}^G + Z_{11}^P)Z_{24}^P}{Denom} \right) - Z_{34}^P \quad (3.24)$$

$$Z_{21}^P = -Z_{41}^P \left(\frac{(-Z_{22}^G + Z_{22}^P)Z_{13}^P + (Z_{12}^G - Z_{12}^P)Z_{23}^P}{Denom} \right) - Z_{42}^P \left(\frac{(Z_{21}^G - Z_{21}^P)Z_{13}^P + (-Z_{11}^G + Z_{11}^P)Z_{23}^P}{Denom} \right) - Z_{43}^P \quad (3.25)$$

$$Z_{22}^P = -Z_{41}^P \left(\frac{(-Z_{22}^G + Z_{22}^P)Z_{14}^P + (Z_{12}^G - Z_{12}^P)Z_{24}^P}{Denom} \right) - Z_{42}^P \left(\frac{(Z_{21}^G - Z_{21}^P)Z_{14}^P + (-Z_{11}^G + Z_{11}^P)Z_{24}^P}{Denom} \right) - Z_{44}^P \quad (3.26)$$

$$\text{Avec } Denom = -Z_{11}^G Z_{22}^G + Z_{11}^G Z_{22}^P + Z_{11}^P Z_{22}^G - Z_{11}^P Z_{22}^P + Z_{12}^G Z_{21}^G - Z_{12}^G Z_{21}^P - Z_{12}^P Z_{21}^G + Z_{12}^P Z_{21}^P \quad (3.27)$$

Un diagramme, qui résume la technique de déflaquer les éléments parasites du transistor, est présenté dans la figure 3.13.

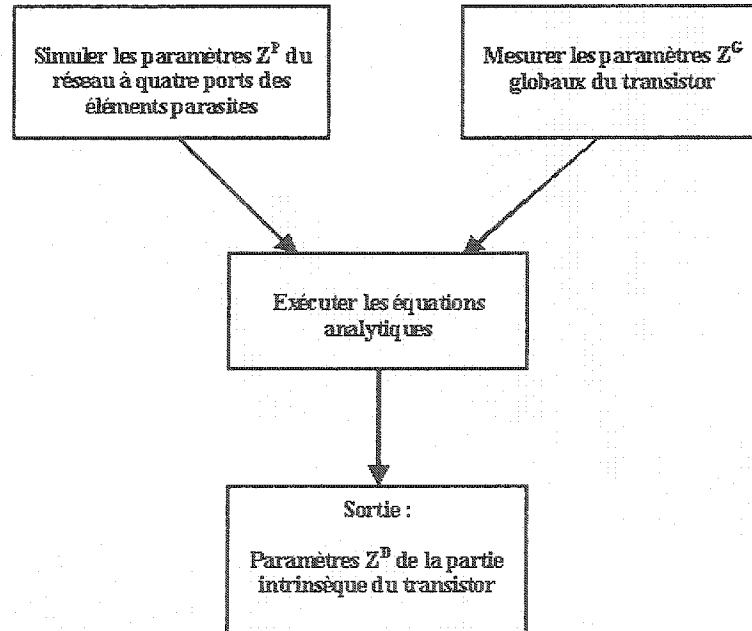


Figure 3.13: Diagramme de la méthode élaborée pour déflaquer l'effet des éléments parasites du transistor.

b) Validation de la technique de déflaquer les éléments parasites

La technique de déflaquer les éléments parasites a été programmée dans le logiciel Matlab et a été testée sur des transistors bipolaires à hétérojonction GaInp/GaAs de différentes dimensions. Dans ce qui suit, nous présentons les résultats obtenus avec un transistor de dimensions $2 \times 25 \mu\text{m}^2$. Les mesures ont été effectuées avec une station de mesure sous pointe et un analyseur des réseaux vectoriel sur la bande de fréquence 40 MHz à 30 GHz. La figure 3.14 présente une comparaison entre les paramètres S initiaux avec ceux obtenus après avoir déflaqué l'effet des éléments parasites (capacités et inductances).

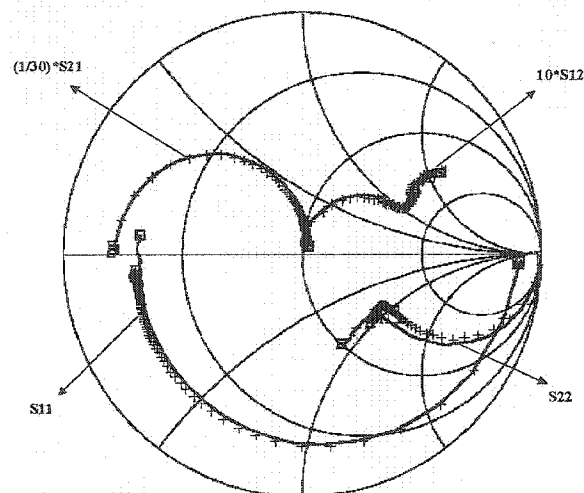


Figure 3.14: Comparaison entre les paramètres S avant (-) et après (+) avoir déflaqué les éléments parasites du transistor HBT GaInp/GaAs $2 \times 25 \mu\text{m}^2$.

3.3.2.4 Extraction des paramètres intrinsèques

a) Transformation du circuit équivalent

Le circuit équivalent petit-signal du transistor HBT est montré dans la figure 3.15. Ce circuit est divisé en deux parties. La partie externe contient les éléments extrinsèques qui sont indépendants de la polarisation. La partie interne contient les éléments intrinsèques

qui dépendent de la polarisation. Ce circuit est compatible avec le modèle Gummel-Poon modifié du transistor HBT présenté dans le chapitre 4.

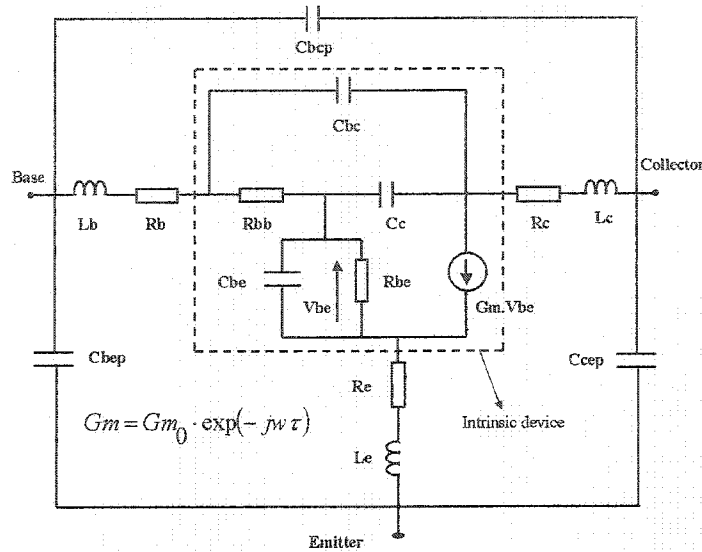


Figure 3.15: Circuit linéaire équivalent du transistor bipolaire à hétérojonction GaInP/GaAs.

Afin de faciliter l'extraction des paramètres intrinsèques, nous regroupons en blocs les différentes impédances de la partie intrinsèque du circuit équivalent présenté dans la figure 3.16 et ceci en utilisant les transformations $T \leftrightarrow \Pi$ (figure 3.17). Le circuit intrinsèque final obtenu est montré dans la figure 3.18.

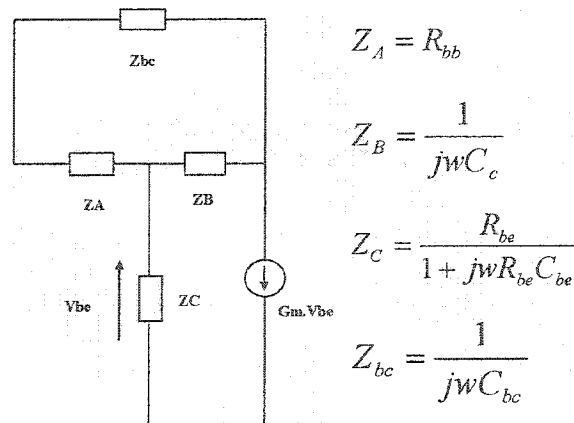


Figure 3.16: La partie intrinsèque du modèle petit-signal du transistor HBT.

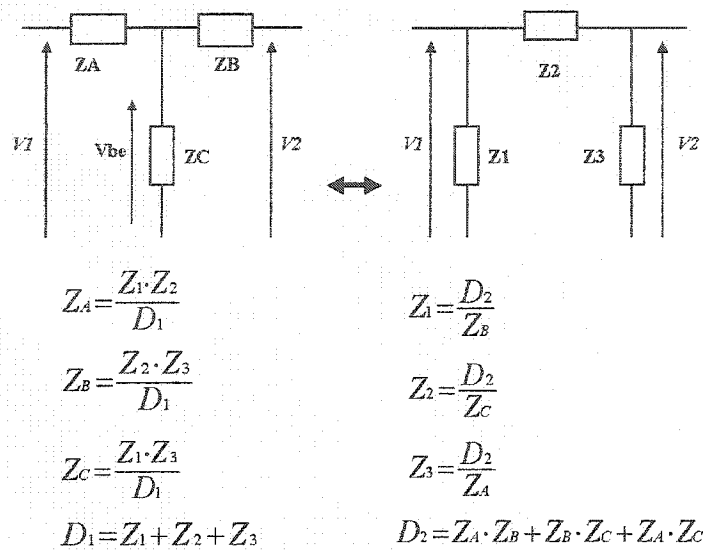


Figure 3.17: Application des transformations $T \leftrightarrow \Pi$ à la partie intrinsèque du circuit équivalent petit-signal.

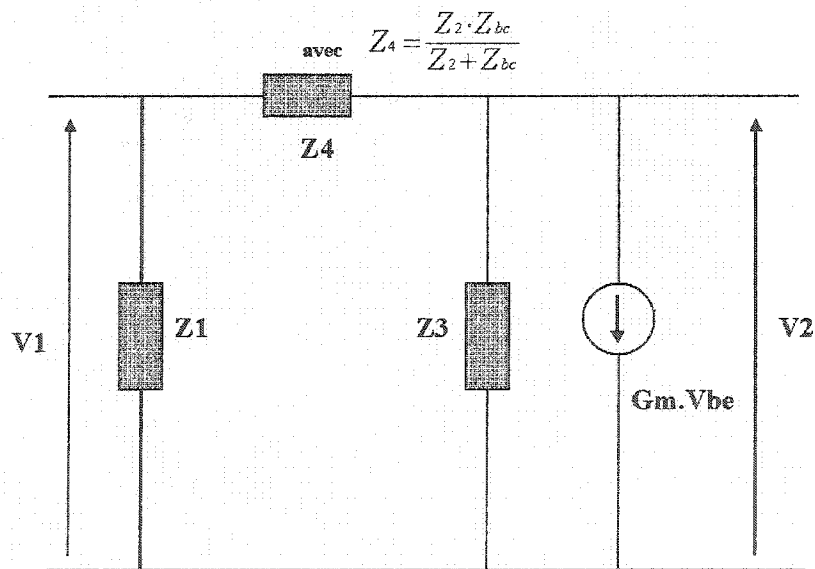


Figure 3.18: Le circuit équivalent transformé de la partie intrinsèque du modèle petit-signal.

La tension V_{be} au bornes de l'impédance Z_C (figure 3.17), peut être exprimée en fonction des potentiels externes V_1 et V_2 comme suit :

$$V_{be} = \frac{(Z_1)^2 Z_2 Z_3}{(Z_2)^2 Z_1 Z_3 + (Z_3)^2 Z_2 Z_1 + (Z_1)^2 Z_3 Z_2} \left(\frac{Z_3}{Z_1} V_1 + V_2 \right) \quad (3.28)$$

Puisque le circuit équivalent de la partie intrinsèque du transistor (figure 3.18) prend la forme de Π , il est convenable d'utiliser les paramètres Y pour caractériser ses propriétés électriques. Ces paramètres sont définis comme suit :

$$Y_{11} = \frac{Z_1 + Z_4}{Z_1 \cdot Z_4} \quad (3.29)$$

$$Y_{12} = -\frac{1}{Z_4} \quad (3.30)$$

$$Y_{22} = \frac{Z_4 + Z_3}{Z_4 \cdot Z_3} + X \quad (3.31)$$

$$Y_{21} = X \cdot \frac{Z_3}{Z_1} - \frac{1}{Z_4} \quad (3.32)$$

Avec

$$X = B \cdot G_{m_0} \cdot \exp(-j\omega\tau),$$

$$Z_A = R_{bb}, \quad Z_B = \frac{1}{j\omega C_c}, \quad Z_C = \frac{R_{be}}{1 + j\omega R_{be} C_{be}}, \quad Z_{bc} = \frac{1}{j\omega C_{bc}},$$

$$Z_1 = \frac{D_2}{Z_B}, \quad Z_2 = \frac{D_2}{Z_C}, \quad Z_3 = \frac{D_2}{Z_A}, \quad Z_4 = \frac{Z_2 Z_{bc}}{Z_2 + Z_{bc}},$$

$$D_2 = Z_A Z_B + Z_B Z_C + Z_A Z_C \text{ et } B = \frac{(Z_1)^2 Z_2 Z_3}{(Z_2)^2 Z_1 Z_3 + (Z_3)^2 Z_2 Z_1 + (Z_1)^2 Z_3 Z_2}. \quad (3.33)$$

Après avoir déflaqué les paramètres extrinsèques, on peut calculer les paramètres Y intrinsèques du transistor et ensuite calculer les paramètres Z_i ($i = 1, 3, 4$) et X en utilisant les équations suivantes :

$$Z_1 = \frac{1}{Y_{11} + Y_{12}} \quad (3.34)$$

$$Z_4 = -\frac{1}{Y_{12}} \quad (3.35)$$

$$Z_3 = \frac{Y_{21} + Y_{11}}{(Y_{11} + Y_{12}) \cdot (Y_{22} + Y_{12})} \quad (3.36)$$

$$X = Y_{22} - \frac{(Y_{11} + Y_{12}) \cdot (Y_{22} + Y_{12})}{Y_{21} + Y_{11}} + Y_{12} \quad (3.37)$$

b) Extraction des paramètres intrinsèques

Les paramètres intrinsèques peuvent être déterminés analytiquement pour chaque point de polarisation comme suit :

La résistance dynamique R_{be} est déterminée moyennant la relation suivante :

$$R_{be} = \frac{n_{be} K T}{q I_b} \quad (3.38)$$

La valeur du paramètre $R_{bb}C_c$ est calculée à partir de la pente de l'expression (3.39) tracée versus la fréquence angulaire ω .

$$\omega R_{bb}C_c = \text{im}\left(\frac{Z_1}{Z_3}\right) \quad (3.39)$$

À partir de la partie imaginaire du paramètre Z_1 , on obtient :

$$\text{im}(Z_1) = -\frac{R_{be}(R_{be}\omega C_{be} - \omega R_{bb}C_c)}{1 + (\omega C_{be}R_{be})^2} \quad (3.40)$$

La relation (3.40) représente une équation de second degré en fonction du paramètre ωC_{be} . Elle possède une seule solution utile:

$$\omega C_{be} = \frac{-R_{be}^2 - \sqrt{R_{be}^4 - 4(\text{im}(Z_1) - \omega R_{bb}C_c R_{be}) \cdot \text{im}(Z_1) R_{be}^2}}{2\text{im}(Z_1) R_{be}^2} \quad (3.41)$$

L'autre solution n'a pas de signification physique. La valeur de C_{be} est alors calculée à partir de l'expression (3.41) tracée versus ω .

La capacité C_{be} peut être également déterminée en minimisant l'expression (3.42) sur toute la bande de fréquence moyennant l'algorithme du moindre carré non-linéaire [51]:

$$\left(\sum_{n=1}^N \left| \operatorname{im}(Z_1)_n (1 + (\omega_n C_{be} R_{be})^2) + R_{be} (R_{be} \omega_n C_{be} - \omega_n R_{bb} C_c) \right| \right) \quad (3.42)$$

Avec N est le nombre total de points de fréquences.

À partir de la partie réelle du paramètre Z_1 , on obtient:

$$\operatorname{real}(Z_1) = \frac{R_{bb}(1 + (C_{be} R_{be} \omega)^2) + R_{be} + R_{bb} C_c (\omega R_{be})^2 C_{be}}{(1 + (C_{be} R_{be} \omega)^2)} \quad (3.43)$$

À basses fréquences, l'expression (3.43) tend asymptotiquement vers la valeur du paramètre $R_{bb} + R_{be}$ et à hautes fréquences elle tend asymptotiquement vers la valeur du paramètre R_{bb} (figure 3.19).

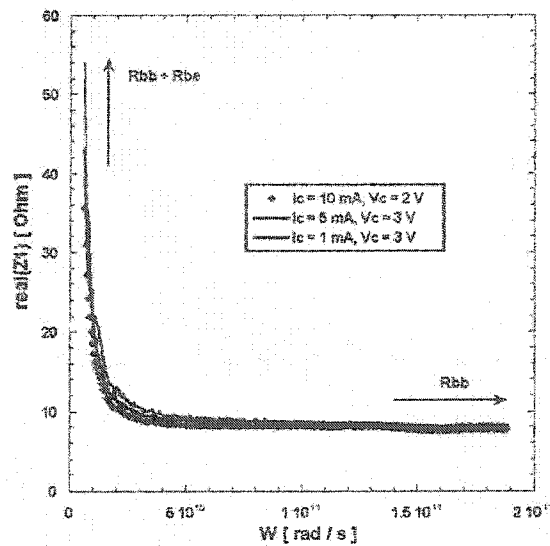


Figure 3.19: Évolution de la partie réelle de Z_1 en fonction de ω .

La résistance R_{bb} peut être déterminée en première façon par la formule suivante :

$$\omega R_{bb} = \frac{\omega \left(\text{real}(Z_1) \cdot \left(1 + (\omega C_{be} R_{be})^2 \right) - R_{be} - R_{bb} C_c R_{be}^2 C_{be} \omega^2 \right)}{\left(1 + C_{be}^2 R_{be}^2 \omega^2 \right)} \quad (3.44)$$

La valeur de R_{bb} est ensuite calculée à partir de la pente de l'expression (3.44) tracée versus ω .

La résistance R_{bb} peut être également déterminée en minimisant l'expression (3.45) sur toute la bande de fréquence moyennant l'algorithme du moindre carré non-linéaire [51]:

$$\left(\sum_{n=1}^N \left| \text{real}(Z_1)_n \left(1 + (C_{be} R_{be} \omega_n)^2 \right) - (R_{bb} (1 + (C_{be} R_{be} \omega_n)^2) + R_{be} + R_{bb} C_c (\omega_n R_{be})^2 C_{be}) \right| \right) \quad (3.45)$$

Avec N est le nombre total de points de fréquences.

Sachant les valeurs des paramètres déterminées précédemment (R_{bb} , C_c , C_{be} et R_{be}), on peut calculer les paramètres Z_2 et B et ensuite calculer les valeurs des paramètres C_{bc} , τ et G_{m_0} à partir des pentes de leurs expressions correspondantes tracées versus ω :

$$\omega \cdot C_{bc} = \text{im} \left(\frac{1}{Z_4} - \frac{1}{Z_2} \right) \quad (3.46)$$

$$\omega \cdot \tau = \text{tg}^{-1} \left(\frac{-\text{im} \left(\frac{X}{B} \right)}{\text{real} \left(\frac{X}{B} \right)} \right) \quad (3.47)$$

$$\omega \cdot G_{m_0} = \omega \cdot \sqrt{\left(\text{real} \left(\frac{X}{B} \right) \right)^2 + \left(\text{im} \left(\frac{X}{B} \right) \right)^2} \quad (3.48)$$

3.4 Validations et Résultats

Afin de valider et d'estimer la précision de la méthode proposée, nous avons investigué des transistors HBTs GaInP/GaAs en émetteur commun de différentes dimensions ($2 \times 25 \mu\text{m}^2$ et $2 \times 10 \mu\text{m}^2$). Les mesures ont été effectuées sur la bande de fréquence 1 à 40 GHz avec une station de mesures sous pointe et un analyseur des réseaux vectoriel. La méthode d'extraction des paramètres du modèle petit-signal a été programmée dans le logiciel Matlab.

3.4.1 Validation avec un transistor HBT GaInP/GaAs $2 \times 25 \mu\text{m}^2$

Dans les paragraphes précédents (3.3.2.1 et 3.3.2.3), nous avons illustré des méthodes qui permettent de déterminer les valeurs des capacités parasites du transistor. Dans ce paragraphe, nous allons investiguer l'effet de ces valeurs sur l'extraction des paramètres intrinsèques ainsi que sur la précision du modèle petit-signal à simuler les paramètres S mesurés du transistor.

Cas 1 : La capacité parasite C_{cep} est déterminée moyennant les mesures du transistor en mode cut-off et les capacités C_{bep} et C_{bcp} sont supposées de valeurs nulles ($C_{bep} = 0$, $C_{bcp} = 0$)

Les figures 3.20 – 3.25 illustrent l'extraction des différents paramètres intrinsèques du circuit équivalent du transistor.

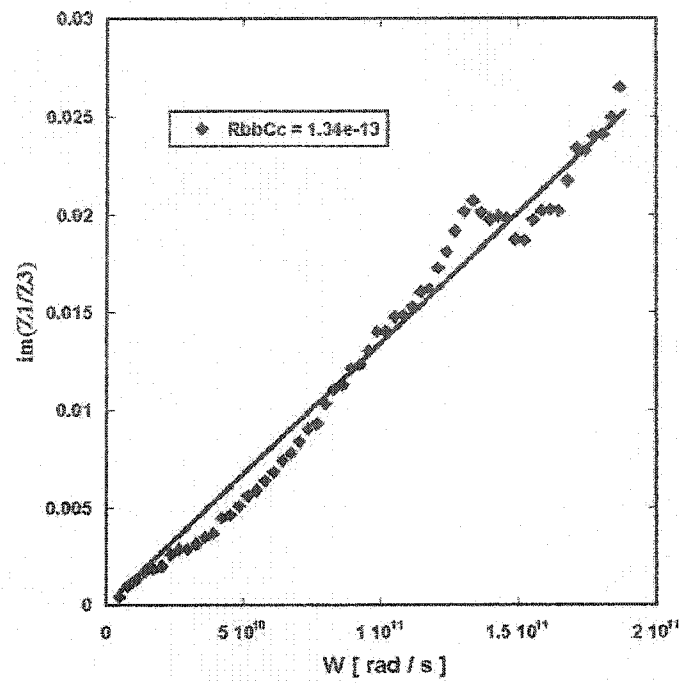


Figure 3.20: Détermination de la valeur de $R_{bb}C_c$, ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

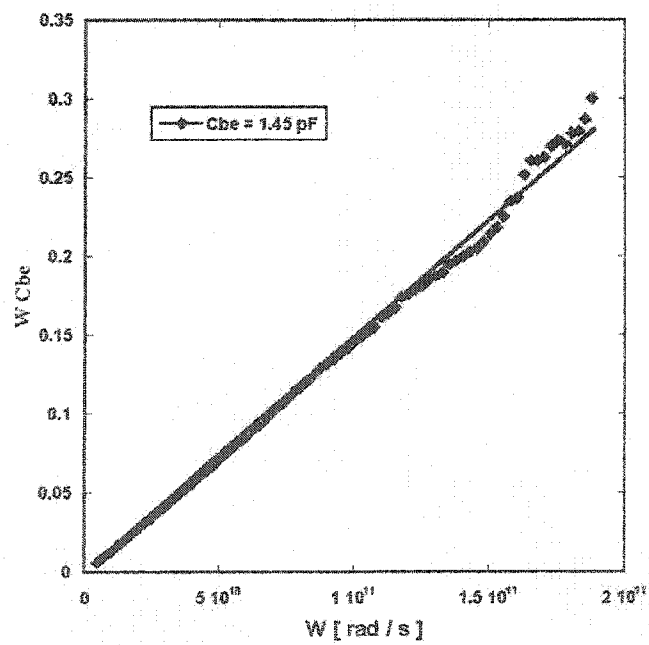


Figure 3.21: Détermination de la valeur de C_{be} , ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

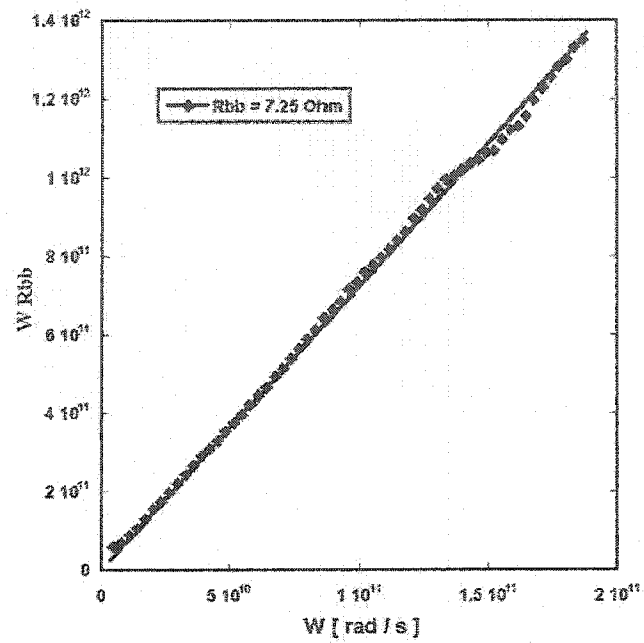


Figure 3.22: Détermination de la valeur de R_{bb} , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).

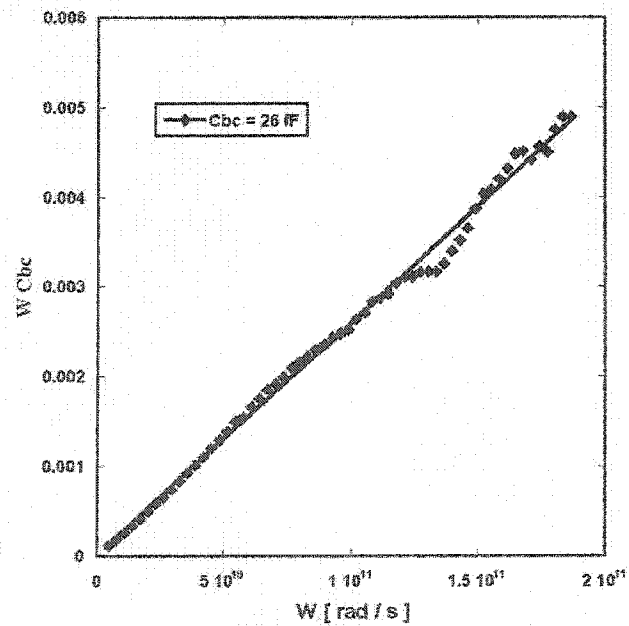


Figure 3.23: Détermination de la valeur de C_{bc} , ($V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).

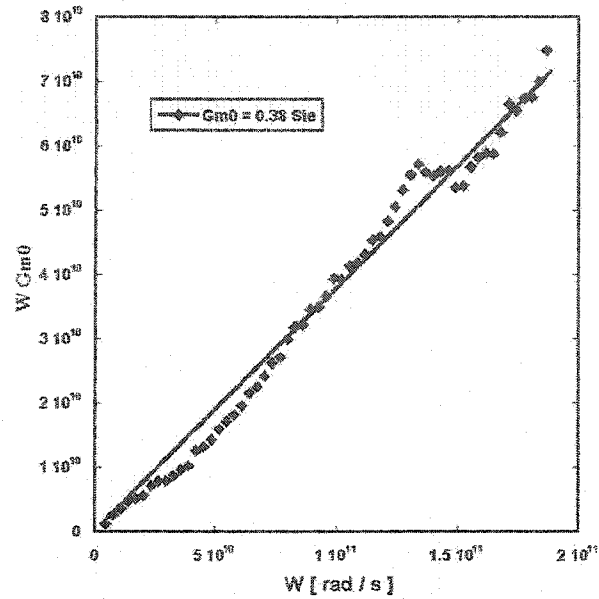


Figure 3.24: Détermination de la valeur de G_{m0} , ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

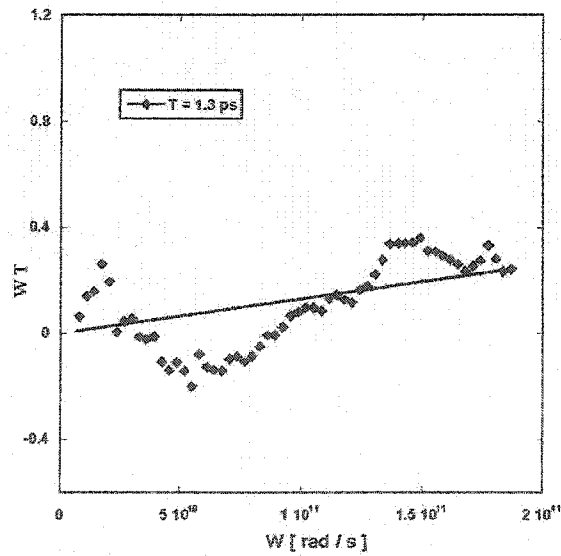


Figure 3.25: Détermination de la valeur de τ , ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

Les figures 3.26, 3.27 et 3.28 montrent une comparaison entre les paramètres S simulés et les paramètres S mesurés pour trois points de polarisation ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A), ($V_{ce} = 3$ V, $I_c = 5$ mA, $I_b = 26.5$ μ A) et ($V_{ce} = 3$ V, $I_c = 1$ mA, $I_b = 6$ μ A). Une bonne concordance est alors obtenue pour toute la bande de fréquence des mesures.

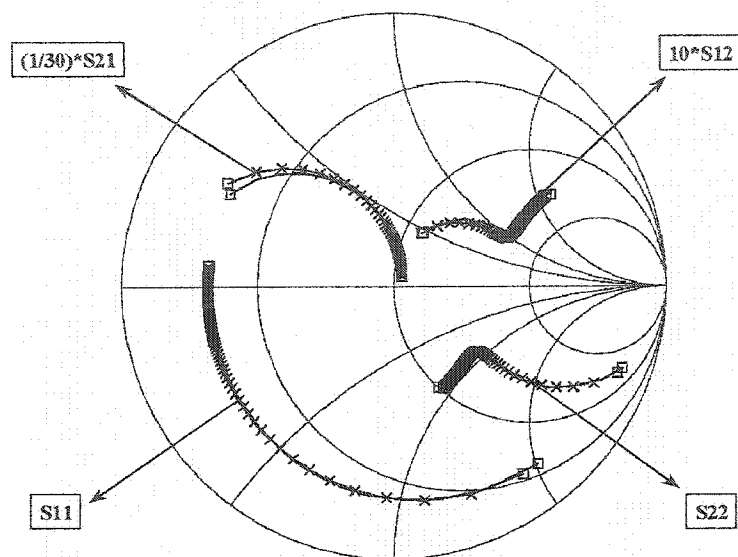


Figure 3.26: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).

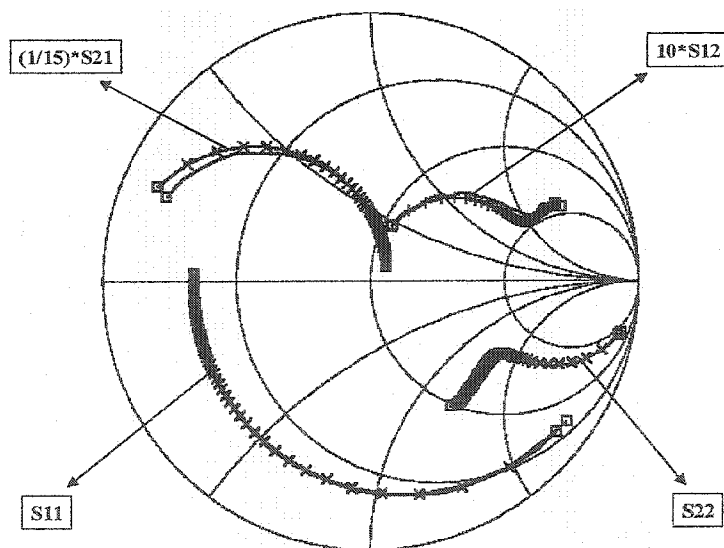


Figure 3.27: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.5 \mu\text{A}$).

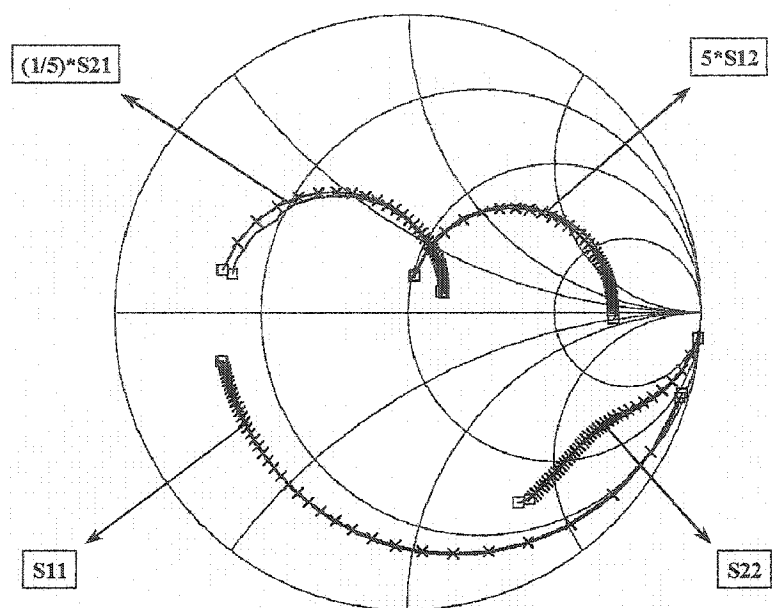


Figure 3.28: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 1 \text{ mA}$, $I_b = 6 \mu\text{A}$).

Le tableau 3.1 présente les valeurs des paramètres du modèle petit-signal pour les trois points de polarisation considérés.

	$V_{ce} = 2 \text{ V},$ $I_c = 10 \text{ mA},$ $I_b = 50 \mu\text{A}.$	$V_{ce} = 3 \text{ V},$ $I_c = 5 \text{ mA},$ $I_b = 26.5 \mu\text{A}.$	$V_{ce} = 3 \text{ V},$ $I_c = 1 \text{ mA},$ $I_b = 6 \mu\text{A}.$
L_b [pH]	25	25	25
L_c [pH]	35	35	35
L_e [pH]	5.8	5.8	5.8
C_{cep} [fF]	23.3	23.3	23.3
R_b [Ω]	1.53	1.53	1.53
R_c [Ω]	3.2	3.2	3.2
R_e [Ω]	1.1	1.1	1.1
R_{bb} [Ω]	7.25	7.8	7.41
R_{be} [Ω]	565	1079	4766
C_c [fF]	18.5	17.05	20
C_{bc} [fF]	26	23.4	22.1
C_{be} [fF]	1.45	0.932	0.38
τ [ps]	1.3	2.1	3.2
G_{m0} [S]	0.38	0.178	0.035

Tableau 3.1: Les valeurs des paramètres du modèle petit-signal pour les trois points de polarisation considérés.

Le tableau 3.2 présente les valeurs de l'erreur résiduelle quantifiant la précision de la méthode proposée. La fonction erreur est définie comme suit :

$$\|\vec{\varepsilon}\| = \frac{1}{4N} \sum_{i,j=1}^2 \sum_{k=1}^N \frac{|S_{ij}^m(f_k) - S_{ij}^c(f_k)|}{\max_k (|S_{ij}^m(f_k)|)} \quad (3.49)$$

N est le nombre de points de fréquences de mesures, $S_{ij}^m(f_k)$ sont les paramètres S mesurés à la fréquence f_k et $S_{ij}^c(f_k)$ sont les paramètres S calculés par le modèle petit-signal à la fréquence f_k .

Point de polarisation	$V_{ce} = 2 \text{ V},$ $I_c = 10 \text{ mA},$ $I_b = 50 \text{ } \mu\text{A}.$	$V_{ce} = 3 \text{ V},$ $I_c = 5 \text{ mA},$ $I_b = 26.5 \text{ } \mu\text{A}.$	$V_{ce} = 3 \text{ V},$ $I_c = 1 \text{ mA},$ $I_b = 6 \text{ } \mu\text{A}.$
Erreur résiduelle	1.7 %	1.8 %	1.8 %

Tableau 3.2: L'erreur résiduelle résultant de la comparaison entre paramètres S mesurés et ceux calculés pour les trois points de polarisation considérés.

Cas 2 : Les éléments parasites (inductances et capacités) sont déflaqués par simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor

Les figures 3.29, 3.30 et 3.31 montrent une comparaison entre les paramètres S simulés et les paramètres S mesurés pour trois points de polarisation ($V_{ce} = 2 \text{ V}, I_c = 10 \text{ mA}, I_b = 50 \text{ } \mu\text{A}$), ($V_{ce} = 3 \text{ V}, I_c = 5 \text{ mA}, I_b = 26.5 \text{ } \mu\text{A}$) et ($V_{ce} = 3 \text{ V}, I_c = 1 \text{ mA}, I_b = 6 \text{ } \mu\text{A}$). Une bonne concordance est alors obtenue pour toute la bande des fréquences des mesures.

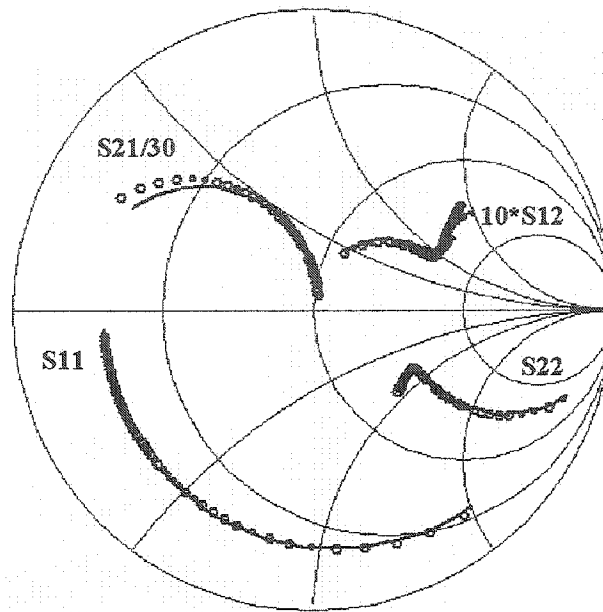


Figure 3.29: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 10 \text{ mA}$, $I_b = 50 \mu\text{A}$).

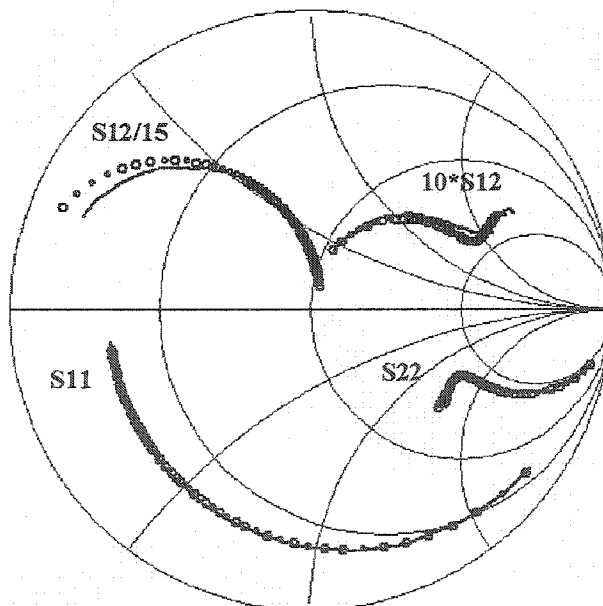


Figure 3.30: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 5 \text{ mA}$, $I_b = 26.5 \mu\text{A}$).

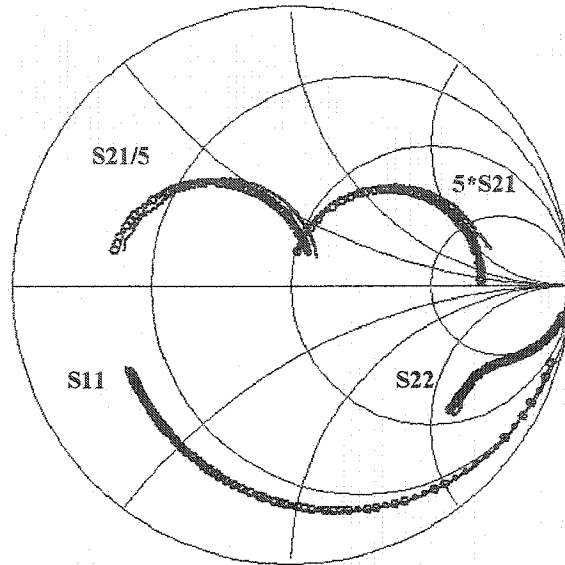


Figure 3.31: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (-x-) pour le transistor HBT $2 \times 25 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 3 \text{ V}$, $I_c = 1 \text{ mA}$, $I_b = 6 \mu\text{A}$).

Cas 3 : Les capacités parasites sont déterminées par les mesures du transistor en mode cut-off

Dans ce cas, les capacités parasites sont déterminées moyennant les mesures des paramètres S du transistor en mode cut-off (paragraphe 2.3.2.1) : $C_{bep} = 82.9 \text{ fF}$, $C_{bcp} = 14.5 \text{ fF}$ et $C_{cep} = 23.3 \text{ fF}$.

La figure 3.32 présente une comparaison entre l'extraction du paramètre G_{m0} dans deux situations : (1) les capacités parasites du modèle sont déterminées moyennant les mesures du transistor en mode cut-off et (2) les éléments parasites sont déflaqués moyennant la simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor.

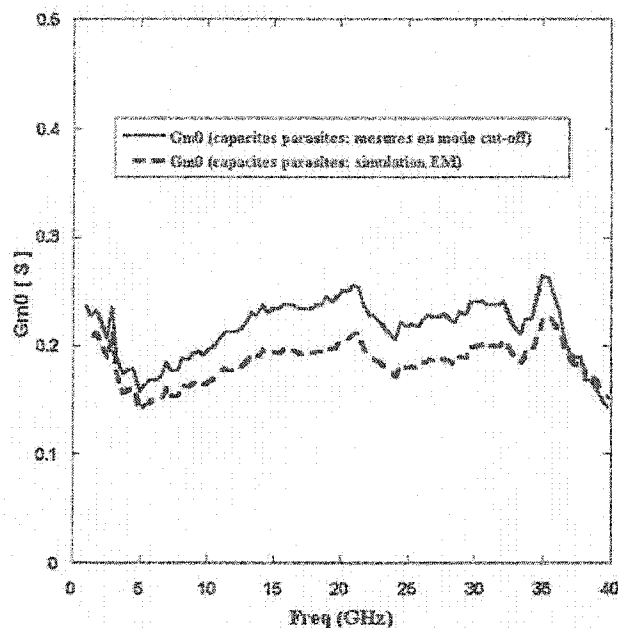


Figure 3.32: Détermination de la valeur du paramètre G_{m0} , ($V_{ce} = 2.5$ V, $I_c = 5$ mA, $I_b = 26.4$ μ A).

Les figures 3.33 et 3.34 montrent une comparaison entre les paramètres S simulés et les paramètres S mesurés pour un point de polarisation ($V_{ce} = 2.5$ V, $I_c = 5$ mA, $I_b = 26.4$ μ A) dans deux situations : (1) les capacités parasites sont déterminées moyennant les mesures du transistor en mode cut-off (figure 3.33) et (2) les capacités parasites sont déflaquées moyennant la simulation électromagnétique de la structure métallique autour du transistor (figure 3.34). D'après les résultats présentés dans les figures 3.33 et 3.34, on constate que l'utilisation de valeurs surestimées des capacités parasites nuit à la précision du modèle petit-signal à simuler les paramètres S mesurés sur toute la bande de fréquence et ceci à travers l'extraction de valeurs surestimées des paramètres intrinsèques du circuit équivalent du transistor. Toutefois la précision du modèle petit-signal à simuler les paramètres S du transistor est améliorée dans le cas où les capacités parasites sont déflaquées moyennant la simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor [52].

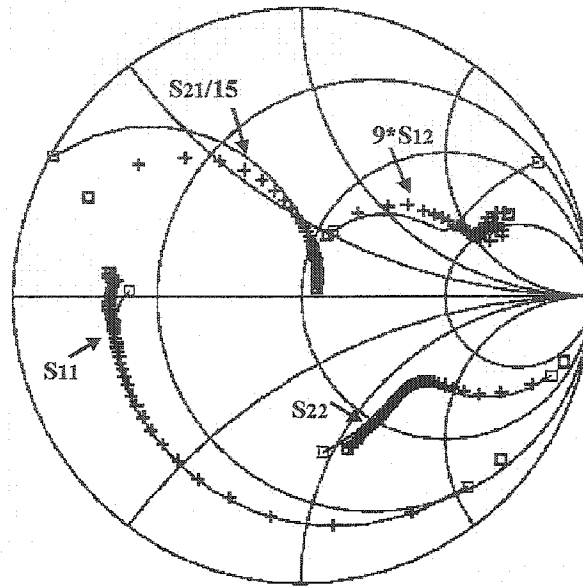


Figure 3.33: Comparaison entre les paramètres S mesurés (+) et ceux calculés par le modèle (-) (1-40 GHz, $V_{ce} = 2.5$ V, $I_c = 5$ mA, $I_b = 26.4$ μ A). (Utilisation des mesures du transistor polarisé en mode cut-off pour déterminer les capacités parasites).

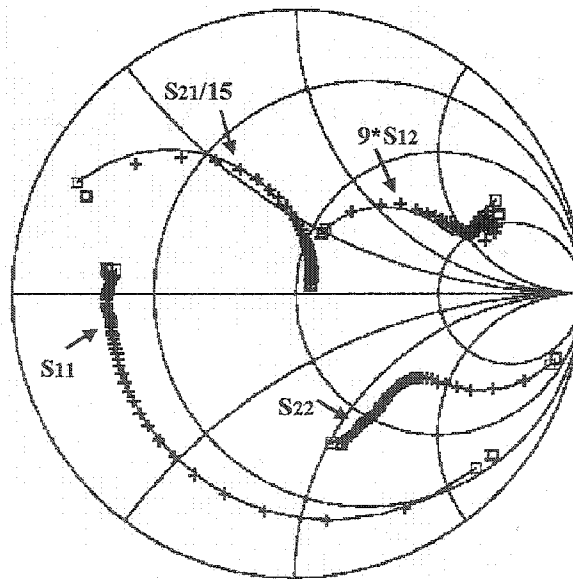


Figure 3.34 Comparaison entre les paramètres S mesurés (+) et ceux calculés par le modèle (-) (1-40 GHz., $V_{ce} = 2.5$ V, $I_c = 5$ mA, $I_b = 26.4$ μ A). (Utilisation de la simulation électromagnétique pour déflaquer les capacités parasites).

3.4.2 Validation avec un transistor HBT GaInP/GaAs $2 \times 10 \mu\text{m}^2$

La méthode que nous avons élaborée pour l'extraction des paramètres du modèle petit-signal du transistor HBT a été également validée avec un transistor de dimensions $2 \times 10 \mu\text{m}^2$. Les résistances d'accès sont déterminées moyennant des mesures 'fly-back' [55]. Les éléments parasites sont déflaqués par simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor. Les figures 3.35 - 3.40 illustrent l'extraction des différents paramètres intrinsèques pour le point de polarisation ($V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$). Une comparaison entre les paramètres S simulés par le modèle petit-signal et ceux mesurés est présentée dans la figure 3.41. On remarque qu'une bonne concordance est ainsi obtenue sur toute la bande de fréquence des mesures. Pour cette validation, les éléments parasites sont déflaqués par simulation électromagnétique de la structure métallique autour du transistor. Le tableau 3.3 présente les valeurs des paramètres du modèle petit-signal pour le point de polarisation considéré.

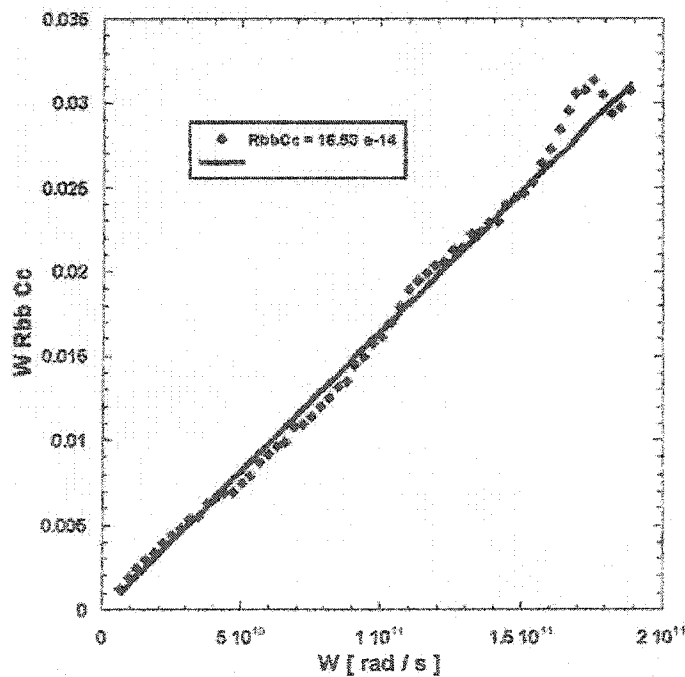


Figure 3.35: Détermination de la valeur de $R_{bb}C_c$, (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).

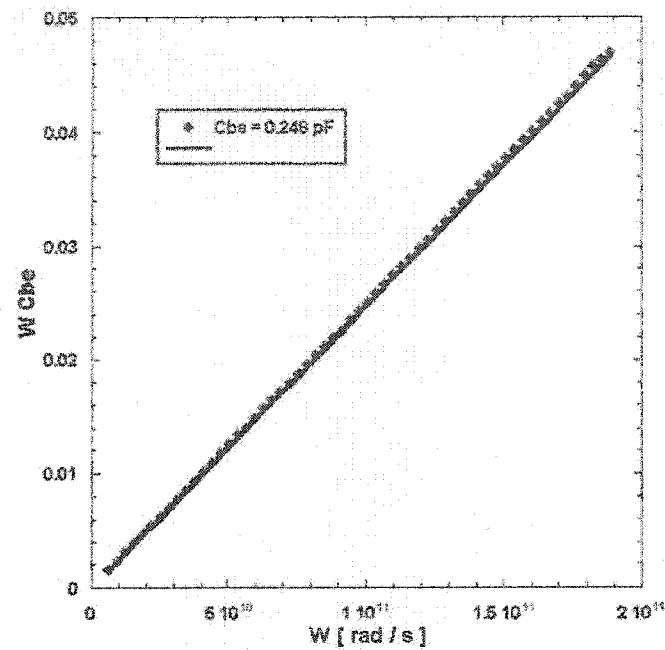


Figure 3.36: Détermination de la valeur de C_{be} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).

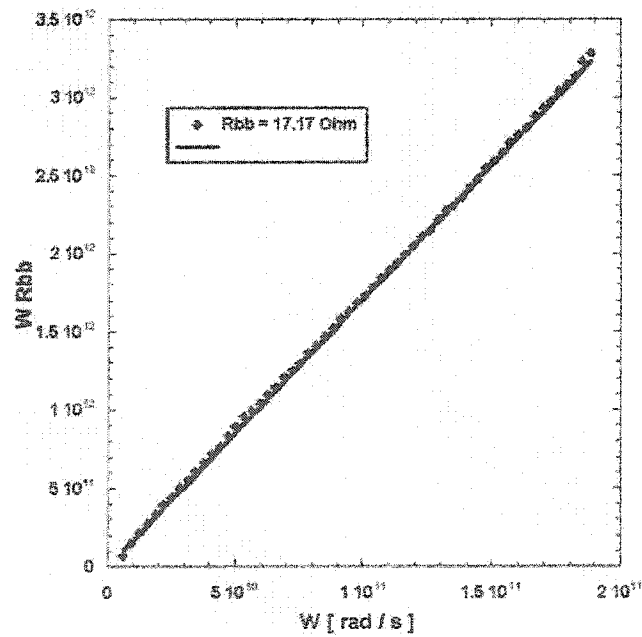


Figure 3.37: Détermination de la valeur de R_{bb} , (1-30 GHz, $V_{ce} = 2 \text{ V}$, $I_c = 2 \text{ mA}$, $I_b = 13.3 \mu\text{A}$).

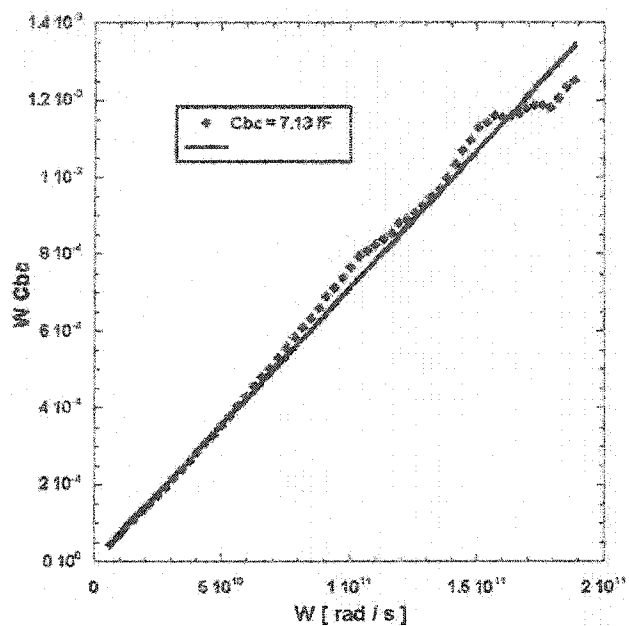


Figure 3.38: Détermination de la valeur de C_{bc} , (1-30 GHz, $V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).

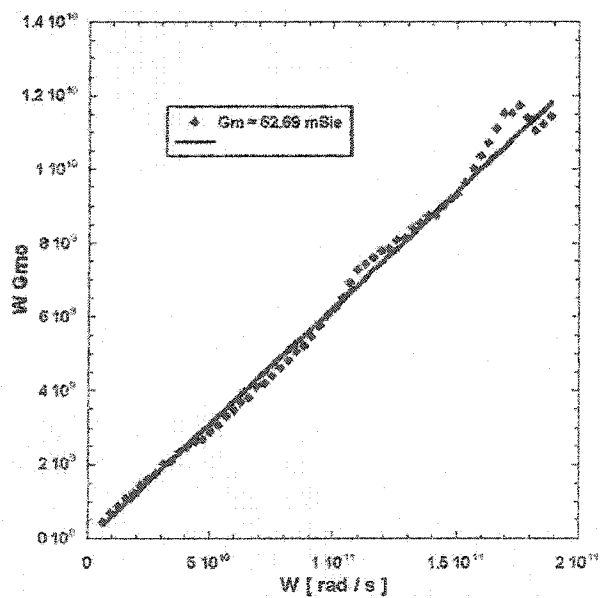


Figure 3.39: Détermination de la valeur de G_{m0} , (1-30 GHz, $V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).

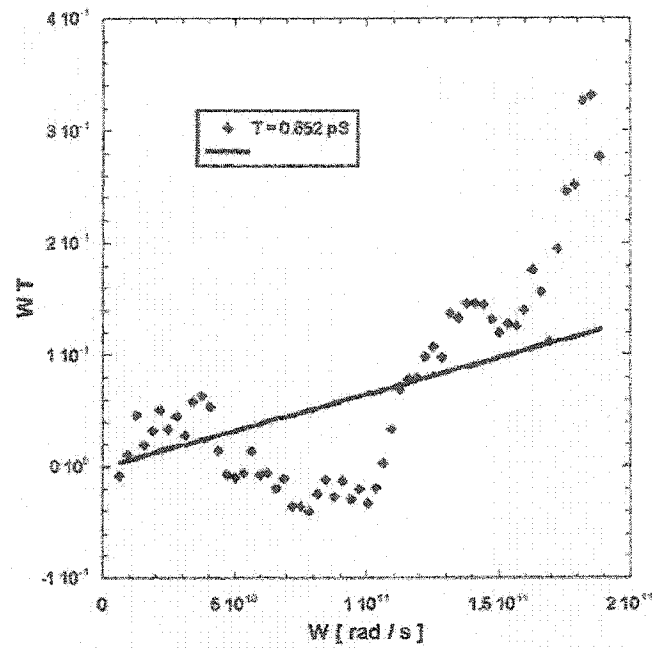


Figure 3.40: Détermination de la valeur de τ , (1-30 GHz, $V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).

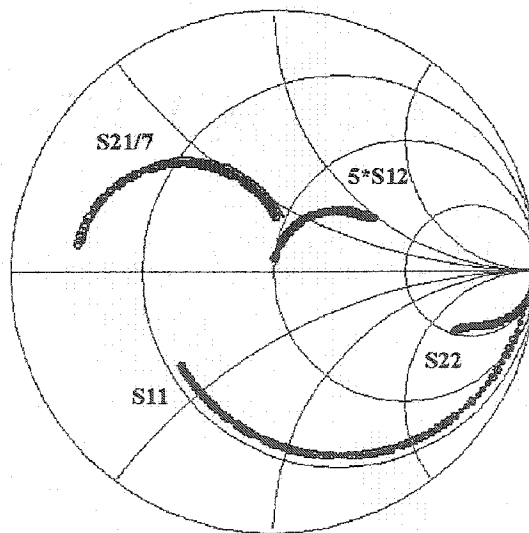


Figure 3.41: Comparaison entre les paramètres S mesurés (-) et ceux calculés par le modèle (o) pour le transistor HBT $2 \times 10 \mu\text{m}^2$ (1-30 GHz, $V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).

Paramètres	Valeurs
R_b [Ω]	1.245
R_e [Ω]	2.39
R_c [Ω]	12.4
R_{be} [Ω]	2340.1
C_c [F]	9.6285e-015
R_{bb} [Ω]	17.17
C_{be} [F]	2.48e-13
C_{bc} [F]	7.13e-15
G_{m0} [S]	6.269e-2
τ [s]	6.52e-13

Tableau 3.3: Les valeurs des paramètres du modèle petit-signal pour le point de polarisation ($V_{ce} = 2$ V, $I_c = 2$ mA, $I_b = 13.3$ μ A).

3.5. Conclusions

Dans ce chapitre, nous avons d'abord présenté une revue bibliographique sur les méthodes antérieures d'extraction du modèle petit-signal des transistors HBTs. Ensuite, nous avons présenté une nouvelle méthode précise et large bande pour l'extraction des paramètres du modèle petit-signal des transistors HBTs GaInP/GaAs. Cette méthode diffère des méthodes précédentes par l'extraction des paramètres du circuit équivalent sans avoir recours aux procédures d'optimisation ni à l'utilisation des mesures des structures spéciales du masque du transistor. Le principal avantage de cette méthode est qu'un ensemble unique de paramètres est extrait à partir des paramètres S sur toute la bande des fréquences des mesures. La procédure d'extraction utilise un ensemble d'équations analytiques décrivant les paramètres intrinsèques du modèle petit-signal du transistor. Puisque la détermination des éléments intrinsèques du modèle petit-signal exige la détermination préalable des éléments extrinsèques, nous avons élaboré une

technique précise pour déflaquer l'effet des éléments parasites des mesures sous pointe des transistors HBTs. Cette technique tient compte d'une façon systématique les éléments parasites entourant le transistor. Ces parasites sont modélisés comme un réseau à quatre ports au lieu d'un circuit équivalent d'éléments localisés. Des expressions d'équations exactes sont dérivées pour déflaquer ce réseau d'éléments parasites. En conséquence, cette technique représente une alternative rigoureuse pour déflaquer les capacités parasites du transistor. En outre, elle peut être également appliquée pour déflaquer les éléments parasites d'autres types de transistors (BJTs et FETs). Elle peut être également utilisée pour la modélisation des transistors HBTs multi-cellules. Une validation expérimentale de toute la méthode d'extraction des paramètres du modèle petit-signal est effectuée sur deux transistors HBT GaInP/GaAs $2 \times 25 \mu\text{m}^2$ et $2 \times 10 \mu\text{m}^2$. Une excellente concordance est ainsi obtenue entre les paramètres S mesurés et ceux simulés par le modèle petit-signal et ceci sur toute la bande des fréquences des mesures. Dans la partie validation de la méthode d'extraction, nous avons également investiguer l'effet des capacités parasites sur l'extraction des paramètres du modèle petit-signal ainsi que sur la précision de ce dernier à simuler les paramètres S mesurés du transistor.

CHAPITRE IV

MODELISATION NON-LINÉAIRE ÉLECTROTHERMIQUE DU TRANSISTOR HBT EN UTILISANT DES METHODES D'EXTRACTIONS DIRECTES DES PARAMETRES DU CIRCUIT ÉQUIVALENT

4.1 Introduction

Les progrès technologiques concernant les transistors bipolaires à hétérojonctions [57] ont suscité, ces dernières années, de nombreux travaux de modélisation de ce composant en vue d'obtenir un modèle précis utilisable pour la conception de circuits. Les modèles linéaires en régime petit-signal sont utilisables pour une seule valeur de polarisation alors que pour les modèles non-linéaires (grand-signal), leur domaine de validité doit être aussi étendu que les conditions d'utilisation du composant actif. Le modèle grand-signal est important pour la prédiction des performances des circuits micro-ondes non-linéaires comme les amplificateurs de puissance. Ce chapitre débute par une revue des principales catégories des modèles utilisés pour simuler les différentes caractéristiques des transistors bipolaires à hétérojonctions HBTs. Ensuite, nous présentons une description du modèle Gummel-Poon [73] servant de modèle de base à la plupart des récents modèles électriques des transistors HBTs. Ensuite nous passerons en revue les mécanismes déterminants qui ne sont pas pris en compte par ce modèle. La topologie et la description du modèle Gummel-Poon modifié adopté sont présentées dans le paragraphe 4.3.1. Enfin, nous consacrerons la plus grande partie de ce chapitre à une description de la procédure systématique et directe que nous avons élaborée pour l'extraction des différents paramètres de ce modèle.

4.2 Les modèles grand-signal des transistors HBTs

Les modèles non-linéaires (grand-signal) des transistors HBT peuvent être classés en quatre catégories principales: les modèles physiques, les modèles empiriques, les modèles tabulaires et les modèles compacts semi-physiques [57]-[82].

▪ Modèles physiques

La dérivation des équations analytiques dans un modèle physique est habituellement basée sur la théorie de la physique du semi-conducteur du composant. Les modèles physiques impliquent souvent la solution d'un ensemble d'équations, comme l'équation de poisson, l'équation de continuité et l'équation de diffusion reliée aux densités de courants.

L'objectif principal des modèles physiques est de simuler les relations entre la géométrie du transistor, les propriétés des matériaux le constituant et ses caractéristiques de sortie. Dans un modèle physique, les variations des propriétés des matériaux ainsi que la variation du procédé de fabrication du transistor peuvent être prises en considération par le simple changement des valeurs des paramètres y correspondant dans le modèle.

Les avantages du modèle physique incluent : (a) les paramètres du modèle ont souvent des significations physiques, (b) le modèle a la capacité de prédire les caractéristiques du composant sans même le fabriquer et ceci uniquement sachant son profil de dopage et ses dimensions géométriques, (c) les règles d'interpolation (scaling) selon les dimensions géométriques peuvent être appliquées facilement, (d) les caractéristiques petit et grand-signal du transistor ont un rapport direct avec ses paramètres géométriques et physiques, (e) le modèle peut être utilisé pour évaluer l'effet de variation du procédé sur les caractéristiques du transistor et (f) le modèle peut fournir une vue profonde sur les

mécanismes physiques régissant le mode d'opération du transistor ainsi qu'une meilleure compréhension de ses performances.

Toutefois, les discontinuités existantes dans les expressions analytiques peuvent des fois causer des problèmes d'instabilités numériques lors de la simulation du modèle. Par ailleurs, certaines expressions analytiques dérivées de la physique du semi-conducteur du composant sont uniquement valides dans certaines conditions d'opération. En addition, développer un modèle physique nécessite souvent des calculs complexes comme les calculs des dérivées et des intégrales des expressions analytiques qui sont souvent assez compliquées. Ceci a des conséquences sur l'élévation du temps nécessaire pour élaborer le modèle du transistor [58].

Dans la littérature, plusieurs travaux [59]-[65] ont rapporté des analyses des mécanismes physiques relatifs aux transistors HBTs et ceci afin de développer des modèles appropriés à ce type de transistors. La plupart des paramètres de ces modèles peuvent être déterminés à partir de la géométrie du transistor, des propriétés des matériaux et du profil de dopage. Certains de ces modèles incluent des effets relatifs au mode d'opération aux courants élevés et à l'effet thermique. L'implantation de ces modèles dans des logiciels de CAO comme SPICE a permis de simuler et de prédire les caractéristiques principales du transistor HBT tels que le gain en courant, la fréquence de coupure et la fréquence maximale d'oscillation.

▪ Les modèles empiriques

Ces modèles se rapprochent dans leur élaboration des modèles développés pour les transistors à effet de champ. Les équations analytiques incluses dans ces modèles ont pour but de concorder avec précision et d'une façon empirique les différentes caractéristiques du transistor. Ainsi, un modèle empirique est généralement développé à base des mesures statiques (CC) et dynamiques (RF) du transistor. Parmi les avantages

d'un modèle empirique, on distingue : (a) il est flexible car il permet d'effectuer des opérations d'optimisations numériques explicites sur les paramètres du circuit équivalent, (b) il est compact et peut être facilement adopté pour la conception des circuits, (c) son élaboration nécessite moins de temps comparé à celle des modèles physiques et nécessite moins d'espace de stockage comparée à l'élaboration des modèles tabulaires [58]. Cependant, ce type de modèle ne permet pas une corrélation directe entre les caractéristiques du transistor et les paramètres de sa constitution physique. Par conséquent, le modèle ne peut pas être utilisé pour évaluer l'effet de variation du procédé de fabrication sur les caractéristiques du transistor. En outre, ce type de modèle ne peut pas extrapoler les caractéristiques du transistor jusqu'aux régions d'opération non caractérisées. Puisque la majorité des paramètres du modèle n'ont pas de signification physique, ce dernier ne peut pas fournir une vue profonde sur les mécanismes physiques régissant le mode d'opération du transistor ainsi qu'une meilleure compréhension de ses performances. Par ailleurs, plusieurs travaux de recherches [66]-[99] ont proposé des variétés des modèles empiriques incluant les mécanismes relatifs aux transistors HBTs tels que l'effet d'auto-échauffement, l'effet Kirk et le phénomène d'avalanche.

▪ Les modèles tabulaires

Les modèles tabulaires sont encore peu utilisés par les concepteurs des circuits [70]. Ils sont basés sur le stockage des données des mesures CC et RF du transistor et/ou le stockage des résultats numériques des simulations de ses caractéristiques de sortie. Dans ce type de modèle, des opérations d'interpolation sont souvent nécessaires pour assurer une continuité dans la variation en fonction des paramètres de polarisation des données stockées. En étant incapables d'effectuer des opérations d'extrapolation, ces modèles sont uniquement valides dans les régions caractérisées du transistor. L'utilisation de ces modèles nécessite une large mémoire de stockage dans les stations de travail ce qui a des répercussions négatives sur le temps que peuvent consommer les simulations lors de la conception des circuits. En outre, les simulations des circuits moyennant ces modèles

présentent souvent des problèmes de convergence comme par exemple lors du calcul des produits d'intermodulation d'un amplificateur. Ils sont aussi incapables de prédire certaines des nouvelles performances du transistor si on change les valeurs des paramètres de sa géométrie et certaines valeurs des paramètres de son procédé de fabrication. Toutefois, ces modèles présentent l'avantage de générer des résultats précis lors des simulations des circuits. En outre, leur élaboration prend moins de temps et moins de procédures d'extraction comparée à l'élaboration des modèles empiriques par exemple. Récemment plusieurs chercheurs se sont intéressés à l'utilisation des réseaux de neurones [71]-[72] dans l'élaboration des modèles tabulaires et ceci dans le but de remplacer les procédures de modélisation conventionnelles employant les tables des données et les polynômes de régression pour le stockage et l'interpolation des mesures.

▪ Les modèles semi-physiques compacts

Les caractéristiques des modèles compacts semi-physiques sont : (a) le circuit équivalent du transistor est composé d'éléments localisés et des sources de courants, (b) la dépendance en fonction de la polarisation de certains de ces éléments ainsi que les comportements des sources des courants peuvent être décrits par des équations analytiques pouvant être totalement empiriques ou dérivées à partir de la physique du semi-conducteur du composant, (c) la plupart des paramètres du modèle peuvent être déterminés à partir des mesures CC et RF du transistor [73]-[74]. Par conséquent, la précision de ce type de modèle dépend non seulement des équations analytiques adoptées mais aussi des valeurs extraites des paramètres du circuit équivalent. Le développement d'un modèle semi-physique se fait sur deux étapes principales : (1) définir les équations analytiques du modèle et (2) extraire les paramètres du modèle moyennant une procédure rigoureuse et judicieusement choisie [58]. En outre, le modèle doit inclure les plus importants phénomènes physiques régissant le mode d'opération du transistor tel que l'auto-échauffement.

Dans la bibliothèque des modèles des simulateurs commerciaux des circuits, on trouve quelques modèles semi-physiques compacts utilisés pour simuler les caractéristiques des transistors bipolaires à homojonctions (BJTs). Le modèle d'Ebers-Moll a été introduit en 1954 [56]-[81], le modèle Gummel-Poon (GP) a été développé en 1970 [73], le modèle MEXTRAM a été élaboré en 1985 [56], [82], le modèle HICUM a été proposé en 1987 [83] et le modèle VBIC a été développé en 1995 [84]-[85]. Originellement, le modèle industriel standard du transistor bipolaire à homojonction (BJT) est basé sur le modèle Gummel-Poon. Malgré certaines limites de ce modèle, jusqu'à maintenant, aucune alternative n'a été adoptée d'une façon standard pour le remplacer. Cependant et afin de palier à certaines des limites du modèle Gummel-Poon, le modèle VBIC a été proposé comme une alternative par un groupe de personnes représentatives de l'industrie de fabrication des transistors bipolaires. Ce modèle qui est une extension directe du modèle Gummel-Poon présente l'inconvénient du nombre élevé de paramètres à extraire. Les autres modèles (MEXTRAM et HICUM) ont été développés dans le cadre d'initiatives individuelles de certaines fonderies afin de simuler les transistors bipolaires fabriqués par leurs propres procédés [86].

Malgré l'utilisation des modèles compacts semi-physiques commerciaux pour simuler les performances des transistors HBTs, les résultats des simulations ne sont pas suffisamment satisfaisants. Et ceci faute de ne pas modéliser convenablement les phénomènes physiques complexes régissant le mode d'opération de ce type de transistors. Plusieurs travaux de recherches extensives ont été alors effectués ces dernières années [58]-[80], [87]-[90] et ceci afin d'améliorer les capacités des modèles semi-physiques de simuler les caractéristiques des transistors HBTs. Les modèles générés par ces travaux ont particulièrement étendu la topologie et les formulations analytiques du modèle Gummel-Poon pour qu'il puisse simuler des phénomènes tels que l'effet d'auto-échauffement, l'effet l'avalanche, l'effet du délai associé au temps de transit, l'effet d'ionisation, l'effet Kirk et les effets des courants de fuite non idéals et les courants de recombinaison à la surface du transistor.

Les caractéristiques des modèles Gummel-Poon modifiés pour modéliser les transistors HBTs semblent être avantageuses comparées à celles du modèle VBIC [91] surtout au niveau de la facilité d'extraction des paramètres du modèle ainsi que l'implantation du modèle en soi-même dans les simulateurs de circuits. Par conséquent et dans les paragraphes suivants de ce chapitre, nous nous intéressons aux modèles Gummel-Poon standard et Gummel-Poon modifiés.

4.2.1 Description du modèle Gummel-Poon standard

Ce modèle a été proposé par Gummel et Poon pour simuler les caractéristiques dynamiques et statiques des transistors bipolaires à homojonctions BJTs [73].

4.2.1.1 Modélisation statique

Le modèle Gummel-Poon montré dans la figure 4.1 est capable de décrire le comportement statique du transistor bipolaire à homojonction BJT dans ses quatre régimes de fonctionnement, direct, inverse, saturé et bloqué [73].

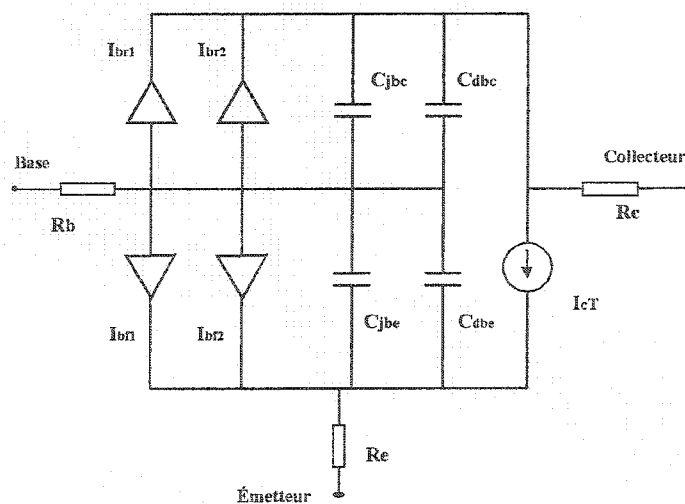


Figure 4.1: Circuit équivalent du modèle Gummel-Poon [73].

Sur la figure 4.1, R_b , R_c , et R_e représentent les résistances d'accès du transistor. Le courant total de la source de courant du collecteur I_{cT} est modélisé par la formulation suivante :

$$I_{cT} = I_{cf} - I_{cr} \quad (4.1)$$

I_{cf} est la composante du courant du collecteur en mode direct. I_{cr} est la composante du courant du collecteur en mode inverse.

$$I_{cf} = I_{scf} \left(\exp\left(\frac{V_{be}}{n_{cf} K T_0 / q}\right) - 1 \right) \quad (4.2)$$

$$I_{cr} = I_{scr} \left(\exp\left(\frac{V_{bc}}{n_{cr} K T_0 / q}\right) - 1 \right) \quad (4.3)$$

n_{cf} , n_{cr} , I_{scf} , I_{scr} sont les facteurs d'idéalité et les courants de saturation du collecteur en mode direct et inverse.

Le courant total de la base I_{bT} est modélisé par la formulation suivante :

$$I_{bT} = I_{bf1} + I_{bf2} - I_{br1} - I_{br2} \quad (4.4)$$

I_{bf1} et I_{bf2} sont les composantes du courant de la base en mode direct. I_{br1} et I_{br2} sont les composantes du courant de la base en mode inverse.

$$I_{bf1} = I_{sbf} \left(\exp\left(\frac{V_{be}}{n_{bf} K T_0 / q}\right) - 1 \right) \quad (4.5)$$

$$I_{bf2} = \frac{I_{cf}}{\beta_f} \quad (4.6)$$

$$I_{br1} = I_{sbr} \left(\exp\left(\frac{V_{bc}}{n_{br} K T_0 / q}\right) - 1 \right) \quad (4.7)$$

$$I_{br2} = \frac{I_{cr}}{\beta_r} \quad (4.8)$$

n_{bf} , n_{br} , I_{sbf} , I_{sbr} sont les facteurs d'idéalité et les courants de saturation de la base en mode direct et inverse. β_f et β_r sont les gains en courant en mode direct et inverse. Gummel et Poon [73] ont conclu que l'utilisation d'un ensemble de deux diodes en parallèle pour simuler chaque jonction permet de tenir compte de la dépendance du gain β avec la polarisation. Plus précisément, une diode dans chaque ensemble correspond au courant dû à la recombinaison électrons-trous qui se produit dans la région de charge d'espace de chaque jonction. Cette composante de courant est représentée par le facteur d'idéalité n_{bf} en opération directe. L'autre diode dans chaque ensemble est directement proportionnelle à une des composantes de la source de courant entre le collecteur et l'émetteur.

4.2.1.2 Modélisation dynamique

Les courants réactifs sont modélisés par quatre capacités : deux capacités de jonction liées au courant de déplacement dans les régions désertes des deux jonctions base-collecteur et base-émetteur et deux capacités de diffusion liées aux variations des charges stockées dans le composant.

▪ Capacités de jonction

Les expressions des capacités de jonction découlent des modélisations physiques conventionnelles. Les capacités de jonction d'émetteur et de collecteur sont données par les formules suivantes :

$$C_{bej} = c_{je} \left(1 - \frac{V_{be}}{V_{je}} \right)^{-m_{je}} \quad (4.9)$$

$$C_{bcj} = c_{jc} \left(1 - \frac{V_{bc}}{V_{jc}} \right)^{-m_{jc}} \quad (4.10)$$

▪ Capacités de diffusion

Les capacités de diffusion d'émetteur et du collecteur sont données par les formules suivantes :

$$C_{dbe} = \tau_f \frac{\partial I_{bf}}{\partial V_{be}} \quad (4.11)$$

Avec $I_{bf} = I_{bf1} + I_{bf2}$ est le courant total de la base en mode direct.

$$C_{dbc} = \tau_r \frac{\partial I_{br}}{\partial V_{bc}} \quad (4.12)$$

Avec $I_{br} = I_{br1} + I_{br2}$ est le courant total de la base en mode inverse. τ_f et τ_r sont respectivement les temps de diffusion dans les jonctions base-émetteur et base-collecteur.

4.2.2 Les modèles Gummel-Poon modifiés

Ce paragraphe dresse les principales différences entre les caractéristiques des transistors BJT et HBT ainsi que les motivations des travaux effectués dans la littérature pour modifier et améliorer le modèle Gummel-Poon présenté dans le paragraphe précédent et ceci afin de simuler les caractéristiques des transistors HBTs.

La figure 4.2 présente les tracés de Gummel directs d'un transistor bipolaire à hétérojonction de type GaInp/GaAs. On peut constater sur cette figure que le courant de base de ces transistors est dominé par le courant de base non idéal qui présente un coefficient d'idéalité différent de celui du courant collecteur, contrairement au transistor bipolaire à homojonction et pour lequel un gain en courant peut être défini dans la gamme de polarisation habituelle. Ce gain en courant noté β_f dans le modèle du BJT, devient un paramètre inutile pour la modélisation du courant de base du transistor HBT.

Ce dernier doit être modélisé dans le cas général par une ou plusieurs diodes non idéales. En conséquence, la formulation du courant de la base dans le modèle Gummel-Poon ne convient pas pour la modélisation du courant de la base du transistor HBT.

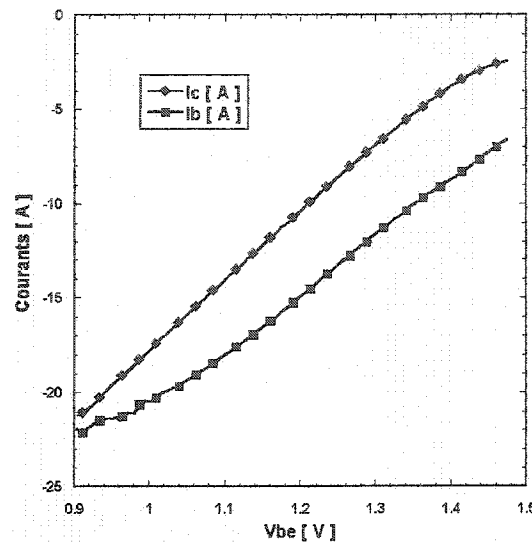


Figure 4.2: Tracés de Gummel directs du transistor HBT GaInP/GaAs (échelle logarithmique pour les courants).

Le mode d'opération des transistors bipolaires à hétérojonctions est caractérisé par des mécanismes de réduction du gain en courant, comme l'effet Kirk [92]. Ces mécanismes, qui ne sont pas pris en compte dans le modèle électrique du BJT, doivent être inclus dans le modèle du HBT et ceci si l'on souhaite disposer d'un modèle capable de prédire le comportement du composant pour des régimes de fonctionnement fortement non-linéaires.

La prise en compte de l'auto-échauffement est un aspect fondamental pour rendre compte de manière précise des caractéristiques électriques des transistors HBTs. Ce composant qui est généralement destiné à des applications de puissance est souvent réalisé sur des substrats à faible conductivité thermique. La prise en compte de l'auto-échauffement du transistor est l'aspect majeur qui fait la différence entre la modélisation des HBTs et des BJTs. Le modèle Gummel-Poon ne tient pas compte des variations de température liées à

l'auto-échauffement dans le composant même, et la température est figée à la même valeur le long de la simulation. Vu la forte dépendance thermique des performances du HBT et son utilisation dans des circuits d'amplification de puissance où sa température sera fortement modulée par son excitation dynamique et non figée par les conditions statiques, il est fondamental d'introduire la prise en compte de l'auto-échauffement dans son modèle électrique.

L'effet distribué de la jonction base-collecteur est un aspect important à prendre en considération dans le circuit équivalent du transistor HBT afin de représenter la constitution physique de ce composant. En outre, le sous-circuit modélisant l'effet distribué de la jonction base-collecteur est essentiel pour que le modèle puisse prédire convenablement les caractéristiques RF du transistor.

Plusieurs travaux de recherche [74]-[80], [84]-[89], [91]-[96] ont été menés afin d'élaborer des modèles ayant comme noyau le modèle Gummel-Poon mais incluant d'autres éléments afin de tenir compte des différents aspects mentionnés ci-haut et qui sont relatifs aux transistors HBTs. Tous ces modèles sont regroupés sous le nom de modèles Gummel-Poon modifiés.

Dans le cadre des travaux de notre projet de recherche, nous avons opté pour l'élaboration d'un modèle Gummel-Poon modifié dont la topologie, les formulations et la procédure d'extraction seront présentées dans le reste de ce chapitre.

4.3 Une stratégie systématique d'extraction du modèle Gummel-Poon modifié du transistor HBT

Un aspect aussi important que la topologie et les formulations du modèle grand-signal du transistor HBT est la procédure à adopter pour l'extraction des différents paramètres du modèle. Plusieurs travaux de recherches ont rapporté des procédures d'extraction des

différents paramètres des modèles Gummel-Poon modifiés [74]-[80]. D'une façon générale, certaines de ces procédures ne sont pas explicites, d'autres utilisent des routines d'optimisation ou des informations additionnelles relatives à la composition physique du transistor. En résumé, les procédures déjà publiées dans la littérature présentent les limites suivantes :

- Certaines procédures utilisent des ajustements manuels à plusieurs itérations pour déterminer avec précision les courants de saturation et les facteurs d'idéalité des différentes diodes du modèle [55]. D'autres méthodes déterminent ces paramètres moyennant une procédure qui se base sur des algorithmes de décompositions matricielles complexes et qui supposent la pré-connaissance avec précision des résistances d'accès du transistor [74].
- La majorité des procédures antérieures tiennent compte de l'effet thermique dans la variation du courant de saturation et du facteur d'idéalité en fonction de la température. Ceci nécessite plusieurs procédures d'optimisations assez complexes. En outre, cette manière de tenir compte de l'effet thermique ne permet pas nécessairement de bien concorder simultanément les caractéristiques de sortie du transistor I_c-V_{ce} à I_b constant et I_c-V_{ce} à V_{be} constante [74]-[95].
- L'implantation du délai τ dans les capacités de diffusions ne permet pas une consistance entre le modèle grand-signal et le modèle petit-signal. En outre et afin de tenir compte de ce paramètre, certaines procédures antérieures nécessitent des mesures supplémentaires de la variation de la capacité base-émetteur C_{be} en fonction de la tension de polarisation V_{be} [97].
- Certaines procédures antérieures ne tiennent pas compte de la dépendance de la résistance intrinsèque R_{bb} en fonction de la polarisation ce qui ne permet pas une consistance entre le modèle grand-signal et le modèle petit-signal.

- Certaines procédures antérieures ne tiennent pas compte de la variation de la résistance thermique en fonction de la puissance dissipée ce qui sous-estime la sensibilité de certains paramètres du modèle à la variation dynamique de la température de jonction. En outre, certaines procédures négligent la présence de la capacité thermique dans le modèle ce qui peut avoir pour inconvénient de ne pas bien concorder les caractéristiques RF du transistor surtout à basses fréquences [98]-[99].
- Les formulations mathématiques proposées dans certaines procédures ne permettent pas de décrire avec précision la dépendance en fonction de la polarisation (surtout de la dépendance du courant du collecteur) de certains paramètres intrinsèques du modèle grand-signal [55], [100].

Afin de faciliter l'élaboration d'un modèle grand-signal fiable et précis du transistor HBT, il y a donc un besoin accru d'élaborer une stratégie systématique et explicite d'extraction des paramètres du circuit équivalent du modèle. Dans le chapitre 3, nous avons présenté une méthode analytique et directe pour extraire les paramètres du modèle petit-signal pour plusieurs points de polarisation. Dans le reste de ce chapitre, nous présentons la topologie adoptée du modèle grand-signal ainsi qu'une stratégie systématique, directe et détaillée pour l'extraction des différents paramètres de ce modèle. En outre, cette stratégie assure une consistance entre le modèle grand-signal et le modèle petit-signal du transistor HBT. La procédure d'extraction des paramètres du modèle grand-signal a été appliquée à un transistor HBT GaInP/GaAs 2x25_B μm^2 en configuration émetteur commun.

4.3.1 La topologie adoptée du modèle Gummel-Poon modifié

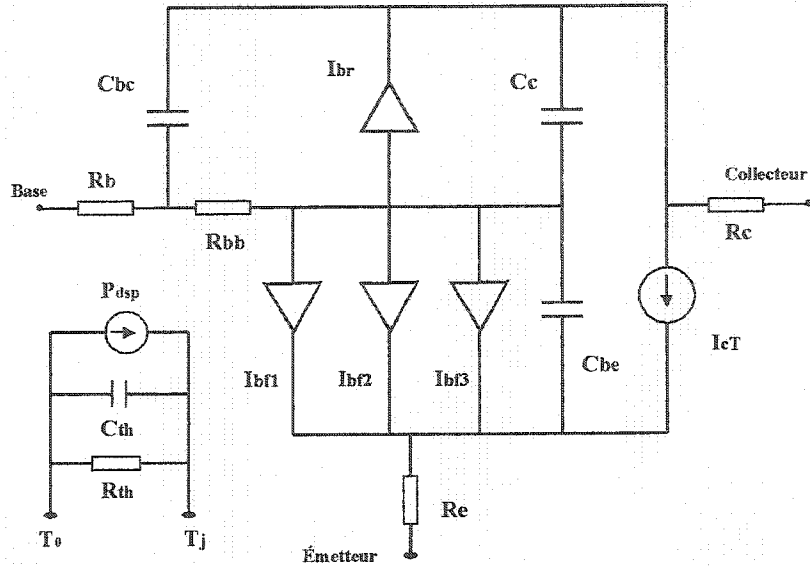


Figure 4.3: Circuit équivalent du modèle grand-signal adopté du HBT.

La figure 4.3 présente la topologie adoptée du modèle grand-signal du transistor HBT. Cette topologie est proche de celle utilisée par d'autres groupes de recherche [95]-[96]. Dans cette topologie, quatre diodes sont utilisées afin de tenir compte des courants des jonctions base-émetteur ($I_{bf1} + I_{bf2} + I_{bf3}$) et base-collecteur I_{br} . Le courant total direct et inverse du courant collecteur-émetteur est représenté par la source $I_{cT} = I_{cf} - I_{cr}$. I_{cf} est le courant collecteur-émetteur direct, I_{cr} est le courant collecteur-émetteur inverse. La formulation de cette source de courant englobe le délai τ . C_{be} et $C_c + C_{bc}$ représentent les capacités totales de jonction et de diffusion base-émetteur et base-collecteur. R_b , R_c et R_e sont les résistances d'accès du transistor. L'effet distribué de la jonction base-collecteur est représenté par la résistance de base intrinsèque R_{bb} et la capacité externe base-collecteur C_{bc} . La température est modélisée en utilisant un circuit thermique équivalent montré dans la figure 4.3. Les deux branches de ce circuit contiennent la résistance thermique R_{th} et la capacité thermique C_{th} . Le courant qui passe dans ces branches est

déterminé par la puissance dissipée dans le transistor (P_{dsp}). Le circuit thermique établi ainsi une relation simplifiée entre la température de la jonction émetteur et la puissance dissipée dans le transistor. La température est donc transformée en une grandeur électrique fictive dont le simulateur ajuste la valeur à chaque instant.

Les paramètres du modèle grand-signal du HBT dans ce travail sont déterminés en utilisant les différentes caractéristiques statiques (courant continu CC) et les paramètres S à différents points de polarisation dans la bande de fréquence utile. Durant le développement du modèle non-linéaire, l'effet de chaque paramètre du circuit équivalent intrinsèque est étudié et identifié.

4.3.2 Modélisation de l'effet thermique

La modélisation de l'effet thermique dans les transistors HBTs GaInP/GaAs est important dans la détermination de leurs performances surtout en mode grand-signal. L'effet thermique résulte du fait que lorsque le transistor dissipe de la puissance, la chaleur produite va s'accumuler sur la jonction du transistor causant ainsi l'augmentation de sa température et ceci dû à la résistivité élevée du matériau GaAs. Par ailleurs, il y a deux conséquences majeures à l'augmentation de la température : (1) la réduction de la tension de barrière de la jonction base-émetteur et (2) l'augmentation de l'injection des trous de la base vers l'émetteur [95].

La première conséquence est responsable de l'augmentation du courant du collecteur dans les conditions de polarisation à V_{be} constante et la deuxième est responsable de la réduction du courant du collecteur dans les conditions de polarisation à I_b constant [95].

La prise en compte de l'effet thermique dans le modèle électrique du HBT a suscité de nombreux travaux de recherche [94]-[96], [101]-[107]. Cet effet est le plus souvent modélisé par la variation du courant de saturation et du facteur d'idéalité des différentes

diodes en fonction de la température. Cependant, une façon alternative plus simple est de tenir compte de cet effet dans l'augmentation par un incrément V_{TH} des tensions V_{be} et V_{bc} en fonction de la puissance dissipée [95] (relations 4.13 et 4.15). Ces tensions servent à calculer les courants directs et inverses de la base et du collecteur :

$$V_{be}(P_{dsp}) = V_{beT_0} + V_{THi} \quad (4.13)$$

$$V_{THi} = \alpha_i \left| \frac{\partial V_{be}}{\partial T} \right|_{T_0, P_{dsp}} \Delta T \quad (4.14)$$

$$V_{bc}(P_{dsp}) = V_{bcT_0} + V_{THj} \quad (4.15)$$

$$V_{THj} = \alpha_j \left| \frac{\partial V_{bc}}{\partial T} \right|_{T_0, P_{dsp}} \Delta T \quad (4.16)$$

$$\Delta T = (T_j - T_0) = R_{th} P_{dsp} \quad (4.17)$$

V_{beT_0} et V_{bcT_0} sont respectivement les tensions base-émetteur et base-collecteur à la température ambiante T_0 . P_{dsp} est la puissance dissipée dans le transistor. α_i et α_j sont des coefficients d'ajustement. L'avantage de l'utilisation des coefficients α_i est d'éviter l'emploi d'un terme supplémentaire modélisant la variation du gain en courant en fonction de la température comme ça été le cas des modèles grand-signal développés dans [95]-[96].

- L'évolution du terme $\left. \frac{\partial V_{be}}{\partial T} \right|_{T_0, P_{dsp}}$ dans la relation (4.14) en fonction de la puissance dissipée P_{dsp} est déterminée à partir des caractéristiques du Gummel directes à différentes températures (figures 4.4, 4.5). Cette évolution est linéaire et peut être facilement simulée moyennant la formule suivante :

$$F_{V_{be}} = x_1 P_{dsp} + x_2 \quad (4.18)$$

Les coefficients de la fonction $F_{V_{be}}$ sont donnés dans le tableau 4.1.

Paramètres	Valeurs
x_1	54.12e-5
x_2	-10.83e-4

Tableau 4.1: Valeurs des coefficients de la formule $F_{V_{be}}$.

La figure 4.6 illustre une comparaison entre les valeurs du terme $\left. \frac{\partial V_{be}}{\partial T} \right|_{T_0, P_{dsp}}$ extraites à partir des mesures et celles simulées par la fonction $F_{V_{be}}$.

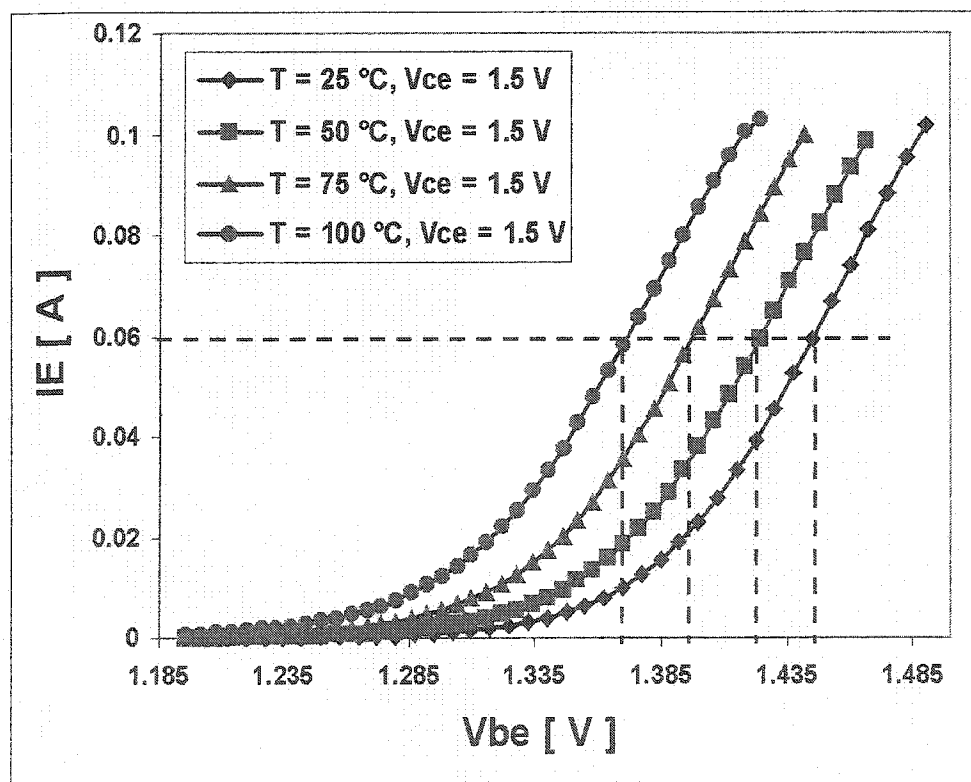


Figure 4.4: Caractéristiques de Gummel directes pour différentes températures.

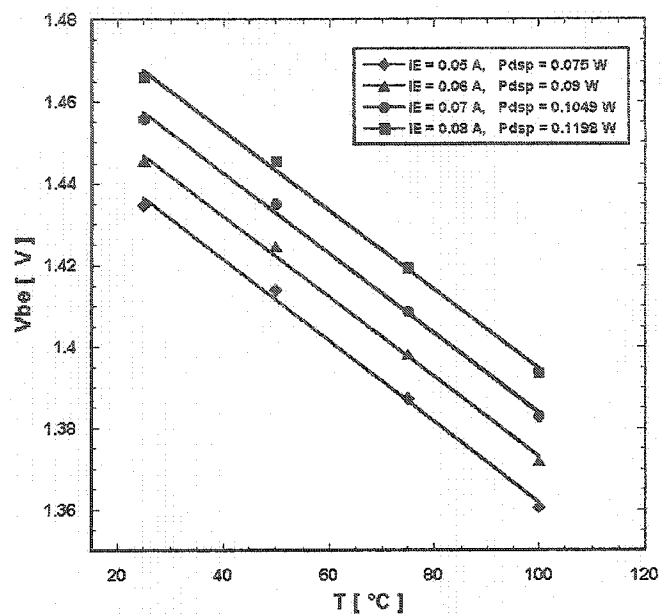


Figure 4.5: Variation de la tension base-émetteur V_{be} en fonction de la température pour différents courants d'émetteur I_E .

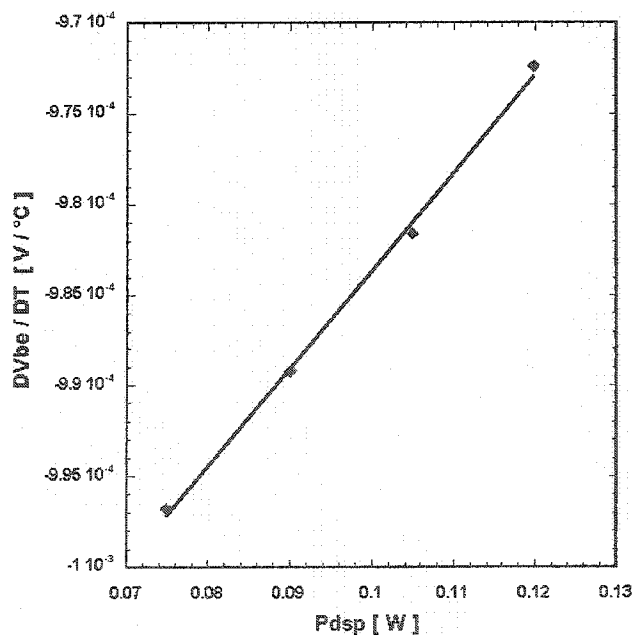


Figure 4.6: Variation de la pente $\frac{\partial V_{be}}{\partial T}$ en fonction de la puissance dissipée.

- L'évolution du terme $\left. \frac{\partial V_{bc}}{\partial T} \right|_{T_0, P_{dsp}}$ dans la relation (4.16) en fonction de la puissance dissipée P_{dsp} est déterminée à partir des caractéristiques du Gummel inverses à différentes températures (figures 4.7, 4.8). Cette évolution peut être simulée moyennant la formule suggérée suivante :

$$F_{V_{bc}} = - \frac{y_3 P_{dsp} + y_4}{P_{dsp}^2 + y_1 P_{dsp} + y_2} \quad (4.19)$$

Une routine d'optimisation a été implantée dans le logiciel Matlab afin de déterminer les coefficients de la fonction $F_{V_{bc}}$. Ces coefficients sont donnés dans le tableau 4.2. La figure 4.9 illustre une comparaison entre les valeurs du terme $\left. \frac{\partial V_{bc}}{\partial T} \right|_{T_0, P_{dsp}}$ à différentes puissances dissipées extraites à partir des mesures et celles simulées par la fonction $F_{V_{bc}}$.

Paramètres	Valeurs
y_1	3.643
y_2	0.1107
y_3	29.98 e-4
y_4	1.57 e-4

Tableau 4.2: Valeurs des coefficients de la formule $F_{V_{bc}}$

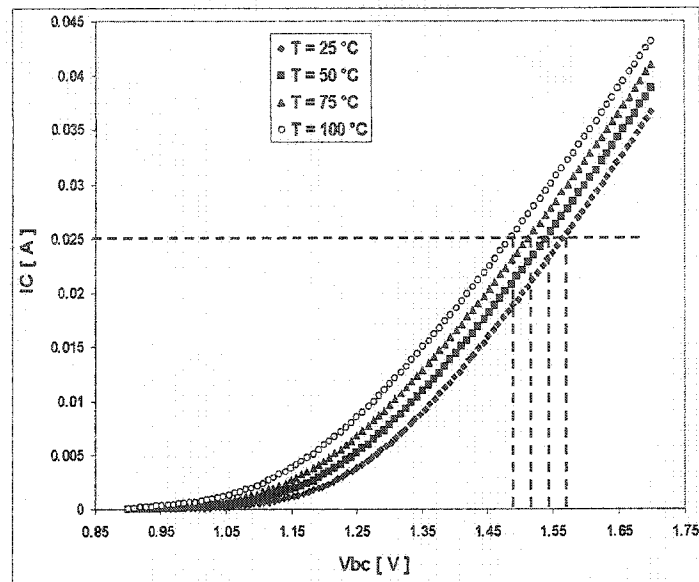


Figure 4.7: Caractéristiques de Gummel inverses I_C - V_{bc} pour différentes températures ambiantes.

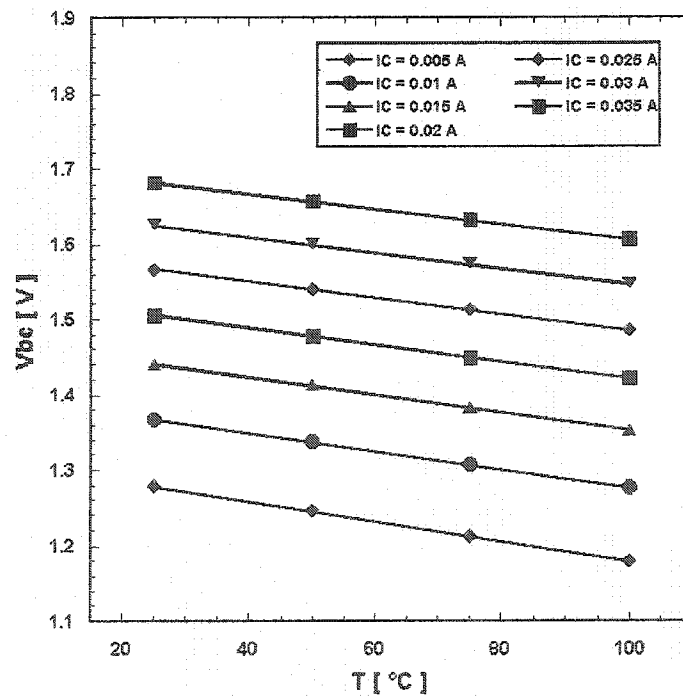


Figure 4.8: Variation de la tension base-collecteur V_{bc} en fonction de la température pour différents courants du collecteur I_C .

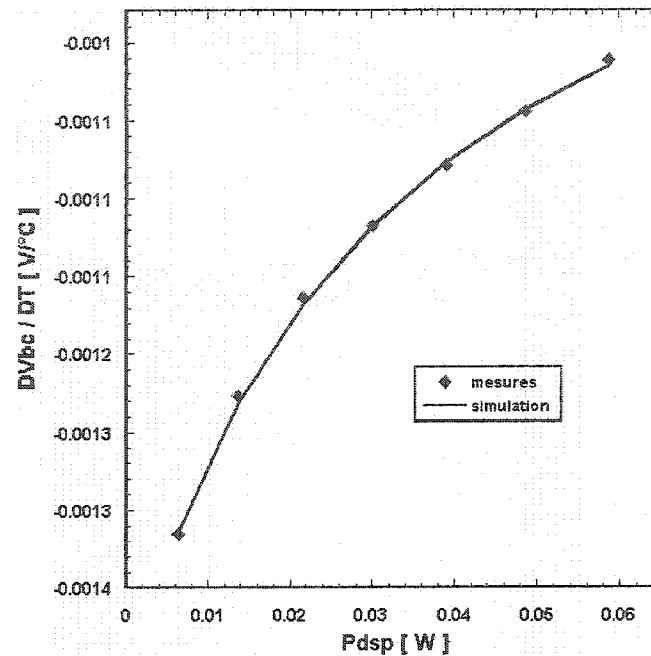


Figure 4.9: Variation du terme $\frac{\partial V_{bc}}{\partial T}$

en fonction de la puissance dissipée dans le transistor.

4.3.3 Une nouvelle procédure systématique pour l'extraction des paramètres du circuit thermique

La prise en compte de l'effet thermique dans le modèle du transistor HBT est un aspect fondamental pour rendre compte de manière précise des caractéristiques électriques du dispositif. Deux éléments essentiels constituent le circuit thermique (figure 4.3) : ce sont la résistance et la capacité thermiques (R_{th} et C_{th}). Dans ce qui suit, nous présentons une nouvelle procédure que nous avons élaborée pour la détermination de ces deux éléments.

4.3.3.1 Extraction de la résistance thermique

Plusieurs différentes méthodes d'extraction de la résistance thermique des transistors HBTs ont été proposées dans la littérature. Certaines de ces méthodes [103] utilisent des données technologiques spécifiques relatives aux dimensions géométriques et à la

constitution physique des transistors. D'autres techniques utilisent des mesures électriques qui exploitent les variations du gain du transistor et de la tension base-émetteur V_{be} en fonction de la température et de la puissance dissipée [104]-[107]. La résistance thermique déterminée par ces techniques est fixe et ne dépend pas de la puissance dissipée dans le transistor. Ceci a pour effet de surestimer la sensibilité de la tension base-émetteur et du gain vis-à-vis la température de jonction. Ces techniques nécessitent également des mesures spécifiques qui ne sont pas souvent facilement disponibles. Des récentes techniques ont été élaborées pour déterminer la résistance thermique à partir des caractéristiques I_c - V_{ce} à différentes températures [105]-[107]. Cependant, il a été démontré que la résistance thermique déterminée à partir du gain du transistor est moins précise que si elle était déterminée à partir de la tension V_{be} [104].

La technique de détermination de la résistance thermique que nous proposons exploite les mesures de Gummel en mode direct (I_c et I_b en fonction de V_{be}) relevées pour différentes températures ambiantes et pour différentes tensions de polarisation V_{ce} . Ces mesures sont souvent aisément disponibles car elles sont indispensables pour l'extraction des paramètres du modèle statique grand-signal du transistor HBT.

Dans la référence [104], il a été démontré qu'à courant d'émetteur constant (I_E), la tension base-émetteur V_{be} varie avec la température de jonction d'émetteur T_j . Cette variation pouvant être considérée linéaire si l'intervalle de température exploré est suffisamment petit. On peut alors mesurer la sensibilité de la tension V_{be} vis-à-vis la température en faisant varier la température du support du transistor à puissance dissipée constante.

Ainsi, autour d'une température quelconque T_1 ($T_1 \geq T_0$), l'expression de la tension V_{be} (à la température T_j) peut s'écrire :

$$V_{be}(T_j) = V_{be1} + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_1} (T_j - T_1) \quad (4.20)$$

V_{beI} est la tension base-émetteur à la température T_I .

Sachant que $T_j = T_0 + R_{th} P_{dsp}$, où T_0 est la température ambiante, l'équation (4.20) devient :

$$V_{be}(T_0, P_{dsp}) = V_{beI} + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_I} (T_0 - T_I) + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_I} R_{th} P_{dsp} \quad (4.21)$$

D'une part si on considère le paramètre $Pte_V_{be_T}$ comme la pente de la variation linéaire de la tension V_{be} en fonction de la température et ceci à puissance dissipée constante P_{dsp} (courant émetteur I_E fixe, figure 4.5), on obtient :

$$Pte_V_{be_T} = \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_I} \quad (4.22)$$

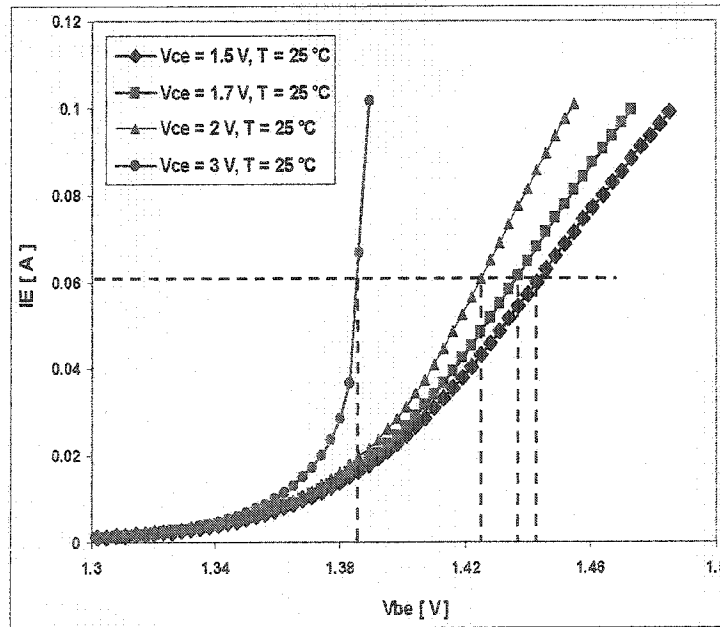


Figure 4.10: Caractéristiques de Gummel directes I_E - V_{be} pour différentes tensions V_{ce} .

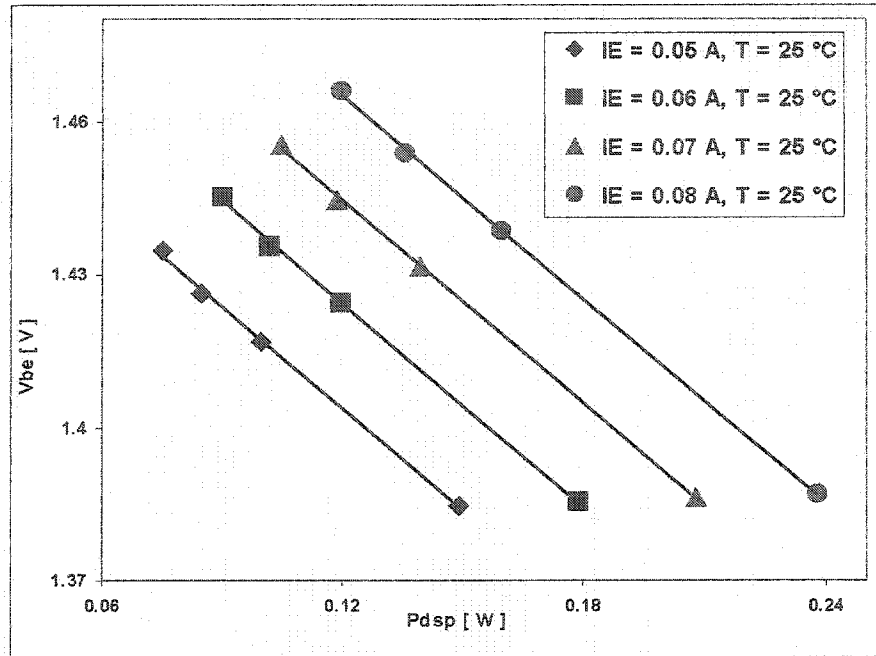


Figure 4.11: Variation de la tension base-émetteur V_{be} en fonction de la puissance pour différents courants d'émetteur I_E .

D'autre part, si on considère le paramètre $Pte_{V_{be}P_{dsp}}$ comme la pente de la variation linéaire de la tension V_{be} en fonction de la puissance dissipée P_{dsp} (correspondant à un courant I_E donné) et ceci en maintenant la température T_I constante (figure 4.11), on obtient:

$$Pte_{V_{be}P_{dsp}} = \left. \frac{\Delta V_{be}}{\Delta T} \right|_{I_E} R_{th} \quad (4.23)$$

En conséquence, le rapport des deux paramètres $Pte_{V_{be}P_{dsp}}$ et $Pte_{V_{be}T}$ permet de déterminer la résistance thermique à une puissance dissipée P_{dsp} et à un courant I_E fixe.

$$R_{th} = \frac{Pte_{V_{be}P_{dsp}}}{Pte_{V_{be}T}} \Big|_{I_E} \quad (4.24)$$

Il est à noter que pour une puissance dissipée constante P_{dsp} , la variation de la tension V_{be} en fonction de la température est linéaire comme illustrée par la figure 4.5.

En répétant cette procédure de détermination de la résistance thermique R_{th} pour différentes valeurs du courant d'émetteur I_E , on peut déterminer la variation de la résistance thermique en fonction de la puissance dissipée (figure 4.12). Cette variation est linéaire et peut être représentée par l'équation suivante :

$$R_{th}(P_{dsp}) = 311.6 P_{dsp} + 646.3 \quad (4.25)$$

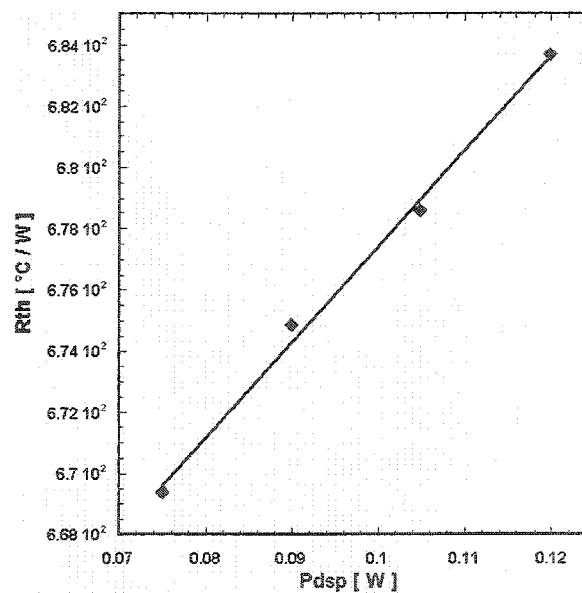


Figure 4.12: Evolution de la résistance thermique en fonction de la puissance dissipée.

Les avantages de la technique élaborée de détermination de la résistance thermique sont les suivants :

- Elle exploite uniquement les mesures de Gummel directes sans avoir besoin des mesures supplémentaires des caractéristiques I_c - V_{ce} à différentes températures.

- Cette technique est systématique et rapide.
- Elle permet de déterminer l'évolution de la résistance thermique en fonction de la puissance dissipée.
- Cette technique utilise les mesures de la tension V_{be} à différentes températures ambiantes et puissances dissipées. Elle est donc plus précise que les méthodes qui utilisent les mesures du gain à différentes températures ambiantes et puissances dissipées [104].

4.3.3.2 Extraction de la capacité thermique

Les méthodes déjà publiées pour la détermination de la capacité thermique (C_{th}) se basent sur la mesure de la constante de temps thermique du courant du collecteur et ceci en réponse à une impulsion du courant injectée à la base [108]. En l'absence de telles mesures spécifiques, nous avons élaboré une procédure alternative pour déterminer la capacité thermique. L'idée originale de cette procédure est basée sur la remarque que l'effet thermique n'affecte les caractéristiques RF du transistor qu'à basses fréquences [98], [99]. En d'autres termes, la capacité thermique a pour impact de réduire l'effet de la variation de la température sur les caractéristiques du transistor à hautes fréquences. Ainsi, la capacité thermique peut être déterminée par optimisation sur sa valeur afin que le modèle grand-signal puisse reproduire les paramètres S mesurés du transistor pour tous les points de polarisation et ceci sur toute la bande de fréquence utile. Une illustration sur la détermination de la capacité thermique est présentée dans le chapitre 5 après avoir implanté le modèle grand-signal dans le logiciel ADS. Nous rappelons que la capacité thermique intervient dans le calcul de la variation de la température dans le transistor de la manière suivante :

$$\Delta T = T_j - T_0 = \Delta Z_{th} P_{dsp} \quad (4.26)$$

$$\text{avec } Z_{th} = \frac{R_{th}}{1 + j \omega R_{th} C_{th}} \quad (4.27)$$

$$\text{d'où } \Delta T = \frac{R_{th} P_{dsp}}{\sqrt{1 + (\omega R_{th} C_{th})^2}} \quad (4.28)$$

4.3.4 Extraction des paramètres du modèle statique

Les résistances d'accès sont déterminées par la méthode de 'fly-back' illustrée dans la référence [55]. Les valeurs de ces paramètres sont données dans le tableau 4.3.

Paramètres	Valeurs
R_b [Ω]	1.3
R_e [Ω]	1.205
R_c [Ω]	4.9

Tableau 4.3: Valeurs des résistances d'accès du transistor.

4.3.4.1 Détermination des paramètres gouvernant les courants du collecteur et de la base en régime direct

La détermination des paramètres gouvernant le régime direct se fait à partir des tracés de Gummel directs. Ces tracés représentent les variations des courants de la base et du collecteur en échelle logarithmique en fonction de la tension appliquée à la jonction base-émetteur et ceci lorsque la tension appliquée à la jonction base-collecteur est nulle ou de faible valeur.

▪ Courant collecteur

Le courant du collecteur direct est représenté par le terme I_{cf} :

$$I_{cf} = I_{scf} \left(\exp\left(\frac{V_{be\text{int}} + \alpha_1 \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{cf} KT_0/q}\right) - 1 \right) \quad (4.29)$$

$V_{be\text{int}}$ est la tension aux bornes base et émetteur internes :

$$V_{be\text{int}} = V_{be} - R_e (I_{bf} + I_{cf}) - R_b I_{bf} \quad (4.30)$$

V_{be} est la tension aux bornes base et émetteur externes.

Le coefficient α_1 dans l'expression du courant du collecteur permet d'ajuster le terme modélisant l'effet thermique dans le courant du collecteur direct et ceci afin de mieux concorder les mesures de Gummel directes.

Les paramètres facteur d'idéalité et courant de saturation ainsi que le coefficient α_1 sont déterminés en exploitant le tracé de Gummel (en échelle logarithmique) et ceci en utilisant deux algorithmes que nous avons élaborés pour cette finalité.

▪ Détermination du facteur d'idéalité et du coefficient α_1

L'équation du courant du collecteur $I_{cf} = I_{scf} \left(\exp\left(\frac{V_{be\text{int}} + \alpha_1 \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{cf} KT_0/q}\right) - 1 \right)$ peut être

écrite sous la forme :

$$\log(I_{cf}) = \log(I_{scf}) + \log\left(\exp\left(\frac{V_{be\text{int}} + \alpha_1 \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{cf} KT_0/q}\right) - 1\right) \quad (4.31)$$

En prenant un point initial (I_{cf0i}, V_{be0i}) du tracé de Gummel et en utilisant l'équation (4.31), on peut éliminer le terme $\log(I_{scf})$ comme suit :

$$\log(I_{cf}) - \log(I_{cf0i}) = \log\left(\exp\left(\frac{V_{beint} + \alpha_1 \left|\frac{\partial V_{be}}{\partial T}\right| \Delta T}{n_{cf} K T_0 / q}\right) - 1\right) - \log\left(\exp\left(\frac{V_{beint0i} + \alpha_1 \left|\frac{\partial V_{be}}{\partial T}\right| \Delta T}{n_{cf} K T_0 / q}\right) - 1\right) \quad (4.32)$$

Avec $I_{cf} > I_{cf0i}$ et $V_{be} > V_{be0i}$.

Ainsi pour chaque point (I_{cff}, V_{bej}) du tracé de Gummel, on peut définir une fonction FCT_{ij} comme suit :

$$FCT_{ij} = \left[\log(I_{cff}) - \log(I_{cf0i}) - \log\left(\exp\left(\frac{V_{beintj} + \alpha_1 \left|\frac{\partial V_{be}}{\partial T}\right| \Delta T}{n_{cf} K T_0 / q}\right) - 1\right) + \log\left(\exp\left(\frac{V_{beint0i} + \alpha_1 \left|\frac{\partial V_{be}}{\partial T}\right| \Delta T}{n_{cf} K T_0 / q}\right) - 1\right) \right] \quad (4.33)$$

Avec $I_{cff} > I_{cf0i}$ et $V_{bej} > V_{be0i}$.

Le facteur d'idéalité n_{cf} et le coefficient α_1 peuvent donc être déterminés en minimisant la fonction erreur matricielle $[FCT_{ij}]$ pour tous les points (I_{cff}, V_{bej}) et (I_{cf0i}, V_{be0i}) possibles du tracé de Gummel.

L'avantage de cet algorithme est qu'il ne néglige pas l'effet du courant de saturation dans l'équation (4.31) ainsi il détermine le facteur d'idéalité d'une façon précise, unique et rapide. La figure 4.13 illustre la distribution de la fonction erreur $[FCT_{ij}]$ pour l'extraction du facteur d'idéalité du courant du collecteur.

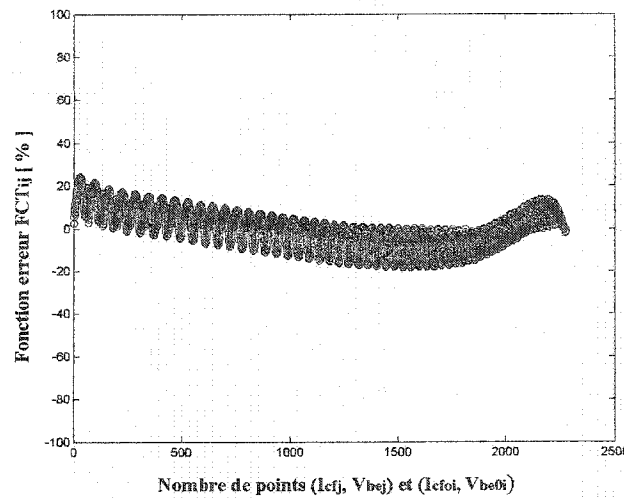


Figure 4.13: Distribution de la fonction erreur pour le calcul des paramètres n_{cf} et α_I du courant I_{cf} .

▪ Détermination du courant de saturation

Après avoir déterminé le facteur d'idéalité et le coefficient α_I et sachant l'équation (4.31), le courant de saturation peut être déterminé à partir de l'intercepte de la courbe de $\log(I_{cf})$

tracée en fonction de la variable $\log(\exp(\frac{V_{beint} + \alpha_I \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{cf} K T_0 / q}) - 1)$.

Deux programmes basés sur les algorithmes présentés ci-haut ont été implantés dans le logiciel Matlab afin de déterminer le facteur d'idéalité, le coefficient α_I et le courant de saturation du courant direct du collecteur (tableau 4.4).

▪ Courant de base

Le courant direct total de la base est représenté par la somme des courants I_{bf1} , I_{bf2} et I_{bf3} :

$$I_{bf} = I_{bf1} + I_{bf2} + I_{bf3} \quad (4.34)$$

$$I_{bf1} = I_{sbf1} \left(\exp\left(\frac{V_{beint}}{n_{bf1} K T_0 / q}\right) - 1 \right) \quad (4.35)$$

$$I_{bf2} = I_{sbf2} \left(\exp\left(\frac{V_{beint} + \alpha_2 \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{bf2} KT_0/q}\right) - 1 \right) \quad (4.36)$$

$$I_{bf3} = I_{sbf3} \left(\exp\left(\frac{V_{beint} + \alpha_3 \left| \frac{\partial V_{be}}{\partial T} \Delta T \right|}{n_{cf} KT_0/q}\right) - 1 \right) \quad (4.37)$$

Par rapport au courant de la base direct total, l'effet de chacune des courants I_{bfl} , I_{bf2} et I_{bf3} se manifeste le plus dans respectivement les régions I, II et III de la figure 4.15. Les coefficients α_2 et α_3 dans les expressions (4.36) et (4.37) permettent d'ajuster les termes modélisant l'effet thermique dans les composantes I_{bf2} et I_{bf3} et ceci afin de bien concorder les caractéristiques de Gummel directes du courant de la base. Les facteurs d'idéalités et les courants de saturation des composantes I_{bfl} et I_{bf2} ainsi que le coefficient α_2 sont déterminés (tableau 4.4) en utilisant les algorithmes que nous avons présentés dans le paragraphe précédent (en utilisant les régions I et II sur la figure 4.15). Le courant de saturation de la composante I_{bf3} ainsi que le coefficient α_3 sont déterminés par optimisation afin de bien concorder les caractéristiques de Gummel directes du courant de la base dans la région III de la figure 4.15.

Paramètres	Valeurs
n_{cf}	1.0627
I_{scf} [A]	3.4180e-024
n_{bfl}	4.6323
n_{bf2}	1.2078
I_{sbfl} [A]	1.5275e-013
I_{sbf2} [A]	9.3189e-24
I_{sbf3} [A]	2.848e-27
α_1	0.69
α_2	0.75
α_3	1.37

Tableau 4.4: Paramètres des courants directs du collecteur et de la base.

Les figures 4.14 et 4.15 présentent une comparaison entre les caractéristiques de Gummel directes des courants du collecteur et de la base simulées et mesurées.

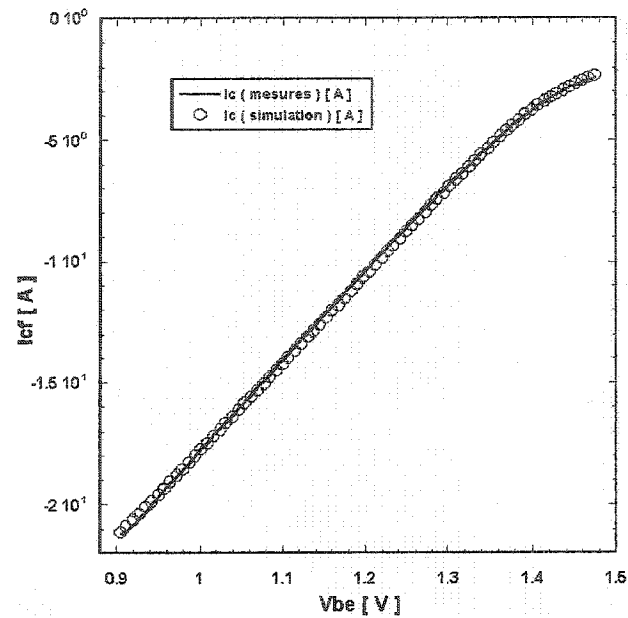


Figure 4.14: Tracé du Gummel direct du courant I_{cf} .

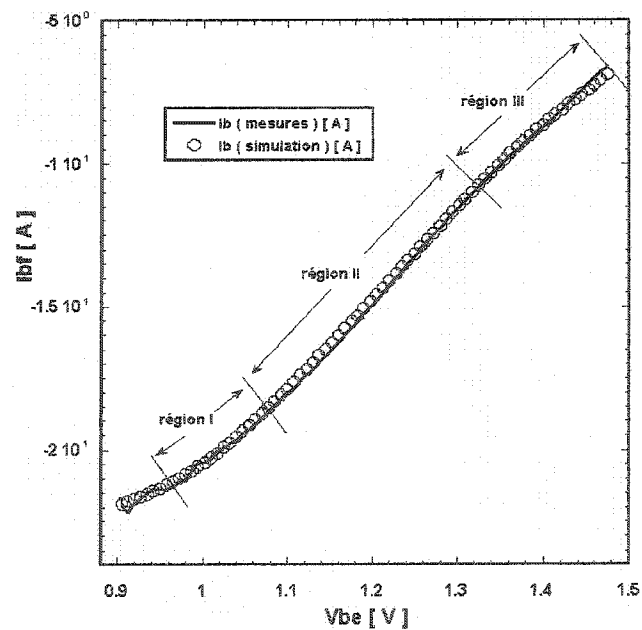


Figure 4.15: Tracé du Gummel direct du courant I_{bf} .

4.3.4.2 Détermination des paramètres gouvernant les courants du collecteur et de la base en régime inverse

La détermination des paramètres gouvernant les courants en régime inverse se fait à partir des tracés de Gummel inverses. Ces tracés représentent les variations des courants de la base et du collecteur en échelle logarithmique en fonction de la tension appliquée à la jonction base-collecteur lorsque le potentiel au collecteur est mis à des valeurs négatives.

Le courant du collecteur en régime inverse est défini par la formule suivante :

$$I_{cr} = I_{scr} \left(\exp \left(\frac{V_{bcint} + \alpha_4 \left| \frac{\partial V_{bci}}{\partial T} \Delta T \right|}{n_{cr} K T_0 / q} \right) - 1 \right) \quad (4.38)$$

Le courant de la base en régime inverse est défini par la formule suivante :

$$I_{br} = I_{sbr} \left(\exp \left(\frac{V_{bcint} + \alpha_5 \left| \frac{\partial V_{bci}}{\partial T} \Delta T \right|}{n_{br} K T_0 / q} \right) - 1 \right) \quad (4.39)$$

V_{bcint} est la tension aux bornes base et collecteur internes :

$$V_{bcint} = V_{bc} - R_c (I_{br} + I_{cr}) - R_b I_{br} \quad (4.40)$$

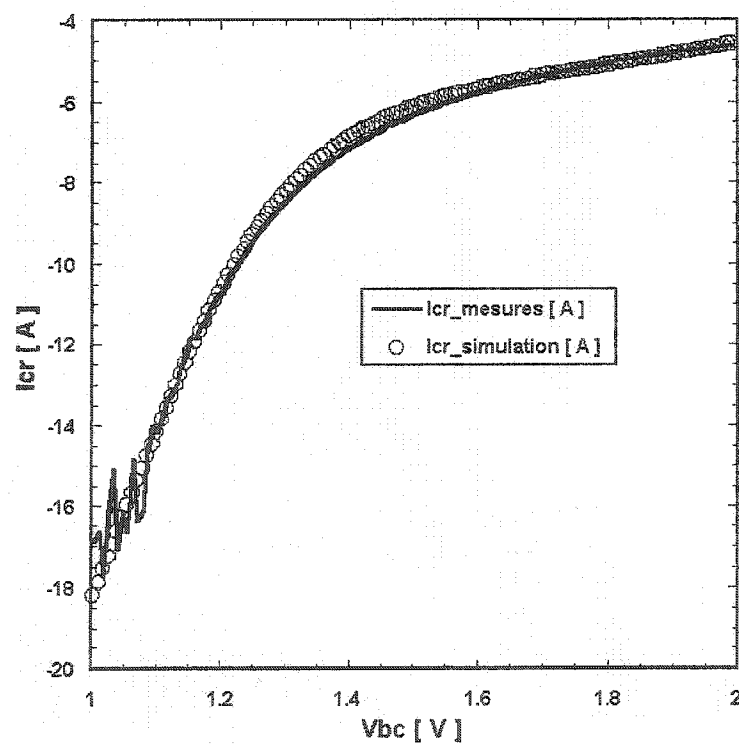
V_{bc} est la tension aux bornes base et collecteur externes.

Les différents paramètres des courants inverses du collecteur et de la base sont déterminés d'une façon similaire à celle utilisée dans le cas des courants directs du collecteur et de la base. La liste des valeurs obtenues de ces paramètres est donnée dans le tableau 4.5.

Paramètres	Valeurs
n_{cr}	1.1405
I_{scr} [A]	1.0469e-27
n_{br}	0.5471
I_{sbr} [A]	4.3675e-14
α_4	2.64
α_5	2.79

Tableau 4.5: Paramètres des courants inverses.

Les figures 4.16 et 4.17 présentent une comparaison entre les caractéristiques de Gummel inverses des courants du collecteur et de la base simulées et mesurées.

Figure 4.16: Tracé du Gummel inverse du courant I_c .

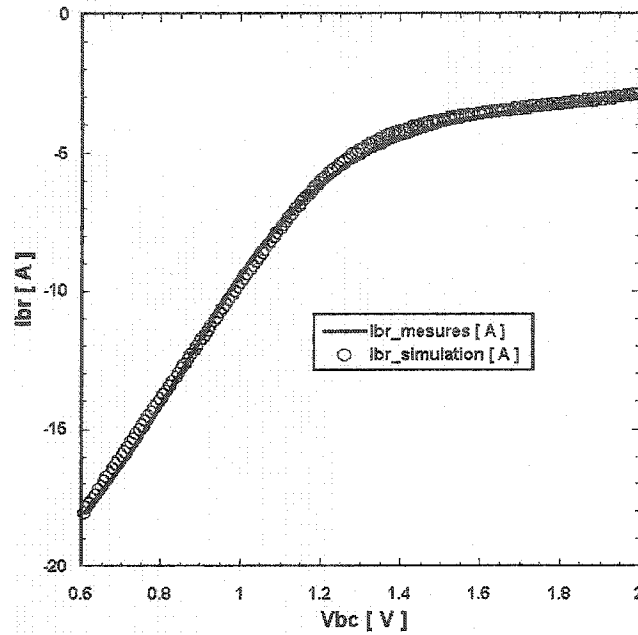


Figure 4.17: Tracé du Gummel inverse du courant I_b .

4.3.5 Extraction des paramètres du modèle dynamique

Les paramètres gouvernant le régime statique (CC) étant fixés, il reste à déterminer les paramètres gouvernant le régime dynamique (RF). Pour ceci, nous avons utilisé la méthode d'extraction directe du schéma équivalent linéaire du transistor HBT développée au chapitre précédent. À partir des mesures des paramètres S du transistor, en régime direct et pour différentes valeurs des tensions de polarisation V_{ce} et des courants d'excitation I_b , nous avons extrait les paramètres intrinsèques du modèle petit-signal. On obtient de cette manière l'évolution de ces paramètres en fonction des paramètres de polarisation. Les paramètres intrinsèques considérés sont les capacités base-collecteur externe et interne C_{bc} et C_c , la capacité base-émetteur C_{be} , la résistance intrinsèque R_{bb} et le délai τ associé à la transconductance G_m . Nous rappelons que les résistances d'accès sont déterminées moyennant les mesures 'fly-back' et les capacités et inductances parasites ont été déflaquées moyennant la simulation électromagnétique de la structure métallique autour de la partie intrinsèque du transistor.

▪ **Détermination des paramètres gouvernant la capacité base-émetteur :**

La figure 4.18 illustre l'évolution de la capacité totale base-émetteur en fonction du courant du collecteur I_c et de la tension V_{cb} . Nous avons proposé une nouvelle formule empirique qui décrit avec précision l'évolution de cette capacité. Les coefficients de cette formule sont déterminés en utilisant une routine d'optimisation que nous avons implantée dans le logiciel Matlab. Ces coefficients sont donnés dans le tableau 4.6. L'erreur de différence entre les valeurs de la capacité C_{be} extraites des mesures et celles obtenues par simulation en utilisant la formule proposée est de 3.31 %.

$$C_{be1} = b_1 \tanh(V_{cb}) \quad (4.41)$$

$$C_{be2} = \exp(b_2 + (b_3 + b_4 V_{cb}) I_c + (b_5 + b_6 V_{cb}) I_c^2) \quad (4.42)$$

$$C_{be} = \frac{C_{be1} C_{be2}}{C_{be1} + C_{be2}} \quad (4.43)$$

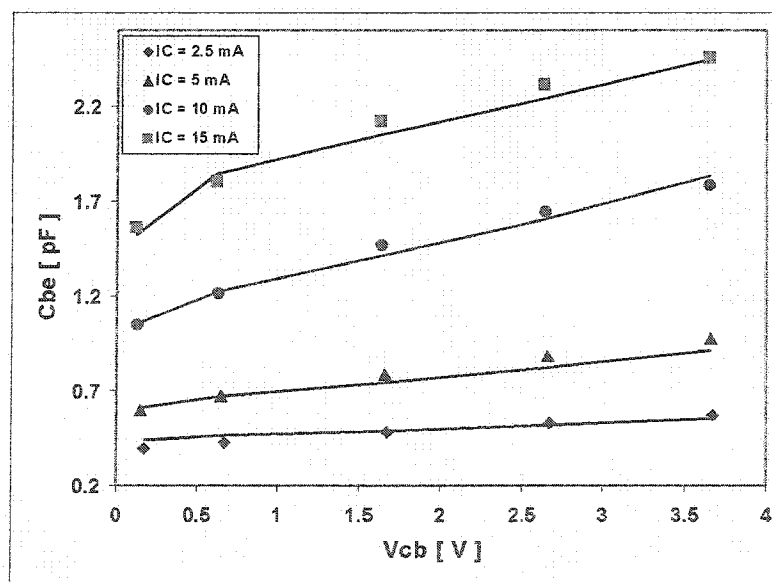


Figure 4.18: Evolution de la capacité C_{be} en fonction des paramètres de polarisation I_c et V_{cb} .

Paramètres	Valeurs
b_1	73.6
b_2	-1.2
b_3	163.7
b_4	27.7
b_5	-2895.6
b_6	-1450.7

Tableau 4.6: Valeurs des coefficients de la capacité C_{be} .

- **Détermination des paramètres gouvernant la capacité base-collecteur intrinsèque :**

La figure 4.19 illustre l'évolution de la capacité base-collecteur intrinsèque C_c en fonction du courant I_c et de la tension V_{cb} . Nous avons proposé une nouvelle formule empirique qui décrit avec précision l'évolution de cette capacité. Les coefficients de cette formule sont déterminés en utilisant une routine d'optimisation que nous avons implantée dans le logiciel Matlab. Ces coefficients sont donnés dans le tableau 4.7. L'erreur de différence entre les valeurs de la capacité C_c extraites des mesures et celles obtenues par simulation en utilisant la formule proposée est de 1.55 %.

$$C_{C1} = \frac{c_1 + c_2 V_{cb}}{V_{cb}^2 + c_3} \quad (4.44)$$

$$C_{C2} = \exp(c_4 + (c_5 + c_6 V_{cb}) I_c + (c_7 + c_8 V_{cb}) I_c^2) \quad (4.45)$$

$$C_c = \frac{C_{C1} C_{C2}}{C_{C1} + C_{C2}} \quad (4.46)$$

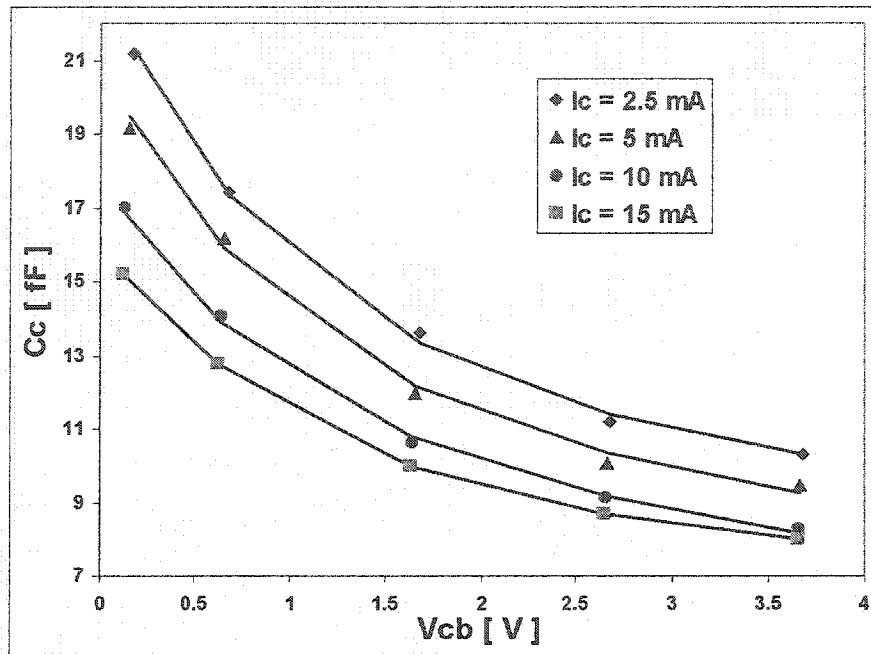


Figure 4.19: Evolution de la capacité C_c en fonction des paramètres de polarisation I_c et V_{cb} .

Paramètres	Valeurs
c_1	-71.5588
c_2	-6.3892
c_3	173.6295
c_4	-1.0317
c_5	-7.1683
c_6	-3.6129
c_7	99.5658
c_8	178.0086

Tableau 4.7: Valeurs des coefficients de la capacité C_c .

▪ **Détermination des paramètres gouvernant la capacité base-collecteur extrinsèque :**

La figure 4.20 illustre l'évolution de la capacité base-collecteur extrinsèque C_{bc} en fonction du courant I_c et de la tension V_{cb} . Nous avons proposé une nouvelle formule empirique qui décrit avec précision l'évolution de cette capacité. Les coefficients de cette formule sont déterminés en utilisant une routine d'optimisation que nous avons implantée dans le logiciel Matlab. Ces coefficients sont donnés dans le tableau 4.8. L'erreur de différence entre les valeurs de la capacité C_{bc} extraites des mesures et celles obtenues par simulation en utilisant la formule proposée est de 0.81 %.

$$C_{bc1} = \frac{a_1 + a_2 V_{cb}}{V_{cb} + a_3} \quad (4.47)$$

$$C_{bc2} = \exp(a_4 + (a_5 + a_6 V_{cb}) I_c + (a_7 + a_8 V_{cb}) I_c^2) \quad (4.48)$$

$$C_{bc} = \frac{C_{bc1} C_{bc2}}{C_{bc1} + C_{bc2}} \quad (4.49)$$

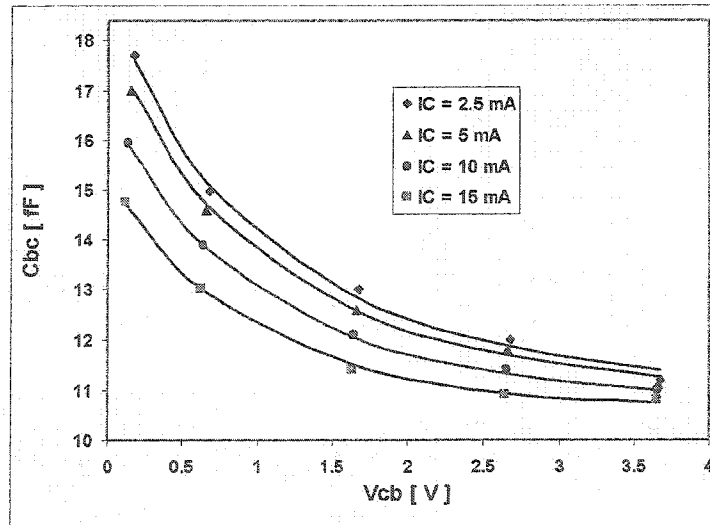


Figure 4.20: Evolution de la capacité C_{bc} en fonction des paramètres de polarisation I_c et V_{cb} .

Paramètres	Valeurs
a_1	-105.3804
a_2	-36.1329
a_3	79.1813
a_4	-0.2290
a_5	-6.3783
a_6	0.8450
a_7	-66.1451
a_8	18.5630

Tableau 4.8: Valeurs des coefficients de la capacité C_{bc} .

- **Détermination des paramètres gouvernant le délai associé au générateur de courant en régime direct :**

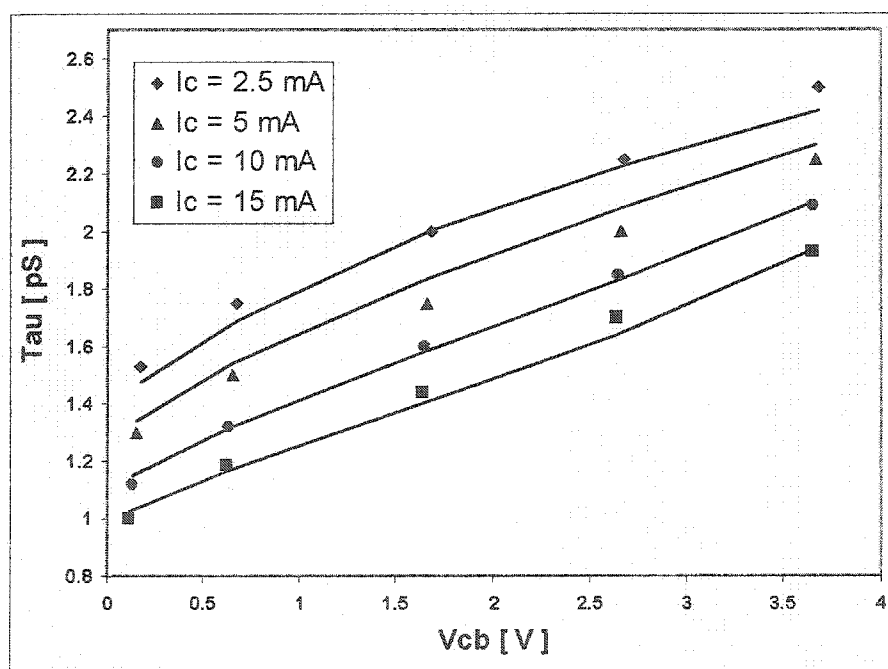
L'extraction du schéma équivalent petit-signal des transistors HBTs nécessite, pour rendre compte des mesures aux hautes fréquences, la prise en compte d'un délai τ associé à la transconductance G_m . Nous avons élaboré une formule empirique (tableau 4.9) décrivant l'évolution de ce paramètre en fonction des paramètres de polarisation. L'erreur de différence entre les valeurs du délai τ extraites des mesures et celles obtenues par simulation en utilisant la formule proposée est de 3.79 % (figure 4.21).

$$\tau_1 = (f_1 + f_2 V_{cb} + f_3 V_{cb}^2) \quad (4.50)$$

$$\tau_2 = f_4 \left(1 - \frac{I_C}{f_5} \right)^{(f_6 + f_7 V_{cb})} \quad (4.51)$$

$$\tau = \frac{\tau_1 \tau_2}{\tau_1 + \tau_2} \quad (4.52)$$

Paramètres	Valeurs
f_1	3.0313
f_2	2.5644
f_3	0.2334
f_4	1.1102
f_5	1.1959
f_6	83.7728
f_7	-15.6718

Tableau 4.9: Valeurs des coefficients du délai τ .Figure 4.21: Evolution du paramètre τ en fonction des paramètres de polarisation I_c et V_{cb} .

▪ **Détermination des paramètres gouvernant la résistance intrinsèque de la base :**

L'extraction du schéma équivalent petit-signal des transistors HBTs nécessite, pour rendre compte de l'effet distribué de la jonction base-collecteur, la prise en compte de la résistance de la base intrinsèque R_{bb} . Nous avons élaboré une formule empirique (tableau 4.10) décrivant l'évolution de ce paramètre en fonction des paramètres de polarisation. L'erreur de différence entre les valeurs de la résistance R_{bb} extraites des mesures et celles obtenues par simulation en utilisant la formule proposée est de 4.2% (figure 4.22).

$$R_{bb1} = (d_1 + d_2 V_{cb}) \quad (4.53)$$

$$R_{bb2} = \exp(d_3 + (d_4 + d_5 V_{cb}) I_C) \quad (4.54)$$

$$R_{bb} = \frac{R_{bb1} \cdot R_{bb2}}{R_{bb1} + R_{bb2}} \quad (4.55)$$

Paramètres	Valeurs
d_1	10.0266
d_2	1.2016
d_3	3.0568
d_4	-21.7035
d_5	-3.7564

Tableau 4.10: Valeurs des coefficients de R_{bb} .

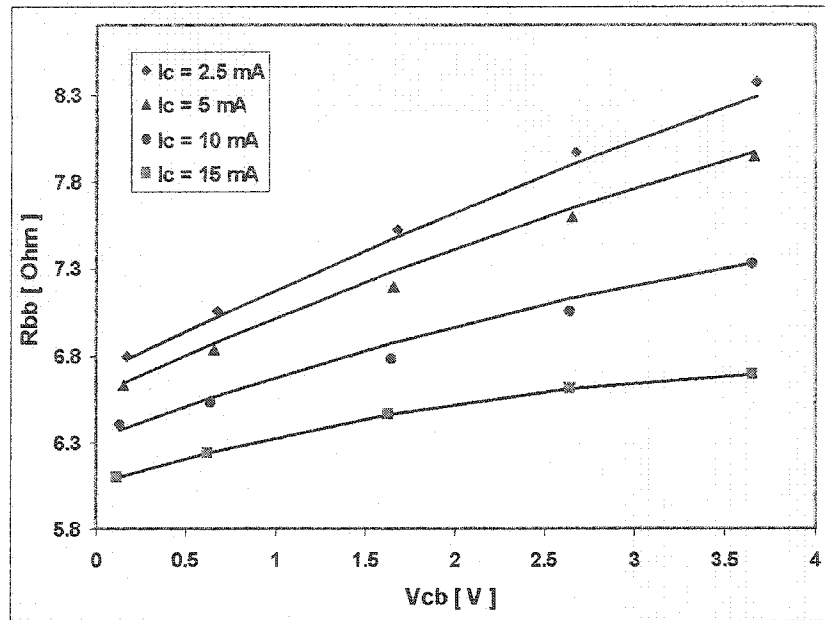


Figure 4.22: Evolution de la résistance de base intrinsèque R_{bb} en fonction des paramètres de polarisation I_c et V_{cb} .

4.4 Conclusions

La première partie de ce chapitre a été consacrée à la revue des différents modèles électriques des transistors bipolaires rapportés dans la littérature. Ensuite, nous avons présenté les avantages et les potentialités que présentent les modèles Gummel-Poon modifiés pour simuler les caractéristiques des transistors bipolaires à hétérojonctions HBTs. Suite à ceci et en continuité avec l'objectif du chapitre précédent, nous avons présenté une procédure directe et explicite pour la détermination des paramètres statiques (CC) et dynamiques (RF) du modèle grand-signal. Concernant les paramètres CC, nous avons présenté un nouvel algorithme pour la détermination des facteurs d'idéalité et des courants de saturation des différentes diodes utilisées dans le modèle. Nous avons également présenté une nouvelle procédure pour l'extraction des paramètres R_{th} et C_{th} du circuit thermique. Un bon accord est obtenu ainsi entre les mesures et les simulations des différentes composantes du modèle CC. Concernant les paramètres RF, nous avons présenté un ensemble de nouvelles formules empiriques pour la modélisation des

paramètres intrinsèques non-linéaires du modèle du transistor HBT. Les coefficients de ces formules ont été déterminés moyennant des routines d'optimisation que nous avons programmées dans le logiciel Matlab. Un bon accord est obtenu entre les mesures et les simulations des différentes composantes du modèle RF. À l'issue de ce chapitre nous disposons donc d'un modèle non-linéaire complet du transistor HBT incluant l'auto-échauffement du composant. Ce modèle est prêt à être implanté dans le logiciel ADS.

CHAPITRE V

IMPLANTATION, VALIDATION ET ANALYSE DES PERFORMANCES DU MODÈLE NON-LINÉAIRE DU TRANSISTOR HBT

5.1 Introduction

Les différentes composantes statiques (CC) et dynamiques (RF) du modèle non-linéaire du transistor HBT ont été validées de façons indépendantes dans le chapitre précédent. Dans ce chapitre, nous présentons l'implantation globale et la validation du modèle non-linéaire du transistor bipolaire à hétérojonction HBT GaInP/GaAs $2 \times 25 \text{ } \mu\text{m}^2$ que nous avons décrit et extrait les différents paramètres au cours du chapitre précédent. Nous illustrons également la procédure de détermination de la capacité thermique C_{th} . Les validations en régime statique et dynamique du modèle grand-signal ont été effectuées en comparant les différentes caractéristiques mesurées du transistor avec celles simulées par le modèle. Afin de vérifier la convergence et le bon fonctionnement du modèle, des simulations en mode RF grand-signal ont été également effectués.

5.2 Banc de mesure

Le transistor utilisé pour cette validation est un HBT GaInP/GaAs sur tranche (On Wafer) possédant un doigt et fabriqué par la fonderie de Nortel. La surface d'émetteur est de $2 \times 25 \text{ } \mu\text{m}^2$, la tension collecteur-émetteur maximale est de 5 Volts et le courant du collecteur nominal est de 45 mA. La fréquence de transition (f_T) et la fréquence maximale (f_{max}) déduites des mesures des paramètres S à $I_b = 19.08 \text{ } \mu\text{A}$ et $V_{ce} = 5\text{V}$ sont respectivement 21.61 GHz et 61.93 GHz.

Le banc de mesure statique est constitué d'un mesureur de précision HP4142. Les paramètres S du même transistor sont mesurés dans la bande de fréquence 0.5-30 GHz à

l'aide de l'analyseur de réseaux vectoriel HP8510 associé à une station de mesure sous-pointe (Calibration SOLT : Short, Open, Load, Through). La station sous pointe est équipée d'un support thermique (thermal chuck) pour changer au besoin la température ambiante des mesures. Les polarisations du composant sont assurées par des alimentations programmables HP4142 et des circuits de polarisation sont intégrés dans l'analyseur de réseaux. Les mesures CC et RF sont effectuées d'une façon automatique moyennant un programme de pilotage implanté dans le logiciel HP-Vee. Le simulateur électromagnétique IE3D est utilisé pour simuler les éléments parasites du transistor.

5.3 Implantation et ajustement du modèle non-linéaire

Le modèle grand-signal du transistor HBT a été implanté moyennant un SDD (Symbolically Defined Device) à 14 ports dans le logiciel ADS. À chaque nœud du circuit équivalent du modèle est associé un port dans le SDD (Figure 5.1). Six ports de plus ont été utilisés pour l'implantation des capacités non-linéaires C_{bc} , C_c et C_{be} . Les différentes branches et équations du modèle ont été implantées d'une façon graduelle. D'abord, nous avons implanté les sources de courant du module statique (CC), ensuite nous avons implanté les différentes composantes du module dynamique (RF). Le modèle grand-signal fait apparaître quatre électrodes: Emetteur (E), Base (B), Collecteur (C) et Température (T_j) dont les potentiels sont ajustés par le simulateur pour atteindre le point de convergence satisfaisant l'ensemble des équations régissant le modèle. En outre, le circuit thermique permet de calculer la température de jonction d'une façon instantanée durant la simulation du modèle. Le délai τ est implanté par une fonction non-linéaire comme indiqué dans le chapitre précédent, ensuite cette fonction est incluse dans une fonction de poids qui se multiplie à la source de courant I_{CT} . Une telle implantation du paramètre τ assure une consistance entre le modèle non-linéaire (grand-signal) et le modèle linéaire (petit-signal) [97].

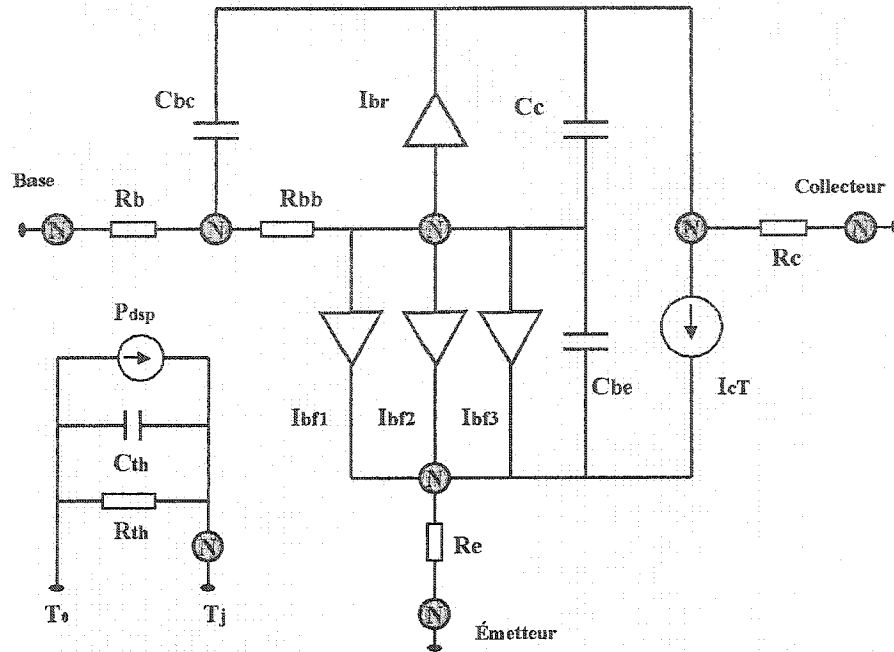


Figure 5.1: Les différents nœuds repérés dans le modèle non-linéaire.

La procédure d'extraction des paramètres du modèle a été décrite dans le chapitre précédent. Nous rappelons que la résistance thermique a été déterminée à partir des mesures de Gummel du transistor à différentes températures ambiantes et à différentes tensions V_{ce} . Les capacités et les inductances parasites ont été déflaquées moyennant les simulations électromagnétiques de la structure métallique entourant la partie intrinsèque du transistor. Les résistances d'accès ont été déterminées moyennant les mesures 'fly-back' du transistor [55]. Durant les phases de validation du modèle, il s'est avéré indispensable d'ajuster certains de ses paramètres et notamment ceux du module CC et ceci afin que le modèle implanté puisse mieux prédire les différentes caractéristiques du transistor, ainsi que de tenir compte de certains phénomènes physiques intrinsèques au mode d'opération du transistor comme l'effet Kirk. L'ajustement des paramètres est effectué d'une façon manuelle et ceci afin de concorder simultanément les caractéristiques (I_c - V_{ce} à I_b constant), (I_c - V_{ce} à V_{be} constante), Gummel directe et Gummel inverse. L'effet Kirk a été modélisé par la formule suivante [55], [91] :

$$F_k = \begin{cases} 1 & \text{si } I_{cf} < (I_2 = I_1 + \theta_1 |\phi_{bc} - V_{bc}| + \varepsilon) \\ 1 + \theta_2 (I_{cf} - I_2)^{\beta} \left(1 - \sqrt{\frac{I_2 - I_1}{I_{cf} - I_1}} \right) & \text{si } I_{cf} \geq I_2 \end{cases} \quad (5.1)$$

Nous avons tenu compte de l'effet Kirk dans le modèle en divisant le courant total I_{cT} par le terme F_k défini ci-haut.

La procédure d'extraction des paramètres du terme F_k est décrite dans la référence [55]. Le tableau 5.1 présente les valeurs finales des paramètres du modèle statique après ajustement.

Paramètres	Valeurs
R_b [$\square$]	1.3
R_e [$\square$]	1.205
R_c [$\square$]	4.9
n_{cf}	1.0633
I_{scf} [A]	3.4180e-024
n_{bfl}	4.6323
n_{bf2}	1.2078
I_{sbf1} [A]	1.5275e-013
I_{sbf2} [A]	9.3189e-24
I_{sbf3} [A]	1.3672e-27
α_1	0.88
α_2	0.888
α_3	1.369
Φ_{bc} [V]	0.95
θ_1	0.0019
θ_2	6.9
θ_3	1.11
ε	1e-5
I_l [A]	0.0178
n_{cr}	1.1405
I_{scr} [A]	1.0469e-27
n_{br}	0.5471
I_{sbr} [A]	4.3675e-14
α_4	1.6
α_5	1.6

Tableau: 5.1: Valeurs finales des paramètres du modèle statique du HBT.

5.4 Validation du modèle en régime statique

5.4.1 Comparaison des caractéristiques de Gummel directes

La figure 5.2 présente une comparaison entre les caractéristiques de Gummel directes mesurées et simulées en utilisant le modèle non-linéaire élaboré. Cette figure montre un bon accord entre les mesures et les simulations illustrant ainsi la validité du modèle non-linéaire élaboré.

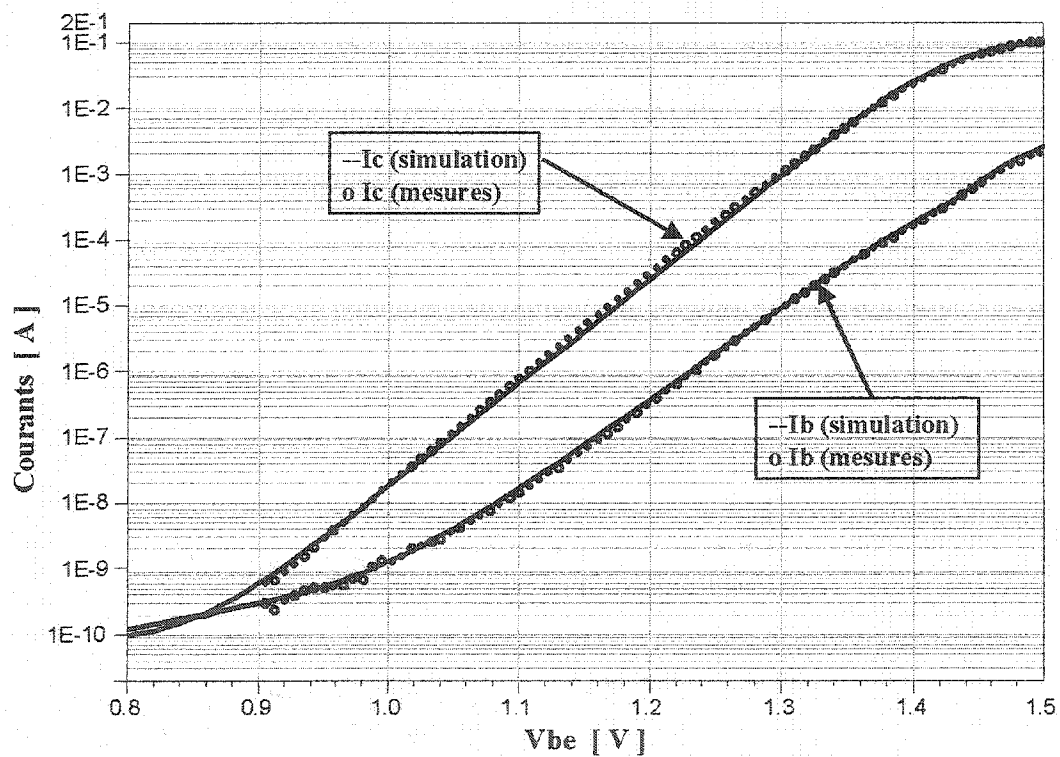


Figure 5.2: Comparaison entre les tracés de Gummel directs des courants du collecteur et de la base mesurés (o) et simulés (-).

5.4.2 Comparaison des caractéristiques de Gummel inverses

Les figures 5.3 et 5.4 présentent une comparaison entre les caractéristiques de Gummel inverses mesurées et simulées en utilisant le modèle élaboré. Ces figures montrent un bon accord entre les mesures et les simulations illustrant ainsi la validité du modèle non-linéaire élaboré.

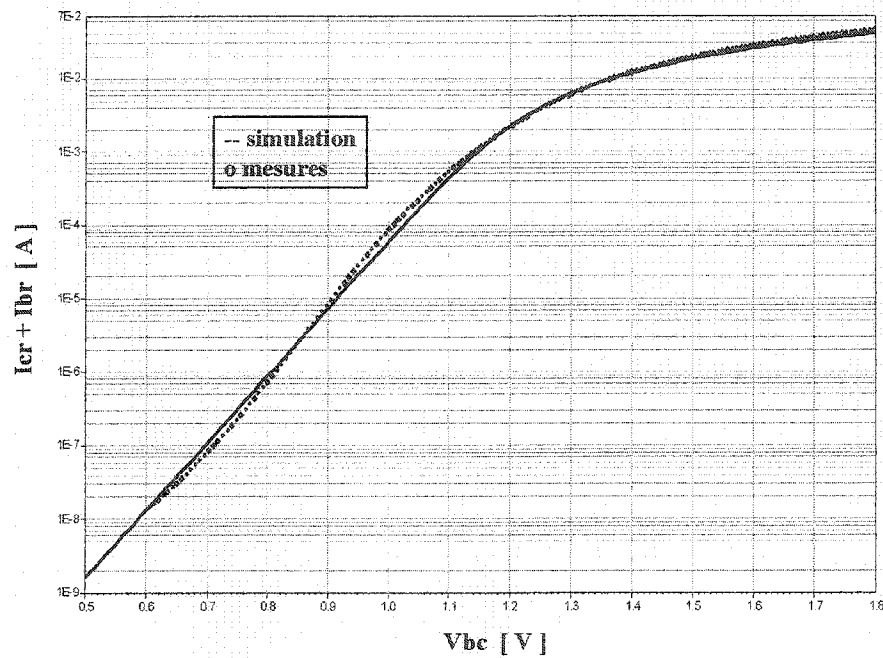


Figure 5.3: Comparaison entre les tracés de Gummel inverses du courant total $I_{cr} + I_{br}$ mesurés (o) et simulés (-).

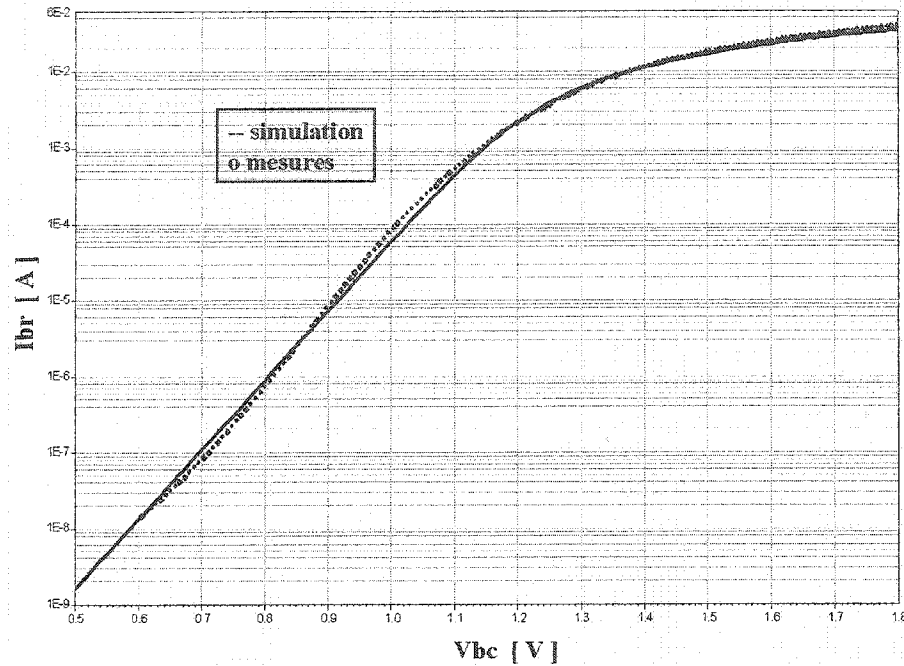


Figure 5.4: Comparaison entre les tracés de Gummel inverses du courant I_{br} mesurés (o) et simulés (-).

Il est à noter qu'un tel bon accord entre les mesures et les simulation des tracés de Gummel inverses n'a été possible qu'en tenant compte de l'effet thermique dans les sources de courant base-collecteur en régime inverse (Chapitre 4, paragraphe 4.3.2).

5.4.3 Comparaison des caractéristiques I_c - V_{ce} à I_b constant

La figure 5.5 présente les caractéristiques de sortie du transistor (I_c - V_{ce} à I_b constant). On note un très bon accord entre les mesures et le simulations hormis la région ($0.6 < V_{ce} < 1.5$) où la modélisation de l'effet Kirk doit être encore améliorée. Sur ces caractéristiques et dans les régions où la puissance dissipée dans le transistor est élevée, on remarque que le modèle reproduit convenablement les caractéristiques du transistor ce qui valide la modélisation de l'effet thermique qui nous avons adoptée dans le modèle non-linéaire. D'après ces caractéristiques, on remarque que l'élévation de la température du transistor prévue par le modèle atteint une valeur maximale de 160 °C (figure 5.6).

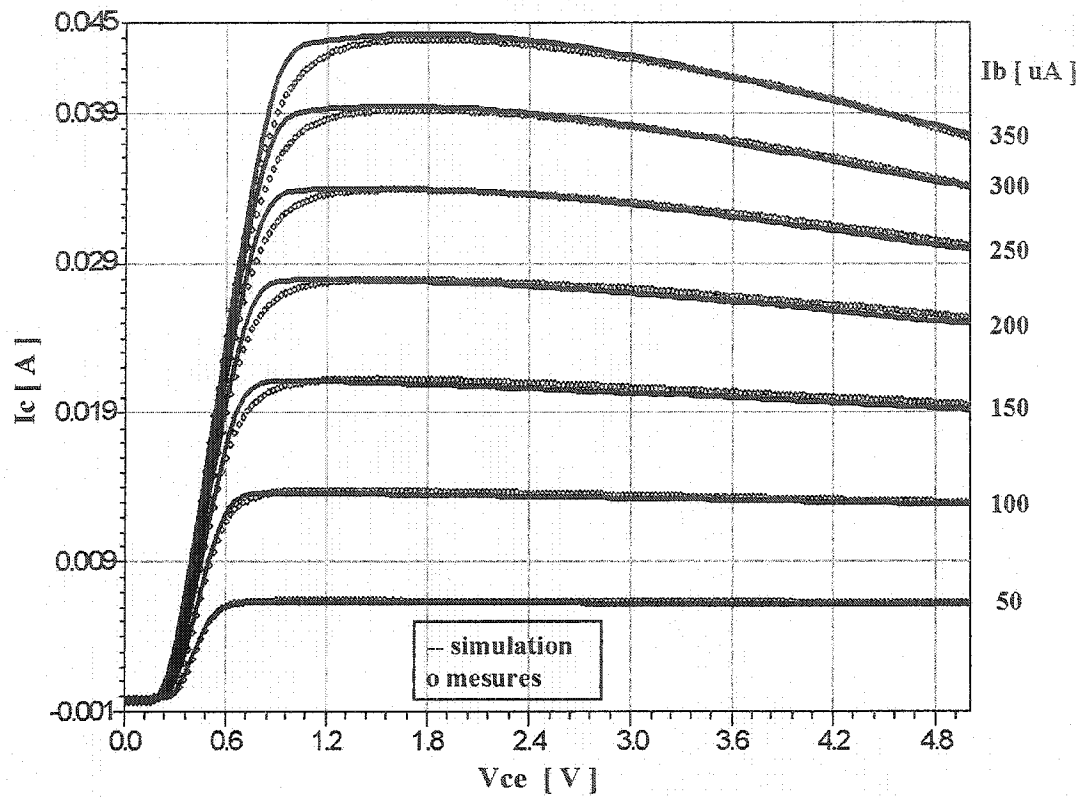


Figure 5.5: Comparaison entre les caractéristiques I_c - V_{ce} (à I_b constant) mesurées (o) et simulées (-).

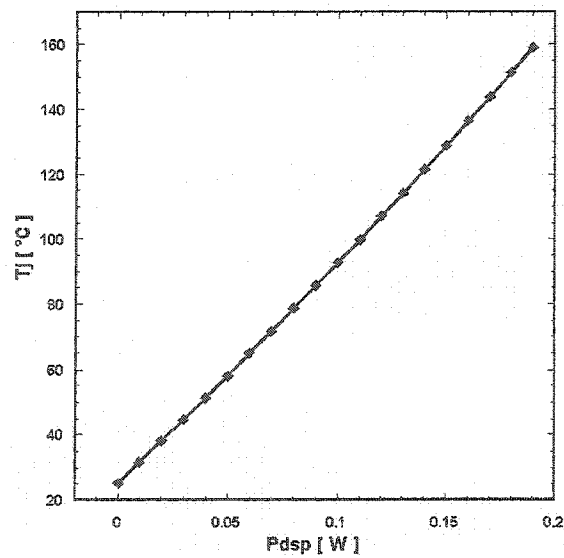


Figure 5.6: Evolution de la température de jonction (T_j) versus la puissance dissipée.

5.4.4 Comparaison des caractéristiques I_c - V_{ce} à V_{be} constante

La figure 5.7 présente les caractéristiques de sortie du transistor I_c - V_{ce} (à V_{be} constante). On note un très bon accord entre les mesures et les simulations. Sur ces caractéristiques et dans les régions où la puissance dissipée dans transistor est élevée (ce qui correspond à une tension de polarisation V_{be} élevée), on remarque que le modèle reproduit convenablement les caractéristiques du transistor et particulièrement le phénomène d'avalanche thermique qui se produit dans le transistor. Ceci valide la modélisation de l'effet thermique qui nous avons adoptée dans le modèle non-linéaire.

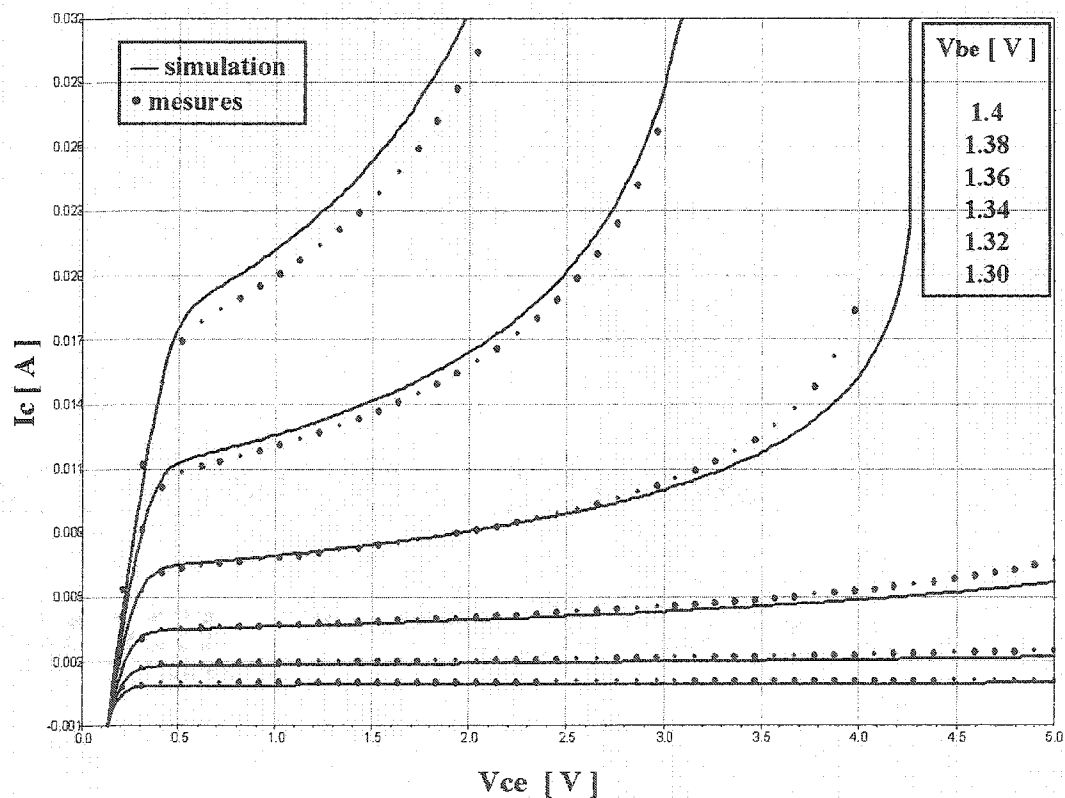


Figure 5.7: Comparaison entre les caractéristiques I_c - V_{ce} (à V_{be} constante) mesurées (o) et simulées (-).

5.5 Validation du modèle en régime dynamique

5.5.1 Extraction de la capacité thermique

Afin de valider le modèle non-linéaire développé en régime dynamique (RF), il est indispensable de déterminer la valeur de la capacité thermique C_{th} . Tel qu'a été proposé dans le chapitre précédent, la valeur de cette capacité peut être déterminée moyennant une procédure d'optimisation mono-variable afin que le modèle non-linéaire implanté puisse reproduire convenablement les paramètres S mesurés du transistor à différents points de polarisations. La valeur déterminée de cette capacité est de $0.95 \text{ e-11 sW/}^\circ\text{C}$. Afin d'étudier le comportement fréquentiel de la variation de la température de jonction du transistor, nous avons calculé cette variation pour trois valeurs de la capacité thermique et pour deux cas la de puissance dissipée.

$$\Delta T = T_j - T_0 = \Delta Z_{th} P_{dsp} \quad (5.2)$$

$$\text{Avec} \quad Z_{th} = \frac{R_{th}}{1 + j \omega R_{th} C_{th}} \quad (5.3)$$

$$R_{th}(P_{dsp}) = 311.6 P_{dsp} + 646.3 \quad (5.4)$$

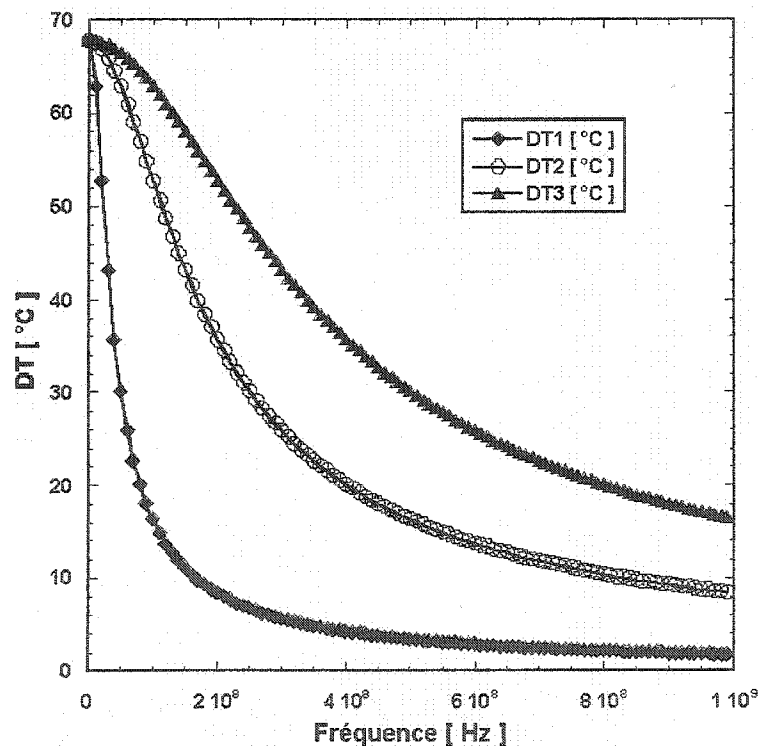
$$\text{d'où} \quad \Delta T = \frac{R_{th} P_{dsp}}{\sqrt{1 + (\omega R_{th} C_{th})^2}} \quad (5.5)$$

$$C_{th1} = 0.95 \text{ e-11 sW/}^\circ\text{C} \quad (5.6)$$

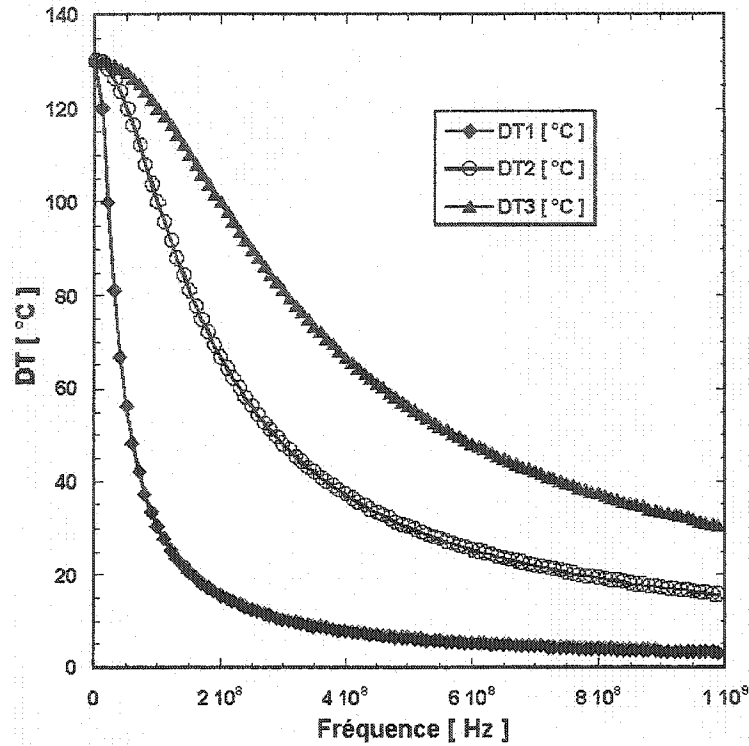
$$C_{th2} = C_{th1}/5 \quad (5.7)$$

$$C_{th3} = C_{th1}/10 \quad (5.8)$$

Les variations de température de jonction ΔT_1 , ΔT_2 et ΔT_3 sont calculées respectivement en utilisant les valeurs des capacités thermiques C_{th1} , C_{th2} et C_{th3} . En premier cas, la puissance dissipée est de $P_{dsp} = 0.1$ W (Figure 5.8-a). En deuxième cas, la puissance dissipée est de $P_{dsp} = 0.185$ W (Figure 5.8-b). Les figures 5.8 (a) et (b) montrent que l'effet thermique peut affecter les caractéristiques RF du transistor dépendamment de la valeur utilisée de la capacité thermique. Ces figures montrent également que pour la valeur déterminée de la capacité thermique ($C_{th1} = 0.95 \text{ e-11 sW/}^\circ\text{C}$), l'effet thermique n'a quasiment aucun effet sur les caractéristiques RF du transistor au-delà de fréquence 1 GHz.



(a)



(b)

Figure 5.8: Comportement fréquentiel de trois variations de la température de jonction : $\square T_1$, $\square T_2$ et $\square T_3$ pour deux cas de puissance dissipée, (a) $P_{dsp} = 0.1$ W, (b) $P_{dsp} = 0.185$ W.

Afin de relever l'effet de la capacité thermique sur les paramètres S simulés du transistor, nous avons effectué des simulations du modèle non-linéaire avec et sans la capacité thermique déterminée ($C_{thl} = 0.95 \text{ e-11 sW/}^\circ\text{C}$) et ceci pour un point de polarisation ($V_{ce} = 2$ V, $I_c = 2.5$ mA, $I_b = 20.57 \mu\text{A}$, 0.5 - 30 GHz). La figure 5.9 illustre l'importance de tenir compte de la capacité thermique dans le modèle non-linéaire afin qu'il puisse reproduire convenablement les paramètres S mesurés du transistor.

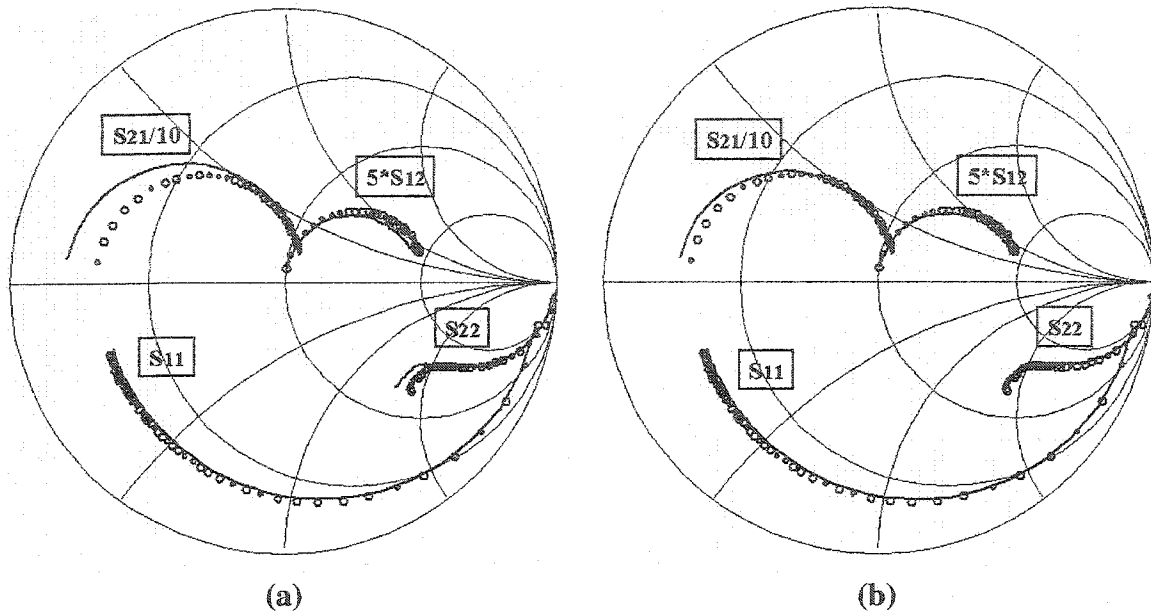


Figure 5.9: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$ (0.5-30 GHz, $V_{ce} = 2 \text{ V}$, $I_b = 20.57 \mu\text{A}$). (a) sans C_{th} , (b) avec C_{th} .

5.5.2 Validation du modèle en régime dynamique RF petit-signal

La figure 5.10 montre une comparaison entre les fréquences de transitions mesurées et celles simulées par le modèle pour différentes tensions collecteur-émetteur V_{ce} . La comparaison des paramètres S mesurés et ceux simulés avec le modèle non-linéaire a été effectuée pour plusieurs points de polarisation. À titre d'exemple, nous présentons dans ce paragraphe les résultats obtenus pour 12 points de polarisation en régime direct (figures 5.11 – 5.16). Ces résultats montrent un bon accord en amplitude et en phase entre les mesures et les simulations pour l'ensemble des paramètres S du transistor et sur toute la bande de fréquence utile. Des faibles différences mais remarquables ont été aperçues dans le cas du paramètres S_{12} au-delà de la fréquence 20 GHz et pour des courants I_c élevés. Ceci est dû au fait que les mesures pour ces points de polarisation ne sont pas assez correctes et précises (particulièrement pour le paramètre S_{12}).

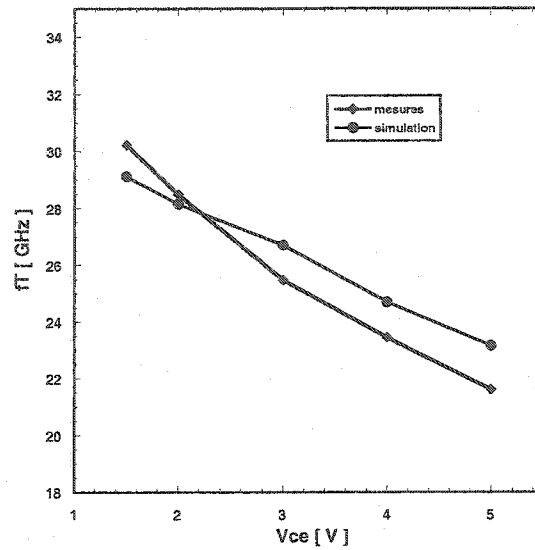


Figure 5.10: Comparaison entre les fréquences de transitions mesurées et simulées pour $I_c = 2.5$ mA.

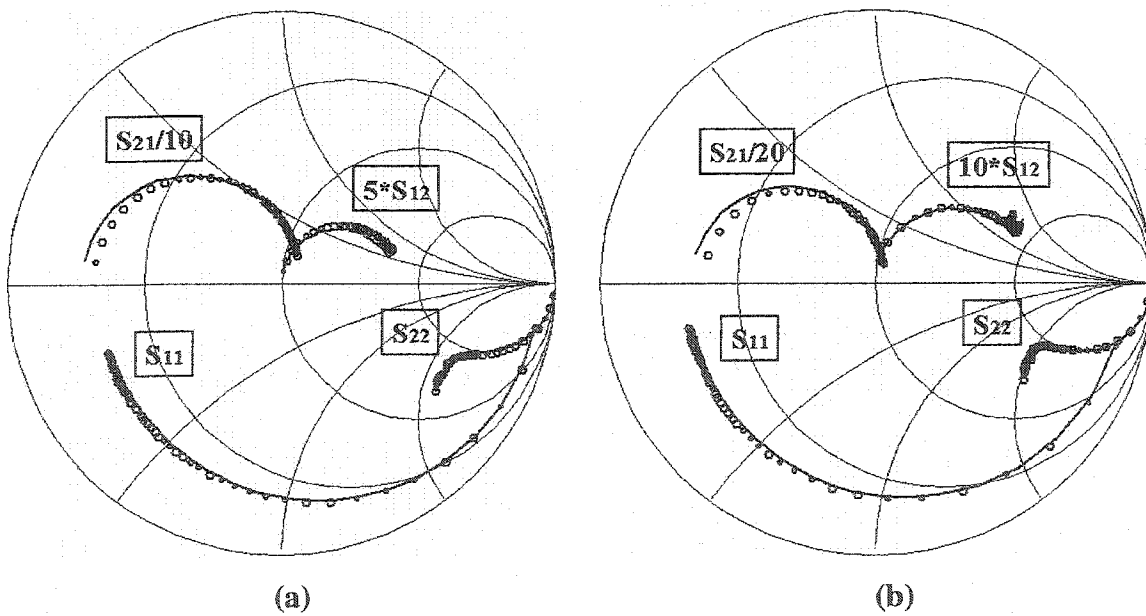


Figure 5.11: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_{-B} \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 3$ V, $I_b = 20.41$ uA), (b) ($V_{ce} = 3$ V, $I_b = 39.04$ uA).

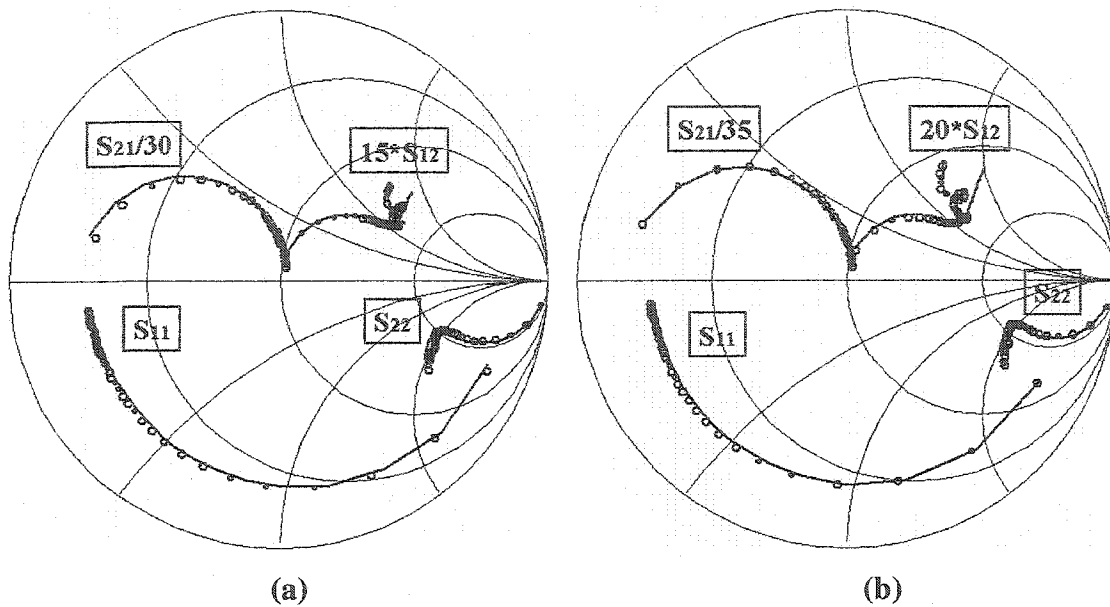


Figure 5.12: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25 \text{ B } \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 3 \text{ V}$, $I_b = 74.27 \text{ uA}$), (b) ($V_{ce} = 3 \text{ V}$, $I_b = 108.27 \text{ uA}$).

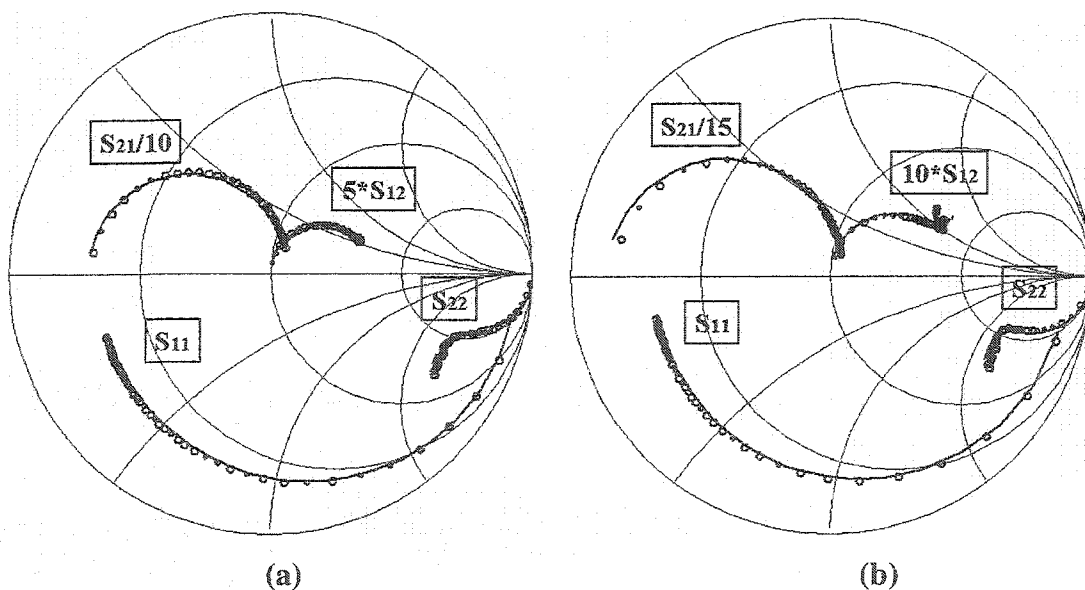


Figure 5.13: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25 \text{ B } \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 4 \text{ V}$, $I_b = 19.63 \text{ uA}$), (b) ($V_{ce} = 4 \text{ V}$, $I_b = 37.75 \text{ uA}$).

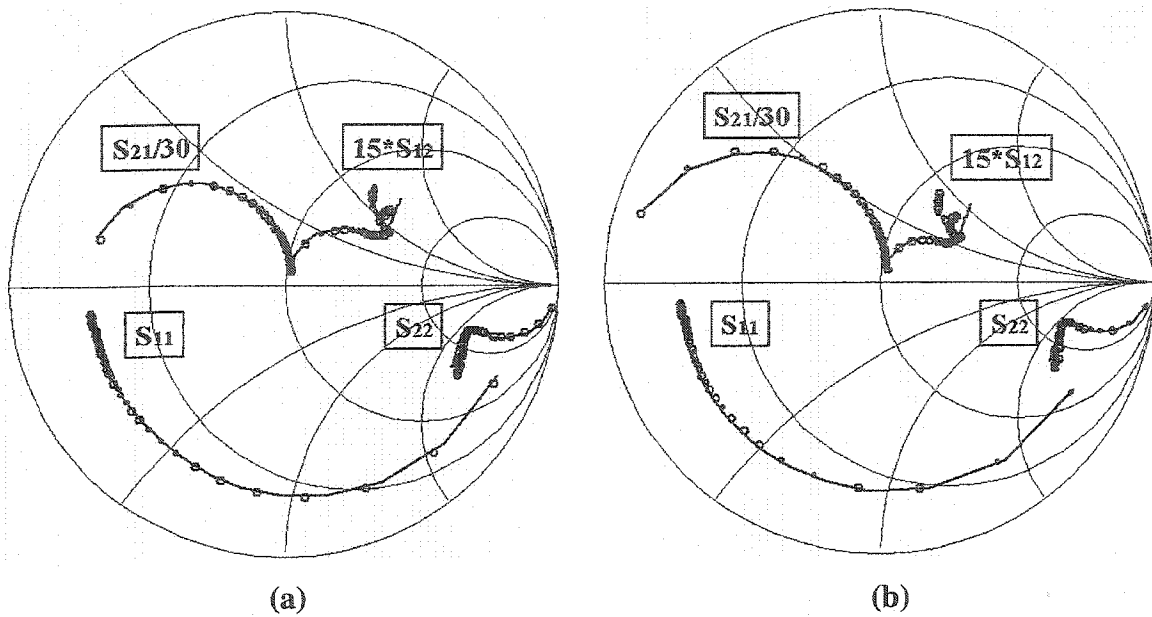


Figure 5.14: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 4$ V, $I_b = 72.51$ uA), (b) ($V_{ce} = 4$ V, $I_b = 106.69$ uA).

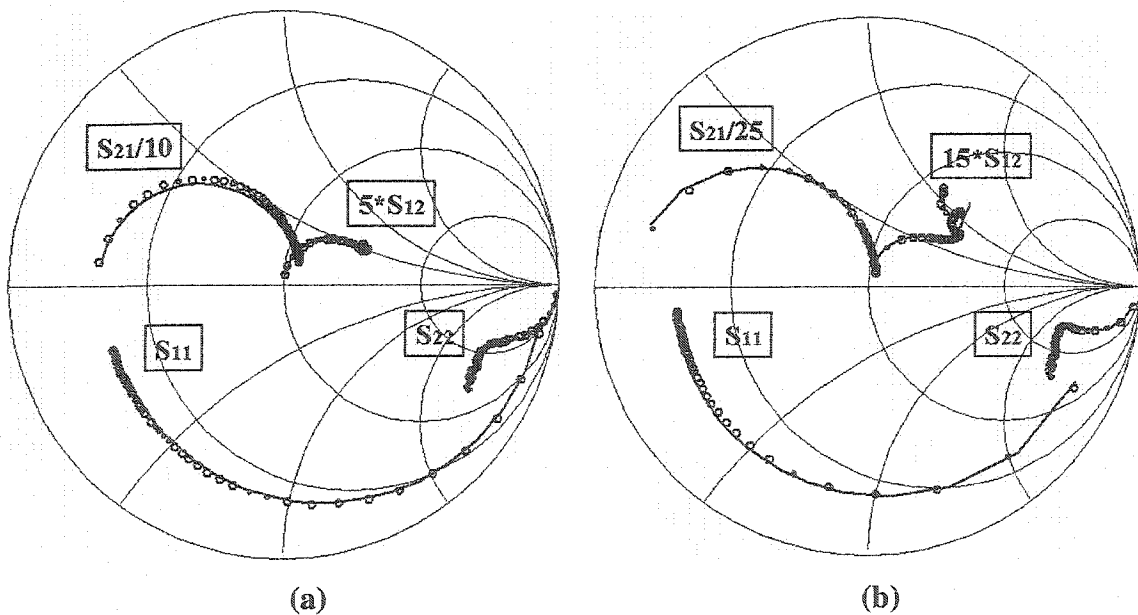


Figure 5.15: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 5$ V, $I_b = 19.07$ uA), (b) ($V_{ce} = 5$ V, $I_b = 36.94$ uA).

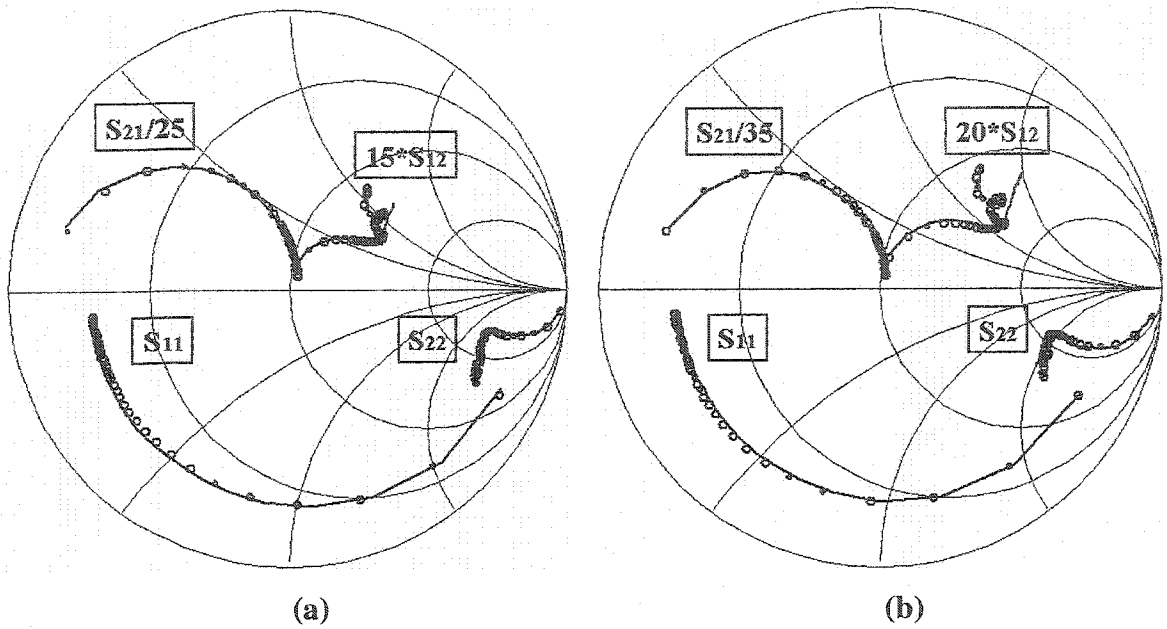


Figure 5.16: Paramètres S mesurés (o) et calculés par le modèle (-) pour le transistor HBT $2 \times 25_B \mu\text{m}^2$, (freq : 0.5-30 GHz), (a) ($V_{ce} = 5\text{V}$, $I_b = 71.89$), (b) ($V_{ce} = 5\text{V}$, $I_b = 107.15 \mu\text{A}$).

5.5.3 Simulations du modèle en régime dynamique RF grand-signal

Faute de ne pas avoir à notre disposition des mesures dynamiques RF grand-signal du transistor modélisé, nous n'avons pas pu valider le modèle pour tel type de mesures. Cependant, nous avons effectué des simulations avec l'algorithme d'équilibrage-harmonique (Harmonic-Balance) du logiciel ADS et ceci afin de montrer que le modèle non-linéaire élaboré converge et permet des résultats assez cohérents. Les figures 5.17-5.18 présentent les évolutions simulées du gain, de la puissance à la fréquence fondamentale (2 GHz) ainsi que la deuxième (4 GHz) et troisième harmonique (6 GHz) et ceci pour le point de polarisation ($V_{ce} = 3\text{ V}$, $I_b = 48 \mu\text{A}$). La figure 5.19 présente l'efficacité énergétique en puissance ajoutée simulée.

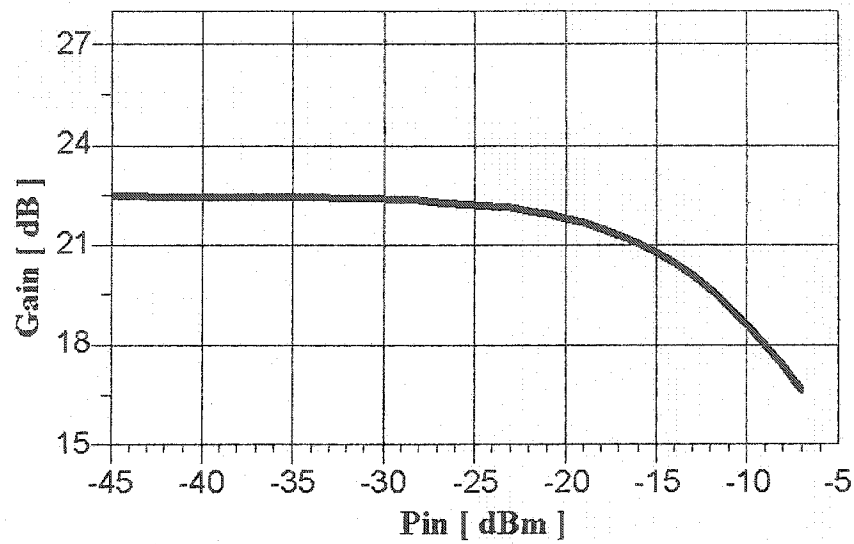


Figure 5.17: Evolution du gain simulé du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3 \text{ V}$, $I_b = 48 \text{ }\mu\text{A}$), (freq = 2GHz).

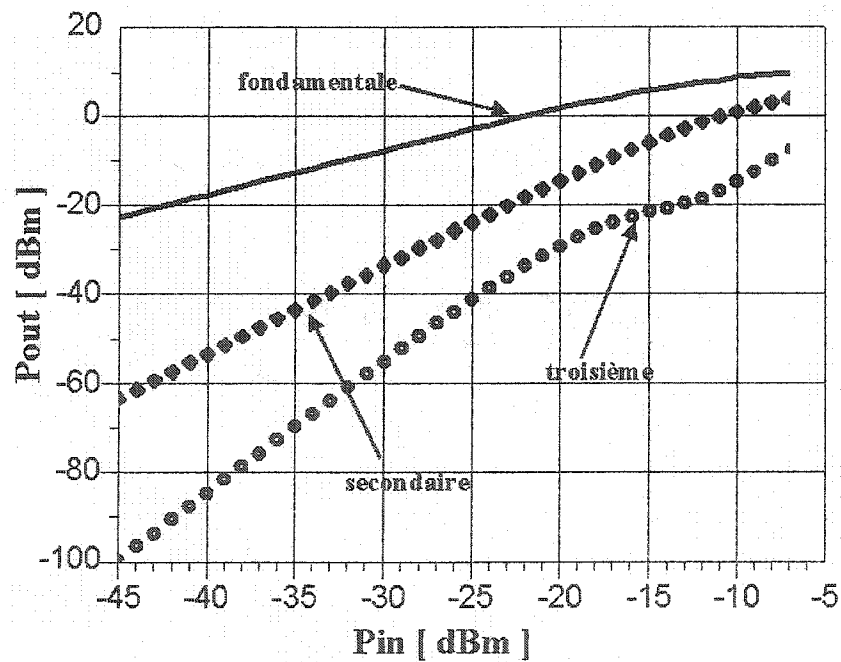


Figure 5.18: Evolutions simulées de la puissance fondamentale, de la deuxième et de la troisième harmonique du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3 \text{ V}$, $I_b = 48 \text{ }\mu\text{A}$), (freq = 2 GHz).

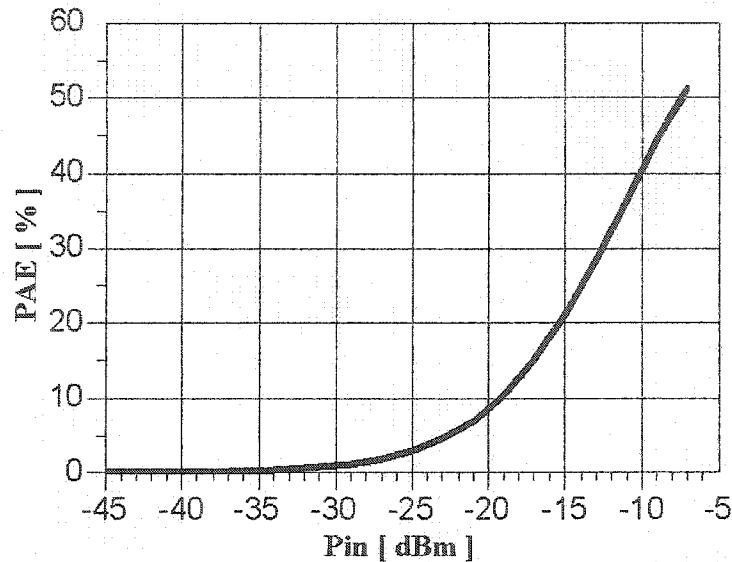


Figure 5.19: Evolution simulée de l'efficacité énergétique en puissance ajoutée du transistor en fonction de la puissance d'entrée et ceci pour le point de polarisation ($V_{ce} = 3\text{ V}$, $I_b = 48\text{ }\mu\text{A}$), (freq = 2GHz).

5.6 Conclusions

L'implantation et la validation du modèle grand-signal électrothermique développé pour le transistor HBT GaInP/GaAs ont été rapportées dans ce chapitre. L'ajustement de certains des paramètres du modèle ainsi que l'ajout de l'effet Kirk ont été indispensables afin que le modèle puisse reproduire convenablement les caractéristiques statiques (CC) du transistor.

Un excellent accord est obtenu entre les différentes caractéristiques statiques mesurées et simulées par le modèle. La manière de tenir compte de l'effet thermique dans le modèle a permis de bien prédire le phénomène d'auto-échauffement du transistor d'une façon simultanée pour les caractéristiques I_c - V_{ce} à I_b constant et les caractéristiques I_c - V_{ce} à V_{be} constante.

Les résultats obtenus en régime de faibles signaux pour plusieurs conditions de polarisation montrent un bon accord, sur toute la plage de fréquence étudiée, entre les paramètres mesurés et ceux calculés par le modèle grand-signal. L'ensemble de ces

validations en régime petit-signal montre que le modèle décrit correctement le comportement du transistor en régime de fonctionnement linéaire. L'effet de la capacité thermique C_{th} sur les paramètres S simulés du transistor a été également illustré. Enfin, il a été montré que le modèle élaboré converge et permet de bien simuler les caractéristiques RF grand-signal du transistor HBT, à savoir, l'efficacité énergétique en puissance ajoutée, la puissance de sortie à la fréquence fondamentale ainsi que les harmoniques de second et de troisième ordre.

CHAPITRE VI

CONCLUSIONS ET RECOMMANDATIONS

6.1 Conclusions

Un modèle non-linéaire électrothermique du transistor bipolaire à hétérojonction (HBT) pour la CAO des circuits, ainsi que des méthodes d'extractions analytiques et directes des différents paramètres de ce modèle, ont été développés. Ce modèle, validé en régime linéaire et non-linéaire, tient compte de l'auto-échauffement du composant ainsi que des mécanismes de variation thermique des paramètres électriques adaptés au transistor HBT. Ces mécanismes sont les principales carences des modèles électriques standard développés pour le transistor bipolaire classique (BJT).

Dans le deuxième chapitre, nous avons rappelé les principaux avantages du transistor HBT par rapport aux autres transistors hyperfréquences.

Dans le troisième chapitre, nous avons effectué une synthèse des travaux récents consacrés à l'extraction des schémas équivalents linéaires du HBT. Cette synthèse a permis le choix de la topologie en Π qui découle de la linéarisation du modèle non-linéaire Gummel-Poon modifié. Pour déterminer les paramètres électriques extrinsèques du modèle du transistor HBT, nous avons développé une nouvelle technique précise pour déflaquer l'effet des éléments parasites des mesures sous-pointe des transistors caractérisés. Cette technique tient compte d'une façon systématique des éléments parasites entourant le transistor. Ces éléments parasites sont modélisés par un réseau à quatre ports au lieu d'un circuit équivalent d'éléments localisés. Nous avons dérivé des expressions d'équations exactes pour déflaquer ce réseau d'éléments parasites. Pour déterminer les paramètres électriques intrinsèques du modèle du transistor HBT, nous avons élaboré une nouvelle méthode originale, précise et large bande. Cette méthode

diffère des méthodes précédentes par l'extraction des paramètres du circuit équivalent sans avoir recours aux procédures d'optimisation ni à l'utilisation des mesures des structures spéciales du masque du transistor. Le principal avantage de cette méthode est qu'un ensemble unique de paramètres intrinsèques est extrait à partir des paramètres S sur toute la bande des fréquences des mesures. La procédure d'extraction utilise un ensemble d'équations dérivées sans approximations. Une validation expérimentale de la méthode proposée est effectuée sur deux types de transistors GaInP/GaAs HBT de dimensions $2 \times 25 \mu\text{m}^2$ et $2 \times 10 \mu\text{m}^2$. Une excellente concordance est obtenue entre les paramètres S mesurés et ceux simulés par le modèle petit-signal et ceci sur toute la bande des fréquences 1-30 GHz.

Dans le quatrième chapitre, nous avons présenté une revue bibliographique des différents types de modèles grand-signal des transistors HBTs. Cette revue nous a permis de dresser les avantages que présentent les modèles semi-physiques issus du modèle Gummel-Poon standard comparés aux autres types de modèles. Ainsi, nous avons proposé une topologie du modèle électrique non-linéaire du HBT issue de plusieurs modifications du modèle Gummel-Poon. Ce nouveau modèle tient compte de l'auto-échauffement du transistor en associant au modèle électrique un modèle thermique simple qui calcule la température de jonction de ce composant à partir de la puissance dissipée et d'une impédance thermique non-linéaire.

Concernant l'élaboration du modèle statique, nous avons présenté un nouvel algorithme pour la détermination, d'une façon unique et précise, des facteurs d'idéalité et des courants de saturation des différentes diodes utilisées dans le modèle. Nous avons également présenté une nouvelle procédure pour l'extraction systématique des paramètres R_{th} (résistance thermique) et C_{th} (capacité thermique) du circuit thermique. La résistance thermique extraite R_{th} n'est pas une constante mais plutôt elle varie d'une façon linéaire avec la puissance dissipée dans le transistor. Les coefficients des termes implantant l'effet thermique dans le modèle sont également déterminés d'une façon précise. En

outre, l'effet thermique a été inclus dans les différentes sources de courant du modèle grand-signal en modes directe et inverse. Nous avons validé de façons indépendantes les différentes composantes du modèle statique élaboré pour un transistor HBT GaInP/GaAs $2 \times 25 \text{ } \mu\text{m}^2$ en configuration émetteur commun. Un bon accord est ainsi obtenu entre les mesures et les simulations.

La procédure d'extraction directe des paramètres du modèle petit-signal du transistor HBT que nous avons développée dans le troisième chapitre, nous a permis de valider les relations que nous avons proposée pour décrire les évolutions non-linéaires des paramètres intrinsèques du modèle du HBT en fonction des paramètres de polarisation.

Dans le cinquième chapitre, nous avons présenté l'implantation et la validation du modèle non-linéaire développé. L'interaction entre les modèles électrique et thermique a pu être implantée dans le logiciel ADS en transformant la température en une quatrième électrode de commande du transistor au même titre que les électrodes de base, du collecteur et d'émetteur. Le simulateur ajuste l'ensemble des entrées pour converger vers une solution qui satisfait l'ensemble des équations électriques décrivant le fonctionnement du transistor HBT. Par ailleurs, un ajustement de certains paramètres de ce modèle a été nécessaire afin que ce dernier puisse bien concorder les différentes caractéristiques statiques mesurées du transistor. En outre, la détermination précise de la capacité thermique C_{th} a été nécessaire afin que le modèle puisse bien concorder les paramètres S mesurés du transistor pour différents points de polarisation et sur toute de bande de fréquence utile.

Afin de vérifier la convergence et le bon fonctionnement du modèle développé, nous avons effectué des simulations des performances de ce dernier en terme de puissance de sortie à la fréquence fondamentale et aux deuxième et troisième harmoniques ainsi que le rendement en puissance ajoutée.

6.2 Recommandations pour les travaux futurs

Bien que des progrès appréciables dans la modélisation des transistors HBTs sont effectués dans ce travail, il reste encore des aspects dans ce projet de recherche qui demandent des études supplémentaires. Dans ce qui suit, nous présentons des exemples de ces aspects :

- Afin que le modèle non-linéaire puisse bien reproduire les performances du transistor dans les régions de saturation, il sera intéressant d'étudier et d'implanter l'effet d'avalanche dans le modèle élaboré. Afin d'étudier séparément les phénomènes d'avalanche et d'auto-échauffement, des mesures des caractéristiques du transistor en mode pulsé sont ainsi indispensables.
- Utilisation des différentes méthodes d'extractions développées pour la modélisation des transistors HBTs multi-cellules. Ainsi, la méthode de déflaquer la structure métallique du transistor sera d'une grande utilité vu le nombre élevé d'interconnexions que présente tel type de transistors.
- La validation en régime statique du modèle non-linéaire que nous avons élaboré a nécessité l'ajustement manuel de certains paramètres. L'ajustement de ces paramètres sera plus rigoureux s'il est effectué moyennant une procédure automatique programmée. L'implantation d'une telle procédure nécessitera l'étude d'éventuelles corrélations entre les différents paramètres du modèle.
- L'implantation du modèle non-linéaire dans les logiciels de CAO sous forme d'un SDD (Symbolically Defined Device) n'est pas adéquate pour simuler des transistors multi-cellules. Une alternative rigoureuse sera d'implanter le modèle sous forme compilée.

- L'ajout des composantes modélisant l'effet du bruit dans le transistor rendra le modèle non-linéaire plus complet.

RÉFÉRENCES

- [1] SHOCKLY, W., U.S. Patent, No. 2,569,347, 1951.
- [2] KROEMER, H. (1957), "Theory of a wide-gap emitter for transistors," Proc. IRE, vol.45, , 1957, pp.1535-1537.
- [3] KROEMER, H. (1982), "Heterostructure bipolar transistors and integrated circuits," Proc. IEEE, vol.70, 1982, , pp.13-25.
- [4] ALI, F., GUPTA, A., (1991), HEMTs and HBTs: Devices, Fabrication and circuits, Norwood, MA, Artech House, 1991.
- [5] ASBECK, P. M., WANG, K. C., MILLER, D. L., SULLIVAN, G. J., SHENG, N. H., SOVERO, E. A., HIGGINS, J. A. (1987), "Heterojunction Bipolar Transistors for Microwave and Millimeter-Wave Integrated Circuits," Microwave and Millimeter-Wave Monolithic Circuits, 1982, Volume: 87 Issue: 1 , Jun 1987, pp. 1-5.
- [6] HSIN, Y. M., VU, D. P., ASBECK, P. M. (1996), "Experimental I-V characteristics of AlGaAs/GaAs heterojunction bipolar transistors with very thin bases," Electronics Letters Volume: 32 Issue: 14 , 4 July 1996, pp. 1323 -1324.
- [7] HO, M.-C., JOHNSEN, R. A., HO, W. J., CHANG, M. F., ASBECK, P. M., (1995), "High-performance low-base-collector capacitance AlGaAs/GaAs heterojunction bipolar transistors fabricated by deep ion implantation," Electron Device Letters, IEEE , Volume: 16 Issue: 11 , Nov. 1995, pp. 512 -514.
- [8] KHATIBZADEH, A.M., BAYARAKTAROGHU, B. (1990), "Low phase noise heterojunction bipolar transistor oscillator," Electronics Letters , Volume: 26 Issue: 16, 2 Aug. 1990, pp.1246-1248.
- [9] AOKI, I., TEZUKA, K., MATSUURA, H., KOBAYASHI, S., FUJITA, T., YAKIHARA, T., OKA, S., MIURA, A. (1996), "64GHz AlGaAs-HBT oscillator," Electronics Letters , Volume: 32 Issue: 5 , 1996, pp. 463-464.
- [10] MISHRA, U. K., JENSEN, J. F., RENSCH, D. B., BROWN, A. S., STANCHINA, W. E., TREW, R. J., PIERCE, M. W., KARGODORIAN, T. V. (1989), "Self-aligned AlInAs-GaInAs heterojunction bipolar transistors and circuits," Electron Device Letters, IEEE , Volume: 10 Issue: 10 , Oct. 1989, pp. 467 -469.

- [11] NOTTENBURG, R. N., LEVI, A. F. J., CHEN, Y. K., JALALI, B., PANISH, M. B., CHO, A. Y. (1989), "InP-based heterostructure bipolar transistors," Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1989. Technical Digest 1989., 11th Annual , 22-25 Oct. 1989, pp. 135 -138.
- [12] HARRISON, W. A., TERSOFF, J., FRANK, S. J. (1986), Journal Vac. Sci. Technol. B4, 1986, pp. 1069-1080.
- [13] KIM, M. E., OKI, A. K., CAMOU, J. B., CHOW, P. D., NELSON, B. L., SMITH, D. M., CANYON, J. C., YANG, C. C., DIXIT, R., ALLEN, B. R. (1988), "12-40 GHz low harmonic distortion and phase noise performance of GaAs heterojunction bipolar transistors," Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1988. Technical Digest 1988., 10th Annual IEEE , 6-9 Nov. 1988, pp. 117 -120.
- [14] KIM, M. E., OKI, A. K., GORMAN, G. M., UMEMOTO, D. K., CAMOU, J. B. (1989), "GaAs heterojunction bipolar transistor device and IC technology for high-performance analog and microwave applications," Microwave Theory and Techniques, IEEE Transactions on , Volume: 37 Issue: 9 , Sept. 1989, pp. 1286 - 1303.
- [15] NELSON, B. L., UMEMOTO, D. K., PERRY, C. B., DIXIT, B. R., ALLEN, B. R., KIM, M. E., OKI, A. K. (1990), "High-linearity, low DC power monolithic GaAs HBT broadband amplifiers to 11 GHz," Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1990. Digest of Papers., IEEE 1990 , 7-8 May 1990, pp. 15 -18.
- [16] SULLIVAN, G. J., et al. (1986), "High-frequency performance of AlGaAs/InGaAs/GaAs Strained Layer Hetrojunction Bipolar Transistors," IEEE Trans. Electron Devices, Vol. ED-33, november 1986, pp. 1845-1846.
- [17] GOMI, T., MIWA, H., SASAKI, H., YMAMOTO, H., NAKAMURA, M., KAYANUMA, A. (1988), " A sub-30 psec Si bipolar LSI technology," Electron Devices Meeting, 1988. Technical Digest., International , 11-14 Dec. 1988, pp. 744 -747.
- [18] BAYRAKTAROGLU, B., HUDGENS, R.D., KHATIBZADEH, M.A., TSENG, H.Q. (1989), "2.5 W CW X-band heterojunction bipolar transistor," Microwave Symposium Digest, 1989., IEEE MTT-S International , vol.3, 13-15 June 1989, pp. 1057 -1060.
- [19] WANG, N.L., SHENG, N.H., CHANG, M.-C.F., HO, W.J., SULLIVAN, G.J., SOVERO, E.A., HIGGINS, J.A., ASBECK, P.M. (1990), "Ultrahigh power

- efficiency operation of common-emitter and common-base HBT's at 10 GHz," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 38 Issue: 10 , Oct. 1990, pp. 1381 –1390.
- [20] GUANG-BO, G., MING-ZHU, W., XIANG, G., MORKO, H. (1989), "Thermal design studies of high-power heterojunction bipolar transistors," *Electron Devices, IEEE Transactions on* , Volume: 36 Issue: 5 , May 1989, pp. 854 –863.
 - [21] BAYRAKTAROGLU, B., M.A. KHSTIBZADEH, HUDGENS, R.D. (1990), "5 W monolithic HBT amplifier for broadband X-band applications," *Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1990. Digest of Papers., IEEE 1990* , 7-8 May 1990, pp. 43 –46.
 - [22] KHSTIBZADEH, M.A., BAYRAKTAROGLU, B., KIM, T. (1992), "12 W monolithic X-band HBT power amplifier," *Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1992. Digest of Papers., IEEE 1992* , 1-3 June 1992, pp. 47 –50.
 - [23] FRICKE, K., GATTI, G., HARTANGEL, H.L., KROZER, V., WURFUL, J. (1992), "Performance capabilities of HBT devices and circuits for satellite communication," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 40 Issue: 6 , June 1992, pp. 1205 –1214.
 - [24] WANG, N.L., SHENG, N.H., HO, W.J., CHANG, M.F., SULLIVAN, G.J., HIGGINS, J.A., P.M. ASBECK (1990), "18 GHz high gain, high efficiency power operation of AlGaAs/GaAs HBT," *Microwave Symposium Digest, 1990., IEEE MTT-S International* , 8-10 May 1990, vol.3, pp. 997 –1000.
 - [25] SULLIVAN, G.J., CHANG, M.F., SHENG, N.-H., ANDERSON, R.J., WANG, N.-L., WANG, K.-C., HIGGINS, J.A., ASBECK, P.M. (1990), "AlGaAs/GaAs P-n-p HBTs with high maximum frequency of oscillation," *Electron Device Letters, IEEE* , Volume: 11 Issue: 10 , Oct. 1990, pp. 463 –465.
 - [26] BAYRAKTAROGLU, B., CAMILLERI, N., LAMBERT, S.A. (1988), "Microwave performance of n-p-n and p-n-p AlGaAs/GaAs heterojunction bipolar transistors," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 36 Issue: 12 , Dec 1988, pp. 1869 –1873.
 - [27] CHEN, J., GAO, G.B., MORKOC, H. (1990), "Thermal dependence of HBT high-frequency performance," *Electronics Letters* , Volume: 26 Issue: 21 , 11 Oct. 1990, pp. 1770 –1772.
 - [28] ADLERSTEIN, M.G., ZAITLIN, M.P., FLYNN, G., HOKE, W., HUANG, J., JACKSON, G., LEMONIAS, P., MAJARONE, R., TONG, E. (1991), "High

- power density pulsed X-band heterojunction bipolar transistors," *Electronics Letters*, Volume: 27 Issue: 2, 17 Jan. 1991, pp. 148–149.
- [29] ASBECK, P.M., CHANG, M.-C.F., HIGGINS, J.A., SHENG, N.H., SULLIVAN, G.J., WANG, K.-C. (1992), "GaAlAs/GaAs heterojunction bipolar transistors: issues and prospects for application," *Electron Devices, IEEE Transactions on*, Volume: 36 Issue: 10, Oct. 1989, pp. 2032-2042.
 - [30] HO, W.J., CHANG, M.F., SAILER, A., ZAMPARDI, P., DEAKIN, D., MCDERMOTT, B., PIERSON, R., HIGGINS, J.A. (1993), "GaInP/GaAs HBT's for high-speed integrated circuit applications," *Electron Devices, IEEE Transactions on*, Volume: 40 Issue: 11, Nov 1993, pp. 2113–2114.
 - [31] FRESINA, M.T., AHMARI, D.A., MARES, P.J., HARTMANN, Q.J., FENG, M., STILLMANN G.E. (1995), "High-speed, low-noise InGaP/GaAs heterojunction bipolar transistors," *Electron Device Letters, IEEE*, Volume: 16 Issue: 12, Dec. 1995, pp. 540-541.
 - [32] HARAME, D.L., COMFORT, J.H., CRESSLER, J.D., CRABBE, E.F., SUN, J.Y.-C., MEYERSON, B.S., TICE, T. (1995), "Si/SiGe epitaxial-base transistors. I. Materials, physics, and circuits," *Electron Devices, IEEE Transactions on*, Volume: 42 Issue: 3, March 1995, pp. 455–468.
 - [33] HARAME, D.L., COMFORT, J.H., CRESSLER, J.D., CRABBE, E.F., SUN, J.Y.-C., MEYERSON, B.S., TICE, T. (1995), "Si/SiGe epitaxial-base transistors. II. Process integration and analog applications," *Electron Devices, IEEE Transactions on*, Volume: 42 Issue: 3, March 1995, pp. 469–482.
 - [34] KERMARREC, C., DAWE, G., TEWKSBURY, T., MEYERSON, B., HARAME, D., GILBERT, M. (1995), "SiGe technology: application to wireless digital communications," *Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1994. Digest of Papers., IEEE 1994*, 22-25 May 1994, pp. 1–4.
 - [35] TEETER, D.A., CURTICE, W.R. (1997), "Comparison of hybrid pi and Tee HBT circuit topologies and their relationship to large signal modeling," *Microwave Symposium Digest, 1997., IEEE MTT-S International*, Volume: 2, 8-13 June 1997, vol.2, pp. 375–378.
 - [36] COSTA, D., LIU, W., HARRIS, J. S. Jr. (1991), "Direct extraction of the AlGaAs/GaAs heterojunction bipolar transistor small-signal equivalent circuit," *IEEE Trans. Electron Devices*, vol. 38, Sept. 1991, pp. 2018-2024.

- [37] PEHLKE, D. R., PAVLIDIS, D. (1992), "Evaluation of the factors determining HBT high-frequency performance by direct analysis of s-parameter data," *IEEE Trans. Microwave Theory Tech.*, vol. 40, Dec. 1992, pp. 2367-2373.
- [38] SCHAPER, U., HOLZAPFL, B. (1995), "Analytic parameter extraction of the HBT equivalent circuit with T-like topology from measured s-parameter," *IEEE Trans. Microwave Theory Tech.*, vol. 40, Mar. 1995, pp. 493-498.
- [39] WEI, C-J., HUANG, J. C. M. (1995), "Direct extraction of equivalent circuit parameters for heterojunction bipolar transistors," *IEEE Trans. Microwave Theory Tech.*, vol. 43, Sept. 1995, pp. 2035-2039.
- [40] SAMELIS, A., PAVILIDS, D. (1997), "DC to high-frequency HBT-model parameter evaluation using impedance block conditioned optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 45, Jun. 1997, pp. 886-897.
- [41] HAJJI, R., GHANNOUCHI, F. M. (1997), "Small-signal distributed model for GaAs HBT's and s-parameter prediction at millimeter-wave frequencies," *IEEE Trans. Electron Devices*, vol. 44, May. 1997, pp. 723-731.
- [42] LI, B., PRASAD, S., YANG, L., WANG, S. C. (1998), "A semianalytical parameter-extraction procedure for HBT equivalent circuit," *IEEE Trans. Microwave Theory Tech.*, vol. 46, Oct. 1998, pp. 1427-1435.
- [43] LEE, S., GOPINATH, A. (1992), "Parameter extraction technique for HBT equivalent circuit using cutoff mode measurement," *IEEE Trans. Microwave Theory Tech.*, vol. 40, Mar. 1992, pp. 574-577.
- [44] OUSLIMANI, A., BIRAFANE, A., GAUBERT, J., POUVIL, P., LEIER, H. (1994), "Direct extraction method of small-signal equivalent circuit model of a GaInP/GaAs heterojunction bipolar transistor," in *Second IEEE Joint chapter workshop in conjunction with M94 CAE, Modeling and Measurement Verification*, 24 Oct. 1994, Wembley Conference, London, UK.
- [45] LI, B., PRASAD, S. (1999), "Basic expressions and approximations in small-signal parameter extraction for HBT's," *IEEE Trans. Microwave Theory Tech.*, vol. 47, May 1999, pp. 534-539.
- [46] RUDOLPH, M., DOEMER, R., HEYMANN, P. (1999), "Direct extraction of HBT equivalent-circuit elements," *IEEE Trans. Microwave Theory Tech.*, vol. 47, Jan. 1999, pp. 82-84.

- [47] GOBERT, Y., TASKER, P. J., BACHEM, K. H. (1997), "A physical, yet simple, small-signal equivalent circuit for the heterojunction bipolar transistor," *IEEE Trans. Microwave Theory Tech.*, vol. 45, Jan. 1997, pp. 149-153.
- [48] BOUSNINA, S., MANDEVILLE, P., KOUKI, A. B., SURRIDGE, R., GHANNOUCHI, F. M. (2000), "A new analytical and broadband method for determining the HBT small-signal model parameters," *IEEE MTT-S Int. Microwave Symp. Dig.*, June 2000.
- [49] BOUSNINA, S., MANDEVILLE, P., KOUKI, A. B., SURRIDGE, R., GHANNOUCHI, F. M. (2002), "Direct parameter-extraction method for HBT small-signal model," *IEEE Trans. Microwave Theory Tech.*, Feb. 2002, pp 529-536.
- [50] BOUSNINA, S., FALT, C., MANDEVILLE, P., KOUKI, A. B., GHANNOUCHI, F. M. (2002), "An accurate on-wafer de-embedding technique with application to HBT devices characterization," *IEEE Trans. Microwave Theory Tech.*, Feb. 2002, pp 420-424.
- [51] BOUSNINA, S., GHANNOUCHI, F. M., SURRIDGE, R. (2000), "A novel direct extraction method for internal equivalent circuit parameters of HBT small-signal hybrid- π model", 30th European Microwave Conference, Paris Octobre 2000.
- [52] BOUSNINA, S., GHANNOUCHI, F. M., KOUKI, A. B. (2001), "Experimental study of effect of parasitic capacitances on accuracy of HBT small-signal model," in the *8th International Symposium on Microwave and Optical Technology*, Montreal, Jun. 2001.
- [53] BOUSNINA, S., GHANNOUCHI, F. M. (2001), "An Equivalent Circuit of Forward-biased HBT for Determination of Series Parameters of GaInP/GaAs HBTs Small-Signal Model," 31st European Microwave Conference, London Septembre, 2001.
- [54] BANDLER, J. W., CHEN, S.H. (1988), "Circuit optimization : The state of the art," *IEEE Trans. Microwave Theory Tech.*, vol. 36, Feb. 1988, pp. 424-443.
- [55] BARRAK, R. (2002), "Modélisation empirique grand-signal des transistors bipolaires à hétérojonction," Mémoire de maîtrise, Ecole Polytechnique de Montréal, Nov. 2002.
- [56] GETREU, I.E. (1978), modeling the bipolar transistor. Amsterdam: Elsevier Scientific , 1978.

- [57] SENAPATI, B., MAITI, C.K. (2000), "Advantages of SiGe-HBTs for RF wireless communication," *Personal Wireless Communications, 2000 IEEE International Conference on* , 17-20 Dec. 2000, pp. 9 –13.
- [58] DE GRAFF, H. C., KLAASSEN, F. M. (1990), Compact transistor modeling for circuit design. Wien, New York: Springer-Verlag, 1990.
- [59] ANDERSSON, M., XIA, Z., KUIVALAINEN, P., POHJONEN, H. (1995), "Compact Si_{1-x}Ge_x/Si heterojunction bipolar transistor model for device and circuit simulation," *Circuits, Devices and Systems, IEE Proceedings [see also IEE Proceedings G- Circuits, Devices and Systems]* , Volume: 142 Issue: 1 , Feb. 1995, pp. 1-7.
- [60] DE GRAFF , H. C., KLOODTERMAN, W.J. (1985), "New formulation of the current and charge relations in bipolar transistor modelling for CAD purposes," *IEEE Trans. Electron Devices*, vol. 32, 1985, pp. 2415-2419.
- [61] HONG, G.-B., FOSSUM, J.G., UGAJIN, M. (1992), "A physical SiGe-base HBT model for circuit simulation and design," *Electron Devices Meeting, 1992. Technical Digest., International* , 13-16 Dec. 1992, pp. 577 –580.
- [62] DAS, M.B. (1988), "High-frequency performance limitations of millimeter-wave heterojunction bipolar transistors," *Electron Devices, IEEE Transactions on* , Volume: 35 Issue: 5 , May 1988, pp. 604 –614.
- [63] LIOU, J.J., LIOU, L.L., HUANG, C.I., BAYRAKTAROGLU B. (1993), "A physics-based, analytical heterojunction bipolar transistor model, including thermal and high-current effects," *Electron Devices, IEEE Transactions on* , Volume: 40 Issue: 9 , Sept. 1993, pp. 1570 –1577.
- [64] FENG, J.J.X., PULFREY, D.L., SITCH, J., SURRIDGE, R. (1995), "A physics-based HBT SPICE model for large-signal applications," *Electron Devices, IEEE Transactions on* , Volume: 42 Issue: 1 , Jan. 1995, pp. 8 –14.
- [65] SNOWDEN, C. M. (1997), "Large-signal microwave characterization of AlGaAs/GaAs HBT's based on a physics-based electrothermal model," *IEEE Trans. Microwave Theory Tech.*, vol 45, pp 58-71, 1997.
- [66] HAJJI, R., KOUKI, A.B., EL-RABAIE, S., GHANNOUCHI, F.M. (1996), "Systematic DC/small-signal/large-signal analysis of heterojunction bipolar transistors using a new consistent nonlinear model," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 44 Issue: 2 , Feb. 1996, pp. 233 – 241.

- [67] ANGELOV, I., CHOUMEL, K., INOUE, A. (2002), "An empirical HBT Large Signal Model for CAD," *Microwave Symposium Digest, 2002 IEEE MTT-S International*, Volume: 3, 2-7 June 2002, pp. 2137 –2140.
- [68] RAGHAVAN, A., VENKATARAMAN, S., BANERJEE, B., HEO, Y. S. D., LASKAR, J. (2003), "Direct extraction of an empirical temperature-dependent InGaP/GaAs HBT large-signal model," *Solid-State Circuits, IEEE Journal of*, Volume: 38 Issue: 9, Sept. 2003, pp. 1443 -1450.
- [69] KE LU PERRY, P.A., BRAZIL, T.J. (1995), "A new large-signal AlGaAs/GaAs HBT model including self-heating effects, with corresponding parameter-extraction procedure," *Microwave Theory and Techniques, IEEE Transactions on*, Volume: 43 Issue: 7, July 1995, pp. 1433 –1445.
- [70] SANGSOO, K. KYUNGMIN, K., HYUN-MIN, P., SONGCHEOL, H., (2002) "A nonquasi-static table-based small-signal model of heterojunction bipolar transistor," *Electron Devices, IEEE Transactions on*, Volume: 49 Issue: 10, Oct. 2002, pp. 1681 –1686.
- [71] CHRISTODULOU, C., GEORGIPOULOS, M. (2001), Applications of neural networks in electromagnetics. Norwood, MA: Artech House, 2001.
- [72] ZHANG, Q.J., GUPTA, K.C. (2000), Neural networks for RF and microwave design. Norwood, MA: Artech House, 2000.
- [73] GUMMEL, H.K., POON, H.C. (1970), "An integrated charge control model of bipolar transistors," *Bell Syst. Tech. Journal*, vol. 49, 1970, pp.827-852.
- [74] HAFIZI, M., CROWELL, C.R., GRUPEN, M.E. (1990), "The DC characteristics of GaAs/AlGaAs heterojunction bipolar transistors with application to device modeling," *Electron Devices, IEEE Transactions on*, Volume: 37 Issue: 10, Oct. 1990, pp. 2121 –2129.
- [75] HAFIZI, M., STANCHINA, W.E., METZGER, R.A., MACDONALD, P.A., WILLIAMS, F., Jr. (1993), "Temperature dependence of DC and RF characteristics of AlInAs/GaInAs HBT's," *Electron Devices, IEEE Transactions on*, Volume: 40 Issue: 9, Sept. 1993, pp. 1583 –1588.
- [76] GROSSMAN, P.C. J., CHOMA, Jr. (1992), "Large signal modeling of HBT's including self-heating and transit time effects," *Microwave Theory and Techniques, IEEE Transactions on*, Volume: 40 Issue: 3, March 1992, pp. 449 –464.

- [77] WEI, C.-J., HWANG, J.C.M., HO, W.-J., HIGGINS, J.A. (1996), "Large-signal modeling of self-heating, collector transit-time, and RF-breakdown effects in power HBTs," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 44 Issue: 12 , Dec. 1996, pp. 2641 –2647.
- [78] RUDOLPH, M., DOERNER, R., BEILENHOF, K., HEYMANN, P. (2000), "Scalable GaInP/GaAs HBT large-signal model," *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 48 Issue: 12 , Dec. 2000, pp. 2370 – 2376.
- [79] SHIROKOV, M.S., CHEREPKO, S.V., XIAOHANG, D., KWANG, J.C.M., TEETER, D.A. (2002), "Large-signal modeling and characterization of high-current effects in InGaP/GaAs HBTs," *IEEE Trans. Microwave Theory and Tech.*, vol. 50, April 2002, pp. 1084 –1094.
- [80] WEI, C.-J., SPRINKLE, S., HU, J.T., CHUNG, H.-C., MITCHELL, B., DICARLO, P., BARTLE, D. (2001), "Waveform characterization and modeling of dynamic charge behavior of InGaP-GaAs HBTs," *Microwave Symposium Digest, 2001 IEEE MTT-S International* , Vol. 2 , 20-25 May 2001, pp. 675 –678.
- [81] ANTOGNETTI, P., MASSOBRIO, G. (1988), Semiconductor device modeling with spice. New York : McGraw-Hill, 1988.
- [82] HART, P.A.H. (1994), Bipolar and Bipolar-MOS integration. Amsterdam, the Netherland: Elsevier, 1994.
- [83] SCHROTER, M., LEE, T. –Y. (1999), "Physics-based minority charge and transit time modeling for bipolar transistors," *Electron Devices, IEEE Transactions on* , Volume: 46 Issue: 2 , Feb. 1999, pp. 288 –300.
- [84] MCANDREW, C., SEITCHIK, J., BOWERS, D., DUNN, M., FOISY, M., GETREU, I., MCSWAIN, M., MOINIAN, S., PARKER, J., VANWIJNEN, P., WAGNER, L. (1995), "VBIC95: An improved vertical, IC bipolar transistor model," *Bipolar/BiCMOS Circuits and Technology Meeting, 1995.*, *Proceedings of the 1995* , 2-3 Oct. 1995, pp. 170 –177.
- [85] MCANDREW, C.C., SEITCHIK, J.A., BOWERS, D.F., DUNN, M., FOISY, M., GETREU, I., MCSWAIN, M., MOINIAN, S., PARKER, J., ROULSTON, D.J., SCHROTER, M., VANWIJNEN, P., WAGNER, L.F. (1996), "VBIC95, the vertical bipolar inter-company model," *Solid-State Circuits, IEEE Journal of* , Volume: 31 Issue: 10 , Oct. 1996, pp. 1476 –1483.
- [86] NAJIM, F. (1996), "VBIC95: an improved bipolar transistor model," *Circuits and Devices Magazine, IEEE* , Volume: 12 Issue: 2 , March 1996, pp. 11 –15.

- [87] WALTER, K.M., EBERSMAN, B., SUNDERLAND, D.A., BERG, G.D., FREEMAN, G.G., GROVES, R.A., JADUS, D.K., HARAME, D.L. (1998), "A scaleable, statistical SPICE Gummel-Poon model for SiGe HBTs," Solid-State Circuits, IEEE Journal of , Volume: 33 Issue: 9 , Sept. 1998, pp. 1439 –1444.
- [88] CHEREPKO, S.V., HWANG, J.C.M. (2001), "VBIC model applicability and extraction procedure for InGap/GaAs HBT," Microwave Conference, 2001. APMC 2001. 2001 Asia-Pacific , vol.2, Dec. 2001, pp. 716 –721.
- [89] GARLAPATI, A., PRASAD, S. (2001), "A unified model for single/multifinger HBTs including self-heating effects," Microwave Theory and Techniques, IEEE Transactions on , Volume: 49 Issue: 1 , Jan. 2001, pp. 186 –191.
- [90] SENAPATI, B., MAITI, C.K. (2002), "Advanced SPICE modelling of SiGe HBTs using VBIC model," Circuits, Devices and Systems, IEE Proceedings [see also IEE Proceedings G- Circuits, Devices and Systems] , Volume: 149 Issue: 2 , April 2002, pp. 129 –135.
- [91] ISSAOUN, A., DOUSSET, D., KOUKI, A. B., GHANNOUCHI, F. M. (2003) "Comparaison of a new modified Gummel-Poon model and VBIC for AlGaAs/GaAs HBTs," European microwave conference, Germany 2003.
- [92] KIRK, C. T. (1962), "A theory of transistor cut-off frequency falloff at high current densities," IEEE Trans. Electron Devices, vol. 9, No 2, mars 1962, pp. 164-174.
- [93] IWAMOTO, M., ROOT, D.E., SCOTT, J.B., COGNATA, A., ASBECK, P.M., HUGHES, B., DAVANZO, D.C. (2003), "Large-signal HBT model with improved collector transit time formulation for GaAs and InP technologies," Microwave Symposium Digest, 2003 IEEE MTT-S International , Volume: 2 , 8-13 June 2003, pp. 635 –638.
- [94] DIKMEN, C.T., DOGAN, N.S., OSMAN, M.A. (1994), "DC modeling and characterization of AlGaAs/GaAs heterojunction bipolar transistors for high-temperature applications," Solid-State Circuits, IEEE Journal of , Volume: 29 Issue: 2 , Feb. 1994, pp. 108 –116.
- [95] ZHANG, Q.M., HU, H., SITCH, J., SURRIDGE, R.K., XU, J.M. (1996), "A new large signal HBT model, " Microwave Theory and Techniques, IEEE Transactions on , Volume: 44 Issue: 11 , Nov. 1996, pp. 2001 –2009.

- [96] HYUN-MIN, P., SONGCHEOL, H. (2002), "A novel temperature-dependent large-signal model of heterojunction bipolar transistor with a unified approach for self-heating and ambient temperature effects," *Electron Devices, IEEE Transactions on*, Volume: 49 Issue: 12, Dec. 2002, pp. 2099–2106.
- [97] RUDOLPH, M., LENK, F., DOERNER, R., HEYMANN, P. (2002), "Towards a unified method to implement transit-time effects in Pi-topology HBT compact models," in *IEEE International Microwave Symposium Digest*, Vol. 2, 2-7, June 2002, pp. 997–1000.
- [98] SHAMS, S.F., MCANDREW, C.C., IK-SUNG, A., LIM, Z. (2002), "SiGe HBT self-heating modeling and characterization from AC data," *Bipolar/BiCMOS Circuits and Technology Meeting*, 2002. *Proceedings of the 2002*, 29 Sept.-1 Oct. 2002, pp. 92–95.
- [99] WEIDONG, W. -J., FUNG, S.K.H. L., CHAN, P.C.H., CHENMING, H. (2001), "SOI thermal impedance extraction methodology and its significance for circuit simulation," *Electron Devices, IEEE Transactions on*, Volume: 48 Issue: 4, April 2001, pp. 730–736.
- [100] SAMELIS, A. (1999), "Modeling the bias of the dependence of the base-collector capacitance of power heterojunction bipolar transistors," *Microwave Theory and Techniques, IEEE Transactions on*, Volume: 47 Issue: 5, May 1999, pp. 642–645.
- [101] LIOU, L.L., BAYRAKTAROGLU, B., HUANG, C.I. (1993), "Thermal runaway analysis of high power AlGaAs/GaAs heterojunction bipolar transistors," *High Speed Semiconductor Devices and Circuits*, 1993. *Proceedings., IEEE/Cornell Conference on Advanced Concepts in*, 2-4 Aug. 1993, pp. 468–477.
- [102] HANINGTON, G., CHANG, C.E., ZAMPARDI, P.J., ASBECK, P.M. (1996), "Thermal effects in HBT emitter resistance extraction," *Electronics Letters*, Volume: 32 Issue: 16, 1 Aug. 1996, pp. 1515–1516.
- [103] COOKE, H. F. (1986), "Precise technique finds FET thermal resistance," *Microwave & RF*. August 1986.
- [104] DAWSON, D.E., GUPTA, A.K., SALIB, M.L. (1992), "CW measurement of HBT thermal resistance," *Electron Devices, IEEE Transactions on*, Volume: 39 Issue: 10, Oct. 1992, pp. 2235–2239.
- [105] BOLOVON, N., BAUREIS, P., MULDER, J.-E., ZWICKNAGL, P., SCHULTHEIS, R., ZANONI, E. (1998), "A simple method for the thermal resistance measurement of AlGaAs/GaAs heterojunction bipolar transistors,"

Electron Devices, IEEE Transactions on , Volume: 45 Issue: 8 , Aug. 1998, pp. 1846 –1848.

- [106] MARSH, S.P. (2000), "Direct extraction technique to derive the junction temperature of HBT's under high self-heating bias conditions," Electron Devices, IEEE Transactions on , Volume: 47 Issue: 2 , Feb. 2000, pp. 288 –291.
- [107] MARSH, S.P. (1999), "Thermal impedance variation of HBT's at high junction temperature operating conditions," Microwave Conference, 1999 Asia Pacific , Volume: 3 , 30 Nov.-3 Dec. 1999, vol.3, pp. 634 –637.
- [108] WHITEFIELD, D.S., WEI, C.J., HWANG, J.C.M. (1992), "Temperature-dependent large signal model of heterojunction bipolar transistors," Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1992. Technical Digest 1992., 14th Annual IEEE , 4-7 Oct. 1992 , pp. 221 –224.

Annexe I: Article publié dans le journal IEEE Microwave Theory and Techniques Transaction.

An Accurate On-Wafer Deembedding Technique With Application to HBT Devices Characterization

Sami Bousnina, *Student Member, IEEE*, Chris Falt, Pierre Mandeville, *Member, IEEE*,
Ammar B. Kouki, *Member, IEEE*, and Fadhel M. Ghannouchi, *Senior Member, IEEE*

Abstract—An accurate deembedding technique for on-wafer measurements of an active device's S -parameter is presented in this paper. This deembedding technique accounts in a systematic way for effect of all parasitic elements surrounding the device. These parasitic elements are modeled as a four-port network. Closed-form equations are derived for deembedding purposes of this four-port network. The proposed deembedding technique was used to extract small-signal model parameters of a $2 \times 25 \mu\text{m}$ emitter GaInP/GaAs heterojunction bipolar transistor device, and excellent agreement between measured and model-simulated S -parameter was obtained up to 30 GHz.

Index Terms—Device characterization, four-port network, microwave on-wafer measurements, S -parameter deembedding.

I. INTRODUCTION

FOR THE development of microwave circuit applications using heterojunction bipolar transistor (HBT) devices, it is essential to use an accurate HBT's equivalent-circuit model to simulate circuit performances at microwave and millimeter-wave frequencies. The first stage of the modeling process is to deembed intrinsic device response from parasitic network associated with the on-wafer measurement environment. The normal approach is by means of a short, an open, a load, and a through test structures to characterize the device interconnects. This means that each device with a specific geometry and size will require an appropriate test structure to be fabricated [1], which is not usually possible in practice because of wafer area consumption. In addition, each device has to be measured with an appropriate calibration of the network analyzer. This further complicates the measurements for automated parameter extraction and affects speed of monitoring process. In practice, it is impossible to measure the S -parameter by putting the probes directly on the terminals of the intrinsic part of the device (see reference planes 3 and 4 in Fig. 1). This is due to smaller surface of these terminals compared to the probe size and to the fact that these terminals are not aligned with the probe tips. Furthermore, measuring the device with the probe

tips so close can result in an extra coupling and leakage effects that influence accuracy of the measurements and extraction of the device's model parameters. It is well known that a more complete equivalent circuit for parasitics is necessary for accurate HBT device modeling at high frequencies. In addition, the parasitics of the equivalent-circuit model should also be easy to extract, which is not usually the case, and, in many cases, supplementary measurements have to be performed at specific bias conditions: reverse/forward-bias measurements [2], [3].

This paper presents an accurate deembedding technique suitable for quick evaluation of the device properties. In this technique, the parasitic elements surrounding the device are taken to be a generic four-port network without any need to model them with an equivalent circuit, as usually done in the previous techniques. These parasitic elements are then deembedded analytically using a derived closed-form equations.

This paper is organized as follows. In Section II, the procedure of deembedding the parasitic four-port network is presented. Section III then reports an experimental validation on HBT devices of the deembedding technique. Conclusions are given in Section IV.

II. DEEMBEDDING METHOD

The proposed deembedding method is outlined in the following three steps.

- Step 1) Firstly, the measurement system has to be calibrated, defining reference planes for the S -parameter measurements at the end of the open pads (reference planes 1 and 2 in Fig. 1) using a standard calibration technique [i.e., short-open-load-through (SOLT)].
- Step 2) Secondly, the measured data needs to be deembedded to bring the reference planes at the intrinsic device terminals (reference planes 3 and 4 in Fig. 1). The network to be deembedded from the measured data is provided in the form of a four-port S -parameter network modeled with an electromagnetic (EM) simulator where details about the device layout are supplied by the user. This four-port network in relation with the device model is represented in Fig. 2.
- Step 3) Finally, the simulated four-port network is then deembedded analytically using a derived closed-form equations since the topology of the metalwork connected with the intrinsic device is

Manuscript received April 4, 2000.

S. Bousnina and F. M. Ghannouchi are with the Département de génie électrique et de génie informatique, École Polytechnique de Montréal, Montréal, QC, Canada H3V 1A2.

C. Falt and P. Mandeville are with Nortel Networks, Nepean, ON, Canada K1Y 4H7.

A. B. Kouki is with the École de technologie supérieure, Montréal, QC, Canada H3C 1K3.

Publisher Item Identifier S 0018-9480(02)01151-1.

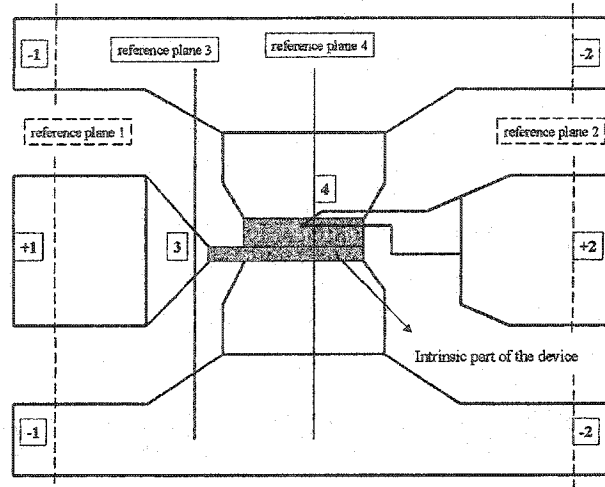


Fig. 1. Layout of a $2 \times 25 \mu\text{m}^2$ HBT device and the reference planes of EM simulation and SOLT calibration.

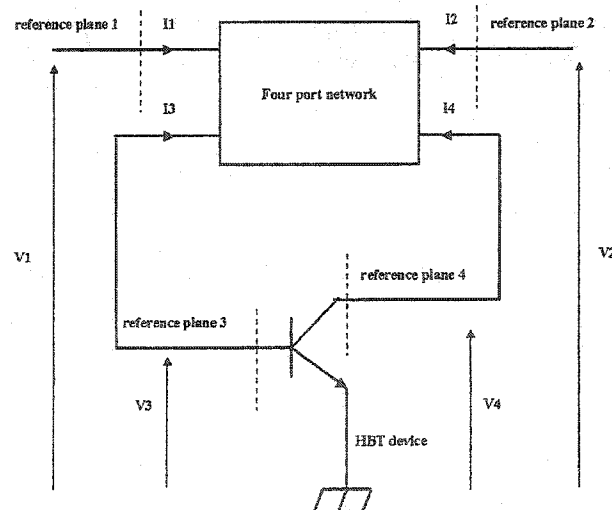


Fig. 2. Schematic of the four-port passive structure embedded with the HBT device.

not a standard topology (cascade, series, parallel).

These equations are determined as follows.

The Z^G -parameters of the active device at reference planes 1 and 2 (see Fig. 1) are determined from the corresponding measured S -parameters. These Z^G parameters are defined as follows:

$$\begin{cases} V_1 = Z_{11}^G I_1 + Z_{12}^G I_2 \\ V_2 = Z_{21}^G I_1 + Z_{22}^G I_2. \end{cases} \quad (1)$$

The Z^D -parameters of the active device at reference planes 3 and 4 (see Fig. 1) are defined by the following equations:

$$\begin{cases} V_3 = Z_{11}^D (-I_3) + Z_{12}^D (-I_4) \\ V_4 = Z_{21}^D (-I_3) + Z_{22}^D (-I_4). \end{cases} \quad (2)$$

The Z^P -parameters of the four-port network are defined by the following equations:

$$\begin{cases} V_1 = Z_{11}^P I_1 + Z_{12}^P I_2 + Z_{13}^P I_3 + Z_{14}^P I_4 \\ V_2 = Z_{21}^P I_1 + Z_{22}^P I_2 + Z_{23}^P I_3 + Z_{24}^P I_4 \end{cases} \quad (3)$$

$$\begin{cases} V_3 = Z_{31}^P I_1 + Z_{32}^P I_2 + Z_{33}^P I_3 + Z_{34}^P I_4 \\ V_4 = Z_{41}^P I_1 + Z_{42}^P I_2 + Z_{43}^P I_3 + Z_{44}^P I_4 \end{cases} \quad (4)$$

From (1) and (3), we get

$$\begin{pmatrix} I_1 \\ I_2 \end{pmatrix} = A \cdot \begin{pmatrix} I_3 \\ I_4 \end{pmatrix} \quad (5)$$

with

$$A = \begin{bmatrix} Z_{11}^G - Z_{11}^P & Z_{12}^G - Z_{12}^P \\ Z_{21}^G - Z_{21}^P & Z_{22}^G - Z_{22}^P \end{bmatrix}^{-1} \cdot \begin{bmatrix} Z_{13}^P & Z_{14}^P \\ Z_{23}^P & Z_{24}^P \end{bmatrix}$$

From (4) and (5), we get

$$\begin{pmatrix} V_3 \\ V_4 \end{pmatrix} = (B \cdot A + C) \cdot \begin{pmatrix} I_3 \\ I_4 \end{pmatrix} \quad (6)$$

with

$$B = \begin{bmatrix} Z_{31}^P & Z_{32}^P \\ Z_{41}^P & Z_{42}^P \end{bmatrix}$$

and

$$C = \begin{bmatrix} Z_{33}^P & Z_{34}^P \\ Z_{43}^P & Z_{44}^P \end{bmatrix}$$

By equalizing (6) to (2), one can determine the Z -parameter matrix of the active device at reference planes 3 and 4 (see Fig. 1) as follows:

$$\begin{bmatrix} Z_{11}^D & Z_{12}^D \\ Z_{21}^D & Z_{22}^D \end{bmatrix} = -(B \cdot A + C)$$

thus

$$Z_{11}^D = -Z_{31}^P \left(\frac{(-Z_{22}^G + Z_{22}^P) Z_{13}^P + (Z_{12}^G - Z_{12}^P) Z_{23}^P}{\text{Denom}} \right) - Z_{33}^P \left(\frac{(Z_{21}^G - Z_{21}^P) Z_{13}^P + (-Z_{11}^G + Z_{11}^P) Z_{23}^P}{\text{Denom}} \right) - Z_{33}^P$$

$$Z_{12}^D = -Z_{31}^P \left(\frac{(-Z_{22}^G + Z_{22}^P) Z_{14}^P + (Z_{12}^G - Z_{12}^P) Z_{24}^P}{\text{Denom}} \right) - Z_{32}^P \left(\frac{(Z_{21}^G - Z_{21}^P) Z_{14}^P + (-Z_{11}^G + Z_{11}^P) Z_{24}^P}{\text{Denom}} \right) - Z_{34}^P$$

$$Z_{21}^D = -Z_{41}^P \left(\frac{(-Z_{22}^G + Z_{22}^P) Z_{13}^P + (Z_{12}^G - Z_{12}^P) Z_{23}^P}{\text{Denom}} \right) - Z_{43}^P \left(\frac{(Z_{21}^G - Z_{21}^P) Z_{13}^P + (-Z_{11}^G + Z_{11}^P) Z_{23}^P}{\text{Denom}} \right) - Z_{43}^P$$

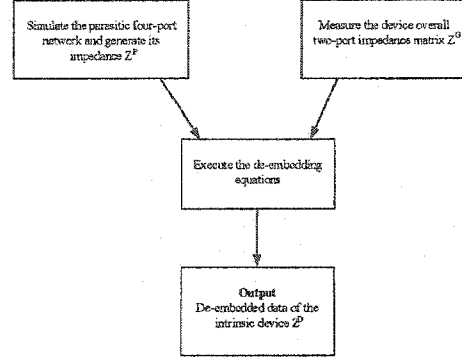


Fig. 3. Schematic diagram of the deembedding procedure.

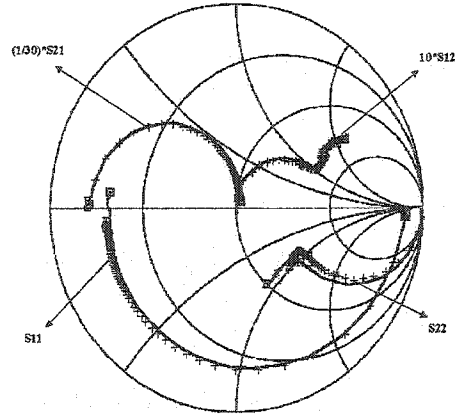


Fig. 4. Measured (—) and deembedded (+) S -parameter of a $2 \times 25 \mu\text{m}^2$ HBT from 40 MHz to 30 GHz.

$$Z_{22}^D = -Z_{41}^P \left(\frac{(-Z_{22}^G + Z_{22}^P) Z_{14}^P + (Z_{12}^G - Z_{12}^P) Z_{24}^P}{\text{Denom}} \right) - Z_{42}^P \left(\frac{(Z_{21}^G - Z_{21}^P) Z_{14}^P + (-Z_{11}^G + Z_{11}^P) Z_{24}^P}{\text{Denom}} \right) - Z_{44}^P$$

with

$$\text{Denom} = -Z_{11}^G Z_{22}^G + Z_{11}^P Z_{22}^P + Z_{11}^G Z_{22}^P - Z_{11}^P Z_{22}^G + Z_{12}^G Z_{21}^G - Z_{12}^P Z_{21}^P - Z_{12}^G Z_{21}^P + Z_{12}^P Z_{21}^G$$

A schematic diagram resuming the deembedding procedure is presented in Fig. 3.

III. EXPERIMENTAL VALIDATION

Several $2 \times 25 \mu\text{m}^2$ GaInP/GaAs HBT devices were measured, and deembedding results are presented. The measure-

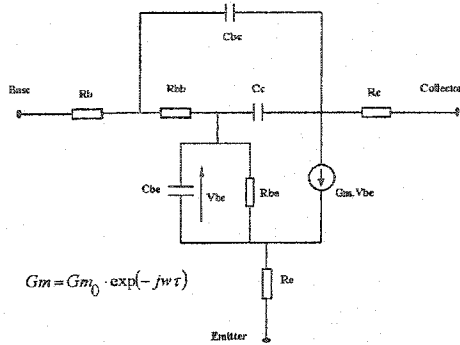
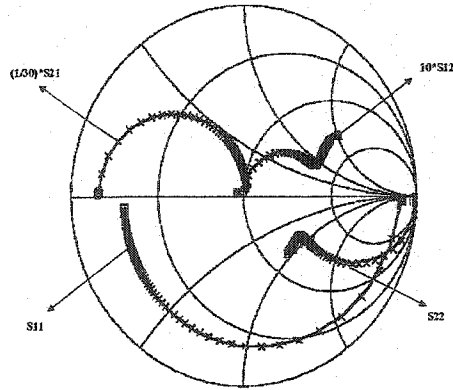


Fig. 5. Small-signal equivalent circuit of the GaInP/GaAs HBT.

Fig. 6. Measured (—) and model-calculated (---) S -parameter of a $2 \times 25 \mu\text{m}^2$ HBT from 40 MHz to 30 GHz.

ments were performed with a microwave probing system and a vector network analyzer (VNA) over the frequency range of 40 MHz to 30 GHz. Fig. 4 displays the measured S -parameters of the common-emitter HBT for the bias condition ($I_c = 10 \text{ mA}$, $V_{ce} = 2 \text{ V}$, $I_b = 50 \mu\text{A}$) and the corresponding deembedded S -parameters. The measurements show that the parasitics have both capacitive and inductive effects on S_{11} and S_{22} . S_{11} shows a capacitive behavior up to 30 GHz due to the relatively high value of base-emitter capacitance (C_{be}), and the inductive parasitic is responsible for the extra rotation in the raw data as the frequency increases. S_{22} also shows a smaller collector capacitance. S_{12} is smaller in magnitude and S_{21} has a smaller phase rotation. The significance of being able to deembed a four-port network is being able to account for the common terms between the base and collector interconnects, i.e., the emitter inductances or elements that contribute to S_{21} and S_{43} . The simulation of a $2 \times 25 \mu\text{m}$ emitter HBT transistor interconnects had $|S_{21}|$ and $|S_{43}|$ equal to -26 dB at 30 GHz.

TABLE I
EXTRACTED PARAMETER VALUES OF THE SMALL-SIGNAL HBT MODEL
($I_c = 10 \text{ mA}$, $V_{ce} = 2 \text{ V}$, $I_b = 50 \mu\text{A}$)

Parameters	Extracted values
$R_b (\Omega)$	1.5
$R_c (\Omega)$	3.3
$R_e (\Omega)$	1.1
$R_{bb} (\Omega)$	7.5
$C_c (\text{fF})$	22.7
$C_{be} (\text{fF})$	21.5
$C_{ce} (\text{pF})$	1.49
$R_{be} (\Omega)$	365
$\tau (\text{ps})$	0.48
$Q_{c0} (\text{Sic})$	0.39

This deembedding method was also used in the extraction of the tested small-signal HBT devices where the intrinsic parameters of the model (Fig. 5) were determined by optimization using the HP Microwave Design System (HP MDS). Several trials were carried out in order to apply the same optimization routine to the measured data by using the same equivalent circuit and without deembedding the parasitic structure, but it was not possible to fit the measured S -parameters fully up to 30 GHz. This shows the necessity of taking into account the parasitic parameters when extracting the device small-signal model.

Fig. 6 presents the calculated and measured S -parameters after deembedding the passive structure surrounding the device. The extracted parameter values are listed in Table I. The excellent agreement of the fitted S -parameters from 40 MHz up to 30 GHz without taking into account any parasitic elements proves the validity and the accuracy of the new deembedding procedure. The residual error quantifying the accuracy of the data fitting was less than 1%. This residual error is defined according to the following function:

$$\|\tilde{\epsilon}\| = \frac{1}{4N} \sum_{i,j=1}^2 \sum_{k=1}^N \frac{|S_{ij}^m(f_k) - S_{ij}^c(f_k)|}{\max_k (|S_{ij}^m(f_k)|)}$$

where N is the number of considered frequency points, $S_{ij}^m(f_k)$ is the measured S -parameter at the frequency f_k , and $S_{ij}^c(f_k)$ is the calculated corresponding S -parameter coefficient derived from extracted values of the model parameters.

IV. CONCLUSIONS

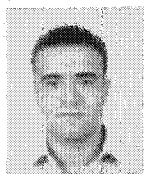
An accurate deembedding procedure for on-wafer high-frequency measurements has been developed and implemented. This procedure provides a systematic way to analytically deembed the parasitic elements surrounding the device including common elements between its input and output ports. This procedure uses a standard SOLT calibration technique to bring the measurement reference planes to the intrinsic device terminals, an EM simulation that allows the determination of the S -parameters of the parasitic four-port structure, and a closed-form equations to deembed the metalwork between the external and internal reference planes are used. The excellent agreement between deembedded-measured and model-fitted S -parameter up to 30 GHz of a $2 \times 25 \mu\text{m}$ emitter GaInP/GaAs HBT device proves the validity and accuracy of the proposed technique.

ACKNOWLEDGMENT

The authors would like to thank the reviewers for their helpful comments and suggestions.

REFERENCES

- [1] M. C. A. M. Koolen, J. A. M. Geelen, and M. P. J. G. Versleijen, "An improved de-embedding technique for on-wafer high-frequency characterization," in *IEEE Bipolar Circuits Technol. Meeting*, vol. 8.1, 1991, pp. 188–191.
- [2] Y. Gobert, P. J. Tasker, and K. H. Bachem, "A physical, yet simple small-signal equivalent circuit for heterojunction bipolar transistor," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 149–153, Jan. 1997.
- [3] S. Lee and A. Gopinath, "Parameter extraction technique for HBT equivalent circuit using cutoff mode measurement," *IEEE Trans. Microwave Theory Tech.*, vol. 40, pp. 574–577, Mar. 1992.



Samī Bousnina (S'01) was born in Elhamma, Tunisia. He received the Electrical Engineering degree and D.E.A. degree from the Ecole Nationale des Ingénieurs de Tunis, Tunis, Tunisia, and is currently working toward the Ph.D. degree at the Ecole Polytechnique de Montréal, Montréal, QC, Canada.

His main interests include characterization and modeling of microwave semiconductor active devices (HBTs and FETs) and design of high-efficiency power amplifiers. From May to November 1999, he was with Nortel Networks, Ottawa, ON, Canada, where he was an Intern involved with the HBT devices characterization and small-signal modeling.

Mr. Bousnina was a student finalist in the Student Paper Competition of the 2000 IEEE Microwave Theory and Techniques Society (IEEE MTT-S). He was the recipient of the National Scholarship presented by the Tunisian Government (1998–2001).

Chris Palt received the B.Sc. degree in engineering physics from the Queen's University, Kingston, ON, Canada, in 1987.

In 1987, he joined Nortel Networks, Ottawa, ON, Canada, where he designs GaAs integrated-circuit (IC) packages and has recently designed GaAs HBT monolithic microwave integrated circuits (MMICs) for high-speed optical systems.

Pierre Mandeville (S'90–M'92) received the Ph.D. degree in electrical engineering from Cornell University, Ithaca, NY, in 1993.

In 1985, he joined Nortel Networks (then Bell Northern Research), Nepean, ON, Canada, where he was involved in molecular beam epitaxy and later chemical beam epitaxy of optoelectronic and high-speed electronic structures. In 1996, he joined the high-speed circuit design team and currently manages the Fiber Circuit Development Group.

Ammar B. Kouki (S'89–M'90), photograph and biography not available at time of publication.

Fadhel M. Ghannouchi (S'84–M'88–SM'93) received the B.Eng. degree in engineering physics and the M.S. and Ph.D. degrees in electrical engineering from the Ecole Polytechnique de Montréal, Montréal, QC, Canada, in 1983, 1984, and 1987, respectively.

He is currently a Professor with the Département de génie électrique et de génie informatique, Ecole Polytechnique de Montréal, where, since 1984, he has taught electromagnetics and microwave theory and techniques. He has provided consulting services to a number of microwave companies. He is also the founder of AmpliX Inc., Montréal, QC, Canada, a company that offers linearization products and services to wireless and satcom equipment manufacturers. His research interests are in the areas of microwave/millimeter-wave instrumentation and measurements, nonlinear modeling of microwave active devices, and design of power and spectrum-efficient microwave amplification systems.

Dr. Ghannouchi is a Registered Professional Engineer in the province of Quebec, Canada. He is on the editorial board of the IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES and has served on the Technical Committees of several international conferences and symposiums.

Annexe II: Article publié dans le journal IEEE Microwave Theory and Techniques Transaction.

Direct Parameter-Extraction Method for HBT Small-Signal Model

Sami Bousnina, *Student Member, IEEE*, Pierre Mandeville, *Member, IEEE*, Ammar B. Kouki, *Member, IEEE*, Robert Surridge, and Fadhel M. Ghannouchi, *Senior Member, IEEE*

Abstract—An accurate and broad-band method for the direct extraction of heterojunction bipolar transistor (HBT) small-signal model parameters is presented in this paper. This method differs from previous ones by extracting the equivalent-circuit parameters without using special test structures or global numerical optimization techniques. The main advantage of this method is that a unique and physically meaningful set of intrinsic parameters is extracted from the measured S -parameters for the whole frequency range of operation. The extraction procedure uses a set of closed-form expressions derived without any approximation. An equivalent circuit for the HBT under a forward-bias condition is proposed for extraction of access resistances and parasitic inductances. An experimental validation on a GaInP/GaAs HBT device with a $2 \times 25 \mu\text{m}$ emitter was carried out, and excellent results were obtained up to 30 GHz. The calculated data-fitting residual error for three different bias points over 1–30 GHz was less than 2%.

Index Terms—Broad-band parameter-extraction method, closed-form expressions, heterojunction bipolar transistors.

I. INTRODUCTION

FOR THE development of microwave circuits using heterojunction bipolar transistors (HBTs), it is essential to use an accurate HBT equivalent-circuit model for simulating circuit performances. The properties of this model should satisfy the following criteria: 1) the topology of the equivalent circuit model has to be selected by considering the device electrical response and 2) the model parameters-extraction procedure should be efficient and systematic.

Several papers have reported HBT small-signal equivalent-circuit parameter-extraction methods. Most of them are based on numerical optimization routines aiming the best fit of the model-calculated S -parameters to the measured ones. However, the resulting parameter values might be nonphysical and most of the time depend on the of initial-guess values. In order to avoid this problem, several authors have proposed some analytical or semianalytical parameter extraction techniques. Costa *et al.* described in [1] a direct parameter-extraction technique, where special test structures were designed and measured for the calculation of the parasitic parameters. The frequency dependency of the equivalent-circuit model parameters was discussed in [2], allowing a direct extraction of certain parameters.

The remaining parameters (R_{be} , C_{be} , R_e , and L_e) are extracted using numerical optimization. An alternative approach for small-signal modeling of HBTs was also proposed in [3], where certain assumptions and optimization steps were used. Another direct extraction procedure for HBTs was developed in [4], where the effect of pad capacitances was neglected and the measured S -parameter under open-collector bias conditions were utilized to determine the extrinsic parameters. Recently, an approach combining analytical and optimization routines for parameter-extraction purposes was reported in [5], in which dc and multibias RF measurements are used in conjunction with a conditioned impedance-block optimization approach. Finally, Li *et al.* have proposed in [6] a parameter-extraction approach that combines analytical and empirical-optimization procedures. In this approach, the derived circuit equations are simplified by neglecting some terms depending on the frequency range (low-middle-high frequencies) where the model parameters are extracted.

Most of these techniques were based on the use of device's frequency behavior, but some assumptions and approximations are made in order to derive the equivalent-circuit equations. This introduces an uncertainty in the obtained parameter values depending on the accuracy and validity of the assumptions. In practice, and due to the diversity of the process technology and device geometry, these assumptions and approximations need to be modified and adjusted for different processes and devices. In order to design both analog and digital applications, an accurate and systematic extraction technique is essential to precisely model the device performance from dc to millimeter-wave frequencies [7].

Based on [8], this paper presents the essence with details of the HBT small-signal model extraction technique. This paper is organized as follows. In Section II, the methodology of deriving closed-form equations describing the intrinsic part of the device equivalent circuit is presented. Section III then discusses the basic procedure for extracting the small-signal element parameters. Section IV gives the extraction results and discussion. Conclusions are presented in Section V.

II. THEORETICAL ANALYSIS

The HBT small-signal equivalent circuit is shown in Fig. 1. This circuit is divided into two parts, i.e., the outer part contains the extrinsic elements, considered as bias-independent, and the inner part (in the dashed box) contains the intrinsic elements, which are supposed to be bias dependent.

In order to facilitate the extraction of the intrinsic parameters, we compact the intrinsic part of the device equivalent circuit

Manuscript received September 18, 2000.

S. Bousnina and F. M. Ghannouchi are with the Département de génie électrique et de génie informatique, École Polytechnique de Montréal, Montréal, QC, Canada H3V 1A2.

P. Mandeville and R. Surridge are with Nortel Networks, Nepean, ON, Canada K1Y 4H7.

A. B. Kouki is with École de technologie supérieure, Montréal, QC, Canada H3C 1K3.

Publisher Item Identifier S 0018-9480(02)01163-8.

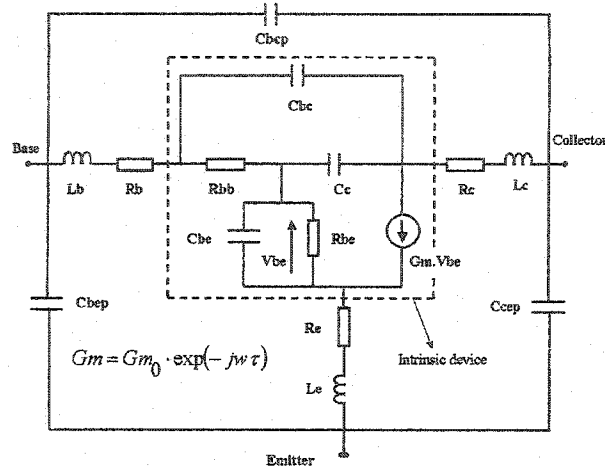


Fig. 1. Small-signal equivalent circuit of the GaInP/GaAs HBT.

shown in Fig. 2 using the well-known $T \leftrightarrow \Pi$ transformations shown in detail in Fig. 3. The final circuit is shown in Fig. 4.

Since the intrinsic device exhibits a Π topology, it is convenient to use the admittance (Y) parameters to characterize its electrical properties. These parameters are defined as follows:

$$Y_{11} = \frac{Z_1 + Z_4}{Z_1 \cdot Z_4} \quad (1)$$

$$Y_{12} = -\frac{1}{Z_4} \quad (2)$$

$$Y_{22} = \frac{Z_4 + Z_3}{Z_4 \cdot Z_3} + X \quad (3)$$

$$Y_{21} = X \cdot \frac{Z_3}{Z_1} - \frac{1}{Z_4} \quad (4)$$

With $X = B \cdot G_{m0} \cdot \exp(-jw\tau)$,

$$Z_A = R_{bb}$$

$$Z_B = \frac{1}{j\omega C_c}$$

$$Z_C = \frac{R_{be}}{1 + j\omega R_{be} C_{be}}$$

$$Z_{be} = \frac{1}{j\omega C_{be}}$$

$$Z_1 = \frac{D_2}{Z_B}$$

$$Z_2 = \frac{D_2}{Z_C}$$

$$Z_3 = \frac{D_2}{Z_A}$$

$$Z_4 = \frac{Z_2 Z_{be}}{Z_2 + Z_{be}}$$

$$D_2 = Z_A Z_B + Z_B Z_C + Z_A Z_C$$

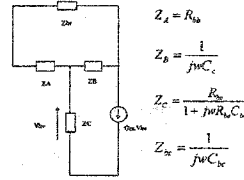
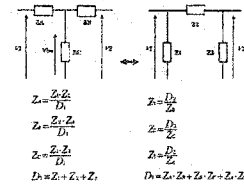


Fig. 2. Intrinsic part of the HBT small-signal model.

Fig. 3. Application of the $T \leftrightarrow \Pi$ transformations to the HBT device intrinsic equivalent circuit.

and

$$B = \frac{(Z_1)^2 Z_2 Z_3}{(Z_2)^2 Z_1 Z_3 + (Z_3)^2 Z_2 Z_1 + (Z_1)^2 Z_3 Z_2}$$

III. SMALL-SIGNAL MODEL PARAMETER EXTRACTION

A. Extraction of Parasitic Elements

The first step in determining the equivalent-circuit elements is the accurate extraction of extrinsic element values. Some of the pad capacitances, pad inductances, and contact resistances are relatively small, but have significant influence on the extraction of the intrinsic elements. Thus, their values have to be

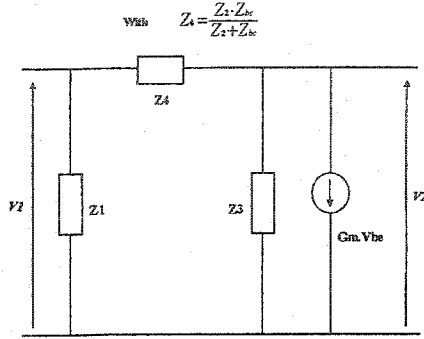


Fig. 4. Compacted equivalent circuit of the intrinsic HBT small-signal model.

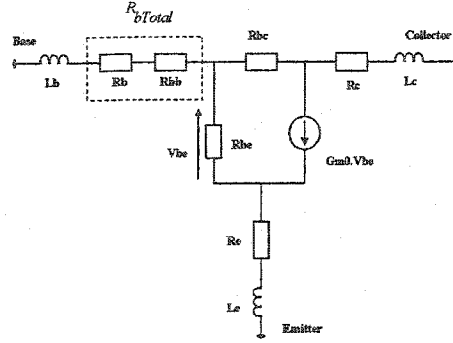
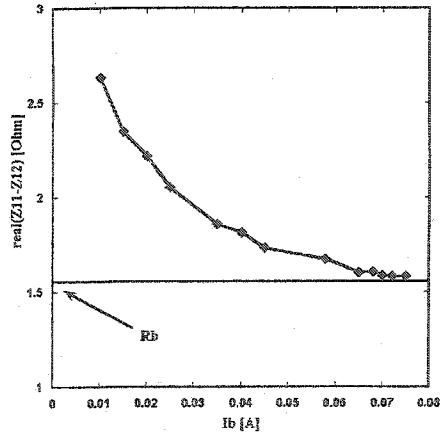
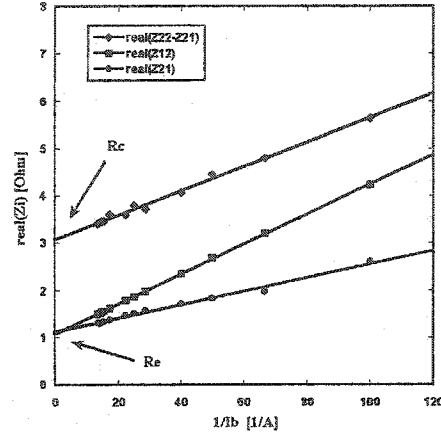
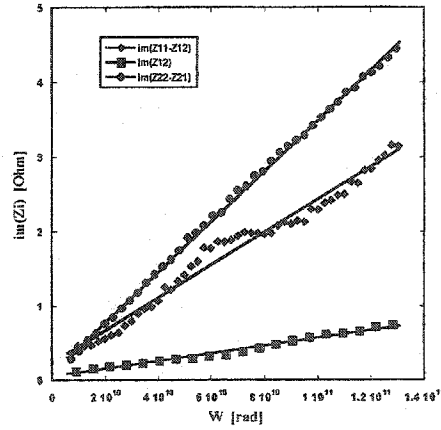


Fig. 5. Equivalent circuit of the HBT device at open-collector bias condition.

Fig. 6. Evolution of the total base resistance from $\text{real}(Z_{11} - Z_{12})$ as a function of the current I_b , $\text{freq} = 1.6$ GHz.Fig. 7. Plot of $\text{real}(Z_{12})$, $\text{real}(Z_{21})$, and $\text{real}(Z_{22} - Z_{21})$ versus $1/I_b$, $\text{freq} = 1.6$ GHz.Fig. 8. Evolution of the imaginary part of the Z -parameters versus ω when the device is forward biased ($I_b = 60$ mA).

determined with great accuracy. As reported in [9], the extraction of parasitic elements is made by biasing the device first in forward operation (high current I_b) in order to extract the parasitic resistances (R_c , R_e , R_b) and inductances (L_c , L_e , L_b). The device is then biased in the cutoff operation mode a second time, thus permitting the extraction of the parasitic capacitances (C_{bep} , C_{bcp} , C_{cep}).

B. Extraction of Parasitic Inductances and Access Resistances

These parameters are determined from open-collector bias condition [4], where the base-collector and base-emitter junctions are in such forward condition that the collector current is

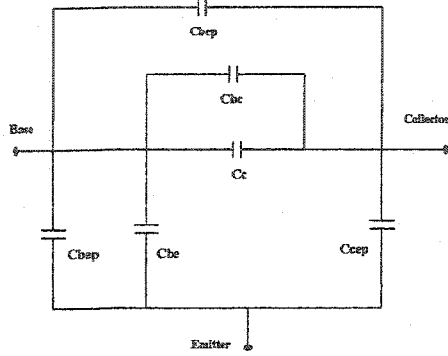
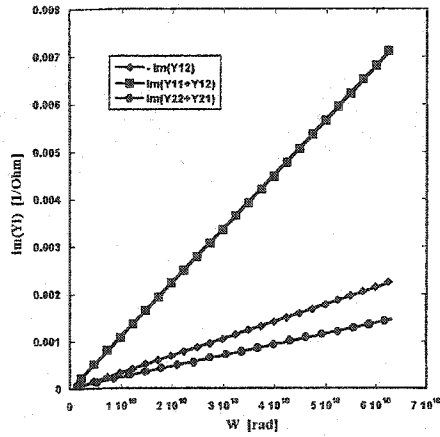


Fig. 9. Equivalent circuit of the reverse-biased HBT device.

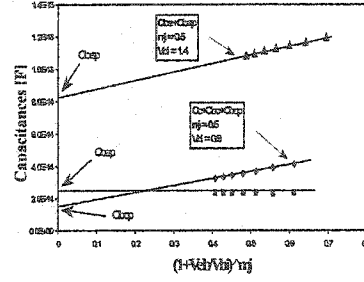
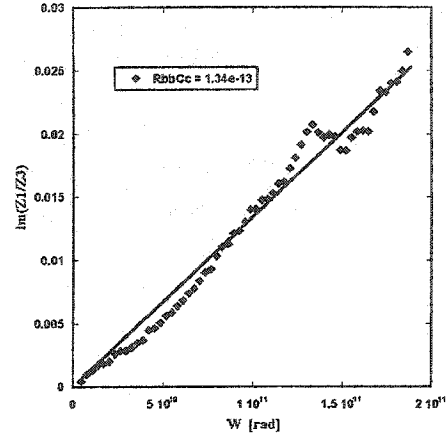
Fig. 10. Evolution of the imaginary part of the Y-parameters versus ω when the device is reverse biased ($V_{be} = -3$ V).

cancelled out. At high base current densities, the base-emitter and base-collector junctions capacitances have low impedances and low junction dynamic resistances short them. That is why the imaginary parts of Z-parameters of the equivalent circuit are dominated by the parasitic inductances of the device. In such an operation mode, the HBT equivalent circuit is shown in Fig. 5. This circuit is more valid than that used in [9] since it is not perfectly symmetric, more physical, and illustrates how to calculate with detail the different parameter values.

The Z-parameters of this circuit are defined by the following equations:

$$Z_{11} = R_{bTotal} + R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot (L_b + L_e) \quad (5)$$

$$Z_{12} = R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot L_e \quad (6)$$

Fig. 11. Evolution of the measured capacitances ($C_{bc} + C_{dep}$), ($C_{bc} + C_{dep}$), and ($C_{bc} + C_{dep}$) versus the expression $(1 - (V_{be}/V_{bi})^m)^{-m}$.Fig. 12. Plot of $\text{Im}(Z_1/Z_2)$ versus ω for the calculation of $R_{bc}C_t$ ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

$$Z_{21} = R_e + (1 - G_{m0} \cdot R_{be}) \cdot \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} + j\omega \cdot L_e \quad (7)$$

$$Z_{22} = R_e + R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} \cdot \left(1 + \frac{R_{bc}}{R_{be}}\right) + j\omega \cdot (L_e + L_e) \quad (8)$$

where R_{be} and R_{bc} are dynamic resistances of the base-emitter and base-collector junctions, respectively, and their expressions are given as follows:

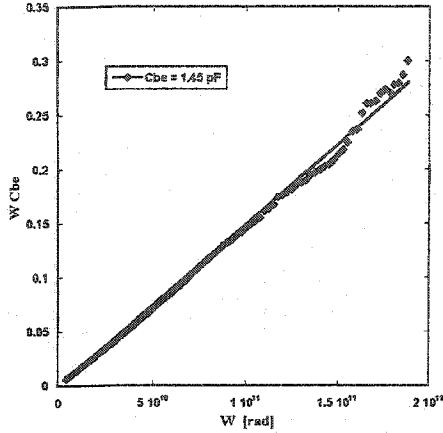
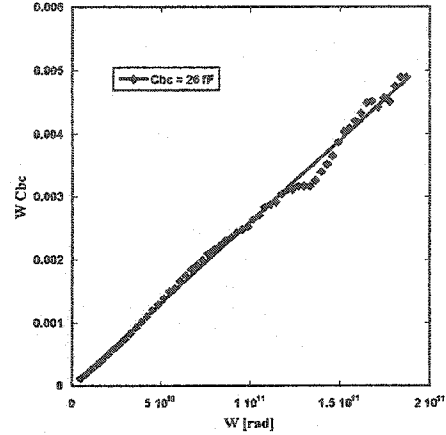
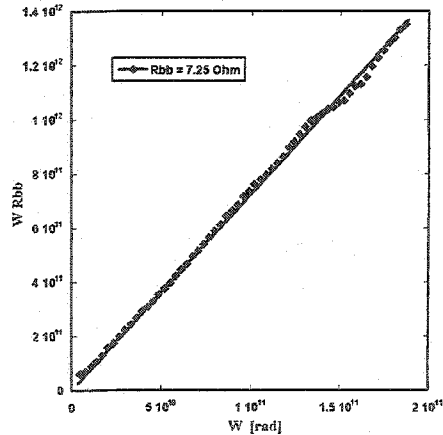
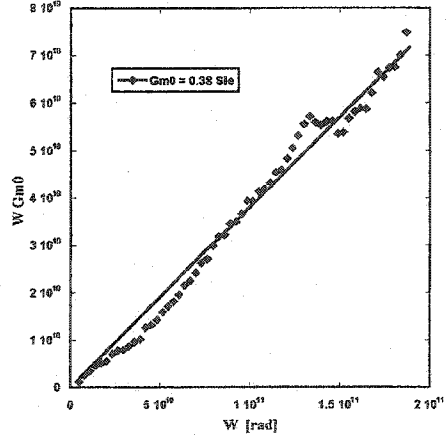
$$R_{be} = \frac{n_{be}KT}{qI_{be}} \quad (9)$$

$$R_{bc} = \frac{n_{bc}KT}{qI_{bc}} \quad (10)$$

G_{m0} is the dc transconductance and R_{bTotal} is the total base resistance, which depends on the injected forward base current I_b .

The extrinsic resistances are determined at low frequency from the real parts of the calculated Z-parameter as follows:

$$\text{real}(Z_{11} - Z_{12}) = R_{bTotal} \quad (11)$$

Fig. 13. Plot of ωC_{be} versus ω ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).Fig. 15. Plot of ωC_{bc} versus ω ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).Fig. 14. Plot of ωR_{bb} versus ω ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).Fig. 16. Plot of ωG_{m0} versus ω ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

$$\text{real}(Z_{12}) = R_e + \frac{R_{be}}{1 + G_{m0} \cdot R_{be}} \quad (12)$$

$$\text{real}(Z_{22} - Z_{21}) = R_c + \frac{1}{1 + G_{m0} \cdot R_{be}} \cdot (R_{bc} + G_{m0} \cdot R_{bc} \cdot R_{be}). \quad (13)$$

At high base current densities I_b , the total base resistance $R_{b\text{Total}}$ tends asymptotically to the access base resistance R_b , as shown in Fig. 6. Also at these high current densities, R_{be} and R_{bc} became very small ($R_{be} \approx 0$, $R_{bc} \approx 0$) and the real part of Z_{12} , Z_{21} , and $Z_{22} - Z_{21}$ increase linearly as a function of $1/I_b$, as shown in Fig. 7. The extrapolated intercepts at the ordinate ($I_b \approx \infty$) of these lines give the value of R_e and R_c .

Fig. 7 shows also that the values of R_e extracted from the expressions of $\text{real}(Z_{12})$ and $\text{real}(Z_{21})$ are roughly the same, and the existent discrepancy between the evolution of these two expressions versus $1/I_b$ is explained by the fact the device at the considered bias condition is not perfectly symmetric as predicted by (6) and (7). For the parasitic inductances L_b , L_e , and L_c , using (5)–(8), one can easily get their values from the imaginary parts of $Z_{11} - Z_{12}$, Z_{12} , and $Z_{22} - Z_{21}$, respectively (Fig. 8).

C. Extraction of Parasitic Capacitances

The pad capacitances can be extracted or estimated from the HBT under cutoff operation [9]. Under such conditions, the

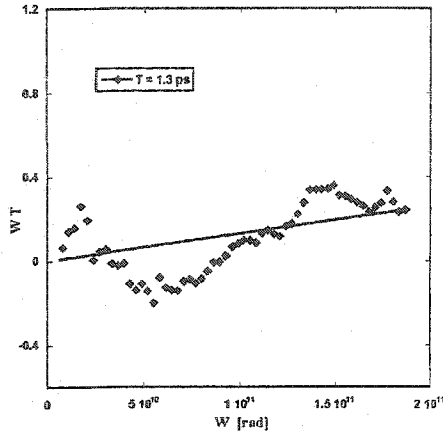


Fig. 17. Plot of ωT versus ω ($V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

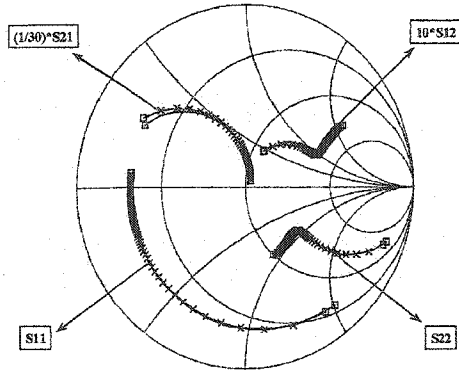


Fig. 18. Measured (—) and model-calculated (—x—) S -parameter of a 2×25 μm^2 HBT device (1–30 GHz, $V_{ce} = 2$ V, $I_c = 10$ mA, $I_b = 50$ μ A).

HBT equivalent circuit of Fig. 1 is reduced to capacitance elements only, and can be represented by the circuit shown in Fig. 9.

From the Y -parameters of this circuit, we get

$$w \cdot (C_{bep} + C_{be}) = \text{imag}(Y_{11} + Y_{12}) \quad (14)$$

$$w \cdot (C_{bcp} + C_{bc} + C_c) = \text{imag}(Y_{22} + Y_{12}) \quad (15)$$

$$w \cdot (C_{cep}) = -\text{imag}(Y_{12}). \quad (16)$$

Fig. 10 shows the evolution of the Y -parameters of this circuit as a function of the frequency. In the above equations, the parameters C_{bep} , C_{bcp} , and C_{cep} are considered to be bias independent, while C_{be} and $C_{bc} + C_c$ (total base-collector junction capacitance) are bias-dependent elements. The output capacitance C_{cep} calculated from (16) keeps a constant value of 23.3 fF with varying the applied base voltage.

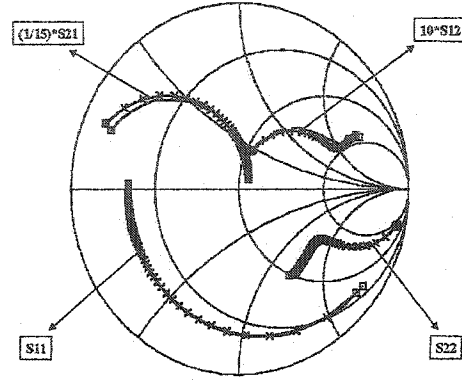


Fig. 19. Measured (—) and model-calculated (—x—) S -parameter of a 2×25 μm^2 HBT device (1–30 GHz, $V_{ce} = 3$ V, $I_c = 5$ mA, $I_b = 50$ μ A).

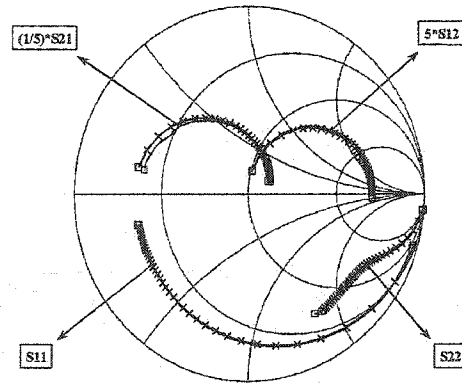


Fig. 20. Measured (—) and model-calculated (—x—) S -parameter of a 2×25 μm^2 HBT device (1–30 GHz, $V_{ce} = 3$ V, $I_c = 1$ mA, $I_b = 6$ μ A).

Both the base-emitter and base-collector junction capacitances can be described by the following well-known expression:

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V_{be}}{V_{bi}}\right)^{m_j}}. \quad (17)$$

The extraction of the parasitic capacitances C_{bep} and C_{bcp} are carried out by fitting $(C_{be} + C_{bep})$ and $(C_c + C_{bc} + C_{bcp})$ to the expression $(1 - (V_{be}/V_{bi}))^{-m_j}$, and this can be done by varying iteratively the parameters values of m_j and V_{bi} until the resulting curve is a straight line. Thus, the extrapolated intercepts at the ordinate of these lines give the values of parasitic capacitance.

As shown in Fig. 11, the obtained values of C_{bep} and C_{bcp} are 82.9 and 14.5 fF, respectively. However, in the reality, and as mentioned in [5], it is difficult to distinguish between these

TABLE I
HBT SMALL-SIGNAL MODEL PARAMETER VALUES FOR THE EXTRACTED
BIAS POINTS

	$V_{ce}=2V$, $I_c=10\text{ mA}$, $I_b=50\text{ }\mu\text{A}$	$V_{ce}=3V$, $I_c=5\text{ mA}$, $I_b=26.5\text{ }\mu\text{A}$	$V_{ce}=3V$, $I_c=1\text{ mA}$, $I_b=6\text{ }\mu\text{A}$
L_b [pH]	25	25	25
L_c [pH]	35	35	35
L_e [pH]	5.8	5.8	5.8
C_{op} [pF]	23.3	23.3	23.3
R_b [Ω]	1.53	1.53	1.53
R_e [Ω]	3.2	3.2	3.2
R_c [Ω]	1.1	1.1	1.1
R_{bb} [Ω]	7.25	7.8	7.41
R_{be} [Ω]	565	1079	4766
C_c [pF]	18.5	17.05	20
C_{be} [pF]	26	23.4	22.1
C_{bc} [pF]	1.45	0.932	0.38
τ [ps]	1.3	2.1	3.2
G_{m0} [S]	0.38	0.178	0.035

TABLE II
RESIDUAL DATA-FITTING ERROR FOR THE EXTRACTED BIAS POINTS

Bias point	$V_{ce}=2V$, $I_c=10\text{ mA}$, $I_b=50\text{ }\mu\text{A}$	$V_{ce}=3V$, $I_c=5\text{ mA}$, $I_b=26.5\text{ }\mu\text{A}$	$V_{ce}=3V$, $I_c=1\text{ mA}$, $I_b=6\text{ }\mu\text{A}$
Residual error	1.7%	1.8%	1.8%

parasitic capacitances and their corresponding junction capacitances. That is why, in this extraction procedure, their values were fixed to be zero, and if their presence exists, it will be supposed to be absorbed by the junction capacitances.

D. Extraction of Intrinsic Elements

The calculated extrinsic parameters are then used to deduce the measured S -parameter of the device and deduce the intrinsic Y -parameters defined by (1)–(4). We then calculate the parameters Z_i ($i = 1, 3, 4$) and X using the following equations:

$$Z_1 = \frac{1}{Y_{11} + Y_{12}} \quad (18)$$

$$Z_4 = -\frac{1}{Y_{12}} \quad (19)$$

$$Z_3 = \frac{Y_{21} + Y_{11}}{(Y_{11} + Y_{12}) \cdot (Y_{22} + Y_{12})} \quad (20)$$

$$X = Y_{22} - \frac{(Y_{11} + Y_{12}) \cdot (Y_{22} + Y_{12})}{Y_{21} + Y_{11}} + Y_{12} \quad (21)$$

At this stage, the intrinsic parameters can be determined analytically for each bias point as follows.

- $R_{be} = (n_{be}KT/qI_b)$, where n_{be} is the ideality factor of the base-emitter junction.
- $\omega R_{bb}C_c = \text{im}(Z_1/Z_3)$. The value of $R_{bb}C_c$ is then calculated from the slope of this expression when plotted versus the angular frequency ω , as shown in Fig. 12.

$$\text{im}(Z_1) = -\frac{R_{be}(R_{be}\omega C_{be} - \omega R_{bb}C_c)}{1 + (\omega C_{be}R_{be})^2}$$

This relation represents a second-degree equation as a function of ωC_{be} and it has one meaningful solution as follows:

$$\omega C_{be} = \frac{-R_{be}^2 - \sqrt{R_{be}^4 - 4(\text{im}(Z_1) - \omega R_{bb}C_cR_{be}) \cdot \text{im}(Z_1)R_{be}^2}}{2\text{im}(Z_1)R_{be}^2}$$

The other solution is usually nonphysical or negative. The value of C_{be} is then calculated from the slope of this expression when plotted versus ω , as shown in Fig. 13.

- From the real part of Z_1 , we get

$$\omega R_{bb} = \frac{\omega(\text{real}(Z_1) \cdot (1 + (\omega C_{be}R_{be})^2) - R_{be} - R_{bb}C_cR_{be}^2C_{be}\omega^2)}{(1 + C_{be}^2R_{be}^2\omega^2)}$$

The value of R_{bb} is calculated from the slope of this expression when plotted versus ω , as shown in Fig. 14.

Knowing the previously calculated values of R_{bb} , C_c , C_{be} , and R_{be} , one can calculate the parameters Z_2 and B , and then calculate the value of C_{bc} , τ , and G_{m0} from the slopes of their corresponding expressions

$$\omega \cdot C_{bc} = \text{im}\left(\frac{1}{Z_4} - \frac{1}{Z_2}\right)$$

$$\omega \cdot \tau = tg^{-1}\left(\frac{-\text{im}\left(\frac{X}{B}\right)}{\text{real}\left(\frac{X}{B}\right)}\right)$$

$$\omega \cdot G_{m0} = \omega \cdot \sqrt{\left(\text{real}\left(\frac{X}{B}\right)\right)^2 + \left(\text{im}\left(\frac{X}{B}\right)\right)^2}$$

Figs. 15–17 show the calculated value of C_{bc} , τ , and G_{m0} .

IV. RESULTS AND DISCUSSION

In order to validate and to assess the accuracy of the proposed extraction technique, we investigated several $2 \times 25\text{ }\mu\text{m}^2$ GaInP/GaAs common emitter HBT devices. The measurements were performed with a microwave probing system and a vector network analyzer (VNA) over the frequency range 1–30 GHz. Figs. 18–20 show a comparison between the measured and calculated S -parameters for the bias points ($V_{ce} = 2\text{ V}$, $I_c = 10\text{ mA}$, and $I_b = 50\text{ }\mu\text{A}$), ($V_{ce} = 3\text{ V}$, $I_c = 5\text{ mA}$, and $I_b = 26.5\text{ }\mu\text{A}$), and ($V_{ce} = 3\text{ V}$, $I_c = 1\text{ mA}$, and $I_b = 6\text{ }\mu\text{A}$) corresponding, respectively, to the operation classes A, AB, and B. Table I gives the small-signal model parameter's values for the extracted bias points. An excellent agreement over the whole frequency range was obtained. Table II gives the values of the

residual error quantifying the accuracy of the proposed extraction method accordingly to the following defined error function:

$$\|\epsilon\| = \frac{1}{4N} \sum_{i,j=1}^2 \sum_{k=1}^N \frac{|S_{ij}^m(f_k) - S_{ij}^c(f_k)|}{\max_k (|S_{ij}^m(f_k)|)}$$

where N is the number of considered frequency points, $S_{ij}^m(f_k)$ is the measured S -parameter at the frequency f_k , and $S_{ij}^c(f_k)$ is the calculated corresponding S -parameter coefficient derived from extracted values of the model parameters.

V. CONCLUSIONS

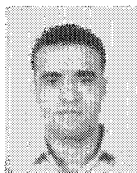
A new analytical and accurate method for extracting the HBT small-signal model parameters has been presented. The extraction procedure allows for direct and fast calculation of a unique physically meaningful set of intrinsic parameters for the whole frequency range of operation. The presented extraction procedure can be easily implemented for automatic device characterization and process monitoring. The excellent agreement between the measured and the model-calculated S -parameter of a $2 \times 25 \mu\text{m}$ emitter HBT device has proven the accuracy of the proposed extraction method.

ACKNOWLEDGMENT

The authors would like to thank Dr. A. Birafane, École Polytechnique de Montréal, Montréal, QC, Canada, for his helpful technical discussions regarding this paper.

REFERENCES

- [1] D. Costa, W. Liu, and J. S. Harris, Jr., "Direct extraction of the AlGaAs/GaAs heterojunction bipolar transistor small-signal equivalent circuit," *IEEE Trans. Electron Devices*, vol. 38, pp. 2018–2024, Sept. 1991.
- [2] D. R. Pehlke and D. Pavlidis, "Evaluation of the factors determining HBT high-frequency performance by direct analysis of S -parameter data," *IEEE Trans. Microwave Theory Tech.*, vol. 40, pp. 2367–2373, Dec. 1992.
- [3] U. Schaper and B. Holzapfel, "Analytic parameter extraction of the HBT equivalent circuit with T-like topology from measured S -parameter," *IEEE Trans. Microwave Theory Tech.*, vol. 40, pp. 493–498, Mar. 1995.
- [4] C.-J. Wei and J. C. M. Huang, "Direct extraction of equivalent circuit parameters for heterojunction bipolar transistors," *IEEE Trans. Microwave Theory Tech.*, vol. 43, pp. 2035–2039, Sept. 1995.
- [5] A. Samelis and D. Pavlidis, "DC to high-frequency HBT-model parameter evaluation using impedance block conditioned optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 886–897, June 1997.
- [6] B. Li, S. Prasad, L. Yang, and S. C. Wang, "A semianalytical parameter-extraction procedure for HBT equivalent circuit," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 1427–1435, Oct. 1998.
- [7] R. Hajji and F. M. Ghannouchi, "Small-signal distributed model for GaAs HBT's and S -parameter prediction at millimeter-wave frequencies," *IEEE Trans. Electron Devices*, vol. 44, pp. 723–731, May 1997.
- [8] S. Bousnina, P. Mandeville, A. B. Kouki, R. Surridge, and F. M. Ghannouchi, "A new analytical and broadband method for determining the HBT small-signal model parameters," in *IEEE MTT-S Int. Microwave Symp. Dig.*, June 2000, pp. 1397–1400.
- [9] Y. Gobert, P. J. Tasker, and K. H. Bachem, "A physical, yet simple, small-signal equivalent circuit for the heterojunction bipolar transistor," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 149–153, Jan. 1997.



Sami Bousnina (S'01) was born in Elhamma, Tunisia. He received the Electrical Engineering degree and D.E.A. degree from the Ecole Nationale des Ingénieurs de Tunis, Tunis, Tunisia, and is currently working toward the Ph.D. degree at the Ecole Polytechnique de Montréal, Montréal, QC, Canada.

His main interests include characterization and modeling of microwave semiconductor active devices (HBTs and FETs) and design of high-efficiency power amplifiers. From May to November 1999, he was with Nortel Networks, Ottawa, ON, Canada, where he was an Intern involved with the HBT devices characterization and small-signal modeling.

Mr. Bousnina was a student finalist in the Student Paper Competition of the 2000 IEEE Microwave Theory and Techniques Society (IEEE MTT-S). He was the recipient of the National Scholarship presented by the Tunisian Government (1998–2001).

Pierre Mandeville (S'90–M'92) received the Ph.D. degree in electrical engineering from Cornell University, Ithaca, NY, in 1993.

In 1985, he joined Nortel Networks (then Bell Northern Research), Nepean, ON, Canada, where he was involved in molecular beam epitaxy and later chemical beam epitaxy of optoelectronic and high-speed electronic structures. In 1996, he joined the high-speed circuit design team and currently manages the Fiber Circuit Development Group.

Ammar B. Kouki (S'89–M'90), photograph and biography not available at time of publication.

Robert Surridge, photograph and biography not available at time of publication.

Fadhel M. Ghannouchi (S'84–M'88–SM'93) received the B.Eng. degree in engineering physics and the M.S. and Ph.D. degrees in electrical engineering from the Ecole Polytechnique de Montréal, Montréal, QC, Canada, in 1983, 1984, and 1987, respectively.

He is currently a Professor with the Département de génie électrique et de génie informatique, Ecole Polytechnique de Montréal, where, since 1984, he has taught electromagnetics and microwave theory and techniques. He has provided consulting services to a number of microwave companies. He is also the founder of AmpliX Inc., Montréal, QC, Canada, a company that offer linearization products and services to wireless and satcom equipment manufacturers. His research interests are in the areas of microwave/millimeter-wave instrumentation and measurements, nonlinear modeling of microwave active devices, and design of power and spectrum-efficient microwave amplification systems.

Dr. Ghannouchi is a Registered Professional Engineer in the province of Quebec, Canada. He is on the editorial board of the IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES and has served on the Technical Committees of several international conferences and symposiums.

Annexe III: Article soumis pour publication dans le journal IEEE Electron Devices Transaction.

Efficient and Systematic Extraction Method for Accurate Determination of HBT Temperature-Dependent DC Model Parameters

Sami Bousnina, *Member, IEEE*, and Fadhel M. Ghannouchi, *Senior Member, IEEE*

École Polytechnique de Montréal P.O. Box 6090, Succ. Centre Ville, Montreal, Canada.

Abstract—This paper presents an efficient and systematic parameters extraction method of HBT temperature-dependent dc model, suitable for monitoring of device/process development. All the parameters of the model current-sources, including self-heating parameters, are extracted using a developed simple algorithm based on a set of algebraic nonlinear equations. New expression for accurate modeling of bias dependence of model intrinsic base resistance has been derived. A reliable procedure was developed for determining HBT thermal resistance, which requires only forward Gummel data at different ambient temperatures and different collector-emitter bias voltages. The determined thermal resistance has shown a linear dependence on the dissipated power. The modeling methodology was successfully applied to predict accurately the dc characteristics of an $2 \times 25 \mu\text{m}^2$ InGaP/GaAs HBT device.

Index Terms—Heterojunction bipolar transistor, equivalent circuit, parameter extraction, dc model, self-heating effect, semiconductor device modeling.

I. INTRODUCTION

Heterojunction bipolar transistors (HBT's) have demonstrated high-power output densities at microwave frequencies and are increasingly being utilized for design of RF circuits such as power amplifiers, oscillators, and mixers [1]. Thus, an accurate large-signal model for HBT devices is of great importance in design of such circuit especially when the transistor is operated in nonlinear regimes. Existing bipolar transistor models used in most commercial circuit simulators, which are based on the Gummel-Poon model, do not take account for several effects important for the prediction of dc performance of HBTs. For example, the self-heating effect is omitted, which has been recognized as an important factor in determining HBT operations at high power dissipation. Although the temperature sensitivity of transistor parameters is significant for all types of power transistors, it is particularly important for the HBT with its relatively poor thermal conductivity. Efforts have been made to include this effect in HBT dc equivalent circuit models [2]–[7], and close agreements with measured data have been obtained for I_c - V_{ce} characteristics under constant I_b bias conditions. However, this

does not ensure that the thermal models are correct under all operation conditions, for example, modeled I-V characteristics under constant V_{be} bias conditions are often not been in agreement with measured values. Besides the self-heating effect, several other effects have not been included in HBT equivalent circuit models such as bias-dependence of the intrinsic base resistance, Kirk effect, and dependence of the thermal resistance on dissipated power. Omitting these effects from HBT models can result in large discrepancies between modeled and measured dc data. Thus, for accurate CAD-based microwave circuit design, there is a need for a unified HBT dc circuit model with incorporated appropriate formulations accounting for the mentioned effects. Furthermore, the dc model extraction process is as important as the dc model topology and formulations. This is because the end-user of a model must know how to extract the parameters of that model. Several researchers have worked extensively in the dc modeling of HBT devices, and different model topologies with corresponding parameters extraction methodologies were proposed in the literature [2]–[12]. However, there is still some difficulties in extracting accurately and directly some dc model parameters as is explained in the following:

- 1) As reported in the literature [3], one of the difficulties encountered in extracting the diodes saturation currents and ideality factors from measured data is the sensitivity to the choice of the line used to approximate the device Gummel characteristic if a manual estimation is made by simple inspection. A superior method of determining these values is to use Singular Values Decomposition (SVD) [5]. Although SVD is a very reliable and effective in solving this kind of problem, the singular values are very sensitive to measurement errors. In practice, there is always some amount of noise on the measured data, and this noise becomes more important at low bias voltages, which causes the iteration to diverge, or converge to unphysical values, such as negative base resistance. To avoid this problem, an improved SVD method was proposed in [6], but it has the disadvantage of neglecting the device self-heating effect at high bias voltages. This

has the consequence of over-estimating the extracted model parameters and mainly the access resistances.

- 2) Another important issue in the process of extracting the dc model parameters is the determination of the terms implementing the self-heating effect in the device's model. As it is known, this effect manifests its presence in the behavior of the current-voltage (I_c - V_{ce}) characteristics when the dissipated power increases, and this regarding two cases of bias conditions. In the first case, the self-heating effect appears in the decrease of the collector current under constant base current I_b bias conditions. In the second case, this effect appears in the increase of the collector current under constant base-emitter voltage V_{be} bias conditions. In order to accurately and simultaneously fits the different current-voltage (I_c - V_{ce}) characteristics, several authors have incorporated in the device model two terms that reflect the variation versus temperature of base-emitter built-in voltage (V_{be}) and current gain (β) [8]-[9]. However, a difficulty appears in extracting separately the parameters of these two terms due to the correlation that exists between the variation versus temperature of base-emitter built-in voltage and current-gain.
- 3) The determination of variation of the device junction temperature versus dissipated power necessitates the determination of thermal resistance. As reported in the literature, the extraction of the thermal resistance necessitates special measurement-setups, which are not easily available for model end-users. Beside this and as reported in many references [8]-[12], the determined thermal resistance do not depend on the device dissipated power, which can have the consequence of underestimating the influence of the self-heating effect on the dc characteristics of the HBT when they are predicted by the device model.

In this paper, we present an efficient, systematic, and detailed method for the extraction of the HBT dc model parameters. All diodes parameters, including saturation currents, ideality factors, and self-heating parameters, are directly extracted from measured forward and reverse current-voltage (I-V) data. These parameters are extracted using a reliable algorithm based on a set of nonlinear algebraic equations. Beside this, a simple and reliable procedure was developed for the determination of the thermal resistance R_{th} , which requires only forward Gummel data at different ambient temperatures and different collector-emitter bias voltages. The determined thermal resistance increases linearly versus dissipated power. In the developed HBT dc model, the self heating effect is included through the variation versus temperature of the base-emitter and base-collector built-in voltages. Therefore, considering the variation versus temperature of the base-emitter built-in voltage with different proportions in the base and collector currents was sufficient to fit accurately the different current-voltage (I-V) characteristics of the device. This has the advantage of avoiding use of supplementary formulation representing variation of the current gain versus

temperature as usually done in previous works [8]-[9]. In addition, bias dependence of the intrinsic base resistance R_{bb} is fitted using a set of new derived empirical formulation. The developed HBT dc model was implemented in ADS as an SDD (Symbolically Defined Device) and validated using measured I-V characteristics.

This paper is organized as follows: Section II presents the adopted HBT dc model and illustrates the proposed method to incorporate self-heating effect in this model. Section III introduces the developed systematic extraction procedure of the dc model parameters. Section IV gives an experimental validation and discussion. Conclusions are presented in section V.

II. MODEL DESCRIPTION

A. Model Parameters

The present HBT large-signal model is based on the equivalent electric circuit shown in figure 1. Also included in this figure is the thermal equivalent circuit, which is used to calculate temperature rise at the emitter junction. Parameters shown in the thermal equivalent circuit are R_{th} (thermal resistance) and C_{th} (thermal capacitance). The configuration of the large-signal model equivalent electric circuit is similar to that used for small-signal model [14].

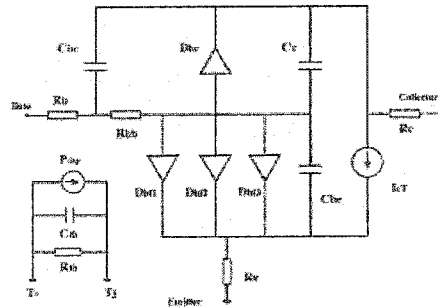


Fig. 1. Equivalent circuit of the adopted HBT large signal model.

The extrinsic elements describing parasitic capacitances and inductances of the device are not shown in figure 1, and they are de-embedded from device measurements using the technique published in [15]. R_b , R_c , and R_e are the access resistances and they are bias-independent parameters. R_{bb} is the intrinsic base resistance and it is bias-dependent parameter. C_{be} is the base-emitter capacitance. C_{bc} and C_c are respectively the extrinsic and intrinsic base-collector capacitance. All these capacitances are bias-dependent parameters, and they represent the junction and diffusion capacitances together. In this paper, we are interested only in the extraction and validation of the dc part of the presented HBT large-signal model.

Four diodes are used in the model to account for the currents flowing through the base-emitter and base-collector p-n junctions and those caused by leakage effects. In the circuit, Dbf3, and Dbr represent the base-emitter, and base-collector junctions, respectively, while Dbf1, and Dbf2 model respectively the base-to-emitter leakage and the recombination at the device surface and in the emitter space-charge region. It is assumed here that all the currents represented by the diodes obey the Boltzman relation:

$$I_d = I_s \left(\exp\left(\frac{V}{N_d V_T}\right) - 1 \right) \quad (1)$$

Where I_s and N_d are respectively the saturation current and ideality factor of diode current, and V_T is the thermal voltage at junction temperature T and defined as $V_T = KT/q$.

The collector-emitter current source I_{CT} in the model is calculated from:

$$I_{CT} = I_{cf} - I_{cr} \quad (2)$$

I_{cf} is the forward collector-emitter current component and I_{cr} is the reverse collector-emitter current component.

The total forward base current is calculated from the sum of the current components I_{bf1} , I_{bf2} and I_{bf3} . Current component I_{bf1} corresponds to the diode Dbf1, current component I_{bf2} corresponds to the diode Dbf2, and current component I_{bf3} corresponds to the diode Dbf3. The reverse base-collector current component I_{br} corresponds to the diode Dbr.

B. Thermal effects

Due to the large thermal resistivity of GaAs material, thermal effects including self-heating are very important in GaAs-based HBT's and must be considered when determining the large signal performance of the device. With the thermal equivalent circuit shown in figure1, the temperature rise at the emitter junction can be calculated. The emitter junction temperature instead of the device temperature is used because the temperature distribution is non-uniform across the device and the significant impacts of temperature rise on device performance occur at the emitter junction. Two major consequences are deduced from the temperature rise in InGaP/GaAs HBT's: the first consequence is the decrease in the emitter junction built-in voltage and the second consequence is the increase in the reverse whole injection from the base to the emitter. The former is responsible for the increase in the collector current under constant V_{be} bias conditions, and the latter causes the decrease in the collector current under constant I_b bias conditions as V_{ce} increases [8]. It is well known that the saturation currents and ideality factors of model diodes change with ambient temperature. This change is fitted to an exponential and to a polynomial functions in existing models [2], [6], [11], [12]. However, if we assume that the saturation currents and ideality factors

remain fixed at their ambient temperature values, their associated temperature dependence can be attributed to the increase of built-in voltage by an incremental thermal voltage V_{TH} . In order to take account for self-heating effects in the model under both forward and reverse operation regimes, we considered the increase by incremental thermal voltages V_{TH} and V_{THj} of respectively the base-emitter built-in voltage V_{be} and base-collector built-in voltage V_{bc} as following:

$$V_{be}(P_{dip}) = V_{be0} + V_{TH} \quad (3)$$

$$V_{TH} = \alpha_i \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right| \quad (4)$$

$$V_{bc}(P_{dip}) = V_{bc0} + V_{THj} \quad (5)$$

$$V_{THj} = \alpha_j \cdot \left| \frac{\partial V_{bc}}{\partial T} \cdot \Delta T \right| \quad (6)$$

$$\Delta T = T_j - T_0 = R_{th} \cdot P_{dip} \quad (7)$$

V_{be0} and V_{bc0} are respectively the base-emitter and base-collector built-in voltages at ambient temperature T_0 .

α_i and α_j are adjustment coefficients.

P_{dip} is the dissipated power in the device.

The use of the adjustment coefficients α_i in the expression of the forward collector and base currents allows for modeling at high dissipated powers of the decrease of the collector current under constant I_b bias conditions and the increase of the collector current under constant V_{be} bias conditions. Thus, the use of the adjustment coefficients α_j has the advantage of avoiding the need of an extra term that model the decrease of the collector-current gain at high dissipated powers as usually done in previous works [8]-[9].

III. PARAMETER EXTRACTION PROCEDURE

In order to extract the different parameters of the HBT dc model, we developed an efficient, systematic, and detailed procedure that can be easily applied by model developers as well as model end-users. This procedure was carried on an on-wafer $2 \times 25 \mu\text{m}^2$ GaInP/GaAs HBT in common-emitter configuration. DC measurements have been done using a probe station monitored by program elaborated using HP-Vee software. A Vector Network Analyzer (VNA) was used to measure multi-bias S-parameters of the device in the frequency range 1-30 GHz. The access resistances are determined using measured S-parameters of the device biased for open-collector condition [14]. The rest of the model parameters are extracted

using the developed procedure described in the following paragraphs (MATLAB software is used for programming purposes of this procedure). A flowchart of the extraction procedure of the HBT dc model parameters is presented in figure 2.

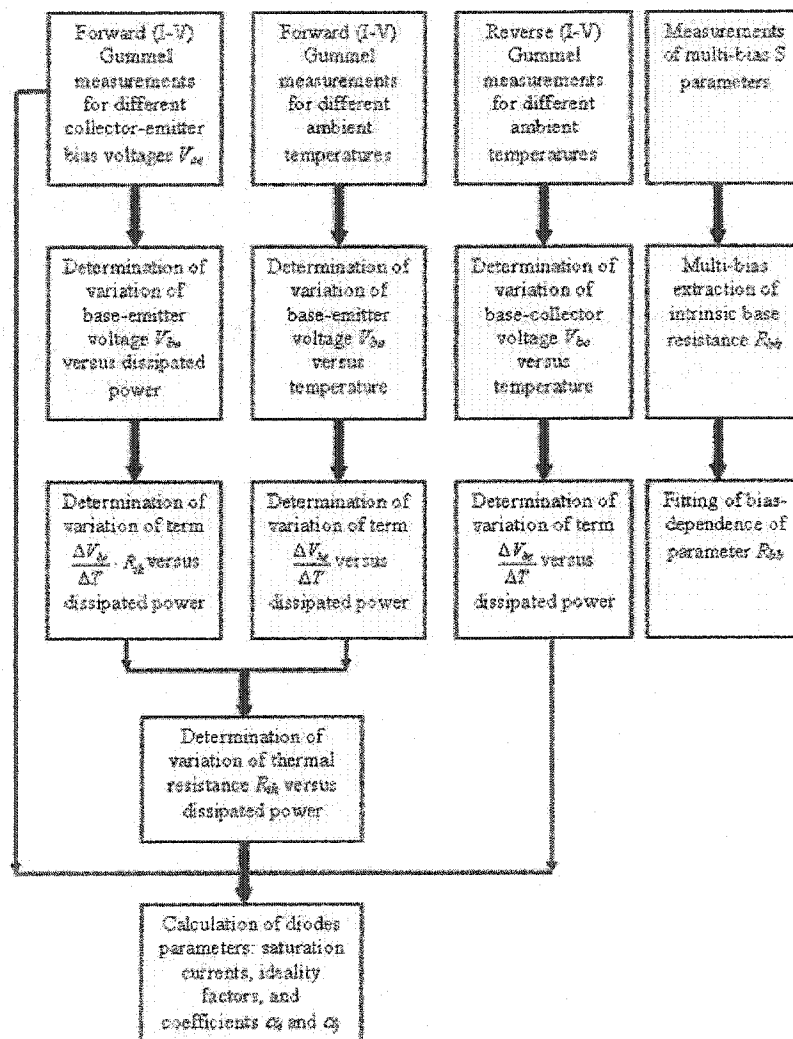


Fig. 2. Flowchart of the extraction procedure of the HBT dc model parameters.

A. Extraction of Parameters $\frac{\partial V_{be}}{\partial T}$ and $\frac{\partial V_{bc}}{\partial T}$

Firstly, from forward Gummel data (figure 3), variation of base-emitter voltage V_{be} versus temperature T is determined for different emitter currents I_E (figure 4). Then, variation of the term $\frac{\partial V_{be}}{\partial T}$ (in equation 4) versus the dissipated power P_{dip} is deduced. This variation is linear (figure 5) and can be modeled using the following formula:

$$F_{V_{be}} = 54.12e-5 P_{dip} - 10.83e-4 \quad (8)$$

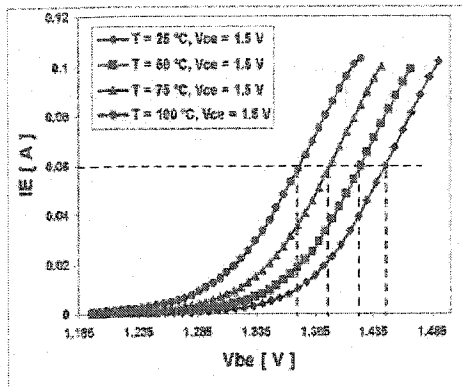


Fig. 3. Forward Gummel characteristics I_E - V_{be} at different ambient temperatures.

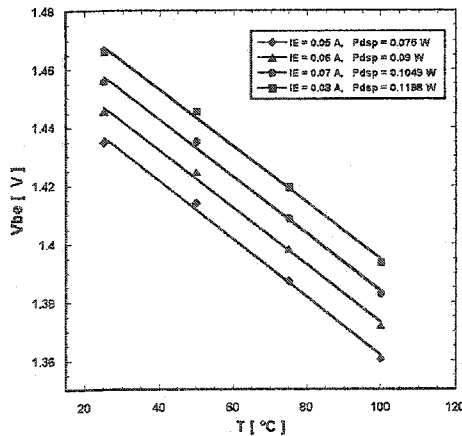


Fig. 4. Base-emitter voltage V_{be} versus ambient temperature for different emitter currents I_E .

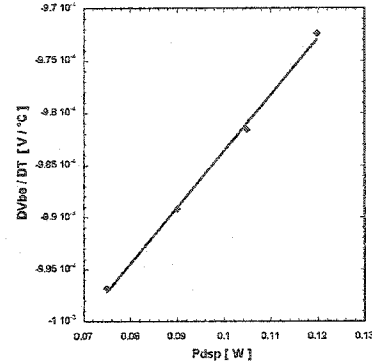


Fig. 5. Variation of term $\frac{\partial V_{be}}{\partial T}$ versus dissipated power.

From the reverse Gummel data (figure 6), variation of base-collector voltage V_{bc} versus temperature T is determined for different emitter currents I_E (figure 7). Then, variation of the term $\frac{\partial V_{bc}}{\partial T}$ (in equation 6) versus the dissipated power P_{dip} is deduced. This variation can be simulated using the following empirical formula that we propose:

$$F_{V_{bc}} = -\frac{29.98e-4 P_{dip} + 1.57e-4}{P_{dip}^2 + 3.643 P_{dip} + 0.1107} \quad (9)$$

An optimization routine was implemented in MATLAB software for the determination of the coefficients of the formula $F_{V_{bc}}$. Figure 8 illustrates a comparison between the values of the term $\frac{\partial V_{bc}}{\partial T}$ at different dissipated power extracted from measurements and those simulated using the formula $F_{V_{bc}}$.

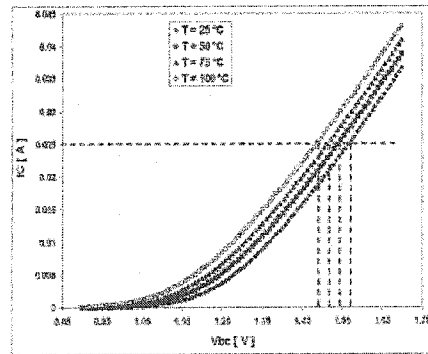


Fig. 6. Reverse Gummel characteristics I_E - V_{bc} at different temperatures.

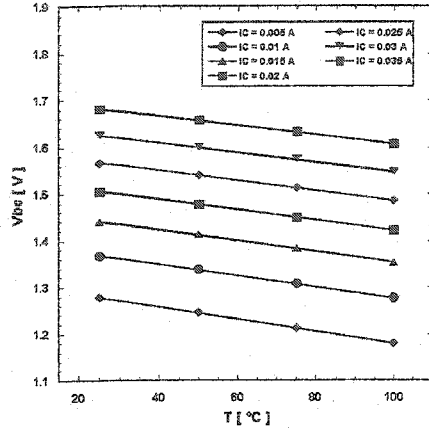


Fig. 7. Base-collector voltage V_{bc} versus ambient temperature for different collector currents I_c .

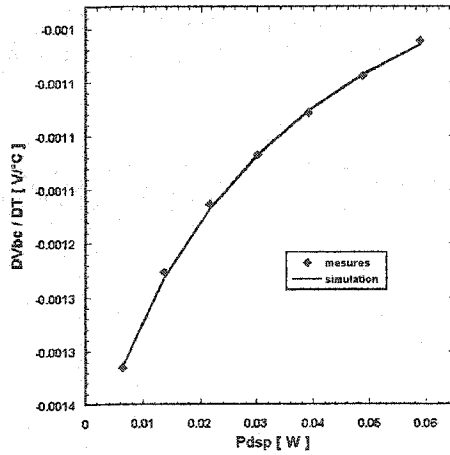


Fig. 8. Variation of term $\frac{dV_{bc}}{dT}$ versus dissipated power.

B. Extraction of thermal resistance

The procedure of determining the thermal resistance that we propose uses the forward Gummel measurements for different ambient temperatures and different collector-emitter bias voltages V_{ce} (figure 9). These measurements are easily available since they are commonly used for the extraction of the HBT dc large-signal model parameters. The proposed procedure extends the method developed by Dawson *et al.* in [13]. Indeed, as proven in [13] at constant emitter current I_E , the base-emitter voltage V_{be} varies linearly with the junction temperature T_j . Thus, around an arbitrary temperature T_l ($T_l \gg T_0$), the voltage V_{be} at temperature T_j can be written as follows:

$$V_{be}(T_j) = V_{be1} + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_l} \cdot (T_j - T_l) \quad (10)$$

V_{be1} is the base-emitter voltage at temperature T_l .

Known that $T_j = T_0 + R_{th} \cdot P_{dip}$, the equation (8) became:

$$V_{be}(T_0, P_{dip}) = V_{be1} + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_l} \cdot (T_0 - T_l) + \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_l} \cdot R_{th} \cdot P_{dip} \quad (11)$$

If we consider parameter P_l as the slope of the linear variation of the voltage V_{be} versus the temperature T_l while the dissipated power P_{dip} is maintained constant (figure 3), we can write:

$$P_l = \left. \frac{\Delta V_{be}}{\Delta T} \right|_{T_l} \quad (12)$$

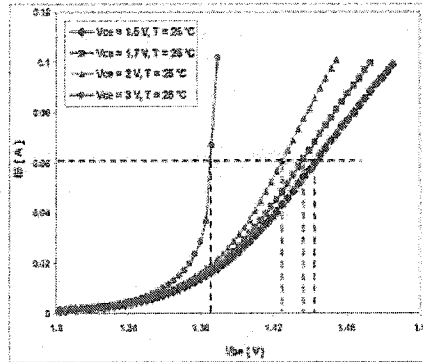


Fig. 9. Forward Gummel characteristics I_E - V_{be} for different voltages V_{ce} .

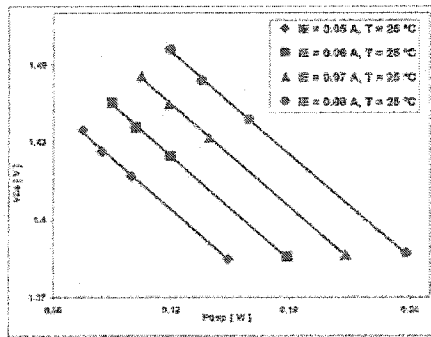


Fig. 10. Base-emitter voltage V_{be} versus dissipated power P_{dip} for different emitter currents I_E .

In an other hand, if we consider parameter P_2 as the slope of the linear variation of the base-emitter voltage V_{be} versus the dissipated power P_{dsp} (corresponding to a constant emitter current I_E) while maintaining the temperature T_i constant (figure 10), we can write:

$$P_2 = \frac{\Delta V_{be}}{\Delta T} \bigg|_{T_i} \cdot R_{th} \quad (13)$$

Consequently, the ratio of the two parameters P_2 and P_1 allows for the determination of the thermal resistance at a fixed dissipated power P_{dsp} and an emitter current I_E .

$$R_{th} = \frac{P_2}{P_1} \bigg|_{I_E} \quad (14)$$

Then, if we repeat this procedure of the determination of the thermal resistance R_{th} for different values of the emitter current I_E , we can calculate the variation of the thermal resistance versus the dissipated power (figure 11). Experimental validation has shown that this variation is linear and can be represented using the following formula:

$$R_{th}(P_{dsp}) = 311.6 P_{dsp} + 646.3 \quad (15)$$

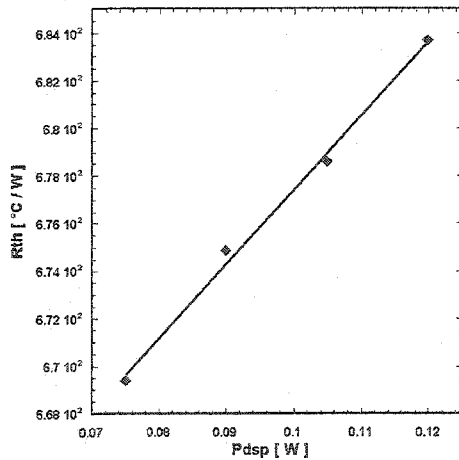


Fig. 11. Thermal resistance versus dissipated power P_{dsp} .

C. Determination of parameters of forward base and collector currents

Collector current

The forward collector current is defined by:

$$I_{cf} = I_{scf} \left(\exp\left(\frac{V_{beint} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1 \right) \quad (16)$$

V_{beint} is the internal base-emitter voltage and defined as follows:

$$V_{beint} = V_{be} - R_e (I_{cf} + I_E) - R_b I_{cf} \quad (17)$$

V_{be} is the external base-emitter voltage.

Coefficient α_1 in the collector current expression allows for adjustment of the term that implements the thermal effect in order to fit accurately the forward Gummel measurements of the collector current. Parameters α_1 , n_{cf} and I_{scf} can be determined using the algorithm that we describe in the following.

Determination of parameters α_1 and n_{cf}

The expression of the forward collector current can be arranged as following:

$$\log(I_{cf}) = \log(I_{scf}) + \log\left(\exp\left(\frac{V_{beint} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1\right) \quad (18)$$

Taking an initial bias-point (I_{cf0} , V_{be0}) from the forward Gummel measurements and using relation (16), one can eliminate the term including the saturation current ($\log(I_{scf})$) as following :

$$\begin{aligned} \log(I_{cf}) - \log(I_{cf0}) &= \log\left(\exp\left(\frac{V_{beint} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1\right) \\ &\quad - \log\left(\exp\left(\frac{V_{beint0} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1\right) \end{aligned} \quad (19)$$

With $I_{cf} > I_{cf0}$ and $V_{be} > V_{be0}$.

Thus for each bias-point (I_{cf} , V_{be}) from the forward Gummel measurements, one can define the following error function FCT_y as follows:

$$FCT_y = \left[\begin{aligned} &\log(I_{cf}) - \log(I_{cf0}) - \log\left(\exp\left(\frac{V_{beint} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1\right) \\ &+ \log\left(\exp\left(\frac{V_{beint0} + \alpha_1 \cdot \left| \frac{\partial V_{be}}{\partial T} \cdot \Delta T \right|}{n_{cf} K T_0 / q}\right) - 1\right) \end{aligned} \right] \quad (20)$$

With $I_{cf} > I_{cf0}$ and $V_{be} > V_{be0}$.

The ideality factor and the parameter α_f can be determined by minimizing the function error FCT_f for all the possible points (I_{cf}, V_{bf}) and (I_{cf0}, V_{be0}) of the forward Gummel measurements.

The feature of this algorithm is that it do not neglect the effect of the saturation current in the determination of the parameters α_f and n_{cf} . Thus, these parameters are accurately and rapidly calculated. Figure 12 illustrates the resultant distribution of the error function FCT_f .

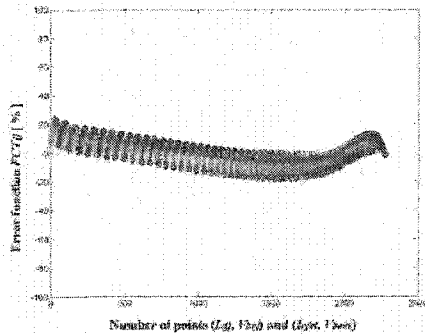


Fig. 12. Distribution of the error function FCT_f versus the possible bias-points (I_{cf}, V_{bf}) and (I_{cf0}, V_{be0}) for the calculation of the parameters n_{cf} and α_f of current I_{cf} .

- Determination of the saturation current I_{scf}

After the determination of the parameters n_{cf} and α_f , and using equation (18), the saturation current can be determined from the intercept at the ordinate of the curve of $\log(I_{cf})$ plotted

$$\text{versus } \log\left(\exp\left(\frac{V_{beint} + \alpha_f \cdot \left|\frac{\partial V_{be}}{\partial T} \cdot \Delta T\right|}{n_{cf} K T_0 / q}\right) - 1\right).$$

- Base current

The forward base current is considered as the sum of three current components: I_{bf1} , I_{bf2} , and I_{bf3} defined as follows:

$$I_{bf} = I_{bf1} + I_{bf2} + I_{bf3} \quad (21)$$

$$I_{bf1} = I_{sbf1} \left(\exp\left(\frac{V_{beint}}{n_{bf1} K T_0 / q}\right) - 1 \right) \quad (22)$$

$$I_{bf2} = I_{sbf2} \left(\exp\left(\frac{V_{beint} + \alpha_2 \cdot \left|\frac{\partial V_{be}}{\partial T} \cdot \Delta T\right|}{n_{bf2} K T_0 / q}\right) - 1 \right) \quad (23)$$

$$I_{bf3} = I_{sbf3} \left(\exp\left(\frac{V_{beint} + \alpha_3 \cdot \left|\frac{\partial V_{be}}{\partial T} \cdot \Delta T\right|}{n_{cf} K T_0 / q}\right) - 1 \right) \quad (24)$$

Three regions characterize the behavior of the forward base current I_{bf} as shown in figure 14. The contribution of the component I_{bf1} in the current I_{bf} is more significant in the region (I), while the contribution of the component I_{bf2} in the current I_{bf} is more significant in the region (II), and the contribution of the component I_{bf3} in the current I_{bf} is more significant in the region (III). The coefficients α_2 and α_3 in the expressions (23) and (24) allow for adjustment of the terms implementing the self-heating effect in the components I_{bf2} and I_{bf3} in order to fit accurately the forward base current. Ideality factors n_{bf1} and n_{bf2} , saturation currents I_{sbf1} , I_{sbf2} , and I_{sbf3} , and coefficients α_2 and α_3 can be extracted using the developed algorithm presented in the previous paragraph. The determined values of parameters of forward base current are given in table I.

TABLE I
VALUES OF PARAMETERS OF THE FORWARD BASE AND COLLECTOR CURRENTS

Parameters	Values
n_{cf}	1.0627
I_{scf} [A]	3.4180e-024
n_{bf1}	4.6323
n_{bf2}	1.2078
I_{sbf1} [A]	1.5275e-013
I_{sbf2} [A]	9.3189e-24
I_{sbf3} [A]	2.848e-27
a_1	0.69
a_2	0.75
a_3	1.37

Figures 13 and 14 present a comparison between measured and calculated forward Gummel characteristics of the collector and base currents.

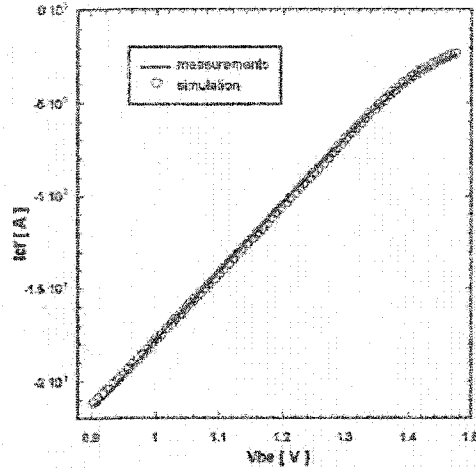


Fig. 13. Forward Gummel characteristics of the collector current.

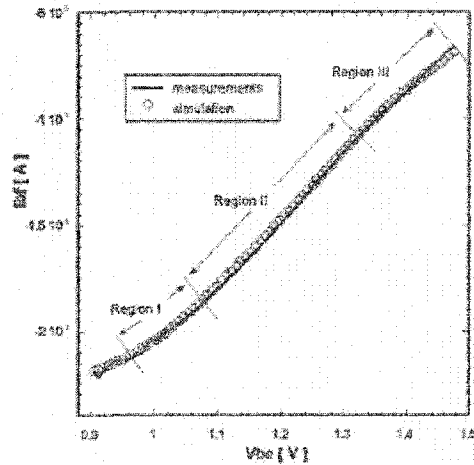


Fig. 14. Forward Gummel characteristics of the base current.

D. Determination of parameters of the reverse base and collector currents

The reverse collector current is given by:

$$I_{cr} = I_{scr} \left(\exp\left(\frac{V_{bcint} + \alpha_4 \cdot \left| \frac{\partial V_{bc}}{\partial T} \cdot \Delta T \right|}{n_{cr} K T_0 / q}\right) - 1 \right) \quad (25)$$

The reverse base current is given by:

$$I_{br} = I_{sbr} \left(\exp\left(\frac{V_{bcint} + \alpha_5 \cdot \left| \frac{\partial V_{bc}}{\partial T} \cdot \Delta T \right|}{n_{br} K T_0 / q}\right) - 1 \right) \quad (26)$$

V_{bcint} is the internal base-collector current:

$$V_{bcint} = V_{bc} - R_c (I_{br} + I_{cr}) - R_b I_{br} \quad (27)$$

V_{bc} is the external base-collector current.

From this formulation, we can conclude that taking account for self-heating in the base-collector built-in voltage allows for avoiding use of an extra secondary diode in the reverse base current as usually done in previously developed HBT dc models [2]-[12].

The different parameters of the reverse base and collector currents are determined in a similar way as in the case of the forward currents. Values of these parameters are given in table II.

TABLE II
VALUES OF PARAMETERS OF THE REVERSE BASE AND COLLECTOR CURRENTS

Parameters	Values
n_{cr}	1.1405
I_{scr} [A]	1.0469e-27
n_{br}	0.5471
I_{sbr} [A]	4.3675e-14
a_4	2.64
a_5	2.79

Figures 15 and 16 present a comparison between measured and calculated reverse Gummel characteristics of the collector and base currents.

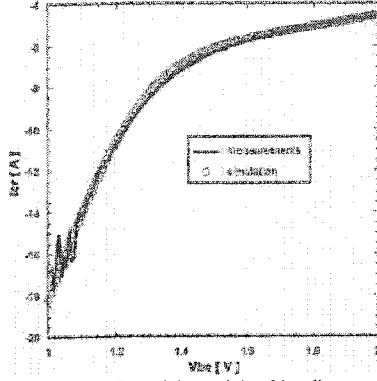


Fig. 15. Reverse Gummel characteristics of the collector current.

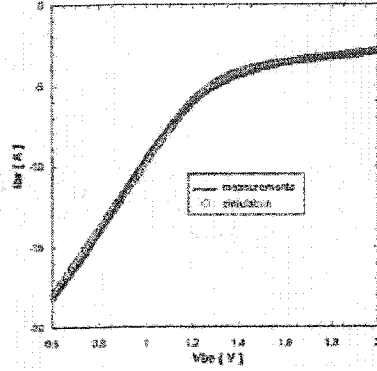


Fig. 16. Reverse Gummel characteristics of the base current.

E. Bias-dependence of the intrinsic base resistance

As reported in the literature [2]-[12], parameter R_{bb} is usually neglected in the HBT equivalent circuit, or considered as bias-independent element. This has a consequence of causing a problem of consistency between HBT small and large-signal models. In this work, bias dependence of the intrinsic base resistance (figure 17) is determined from measured multi-bias S-parameters and using method reported in [14]. In order to describe this bias dependence, we derived a new formulation described as follows:

$$R_{bb1} = (d_1 + d_2 V_{cb}) \quad (28)$$

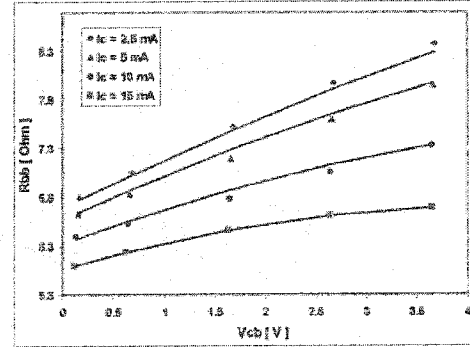
$$R_{bb2} = \exp(d_3 + (d_4 + d_5 V_{cb}) I_C) \quad (29)$$

$$R_{bb} = \frac{R_{bb1} \cdot R_{bb2}}{R_{bb1} + R_{bb2}} \quad (30)$$

The coefficients of this formulation are determined (table III) using a least-square fitting routine implemented in MATLAB software.

TABLE III
VALUES OF COEFFICIENTS OF PARAMETER RBB

Coefficients	Values
d_1	10.0266
d_2	1.2016
d_3	3.0568
d_4	-21.7035
d_5	-3.7564

Fig. 17. Comparison between measured and modeled parameter R_{bb} .

IV. IMPLEMENTATION AND VALIDATION OF THE HBT DC MODEL

A. Implementation and adjustment of the HBT dc model

The HBT dc model was implemented in the commercial simulator ADS as Symbolically Defined Device (SDD). In order to include the Kirk effect in the dc model, the forward collector current is divided by a factor F_K [4] defined as follows:

$$F_K = \begin{cases} 1 & \text{if } I_{cf} < I_2, \text{ with } I_2 = I_1 + \theta_1 \cdot |\Phi_{bc} - V_{bc}| + \varepsilon \\ 1 + \theta_2 \cdot (I_{cf} - I_2)^{\theta_3} \cdot \left(1 - \sqrt{\frac{I_2 - I_1}{I_{cf} - I_1}}\right) & \text{if } I_{cf} \geq I_2 \end{cases} \quad (31)$$

As will be shown in the next paragraph, modeling the Kirk effect helps improving the model accuracy in predicting current-voltage (I_c - V_{ce}) characteristics at lower collector-emitter voltages and high base current densities.

During the validation of the HBT dc model, an adjustment of

the model parameters and particularly the thermal coefficients α_1 , α_2 , α_3 , α_4 , and α_5 was necessary in order to improve the accuracy of the model in simulating the different dc characteristics of the device. The determination of parameters of function F_k and thermal coefficients was done using a multivariable optimization procedure implemented in ADS. Table IV gives the final values of the HBT dc model parameters.

TABLE IV
FINAL VALUES OF HBT DC MODEL PARAMETERS

Parameters	Values
R_b [Ohm]	1.3
R_e [Ohm]	1.2
R_c [Ohm]	4.9
n_{cf}	1.0633
I_{sef} [A]	3.4180e-024
n_{bf1}	4.6323
n_{bf2}	1.2078
I_{sbf1} [A]	1.5275e-013
I_{sbf2} [A]	9.3189e-24
I_{sbf3} [A]	1.3672e-27
a_1	0.88
a_2	0.888
a_3	1.369
F_{bc} [V]	0.95
T_1	0.0019
T_2	6.9
T_3	1.11
e	1e-5
I_1 [A]	0.0178
n_{er}	1.1405
I_{ser} [A]	1.0469e-27
n_{br}	0.5471
I_{sbr} [A]	4.3675e-14
a_4	1.6
a_5	1.6

B. Experimental validation of the HBT dc model

Figures 18-22 show a good agreement between measured and model-simulated HBT dc characteristics.

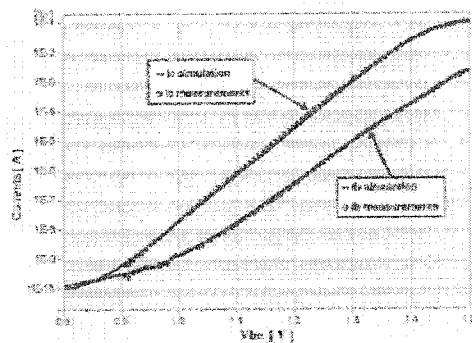


Fig. 18. Comparison between measured and model-calculated forward Gummel characteristics.

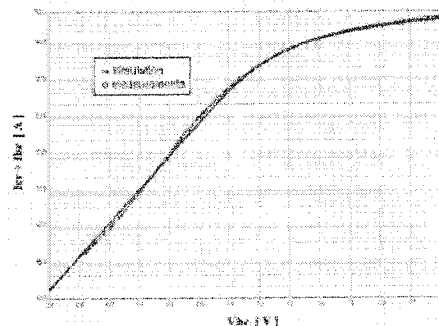


Fig. 19. Comparison between measured and model-calculated reverse Gummel characteristics.

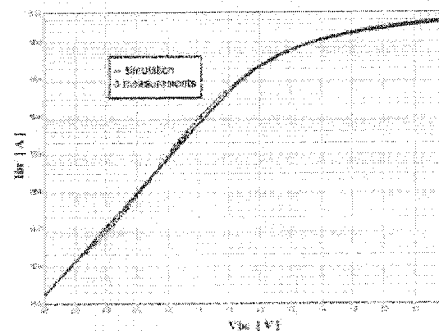


Fig. 20. Comparison between measured and model-calculated reverse Gummel characteristics.

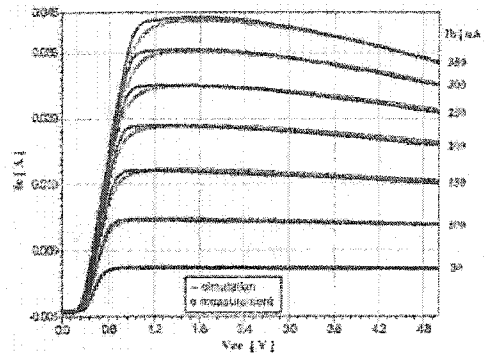


Fig. 21. Comparison between measured and model-calculated I_C - V_{CE} characteristics with constant I_B bias.

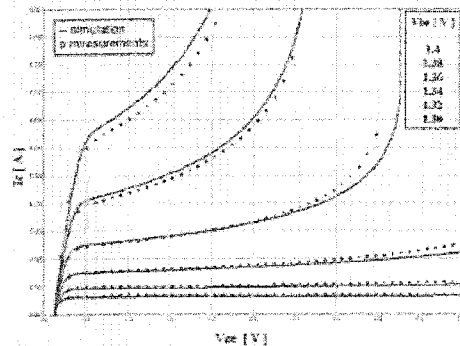


Fig. 22. Comparison between measured and model-calculated I_C - V_{CE} characteristics with constant V_{BE} bias.

V. CONCLUSION

A temperature-dependent HBT dc model, implemented in ADS, has been developed. With inclusion of Kirk effect important for InGaP/GaAs HBT operation, an excellent agreement between measured and modeled dc data has been achieved. Considering the variation versus temperature of the base-emitter built-in voltage with different proportions in the base and collector currents was sufficient to fit accurately the different current-voltage (I-V) characteristics of the device at high dissipated powers. This has the advantage of avoiding the use of supplementary formulation representing the variation of the current gain versus temperature as usually done in previous works. New expression for accurate modeling of bias dependence of the intrinsic base resistance of HBT equivalent circuit has been derived. An efficient, systematic, and detailed extraction method for accurate determination of the dc model parameters has been developed. Consequently, this method can be easily adopted by model developers as well as model end-users.

REFERENCES

- [1] P. M. Asheck, M.-C. F. Chang, J. A. Higgins, N. H. Sheng, G. J. Sullivan, K.-C. Wang, "GaAlAs/GaAs heterojunction bipolar transistors: issues and prospects for application," *IEEE Trans. Electron Devices*, vol. 36, pp. 2032-2042, Oct. 1989.
- [2] C.-J. Wei, J. C. M. Hwang, W.-J. Ho, J. A. Higgins, "Large-signal modeling of self-heating, collector transit-time, and RF-breakdown effects in power HBTs," *IEEE Trans. Microwave Theory and Techniques*, vol. 44, pp. 2641-2647, Dec. 1996.
- [3] C. M. Snowden, "Large-signal microwave characterization of AlGaAs/GaAs HBT's based on a physics-based electrothermal model," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 58-71, 1997.
- [4] A. Issaoun, D. Dousset, A. B. Kouki, F. M. Ghannouchi, "Comparison of a new modified Gummel-Poon model and VBIC for AlGaAs/GaAs HBTs," *European microwave conference*, Germany 2003.
- [5] M. Hafizi, C. R. Crowell, M. E. Grupen, "The DC characteristics of GaAs/AlGaAs heterojunction bipolar transistors with application to device modeling," *IEEE Trans. Electron Devices*, vol. 37, pp. 2121-2129, Oct. 1990.
- [6] C. T. Dikmen, N. S. Dogan, M. A. Osman, "DC modeling and characterization of AlGaAs/GaAs heterojunction bipolar transistors for high-temperature applications," *IEEE Journal of Solid-State Circuits*, vol. 29, pp. 108-116, Feb. 1994.
- [7] A. Garlapati, S. Prasad, "A unified model for single/multifinger HBTs including self-heating effects," *IEEE Trans. Microwave Theory and Techniques*, vol. 49, pp. 186-191, Jan. 2001.
- [8] Q. M. Zhang, H. Hu, J. Sitch, R. K. Surridge, J. M. Xu, "A new large signal HBT model," *IEEE Trans. Microwave Theory and Techniques*, vol. 44, pp. 2001-2009, Nov. 1996.
- [9] P. Hyun-min, H. Songcheol, "A novel temperature-dependent large-signal model of heterojunction bipolar transistor with a unified approach for self-heating and ambient temperature effects," *IEEE Trans. Electron Devices*, vol. 49, pp. 2099-2106, Dec. 2002.
- [10] A. Raghavan, S. Venkataraman, B. Banerjee, Suh. Youngsuk, Heo. Deukhyoun, J. Laskar, "Direct extraction of an empirical temperature-dependent InGaP/GaAs HBT large-signal model," *IEEE Journal of Solid-State Circuits*, vol. 38, pp. 1443-1450, Sept. 2003.
- [11] F. X. Simmesbichler, G. R. Olbrich, "Accurate large-signal modeling of SiGe HBTs," *IEEE MTT-S International Microwave Symposium Digest*, vol. 2, Jun. 2000.
- [12] M. Rudolph, R. Doerner, K. Beilenhoff, P. Heymann, "Scalable GaInP/GaAs HBT large-signal model," *IEEE Trans. Microwave Theory and Techniques*, vol. 48, pp. 2370-2376, Dec. 2000.
- [13] D. E. Dawson, A. K. Gupta, M. L. Salib, "CW measurement of HBT thermal resistance," *IEEE Trans. Electron Devices*, vol. 39, pp. 2235-2239, Oct. 1992.
- [14] S. Bousnina, P. Mandeville, A. B. Kouki, R. Surridge, F. M. Ghannouchi, "Direct parameter-extraction method for HBT small-signal model," *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 529-536, Feb. 2002.
- [15] S. Bousnina, C. Falt, P. Mandeville, A. B. Kouki, F. M. Ghannouchi, "An accurate on-wafer de-embedding technique with application to HBT devices characterization," *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 420-424, Feb. 2002.