

Titre: Systèmes de distribution d'énergie robustes exploitant des convertisseurs CC-CC efficaces
Title: convertisseurs CC-CC efficaces

Auteur: Nader El Zarif
Author:

Date: 2024

Type: Mémoire ou thèse / Dissertation or Thesis

Référence: El Zarif, N. (2024). Systèmes de distribution d'énergie robustes exploitant des convertisseurs CC-CC efficaces [Thèse de doctorat, Polytechnique Montréal].
Citation: PolyPublie. <https://publications.polymtl.ca/61603/>

Document en libre accès dans PolyPublie

Open Access document in PolyPublie

URL de PolyPublie: <https://publications.polymtl.ca/61603/>
PolyPublie URL:

Directeurs de recherche: Yvon Savaria, & Christian Fayomi
Advisors:

Programme: Génie électrique
Program:

POLYTECHNIQUE MONTRÉAL

affiliée à l'Université de Montréal

**Systèmes de distribution d'énergie robustes exploitant des convertisseurs
CC-CC efficaces**

NADER EL ZARIF

Département de génie électrique

Thèse présentée en vue de l'obtention du diplôme de *Philosophiæ Doctor*
Génie électrique

Décembre 2024

POLYTECHNIQUE MONTRÉAL

affiliée à l'Université de Montréal

Cette thèse intitulée :

**Systèmes de distribution d'énergie robustes exploitant des convertisseurs
CC-CC efficaces**

présentée par **Nader EL ZARIF**

en vue de l'obtention du diplôme de *Philosophiæ Doctor*
a été dûment acceptée par le jury d'examen constitué de :

Yves AUDET, président

Yvon SAVARIA, membre et directeur de recherche

Christian FAYOMI, membre et codirecteur de recherche

Tarek OULD-BACHIR, membre

Frederic NABKI, membre externe

DÉDICACE

À mes parents bien-aimés Rahih et Sabah,

À ma femme bien-aimée Faten,

À mes frères Nizar et Abdel Rahman,

À ma famille... .

REMERCIEMENTS

Je tiens à exprimer ma plus profonde gratitude et reconnaissance à mes directeurs de thèse, le Prof. Yvon Savaria et le Prof. Christian Jesus B. Fayomi, pour les suivis inébranlables, leurs encouragements et leur soutien tout au long de mon parcours doctoral. Leurs précieux conseils et leur expertise ont été essentiels dans l'orientation de mes recherches, et leur mentorat a joué un rôle déterminant dans mon développement académique et personnel. Je suis également profondément reconnaissant envers le Prof. Mohamed Sawan, qui m'a initialement intégré à ce projet et m'a offert l'opportunité de travailler avec des individus aussi remarquables.

Je tiens à adresser mes remerciements particuliers au Prof. Ahmad Hassan et au Dr. Mohamed Ali, dont l'amitié et le mentorat ont été inestimables tout au long de ce parcours. Vos conseils et votre soutien ont été d'une grande importance pour moi durant cette période.

À ma famille bien-aimée — ma mère, Sabah ; mon père, Rabih ; mes frères, Nizar et Abdel Rahman ; et ma chère épouse, Faten — aucun mot ne saurait exprimer la profondeur de mon amour et de ma reconnaissance envers chacun de vous. Votre soutien indéfectible, votre patience et vos encouragements ont été la base qui m'a permis de poursuivre et d'atteindre mes rêves. Merci d'avoir été à mes côtés à travers chaque défi et d'avoir cru en moi, même dans les moments les plus difficiles.

Je tiens également à exprimer ma gratitude sincère à mes collègues de l'université qui sont devenus de proches amis. Mostafa Amer, Ahmed Abuelnasr, Isa Altoobaji, Akram Rifaii, Hussein Assaf et Ibrahim Housseini, votre collaboration, vos conseils et votre amitié ont non seulement enrichi mon expérience académique, mais ont aussi grandement contribué à ma réussite. Je suis reconnaissant d'avoir partagé ce parcours avec vous et d'avoir créé ensemble un environnement d'apprentissage et de soutien mutuel.

Enfin, je suis éternellement reconnaissant envers toutes les personnes qui ont contribué à mon parcours doctoral. Votre soutien, vos encouragements et votre amitié ont été inestimables, et je vous dédie cette réussite à chacun d'entre vous.

RÉSUMÉ

L'essor de l'électrification et l'intégration des énergies renouvelables dans les secteurs industriels et automobiles modernes ont intensifié la demande de systèmes de gestion de l'énergie performants et efficaces. Les convertisseurs DC-DC jouent un rôle fondamental dans des applications telles que les véhicules électriques, les systèmes industriels et l'électronique grand public, en stabilisant et optimisant le flux d'énergie sous des charges variables et dans des conditions environnementales fluctuantes. Cette thèse apporte une contribution significative dans le domaine en abordant les défis techniques des convertisseurs DC-DC. Elle y parvient en concevant des systèmes efficaces et thermiquement intelligents via l'intégration de contrôleurs basés sur des boucles à verrouillage de phase (BVP), une modélisation précise des composants, et des capteurs thermiques avancés.

Les recherches ont débuté par la conception de contrôleurs BVP adaptés aux convertisseurs abaisseurs (Buck) et Zeta, visant à fournir des temps de réponse rapides et une stabilité robuste même sous des conditions de charge fluctuantes. Les résultats expérimentaux obtenus pour le convertisseur abaisseur, présentés lors de la conférence LASCAS, ont démontré un rendement maximal de 93,5%, avec une ondulation de tension réduite à 35 mV dans des conditions d'exploitation typiques. Ce résultat est notable, car il dépasse le rendement actuel des convertisseurs abaisseur de pointe, contribuant ainsi à l'avancement de l'électronique de puissance. Par ailleurs, le convertisseur Zeta, détaillé dans un article soumis à *IEEE Access*, a atteint une sortie stable avec une régulation de charge inférieure à 0,1% pour une large gamme de variations d'entrée, tout en maintenant une efficacité de 94% sous des charges nominales. Ces résultats soulignent la robustesse et l'adaptabilité des contrôleurs conçus, caractéristiques essentielles pour les applications réelles où une régulation de tension constante est cruciale.

En plus de l'amélioration des techniques de contrôle, cette recherche aborde les limitations des modèles de composants conventionnels qui négligent souvent des éléments tels que la résistance série de l'inducteur et la résistance en conduction des MOSFET, ce qui entraîne des inexactitudes dans les simulations. La nouveauté de cette recherche réside dans l'intégration exhaustive de ces paramètres dans le modèle, qui a démontré une forte fidélité avec les performances réelles, améliorant ainsi la précision de la prévision des réponses transitoires et stationnaires sous des charges de forte intensité par rapport aux modèles traditionnels. Cette approche de modélisation avancée permet de mieux aligner les résultats de simulation avec les mesures pratiques, offrant ainsi un cadre de conception de convertisseurs plus fiable et de haute précision.

Une contribution importante de cette thèse réside dans l'intégration de capteurs de température basés sur un oscillateur en anneau au sein du système de convertisseur DC-DC, permettant un suivi thermique précis en temps réel des composants critiques, tels que les MOSFET et les inducteurs. Présenté initialement lors de la conférence NEWCAS, ce travail a démontré la faisabilité de l'utilisation de ces capteurs pour fournir des données thermiques en temps réel, jetant ainsi les bases pour de futures stratégies de contrôle adaptatif pouvant exploiter ces données pour atténuer le stress thermique. Développé davantage dans un article publié dans le journal MDPI, ce travail étend la portée avec une calibration détaillée et une implémentation physique du capteur à oscillateur en anneau, atteignant une précision de $\pm 0,5^\circ\text{C}$ dans diverses conditions de fonctionnement. Ce niveau de précision souligne la fiabilité des capteurs et leur potentiel pour une intégration dans des boucles de rétroaction capables de gérer activement le stress thermique, contribuant ainsi à prolonger la durée de vie des composants et à renforcer la résilience du système dans des applications à haute densité de puissance.

En somme, cette recherche établit une approche systématique pour relever les défis électriques et thermiques associés aux convertisseurs DC-DC à haute efficacité. Les solutions développées, comprenant le contrôle basé sur BVP, une modélisation précise des composants, et la surveillance thermique en temps réel autonome, jettent non seulement les bases de systèmes d'alimentation adaptatifs et résilients, mais ouvrent également des perspectives passionnantes pour de futures intégrations. Bien que les capteurs thermiques aient été mis en œuvre de manière indépendante dans ce travail, ils fournissent des informations critiques pour une intégration potentielle dans de futurs designs de convertisseurs, où les données thermiques en temps réel pourraient être utilisées activement pour optimiser le contrôle et atténuer le stress thermique. Cette recherche répond aux besoins des applications actuelles et ouvre la voie à une nouvelle génération de systèmes d'électronique de puissance, positionnant ainsi les futurs systèmes pour tirer parti des données en temps réel pour améliorer les performances, en accord avec les exigences croissantes des solutions modernes de gestion de l'énergie.

ABSTRACT

The drive toward electrification and renewable energy integration in modern industrial and automotive sectors has intensified the demand for efficient, high-performance power management systems. DC-DC converters are fundamental in electric vehicles, industrial systems, and consumer electronics applications, stabilizing and optimizing power flow under variable loads and environmental conditions. This thesis significantly contributes to the field by addressing the technical challenges of DC-DC converters. It does so by designing high-efficiency, thermally aware systems through integrating Phase-Locked Loop (PLL)-based controllers, precise component modeling, and advanced thermal sensing.

The research began with designing PLL-based controllers tailored for both Buck and Zeta converters, aiming to deliver rapid response times and robust stability even under fluctuating load conditions. The experimental results from the Buck converter, presented at the LASCAS conference, demonstrated a peak efficiency of 93.5% with significantly reduced voltage ripple, measuring only 35 mV under typical operating conditions. This result is significant as it surpasses the current state-of-the-art efficiency for Buck converters, thereby contributing to the advancement of power electronics. Moreover, the Zeta converter, detailed in the IEEE Access submission, achieved a stable output with load regulation of less than 0.1% across a wide range of input variations, maintaining an efficiency of 94% under nominal loads. These results are significant as they demonstrate the robustness and adaptability of the designed controllers, which is crucial for real-world applications. These PLL-based controllers minimized transient overshoot and improved steady-state stability, supporting high-power-density applications where consistent voltage regulation is critical.

In addition to advancing control techniques, this research addresses limitations in conventional component modeling, which often neglects elements such as inductor series resistance and MOSFET ON resistance, leading to simulation inaccuracies. The novelty of this research lies in the comprehensive incorporation of these parameters into the model, which has shown high fidelity with real-world performance, improving accuracy in predicting transient and steady-state responses under high-current loads compared to traditional models. This enhanced modeling approach aligns simulation outcomes with practical measurements, offering a more reliable framework for high-precision converter designs.

An important contribution of this thesis is integrating ring oscillator-based temperature sensors within the DC-DC converter system, enabling precise real-time monitoring of critical components such as MOSFETs and inductors. Initially presented at the NEWCAS con-

ference, this work demonstrated the feasibility of using these sensors to provide real-time thermal data, laying the foundation for future adaptive control strategies that could leverage this data to mitigate thermal stress. Building on this, the MDPI journal expands the work with a detailed calibration and physical implementation of the ring-oscillator sensor, achieving an accuracy of $\pm 0.5^{\circ}\text{C}$ across diverse operating conditions. This level of precision underscores the sensors' reliability. It highlights their potential for integration into feedback loops that actively manage thermal stress, ultimately contributing to increased component longevity and enhanced system resilience in high-power-density applications.

This research establishes a systematic approach to tackling high-efficiency DC-DC converters' electrical and thermal challenges. The developed solutions, encompassing PLL-based control, precise component-specific modeling, and standalone real-time thermal monitoring, lay the groundwork for adaptable and resilient power systems and open up exciting possibilities for future integration. While the thermal sensors were implemented independently in this work, they provide critical insights for potential integration in future converter designs, where real-time thermal data could be actively utilized for enhanced control and stress mitigation. This research addresses the needs of current applications. It paves the way for next-generation power electronics, positioning future systems to leverage real-time data for improved performance in line with the advancing demands of modern power management solutions.

TABLE DES MATIÈRES

DÉDICACE	iii
REMERCIEMENTS	iv
RÉSUMÉ	v
ABSTRACT	vii
TABLE DES MATIÈRES	ix
LISTE DES TABLEAUX	xiv
LISTE DES FIGURES	xv
LISTE DES SIGLES ET ABRÉVIATIONS	xix
LISTE DES ANNEXES	xxi
CHAPITRE 1 INTRODUCTION	1
1.1 Contexte et motivation	1
1.2 Énoncé du problème	4
1.3 Importance de la recherche et originalité	6
1.4 Objectifs de recherche et aperçu	7
1.4.1 O-1 :Objectif principal	7
1.4.2 Objectifs spécifiques	8
1.5 Impacts environnementaux et avantages économiques	9
1.6 Publications et contributions aux objectifs de recherche	10
1.6.1 Circuits intégrés fabriqués	12
1.7 Organisation de la thèse	13
CHAPITRE 2 REVUE DE LITTÉRATURE	15
2.1 Classification architecturale des convertisseurs CC-CC	16
2.1.1 Vue d'ensemble des types de convertisseurs CC-CC	16
2.1.2 Classification par topologie	17
2.2 Commande analogique vs. commande numérique pour les convertisseurs CC-CC	21
2.2.1 Comparaison entre la commande analogique et la commande numérique	21

2.2.2	Schémas de commande en boucle fermée	22
2.3	Commande en mode tension vs. commande en mode courant	23
2.3.1	Commande en mode tension	23
2.3.2	Commande en mode courant	26
2.3.3	Commande en mode courant	26
2.3.4	Résumé de la comparaison	29
2.3.5	Résumé comparatif	30
2.4	Contrôle PID et variantes avancées	31
2.4.1	Vue d'ensemble de la commande PID	31
2.4.2	Implémentations avancées de la commande PID	32
2.4.3	Améliorations récentes des convertisseurs CC-CC contrôlés par PID .	34
2.4.4	Types de compensateurs pour la stabilité et les performances	35
2.5	Techniques de commande avancées pour les convertisseurs CC-CC	37
2.5.1	Commande par anticipation	37
2.5.2	Commande en mode coulissant	39
2.6	Travaux les plus apparentés aux contributions de la thèse	41
2.6.1	Modélisation des convertisseurs CC-CC	41
2.6.2	Commande basée sur le temps pour les convertisseurs CC-CC	42
2.6.3	Avancées dans les convertisseurs CC-CC basés sur la BVP	43
2.7	Capteurs thermiques et leur rôle dans les convertisseurs CC-CC	43
2.7.1	Besoin de capteurs thermiques dans les convertisseurs CC-CC	43
2.7.2	Impact de la température sur les composants des convertisseurs CC-CC	44
2.7.3	Stratégies de gestion thermique activées par les capteurs	45
2.7.4	Étapes de calibration et d'intégration des capteurs thermiques	45
2.7.5	Applications dans la gestion thermique dynamique	46
2.7.6	Conclusion et perspectives	46
CHAPITRE 3 ARTICLE 1 : A HIGH EFFICIENCY AND FAST RESPONSE PLL BASED BUCK CONVERTER : IMPLEMENTATION AND SIMULATION . . .		47
3.1	Abstract	47
3.2	Introduction	47
3.3	Proposed PLL Based Buck Converter	48
3.4	PWM Controller	50
3.4.1	PWM Topology	50
3.4.2	Voltage Controlled Delay Line	51
3.5	Simulation Results	54

3.6 Conclusion	56
CHAPITRE 4 ARTICLE 2 : A SYSTEMATIC APPROACH FOR PLL-BASED ZETA POWER CONVERTER CONTROL	57
4.1 Abstract	57
4.2 Introduction	57
4.3 Background Information	59
4.4 Power Stage Analysis of the Zeta Converter	62
4.4.1 Power Stage Transfer Function	62
4.4.2 Effects of Parasitic Resistances	63
4.5 PLL-Based Controller	65
4.5.1 Circuit Implementation	69
4.6 Phase Margin Graphical Approach	72
4.7 Experimental Setup and Measurement Results	72
4.7.1 Parameter Selection and Transfer Function	73
4.7.2 Experimental Setup	76
4.7.3 Measurement Results	78
4.8 Conclusion	88
CHAPITRE 5 Intégration des modèles thermiques dans les convertisseurs CC-CC pour une conception sensible à la température	90
5.1 Introduction	90
5.2 Capteurs thermiques pour gérer l'incertitude et les variations de température	91
5.2.1 Gestion thermique dans les convertisseurs CC-CC	92
5.2.2 Gestion thermique des inducteurs	94
5.3 Travail expérimental : analyse du diagramme de Bode avec variations de température	96
5.3.1 Analyse des marges de gain et de phase	97
5.4 Analyse de la réponse temporelle	99
5.4.1 Scénario optimal	100
5.4.2 Pire scénario	101
5.4.3 Impact des variations sur les performances du système	102
5.5 Conclusion	103
CHAPITRE 6 ARTICLE 3 : INVESTIGATION OF DIFFERENT INTEGRATED TEMPERATURE MONITORING SENSORS FOR HIGH-VOLTAGE SOC DC-DC CONVERTERS	104

6.1	Abstract	104
6.2	Introduction	104
6.3	Phase-Locked Loop-based Buck Converter	106
6.3.1	System Overview	106
6.3.2	Power Dissipation	107
6.4	On-chip Thermal Monitoring Techniques	108
6.4.1	Diode Potential-based Temperature Sensor	108
6.4.2	Threshold Voltage-based Temperature Sensor	108
6.4.3	Ring Oscillator-based Temperature Sensor	109
6.4.4	Temperature Readings	110
6.5	Simulation Results	110
6.6	Conclusion	113
 CHAPITRE 7 ARTICLE 4 : CALIBRATION OF RING OSCILLATOR-BASED INTEGRATED TEMPERATURE SENSORS FOR POWER MANAGEMENT SYSTEMS		115
7.1	Abstract	115
7.2	Introduction	115
7.3	Ring Oscillator-based Temperature Sensor : Design, Implementation and Evaluation Criteria	119
7.3.1	Design and Implementation :	119
7.3.2	Evaluation Criteria :	123
7.4	Experimental Setup and Measurement Results	127
7.4.1	Chip Testbench and Measurements	127
7.4.2	Evaluation Criteria	129
7.4.3	Fitting & Measurement Results	130
7.5	Conclusion	136
 CHAPITRE 8 DISCUSSION		137
8.1	Atteinte des objectifs de recherche	137
8.1.1	Conception et développement de contrôleurs BVP pour les convertisseurs abaisseur et Zeta	137
8.1.2	Modélisation des composants clés des convertisseurs pour une précision améliorée	138
8.1.3	Validation expérimentale et comparaison des performances des convertisseurs	138

8.1.4	Intégration et utilisation de capteurs de température en temps réel pour une gestion thermique adaptative	139
8.2	Implications et importance	139
8.3	Comparaison avec la littérature existante	140
8.4	Limitations et perspectives de travaux futurs	141
8.4.1	Intégration systémique et modélisation thermique	141
8.4.2	Développement d'un contrôleur sensible à la température	142
8.4.3	Élargissement des applications du contrôleur	142
8.4.4	Commande par anticipation	143
8.4.5	Conception de convertisseurs en cascade	143
CHAPITRE 9 CONCLUSION		144
9.1	Résumé des points principaux	144
9.2	Rappel des objectifs de recherche	145
9.3	Validation des hypothèses	146
9.4	Synthèse avec les discussions	147
9.5	Importance et contribution au domaine	148
9.6	Déclaration de clôture	149
9.7	Diffusion des connaissances	150
RÉFÉRENCES		153
ANNEXE		171

LISTE DES TABLEAUX

LISTE DES FIGURES

Figure 1.1	Émissions mondiales de CO ₂ par secteur (1990-2030)	2
Figure 1.2	Système énergétique hybride avec interface de batterie	3
Figure 1.3	Schéma fonctionnel de l'interface polyvalente du capteur SsP/SdB où le convertisseur CC-CC a été implanté, tiré de [1]	4
Figure 2.1	Classification des convertisseurs CC-CC.	18
Figure 2.2	Exemples de circuits avec topologies isolée (a) et non isolée (b).	19
Figure 2.3	Topologie asynchrone (a) et implémentation en topologie synchrone (b).	20
Figure 2.4	Schéma de commande en mode tension pour un abaisseur.	25
Figure 2.5	Schéma de commande en mode courant pour un Buck.	29
Figure 2.6	Schéma générique d'un contrôleur PID.	32
Figure 2.7	Diagramme du circuit PID basé sur AOT.	33
Figure 2.8	Contrôleur PID programmable utilisant un ATCC.	34
Figure 2.9	Concept DQI (a) et implémentation circuit (b).	35
Figure 2.10	Diagramme de blocs avec DQI.	35
Figure 2.11	Commande par anticipation en boucle ouverte pour un convertisseur abaisseur.	38
Figure 2.12	Commande par anticipation en boucle fermée pour un convertisseur abaisseur.	38
Figure 3.1	Block diagram of the proposed PLL based buck converter.	49
Figure 3.2	Current starved VCO circuit implementation used in FVCO and RVCO.	50
Figure 3.3	Linear Voltage - Frequency relation of the current starved VCO.	50
Figure 3.4	Block diagram of the proposed PWM.	51
Figure 3.5	Block diagram of the VCDL and the circuit implementation of the building blocks.	52
Figure 3.6	The generated bias voltages that provide a linear delay for each VCDL stage.	53
Figure 3.7	Steady state performance of the proposed converter for $V_{ref} = 1V$	53
Figure 3.8	System transient response to step current increase (at t=35μS) and step current decrease (at t=45μS) of 0.4A.	54
Figure 3.9	Simulated system efficiency over wide range of reference voltages and load currents.	55
Figure 4.1	Zeta converter circuit used in the steady-state average technique.	62

Figure 4.2	Bode plot analysis of the transfer function v_{od} . The plots characterize the effects of the power transistors ON resistances on (a) the magnitude and (b) the phase of the transfer function and the effects of the inductor resistance on (c) the magnitude and (d) the phase of the transfer function.	65
Figure 4.3	Block Diagram of the proposed controller.	67
Figure 4.4	Voltage-controlled oscillator circuit implementation.	70
Figure 4.5	Variations of the control voltages P and N to the input voltage V_{IN} .	70
Figure 4.6	Circuit Implementation of the phase frequency detector.	71
Figure 4.7	Charge pump transistor-level implementation.	73
Figure 4.8	Graphical analysis of the closed-loop system. Bode plot of the Zeta converter (dashed blue) and the inverse controller (red). From this approach, the gain margin is 26.71 dB, and the phase margin is $180^\circ - 123.98^\circ = 56.02^\circ$.	75
Figure 4.9	Block diagram of the proposed closed-loop Zeta converter system implementation	77
Figure 4.10	Testbench Setup	77
Figure 4.11	Micrograph of the fabricated chip (left) and its layout implementation (right).	78
Figure 4.12	Effects of (a) the duty cycle and (b) the load resistance on the system's efficiency.	79
Figure 4.13	System responses for a Zeta converter : (a) reference tracking showing both buck and Zeta modes (pink curve - left y-axis, blue curve - right y-axis), and (b) startup response (light blue curve - left y-axis, dark blue curve - right y-axis).	81
Figure 4.14	Closed-loop transient line regulation for a Zeta converter response to a 6V change in input voltage : (a) with source changing from 27V to 33V (pink curve and left y-axis, blue curve, and right y-axis) and (b) source changing from 33V to 27V, with a 16V reference voltage and load resistance of 100Ω .	82
Figure 4.15	Closed-loop transient load regulation for a Zeta converter response to a 640mA change in load current : (a) with current changing from 800mA to 160mA (pink curve and left y-axis, blue curve, and right y-axis) and (b) load current changing from 160mA to 800mA, with a 16V reference voltage and an input voltage of 28V.	84
Figure 4.16	Normalized Line and Load Transient (NLT) values of the Zeta converter under various frequencies.	86

Figure 5.1	Effet de $\pm 20\%$ d'incertitude sur le diagramme de Bode en boucle ouverte	98
Figure 5.2	Comparaison des diagrammes de Bode entre les fonctions de transfert originales et simplifiées du contrôleur.	100
Figure 5.3	Réponse temporelle pour le scénario optimal montrant un faible dépassement et un temps de stabilisation rapide.	101
Figure 5.4	Réponse temporelle pour le pire scénario montrant un dépassement et un sous-dépassement plus importants.	102
Figure 6.1	Block diagram of a proposed phase-locked loop-based Buck converter with integrated temperature sensors.	105
Figure 6.2	Layout implementation of the buck converter and the thermal sensors.	107
Figure 6.3	Power consumption of the low side NMOS (Q_L), high side NMOS (Q_H) in a DC-DC converter, as a function of its load resistance at 28 V output voltage.	108
Figure 6.4	Circuit diagrams of the three implemented temperature sensors.	109
Figure 6.5	Temperature reading by FPGA interface.	110
Figure 6.6	Simulation results over temperature changes for : (a) Threshold-based, (b) Diode potential-based, and (c) Ring oscillator.	112
Figure 7.1	Implementation of the ROTs : (a) Transistor-level (top) and (b) Layout level (bottom).	121
Figure 7.2	Simulated output frequency of the ROTs as a function of R_1 (typical process parameters at 27°C).	122
Figure 7.3	Post-layout simulation performance of the ROTs over process corners : typical (tm), worst-one (wo : fast-n, slow-p), worst-zero (wz : slow-n, fast-p), worst-power (wp : fast-n, fast-p), and worst-speed (ws : slow-n, slow-p), each at 2σ , 3σ , 4σ , 5σ , and 6σ .	123
Figure 7.4	Analysis of the ROTs power supply sensitivity across the typical process corners spanning -30°C to 90°C temperature range.	124
Figure 7.5	(a) Microphotograph of the fabricated XFAB chip prototype detailing the DC-DC converter configuration and the strategic placement of the ROTs near the high-power transistor Q_H , (b) Custom printed circuit board (PCB) designed for chip testing with a user-friendly external interface, and (c) Testbench setup employed for the characterization of the fabricated temperature sensor.	129

Figure 7.6	Performance evaluation of various calibration techniques : (a) Comparisons between One-Point Calibration, Two-Point calibration, and Linear Calibration, and (b) Comparisons among Three-Point calibration, 2nd Degree Polynomial Fit (Best-fit), and the uncalibrated sensor.	133
Figure 7.7	Temperature errors of different calibration techniques.	134

LISTE DES SIGLES ET ABRÉVIATIONS

AICA	Alimentation des Interfaces de Capteur et Actuateurs (Power Sensor Interface - PSI)
AOT	Amplificateur Opérationnel à Transconductance (Operational Transconductance Amplifier - OTA)
APE	Avions plus électriques (More Electric Aircraft - MEA)
ATCC	Amplificateur de Transconductance à Convoyeur de Courant (Current Conveyor Transconductance Amplifier - CCTA)
BVP	Boucle à verrouillage de phase (Phase-Locked Loop - PLL)
CAN	Convertisseurs analogique-numérique (Analog to digital converter - ADC)
CC-CC	Courant Continu à Courant Continu (Direct Current to Direct Current - DC-DC)
CeMC	Commande en mode coulissant (Sliding-Mode Control - SMC)
CMC	Commande en mode courant (Current-Mode Control - CMC)
CMCDO	Contrôleur de mode coulissant de deuxième ordre (Second Order Sliding Mode Controller - SOSMC)
CMP	Composant magnétique planaire (Planar Magnetic Component - PMC)
CMT	Commande en Mode Tension (Voltage-Mode Control - VMT)
CNA	Convertisseurs numérique-analogique (Digital to analog converter - DAC)
CPA	Contrôle Prédictif Adaptatif (Adaptive Model Predictive Control - AMPC)
CPE	Commercial prêt à l'emploi (Commercial off-the-shelf - COTS)
CRI	Commande de réinitialisation intégrale (Reset-Integral Control - RIC)
CTA	Contrôle thermique actif (Active Thermal Control - ATC)
CTEA	Contrôle de la tension d'entrée par anticipation (Input-Voltage Feed-forward Control - IVFF)
CUC	Contrôle en un cycle (One-Cycle Control - OCC)
DP	Détecteur de phase (Phase Detector - PD)
DPZ	Détecteur de passage à zéro (Zero Crossing Detector - ZCD)
DQI	Différentielle quadratique et intégration (Quadratic Differential and Integration - QDI)
DT	Diffusivité Thermique (Thermal Diffusivity - TD)

ERLA	Écrêteur de roue libre actif (Active Clamp Flyback - ACF)
FPB	Filtre Passe-Bas (Low Pass Filter - LPF)
GES	Gaz à effet de serre (Greenhouse Gas - GHG)
ICP	Interface de Capteur de Puissance (Power Sensor Interface - PSI)
LRCT	Ligne à retard commandée en tension (Voltage Controlled Delay Line - VCDL)
MCC	Mode de Conduction Continue (Continuous Conduction Mode - CCM)
MCOS	Mode coulissant d'ordre supérieur (Higher Order Sliding Mode - HOSM)
MFI	Modulateur de fréquence d'impulsion (Pulse Frequency Modulator - PFM)
MLI	Modulateur de Largeur d'Impulsion (Pulse Width Modulator - PWM)
MRP	Moyenne en Régime Permanent (Steady State Average - SSA)
OCC	Oscillateur commandé par courant (Current Controlled Oscillator - CCO)
OCT	Oscillateur commandé par tension (Voltage Controlled Oscillator - VCO)
PC	Pompe de Charge (Charge Pump - CP)
PID	Proportionnelle-Intégrale-Dérivée (Proportional-Integral-Derivative - PID)
PSN	Processeurs de signaux numériques (Digital Signal Processor - DSP)
RDE	Réseau de distribution électrique (Electric Power Distribution Grids - EPDG)
RMC	Rétroaction en mode courant (Current-Mode Feedback - CFB)
RSE	Résistance en série effective (Effective Series Resistance - ESR)
SdB	Système dans un boîtier (System-in-Package - SiP)
SsP	Système sur puce (System-on-Chip - SoC)
VE	Véhicules électriques (Electric Vehicles - EV)

LISTE DES ANNEXES

Annexe A	ARTICLE 2 : A SYSTEMATIC APPROACH FOR PLL-BASED ZETA POWER CONVERTER CONTROL	171
----------	---	-----

CHAPITRE 1 INTRODUCTION

1.1 Contexte et motivation

Les secteurs des transports et de l'industrie évoluent rapidement pour répondre aux exigences croissantes en matière d'efficacité, de durabilité et de conformité environnementale. Ces secteurs contribuent de manière significative aux émissions mondiales de gaz à effet de serre (GES), avec le transport représentant 27% des émissions nationales de GES aux États-Unis en 2022 [2]. À l'échelle mondiale, le secteur des transports est responsable de près de 24% des émissions directes de CO₂ issues de la combustion de carburants, les véhicules routiers contribuant à environ les trois quarts de ce total, comme indiqué dans la figure 1.1 [3]. Cela souligne l'urgence de stratégies telles que l'électrification pour atténuer les impacts environnementaux de la consommation de combustibles fossiles. Bien que le secteur automobile ait déjà adopté substantiellement les véhicules électriques (VE), des innovations similaires émergent dans les applications industrielles, augmentant l'efficacité opérationnelle et réduisant considérablement la consommation de carburant et les émissions [4, 5].

Les transports électrifiés sont considérés comme une approche clé pour réduire l'empreinte carbone dans divers secteurs, y compris l'aviation, le transport maritime et l'industrie automobile. Le passage des systèmes basés sur les combustibles traditionnels à des alternatives électriques offre de nombreux avantages, notamment une meilleure efficacité, une fiabilité accrue, une réduction du poids des systèmes, des coûts de maintenance et d'exploitation réduits et, surtout, une diminution des émissions de GES [6–8]. Cependant, le succès de cette transition dépend fortement de la performance et de la résilience des réseaux de distribution électrique (RDE), qui constituent l'épine dorsale des systèmes de véhicules électrifiés. Les RDE gèrent la distribution d'énergie provenant de diverses sources, telles que les batteries, les panneaux solaires photovoltaïques et les générateurs AC thermoélectriques, vers différentes charges, y compris les moteurs électriques et les composants électroniques [1], [9]. Assurer un fonctionnement efficace et fiable dans des conditions variées est essentiel pour le succès global des stratégies d'électrification.

À mesure que les secteurs avancent vers l'électrification et l'intégration des énergies renouvelables, une gestion efficace de l'énergie devient de plus en plus cruciale. Les convertisseurs CC-CC jouent un rôle essentiel dans le maintien d'un flux d'énergie stable entre les sources d'énergie et les systèmes de stockage. Dans les systèmes hybrides d'énergie renouvelable intégrant plusieurs sources, telles que l'éolien et le solaire, comme présenté dans la figure 1.2, les convertisseurs CC-CC gèrent efficacement les fluctuations de puissance causées par les

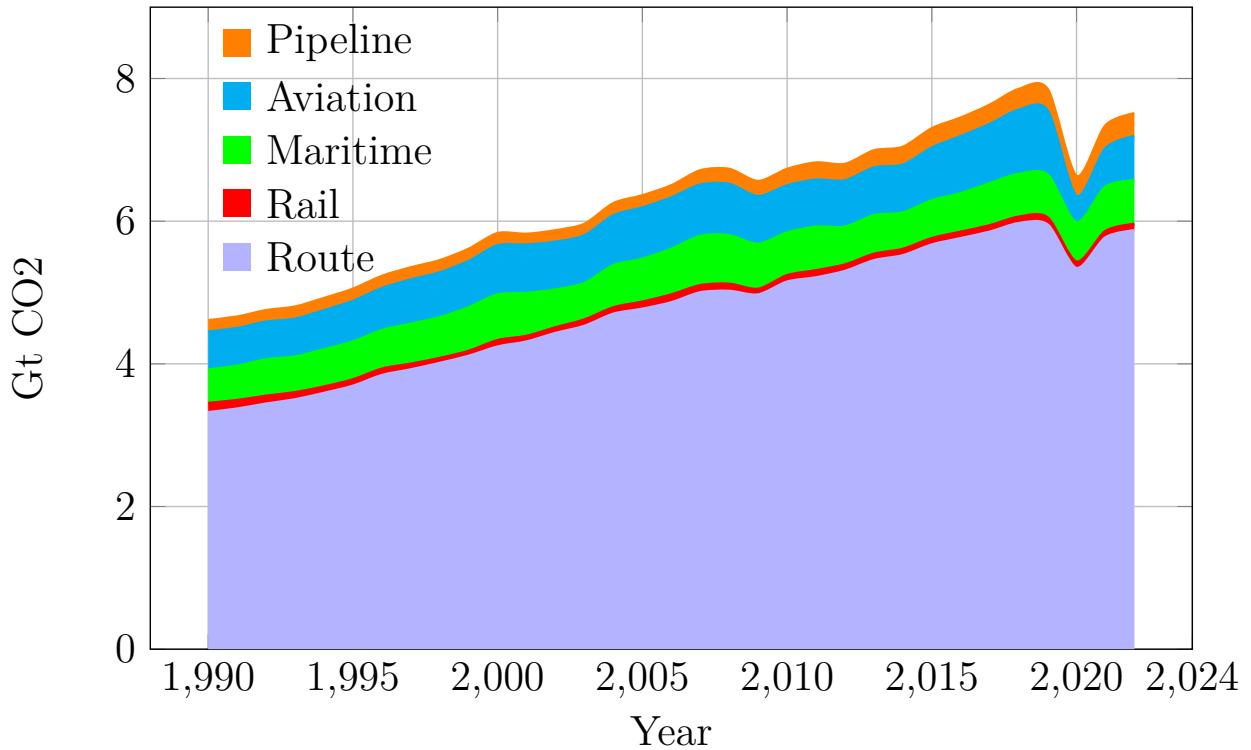


FIGURE 1.1 Émissions mondiales de CO2 par secteur (1990-2030)

conditions environnementales variables. Par exemple, les convertisseurs connectés aux cellules photovoltaïques régulent la sortie pour répondre aux besoins du système ou recharger les batteries. Cela permet un flux d'énergie bidirectionnel qui améliore les capacités de stockage pendant les périodes de faible demande et fournit de l'énergie lorsque la génération renouvelable est insuffisante. Cette adaptabilité assure un fonctionnement continu dans les contextes industriels, optimisant l'utilisation de l'énergie et réduisant les interruptions ; dans les véhicules électriques, elle facilite le stockage d'énergie et un transfert efficace lors du freinage régénératif et de la recharge.

Les cadres industriels modernes intègrent de plus en plus de capteurs, d'actionneurs et de systèmes de contrôle électronique, augmentant considérablement la complexité de l'infrastructure et la demande énergétique. Ces systèmes nécessitent des solutions de gestion de l'énergie robustes pour garantir une haute performance et une fiabilité, notamment dans des environnements dynamiques et fluctuants. Pour répondre à ces besoins croissants, les technologies de système sur puce (SsP) et de système dans un boîtier (SdB) sont explorées pour miniaturiser les systèmes traditionnels, accroître l'adaptabilité et réduire l'impact environnemental. Ces technologies sont particulièrement précieuses dans les applications exigeant une distribution d'énergie efficace et flexible, car elles permettent une personnalisation pour

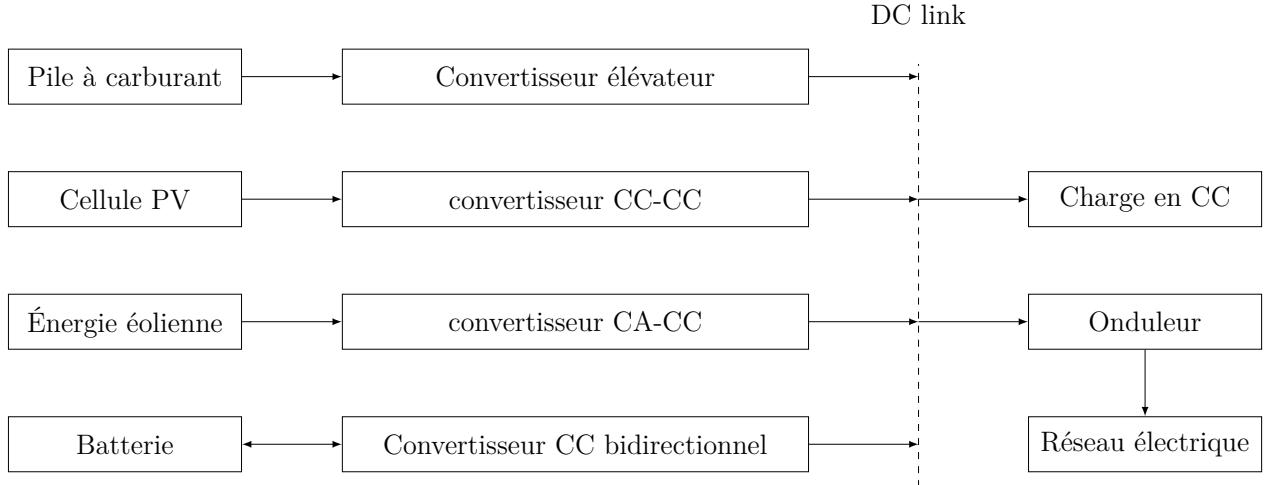


FIGURE 1.2 Système énergétique hybride avec interface de batterie

répondre aux exigences spécifiques des capteurs et actionneurs.

Cependant, les convertisseurs CC-CC traditionnels sont souvent encombrants et ont du mal à s'adapter efficacement à des conditions d'entrée variables. Cette recherche répond à ces limitations en développant deux convertisseurs CC-CC optimisés : un convertisseur abaisseur pour une régulation fiable de la tension abaissée et un convertisseur Zeta pour la gestion des environnements avec des tensions d'entrée fluctuantes. Le convertisseur abaisseur est conçu pour une réduction de tension stable, tandis que le convertisseur Zeta offre un ajustement bidirectionnel de la tension, permettant à la fois des opérations de montée et de descente sous des conditions variables [10]. Cette approche raffinée vise à améliorer les performances des convertisseurs, à réduire les pertes d'énergie et à augmenter l'adaptabilité pour les applications industrielles exigeantes, en exploitant les technologies avancées de semi-conducteurs et les pratiques de gestion thermique innovantes.

L'objectif de cette recherche est double : concevoir et développer des convertisseurs CC-CC compacts et hautement efficaces répondant aux divers besoins énergétiques industriels, et créer un capteur thermique autonome permettant de surveiller la température des composants critiques. Bien que le capteur thermique soit développé indépendamment, il pose les bases pour une future intégration avec les convertisseurs CC-CC. Cette intégration permettra de créer des convertisseurs thermiquement adaptatifs capables de répondre dynamiquement aux variations de température, renforçant ainsi la fiabilité et l'efficacité du système.

1.2 Énoncé du problème

Cette thèse doctorale s'inscrit dans le cadre d'une initiative de recherche plus vaste visant à développer des interfaces de capteurs intégrées et reconfigurables. L'objectif principal de cette recherche est de concevoir et de mettre en œuvre un système pour l'Alimentation des interfaces de capteur et actuateurs (AICA) basée sur des convertisseurs CC-CC avancé optimisé. Ces AICA doivent soutenir le fonctionnement et la commande de divers types de charges dans les applications industrielles, telles que les isolateurs, les convertisseurs analogiques-numérique et les amplificateurs. Le système AICA comprend une architecture complexe de signaux mixtes, combinant des composants de circuits haute et basse tension, y compris des pilotes de portes, des décaleurs de niveaux, des amplificateurs, des comparateurs et des contrôleurs [1, 9].

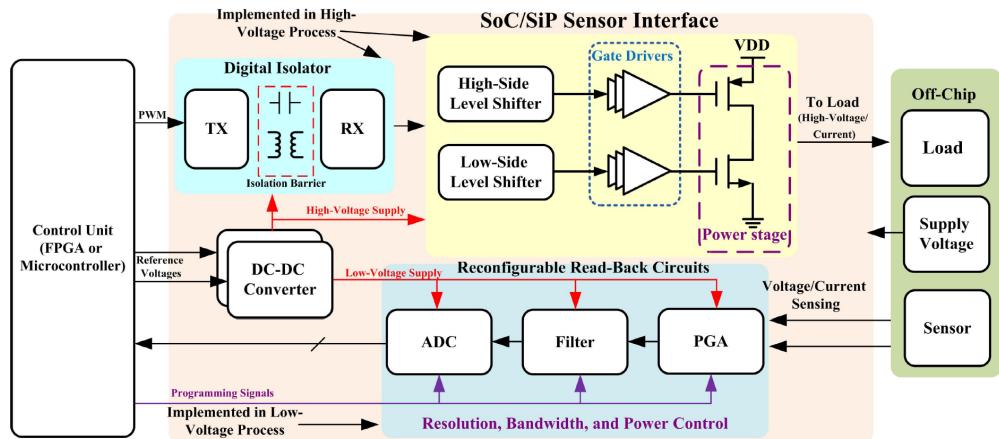


FIGURE 1.3 Schéma fonctionnel de l'interface polyvalente du capteur SsP/SdB où le convertisseur CC-CC a été implanté, tiré de [1]

En plus de l'intégration du système AICA, cette recherche se concentre sur la performance en boucle fermée à travers le développement d'un contrôleur robuste. Ce contrôleur est essentiel pour maintenir un fonctionnement fiable et gérer efficacement les surtensions dans la source d'alimentation, en particulier dans des environnements dynamiques tels que les systèmes de véhicules. La gestion de ces défis implique de concevoir des stratégies de contrôle capables de stabiliser la distribution de puissance vers les actionneurs, même en présence de fluctuations de tension, améliorant ainsi la résilience et l'efficacité du système AICA dans les environnements industriels. Plusieurs défis de recherche critiques ont été identifiés dans ce contexte. Ils sont résumés ci-dessous :

Problème 1 : Limitations des composants standard : Les modules AICA couramment utilisés

dans des secteurs comme l'automobile et les transports reposent sur des composants standards souvent encombrants, coûteux et inefficaces en termes de consommation d'énergie. Ces composants manquent de reconfigurabilité suffisante pour s'interfacer facilement avec divers actionneurs, ce qui accroît la complexité de conception. Cette complexité entraîne des défis économiques et impacte le délai de mise sur le marché [1, 9, 11]. De plus, des problèmes découlant du câblage et la surcharge de refroidissement contribuent au poids du système et introduisent des inefficacités parasites et thermiques, affectant finalement la fiabilité du système. Le développement d'un système AICA intégré utilisant des technologies CMOS haute tension présente des avantages significatifs, y compris une polyvalence accrue pour la reconfiguration en fonction des spécifications des actionneurs et la possibilité de compensation intégrée avec des parasitismes réduits. Cela peut permettre des fréquences de fonctionnement plus élevées et des composants passifs plus petits [12].

Problème 2 : Vulnérabilités environnementales et aux surtensions : Le système AICA est régulièrement exposé à des RDE et à des conditions environnementales difficiles, le rendant vulnérable aux variations de température, aux interruptions d'alimentation et aux surtensions transitoires. Les surtensions peuvent augmenter rapidement les niveaux d'alimentation au-delà des valeurs nominales (allant de 36 V ou 28 V à des valeurs aussi élevées que 115 V) ou les faire chuter sous les valeurs nominales (jusqu'à 14 V) en quelques millisecondes. Cette situation nécessite des contrôleurs robustes capables de gérer les variations de ligne et de charge pour garantir des opérations sûres, efficaces et fiables [13, 14]. Bien que des techniques de commande existantes, telles que la rétroaction en mode courant (RMC), la commande en mode coulissant (CeMC), la commande en un cycle (CUC), la commande de réinitialisation intégrale (CRI) et la commande de la tension d'entrée par anticipation (CTEA), aient été proposées pour répondre à ces défis, elles rencontrent toutes des limitations, y compris des instabilités conditionnelles, des complexités de mise en œuvre, des harmoniques imprévisibles, une dégradation des performances et des problèmes de couplage de bruit [15].

Problème 3 : Manque de modélisation précise pour la conception du contrôleur : Une modélisation précise est essentielle pour concevoir des contrôleurs pour les convertisseurs CC-CC, fournissant des informations cruciales sur le comportement du système dans diverses conditions de fonctionnement. Les méthodes de modélisation traditionnelles, telles que la technique de moyenne en régime permanent (MRP), simplifient l'analyse, mais négligent souvent des facteurs critiques en s'appuyant sur des hypothèses qui linéarisent et moyennent le système. Bien que la modélisation MRP puisse inclure des composants parasites clés, tels que la résistance série de l'inducteur et la résistance à l'état passant des transistors de puissance, elle reste limitée dans sa capacité à capturer les non-linéarités inhérentes du système et ses comportements variables dans le temps. Ce décalage entre les modèles théoriques simplifiés et les

performances réelles des convertisseurs nécessite des approches de modélisation améliorées qui puissent réduire l'écart entre les simulations et les applications pratiques.

Problème 4 : Absence de gestion thermique intégrée : Les variations thermiques ont un impact considérable sur la performance et la fiabilité des convertisseurs CC-CC, en particulier dans les applications à haute densité de puissance où une chaleur excessive peut dégrader le comportement des composants et les performances globales du système. De nombreuses stratégies de commande actuelles ne tiennent pas adéquatement compte des conditions thermiques en temps réel, rendant les convertisseurs vulnérables à la surchauffe, aux pertes d'efficacité et aux pannes potentielles du système. Bien que des avancées aient été réalisées pour optimiser l'efficacité et la réponse dynamique, peu de stratégies intègrent des données thermiques en temps réel dans les boucles de rétroaction de contrôle. Ce travail aborde ce manque en mettant en œuvre des capteurs de température pour une surveillance en temps réel, jetant les bases de conceptions futures de convertisseurs CC-CC thermiquement adaptatifs, qui améliorent la résilience face aux conditions environnementales fluctuantes et assurent une performance et une longévité constantes.

1.3 Importance de la recherche et originalité

Cette recherche est importante, car elle fait progresser le développement de convertisseurs CC-CC efficaces, fiables et compacts, particulièrement adaptés aux applications à haute performance telles que les véhicules électriques, les systèmes industriels et l'électronique grand public. Ce travail répond à plusieurs défis critiques dans le domaine de l'électronique de puissance en intégrant des stratégies de commande novatrices et des technologies de capteurs avancées, établissant les bases pour des développements futurs en gestion thermique et en adaptabilité dynamique des systèmes.

L'originalité de cette recherche se manifeste dans plusieurs aspects clés. Par exemple, l'introduction de contrôleurs basés sur la boucle à verrouillage de phase (BVP) dans les convertisseurs abaisseurs et Zeta propose une perspective unique et des améliorations novatrices de la réponse dynamique et de la stabilité globale du système. Cette approche, qui se distingue des méthodes traditionnelles comme le commande en mode de tension (CMT), présente le potentiel de surmonter plusieurs limitations rencontrées dans les stratégies précédentes, suscitant ainsi un intérêt pour l'exploration plus approfondie des possibilités offertes par cette recherche.

De plus, bien que la gestion thermique ne soit pas l'objectif principal de ce travail, la modélisation et l'intégration de capteurs de température dans le système de convertisseur CC-CC

représentent une contribution innovante. Ces capteurs, basés sur des oscillateurs en anneau, permettent une surveillance thermique en temps réel, fournissant des données cruciales pour de futurs systèmes de gestion thermique. Cette approche contraste avec les conceptions traditionnelles qui omettent souvent la nature dynamique des variations thermiques. La mise en œuvre de ces capteurs améliore non seulement la fiabilité, mais prépare également la voie pour des systèmes adaptatifs capables d'ajuster la distribution de puissance en fonction des retours thermiques en temps réel, rendant la recherche tournée vers l'avenir pour optimiser l'efficacité des systèmes à haute densité de puissance.

De plus, la recherche contribue de manière unique en modélisant de façon exhaustive des composants peu explorés dans la littérature existante, tels que la résistance série de l'inducteur et la résistance à l'état passant du transistor de puissance. En étendant la technique de moyenne en régime permanent pour inclure ces éléments, l'étude comble une lacune dans la littérature et offre des cadres de modélisation plus précis, pouvant significativement améliorer à la fois le processus de conception et la performance finale des convertisseurs CC-CC.

La combinaison des techniques de contrôle avancées basées sur la BVP, de l'intégration innovante des capteurs thermiques et de la modélisation améliorée des composants souligne l'originalité de cette recherche et son potentiel à orienter les futures innovations dans les systèmes de puissance industriels et automobiles. L'importance de ces avancées réside non seulement dans les améliorations immédiates qu'elles offrent, mais aussi dans leur capacité à inspirer de futures innovations en électronique de puissance, stimulant l'intérêt pour des convertisseurs CC-CC plus efficaces, fiables et compacts pour des applications à haute performance.

1.4 Objectifs de recherche et aperçu

1.4.1 O-1 :Objectif principal

L'objectif principal de cette recherche est la conception et le développement de convertisseurs CC-CC compacts, efficaces et robustes, capables de répondre aux exigences de puissance des applications à haute performance, telles que les véhicules électriques, les systèmes industriels et l'électronique grand public. Les convertisseurs sont optimisés pour la performance dynamique et intègrent une surveillance thermique en temps réel pour améliorer la fiabilité dans des conditions thermiques et environnementales variables. En développant des stratégies de commande avancées basées sur la BVP et en modélisant des composants clés du convertisseur, cette recherche vise à surmonter les limitations des conceptions conventionnelles, offrant une solution plus polyvalente et plus résiliente pour améliorer la performance et la fiabilité

des systèmes d'électronique de puissance dans des applications réelles.

1.4.2 Objectifs spécifiques

L'objectif principal sera poursuivi au travers la réalisation d'un ensemble d'objectifs spécifiques listés ici.

O-2 :Modélisation des composants clés du convertisseur pour une précision accrue

- Développer un modèle détaillé des composants du convertisseur CC-CC, en mettant l'accent sur des éléments peu explorés dans la littérature actuelle, tels que la résistance série de l'inducteur et la résistance à l'état passant du transistor de puissance.
- Intégrer ces modèles de composants dans la technique de moyenne en régime permanent pour obtenir un modèle plus précis et représentatif des performances du convertisseur.

O-3 :Développement de contrôleurs basés sur la BVP pour les convertisseurs abaisseurs et Zeta

- Concevoir et mettre en œuvre des contrôleurs basés sur la BVP pour les convertisseurs abaisseur et Zeta, en se concentrant sur l'amélioration de la réponse dynamique, l'amélioration de la stabilité et la réduction des distorsions harmoniques.
- Comparer les performances des contrôleurs basés sur la BVP avec les stratégies de commande existantes telles que la CMT et le retour de courant. Cette comparaison démontrera systématiquement les avantages de l'approche proposée en utilisant des paramètres prédéfinis.

O-4 :Validation expérimentale et étalonnage de la performance

- Valider les convertisseurs proposées par des tests expérimentaux, en comparant leurs performances avec les solutions existantes en termes d'efficacité, de fiabilité et de réponse dynamique dans différentes conditions de charge et de température.
- Étalonner les convertisseurs conçus par rapport aux convertisseurs CC-CC de pointe, en mettant en évidence les améliorations en termes de taille, d'efficacité et de performance globale.

O-5 :Intégration et test des capteurs de température en temps réel

- Développer et mettre en œuvre des capteurs de température basés sur des oscillateurs en anneau comme modules autonomes sur une puce séparée pour permettre la surveillance en temps réel de la température. Bien que ces capteurs ne surveillent pas directement les variations de température sur le convertisseur CC-CC, ils fournissent des données essentielles pour comprendre le comportement thermique dans des environnements similaires.
- Ces capteurs établissent un cadre pour de futurs systèmes sur puce exploitant une surveillance thermique intégrée, au sein du convertisseur CC-CC pourrait permettre des réponses adaptatives au stress thermique, améliorant ainsi la fiabilité, l'efficacité et la longévité du convertisseur.

À travers ces objectifs spécifiques, la recherche vise à faire progresser la compréhension et l'application pratique des convertisseurs CC-CC à haute densité de puissance, en abordant à la fois les défis électriques et thermiques qui ont traditionnellement limité la performance et la fiabilité des systèmes conventionnels.

1.5 Impacts environnementaux et avantages économiques

La recherche menée tout au long de cette thèse doctorale est étroitement alignée sur des applications industrielles, offrant un potentiel significatif pour un impact réel. En collaboration avec des partenaires industriels, ce travail garantit que les résultats ne sont pas seulement pertinents pour la recherche académique, mais également ancrés dans des cas d'utilisation pratique, répondant directement aux exigences des systèmes électroniques de puissance modernes. Les résultats de cette recherche ont été publiés ou sont en cours de révision dans des conférences et des revues internationales, facilitant l'échange de connaissances entre le milieu académique et l'industrie.

Cette thèse apporte des contributions importantes au domaine de la conception de convertisseurs CC-CC. Elle propose notamment de nouvelles méthodes de commande et des implementations pratiques qui améliorent la stabilité et la performance des systèmes. Les solutions proposées ne sont pas seulement théoriques ; elles visent également à améliorer la robustesse et l'efficacité des systèmes de conversion de puissance, contribuant ainsi à des systèmes de puissance plus fiables pour les véhicules électriques, les équipements industriels et d'autres applications à haute performance. Ces implications pratiques soulignent la pertinence immédiate de ce travail pour l'industrie et le milieu académique.

D'un point de vue économique, les solutions développées pour les convertisseurs CC-CC,

notamment l'intégration de capteurs de température en temps réel et de contrôleurs avancés basés sur la BVP, offrent des avantages significatifs. L'amélioration de l'efficacité et de la fiabilité des convertisseurs réduit la consommation d'énergie, les coûts de maintenance et les temps d'arrêt. Cela entraîne des économies substantielles pour les industries qui dépendent fortement de l'électronique de puissance, telles que l'industrie automobile et le secteur de l'électronique grand public. Par exemple, dans le secteur automobile, la recherche peut conduire à des véhicules électriques plus efficaces, tandis que dans le secteur de l'électronique grand public, elle peut améliorer les performances des appareils à haute puissance. En outre, l'intégration de ces systèmes avancés accélère la mise en marché en fournissant des conceptions robustes et adaptables qui répondent aux critères de performance stricts dans des conditions de fonctionnement variées.

Les avantages environnementaux de cette recherche sont tout aussi profonds. Ce travail réduit les pertes d'énergie en améliorant l'efficacité des convertisseurs CC-CC et en renforçant leur fiabilité grâce à la surveillance de la température en temps réel, optimisant ainsi l'utilisation de la puissance dans les véhicules électriques et les applications industrielles. La réduction des pertes de puissance se traduit directement par une diminution de la consommation de carburant et des émissions de gaz à effet de serre, soutenant ainsi la poussée mondiale pour la durabilité. En particulier, la capacité d'opérer dans des conditions thermiques dynamiques garantit que ces systèmes maintiennent une haute efficacité même dans des environnements exigeants, contribuant davantage aux efforts de conservation de l'environnement.

En résumé, les méthodes proposées et validées par des mises en œuvre dans cette recherche ont le potentiel d'impacter significativement l'économie et l'environnement à l'échelle mondiale. L'efficacité, la fiabilité et la polyvalence accrues des convertisseurs CC-CC proposés réduisent non seulement les coûts et la consommation d'énergie, mais soutiennent également l'objectif plus large de réduction des émissions de gaz à effet de serre. Ces contributions ouvrent la voie à un avenir plus durable et économiquement viable dans les domaines de l'électronique de puissance et des systèmes énergétiques à haute performance, faisant de la communauté académique et industrielle un acteur essentiel dans ce mouvement mondial.

1.6 Publications et contributions aux objectifs de recherche

1. "A High-Efficiency and Fast Response PLL-Based Buck Converter : Implementation and Simulation"

Publié dans les *Proc. IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS)*, cet article de conférence présente la conception et le test d'un contrôleur basé sur une BVP, spécifiquement pour un convertisseur abaisseur, en lien avec

l'objectif **O-3** en se concentrant sur l'amélioration de la réponse dynamique et de la stabilité du système sous des charges fluctuantes. L'article met en avant le processus de développement, en soulignant la capacité du convertisseur à stabiliser rapidement la sortie et à atteindre une haute efficacité, ce qui contribue à répondre aux demandes de puissance variées dans les applications industrielles et automobiles, comme défini dans l'objectif **O-1**. Ce travail établit l'efficacité du contrôle basé sur un **BVP** pour maintenir une sortie stable tout en minimisant les distorsions harmoniques, se distinguant des méthodes conventionnelles.

2. "A Systematic Approach for PLL-based Zeta Power Converter Control"

Publié dans la revue *IEEE Access* en décembre 2024, cet article se concentre sur la stratégie de contrôle basée sur une **BVP** pour les convertisseurs Zeta, abordant les objectifs **O-1**, **O-2**, **O-3**, et **O-4**.

La principale contribution de cet article à **O-1** réside dans la conception d'un convertisseur Zeta hautement efficace, robuste et polyvalent qui utilise une **BVP** pour assurer une alimentation stable et fiable malgré des conditions d'entrée et de charge fluctuantes. La solution proposée convient parfaitement aux applications haute performance telles que les systèmes automobiles et les intégrations d'énergies renouvelables, qui nécessitent à la fois efficacité et adaptabilité en répondant au besoin de conversion de tension ascendante et descendante.

Concernant **O-2**, la recherche propose un modèle détaillé et complet du convertisseur Zeta, intégrant des éléments parasites critiques tels que la résistance série de l'inducteur et la résistance ON des transistors de puissance. Cette modélisation comble le fossé entre les conceptions théoriques et les implémentations pratiques en représentant avec précision le comportement du convertisseur dans des conditions réelles.

L'article contribue également de manière significative à **O-3** et **O-4** en introduisant une stratégie de contrôle avancée basée sur une **BVP**, adaptée aux exigences uniques des convertisseurs Zeta, et en validant rigoureusement ses performances par des tests expérimentaux. La méthode de contrôle proposée améliore la réponse transitoire, renforce la stabilité et minimise les distorsions harmoniques. Les résultats expérimentaux démontrent une efficacité maximale de 94% dans des conditions de charge spécifiques et un fonctionnement stable sur une large plage de tensions d'entrée (6 V à 34 V). Les comparaisons des résultats révèlent des performances supérieures du convertisseur en termes de temps de réponse, d'efficacité et de fiabilité dynamique par rapport aux stratégies conventionnelles telles que le contrôle en mode tension et en mode courant.

La combinaison de la validation expérimentale et les résultats met en évidence le

potentiel du convertisseur Zeta pour des applications réelles. Elle souligne sa capacité à offrir une haute efficacité et des performances robustes dans des environnements exigeants tels que les systèmes automobiles et les énergies renouvelables.

3. "Investigation of Different Integrated Temperature Monitoring Sensors for High-Voltage SoC DC-DC Converters"

Présenté à la *IEEE 20th Interregional NEWCAS Conference (NEWCAS)*, cet article de conférence explore la conception et la mise en œuvre de divers capteurs de température, y compris les capteurs à base d'oscillateur en anneau, pour la surveillance thermique dans les convertisseurs DC-DC. Cette recherche est en lien avec l'objectif **O-5** en examinant des conceptions de capteurs permettant la surveillance en temps réel de la température dans des convertisseurs DC-DC à haute puissance, établissant une base pour de futurs systèmes adaptatifs thermiques. En évaluant différentes configurations de capteurs, l'article fournit une comparaison de leur efficacité à surveiller les impacts thermiques dans les convertisseurs SoC, apportant des données précieuses pour soutenir des réponses adaptatives thermiques pouvant améliorer la longévité et l'efficacité des convertisseurs sous diverses conditions thermiques.

4. "Calibration of Ring Oscillator-Based Integrated Temperature Sensors for Power Management Systems"

Publié dans *Sensors* (journal), cet article fournit une méthode d'étalonnage approfondie pour les capteurs de température basés sur des oscillateurs en anneau, destinée à être intégrée dans des convertisseurs DC-DC de haute performance, répondant à l'objectif **O-5**. Ce travail décrit des techniques d'étalonnage sans ajustement qui améliorent la précision des capteurs sans ajustements complexes, atteignant une précision de température de $\pm 2.95^{\circ}\text{C}$. L'étude soutient l'objectif de surveillance en temps réel de la température en permettant des mesures précises qui renforcent la fiabilité et l'efficacité des systèmes de gestion de l'énergie. Cet article de journal jette les bases de futurs développements en gestion thermique adaptative dans les convertisseurs DC-DC, contribuant ainsi à la stabilité et à l'efficacité thermique du système.

1.6.1 Circuits intégrés fabriqués

- Xfab1** : Cette puce intègre les capteurs de température basés sur un oscillateur en anneau, conçus pour la surveillance thermique en temps réel dans des systèmes à haute puissance. Le capteur mesure avec précision la température et fournit un signal de tension correspondant. Les résultats expérimentaux obtenus à partir de ce circuit, incluant la calibration et l'analyse de performance, sont discutés dans l'article publié

dans la revue *Sensors* de MDPI. Cette puce répond à l'objectif **O-5** en établissant une base pour une gestion thermique adaptative dans les convertisseurs CC-CC.

2. **Xfab2** : Cette puce intègre le contrôleur basé sur la BVP, spécifiquement conçu pour le convertisseur Zeta. Le contrôleur surveille la tension de sortie du convertisseur Zeta et génère une tension de commande analogique pour réguler efficacement l'étage de puissance. Les résultats de mesure et de validation pour ce contrôleur sont inclus dans l'article de revue soumis à IEEE. Cette puce répond principalement à l'objectif **O-4** en validant expérimentalement les performances du convertisseur Zeta. Les résultats expérimentaux démontrent une efficacité élevée et une stabilité dans une large plage de tensions d'entrée, confirmant la pertinence de la conception dans des applications réelles.

1.7 Organisation de la thèse

Cette thèse est structurée en huit chapitres, chacun construisant sur les concepts fondamentaux et avançant progressivement à travers les contributions clés de cette recherche.

- **Chapitre 2** : Fournit une revue de la littérature sur les convertisseurs CC-CC, en mettant l'accent sur les principes de fonctionnement, les stratégies de contrôle, et les principaux défis de conception des topologies abaisseuses et Zeta. Ce chapitre établit le cadre théorique de la recherche, discutant des méthodes de contrôle conventionnelles et des lacunes que ce travail vise à combler.
- **Chapitre 3** : Discute de la recherche présentée dans l'article de conférence "A High Efficiency and Fast Response PLL Based Buck Converter : Implementation and Simulation". Il détaille la conception et l'implémentation du contrôleur basé sur la BVP pour un convertisseur abaisseur, en soulignant les améliorations de performance dynamique et les gains d'efficacité obtenus grâce au schéma de contrôle proposé.
- **Chapitre 4** : Étend l'article de revue "A Systematic Approach for PLL-based Zeta Power Converter Control" en présentant la conception et les tests du convertisseur Zeta. Le chapitre souligne comment la stratégie de contrôle basée sur la BVP améliore la polyvalence et la performance dynamique du convertisseur Zeta, en abordant à la fois les opérations de réduction et d'augmentation de la tension.
- **Chapitre 5** : Sert de chapitre de transition, reliant les conceptions de convertisseurs CC-CC aux capteurs de température. Il discute de la nécessité de la surveillance thermique dans les systèmes d'électronique de puissance et prépare l'intégration des capteurs de température dans les chapitres suivants.
- **Chapitre 6** : Présente l'article de conférence "Investigation of Different Integrated

Temperature Monitoring Sensors for High-Voltage SoC CC-CC Converters", en se concentrant sur la conception et la validation des capteurs de température intégrés. Ce chapitre aborde l'utilisation de différentes architectures de capteurs, incluant les capteurs basés sur des oscillateurs en anneau, et leur rôle dans la surveillance de l'impact thermique dans les convertisseurs CC-CC à haute puissance.

- **Chapitre 7** : Élaboré dans l'article de revue "Calibration of Ring Oscillator-Based Integrated Temperature Sensors for Power Management Systems", ce chapitre offre des informations détaillées sur les techniques de calibration employées pour les capteurs de température basés sur des oscillateurs en anneau. Il souligne comment ces capteurs contribuent aux conceptions thermiquement conscientes et améliorent la fiabilité des convertisseurs CC-CC dans des conditions environnementales variées.
- **Chapitre 8** : Ouvre une discussion générale qui reflète sur les méthodes, les résultats et les implications du travail présenté dans les chapitres précédents. Il fournit une analyse critique des contributions de la recherche, en se concentrant sur les forces et les limitations des conceptions proposées et l'impact plus large sur le domaine de l'électronique de puissance.
- **Chapitre 9** : Conclut la thèse en résumant les contributions et les réalisations majeures de la recherche. Ce chapitre expose également les orientations de recherche futures, en insistant particulièrement sur le développement de sous-systèmes thermiquement adaptatifs et l'exploration continue des stratégies de commande avancées pour les convertisseurs CC-CC.

CHAPITRE 2 REVUE DE LITTÉRATURE

L'adoption généralisée des convertisseurs courant continu à courant continu (CC-CC) dans divers secteurs industriels a conduit à des recherches importantes axées sur l'amélioration de leur conception, leur optimisation et leur commande. Ces convertisseurs jouent un rôle essentiel en convertissant efficacement le courant continu d'un niveau de tension à un autre, garantissant une alimentation stable et fiable dans des applications telles que les systèmes automobiles [16–19], l'aérospatiale [20–22], l'automatisation industrielle [23–25], les télécommunications [26–28], et l'électronique grand public [29, 30]. Avec la demande croissante pour des solutions énergétiques à haute efficacité, en particulier dans des secteurs tels que les véhicules électriques (VE), les systèmes d'énergie renouvelable et l'électronique portable [31], la pression augmente pour développer des convertisseurs CC-CC plus compacts, efficaces et thermiquement robustes [32].

Les convertisseurs CC-CC sont largement utilisés en raison de leur polyvalence pour abaisser, éléver ou inverser les niveaux de tension, ce qui les rend indispensables dans une variété d'applications à faible et haute puissance. Des topologies telles que Buck (abaisseur), Boost (élévateur) et Zeta sont fréquemment employées pour leur simplicité et leur efficacité, bien que des applications plus complexes aient présenté de nouveaux défis. Les concepteurs doivent désormais s'attaquer aux pertes d'énergie, à la gestion du stress thermique et maintenir des performances stables dans des environnements dynamiques. Ces défis alimentent les recherches en cours pour améliorer la fiabilité et l'efficacité des systèmes énergétiques modernes [23].

Une priorité de la recherche actuelle est le développement de techniques de commande avancées pour améliorer à la fois la réponse dynamique et l'efficacité des convertisseurs CC-CC dans des applications à haute performance. Bien que les contrôleurs proportionnel-intégral-dérivé (PID) traditionnels restent largement utilisés pour leur simplicité, ils rencontrent des difficultés en matière de stabilité et de précision dans des environnements où les conditions d'entrée et de sortie fluctuent rapidement. Ces contrôleurs sont sujets à des dépassemens, des oscillations et des convergences plus lentes en cas de changements rapides de charge ou de tension d'entrée [33]. Les stratégies de commande avancées telles que la commande basée sur la boucle à verrouillage de phase (BVP) et la commande en mode coulissant (CeMC) ont été développées pour résoudre ces limitations. Ces approches améliorent la robustesse du système, réduisent les pertes et permettent une réponse rapide, ce qui les rend idéales pour les environnements dynamiques [33].

De plus, la gestion thermique est devenue une considération cruciale dans la conception des convertisseurs, en particulier dans les systèmes à haute densité de puissance où les fluctuations de température peuvent altérer la fiabilité du système [34]. Traditionnellement, des méthodes de refroidissement passif étaient employées pour gérer le stress thermique, mais les conceptions modernes intègrent de plus en plus un suivi thermique en temps réel à l'aide de capteurs intégrés comme les capteurs thermiques basés sur des oscillateurs commandés par anneaux [35–37]. Griffó et al. (2018) ont montré que la modélisation thermique et la caractérisation en temps réel des composants électroniques de puissance pourraient améliorer le suivi de la température, permettant aux concepteurs d'anticiper plus efficacement le stress thermique [38]. Bien que la gestion thermique ne soit pas le sujet principal de ce travail, l'intégration de ces capteurs établit une base pour des conceptions futures de convertisseurs thermiquement conscients qui peuvent améliorer la fiabilité du système dans des conditions variées.

À mesure que l'industrie pousse pour des performances accrues, les innovations dans l'optimisation de la commande, la réduction des pertes d'énergie et la gestion thermique ont conduit à l'exploration de nouveaux matériaux, notamment les transistors GaN (nitride de gallium) [39–41] et SiC (carbure de silicium) [42–44]. Ces développements, combinés à des avancées topologiques et à des techniques d'optimisation multi-objectifs, sont essentiels pour répondre aux spécifications rigoureuses des systèmes électroniques modernes.

2.1 Classification architecturale des convertisseurs CC-CC

Les sections suivantes fournissent un examen approfondi des architectures de convertisseurs CC-CC, des méthodologies de commande et des principes PID, en mettant l'accent sur les progrès visant à améliorer l'efficacité, la gestion thermique et la fiabilité des systèmes modernes.

2.1.1 Vue d'ensemble des types de convertisseurs CC-CC

Les convertisseurs CC-CC, ou régulateurs, sont des composants essentiels dans les systèmes électroniques nécessitant une conversion de tension CC stable et efficace. Les deux types principaux de convertisseurs CC-CC sont les régulateurs linéaires et les régulateurs à découpage.

Les régulateurs linéaires, bien qu'offrant simplicité et faible bruit, sont souvent limités par une faible efficacité et une génération de chaleur élevée. Ceci les rend adaptés uniquement aux applications abaisseuses avec des besoins en puissance faibles [45, 46]. Ces convertisseurs dissipent l'énergie d'entrée excédentaire sous forme de chaleur, limitant leur pertinence dans

les systèmes à forte demande énergétique.

En revanche, les régulateurs à découpage fonctionnent en commutant rapidement des composants électroniques, généralement des transistors, pour générer un signal de tension pulsée à partir de l'entrée. Ce signal est ensuite lissé à l'aide d'inductances et de condensateurs, produisant une sortie CC stable. Cette approche permet une efficacité accrue, une réduction de la chaleur générée et la possibilité d'effectuer des fonctions d'abaissement, d'élévation ou d'inversion, rendant les régulateurs à découpage idéaux pour les applications avec des contraintes strictes en matière d'énergie et de gestion thermique [47, 48]. Ainsi, les convertisseurs à découpage se sont imposés comme un élément clé dans les dispositifs électroniques modernes où l'efficacité, la taille et la gestion thermique sont critiques.

2.1.2 Classification par topologie

Les convertisseurs CC-CC peuvent être classés en topologies isolées et non isolées, offrant des avantages distincts selon les exigences des applications, allant de l'électronique grand public aux applications industrielles.

La Figure 2.1 illustre la classification des convertisseurs CC-CC en architectures isolées et non isolées, mettant en évidence leurs catégories respectives, telles que les topologies synchrones et asynchrones, ainsi que leurs capacités d'abaissement, d'élévation ou de combinaison des deux. Cette représentation visuelle facilite une meilleure compréhension des diverses configurations disponibles dans les conceptions modernes de convertisseurs CC-CC.

Topologies isolées vs. non isolées

Dans les convertisseurs isolés, un transformateur sépare l'entrée et la sortie, assurant une isolation galvanique. Cette isolation est essentielle dans les applications impliquant des tensions élevées ou des systèmes sensibles au bruit, comme ceux dans les domaines de l'aérospatiale et des télécommunications, où l'isolation peut renforcer la sécurité et la fiabilité en empêchant les chemins directs de courant entre l'entrée et la sortie. Cette protection contre les perturbations à haute fréquence est un avantage clé dans ces secteurs [27]. La Figure 2.2(a) illustre une topologie isolée avec un transformateur.

En revanche, les convertisseurs non isolés n'ont pas de transformateur, ce qui entraîne une connexion plus directe entre l'entrée et la sortie. Cette configuration offre un design compact, une meilleure gestion thermique et une efficacité accrue, particulièrement bénéfique dans les applications à basse tension telles que l'électronique grand public et l'automatisation industrielle, où l'isolation peut ne pas être nécessaire [49]. Les convertisseurs non isolés

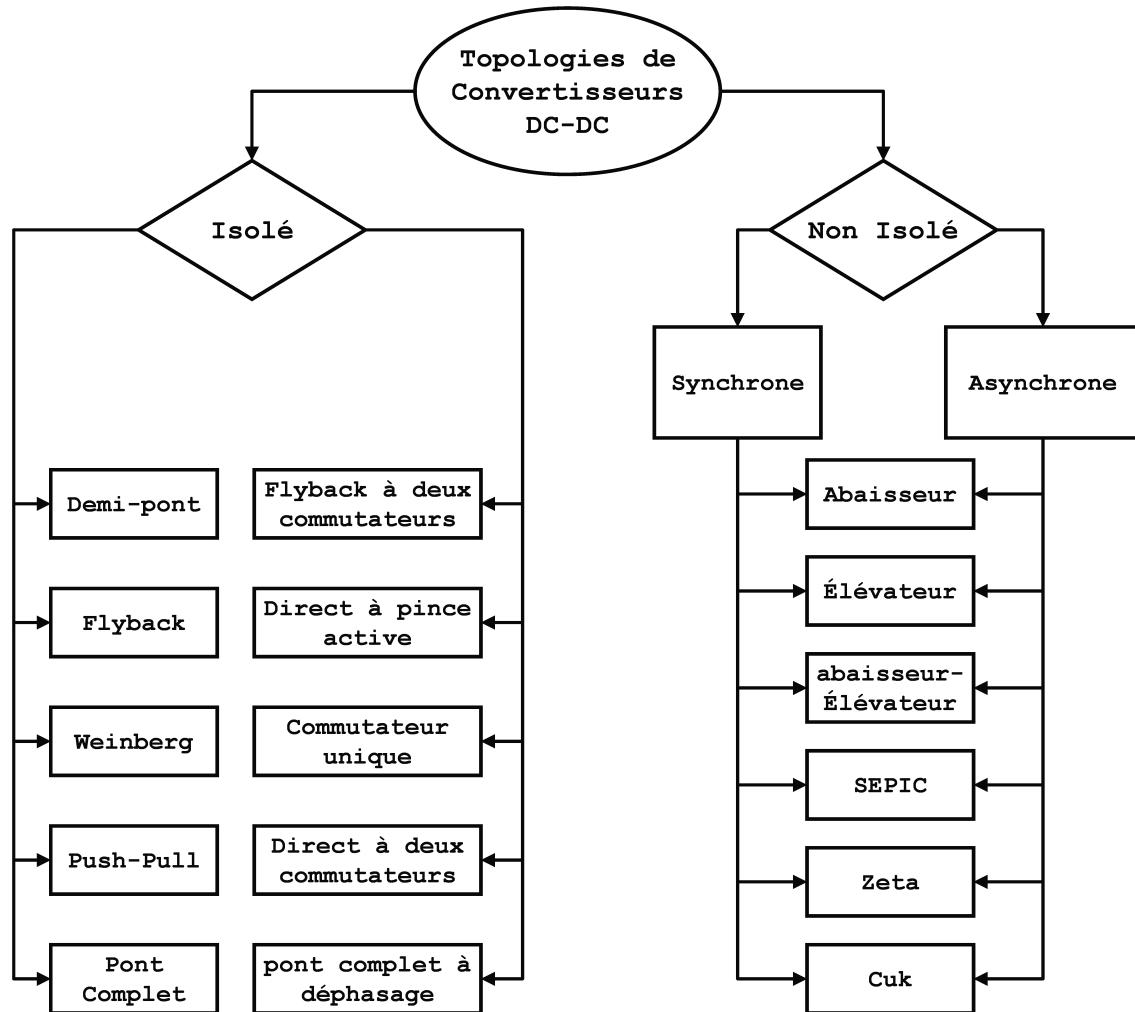


FIGURE 2.1 Classification des convertisseurs CC-CC.

sont généralement plus rentables et efficaces dans les applications avec lesquelles l’isolation galvanique est inutile, comme le montre la Figure 2.2(b).

En outre, une classification détaillée des convertisseurs CC-CC non isolés, ainsi que leurs caractéristiques respectives et comportements de sortie, est résumée dans le tableau 2.1. Ces topologies sont conçues pour répondre aux divers besoins d’application en fonction des transformations de tension requises et des contraintes du système. Pour une exploration approfondie des topologies de convertisseurs CC-CC et de leurs implémentations pratiques, on peut se référer au manuel complet de Texas Instruments [50].

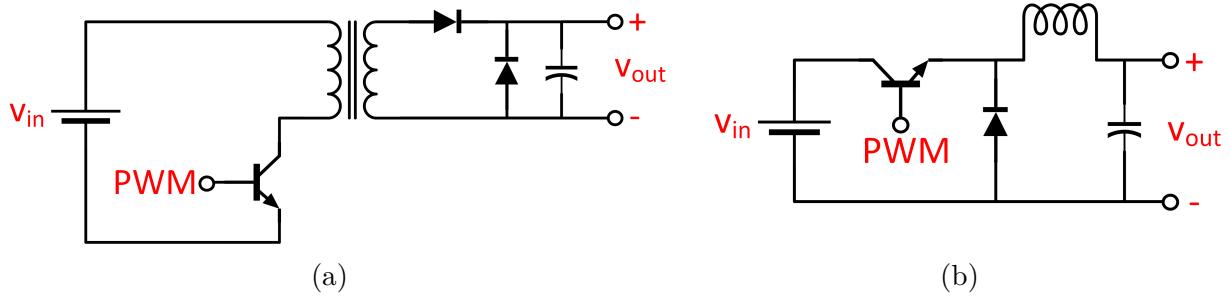


FIGURE 2.2 Exemples de circuits avec topologies isolée (a) et non isolée (b).

TABLEAU 2.1 Comparaison des topologies des convertisseurs CC-CC non isolés

	Courant d'entrée	Courant de sortie	Type	Polarité de la tension de sortie
Abaisseur	Continu	Continu	Abaisseur	Identique
Élevateur	Pulsé	Pulsé	Élevateur	Identique
Abaisseur Élevateur	Pulsé	Pulsé	Abaisseur/Élevateur	Inversée
SEPIC	Continu	Pulsé	Abaisseur/Élevateur	Identique
Zeta	Pulsé	Continu	Abaisseur/Élevateur	Identique
Cuk	Continu	Continu	Abaisseur/Élevateur	Inversée

Topologies synchrones vs. asynchrones

Dans les conceptions non isolées, les convertisseurs peuvent fonctionner en modes synchrones ou asynchrones. La principale différence réside dans leurs mécanismes de commutation. Les convertisseurs asynchrones utilisent une diode à la place d'un transistor pendant le cycle d'arrêt du transistor principal, ce qui simplifie le design, mais réduit l'efficacité en raison de la chute de tension directe de la diode. Les convertisseurs synchrones, en revanche, remplacent la diode par un MOSFET supplémentaire, réduisant ainsi les pertes et améliorant l'efficacité, notamment dans les scénarios à faible tension de sortie et à courant élevé. La Figure 2.3 illustre un convertisseur abaisseur dans les deux configurations.

Les compromis entre les convertisseurs synchrones et asynchrones incluent la complexité, le coût et l'efficacité. Bien que les conceptions synchrones nécessitent des circuits supplémentaires pour éviter les courants traversants potentiels (“shoot-through”), les convertisseurs asynchrones sont plus simples et plus économiques, mais présentent des pertes de conduction plus élevées [51, 52]. Le Tableau 2.2 résume ces différences.

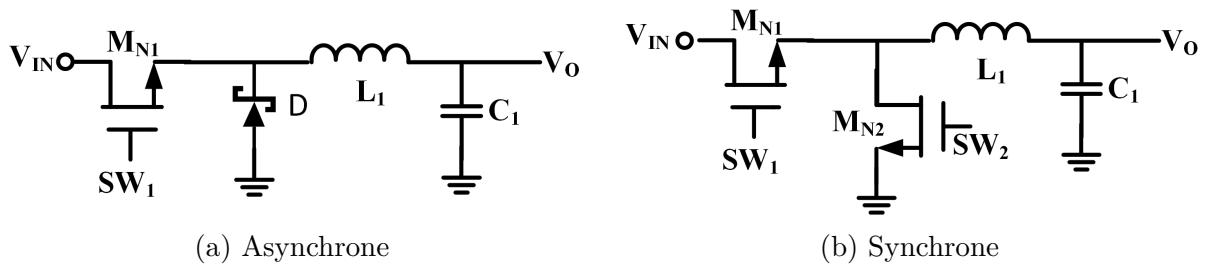


FIGURE 2.3 Topologie asynchrone (a) et implémentation en topologie synchrone (b).

TABLEAU 2.2 Comparaison entre les convertisseurs CC-CC synchrones et asynchrones.

Synchrones	Asynchrones	Raison
Mécanisme de commutation plus complexe	Mécanisme de commutation plus simple	Dans les topologies asynchrones, le mécanisme de commutation nécessite uniquement un signal modulé en largeur d'impulsion (MLI). Lorsque le transistor est activé, la diode est désactivée et vice versa. Dans les topologies synchrones, le mécanisme nécessite deux transistors MOS, chacun avec son propre signal modulé en largeur d'impulsion. Les topologies synchrones sont sujettes au phénomène de court-circuit (shoot-through), qui est un chemin de court-circuit entre l'alimentation et la masse, réduisant l'efficacité et augmentant les pertes thermiques. Pour éviter cela, il faut mettre en œuvre un circuit de contrôle du temps mort qui garantit que les transistors MOS ne s'activent pas simultanément.
Meilleure efficacité en conduction	Moindre efficacité en conduction	La perte de puissance dans les deux topologies est proportionnelle à la chute de tension à travers les éléments conducteurs. Dans les convertisseurs asynchrones, la chute de tension directe de la diode est supérieure à la chute de tension drain-source d'un transistor MOS dans un convertisseur synchrone, entraînant une efficacité moindre dans la topologie asynchrone.
Meilleure plage de sortie	Plage de tension drain-source réduite	La chute de tension drain-source d'un transistor MOS dans la topologie synchrone est inférieure, ce qui conduit à une meilleure plage de tension de sortie.
Nécessite un die plus grand	Nécessite un die plus petit	Le système synchrone nécessite un die plus grand en raison de la complexité accrue de son circuit de commutation, qui comprend deux transistors MOS et une logique de contrôle supplémentaire.

En résumé, l'architecture et la topologie des convertisseurs CC-CC sont choisies en fonction

des exigences des applications. Les convertisseurs isolés sont privilégiés dans les environnements à haute tension et sensibles au bruit, tandis que les convertisseurs non isolés offrent des avantages en termes d'efficacité et de conception compacte lorsque l'isolation n'est pas nécessaire. Le choix entre les modes synchrone et asynchrone équilibre davantage l'efficacité et la complexité, permettant aux concepteurs d'optimiser les convertisseurs en fonction des besoins spécifiques des applications.

2.2 Commande analogique vs. commande numérique pour les convertisseurs CC-CC

La méthode de commande dans les convertisseurs CC-CC joue un rôle fondamental dans le maintien de la stabilité, de l'efficacité et du temps de réponse dans diverses applications. Les deux principales approches de commande dans la conception des convertisseurs CC-CC sont la commande analogique et la commande numérique. Chacune présente des avantages et des limitations distinctes, ce qui les rend adaptées à des conditions de fonctionnement et des exigences de conception spécifiques. Cette section fournit une analyse comparative de ces stratégies de commande, en examinant leurs applications et leurs contraintes.

2.2.1 Comparaison entre la commande analogique et la commande numérique

Commande analogique

La commande analogique a été historiquement privilégiée dans les convertisseurs CC-CC en raison de sa simplicité, de sa faible latence et de sa rétroaction en temps continu, qui permet d'obtenir des temps de réponse rapides. Cette simplicité repose sur l'utilisation de composants passifs et actifs tels que des résistances, des condensateurs et des amplificateurs opérationnels, formant une boucle de rétroaction réactive et directe. Les contrôleurs analogiques nécessitent généralement moins de composants, ce qui conduit à une empreinte plus réduite et à un coût inférieur, en particulier dans des applications où les charges sont stables ou prévisibles.

Cependant, la commande analogique est intrinsèquement limitée par les caractéristiques physiques de ses composants. Par exemple, les circuits analogiques sont plus sensibles aux variations de température et au vieillissement, ce qui peut entraîner des dérives de performance. De plus, les contrôleurs analogiques manquent de flexibilité ; le réglage des paramètres nécessite souvent une intervention manuelle, et l'implémentation d'algorithmes de commande complexes est difficile. Ainsi, bien que la commande analogique offre une réponse fiable et rapide dans des systèmes relativement stables, elle peut être insuffisante dans des applications nécessitant une reconfiguration dynamique [53].

Commande numérique

La commande numérique, en revanche, exploite des microcontrôleurs ou des processeurs de signal numérique (PSN) pour exécuter des algorithmes de commande. Cette approche offre une flexibilité substantielle, permettant d'implémenter des algorithmes complexes tels que la commande adaptative, la commande multi-mode ou l'optimisation en temps réel. Les contrôleurs numériques sont programmables, ce qui facilite le réglage, la mise à jour des paramètres et la personnalisation pour des applications spécifiques. Cela rend la commande numérique particulièrement adaptée aux applications nécessitant une adaptabilité et une programmabilité, comme les systèmes d'énergie renouvelable et les véhicules électriques.

Cependant, la commande numérique présente des inconvénients intrinsèques, notamment en termes de temps de réponse et de résolution. Les contrôleurs numériques fonctionnent sur des intervalles d'échantillonnage et de traitement discrets, ce qui introduit des délais absents des systèmes analogiques. De plus, la résolution de la commande numérique dépend de la fréquence d'échantillonnage et de la précision des convertisseurs analogique-numérique (CAN) et numérique-analogique (CNA), ce qui peut limiter les performances dans des applications à haute vitesse. En outre, la commande numérique peut être intensive en calcul, nécessitant un matériel robuste, ce qui augmente la complexité du système et la consommation d'énergie [53–55].

2.2.2 Schémas de commande en boucle fermée

Les schémas de commande en boucle de rétroaction peuvent être implémentés dans les domaines analogique et numérique et sont généralement classés en commande linéaire ou non linéaire [56]. Le choix du schéma de rétroaction dépend des objectifs de conception, tels que la stabilité du système, la réponse transitoire et la régulation de la charge.

Commande en boucle linéaire : Les schémas de commande en boucle linéaire sont largement utilisés dans les domaines analogique et numérique. Ils incluent des méthodes de commande populaires comme la PID. Ces techniques reposent sur des lois de commande linéaire pour maintenir une sortie stable en minimisant l'erreur entre la référence et la sortie réelle. Les contrôleurs linéaires sont simples à implémenter et efficaces dans des applications où le comportement du système est majoritairement linéaire ou prévisible [57, 58].

Commande en boucle non linéaire : En revanche, les méthodes de commande en boucle non linéaire, telles que la CeMC et la commande logique floue, sont conçues pour gérer les non-linéarités inhérentes aux convertisseurs CC-CC. Les contrôleurs non linéaires peuvent s'adapter aux changements soudains de charge ou de conditions d'entrée, ce qui les rend

adaptés aux applications qui subissent des perturbations fréquentes ou fonctionnent sur une large plage de conditions. Ces schémas sont plus complexes à concevoir et sont généralement implémentés dans des systèmes de commande numérique, où la flexibilité et la puissance de calcul permettent des algorithmes plus sophistiqués [59, 60].

En conclusion, le choix entre commande analogique et numérique dans les convertisseurs CC-CC dépend des exigences spécifiques de l'application. La commande analogique offre une faible latence et une simplicité pour des systèmes stables et prévisibles, tandis que la commande numérique fournit une programmabilité et une adaptabilité pour des applications nécessitant des ajustements fréquents ou des algorithmes complexes. Les schémas de commande en boucle de rétroaction, qu'ils soient linéaires ou non linéaires, affinent encore les performances de commande, chacun offrant des avantages uniques en termes de stabilité, de temps de réponse et de résistance au bruit.

2.3 Commande en mode tension vs. commande en mode courant

Dans les convertisseurs CC-CC, la stratégie de commande en boucle de rétroaction joue un rôle crucial pour déterminer la réponse du système aux variations de charge, aux conditions transitoires et à la stabilité de la sortie. Deux des techniques de rétroaction les plus couramment utilisées sont la commande en mode tension (CMT) et la commande en mode courant (CMC). Chaque approche présente des avantages et des inconvénients distincts, ce qui les rend adaptées à des applications et des conditions de fonctionnement spécifiques. Cette section explore ces schémas de commande, en détaillant leurs mécanismes, avantages et limitations.

2.3.1 Commande en mode tension

La commande en mode tension est un système de rétroaction à boucle unique où la tension de sortie est la principale variable surveillée pour contrôler le cycle de service du transistor de commutation. Dans cette configuration, la tension de sortie est comparée à une tension de référence, et toute déviation génère un signal d'erreur [61]. Ce signal d'erreur passe par un réseau de compensation, qui ajuste la réponse de commande pour garantir la stabilité, avant d'être envoyé à un générateur de MLI. Le générateur MLI ajuste ensuite le cycle de service pour réguler la tension de sortie.

Avantages de la CMT :

- **Simplicité** : Les systèmes CMT sont relativement simples à concevoir, car ils n'impliquent qu'une seule boucle de rétroaction. Cette simplicité les rend rentables et

faciles à mettre en œuvre dans les systèmes analogiques.

- **Immunité au bruit :** Comme la CMT repose uniquement sur la tension de sortie pour la rétroaction, elle est moins sensible au bruit par rapport à la commande en mode courant, qui nécessite une mesure de courant.
- **Robustesse dans des environnements à faible dynamique :** La CMT est bien adaptée aux applications avec des charges prévisibles et stables, où une réponse transitoire rapide n'est pas une priorité.

Inconvénients de la CMT :

- **Réponse plus lente aux changements de charge :** Les systèmes CMT répondent généralement plus lentement aux variations soudaines de charge, car la tension de sortie doit d'abord dévier avant qu'une action corrective puisse être prise. Le courant de l'inductance n'est pas directement surveillé, ce qui peut limiter la réponse transitoire.
- **Complexité du compensateur :** Pour maintenir la stabilité et obtenir une bonne réponse transitoire, les systèmes CMT nécessitent souvent des réseaux de compensation complexes, tels que les compensateurs de type III, pour introduire des pôles et des zéros supplémentaires. Ces composants peuvent augmenter la complexité de la conception et occuper plus d'espace sur la carte.

Exemple de CMT : convertisseur abaisseur avec compensateur type III

Le schéma d'un convertisseur abaisseur avec un compensateur de type III en mode tension est illustré dans la Figure 2.4. Dans un compensateur de type III, la tension de sortie est envoyée à un compensateur PID, qui comprend trois condensateurs, trois résistances et un amplificateur opérationnel pour générer la tension de commande V_C . Le signal PWM est généré en comparant V_C avec un signal en dents de scie. Le signal V_{PWM} est ensuite amplifié pour piloter le convertisseur Buck. Étant donné que la tension de sortie est utilisée dans le circuit de rétroaction pour la calibration, la fonction de transfert du convertisseur Buck en mode tension est la suivante :

$$\frac{V_c}{V_0} = -\frac{A_{VM} w_{ZEA}}{s} \times \frac{\left(1 + \frac{s}{w_{ZEA}}\right) \left(1 + \frac{s}{w_{FZ}}\right)}{\left(1 + \frac{s}{w_{FP}}\right) \left(1 + \frac{s}{w_{HF}}\right)}$$

où :

$$\begin{aligned} A_{vc} &= \frac{V_{IN}}{V_{Ramp}} & \omega_0 &= \frac{1}{\sqrt{LC}} \\ \omega_Z &= \frac{1}{R_{ESR}C} & Q_0 &= \frac{R}{\sqrt{\frac{L}{C}}} \end{aligned}$$

La fonction de transfert du compensateur est donnée par :

$$\frac{V_c}{V_0} = -\frac{A_{VM}w_{ZEA}}{s} \times \frac{\left(1 + \frac{s}{w_{ZEA}}\right) \left(1 + \frac{s}{w_{FZ}}\right)}{\left(1 + \frac{s}{w_{FP}}\right) \left(1 + \frac{s}{w_{HF}}\right)}$$

où :

$$\begin{aligned} \omega_{FZ} &= \frac{1}{R_{FBT}C_{FF}} & \omega_{HF} &= \frac{1}{R_{COMP}C_{HF}} & \omega_{ZEA} &= \frac{1}{R_{COMP}C_{COMP}} \\ \omega_{FP} &= \frac{1}{R_{FF}C_{FF}} & A_{VM} &= \frac{R_{COMP}}{R_{FBT}} \end{aligned}$$

L'avantage principal de l'utilisation de la technique en mode tension est sa robustesse face au bruit et la nécessité d'une seule boucle pour la compensation. Cependant, la conception du compensateur est assez complexe. Les valeurs des composants passifs peuvent parfois être importantes, nécessitant ainsi une grande surface de puce ou leur placement à l'extérieur de la puce [62].

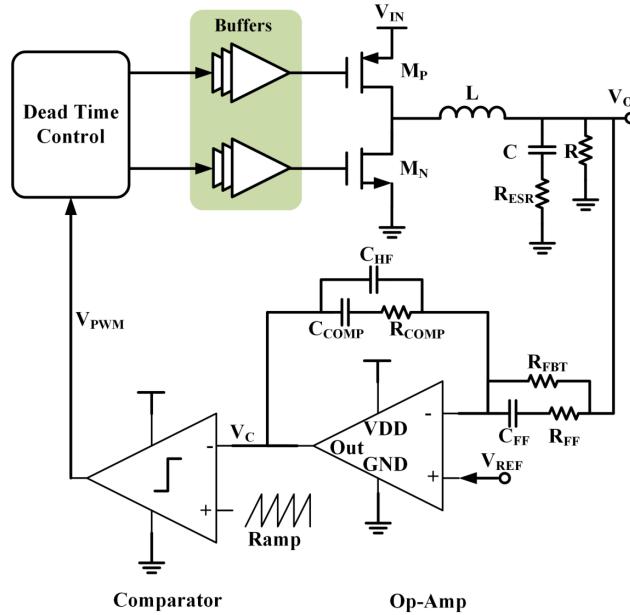


FIGURE 2.4 Schéma de commande en mode tension pour un convertisseur abaisseur avec un compensateur de type III [62].

2.3.2 Commande en mode courant

La commande en mode courant améliore la commande en mode tension en introduisant une seconde boucle de rétroaction qui surveille le courant de l'inductance en plus de la tension de sortie. Dans un système CMC, le courant de l'inductance est mesuré et comparé à un signal de référence dérivé de l'erreur de la tension de sortie [12]. Lorsque le courant de l'inductance atteint le niveau de référence, le cycle PWM est interrompu, régulant ainsi le cycle de service en temps réel en fonction des variations de courant. Cette structure à double boucle permet une commande plus rapide et plus précise de la sortie.

Avantages de la commande en mode courant :

- **Réponse transitoire améliorée :** En contrôlant directement le courant de l'inductance, les systèmes CMC peuvent s'adapter rapidement aux changements de charge, ce qui se traduit par une réponse transitoire plus rapide que celle des systèmes CMT.
- **Protection contre les surcharges :** Étant donné que le courant de l'inductance est continuellement surveillé, les systèmes CMC peuvent fournir une protection contre les surcharges intégrée, protégeant ainsi le convertisseur et la charge.
- **Compensation simplifiée :** Les systèmes CMC nécessitent généralement un compensateur de type II uniquement, car la structure à double boucle introduit un zéro supplémentaire qui améliore la stabilité. Cette simplification réduit le nombre de composants et la complexité de la conception.

La section suivante approfondira les avantages spécifiques des compensateurs de type II et III dans les applications en mode courant et tension, respectivement.

2.3.3 Commande en mode courant

La commande en mode courant améliore la CMT en introduisant une seconde boucle de rétroaction qui surveille le courant de l'inductance en plus de la tension de sortie. Dans la CMC, le courant de l'inductance est mesuré et comparé à un signal de référence dérivé de l'erreur de tension de sortie [12]. Lorsque le courant de l'inductance atteint le niveau de référence, le cycle MLI est interrompu, régulant ainsi le cycle de travail en temps réel en fonction des variations de courant. Cette structure à double boucle permet un contrôle plus rapide et plus précis de la sortie.

Avantages de la CMC :

- **Réponse transitoire améliorée :** En contrôlant directement le courant de l'inductance, les systèmes CMC peuvent s'adapter rapidement aux changements de charge, offrant une réponse transitoire plus rapide que les systèmes CMT.

- **Protection contre les surcharges intégrée** : Comme le courant de l'inductance est surveillé en continu, les systèmes CMC offrent une protection contre les surcharges inhérente, protégeant ainsi le convertisseur et la charge.
- **Compensation simplifiée** : La CMC nécessite généralement un compensateur de type II uniquement, car la structure à double boucle introduit un zéro supplémentaire qui améliore la stabilité. Cette simplification réduit le nombre de composants et la complexité de la conception.

Inconvénients de la CMC :

- **Exigences en matière de mesure de courant** : Les systèmes CMC nécessitent une mesure précise du courant, ce qui ajoute de la complexité et peut introduire une sensibilité au bruit. La mesure du courant de l'inductance peut être effectuée à l'aide de shunts résistifs ou de transformateurs de courant, mais chacun ajoute des coûts et des pertes de puissance potentielles.
- **Sensibilité au bruit** : La boucle de courant supplémentaire rend les systèmes CMC plus vulnérables aux interférences de bruit, ce qui peut affecter la précision et la stabilité du contrôle. Un filtrage approprié et une disposition soignée du circuit imprimé sont essentiels pour atténuer cette sensibilité.
- **Nécessité de compensation de pente** : À des cycles de travail élevés, les systèmes CMC sont sujets à des oscillations sous-harmoniques. Pour contrer cela, une compensation de pente est nécessaire, ajoutant une couche supplémentaire de complexité à la conception.

Exemple de CMC : convertisseur abaisseur avec amplificateur de transconductance Type II

La Figure 2.5 montre le schéma d'un convertisseur abaisseur avec un compensateur en mode courant. Le compensateur en mode courant intègre deux boucles de commande : l'une contrôle la tension de sortie, et l'autre contrôle le courant de l'inductance. Pour générer le signal de commande sur le côté non-inverseur du comparateur :

1. La tension de sortie est convertie en une tension de rétroaction (V_{FB}) via un diviseur de tension.
2. La différence entre V_{FB} et V_{ref} est convertie en courant par l'amplificateur de transconductance.
3. Ce dernier est transformé en tension de commande V_C via le filtre passe-bas compensateur.

Pour générer le signal de commande sur le côté inverseur du comparateur, un signal en dents de scie compensé en pente est requis. Le signal est généré comme suit :

1. Le capteur de courant amplifie le courant de l'inductance et le convertit en tension.
2. Un générateur de rampe génère la tension de pente.
3. Un additionneur somme les deux tensions, formant ainsi la deuxième tension de commande.

Un comparateur de tension compare les deux tensions de commande, générant ainsi le signal PWM. Dans la compensation en mode courant, le rapport entre le signal de commande inverseur V_C et la tension de sortie V_o est donné par :

$$\frac{V_o}{V_c} = A_{vc} \times \frac{1 + \frac{s}{w_z}}{\left(1 + \frac{s}{w_p}\right) \left(1 + \frac{s}{w_L}\right)}$$

où :

$$\begin{aligned} A_{vc} &= \frac{R_{OUT}}{R_i} & R_i &= R_{ind} \times A & \omega_P &= \frac{1}{RC} \\ \omega_L &= \frac{V_{in}R_i}{LV_{Slope}} & \omega_Z &= \frac{1}{R_{ESR}C} & V_{Slope} &= \frac{V_{OUT}R_iT}{L} \end{aligned}$$

où A et T désignent le gain du capteur et la période de commutation, respectivement.

La fonction de transfert du compensateur est donnée par :

$$\frac{V_c}{V_0} = -\frac{A_{VM}w_{ZEA}}{s} \times \frac{\left(1 + \frac{s}{w_{ZEA}}\right)}{\left(1 + \frac{s}{w_{HF}}\right)}$$

où :

$$\begin{aligned} A_{VM} &= g_m K_{FB} R_{COMP} & K_{FB} &= \frac{R_{FBB}}{R_{FBB} + R_{FBT}} \\ \omega_{ZEA} &= \frac{1}{R_{COMP} C_{COMP}} & \omega_{HF} &= \frac{1}{R_{COMP} C_{HF}} \end{aligned}$$

Dans la commande en mode courant, le modulateur PWM utilise le courant d'ondulation de l'inductance comme rampe. Le mode courant est sujet à des oscillations sous-harmoniques, qui peuvent être corrigées par une compensation de pente. L'avantage de la compensation en mode courant par rapport au mode tension réside dans la conception plus simple du contrôleur et une empreinte réduite des composants passifs, car le premier nécessite une compensation de type II, tandis que le second nécessite une compensation de type III. Un

autre avantage de la commande en mode courant est la réponse plus rapide, car le système détecte immédiatement les changements de courant de l'inductance et ajuste en conséquence, alors qu'en mode tension, le système doit charger le condensateur pour s'ajuster [63].

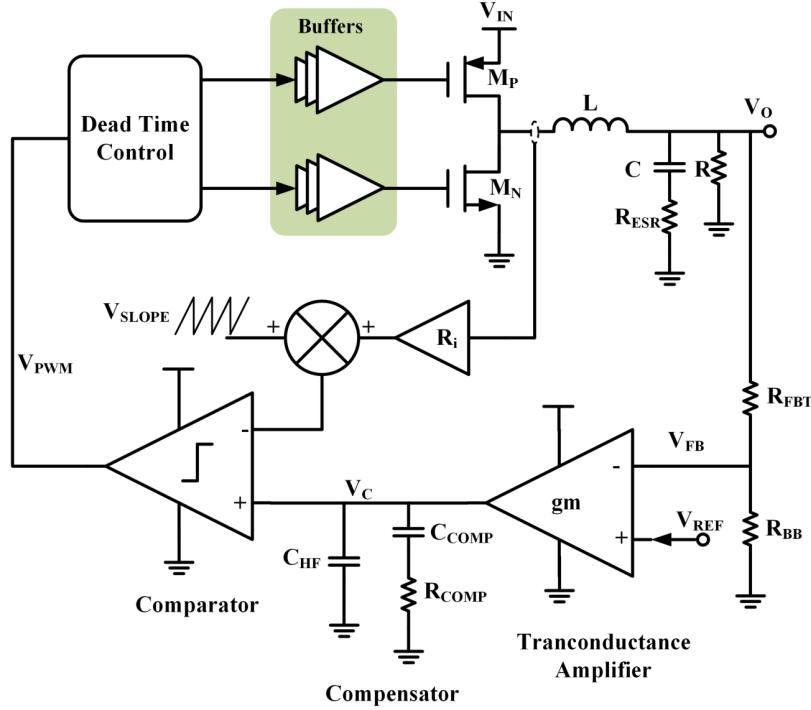


FIGURE 2.5 Schéma de commande en mode courant pour un convertisseur abaisseur avec un compensateur de type II [63].

2.3.4 Résumé de la comparaison

Le choix entre la commande en mode tension et la commande en mode courant dépend largement des exigences de performance de l'application et de l'environnement d'exploitation. La commande en mode tension est souvent préférée pour sa simplicité, son immunité au bruit et sa compatibilité avec des charges stables, ce qui en fait un bon choix pour des applications telles que les alimentations pour charges à faible dynamique. Cependant, pour des applications dans lesquelles des changements rapides de charge sont fréquents ou où une protection contre les surcharges est essentielle, la commande en mode courant offre une solution plus rapide et plus réactive.

Le Tableau 2.3 résume les principales différences entre ces deux schémas de commande.

TABLEAU 2.3 Comparaison entre la commande en mode tension et la commande en mode courant.

	Commande en mode tension	Commande en mode courant
Boucles de rétroaction	Boucle unique sur la tension de sortie	Double boucle sur la tension de sortie et le courant de l'inductance
Réponse transitoire	Plus lente	Plus rapide grâce à la mesure directe du courant
Immunité au bruit	élevée	Modérée, nécessite un filtrage supplémentaire
Réseau de compensation	Nécessite un compensateur de type III pour la stabilité	Compensateur de type II, simplifié grâce à la structure à double boucle
Mesure de courant	Non requise	Requise, ajoutant une complexité de conception
Protection contre les Surcharges	Non inhérente, nécessite des circuits supplémentaires	Intégrée, offre une protection contre les surcharges inhérente
Applications	Adaptée aux charges stables, faibles dynamiques	Idéale pour les charges dynamiques avec des changements fréquents

En résumé, la commande en mode tension et la commande en mode courant occupent chacune une place dans la conception des convertisseurs CC-CC, offrant des avantages uniques en fonction des exigences spécifiques de l'application. La prochaine section aborde la commande PID, une technique fondamentale souvent intégrée dans les systèmes CMT et CMC pour affiner leurs performances.

2.3.5 Résumé comparatif

Le choix entre la commande en mode tension et la commande en mode courant dépend largement des exigences de performance de l'application et de l'environnement de fonctionnement. La commande en mode tension est souvent préférée pour sa simplicité, son immunité au bruit et son adaptabilité aux charges stables, ce qui en fait un bon choix pour des applications telles que les alimentations pour des charges à faible dynamique. Cependant, pour des applications dans lesquelles les variations de charge sont fréquentes ou la protection contre les surcharges est essentielle, la commande en mode courant offre une solution plus rapide et plus réactive. Le tableau 2.3 résume les principales différences entre ces deux schémas de commande.

En résumé, la CMT et la CMC ont chacune leur place dans la conception des convertisseurs CC-CC, offrant des avantages uniques en fonction des exigences spécifiques de l'application. Alors que la CMT est bien adaptée aux applications simples et sensibles au coût, où l'immu-

nité au bruit et la stabilité sont primordiales, la CMC, avec sa réponse transitoire rapide et sa protection contre les surcharges, convient mieux aux systèmes complexes et dynamiques. La section suivante explore la commande PID, une technique fondamentale souvent intégrée dans les systèmes CMT et CMC pour affiner leurs performances.

2.4 Contrôle PID et variantes avancées

La commande PID est l'une des techniques de commande les plus largement utilisées dans les convertisseurs CC-CC en raison de sa simplicité, de sa flexibilité et de son efficacité dans un large éventail d'applications. Les contrôleurs PID ajustent la sortie en fonction des termes proportionnel, intégral et dérivé de l'erreur entre la référence et la sortie réelle. Cette section explore les bases de la commande PID, ses implémentations courantes et des variantes avancées qui améliorent les performances dans des applications spécifiques.

2.4.1 Vue d'ensemble de la commande PID

Un contrôleur PID standard fonctionne en calculant le signal de commande $U(s)$ comme suit :

$$U(s) = K_P + K_D s + \frac{K_I}{s}$$

où :

- K_P est le gain proportionnel,
- K_I est le gain intégral, et
- K_D est le gain dérivé.

Chaque terme du contrôleur PID remplit une fonction spécifique [64] :

- **Contrôle proportionnel (P)** : Ajuste le signal de commande proportionnellement à l'erreur actuelle. L'augmentation de K_P améliore la réactivité du système, mais peut entraîner un dépassement et une instabilité si le gain est trop élevé.
- **Contrôle intégral (I)** : Accumule l'erreur au fil du temps, éliminant ainsi l'erreur en régime permanent. Cependant, une action intégrale excessive peut ralentir la réponse du système et introduire des oscillations.
- **Contrôle dérivé (D)** : Prédit les erreurs futures en évaluant le taux de variation de l'erreur. Cela aide à atténuer le dépassement et à améliorer la stabilité, mais peut être sensible au bruit.

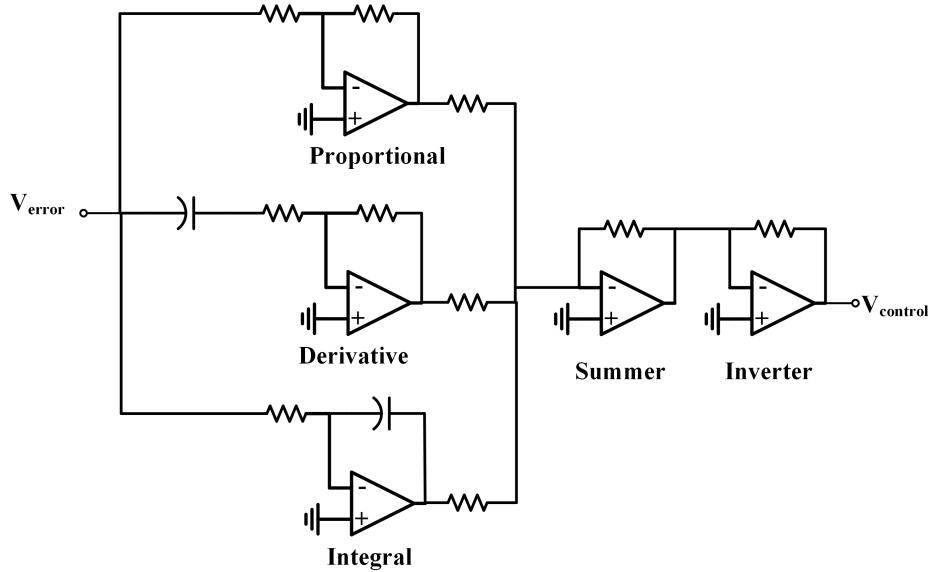


FIGURE 2.6 Schéma générique d'un contrôleur PID.

Les paramètres de réglage du contrôleur PID (K_P , K_I , K_D) sont généralement ajustés hors ligne pour équilibrer la vitesse et la stabilité de la réponse. La Figure 2.6 illustre l'implémentation générique d'un contrôleur PID.

2.4.2 Implémentations avancées de la commande PID

Bien que le contrôleur PID de base soit efficace pour de nombreuses applications, certains scénarios nécessitent des implémentations avancées pour améliorer la précision de la commande, la robustesse ou l'intégration dans des systèmes complexes. Des variantes avancées du PID, telles que celles implémentées avec des amplificateurs opérationnels à transconductance (AOT) ou des amplificateurs de transconductance à convoyeur de courant (ATCC), offrent des fonctionnalités étendues et sont adaptées aux applications programmables ou à haute fréquence.

Contrôleurs PID basés sur AOT

Les AOT permettent un réglage électronique du gain de transconductance, offrant une réponse en fréquence plus large et des capacités de réglage précis par rapport aux amplificateurs opérationnels traditionnels. Dans les contrôleurs PID basés sur AOT, les paramètres de réglage sont définis en ajustant la transconductance de chaque AOT. Bien que les AOT permettent une commande précise, ils nécessitent un nombre plus élevé de composants, ce qui peut augmenter la complexité du circuit [65].

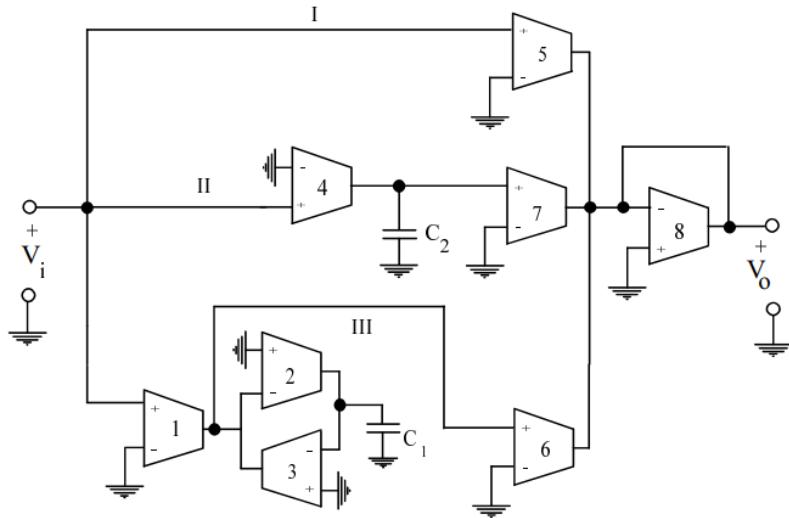


FIGURE 2.7 Diagramme du circuit PID basé sur AOT utilisé dans [65].

Contrôleurs PID-CCTA :

Pour obtenir des contrôleurs PID entièrement programmables, les ATCC peuvent être utilisés. Dans les conceptions basées sur ATCC, chaque terme PID est implémenté avec un élément ATCC, où les rôles proportionnel, intégrateur et déivateur sont exécutés par différents ATCC. Le courant de commande (I_c) et le courant de polarisation (I_b) dans chaque ATCC modulent la transconductance, fournissant des valeurs réglables pour K_P , K_I et K_D . Cette flexibilité rend les contrôleurs PID basés sur ATCC hautement adaptables pour des applications numériques ou des convertisseurs CC-CC haute fréquence [66].

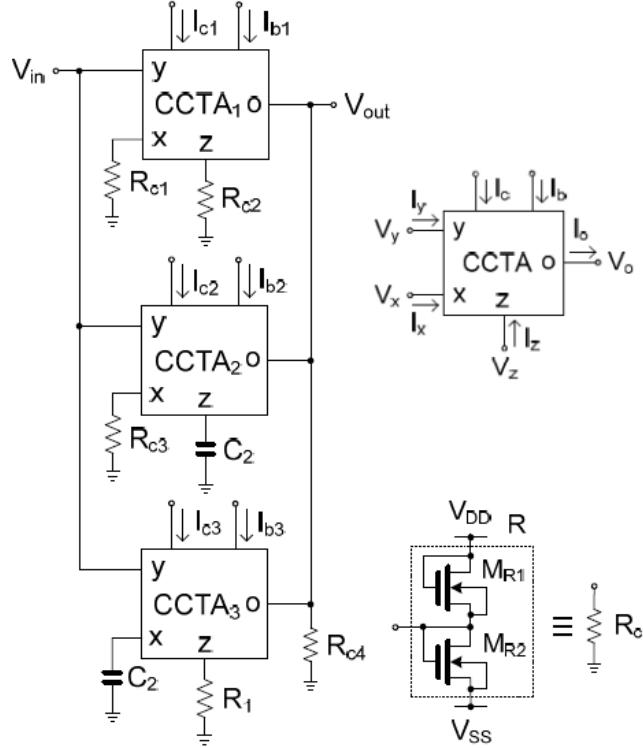


FIGURE 2.8 Contrôleur PID programmable utilisant un ATCC tel que proposé dans [66].

2.4.3 Améliorations récentes des convertisseurs CC-CC contrôlés par PID

Au-delà des implémentations conventionnelles du PID, des avancées récentes comme la commande V^2 et les circuits différentiels quadratiques avec intégration (DQI) ont émergé pour améliorer les performances dans des conditions spécifiques. Dans la commande V^2 , présentée dans [67] et modélisée plus en détail dans [68, 69], la tension de sortie influence directement les tensions de commande non-inverseuse et inverseuse, permettant une réponse rapide aux variations de charge sans amplificateur d'erreur. Cette approche améliore la stabilité, mais elle nécessite un condensateur de sortie avec une résistance série équivalente (RSE) élevée ou une capacitance élevée, ce qui entraîne des compromis en termes de bande passante et de pertes de commutation [70].

Pour surmonter ces limitations, un circuit de DQI a été proposé par les auteurs dans [70]. Leur idée principale est de supprimer la dépendance entre la tension de détection (V_d) et la RSE en différenciant deux fois la tension de sortie puis en l'intégrant, comme illustré dans la figure 2.9. Le circuit V^2 avec DQI est ensuite intégré dans la commande, permettant une amélioration significative des performances de stabilité et une réduction de la sensibilité aux variations des composants, comme montré dans la figure 2.10.

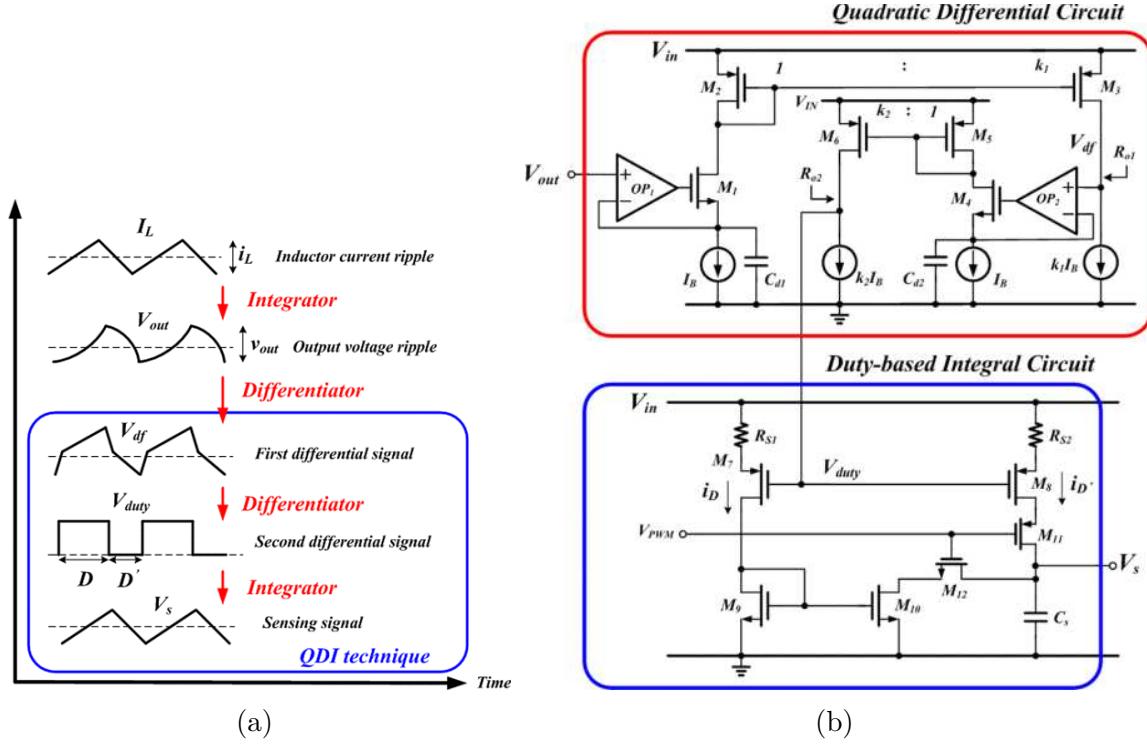


FIGURE 2.9 Concept DQI (a) et implémentation circuit (b) tirés de [70].

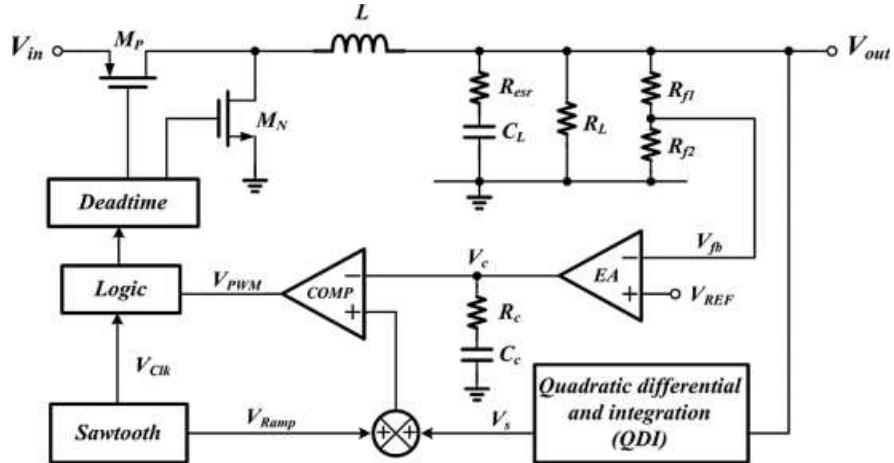


FIGURE 2.10 Diagramme de blocs de la commande V^2 avec DQI tiré de [70].

2.4.4 Types de compensateurs pour la stabilité et les performances

Les techniques de compensation sont essentielles dans le contrôle des convertisseurs CC-CC, en particulier pour garantir la stabilité et obtenir la réponse transitoire souhaitée. Il existe

trois types principaux de compensateurs couramment utilisés en complément de la commande PID pour modifier la réponse en fréquence de la boucle de rétroaction : Type I, Type II et Type III.

- **Compensateur de type I** : Il s'agit d'un compensateur proportionnel-intégral (PI) de base qui ajoute un pôle basse fréquence pour éliminer l'erreur en régime permanent. Cependant, il a une bande passante limitée et est généralement insuffisant pour les applications ayant des exigences dynamiques strictes [71].
- **Compensateur de type II** : Ce compensateur ajoute un zéro à la réponse en fréquence, ce qui augmente la bande passante et améliore la marge de phase, renforçant ainsi la stabilité. Les compensateurs de Type II sont généralement utilisés dans les systèmes de commande en mode courant, où le zéro supplémentaire compense le déphasage de la boucle de courant.
- **Compensateur de type III** : Ce compensateur introduit deux zéros et un pôle, augmentant encore la bande passante et offrant un renforcement de phase. Il est idéal pour les systèmes de CMT, qui nécessitent une réponse transitoire plus rapide et une stabilité améliorée. Le compensateur de Type III est nécessaire lorsque le déphasage de l'étage de puissance approche 180 degrés [72].

Le tableau 2.4 résume les types de compensateurs et leurs applications typiques.

TABLEAU 2.4 Comparaison des types de compensateurs dans les convertisseurs PID contrôlés CC-CC.

Type de compensateur	Composants	Renforcement de stabilité	Application
Type I (PI)	Pôle basse fréquence	Élimine l'erreur en régime permanent	Contrôle de base pour faibles dynamiques
Type II	Pôle basse fréquence, zéro	Augmente la marge de phase	Commande en mode courant
Type III	Deux zéros, un pôle	Augmente la bande passante, réduit le dépassement	Commande en mode tension

En conclusion, le contrôle PID reste une technique fondamentale dans les applications de convertisseurs CC-CC en raison de son adaptabilité et de sa facilité de mise en œuvre. Les implémentations avancées de PID utilisant des AOT ou des ATCC offrent une meilleure adaptabilité et réponse pour les applications exigeant une plus grande précision ou robustesse. Le choix du type de compensateur optimise davantage les performances du système, avec des compensateurs de Type II couramment utilisés dans le contrôle en mode courant pour une

réponse rapide et des compensateurs de Type III en mode tension pour des applications plus stables à large bande passante.

La section suivante introduit des méthodes de commande avancées au-delà du PID, y compris la commande par anticipation (CTEA) et la CeMC, qui sont utilisées pour améliorer la réponse dynamique et la robustesse dans des conditions de fonctionnement complexes.

2.5 Techniques de commande avancées pour les convertisseurs CC-CC

Avec l'évolution de l'électronique de puissance, les méthodes de commande traditionnelles comme le PID peinent souvent à gérer les dynamiques complexes et les conditions en évolution rapide des applications modernes de convertisseurs CC-CC. Les techniques de contrôle avancées, telles que la CTEA et la CeMC, améliorent considérablement les performances en renforçant la réponse dynamique, la robustesse et la stabilité globale du système. Cette section explore ces méthodes avancées et leurs avantages dans des applications spécifiques.

2.5.1 Commande par anticipation

La commande par anticipation améliore les approches de rétroaction traditionnelles en intégrant directement les perturbations d'entrée dans l'action de contrôle, améliorant ainsi la régulation de ligne. Contrairement à la rétroaction, qui corrige les erreurs après qu'elles se sont produites, la commande par anticipation anticipe les perturbations en ajustant l'entrée de contrôle à l'avance, minimisant ainsi leur impact sur la tension de sortie [73, 74].

Commande par anticipation en boucle ouverte

Dans une configuration en boucle ouverte, le contrôleur ajuste le cycle de travail en fonction de la tension d'entrée. Cette méthode est particulièrement efficace en mode de conduction continue (MCC), où la tension de sortie est principalement influencée par la tension d'entrée plutôt que par les variations de charge [75]. Lorsque la tension d'entrée diminue, le cycle de travail augmente automatiquement pour compenser ce changement, contribuant ainsi à maintenir une sortie stable. La Figure 2.11 illustre le mécanisme de commande par anticipation en boucle ouverte pour un convertisseur abaissageur (*Buck*).

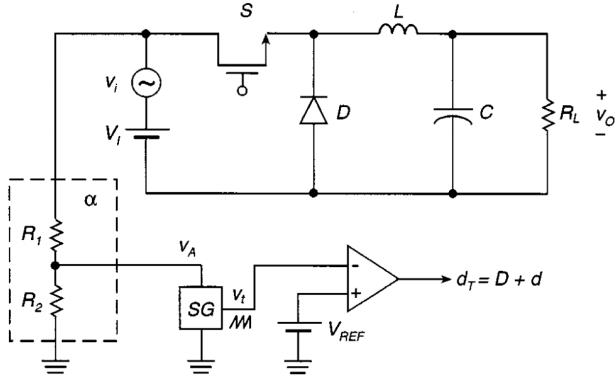


FIGURE 2.11 Commande par anticipation en boucle ouverte pour un convertisseur abaisseur tirée de [76].

Commande par anticipation en boucle fermée

La commande par anticipation en boucle fermée combine l'approche par anticipation avec la rétroaction, améliorant la régulation en utilisant à la fois la tension d'entrée et la rétroaction de la sortie. Dans cette configuration, la tension d'entrée génère un signal en dents de scie qui fixe le cycle de travail, tandis que la tension de sortie est surveillée pour des ajustements fins, garantissant une meilleure régulation de ligne. La commande par anticipation en boucle fermée est particulièrement bénéfique dans les applications avec des tensions d'entrée fluctuantes, offrant des réponses plus rapides et réduisant les délais typiquement associés aux systèmes uniquement basés sur la rétroaction [15, 77]. La Figure 2.12 montre l'approche de commande par anticipation en boucle fermée.

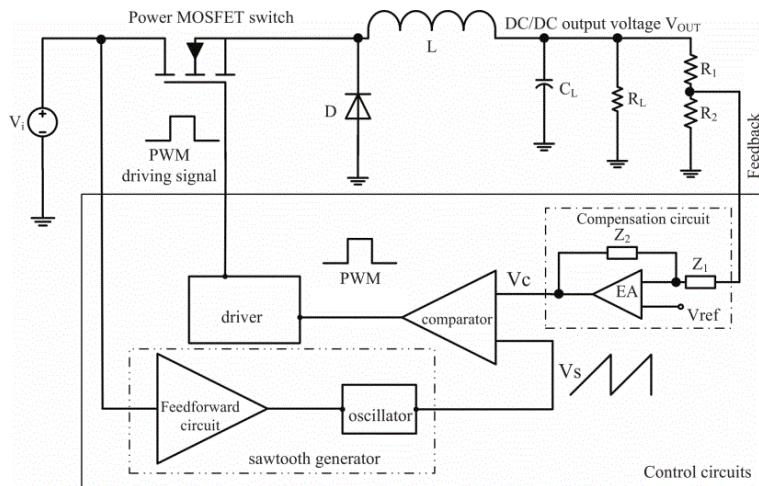


FIGURE 2.12 Commande par anticipation en boucle fermée pour un convertisseur abaisseur tirée de [77].

La commande par anticipation fournit une solution robuste pour la régulation de ligne, particulièrement dans les applications où la tension d'entrée varie considérablement. Cependant, elle ne répond pas aux variations de charge, ce qui la rend plus efficace lorsqu'elle est associée à une commande de rétroaction traditionnelle.

2.5.2 Commande en mode coulissant

La CeMC est une stratégie de contrôle non linéaire robuste particulièrement adaptée aux systèmes soumis à des conditions très variables, comme les convertisseurs CC-CC. Ces convertisseurs présentent un comportement non linéaire en raison de leur nature de commutation. La CeMC agit en dirigeant l'état du système le long d'une "surface de glissement" pré-déterminée, commutant efficacement entre différentes lois de commande pour maintenir la trajectoire désirée. Cette méthode est robuste face aux perturbations et aux imprécisions du modèle, ce qui la rend particulièrement utile dans des environnements dynamiques [78].

Algorithme de conception de la CeMC

Pour des systèmes à une entrée et une sortie, comme un convertisseur abaisseur (*buck*), l'algorithme de conception de la CeMC est le suivant :

1. **Définir les variables de contrôle** : Sélectionner les variables d'état (par exemple, le courant dans l'inductance et la tension de sortie) et exprimer le modèle du système en fonction de ces variables.
2. **Définir la surface de glissement** : Choisir une surface de glissement basée sur les objectifs de contrôle, souvent formulée comme une fonction de l'erreur actuelle.
3. **Condition de transversalité** : S'assurer que la surface de glissement satisfait la condition de transversalité, garantissant la stabilité via un dérivé de Lie non nul.
4. **Logique de commutation** : Ajuster l'entrée de commande u en fonction de la position par rapport à la surface de glissement :

$$u = \begin{cases} u^+ & \text{si } s(X) > 0, \\ u^- & \text{si } s(X) < 0. \end{cases}$$

5. **Commande équivalente** : Calculer une commande équivalente u_{eq} pour stabiliser le système sur la surface de glissement.
6. **Définir la région de stabilité** : Vérifier que le point d'équilibre se trouve dans une région stable sur la surface de glissement.

Lorsqu'elle est appliquée aux convertisseurs CC-CC, la CeMC répond rapidement aux variations de charge et de tension d'entrée, conduisant à une robustesse et une stabilité supérieures. Cependant, les implémentations classiques de la CeMC présentent certains inconvénients, notamment une fréquence de fonctionnement non constante, des ondulations de tension de sortie, des oscillations (bavardage) et des erreurs en régime permanent [79,80]. Le bavardage (chattering), qui résulte des oscillations de commutation à haute fréquence, peut dégrader la qualité de sortie et augmenter les pertes de puissance.

Atténuation des inconvénients de la CeMC

Diverses améliorations de la CeMC ont été proposées dans la littérature pour résoudre ces problèmes. Par exemple, [80] fournit des lignes directrices générales pour la conception de CeMC en utilisant la tension du condensateur et le courant comme variables de conception. Bien que cette approche soit efficace, elle nécessite un système de rétroaction complexe impliquant plusieurs amplificateurs et un contrôleur hystérésis. De plus, l'erreur en régime permanent observée dans ces conceptions peut être réduite en intégrant un compensateur PID dans le circuit de rétroaction.

Des implémentations simplifiées de la CeMC, comme celles proposées dans [81], utilisent uniquement la tension de sortie et le courant du condensateur comme variables de contrôle, réduisant ainsi la complexité de conception à une seule boucle de contrôle. Cependant, ces implémentations peuvent encore être sujettes au bavardage en raison de l'utilisation de fonctions de commande, telles que la fonction signe.

Commande en mode coulissant d'ordre supérieur (CMCOS)

Les modes coulissants d'ordre supérieur, y compris l'algorithme de "super-twisting", ont été développés pour surmonter le bavardage et améliorer la continuité du signal de commande. Les MCOS commandent non seulement la surface de glissement, mais aussi ses dérivées, permettant un fonctionnement plus fluide et réduisant les ondulations de sortie. Des implementations notables des MCOS pour les convertisseurs CC-CC incluent des avancées dans les algorithmes de twisting et super-twisting [82–84].

Ces méthodes réduisent la dépendance aux mesures de courant directes en utilisant un circuit différentiateur pour déduire le courant du condensateur à partir de la tension de sortie, simplifiant ainsi la boucle de rétroaction et éliminant le besoin de capteurs de courant supplémentaires. En améliorant la robustesse et la stabilité, les MCOS conviennent particulièrement aux systèmes électroniques de puissance haute performance, en faisant une alternative

convaincante à la CeMC classique pour les applications exigeantes.

En conclusion, la commande en mode coulissant et ses variantes avancées offrent des solutions robustes et efficaces pour gérer les dynamiques non linéaires des convertisseurs CC-CC. Bien que les méthodes CeMC traditionnelles nécessitent une conception minutieuse pour atténuer des problèmes tels que le bavardage et l'erreur en régime permanent, les techniques d'ordre supérieur offrent des performances améliorées avec une sortie plus fluide et une plus grande flexibilité de contrôle.

2.6 Travaux les plus apparentés aux contributions de la thèse

2.6.1 Modélisation des convertisseurs CC-CC

La modélisation des convertisseurs CC-CC est essentielle pour garantir un contrôle précis et évaluer les performances. Middlebrook et Čuk [85] ont introduit un cadre uniifié de modélisation en espace d'états, établissant des modèles de circuits canoniques applicables à diverses topologies de convertisseurs. Leur travail pionnier a mis en évidence l'importance d'intégrer les éléments parasites dans le processus de modélisation, en répondant aux défis liés à la stabilité et à la réponse dynamique. Cette recherche fondamentale a jeté les bases des techniques modernes de modélisation en représentant le comportement non linéaire des convertisseurs à commutation à l'aide de modèles linéarisés en espace d'états.

En s'appuyant sur cette méthodologie, Middlebrook [86] a développé l'approche de modélisation en petit signal pour les convertisseurs modulés en largeur d'impulsion, largement considérée comme une étape importante en électronique de puissance. Ce travail a introduit la méthode de moyennage en espace d'états, offrant un compromis équilibré entre précision et simplicité. Elle a permis une analyse complète des fonctions de transfert et des boucles de rétroaction, renforçant davantage l'importance de la modélisation précise dans la recherche sur les convertisseurs de puissance.

En développant ces modèles, Vuthchhay et al. [87] ont formulé un modèle fondamental pour les convertisseurs Zeta, mettant en évidence leur capacité unique à effectuer des conversions de tension en élévation et en abaissement. Cependant, leurs travaux, comme d'autres études similaires, n'ont pas pris en compte des éléments parasites critiques, tels que la résistance de conduction des transistors de puissance et la résistance série des inducteurs. Ces facteurs ont un impact significatif sur les performances, notamment à hautes fréquences et sous des charges variables.

Pour surmonter ces limitations, cette thèse développe un modèle amélioré pour les convertisseurs Zeta, présenté au chapitre 4, qui intègre les composants parasites. Cette approche

de modélisation avancée comble l'écart entre les modèles théoriques et les applications pratiques, offrant un cadre complet pour analyser le comportement des convertisseurs dans des conditions réalistes. Le modèle proposé sert de fondation aux stratégies de contrôle basées sur la BVP décrites dans ce travail.

2.6.2 Commande basée sur le temps pour les convertisseurs CC-CC

Les techniques de commande basé sur le temps ont émergé comme des méthodes efficaces pour atteindre des fréquences de commutation élevées, de faibles courants de repos et des conceptions compactes dans les convertisseurs CC-CC. Kim et al. ont été les pionniers dans ce domaine en introduisant un intégrateur basé sur un oscillateur commandé par tension (OCT) dans leur étude de 2015 [88]. Ce travail a été crucial dans le domaine de la commande basée sur le temps, améliorant la précision et la bande passante du système en convertissant une tension d'entrée en un signal dépendant du temps. L'intégrateur basé sur l'OCT a démontré comment les techniques en domaine temporel pouvaient répondre aux limitations des architectures de contrôle traditionnelles, en particulier pour les convertisseurs CC-CC à haute fréquence.

Plus tard, en 2015, Kim et al. ont proposé un compensateur basé sur le temps pour les convertisseurs abaisseurs multi-phases dans une autre étude [89]. Ce compensateur a été spécifiquement conçu pour garantir l'appariement des cycles de service et faciliter le partage de courant passif entre plusieurs phases. Leur approche a permis de réduire les déséquilibres causés par les variations parasites dans les systèmes multi-phases, mettant en évidence la scalabilité des techniques de contrôle basé sur le temps pour des conceptions de convertisseurs plus complexes. Ces deux études de Kim et al. ont établi une base solide pour le contrôle basé sur le temps, démontrant sa faisabilité et ses avantages en termes de performances.

Dans une étude distincte, Huang et al. [90] se sont concentrés sur le contrôle MLI basé sur une ligne à retard pour les convertisseurs abaisseurs haute fréquence. Leur recherche a introduit des techniques innovantes pour convertir la tension en retard et la tension en cycle de service. En utilisant une architecture basée sur une ligne à retard, ils ont réalisé un contrôle en mode tension stable et efficace, démontrant son adéquation pour des conceptions compactes fonctionnant à haute fréquence. Contrairement à Kim et al., qui s'appuyaient sur des architectures en temps continu, l'approche de Huang exploitait des éléments en temps discret, élargissant ainsi la gamme d'applications du contrôle basé sur le temps.

Plus tard, Kim et al. ont élargi leurs travaux en 2018 [91] en introduisant une méthode pour des transitions fluides entre les modes de MLI et de modulation en fréquence d'impulsion (MFI). Cette innovation visait l'efficacité en faible charge, répondant à un défi critique en électronique de puissance. En passant dynamiquement entre ces schémas de modulation sans

introduire d'instabilité ou de délais, Kim et al. ont amélioré l'adaptabilité des techniques de contrôle basé sur le temps, consolidant davantage leur pertinence dans les convertisseurs modernes.

Khan et al. [92] ont examiné les avancées réalisées par Kim et al., se concentrant sur les avantages pratiques du contrôle basé sur le temps, tels que la conversion tension-temps et les architectures en temps continu. Leur revue a consolidé les résultats antérieurs et mis en avant le potentiel de ces techniques pour atteindre une efficacité élevée et des réponses transitoires rapides dans les convertisseurs CC-CC intégrés à haute vitesse. Bien que la revue ait fourni un contexte précieux, elle a principalement réitéré les travaux fondamentaux de Kim et al.

2.6.3 Avancées dans les convertisseurs CC-CC basés sur la BVP

Bien que les circuits de contrôle basés sur le temps et les conceptions basées sur les BVP partagent des similitudes en termes de structure et de fonction, ils diffèrent par les composants spécifiques utilisés et les dynamiques de commande résultantes. De nombreuses techniques de contrôle basées sur le temps utilisent des alternatives aux composants traditionnels des BVP, telles que des mécanismes de détection de phase simplifiés ou des architectures à ligne à retard, qui peuvent être optimisées pour des applications spécifiques. Ces variations aboutissent souvent à des implémentations efficaces et performantes ; cependant, elles ne tirent pas pleinement parti des capacités dynamiques d'un système BVP complet.

La stratégie de contrôle proposée dans cette thèse se distingue en intégrant l'ensemble complet des composants d'une BVP à savoir le détecteur de phase, le filtre de boucle et l'OCT ce qui aboutit à une conception s'alignant davantage sur les architectures traditionnelles de BVP. Cette intégration facilite un suivi précis de phase et une adaptabilité robuste, améliorant ainsi la stabilité et la résilience au bruit. En exploitant pleinement les avantages inhérents aux dynamiques des BVP, l'approche proposée répond efficacement à des défis tels que les changements rapides de charge et les conditions d'entrée variables, tout en obtenant une réponse transitoire et une précision de contrôle supérieures.

2.7 Capteurs thermiques et leur rôle dans les convertisseurs CC-CC

2.7.1 Besoin de capteurs thermiques dans les convertisseurs CC-CC

L'augmentation des densités de puissance dans les convertisseurs CC-CC modernes pose des défis significatifs en matière de gestion thermique. À mesure que les températures de fonctionnement augmentent, les performances et la fiabilité des composants clés, tels que

les transistors, peuvent diminuer de manière exponentielle. Ces défis sont particulièrement prononcés dans des applications comme les véhicules électriques, les systèmes aérospatiaux et l'automatisation industrielle, où des conditions thermiques fluctuantes nécessitent un contrôle précis de la température pour garantir un fonctionnement sûr et efficace [93].

La surveillance en temps réel des températures est devenue essentielle pour relever ces défis, et l'intégration de capteurs embarqués s'est imposée comme une solution pratique. Les avancées technologiques ont rendu ces capteurs plus accessibles, permettant des mesures précises de température directement au niveau du circuit intégré [94]. Stratégiquement intégrés dans les circuits intégrés, ces capteurs permettent une surveillance dynamique et une gestion des variations de température, facilitant des stratégies de gestion thermique dynamique qui adaptent les ressources du système pour maintenir des zones thermiques sûres et prévenir la dégradation des performances [95, 96]. Des discussions plus détaillées sur les applications des capteurs thermiques et les méthodologies de conception thermosensibles sont fournies dans le chapitre 5.

2.7.2 Impact de la température sur les composants des convertisseurs CC-CC

Comprendre l'impact de la température sur les composants individuels est crucial pour concevoir des convertisseurs CC-CC thermiquement robustes. Les températures élevées peuvent altérer les propriétés électriques des composants, compromettant la stabilité et l'efficacité du système.

Par exemple, les MOSFET et les transistors de puissance présentent une augmentation de la résistance de conduction avec l'élévation des températures, ce qui entraîne des pertes de conduction plus importantes et une efficacité réduite [97]. Les inductances subissent des pertes accrues dans le noyau et des points de saturation plus bas, ce qui peut réduire leur inductance et entraîner un fonctionnement instable, notamment dans les scénarios à fort courant [98]. De même, les fluctuations de température affectent les condensateurs en modifiant leur résistance série équivalente et leur capacité, dégradant ainsi les performances de filtrage et augmentant les pertes énergétiques [99]. Enfin, les contraintes de cyclage thermique peuvent provoquer une fatigue mécanique dans l'emballage et les joints de soudure, réduisant encore la fiabilité globale du système [100, 101].

Les effets combinés de ces variations induites par la température soulignent l'importance d'intégrer des capteurs thermiques pour un contrôle précis. Une surveillance continue permet de maintenir les performances des composants dans des limites de fonctionnement sûres.

2.7.3 Stratégies de gestion thermique activées par les capteurs

L'intégration de capteurs thermiques permet non seulement de comprendre les variations de température, mais aussi de mettre en œuvre des stratégies sophistiquées de gestion thermique dynamique. Ces stratégies exploitent les données de température en temps réel pour garantir un fonctionnement sûr et efficace.

Une approche consiste à ajuster dynamiquement la fréquence de commutation, le cycle de travail ou la puissance délivrée en fonction des relevés thermiques, contrôlant ainsi efficacement la génération de chaleur [100, 102]. Une autre stratégie se concentre sur le partage et la redistribution intelligents des charges pour éviter les surchauffes localisées, prolongeant ainsi la durée de vie des composants critiques [101]. Une surveillance continue facilite également la maintenance prédictive, en identifiant les problèmes thermiques potentiels à un stade précoce, ce qui permet des interventions proactives et prévient les défaillances catastrophiques [93, 99].

Collectivement, ces stratégies démontrent comment les capteurs thermiques renforcent la résilience et l'adaptabilité des convertisseurs CC-CC, notamment dans les applications nécessitant des performances thermiques rigoureuses.

2.7.4 Étapes de calibration et d'intégration des capteurs thermiques

Une calibration précise est fondamentale pour implémenter efficacement des capteurs thermiques dans les convertisseurs CC-CC. La calibration garantit que les sorties des capteurs reflètent fidèlement les températures réelles, en compensant les variations dues aux imperfections de fabrication, aux facteurs environnementaux ou aux changements opérationnels. En l'absence de calibration appropriée, la fiabilité et la précision des données thermiques peuvent être compromises, sapant l'efficacité des stratégies de gestion thermique.

Plusieurs techniques ont été développées pour la calibration des capteurs. Les méthodes hybrides de calibration, combinant des capteurs de diffusivité thermique (DT) et des capteurs résistifs, utilisent la stabilité des capteurs DT pour calibrer ceux à base de résistances. Cette approche garantit des performances robustes dans une large gamme de conditions [103]. Les méthodes de calibration basées sur la tension exploitent la dépendance en température des différences de tension base-émetteur (ΔV_{BE}) dans les transistors bipolaires, permettant une calibration précise sur une large plage de températures [104]. Les méthodes de calibration dynamique utilisent des compteurs de performance embarqués en temps réel pour affiner la précision des capteurs pendant leur fonctionnement, s'adaptant efficacement aux charges thermiques variables et aux changements environnementaux [105].

L'intégration des capteurs thermiques dans des agencements compacts et à haute densité de

puissance pose des défis. Les capteurs doivent être positionnés près des composants générateurs de chaleur, tels que les MOSFET et les inductances, pour obtenir des profils thermiques précis [97, 98]. Des techniques innovantes de routage sont utilisées pour atténuer les interférences électromagnétiques tout en maintenant la précision de la calibration [106].

2.7.5 Applications dans la gestion thermique dynamique

Les capteurs thermiques calibrés jouent un rôle clé dans les méthodologies avancées de conception thermosensible. Ils sont essentiels dans les applications de gestion thermique dynamique, où ils fournissent des données en temps réel pour adapter les fréquences de commutation, ajuster les cycles de travail et contrôler la puissance délivrée. Ces actions permettent de limiter les points chauds et d'améliorer la longévité des composants [102]. Les systèmes de refroidissement actifs, régulés par ces capteurs, optimisent la dissipation thermique et maintiennent la stabilité globale du système [101]. En outre, le contrôle compensé en température, rendu possible grâce à une calibration précise, ajuste dynamiquement les paramètres de contrôle pour garantir la stabilité et les performances dans des conditions thermiques variables [100].

2.7.6 Conclusion et perspectives

Une calibration et une intégration efficaces des capteurs thermiques dans les convertisseurs CC-CC sont essentielles pour obtenir une surveillance précise des températures et une gestion thermique efficace. À mesure que les convertisseurs fonctionnent dans des conditions thermiques de plus en plus exigeantes, les avancées en techniques de calibration, telles que les méthodes hybrides, la calibration basée sur la tension et les ajustements dynamiques en temps réel, seront cruciales pour améliorer la fiabilité et les performances. Le chapitre 7 fournit des discussions plus détaillées sur les méthodologies de calibration.

CHAPITRE 3 ARTICLE 1 : A HIGH EFFICIENCY AND FAST RESPONSE PLL BASED BUCK CONVERTER : IMPLEMENTATION AND SIMULATION

Nader El Zarif, Mohamed Ali, Ahmad Hassan, Morteza Nabavi, Christian Jesus B. Fayomi, Yvon Savaria

Published in : IEEE Latin American Symposium on Circuits and Systems (LASCAS 2020)

Submission date : October 14, 2019

3.1 Abstract

This paper presents a phase locked loop (PLL) based buck converter implemented in 180nm CMOS technology that is intended for low-voltage applications, where efficiency and fast convergence are key parameters. The system feedback exploits a PLL-based architecture, which is modified to control the feedback voltage instead of the system phase. To drive the power transistors over a wide range of duty cycles, a pulse width modulator is used. This modulator exploits novel delay elements and flip flops. The system offers a convergence time of $26\mu s$ from the startup, and a settling time of $4\mu s$ when subjected to a transient step load change of 400mA. The system is able to achieve a peak efficiency of 93%.

3.2 Introduction

DC-DC converters are essential components of everyday electronic devices, such as computers and smartphones. Most electronic appliances operate with power supplied from a single outlet with fixed ratings, while their internal components often require different supply voltages. Therefore, power converters are needed to supply the various components with the required power [1]. Although linear regulators provide a stable output voltage, they exhibit poor energy efficiency. For applications where high efficiency is a requirement, switching DC-DC converters are preferable. Among the different topologies of DC-DC converters, buck converters are commonly used because of their simplicity and higher efficiency.

Designing a step down DC-DC converter typically comprises two main steps : 1) design of an efficient low-area buck converter, and 2) design of a feedback controller that regulates the output voltage in the desired range. Existing controllers can be divided into two major categories ; proportional–integral–derivative (PID) controllers and sliding mode controllers (SMC) [107], [108] and [109]. The feedback in [107] is done by reformulating the sliding

controller law and converting the controlled parameter from voltage to frequency, to achieve 95% efficiency. In [108], a sliding-mode controller has been used to regulate a 2-stage DC-DC cascade boost converter. This design showed a trade-off between the overshoot and the settling time of the output signal as a result of using a heuristic approach to select the controller gains. In general, implementing traditional hysteresis modulation based on a sliding mode controller requires very high and variable switching frequency, which increases the switching losses and complicates the input and output filters design [109].

On the other hand, a programmable integrated PID controller has been employed in [110] for a buck converter. It regulates a pulse width modulator (PWM) based on a counter value and other digital input parameters. This approach suffers from wide variations of the efficiency (75-92%) for an output voltage ranging from 0.2V to 3.3V. Employing multiple modes of operation can boost system efficiency, with a PWM used when the load is high, while a pulse frequency modulator (PFM) is employed when the load is low [111]. However, this resulted in a higher system complexity.

Recently, a compact and high-efficiency time-based control technique has been reported [90] [89], in which the difference between the feedback voltage and the reference voltage is converted into a phase difference using two voltage controlled oscillators (VCOs) as in [89], or by using a combination of pre-amplifier and voltage controlled delay line (VCDL) as in [90]. Then, a time domain processing technique is used to generate a PWM signal to drive the power transistors of a buck converter.

In this paper, a fast convergence and high-efficiency controller for buck converters is proposed. The presented topology involves a PLL followed by a delay line based PWM. The rest of this paper is organized as follows : Section II introduces the topology of the proposed PLL-based buck converter. The implementation of the PWM modulator is illustrated in Section III. Simulation results are presented in section IV and our main results are summarized in section V.

3.3 Proposed PLL Based Buck Converter

Fig. 3.1 shows the block diagram of the proposed PLL based buck converter. The proposed system consists of three main parts ; the power stage, the feedback loop, and the modulation part.

- The power stage is formed by the two CMOS devices (M_N and M_P). It converts the input voltage V_{in} to the desired output voltage V_o based on the duty cycle of signal driving M_N and M_P .

- The feedback loop is a PLL topology in which the output voltage V_o and the reference voltage V_{ref} are converted into two frequency signals (f_{fb} and f_{rf}) by means of two nominally identical VCOs ; FVCO and RVCO, respectively. The VCOs are assumed to have linear voltage - frequency relationship. Their circuit implementation and performance are shown in Fig. 3.2 and Fig. 3.3 respectively. Then a phase frequency detector (PFD) is used to compare f_{fb} and f_{rf} to generate the UP and DN signals. The UP signal is generated whenever $f_{fb} > f_{rf}$, while the DN signal is produced when the $f_{fb} < f_{ref}$. The state of UP and DN signals is converted into current using the charge pump. This current is converted into voltage (V_{CONT}) by the low-pass filter (LPF), so that V_{CONT} increases when the charge pump is sourcing current and decreases when the charge pump is sinking current. Hence, any mismatch between V_o and V_{ref} will result in varying V_{CONT} . In this design, we assume two identical VCOs, however any mismatch between them will result in output voltage offset. To overcome this issue, a frequency calibration scheme is needed. One possible solution is the use of a frequency locked loop (FLL) [112]. Also, the same control loop with additional low pass filter can be employed as presented in [113].
- The modulation stage consists of a PWM, a dead-time controller (DTC), and buffers. The PWM generates a pulse width modulated signal V_{PWM} , where its duty cycle is inversely proportional to its input voltage V_{CONT} . The DTC converts the PWM signal into two non-overlapping clock signals to prevent shoot-through of the converter. These two signals are then buffered to drive the power transistors (M_N and M_P) and the system will settle when $V_o = V_{ref}$.

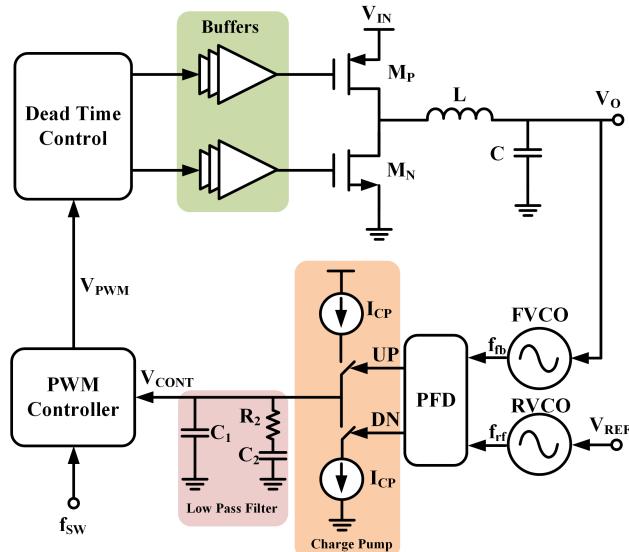


FIGURE 3.1 Block diagram of the proposed PLL based buck converter.

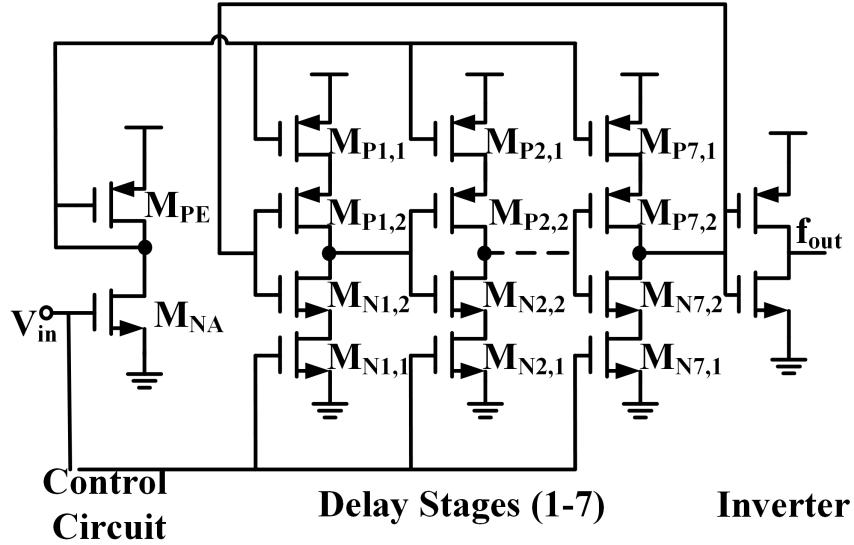


FIGURE 3.2 Current starved VCO circuit implementation used in FVCO and RVCO.

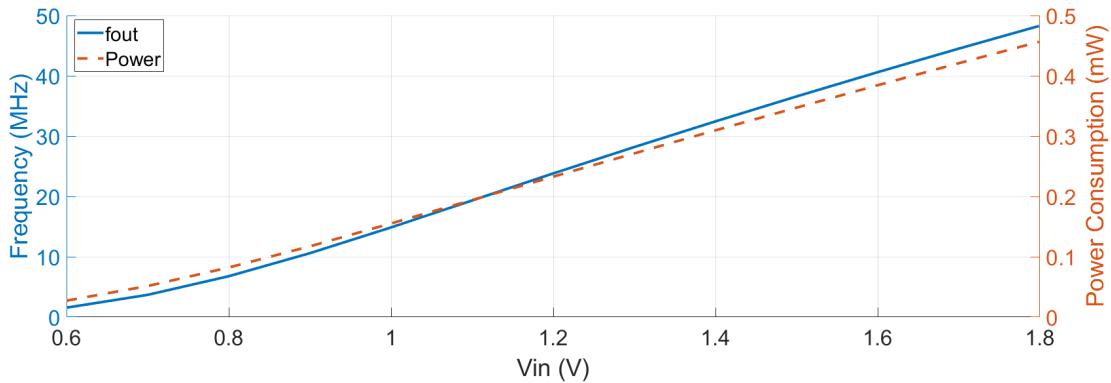


FIGURE 3.3 Linear Voltage - Frequency relation of the current starved VCO.

3.4 PWM Controller

3.4.1 PWM Topology

Usually, a PWM is implemented using a voltage comparator that compares a reference voltage with a generated sawtooth signal. However, the duty cycle for the buck converter typically ranges from 10% to 90%. Therefore, with a switching frequency of 20MHz, the comparator should complete the comparison within 2.5ns. Meeting that specification would increase the power consumption of the comparator and thus degrade the converter's efficiency. In this paper, a comparator-less PWM implementation is presented as shown in Fig. 3.4. This design

is inspired from the work reported in [90]. In the proposed PWM, V_{PWM} switches to high on the falling edge of CLK_1 , and switches to low on the falling edge of CLK_2 . Therefore, to cover the desired duty cycle of V_{PWM} , the delay between CLK_1 and CLK_2 must be controllable.

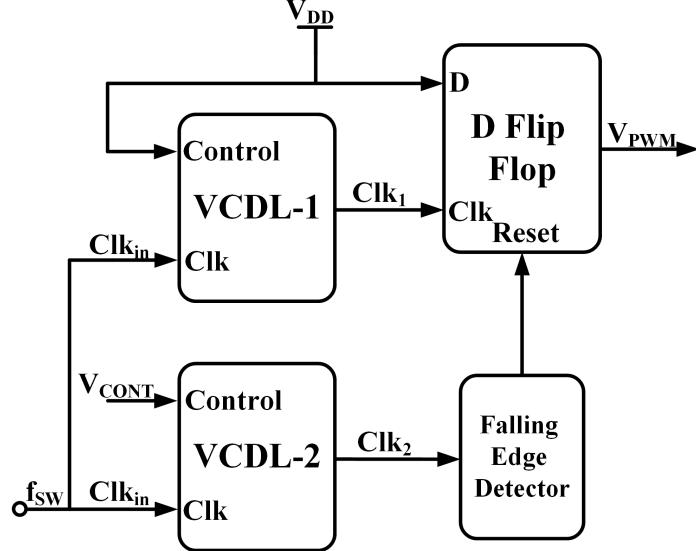


FIGURE 3.4 Block diagram of the proposed PWM.

3.4.2 Voltage Controlled Delay Line

The purpose of the VCDL is to adjust the delay such that we can get the desired control voltage. The block diagram, as well as the circuit implementation of the presented VCDL are shown in Fig. 3.5 , where the voltage difference between V_{DD} and V_{CONT} generates the delay difference between CLK_1 and CLK_2 .

To get monotonic duty cycle and control voltage relationship of the PWM, the VCDL should meet the following criteria :

1. The voltage/delay relationship must be monotonic and as linear as possible. The generated delay by the VCDL-1 is constant since its control voltage is fixed. However, if the delay provided by VCDL-2 is not proportional to V_{CONT} , the delay difference between CLK_1 and CLK_2 will not be monotonic. Therefore, the duty cycle of the PWM signal will not be proportional to V_{CONT} .
2. The delay difference between the lowest control voltage and V_{DD} should be less than the switching period ($1/f_{sw}$). The PWM measures the delay difference between the falling edges of CLK_1 and CLK_2 , which are periodic signals. When a periodic signal is delayed by its period, it remains the same. Therefore, when the delay difference

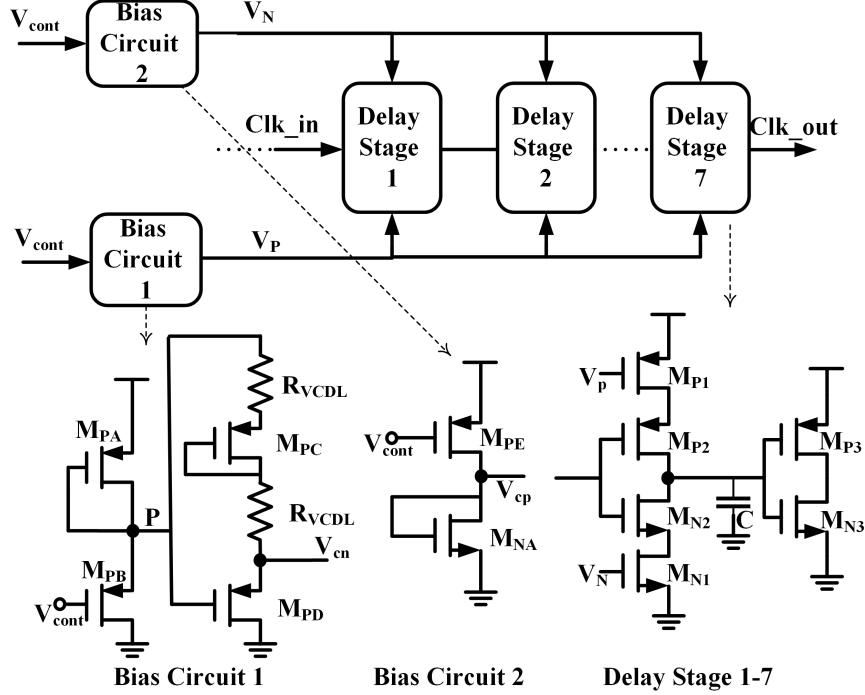


FIGURE 3.5 Block diagram of the VCDL and the circuit implementation of the building blocks.

between CLK_1 and CLK_2 reaches the switching period, the difference gets reset, and the duty cycle/control voltage relationship loses its monotonic behavior.

To cover a wide range of duty cycles, the maximum delay difference between CLK_1 and CLK_2 should be as close as possible to the switching period. Also, in order to obtain a linear variation of the duty cycle with V_{CONT} , a VCDL circuitry is proposed in Fig. 3.5. This VCDL consists of 7 delay stages and two bias circuits. In each delay stage, M_{P1} and M_{N1} determine the source and sink currents, respectively. These currents determine the transition delays. M_{P2} , M_{N2} , M_{P3} and M_{N3} are used for clock propagation. The number of stages of the VCDL is selected so that the total delay does not exceed the switching period, which is 50ns for the proposed system. However, the relationship between transition delay and the control voltages V_p and V_n is not linear. To get a linear response, as shown in Fig. 3.6, bias circuits are needed to generate the desired control voltages V_{cp} and V_{cn} out of V_{CONT} . The input/output relationship of the bias circuit that enables the VCDL to meet the delay requirements is shown in Fig. 3.6.

In the bias circuit 1 shown in Fig. 3.5, as V_{CONT} increases, the current of M_{PE} decreases. Thus, the output voltage V_p decreases, indicating a higher source current in the delay stage. In the bias circuit 2, the increase in control voltage induces a decrease in current across

M_{PB} , and consequently a reduction in potential at node P. Therefore, the output voltage V_{cn} increases, causing a higher sink current in the delay stage. The purpose of R_{VCDL} and M_{PC} are to reduce the steepness of the V_{CONT} - V_P characteristic. Using the proposed bias circuits, the full range of V_{CONT} is narrowed down into a smaller range of V_N and V_P to ensure a linear relationship between the sink current of the delay stage and V_{CONT} .

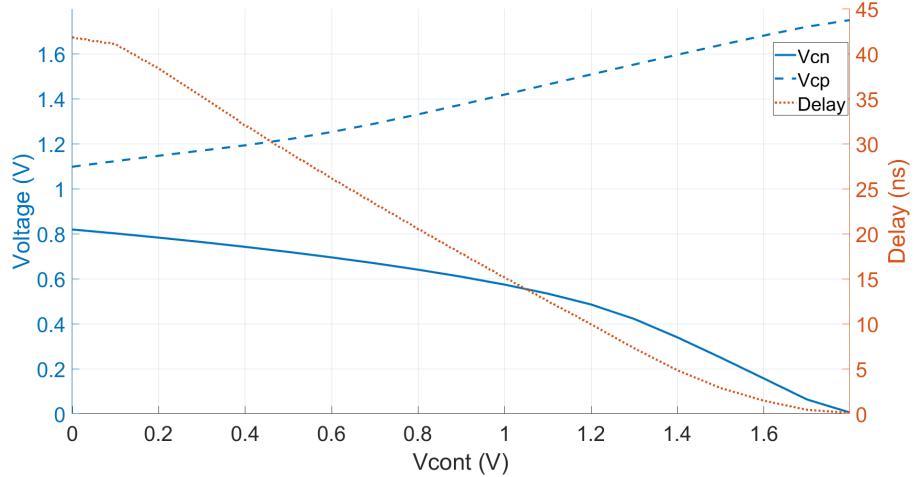


FIGURE 3.6 The generated bias voltages that provide a linear delay for each VCDL stage.

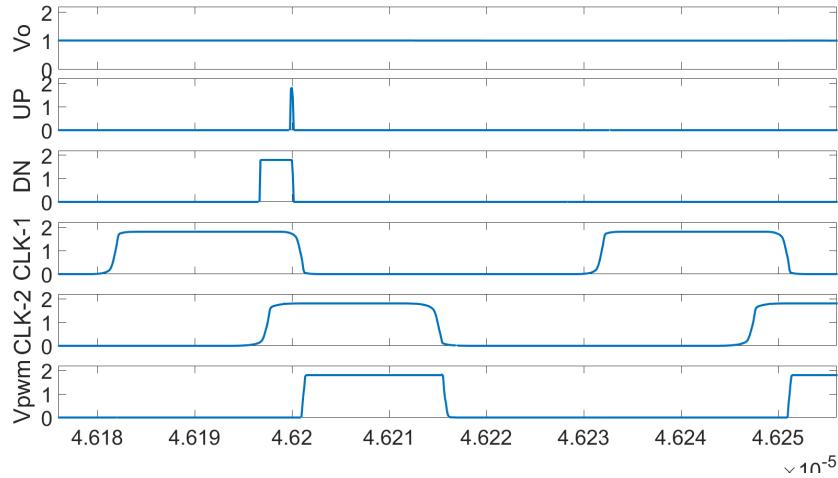


FIGURE 3.7 Steady state performance of the proposed converter for $V_{ref} = 1V$.

3.5 Simulation Results

The presented system has been implemented and simulated using a 180 nm CMOS technology. The steady state time response of the control signals is reported in Fig. 3.7, where only a small portion of the curves is shown for clarity. The presented results shows that the output voltage V_o is equal to the desired 1V reference. Also, Fig. 3.7 shows that CLK_1 is independent of the feedback loop, while CLK_2 is dependent on the control voltage. The duty cycle is measured as the delay difference between CLK_1 and CLK_2 .

To simulate the system transient response, the following scenario has been implemented : The output voltage boots up from 0V, with a target load of 1.25A and at $t=35\mu s$ the system is subjected to a step load increase of 400mA. Then, at $t=45\mu s$, the load current reverts back to 1.25A. Fig. 3.8 shows a rise time of $17.1\mu s$. V_o continues to increase and overshoots V_{ref} , before going down to settle at the target value, thus providing a suitably damped response. V_o reaches a steady state value at $25.1\mu s$, beyond that time, the DC-DC converter converges, and the output remains stable. When the system is subjected to a step load increase of 400mA, an undershoot of 64mV occurs, which takes $3.6\mu s$ to settle down. On the other hand, when the system is exposed to a step load decrease of 400mA, an overshoot of 66mV occurs which takes $4.1\mu s$ to settle down.

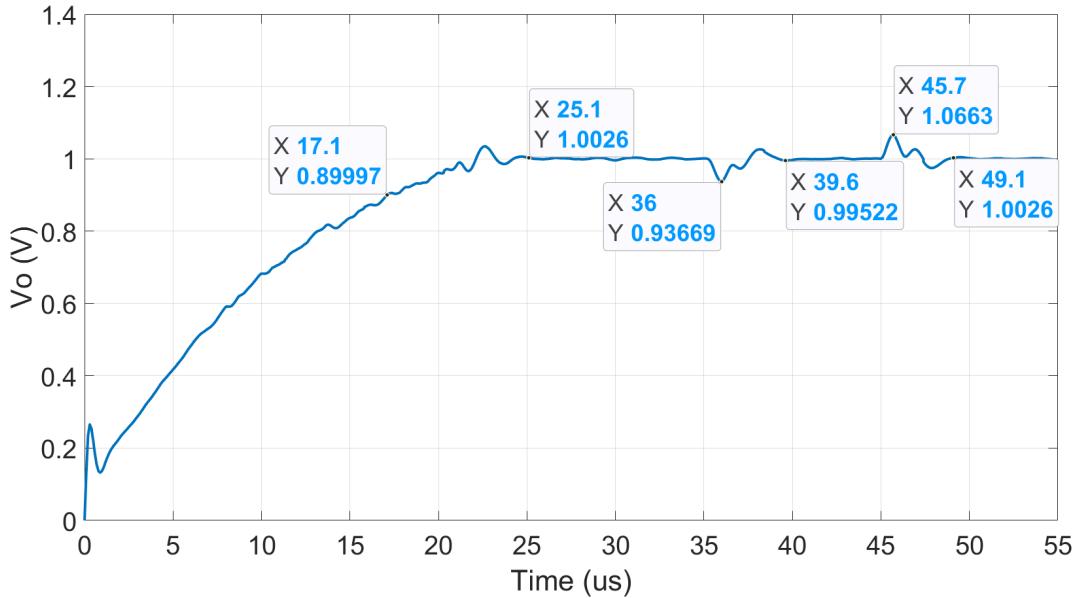


FIGURE 3.8 System transient response to step current increase (at $t=35\mu s$) and step current decrease (at $t=45\mu s$) of 0.4A.

To simulate the system efficiency, the load power consumption is compared against the po-

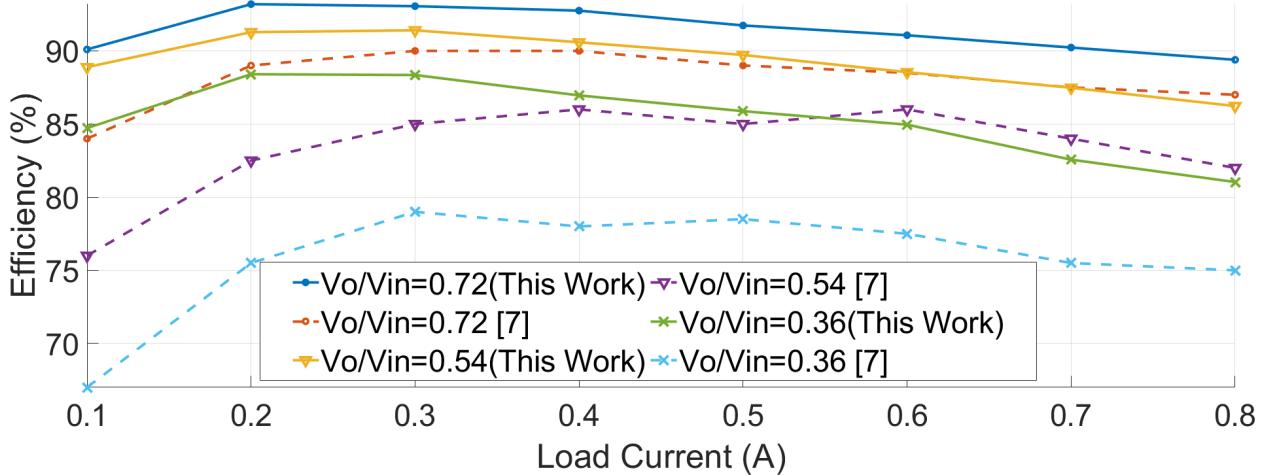


FIGURE 3.9 Simulated system efficiency over wide range of reference voltages and load currents.

wer generated by the voltage supply. The power consumption is attributed to conduction and switching loss of the power transistors, and power consumption of every block in the system. The latter consumes as low as 3.5mW when $V_{ref}=0.7V$, which indicates that the power transistor losses is the dominant factor affecting the efficiency. To provide a fair comparison with similar designs, a normalization of efficiency results is required. Instead of comparing different values of reference voltages, the efficiency is compared for various ratios of (V_{supply}/V_o). Fig. 3.9 reports the system efficiency for various ratios of (V_{supply}/V_o) and load currents ranging from 0.1A to 0.8A. The plots in Fig. 3.9 show that the proposed design offers efficiencies that outperform the work in [90] when (V_{supply}/V_o) and the load current are the same. It is noted that as the load current increases, the system efficiency decreases, which indicates that the conduction loss is dominant for larger loads.

The performance of the proposed converter is summarized and compared with other similar work in Table 3.1. The proposed converter is able to supply wider range of load currents while maintaining the highest peak efficiency.

TABLEAU 3.1 Converter Performance Summary and Comparison

Reference	This work (Simulation)	[88] (Measured)	[90] (Measured)
Process	180nm	180nm	180nm
Supply Voltage [V]	1.8	1.8V	3.3
Output Voltage range [V]	0.6-1.6	0.6-1.5	0.4-2.8
Switching Frequency [MHz]	20	11-25	30
C [μ F]	0.5	4.7	2.2
L [nH]	90	220	90
Maximum Load current [A]	1.65	0.6	0.8
Step current (mA)	400	400	500
Overshoot voltage [mV]	66mV	65	95
Undershoot voltage [mV]	64mV	60	110
Overshoot settling duration [μ s]	3.5	3.5	3
Undershoot settling duration [μ s]	4.6	3	2
Peak Efficiency [%]	93.2	93 at 20MHz	90.2
Settling Time (μ s)	25.1	17.5	-

3.6 Conclusion

In this paper, a PLL based buck converter is proposed. Using the properties of PLLs, the system is able to control the DC voltage with simple circuitry that consumes as little as 3.5mW. A novel PWM that does not require a fast comparator is implemented. It only needs a VCDL and simple digital circuitry to operate. The system is able to drive loads up to 1.65A, with a peak efficiency of 93%, and an efficiency of at least 81% over the entire operating range.

CHAPITRE 4 ARTICLE 2 : A SYSTEMATIC APPROACH FOR PLL-BASED ZETA POWER CONVERTER CONTROL

Nader El Zarif, Christian Jesus B. Fayomi, Mohamed Ali, Mostafa Amer, Ahmad Hassan,
Yvon Savaria

Published in : IEEE Access

Submission date : July 9, 2024

4.1 Abstract

This paper presents a systematic approach for Zeta power converter control, a versatile solution designed for systems where the power supply is prone to fluctuations. The optimized controller exploits a detailed model of the power stage and adjusts the system parameters to ensure stability over a wide range of loads and loading conditions. A detailed model for the Zeta converter is developed, considering important power stage parameters such as the ON resistance of power transistors and inductor series resistance. The control strategy utilizes a phase-locked loop, which includes a loop filter along with an additional lead compensator circuit to improve the loop phase margin, thereby enhancing the system's dynamic response and stability. The proposed graphical approach facilitates intuitive controller design and tuning, providing a robust framework for managing converter dynamics. The system stability and performance are validated through extensive transient simulations using a standard 180 nm CMOS technology, demonstrating the converter's effectiveness in maintaining stable output under variable input conditions. Experimental results show that the proposed closed-loop Zeta converter can achieve a peak efficiency of 94% when the load resistance is 10Ω , and it can handle current loads up to 3A. The system operates at a switching frequency of 85 kHz and can support an input voltage range from 6V to 34V while maintaining stable output. During reference tracking tests, the system demonstrates excellent transient response, with a settling time of 12.5 ms and a peak overshoot of 3.9V. Additionally, compared to similar works, the system exhibits superior normalized transient load regulation, highlighting the robustness of the proposed control strategy.

4.2 Introduction

Effective power management in Power Distribution Grids (PDGs) is crucial, especially in automotive applications where power from different sources must be reliably distributed to

various loads, including hydraulic actuators [1, 8, 15, 114]. DC-DC power converters play a critical role in these systems by directly interfacing with loads and regulating the input voltage supply (v_{in}) from power buses, which often experience transient surges leading to overvoltage or undervoltage variations [11, 115]. These surges can result from PDG reconfigurations or load variations, highlighting the necessity for dynamic and robust control over the converters to ensure operational reliability [13, 14].

With its unique features, the Zeta converter stands out as a versatile solution. Unlike buck and boost converters, which are limited to either stepping down or stepping up the input voltage, the Zeta converter provides both step-up and step-down responses with a continuous, non-pulsating output current [116]. This feature, combined with its ability to handle fluctuating input voltages while ensuring a stable output, makes it ideal for industrial applications with variable power conditions, such as battery-operated devices and solar energy systems, where v_{in} can fluctuate significantly [117].

Despite their advantages, one of the primary challenges associated with Zeta converters, particularly in power distribution grids (PDGs), is the need for a control strategy capable of effectively managing rapid changes in input conditions without sacrificing stability or performance. Traditional control methods, such as PID (Proportional-Integral-Derivative) and sliding-mode control, often struggle to maintain consistent performance across a wide range of input voltages and loads. This limitation arises from their response constraints and reliance on complex components [88–91]. This issue becomes even more pronounced in automotive applications, where transient surges and dynamic load variations are common, necessitating a more adaptive and efficient control approach.

Recent advances in control techniques for DC-DC converters have highlighted the potential of time-based methods, which significantly improve efficiency and response under variable operating conditions. Unlike traditional controllers, such as PID and sliding-mode control, which may face challenges with maintaining stability and adaptability across a wide range of input voltages and loads [88–91], time-based control approaches leverage time as a processing variable. This strategy eliminates the need for complex analog components, resulting in reduced design complexity and enhanced speed of response.

One of the key innovations in this area is the implementation of phase-locked loop (PLL) systems. These systems synchronize the phase and frequency of an output signal with a reference signal for precise control. PLL-based controllers, which utilize this system, have shown promise in delivering stable and efficient performance in power converters by leveraging these advantages [118].

Motivated by the need for a robust solution to address the specific challenges posed by

fluctuating input conditions in PDGs, this paper proposes a PLL-based control strategy tailored for the Zeta converter. This approach aims to harness the converter's dual step-up and step-down capabilities to maintain stability and reliable output, even in demanding automotive applications. The proposed method achieves efficient and adaptive control while minimizing computational overhead, marking a significant step forward in converter control methodologies for dynamic applications.

The proposed Zeta converter model considers the ON-resistance of the power transistors and the inductor's series resistance. Building upon previous research [118], the PLL-based controller, initially designed for buck converters, has been re-optimized by adjusting its parameters and adding a lead compensator circuit to suit the Zeta converter better. A graphical approach to the Zeta converter control design is introduced, utilizing Bode plots to visually align system gain and phase margins, ensuring optimal stability and performance. This simple approach facilitates an understanding of system dynamics without the computational overhead and complexities associated with more advanced control strategies like sliding-mode control (SMC) [119–121]. The fabricated controller prototype, developed using the X-FAB 180 nm technology, allows for observing the system's response to hardware imperfections and non-idealities, comprehensively assessing the robustness and reliability of the proposed control strategy.

The paper is organized as follows : Section II provides background information regarding the various DC-DC converter topologies and their control mechanism. Section III presents the power stage analysis, including the modeling step. Section IV details the proposed graphical approach for the control system design. Section V describes the PLL-based controller and its circuit implementation. Section VI discusses the experimental setup and presents results from testing the fabricated chip, including the system's performance metrics and robustness evaluation. Section VII offers concluding remarks and directions for future research. Finally, an appendix presents the mathematical derivation of the steady-state equation expressing the operation of the Zeta converter.

4.3 Background Information

Integrating renewable energy sources, such as fuel cells and photovoltaic systems, into PDG emphasizes the necessity for advanced converter technologies. These renewable sources often produce low and unstable voltage levels that fluctuate due to environmental conditions, including variable loads, solar irradiance, and temperature variations [122]. Therefore, there is a need for converters capable of managing these fluctuations while maintaining stable output voltages for various applications [123–126]. The demand for flexible power conversion

solutions is also significant in portable electronics, where battery voltage can vary with charge levels. Converters that adaptively switch buck and boost modes ensure a consistent output voltage across a wide range of input conditions [127].

To address the challenges posed by fluctuating input voltages in PDGs, especially in industrial applications, selecting an appropriate converter topology [9] is crucial. These applications often face surge conditions where the input voltage v_{in} may exceed or fall below the desired constant output voltage v_o . Such scenarios require converters to efficiently manage these fluctuations without compromising stability or output quality. When v_o is lower than v_{in} , step-down topologies, such as the buck converter, are preferred due to their simplicity and the absence of a need for high-gain conversion [48]. On the other hand, when v_{in} drops below v_o , it is essential to use a topology capable of handling both step-up and step-down functions.

While cascading buck and boost converters is an option, it tends to be inefficient due to increased losses [128]. The non-inverting buck-boost converter is known for having a minimal number of passive components, which simplifies control. However, it suffers from significant switching and conduction losses related to its H-bridge design and high inductor currents [128]. The Ćuk converter [129] provides continuous input and output currents but produces a negative output voltage and experiences high current stress on the switch, making it less suitable [129, 130].

Focusing on SEPIC and Zeta converters highlights their capability to electrically isolate input and output voltages while providing non-inverting outputs [131, 132]. The Zeta converter is particularly notable for its robustness in managing fluctuating input voltages, ensuring a stable output that makes it well-suited for industrial applications that require a continuous, non-pulsating current [87, 133]. This characteristic of delivering a non-pulsating current significantly reduces noise and alleviates output capacitance requirements, enabling linear controllers to maintain stability across a broad spectrum of input conditions [1]. In contrast, the SEPIC converter exhibits a pulsating output. It involves complex control challenges due to the presence of an intrinsic right-half-plane zero, which renders it less favorable for applications that demand precise and steady voltage regulation [134–136]. Given these considerations, the Zeta converter is frequently the preferred option for achieving consistent and reliable voltage regulation.

With the choice of the Zeta converter established, designing an effective control strategy becomes crucial for maintaining its performance under dynamic conditions. Conventional controllers, such as proportional-integral-derivative (PID) and sliding-mode control (SMC), have been employed for DC-DC converters with varying levels of success [107–109]. For instance, [107] reformulates the sliding control law to regulate frequency, achieving impressive

efficiencies of up to 95%. Nonetheless, challenges arise with trade-offs related to overshoot and settling time, as demonstrated in applications of SMC to a two-stage DC-DC boost converter [108]. Furthermore, conventional SMC designs often require high and variable switching frequencies, complicating filter design and potentially leading to increased switching losses [109].

In contrast, [110] investigates a programmable integrated PID controller for a DC-DC converter, which regulates a pulse width modulator (PWM) based on counter values and digital inputs. This controller demonstrates efficiency variations between 75% and 92% for output voltages ranging from 0.2V to 3.3V. Additionally, [111] suggests that employing multi-mode operations, including PWM and pulse frequency modulation (PFM), can enhance system efficiency; however, this improvement comes at the cost of increased complexity.

Recent advances have emphasized time-based methods for controlling DC-DC converters, utilizing time-domain processing of voltage signals to enhance regulatory efficiency and responsiveness. The evolution of these techniques is well-documented in prior research [88, 89, 91]. The work in [88] presents a theoretical framework for time-based control, which involves the conversion of voltage signals into current, followed by processing through a current-controlled oscillator (CCO) and a current-controlled delay line (CCDL). This approach effectively transforms the voltage difference into a phase difference, which is then analyzed by a phase detector to produce a PWM signal. This method simplifies the overall design and reduces power consumption and silicon area.

Building on this foundation, a 4-phase buck converter is implemented with time-based control, incorporating 16 current sources within a frequency-locked loop (FLL) to effectively address voltage offsets and enhance performance [89]. The technique is further advanced through a dual-mode mechanism that seamlessly switches between PWM and PFM, optimizing efficiency under varying load conditions and minimizing switching losses [91].

In contrast, an alternative method employs a voltage-controlled delay line (VCDL) paired with a preamplifier and phase-frequency detector (PFD) to ensure high precision and stability in phase generation during high-frequency switching. This approach illustrates a different strategy to achieve time-based control without relying on conventional analog components [90].

This paper presents an innovative PLL-based control strategy for Zeta converters designed to tackle the challenges associated with fluctuating input conditions in PDGs and industrial applications. By integrating essential components such as phase detectors and oscillators for effective phase and frequency synchronization, the proposed approach enhances the performance and stability of Zeta converters, offering a robust and adaptive solution

that maximizes efficiency and responsiveness. This study aims to address the limitations of conventional control methods, significantly contributing to the reliability of power systems reliant on renewable energy sources while emphasizing the need for improved DC-DC converter operations under varying conditions, thus advancing practical applications in the power systems domain.

4.4 Power Stage Analysis of the Zeta Converter

This section, along with the appendix, provides an in-depth analysis of the Zeta converter's power stage, focusing on the derivation of the transfer function and the impact of parasitic resistances on system performance. The exploration explains how the converter's architecture and various resistive elements influence overall system dynamics and analyzes various design considerations necessary for developing effective control strategies.

4.4.1 Power Stage Transfer Function

The architecture of any DC-DC converter system consists of a power stage, a control unit, and a modulation mechanism. Figure 4.1 shows the power stage configuration of the Zeta converter.

A standard method for modeling this power stage utilizes the steady-state averaging (SSA) technique. This technique involves deriving the state-space equations specific to the Zeta converter, computing the steady-state average of the converter's dynamics, establishing the steady-state equations, and developing linearized small-signal state-space equations to extract the corresponding transfer functions. The reader can refer to the Appendix for detailed derivations of the SSA analytic expressions for the Zeta converter.

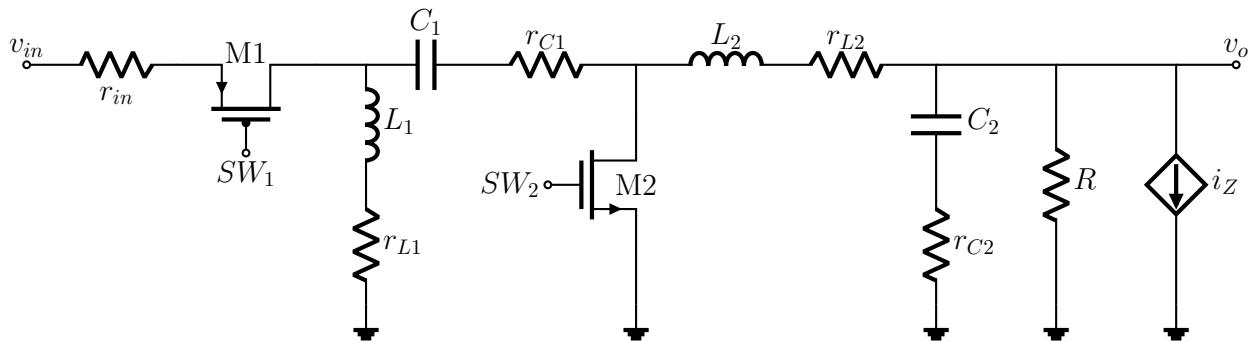


FIGURE 4.1 Zeta converter circuit used in the steady-state average technique.

The transfer function of the Zeta converter, denoted as v_{od} , represents the ratio between

the output voltage and the duty cycle of the PWM signal applied to the gate of the power transistor M1, which corresponds to the switching signal SW1. The parameter values used in the enhanced model are consistent with those in the reference study [87] : $C_1 = 100 \mu\text{F}$, $C_2 = 200 \mu\text{F}$, $R = 5 \Omega$, $r_{C1} = 0.19 \Omega$, $r_{C2} = 0.095 \Omega$, $L_1 = 100 \mu\text{H}$, $L_2 = 55 \mu\text{H}$, $r_{L1} = 1 \text{ m}\Omega$, $r_{L2} = 0.55 \text{ m}\Omega$, $V_{\text{in}} = 20 \text{ V}$, and $v_o = 5 \text{ V}$. A 5V output v_o is obtained by setting the duty cycle to 0.21.

These parameters were chosen because they align with the steady-state averaging technique commonly used in the literature, particularly in [87]. This study builds upon that work by incorporating additional parasitic elements, such as inductor series resistance and the power transistor ON resistance, to more accurately model real-world performance. Although this parameter set is appropriate for demonstrating the effects of parasitic components, other values could also be selected to explore how different configurations impact the system's stability and behavior. The analysis allows plotting the system response illustrated in Figure 4.2, where the effects of varying these parameters are examined in detail.

4.4.2 Effects of Parasitic Resistances

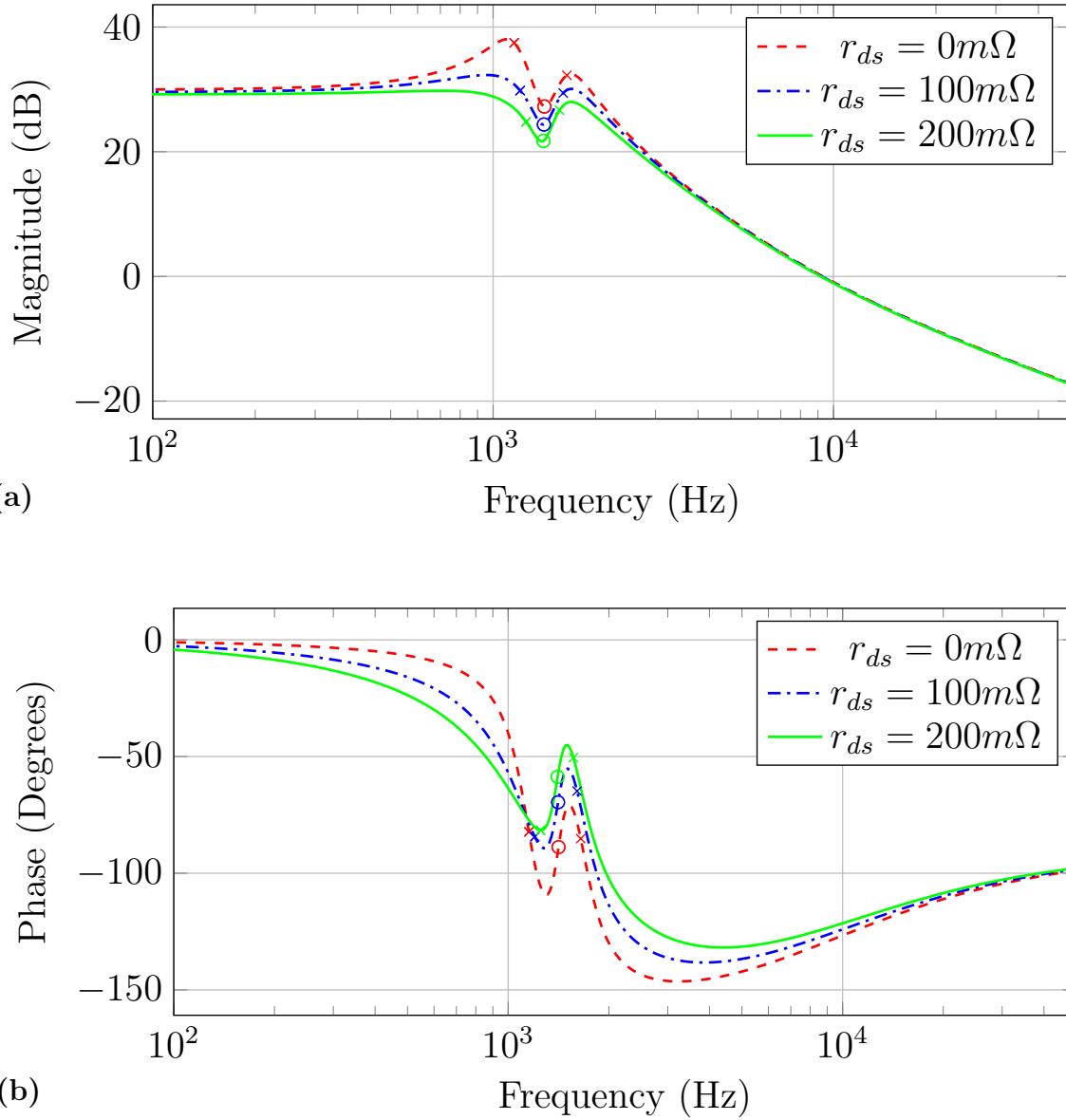
In any practical converter system, parasitic resistances significantly influence the overall performance and stability of the system. Understanding how these resistances affect the Zeta converter's behavior is critical for designing an effective control strategy. In this subsection, we examine the effects of key parasitic elements—specifically, the ON resistance of the power transistors and the inductor resistances—on the converter's transfer function. By analyzing how these resistances alter the gain and phase margins, we gain valuable insight into the system's sensitivity to parasitic effects and the necessary considerations for optimizing control performance.

The plots illustrate how varying the ON resistance r_{ds} of the power transistors and the inductor resistance can impact v_{od} . Initially, the effects of r_{ds} values of 0 mΩ, 100 mΩ, and 200 mΩ were examined while keeping the inductor resistance constant. The gain margins for these conditions are infinite, while the phase margins vary from 51.65° at $r_{ds} = 0 \text{ m}\Omega$ to 56.96° at $r_{ds} = 200 \text{ m}\Omega$.

Subsequently, the inductor resistances $r_{L1} = r_{L2}$ were varied to 0 Ω, 0.5 Ω, and 1 Ω, while keeping r_{ds} fixed. The gain margins for these conditions are infinite, while the phase margins vary from 86.88° at $r_{L1} = r_{L2} = 0 \Omega$ to 82.71° at $r_{L1} = r_{L2} = 1 \Omega$.

Although the variation in gain margin is small, the shape of the bode plots is significantly different at frequencies below the crossover frequency. For example, the magnitude plot shows

a deviation of around 4 dB at 1 kHz due to r_{ds} variation. This indicates that the system's low-frequency behavior is highly sensitive to changes in both r_{ds} and the inductor resistances, which can substantially impact the overall stability and performance of the Zeta converter, and affect the design and effectiveness of the controller required for optimal system operation. This underscores the importance of including such considerations in the modeling process to ensure accurate control strategy development and validation.



See the next page for complete description...

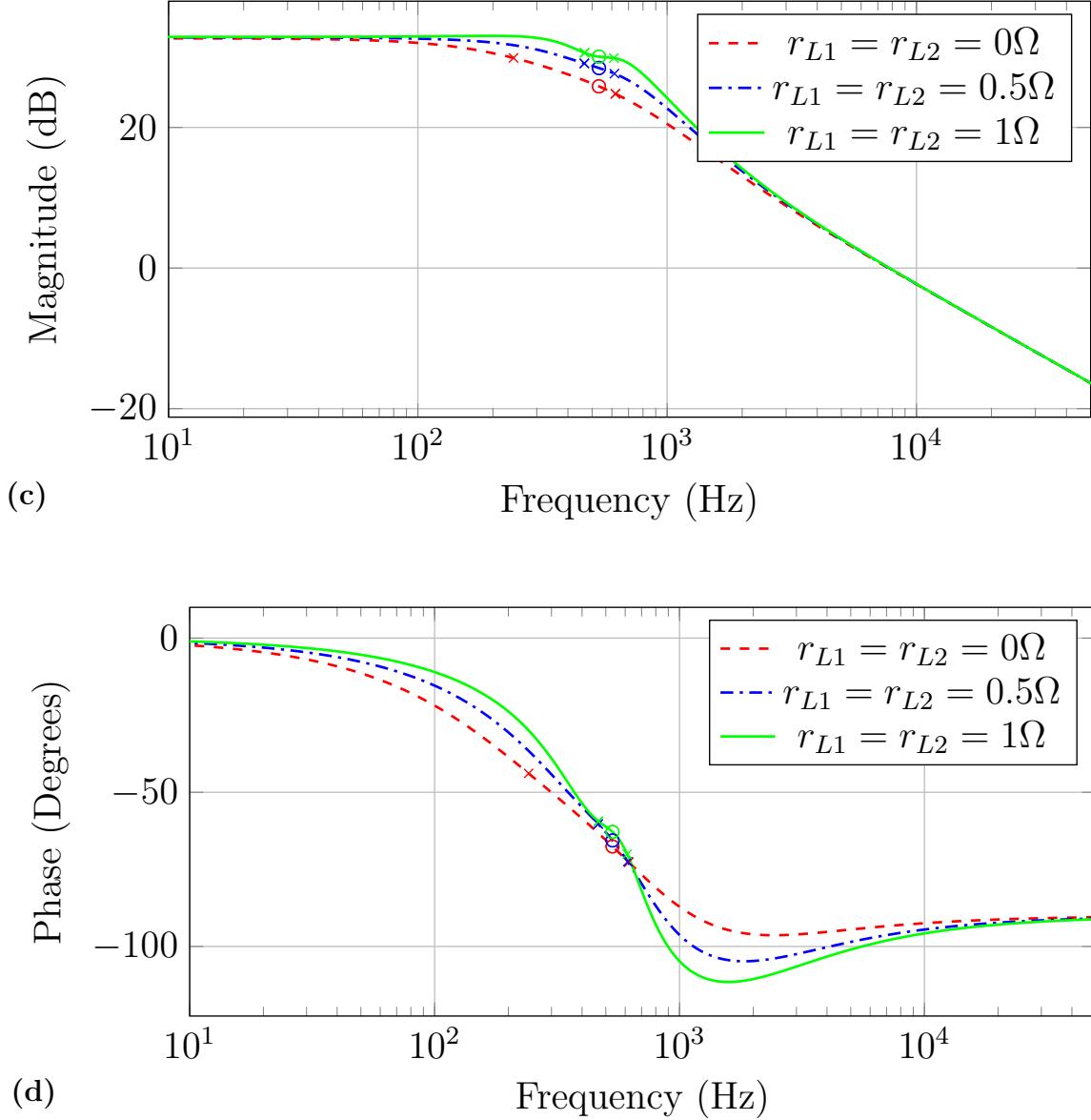


FIGURE 4.2 Bode plot analysis of the transfer function v_{od} . The plots characterize the effects of the power transistors ON resistances on (a) the magnitude and (b) the phase of the transfer function and the effects of the inductor resistance on (c) the magnitude and (d) the phase of the transfer function.

4.5 PLL-Based Controller

PLL-based controllers have been presented in [88–90] and [118]. These approaches typically rely on time-domain circuits such as voltage-controlled oscillators (VCOs), phase detectors, and voltage-controlled delay lines to control DC-DC converters.

The control strategy in this work is built around a phase-locked loop (PLL) system, where a

PFD and a lead-compensator circuit play critical roles in influencing the loop phase margin and enhancing system stability. While traditional PLL-based controllers have been widely used in DC-DC converters, as seen in [88–90], the innovation in this work lies in several key aspects.

Firstly, integrating the lead compensator is a critical improvement in this design. The lead compensator has been incorporated here to enhance the transient response and increase the phase margin, essential for ensuring stability under dynamic conditions. Rather than addressing parasitic elements directly, the lead compensator works by improving the system's ability to handle fast changes in input or load conditions, reducing overshoot, and minimizing settling time. This makes it particularly valuable in real-world applications such as renewable energy systems, where input fluctuations are common. By introducing a phase lead, the compensator increases the system's bandwidth. It allows it to respond more quickly and accurately to changes, ensuring efficiency and stability over various operating conditions.

Secondly, a phase frequency detector (PFD) with a low-pass filter marks another distinction. While previous works, such as [88] and [89], rely on phase detectors and multiphase compensators, the proposed design employs a PFD and a low-pass filter. This configuration provides precise control over phase and frequency, improving transient response and phase margin. The ability to dynamically adjust and maintain the phase margin is a distinct advantage over traditional approaches, especially when dealing with fluctuating input conditions.

Thirdly, combining techniques for higher efficiency and stability sets this work apart. This design integrates a VCO-based controller, a PFD, and a lead compensator, offering a refined approach to DC-DC converter control. The system improves stability in response to parasitic effects and maintains high efficiency across various operating conditions. This combination provides practical solutions for applications such as renewable energy systems, where fluctuating inputs require robust and adaptive control mechanisms. In [118], a PLL-based buck converter was implemented using a VCO instead of traditional voltage comparators, similar to the delay-line-based PWM control approach in [90]. The current work builds on this by integrating the lead compensator to improve system stability and performance, particularly accounting for parasitic elements.

The block diagram of the proposed PLL-based controller is shown in the figure 4.3. The model is similar to the one proposed in [118], with the added input low-pass filter.

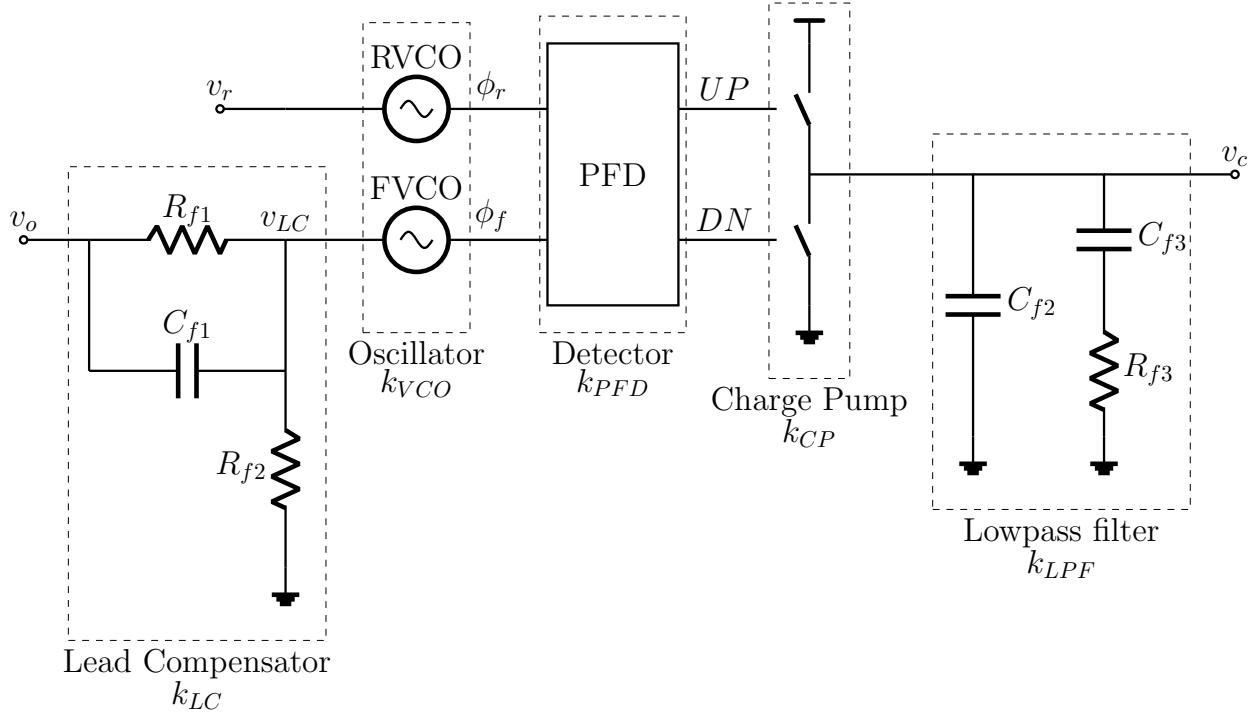


FIGURE 4.3 Block Diagram of the proposed controller.

The proposed controller operates as follows : The output voltage of the power stage, denoted v_o , is first processed through a lead compensator. In this configuration, the resistors R_{f1} and R_{f2} act as a voltage divider to effectively manage voltage levels, while the capacitor C_{f1} introduces a low-frequency zero, in the range of hundreds of Hertz to enhance the dynamic response of the system. The output from the lead compensator, denoted v_{LC} , and the reference voltage v_r , are transformed into their corresponding phases, ϕ_f and ϕ_r , respectively, by matched voltage-controlled oscillators (VCOs).

The phase frequency detector (PFD) generates an UP signal when $\phi_f < \phi_r$, and a DN signal when $\phi_f > \phi_r$. These signals control the charge pump source and sink switches, respectively. Depending on the phase comparison outcome, they modulate the control voltage v_c to increase or decrease it. This dynamic adjustment mechanism ensures the control voltage is continuously modified to maintain system stability and optimal performance.

To provide a clear understanding of how each component contributes to the overall functionality of the controller, the transfer functions of these components are detailed below :

— Lead Compensator (LC) :

$$k_{LC}(s) = \beta \frac{s\tau + 1}{\beta s\tau + 1}$$

where $\tau = R_{f1}C_{f1}$ and $\beta = \frac{R_{f2}}{R_{f2} + R_{f1}}$.

— Voltage-Controlled Oscillator (*VCO*) :

$$k_{VCO}(s) = \frac{K_V}{s}$$

where $K_V = \frac{df_{VCO}}{dv_{LC}}$ is the gain of the VCO.

— Phase Frequency Detector (*PFD*) :

$$k_{PFD}(s) = \frac{1}{2\pi}$$

— Charge Pump (*CP*) :

$$k_{CP}(s) = I_{cp}$$

where I_{CP} is the charge pump current.

— Low Pass Filter (*LPF*) :

$$k_{LPF}(s) = \frac{1}{C_{f2}} \cdot \frac{s + \frac{1}{R_{f3}C_{f3}}}{s \left(s + \frac{1}{R_{f3}C_{f3}} + \frac{1}{R_{f3}C_{f2}} \right)}$$

TABLEAU 4.1 Poles and zeroes information of the controller building blocks.

Component	Zeroes	Poles
VCO	None	0
LPF	$-\frac{1}{\tau_{33}}, \infty$	$0, -\frac{1}{\tau_{33}} - \frac{1}{\tau_{32}}$
PFD	None	None
LC	$-\frac{1}{\tau}$	$-\frac{1}{\beta\tau}$
CP	None	None

$$\tau_{33} = R_{f3}C_{f3}$$

$$\tau_{32} = R_{f3}C_{f2}$$

The poles and zeroes information of the controller are summarized in Table 4.1. The overall transfer function, which defines the relationship between the control voltage v_c and the output

voltage v_f , is derived as the product of the transfer functions of the individual components :

$$\frac{v_c}{v_o}(s) = k_{LC}(s) \times k_{VCO}(s) \times k_{PFD}(s) \times k_{CP}(s) \times k_{LPF}(s) \quad (4.1)$$

This breakdown explains the controller's operation and facilitates tuning and optimization for more robust and responsive system control.

4.5.1 Circuit Implementation

Voltage Controlled Oscillator

The voltage-controlled oscillator circuit, as presented in Figure 4.4, comprises three primary stages : the control stage, the delay stage, and the output buffer stage.

Control Stage The control stage generates two analog voltages that regulate the source and sink currents of the delay stages. A PMOS transistor is incorporated in this stage, with its gate connected to the input voltage to facilitate VCO functionality at zero input voltage. Figure 4.5 illustrates the input-output characteristics of the control stage.

Delay Stages These stages consist of conventional current-starved inverters. The switching speeds of each stage, both for high-to-low and low-to-high transitions, are influenced by the source and sink currents, respectively. The currents are determined by :

- The width-to-length (W/L) ratio of transistors $P_{up,(n)}$ and $N_{dn,(n)}$.
- The gate capacitance of the subsequent stage.
- The control voltages P and N .

Increasing the source current can be achieved through an increased W/L ratio of $P_{up,(n)}$, reduction in the W·L product of $P_{dn,(n+1)}$ and $N_{up,(n+1)}$ for the subsequent stage, and a decrease in control voltage $V_{P(n)}$. Similarly, an increase of the sink current can be realized by increasing the W/L ratio of $N_{dn,(n)}$, reducing the W·L product of the next stage's transistors, and increasing the control voltage $V_{N(n)}$. Additionally, the number of stages, which is always odd, significantly impacts the VCO frequency. Reducing the number of stages increases the oscillator frequency, demonstrating the inverse relationship between stage count and frequency. This configuration ensures tailored frequency adjustments to meet specific operational requirements.

Buffer Stage The buffer stage increases the driving capability of the inverters without influencing the oscillation frequency or switching speeds.

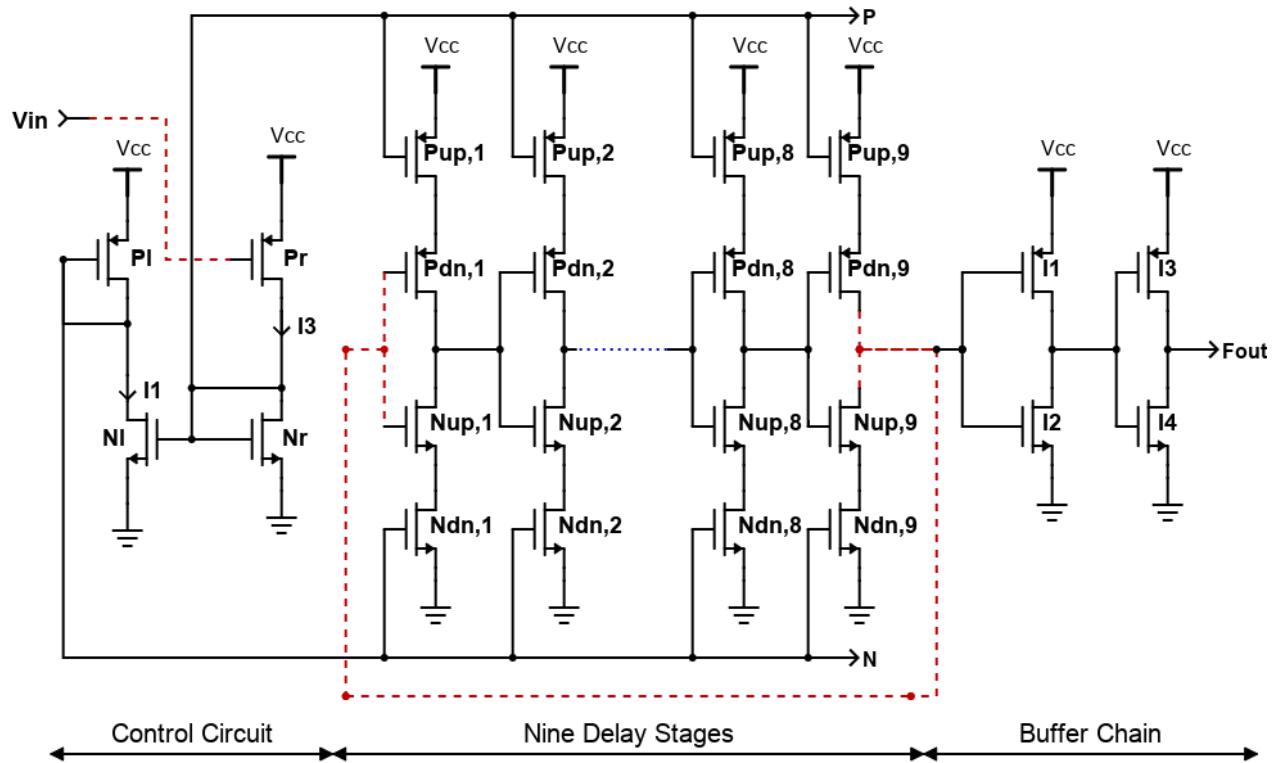


FIGURE 4.4 Voltage-controlled oscillator circuit implementation.

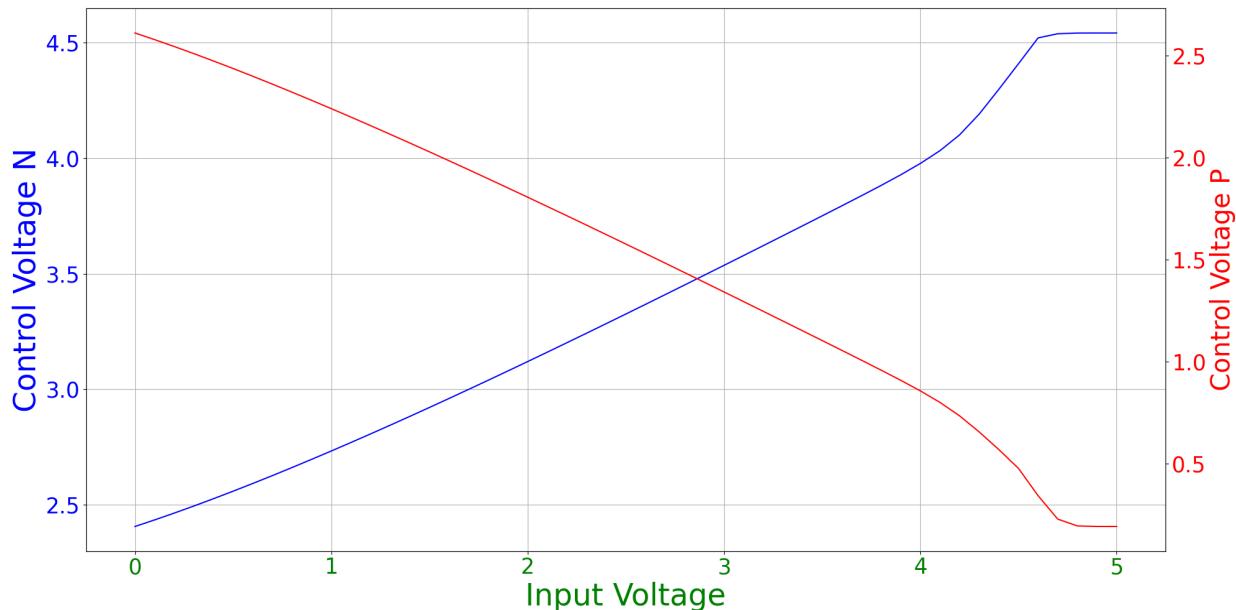


FIGURE 4.5 Variations of the control voltages P and N to the input voltage V_{IN} .

Phase Frequency Detector

A typical PFD implementation is shown in Figure 4.6, where the PFD and charge pump's dead zone problems are mitigated using the delay block. The dead zone in a PFD occurs when the phase difference between the reference and VCO signals is too small to generate an output, leading to instability in Phase-Locked Loops (PLLs). Introducing a delay block in the reset path ensures the detection of even small phase differences, thereby eliminating the dead zone and enhancing PLL performance [137].

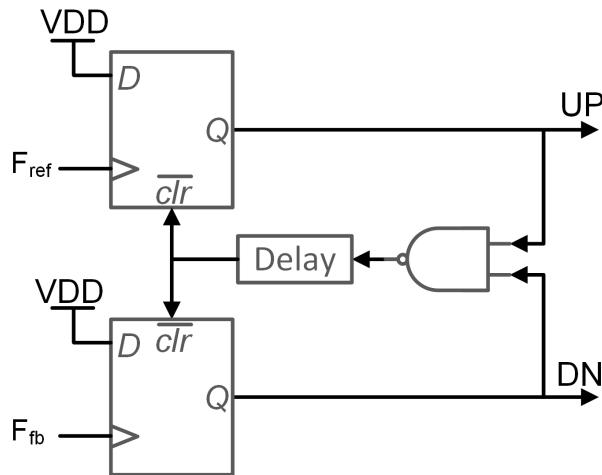


FIGURE 4.6 Circuit Implementation of the phase frequency detector.

Charge Pump

Figure 4.7 illustrates the implementation of the charge pump circuit. To generate the source current, a cascode current source configuration is used, while the sink current is produced by directing the current through a network of transistors : M_{P7} , M_{P5} , M_{N5} , and M_{N6} . To mitigate the negative effects of charge injection and clock feed through, two techniques are employed :

- 1. Switch in Source Approach :** This method switches the charge away from the output using the input source and input sink blocks, as recommended in [138]. It reduces the direct path of the charge to the output, minimizing disturbances.
- 2. Transmission Gate Switching :** Instead of using a single transistor for switching, this method uses transmission gates composed of M_{P2} , M_{N2} , M_{P3} , and M_{N3} . Transmission gates enhance the control over the switching process, offering a more balanced and efficient charge transfer mechanism, further reducing potential errors from charge injection and clock feed through.

Implementing these techniques will allow the charge pump to operate more stably and efficiently, ensuring the voltage levels within the circuit are maintained with integrity and reliability.

4.6 Phase Margin Graphical Approach

One of the main challenges in control systems is tuning the parameters of the controllers. After identifying the controller type, parameter tuning becomes an optimization problem. In the literature, commonly used methods for controller design include the boundary locus approach [139] or calculating specific controller parameters to achieve desired gain and phase margins [140]. The following efficient algorithm is proposed for the phase margin method involves the following steps :

1. Produce the Bode plot for the power stage transfer function, denoted as G . Extract the gain and its rate of change at the crossover frequency, f_c .
2. Produce the Bode plot for the inverse transfer function of the controller, denoted as $\frac{1}{H}$. Determine the rate of change of $\frac{1}{H}$ at f_c .
3. Adjust the poles and zeros of H such that the Bode plots of G and $1/H$ intersect at f_c . At their intersection, ensure that the rate of change of $\frac{1}{H}$ equals the rate of change of $G + 20 \text{ dB/dec}$.
4. Validate the system response by examining the gain margin and phase margin of the open loop, as well as the step response of the closed loop.

The crossover frequency is when the loop gain (GH) equals 0 dB. In simple terms, it is the point where the gain Bode plots of G and $1/H$ intersect. Additionally, the rate of change of the gain plot can help determine the phase value. When the rate of change is $+20 \text{ dB/dec} \times K$, the phase approaches $+90^\circ \times K$. By comparing the differential rate of change between G and $\frac{1}{H}$, the system's phase can be estimated. This methodology helps to ensure that the system's phase margin approaches 90° , resulting in better stability and performance.

4.7 Experimental Setup and Measurement Results

This section details the closed-loop Zeta converter system's experimental setup, measurement results, and proposed control methodology. The objective is to validate the theoretical analysis and design outlined in the preceding sections through comprehensive testing and evaluation. It begins with selecting parameters and deriving the transfer function, followed by the experimental setup. It concludes by discussing the measurement results, including efficiency, reference tracking, line regulation, and load regulation.

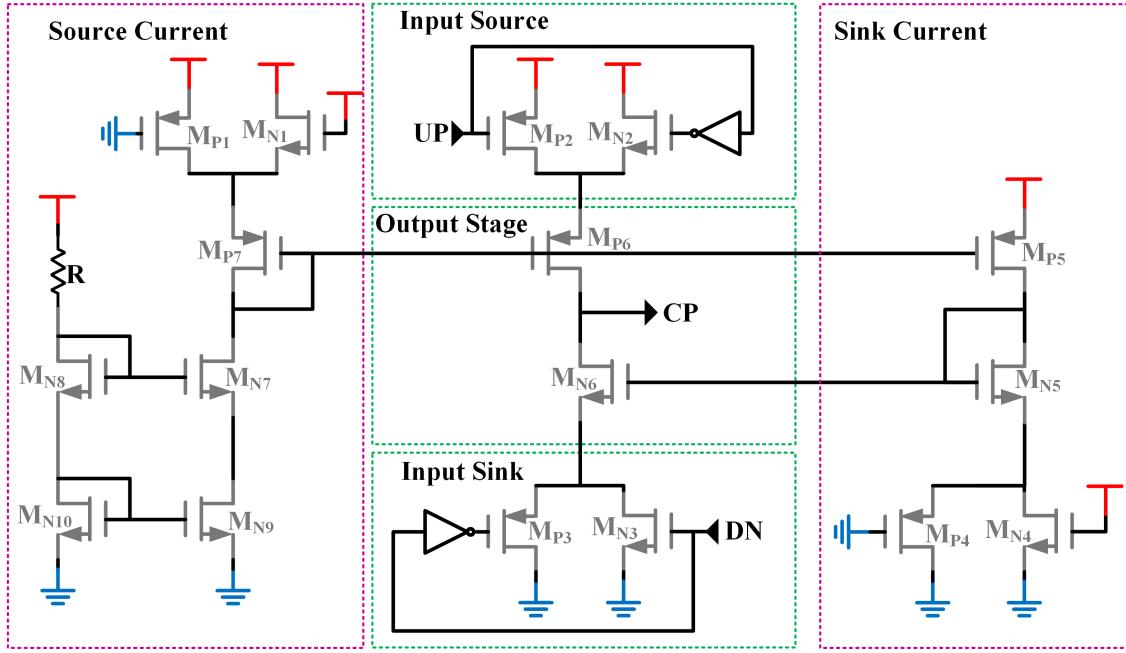


FIGURE 4.7 Charge pump transistor-level implementation.

4.7.1 Parameter Selection and Transfer Function

To test the methodology proposed in Section 4.6, a Zeta converter is considered as shown in Figure 4.1 characterized by the following parameters : $C_1 = C_2 = 220\mu F$, $r_{C1} = r_{C2} = 300m\Omega$, $L_1 = L_2 = 220\mu H$, $r_{L1} = r_{L2} = 10m\Omega$, $r_{ds} = 250m\Omega$ and $f_{sw} = 85KHz$.

By substituting these component values into Equation A.7 from the Appendix, the transfer function of the Zeta converter will be the following :

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \frac{4.78159 \times 10^4 s^3 + 5.51494 \times 10^8 s^2 + 1.09226 \times 10^{12} s + 5.58216 \times 10^{15}}{s^4 + 4.24921 \times 10^3 s^3 + 2.76155 \times 10^7 s^2 + 5.16123 \times 10^{10} s + 1.26020 \times 10^{14}}$$

From this transfer function, the pole-zero information of the Zeta converter can be obtained, as summarized in Table 4.2.

TABLEAU 4.2 Frequency, Gain, Phase, and Pole/Zero Information of the Zeta Converter

Frequency (Hz)	Gain (dB)	Phase (degrees)	Type
467	31	-63	Double Pole
532	30	-59	Double Zero
608	31	-63	Double Pole
1657	16	-116	Zero

The response is almost flat for frequencies below 467 Hz, and the rate of change is practically zero. Thus, if the crossover frequency is planned in this region, a 20 dB/Dec rate of change of $\frac{1}{H}$ is needed, achievable by a low-frequency integrator. Between 467 Hz and 532 Hz, the system has a double pole, where the rate of change of the power stage would be -40 dB/Dec. If the crossover frequency is established in this region, a rate of change of -20 dB/Dec is required for $\frac{1}{H}$, achievable by a differentiator. Between 532 Hz and 608 Hz, the power stage shows a double zero, which causes the system response to revert to a rate of change of 0 dB/Dec. At this point, using an integrator is enough to control the system. As the frequency increases from 608 Hz to 1657 Hz, the rate of change becomes -40 dB/Dec, requiring a differentiator. Beyond 1657 Hz, the number of poles will exceed the number of zeros by one, resulting in a rate of change of -20 dB/Dec, and the controller's required rate of change will be 0 dB/Dec, achievable using a proportional controller.

The following specifications were used for the controller : $K_V = 27.5 \text{ MHz/V}$, $I_{cp} = 16 \text{ mA}$, $R_{f3} = 45 \text{ k}\Omega$, $C_{f2} = 46.6 \text{ pF}$, and $C_{f3} = 125 \text{ pF}$. When modulating the power stage, a transfer function gain of 0.18 was used for the pulse width modulator. Using these controller parameters and the transfer function relations outlined in Section 4.5, the following transfer function was derived :

$$H(s) = \frac{9.1932 \times 10^9 s^2 + 1.8386 \times 10^{13} s + 8.9283 \times 10^3}{0.0904 s^4 + 61290.8 s^3 + 7.9872 \times 10^9 s^2}$$

TABLEAU 4.3 Frequency, gain, phase, and pole/zero information for the inverse controller transfer function

Frequency (Hz)	Gain (dB)	Phase (degrees)	Type
0	N/A	N/A	Double Zero
7.7×10^{-11}	-252	135	Pole
318	-0.58	45.82	Pole
28,012	5.73	60.39	Zero
106,421	17.32	120.42	Zero
∞	N/A	N/A	Pole

With all the necessary information, the Bode plot depicted in Figure 4.8 can now be generated. This plot reveals that the Zeta converter's transfer function and the controller's inverse transfer function intersect at a crossover frequency of 6.1 KHz. The system's gain margin is 26.71 dB, and the phase margin is 56.02 degrees, demonstrating the accuracy of the analysis.

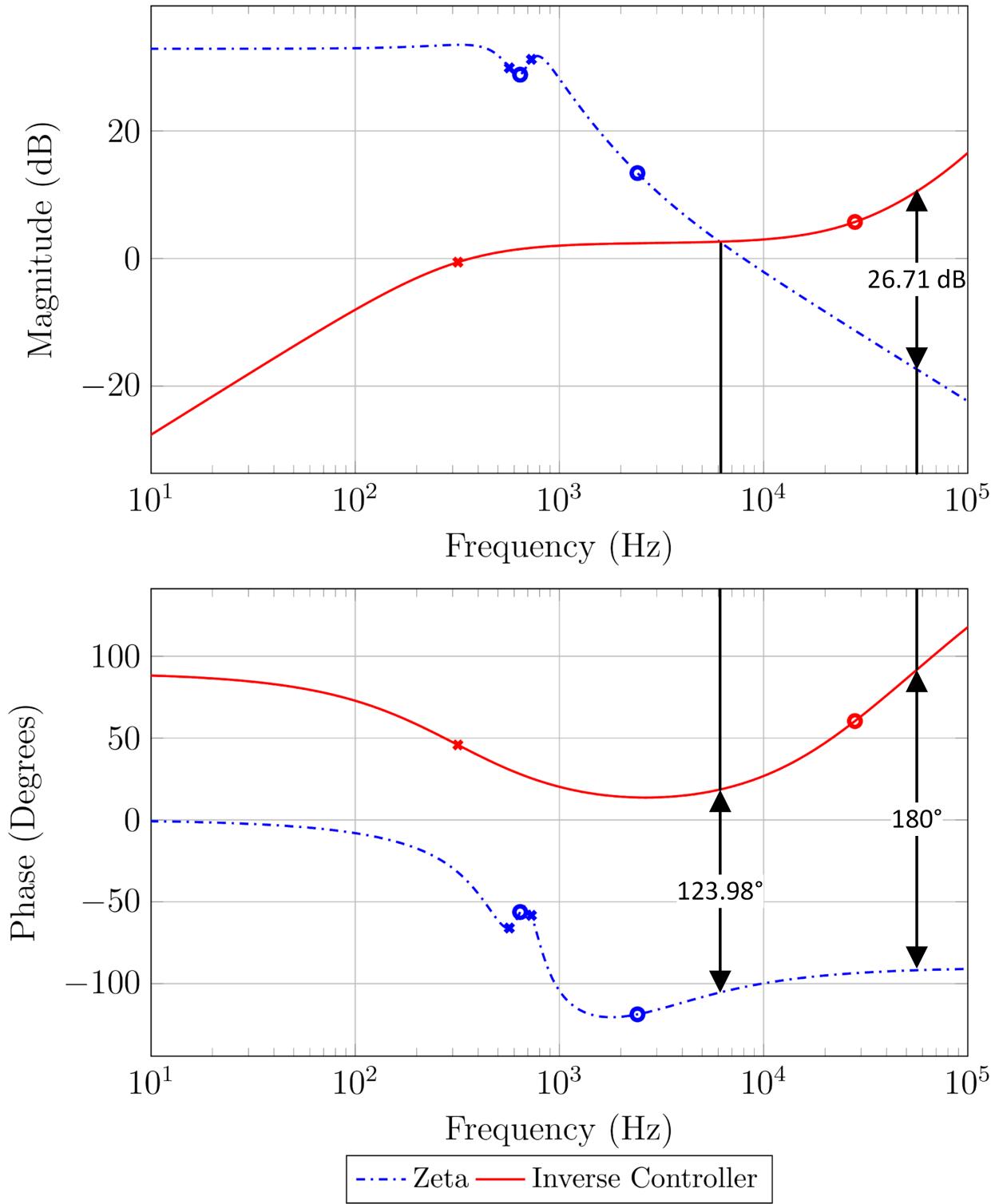


FIGURE 4.8 Graphical analysis of the closed-loop system. Bode plot of the Zeta converter (dashed blue) and the inverse controller (red). From this approach, the gain margin is 26.71 dB, and the phase margin is $180^\circ - 123.98^\circ = 56.02^\circ$.

In the design, the switching frequency was set to 85 kHz. A common guideline to ensure stability in a Zeta converter is to set the crossover frequency below 0.1 times the switching frequency. Consequently, a target crossover frequency below 8 kHz was aimed for. This target is achieved by optimizing the ratio of R_{f1} to R_{f2} in Figure 4.3.

4.7.2 Experimental Setup

A closed-loop Zeta converter was implemented to assess the system's performance using both the power stage and controller transfer functions. The block diagram of the system is shown in Figure 4.9, and the test setup details are provided in Figure 4.10. The Zeta converter's performance was evaluated through real-time simulations and hardware-in-the-loop testing. To push the controller's limits without the risks associated with extreme voltage values at high-duty cycles, PLECS (Piecewise Linear Electrical Circuit Simulation) [141] was used for rapid prototyping, allowing for precise control and measurement of the converter's behavior under various conditions and enabling a thorough analysis of its performance and stability.

The controller was implemented using high-voltage X-FAB 180 nm technology, as illustrated in Figure 4.11. This technology was selected for its capability to handle high-voltage operations while providing robust performance and reliability. The manufactured chip, shown in the left micrograph with the corresponding layout implementation on the right, has an active design area of the controller of $0.057mm^2$. This highlights the successful integration of the controller into a compact and efficient design. This chip implementation underscores the practical applicability of the design beyond mere simulation, validating the controller's effectiveness in real-world scenarios.

In the experimental setup, the RT Box 1 scales down the output voltage and reference signals using the lead compensator R_{f1} , R_{f2} , and C_{f1} . Both signals are sent through the analog breakout board to the VCOs inside the chip. The chip analyzes these signals and generates the corresponding analog control signal. The function generator produces a Sawtooth signal, which is compared with the chip's analog control voltage through an off-chip LM311P comparator to create the pulse width modulated (PWM) signal. The RT Box 1 reads the PWM signal via the digital breakout board interface and modulates the power stage of the Zeta converter. The output of the Zeta converter, along with other signals, is sent to the oscilloscope for proper measurements and analysis.

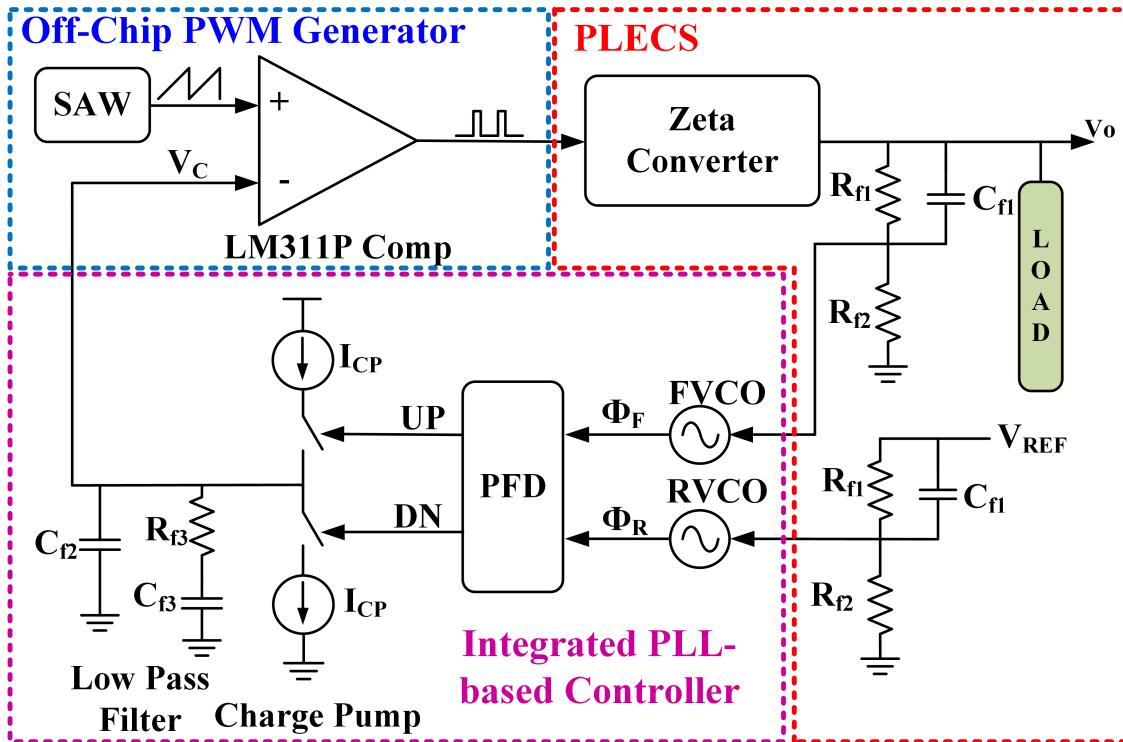


FIGURE 4.9 Block diagram of the proposed closed-loop Zeta converter system implementation

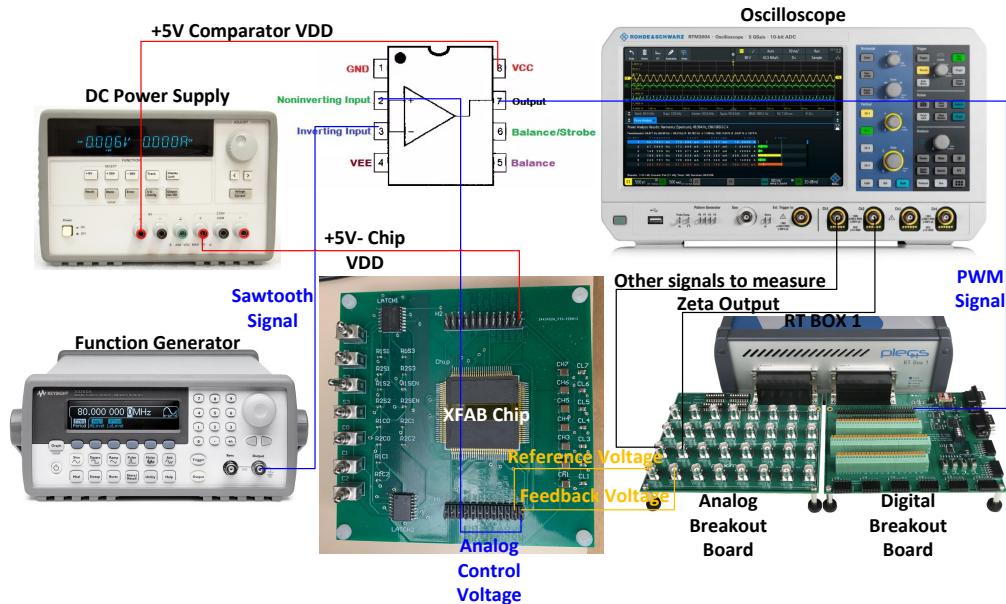


FIGURE 4.10 Testbench Setup

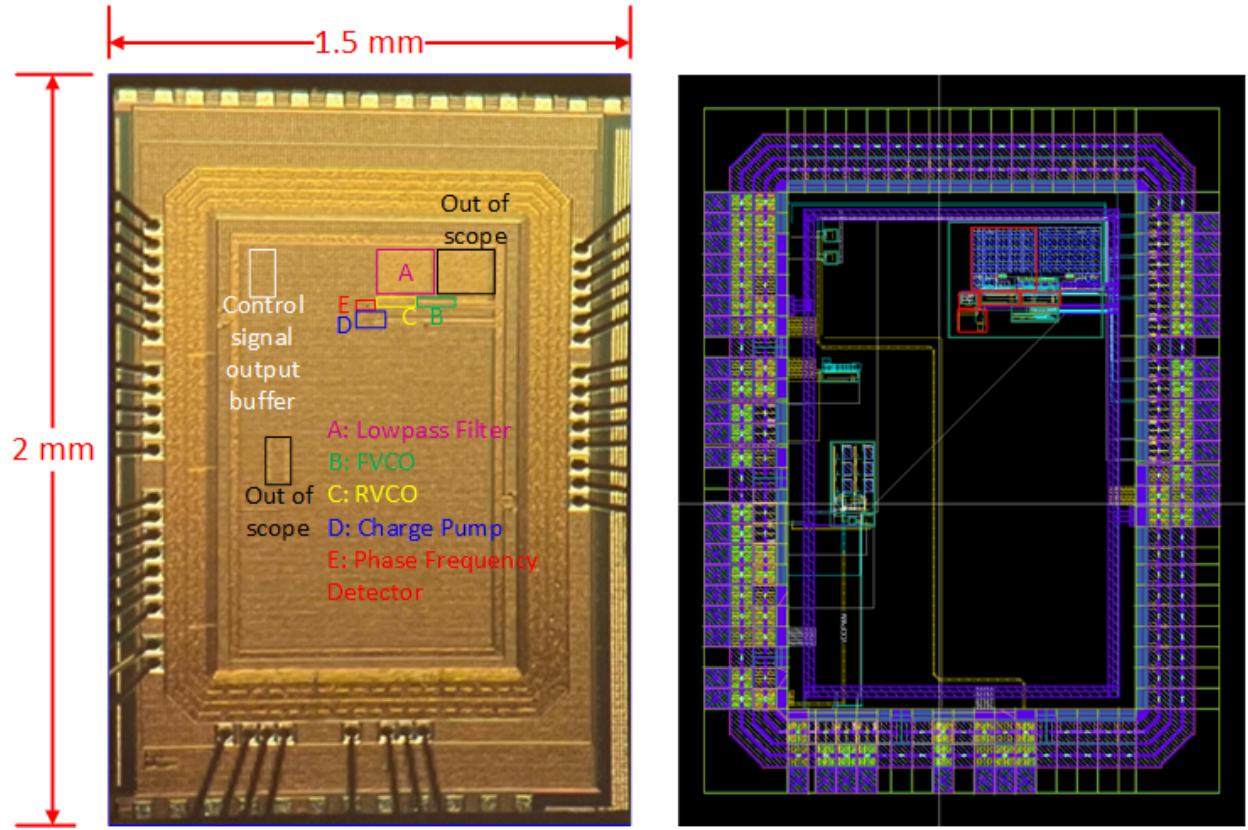


FIGURE 4.11 Micrograph of the fabricated chip (left) and its layout implementation (right).

4.7.3 Measurement Results

For the rest of the measurements, the output of the Zeta converter is generated by the RT Box 1 as shown in Figure 4.9. Due to the RT Box 1's analog output limit of 10 V, the signal was scaled down within the RT Box 1 by a factor of 10. Correspondingly, the measurement values were increased at the oscilloscope by a factor of 10 by adjusting the probe setup option.

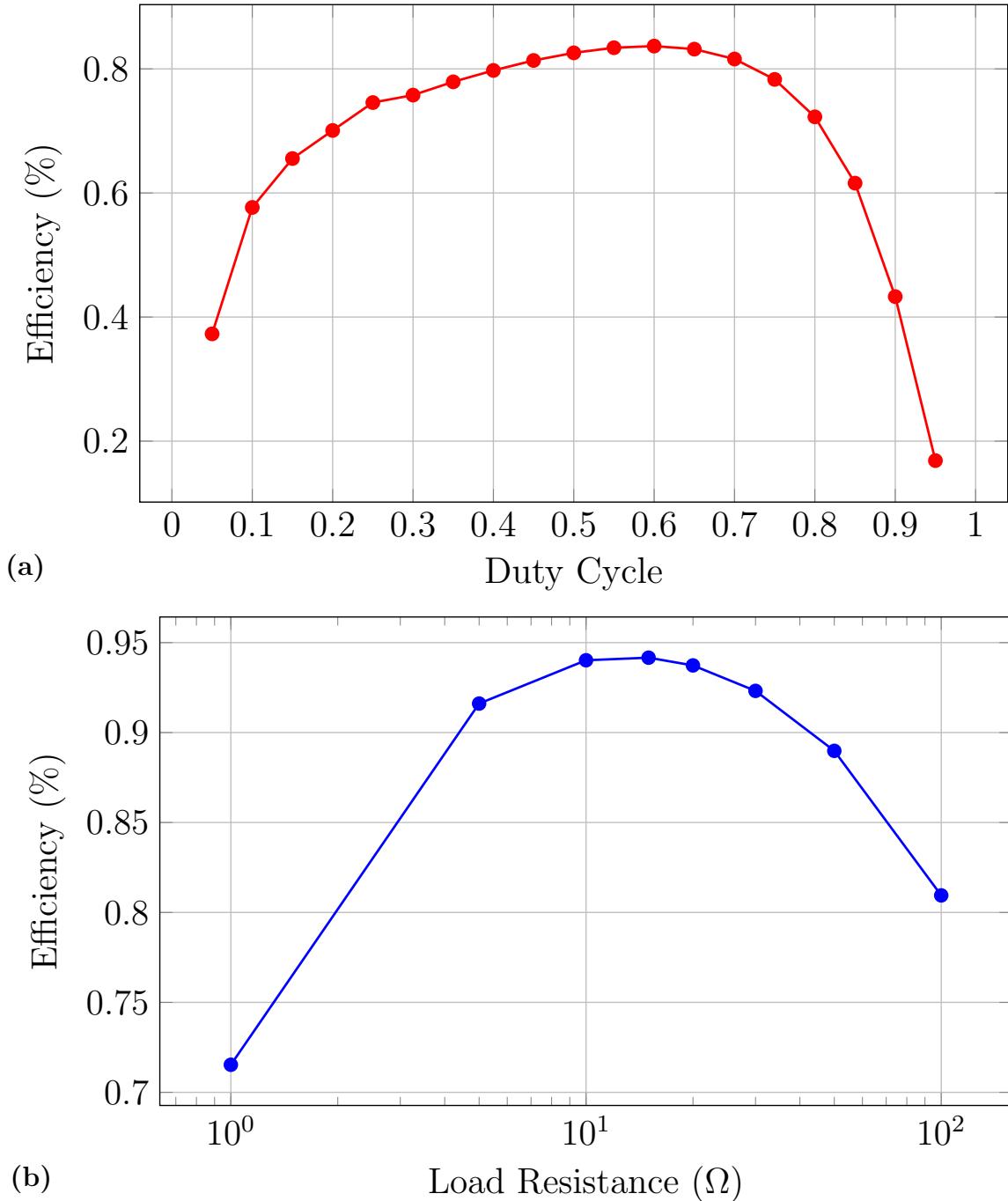


FIGURE 4.12 Effects of (a) the duty cycle and (b) the load resistance on the system's efficiency.

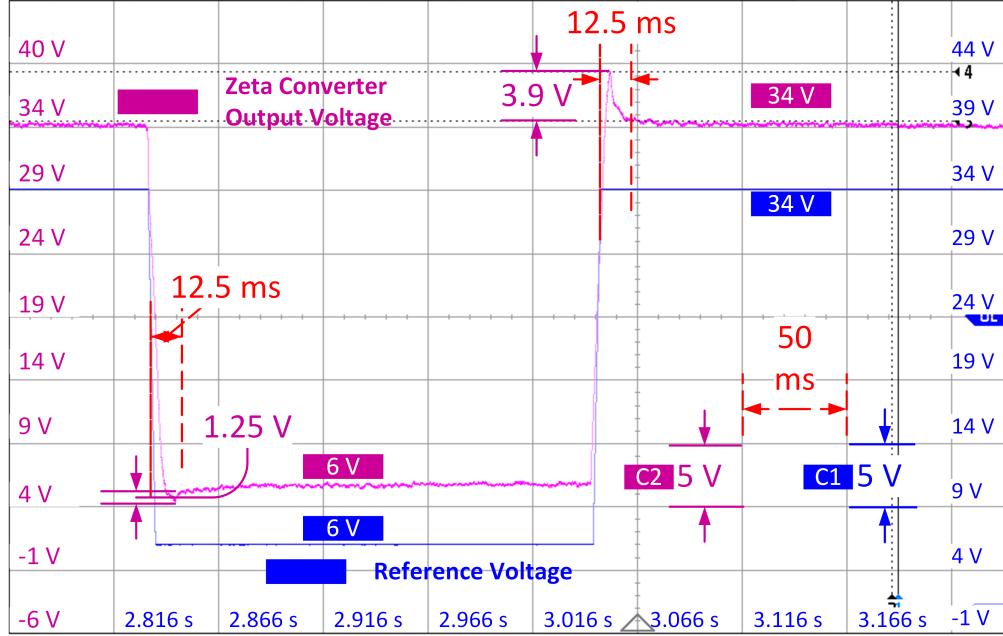
The measurements began with an efficiency test. Using the PLECS RT Box 1, the efficiency was determined by combining measurements and emulation. First, the efficiency for various duty cycle ratios was measured with a constant load resistance value of 20Ω .

Figure 4.12 presents the efficiency measurements of the Zeta converter across various duty cycles. It was observed that the efficiency is lower at both extremes of the duty cycle range. At low-duty cycles, the efficiency is reduced primarily due to resistive losses. Specifically, the output voltage is low at these duty cycles, meaning that a higher proportion of the input power is dissipated in the components' equivalent series resistance (ESR) rather than converted to useful output power. This is evident from the reported results, in which efficiency values are around 37% when the duty cycle is 0.05.

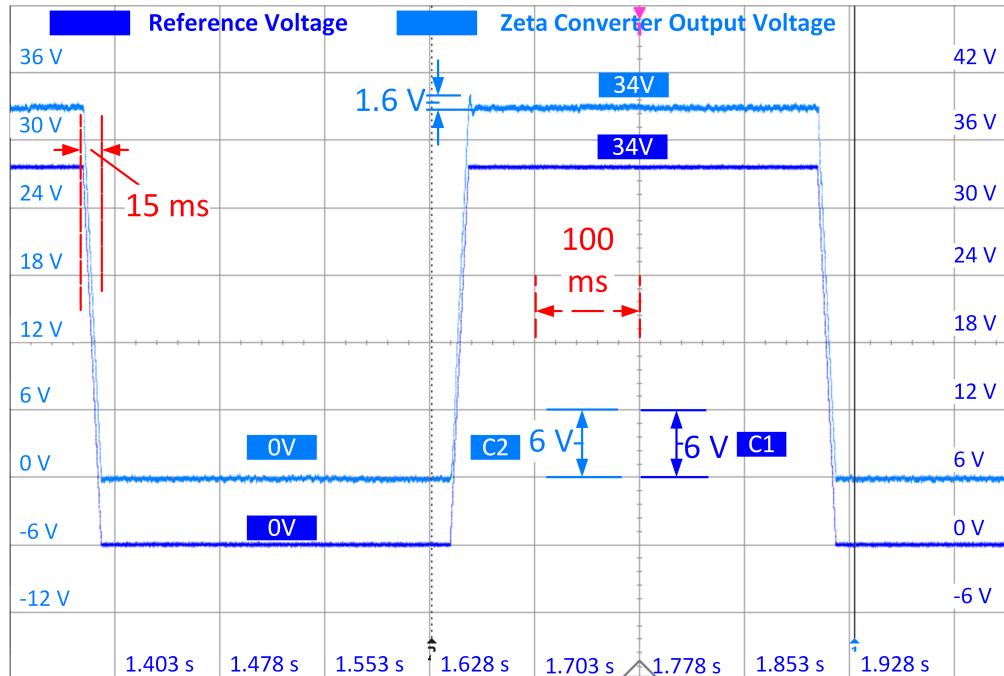
At high-duty cycles, the efficiency degradation can be attributed to capacitor charging dynamics and inductor-related limitations. Despite the ideal model for transistors in the PLECS in which the power transistors act as a resistor when the gate voltage is greater than 0 (resistor when on, open circuit when off), the output voltage does not increase proportionally with the duty cycle as expected from the theoretical relationship $v_{out} = \frac{v_{in} \cdot D}{1-D}$. For instance, at a duty cycle of 0.95, the theoretical output voltage should be 532V, given an input voltage of 28V, but the RT Box 1 indicates a value of 90.33V. This significant discrepancy suggests that the capacitor is not fully charging during the switching cycles, leading to incomplete energy transfer. Additionally, the inductor may not transfer sufficient energy to the load within the switching period, causing further differences between the ideal model and the physical system.

The efficiency curve peaks around mid-range duty cycles (0.5 to 0.7), where the balance between input power and resistive losses is optimized. For example, at a 0.6 duty cycle, the efficiency reaches approximately 83.68%, the highest observed efficiency for that loading condition. This analysis highlights the need to consider both low- and high-duty cycle effects when designing and optimizing power converters to ensure maximum efficiency across the entire operating range.

Next, the efficiency measurements were continued by focusing on the effect of load changes on the efficiency, as shown in Figure 4.12. At high resistance values, the efficiency is reduced, primarily due to high resistive losses relative to the output power. When the load resistance is low, the current through the converter increases significantly, leading to a substantial voltage drop across the power transistors and the capacitor's series resistance determined by its ESR. This causes the output voltage to drop, which in turn reduces the efficiency. High current levels worsen resistive losses, thus degrading the overall efficiency. By varying the duty cycle and load resistance, the system achieved a peak efficiency of 94% at a load resistance of 10 Ω , corresponding to a load current of 3A.

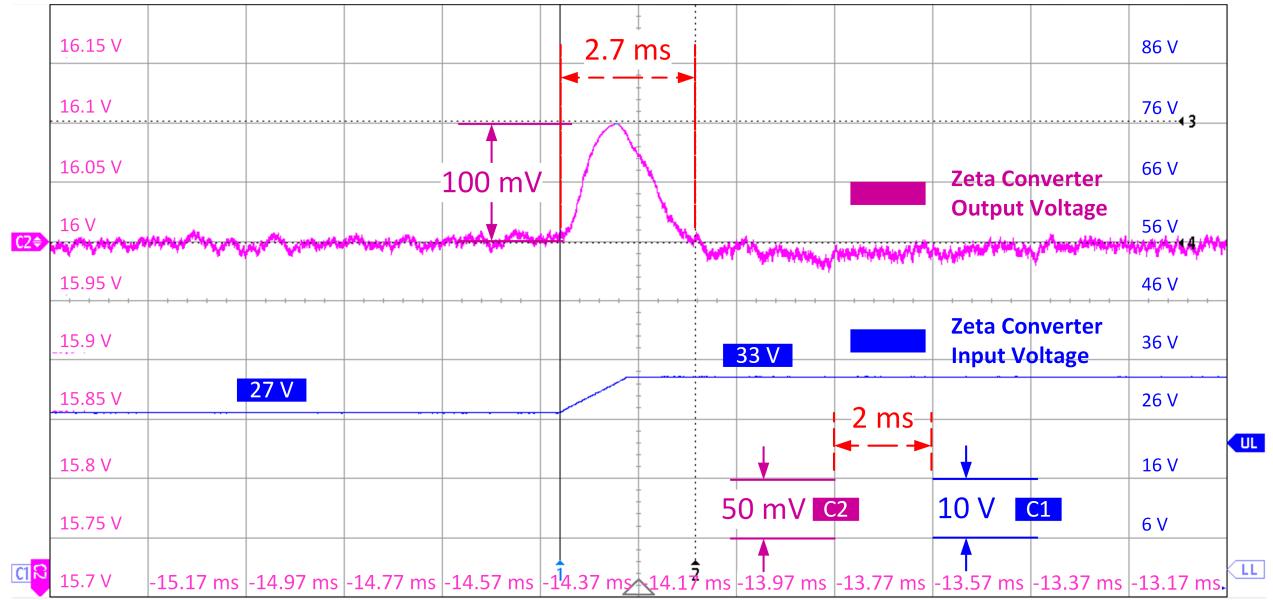


(a) System response to a reference voltage change from 6V to 34V with a load resistance of $100 \Omega^*$.

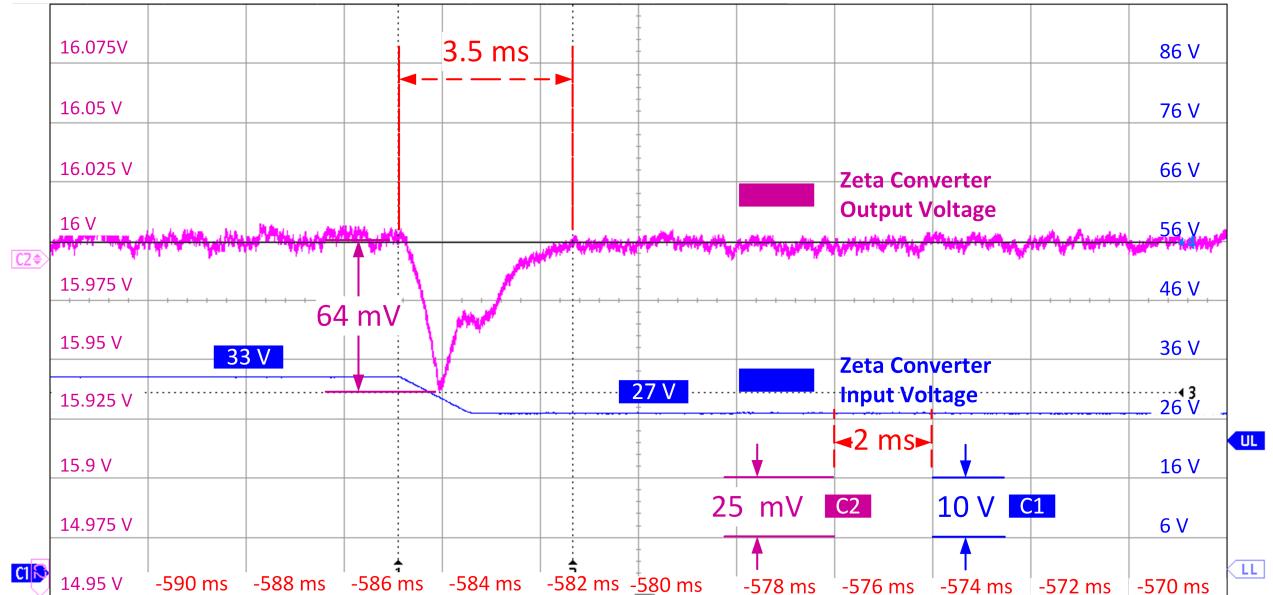


(b) System startup response with a reference voltage change from 0V to 34V and a load resistance of $10 \text{ k}\Omega^*$.

FIGURE 4.13 System responses for a Zeta converter : (a) reference tracking showing both buck and Zeta modes (pink curve - left y-axis, blue curve - right y-axis), and (b) startup response (light blue curve - left y-axis, dark blue curve - right y-axis).



(a) System response to a line regulation change from 27V to 33V*.

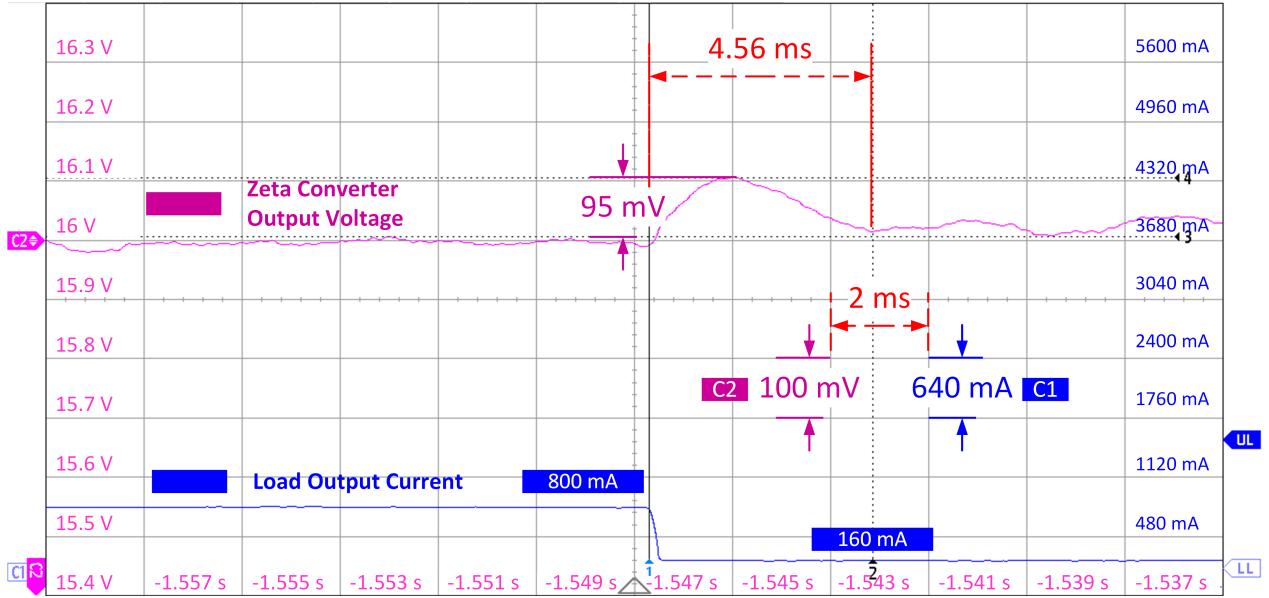
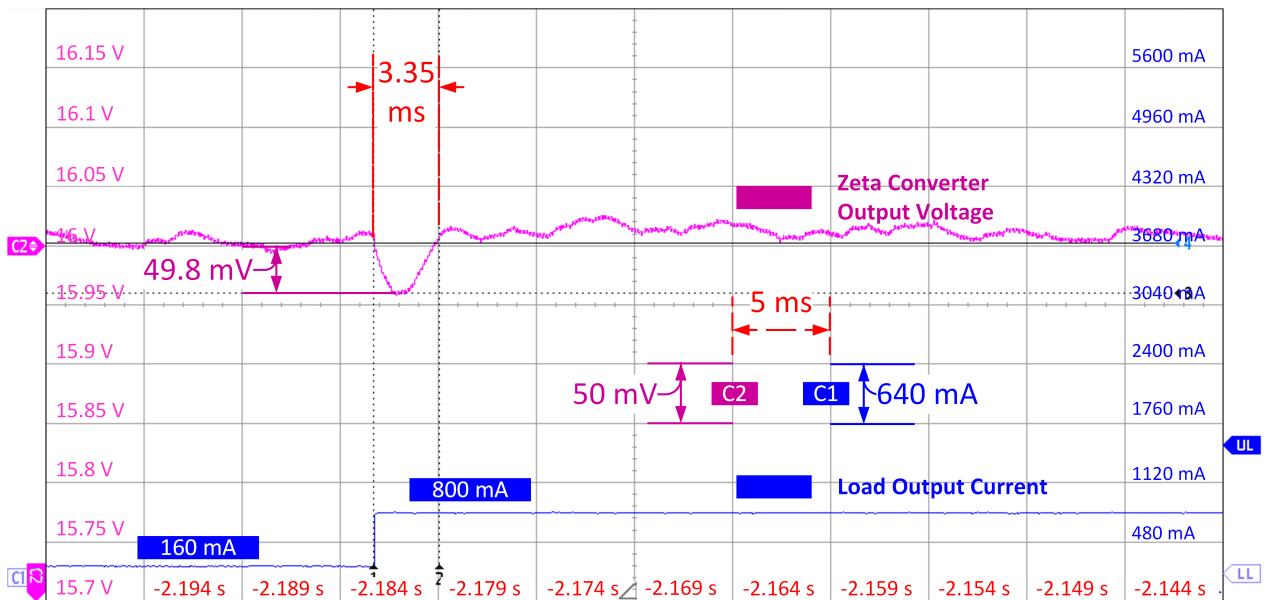


(b) System response to a line regulation change from 33V to 27V*.

FIGURE 4.14 Closed-loop transient line regulation for a Zeta converter response to a 6V change in input voltage : (a) with source changing from 27V to 33V (pink curve and left y-axis, blue curve, and right y-axis) and (b) source changing from 33V to 27V, with a 16V reference voltage and load resistance of 100Ω .

The second set of measurements conducted was reference tracking. In this setup, a reference signal was generated from the RT Box 1, and the output of the Zeta converter was measured. The input voltage of the Zeta converter was set at 28 V. The load resistance was set at $100\ \Omega$, then the reference signal was varied from 6 V to 34 V. Figure 4.13a shows that the Zeta converter (Pink - left y-axis) successfully tracked the reference signal (Blue - right y-axis), verifying its buck functionality at 6 V and boost functionality at 34 V. The peak overshoot was measured at 3.9 V, with a settling time of 12.5 ms. A similar set of measurements was conducted to evaluate the system's startup response, showcasing the versatility of the proposed Zeta converter under varying operating conditions. In this test, the reference voltage was set to drop to 0 V, and the load resistance was increased to $10\ k\Omega$. As shown in Figure 4.13b, the Zeta converter (Light blue - left y-axis) successfully tracked the reference signal (Dark blue - right y-axis) with a reduced overshoot of 1.6 V. This reduction in overshoot is attributed to the higher load impedance, which moderates the converter's response and results in smoother startup behavior. It should be noted that because the power stage and load were modeled using a PLECS, the limitation in output current was primarily due to the IR drop across the ON resistance of the power stage and the inductor and capacitor series resistances. An attempt was made to replicate the reference tracking experiment from 0 V to 34 V with a 5Ω load. Still, the performance was unsatisfactory due to the reduction in phase margins, which affected the converter's ability to handle the lower load impedance. However, although not shown in the figure, we achieved good performance at 5Ω when the target output voltage was reduced to 20V, indicating the converter's capability to adapt under certain constraints.

The next test conducted was the line regulation. The same parameters were maintained as in the first reference tracking test. However, this time, the reference signal was kept fixed at 16 V, and the Zeta converter input voltage was varied from 27 V to 33 V (Figure 4.14a) and then from 33 V back to 27 V (Figure 4.14b). For a given duty cycle of the PWM signal, when the input voltage of the power stage increases, the Zeta converter output voltage initially increases, surpassing the reference. The control loop then reduces the output voltage and returns it to its target value. During this period, the output voltage increases by 100 mV, which took around 2.7 ms to return to its nominal value, as shown in Figure 4.14a. The opposite occurs when the input voltage decreases from 33 V to 27 V. In this case, the peak undershoot is 64 mV, which took 3.5 ms to settle, as shown in Figure 4.14b.

(a) System response to a load regulation change from 800mA to 160mA¹.

(b) System response to a load regulation change from 160mA to 800mA*.

FIGURE 4.15 Closed-loop transient load regulation for a Zeta converter response to a 640mA change in load current : (a) with current changing from 800mA to 160mA (pink curve and left y-axis, blue curve, and right y-axis) and (b) load current changing from 160mA to 800mA, with a 16V reference voltage and an input voltage of 28V.

The last test conducted was the load regulation. The same parameters were maintained as

in the line regulation test. However, the Zeta converter input voltage was kept at 28 V this time. The load current was varied from 800 mA to 160 mA (Figure 4.15a) and then from 160 mA back to 800 mA (Figure 4.15b). For a given duty cycle of the PWM signal, when the load current of the power stage decreases, the Zeta converter output voltage initially increases, surpassing the reference. The control loop then activates to reduce the output voltage and return it to its target value. During this period, the output voltage increases by 95 mV, which took around 4.56 ms to return to its nominal value, as shown in Figure 4.15a. The opposite occurs when the load current increases from 160 mA to 800 mA. In this case, the peak undershoot is 49.8 mV, which took 3.35 ms to settle, as shown in Figure 4.15b.

To quantify the transient performance of the closed-loop system and make a proper comparison with papers using different parameters of the power stage and the controller, two parameters were introduced : the normalized transient line regulation (NT_{line}) and the normalized transient load regulation (NT_{load}). They are defined as follows :

$$NT_{line} = \frac{\Delta V_{out} \times \text{Number of Cycles to Recover}}{\Delta V_{in}}$$

$$NT_{load} = \frac{\Delta V_{out} \times \text{Number of Cycles to Recover}}{\Delta I_{load}}$$

where :

- ΔV_{out} is the change in output voltage during the transient.
- ΔV_{in} is the change in input voltage causing the transient.
- ΔI_{load} is the change in load current causing the transient.
- Number of Cycles to Recover is the number of switching cycles required for the output to return to its steady-state value, calculated as the product of the switching frequency f_{sw} and the recovery time T_{rec} .

NT_{line} and NT_{load} represent the ratio of the output voltage deviation to the input voltage change or load current change and the recovery time measured in cycles. Smaller values indicate better performance, as they signify that the system stabilizes quickly and with minimal deviation when subjected to significant source voltage or load variations. These parameters offer a fair comparison by normalizing transient response characteristics, which makes assessing different controllers' effectiveness easier regardless of specific operating conditions or configurations.

While steady-state line and load regulation are commonly implemented in the literature [15], their values are less relevant because an RT Box 1 was used instead of discrete components for the power stage, eliminating wire IR losses.

The performance metrics were assessed under various testing conditions to thoroughly evaluate the system's dynamic behavior, primarily focusing on the normalized line and load transients. The line and load regulation tests were repeated across various switching frequencies to further analyze the system's stability under different operating conditions, as illustrated in Figure 4.16. The experiment aimed to achieve two objectives : first, to evaluate the Zeta converter's performance at different frequencies, and second, to validate the proposed normalized parameters—normalized load regulation and normalized line regulation—as reliable metrics for system assessment. While it was initially anticipated that these transients would remain consistent across varying conditions, the results revealed some minor variations. However, such slight deviations do not significantly impact the system's performance. The observed fluctuations can likely be attributed to the frequency-dependent characteristics of the inductor and capacitor, affecting energy transfer efficiency during transients. Despite these variations, the system demonstrated consistent and stable regulation, underscoring the robustness of the design and confirming the validity of the normalized transient parameters across a broad range of operating frequencies.

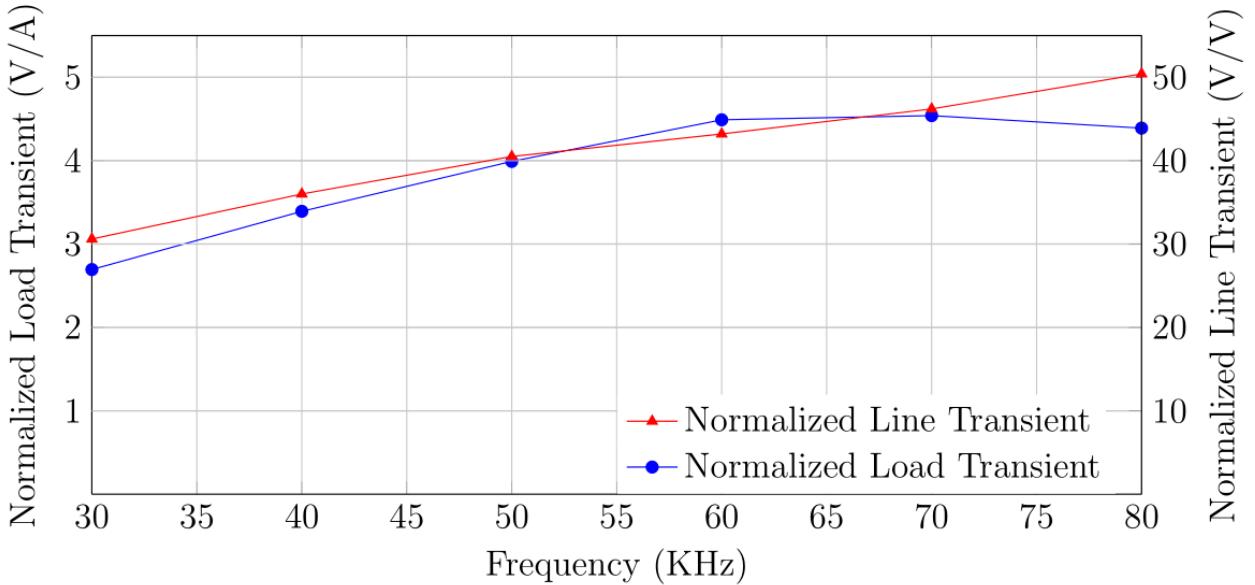


FIGURE 4.16 Normalized Line and Load Transient (NLT) values of the Zeta converter under various frequencies.

The performance of this work is compared with other references in the literature in Table 4.4. It presents various controllers' performance metrics, particularly emphasizing the normalized line and load transients and the peak efficiency.

Table 4.4 shows that this work and the work in [142] were implemented using CMOS techno-

logy, while the other works used discrete components. The control strategies vary significantly between each work, ranging from voltage mode control [142], current mode control [143], dual control loop strategies [143,144], to sliding mode control [145]. The switching frequency, input voltage, output voltage, and load resistance differ significantly between each design.

The line transient response provides critical information. Despite being subjected to the most significant input voltage change, the SMC controller achieved the lowest output voltage change but at the expense of a considerable recovery time. The normalized transient line regulation could not be obtained for the SMC controller as its switching frequency is not constant. Compared to other references, this work achieved the best normalized transient response, demonstrating minimal output voltage change and the fastest recovery time relative to significant input variations.

Regarding load regulation, the system achieved the lowest voltage spikes in response to significant changes in load current. The system performed second in normalized transient load regulation among the other references. The best one is [142], requiring fewer cycles to achieve recovery. Regarding efficiency, while the reported values across various studies were commendable, [144] achieved a notable peak efficiency of 94.2%. Our work closely follows with a peak efficiency of 94% at a 3A load, demonstrating highly competitive performance and validating the effectiveness of our control strategy.

This work demonstrates superior performance in normalized transient line and load regulation, indicating that the system stabilizes quickly and with minimal deviation. These results, combined with competitive efficiency, highlight the proposed controller's robustness and effectiveness in practical applications.

TABLEAU 4.4 Comparison of Various Controllers

Reference	[142]	[144]	[143]	[146]	[145]	This Work
CMOS technology	0.25 HV	Discrete	Discrete	simulation	Discrete	X-Fab 0.18 HV
Controller feedback	voltage	dual	dual	current	SMC	voltage
F_{sw} (KHz)	500	100	50	20	N/A	85
V_g (V)	9 - 21	48	9 ^(b)	10 ^(b)	15 ^(b)	28
V_o (V)	6	400	129 ^(b)	15 ^(b)	100 ^(b)	0 - 34
R_L (Ω)	$30 \leftrightarrow 300$	$1.39 \leftrightarrow 533^{(a)}$	$24^{(b)}$	$1 \leftrightarrow 1000$	$1000^{(b)}$	$10 \leftrightarrow 10000$
Core Area (mm²)	1.22	N/A	N/A	N/A	N/A	0.069
Line Transient (V)	N/A	$48 \leftrightarrow 58$	$9 \leftrightarrow 15$	$10 \rightarrow 18$	$0 \rightarrow 100$	$27 \leftrightarrow 33$
\pm Spike (mV)	N/A	N/A	1000	$750^{(a)}$	4	$-64 \leftrightarrow 100$
T_{rec} (μs)	N/A	N/A	5000	$7500^{(a)}$	14000	3100
Normalized Line Transient	N/A	N/A	41.66	14	N/A	4.39
Load Transient (mA)	± 980	± 3000	± 750	+120	± 166	± 640
\pm Spike (mV)	± 250	± 10000	$700^{(a)}$	$250^{(a)}$	$1700^{(a)}$	$+95 -50$
T_{rec} (μs)	26-30	4000	$30000^{(a)}$	$5000^{(a)}$	$10000^{(a)}$	4000
Normalized Load Transient	3.31	1333	1400	208	N/A	50.4
Peak Efficiency (%)	86.4 @ 500mA	94.2 @ 240W	N/A	N/A	N/A	94 @ 3A

^a Estimated from paper plots

^b Nominal values mentioned in the paper

4.8 Conclusion

This paper presented a systematic approach for controlling a Zeta power converter using a PLL-based controller. This work highlights the versatility and robustness of the Zeta converter in applications requiring reliable voltage regulation under fluctuating conditions. The proposed model considers essential parameters such as the ON resistance of power transistors and inductor series resistance, ensuring accurate system behavior representation.

The effectiveness of the control strategy was demonstrated through extensive measurements and empirical validation using the PLECS RT Box 1 combined with a prototype integrated

circuit fabricated with the X-Fab 180nm technology. The proposed graphical design approach using Bode plots facilitated intuitive controller tuning, achieving an excellent tradeoff between stability and performance.

Experimental results showed that the proposed system achieved superior normalized transient line and load regulation, with minimal deviation and quick stabilization under significant input voltage and load variations. The efficiency measurements indicated that the system performs exceptionally well across a wide range of duty cycles and load resistances, achieving a peak efficiency of 94% with a load resistance of $10\ \Omega$.

The PLL-based Zeta converter control approach offers a promising solution for renewable energy systems, automotive power distribution grids, and other applications demanding consistent voltage regulation. Future research will focus on further optimizing the control strategy and exploring its application in more complex power management scenarios.

CHAPITRE 5 Intégration des modèles thermiques dans les convertisseurs CC-CC pour une conception sensible à la température

5.1 Introduction

Nos travaux antérieurs ont principalement porté sur les stratégies de conception et de commande des convertisseurs CC-CC, avec un accent particulier sur les topologies abaisseur et Zeta. Dans ce contexte, l'importance de la gestion thermique, en particulier dans les applications industrielles où les convertisseurs sont exposés à des conditions thermiques sévères et fluctuantes, est devenue de plus en plus évidente. Pour relever efficacement ces défis, deux approches principales sont cruciales.

La première consiste à optimiser la dissipation thermique, en minimisant la résistance thermique des composants critiques grâce à des méthodes de refroidissement efficaces, telles que les systèmes de refroidissement liquide [93]. Cela évite les surcharges thermiques et prolonge la durée de vie du convertisseur.

La deuxième approche, tout aussi importante, implique la conception de systèmes thermosensibles. En effet, les fluctuations de température influencent directement les caractéristiques électriques des composants clés tels que les inductances, les condensateurs et les transistors de puissance. Ces variations peuvent affecter les performances globales du convertisseur, rendant l'intégration de capteurs thermiques essentielle.

Les capteurs thermiques jouent un rôle central dans la gestion des incertitudes résultant des variations de température. Ces incertitudes peuvent avoir un impact significatif sur les caractéristiques des composants, telles que les inductances, les capacités et les résistances. En permettant la collecte de données en temps réel, les capteurs fournissent des informations essentielles qui contribuent à ajuster les stratégies de contrôle. Sans ces données, les variations thermiques peuvent entraîner des performances sous-optimales, voire une instabilité du système.

Étant donné que la température est un facteur majeur d'incertitude des paramètres dans les convertisseurs CC-CC, il est impératif d'adopter une approche de gestion proactive. Cela implique l'intégration de capteurs thermiques et de modèles thermiques, qui peuvent améliorer considérablement la stabilité et l'efficacité du convertisseur en temps réel en ajustant les paramètres de contrôle en fonction des conditions thermiques changeantes.

5.2 Capteurs thermiques pour gérer l'incertitude et les variations de température

L'intégration de capteurs thermiques dans la conception de modules de commande pour des convertisseurs CC-CC est un élément clé pour gérer les incertitudes liées aux variations de température. Ces incertitudes impactent les caractéristiques électriques des composants critiques tels que les inductances, les condensateurs et les transistors. Les capteurs thermiques, en fournissant des données en temps réel sur les variations de température, jouent un rôle fondamental dans l'élaboration de stratégies de contrôle précises. Ces stratégies permettent d'ajuster le fonctionnement du convertisseur en fonction des données thermiques collectées, ce qui est indispensable pour maintenir des performances optimales. Sans ces données en temps réel, les changements induits par la température ne peuvent être correctement pris en compte, ce qui pourrait entraîner des performances sous-optimales ou même l'instabilité du système.

La température est un facteur clé qui introduit des incertitudes paramétriques dans les convertisseurs CC-CC. Lorsque les composants chauffent, leurs caractéristiques – comme l'inductance, la capacité et la résistance – changent de manière dynamique. Par exemple, les inductances et les condensateurs voient leur comportement évoluer de manière significative sous stress thermique, ce qui affecte les performances globales du convertisseur. Sans mécanismes de détection et de contrôle adéquats, ces variations peuvent entraîner un fonctionnement inefficace, des pertes énergétiques excessives ou, dans le pire des cas, endommager le convertisseur, un scénario à éviter à tout prix.

Pour relever ce défi, plusieurs approches de recherche ont exploré l'intégration de systèmes Hardware-in-the-Loop (HIL) afin d'améliorer la robustesse des stratégies de contrôle dans des conditions de fonctionnement variables, y compris les incertitudes paramétriques causées par les variations de température. Les systèmes HIL simulent en temps réel le comportement dynamique du convertisseur, permettant de valider les stratégies de contrôle dans différents scénarios, y compris la dégradation des composants et les incertitudes liées aux changements de température. Cette capacité en temps réel permet des ajustements dynamiques des paramètres de contrôle pour garantir que le système maintienne des performances optimales malgré les variations de comportement des composants [147, 148].

Par exemple, le contrôle prédictif adaptatif (CPA) a été employé dans des environnements HIL pour ajuster dynamiquement des paramètres de contrôle tels que le cycle de service, les gains de contrôle et la tension de référence en réponse aux changements en temps réel des composants du système. En intégrant les données de température dans ces modèles, le

CPA permet une optimisation continue des performances du convertisseur, même en présence d'incertitudes importantes dues aux variations thermiques.

Une autre approche cruciale est le contrôle H-infini, reconnu pour son efficacité dans la gestion des systèmes soumis à des incertitudes bornées sur une large plage de fréquences. Cette méthode de contrôle minimise les effets des perturbations dans les pires scénarios, ce qui la rend particulièrement fiable pour la gestion des fluctuations thermiques dans les convertisseurs CC-CC [149]. En se concentrant sur 'l'atténuation des perturbations les plus défavorables', le contrôle H-infini assure la stabilité même lorsque les caractéristiques des composants varient en raison des variations de température.

Toutefois, les approches traditionnelles qui appliquent une incertitude uniforme de $\pm 20\%$ sur les valeurs des composants ne parviennent souvent pas à capturer les pires scénarios. En effet, les résultats les plus défavorables ne résultent pas toujours de simples variations uniformes, mais plutôt de combinaisons spécifiques de variations à travers plusieurs composants. Par exemple, une augmentation simultanée de 10% de la capacité et une diminution de 15% de l'inductance peuvent avoir un effet plus préjudiciable que l'application d'une variation uniforme de $\pm 20\%$ sur les deux composants. Par conséquent, en introduisant une approche basée sur des boucles générant des variations aléatoires pour chaque composant, nous explorons systématiquement une large gamme de configurations possibles, identifiant les combinaisons qui pourraient conduire à la dégradation des performances dans les pires cas.

5.2.1 Gestion thermique dans les convertisseurs CC-CC

Une méthode largement adoptée pour la gestion thermique des systèmes consiste à optimiser la dissipation de chaleur afin de prévenir la surchauffe et de limiter la dégradation des performances dues aux variations de température. La première étape de ce processus est d'analyser les pertes de puissance totales au sein du système, en particulier dans les convertisseurs CC-CC synchrones, où les transistors de puissance contribuent aux pertes les plus significatives, suivis des pertes dans les condensateurs et les inducteurs [100, 150]. Une fois ces pertes déterminées, il est crucial de calculer la résistance thermique entre la jonction et l'environnement et de l'optimiser pour garantir que la température de jonction reste dans des limites de fonctionnement sûres [151, 152].

Un composant clé de cette optimisation thermique est la conception et la sélection de dissipateurs thermiques. Les dissipateurs jouent un rôle essentiel dans la dissipation de la chaleur générée par les composants de puissance, protégeant ainsi le système contre la surcharge thermique. Dans des applications pratiques, le choix du matériau et la conception du dissipateur sont déterminants. Asimakopoulos [153] a réalisé une étude comparative entre les dissipateurs

en aluminium et en cuivre. Bien que le cuivre offre généralement de meilleures performances thermiques en raison de sa conductivité thermique supérieure, l'aluminium a démontré des performances presque équivalentes dans cette application spécifique. Cela est principalement dû à la haute capacité thermique spécifique de l'aluminium, qui lui permet de stocker plus de chaleur, compensant ainsi sa conductivité thermique inférieure. De plus, l'étude a conclu que l'augmentation de l'épaisseur du dissipateur améliore son efficacité, mais seulement jusqu'à un certain point ; au-delà de cette limite, une épaisseur supplémentaire offre peu d'avantages supplémentaires en termes de contrôle de la température de jonction et d'amélioration de la durée de vie du système.

Différentes méthodes ont été mises en œuvre pour améliorer davantage la dissipation de la chaleur. Par exemple, [98] a utilisé un dissipateur monté sur la face inférieure du circuit imprimé, complété par de multiples vias thermiques, ce qui a considérablement amélioré la dissipation de la chaleur. Par ailleurs, Mohseni [101] a mis en œuvre une stratégie de refroidissement par le haut avec des transistors GaN, où la chaleur est dissipée à travers la pastille thermique supérieure au-dessus du transistor plutôt que par le circuit imprimé, qui a généralement une résistance thermique plus élevée. La chaleur est ensuite transférée vers un dissipateur thermique via un matériau d'interface thermique, optimisant ainsi le processus de refroidissement.

Une autre approche avancée de la gestion thermique est la méthode d'identification des paramètres thermiques en ligne pour les MOSFET dans les convertisseurs CC-CC, proposée par [154]. Cette méthode consiste à perturber le courant de l'inducteur, à mesurer la température du boîtier et à calculer la dissipation de puissance pour identifier les paramètres thermiques des MOSFET. L'importance de cette approche réside dans sa capacité à estimer la température de jonction avec précision sans interrompre le fonctionnement du convertisseur, ce qui la rend très pratique pour les applications en temps réel. Cela garantit une gestion thermique fiable, en particulier dans les applications à haute puissance et à commutation à haute fréquence, en permettant l'identification précoce des problèmes thermiques potentiels et l'ajustement de la stratégie de gestion thermique en conséquence.

L'intégration de boîtiers thermiquement optimisés pour les transistors à haute mobilité électronique GaN (HEMT), telle que discutée par [155], offre une autre amélioration significative en matière de gestion thermique. Cette étude met en avant le développement de boîtiers mono-circuits asymétriques avec pour objectif de réduire la résistance thermique et d'améliorer la dissipation de chaleur grâce à une diffusion thermique directe. Un boîtier optimisé a démontré une réduction de 20% de la résistance thermique par rapport aux boîtiers disponibles dans le commerce, ce qui le rend idéal pour les applications à haute densité de

puissance et à fort courant. Cette approche améliore non seulement les performances thermiques, mais offre également une plus grande flexibilité de conception dans les convertisseurs de puissance, permettant une efficacité accrue et une durée de vie opérationnelle prolongée dans des environnements exigeants.

De plus, Gao [99] a mené une analyse thermique en régime permanent et une optimisation de la disposition des convertisseurs CC-CC, où ils ont utilisé un modèle de simulation thermique 3D à l'aide de SolidWorks et d'ANSYS. Leur étude a révélé qu'optimiser la disposition des composants de puissance réduisait considérablement le couplage thermique entre les composants générant beaucoup de chaleur, tels que les transformateurs et les interrupteurs de puissance. Cette optimisation a conduit à une distribution de température plus uniforme et à une réduction de la température maximale dans le module, améliorant ainsi la fiabilité et la longévité opérationnelle du convertisseur.

En plus de l'optimisation des dissipateurs thermiques, une autre approche consiste à concevoir des systèmes avec des composants spécifiquement adaptés aux applications à haute température. Dey [98] a utilisé des transistors de puissance intégré sur carbure de silicium (SiC) et des inducteurs à noyau torique magnétique à haute température qui présentent une dégradation minimale de l'inductance, seulement 4,5% à 200°C par rapport à leur valeur nominale à 25°C. Des condensateurs résistants à haute température ont également été sélectionnés pour minimiser les courants de fuite et maintenir une capacité stable.

Enfin, l'intégration du contrôle de la température dans la boucle de rétroaction du système est cruciale pour une gestion thermique dynamique. Plusieurs auteurs [102, 156, 157] ont développé une stratégie de contrôle en mode tension et en mode courant pour un convertisseur abaisseur-élévateur à trois niveaux. À l'aide de simulations PLECS, ils ont démontré que la température de jonction augmente de manière linéaire avec la fréquence de commutation et de manière non linéaire avec la puissance de sortie. Pour prévenir la surchauffe, ils ont utilisé un contrôleur PI qui ajuste la fréquence de commutation en fonction des relevés de température. Cependant, cette approche était limitée à la simulation et l'implémentation pratique des capteurs de température et de leur placement n'a pas été abordée.

5.2.2 Gestion thermique des inducteurs

Les inducteurs jouent un rôle clé dans les performances des convertisseurs CC-CC, servant de composants essentiels pour le stockage d'énergie et l'efficacité de conversion. Cependant, les variations thermiques affectent significativement leurs performances, rendant la gestion thermique un aspect crucial de la conception des convertisseurs CC-CC. Une gestion thermique efficace permet aux inducteurs de fonctionner dans des limites de température sûres,

évitant ainsi les emballements thermiques et la dégradation des performances [158].

Les pertes dans les inducteurs peuvent être classées en pertes par conduction, pertes dans le noyau et pertes dans l'entrefer, toutes influencées par la géométrie de l'inducteur et le courant qui le traverse [159, 160]. Lorsque les inducteurs fonctionnent avec une faible ondulation de courant, les variations d'inductance sont minimes. Cependant, des ondulations de courant plus importantes peuvent provoquer des fluctuations de la valeur de l'inductance pendant chaque période de commutation, ce qui peut entraîner des problèmes de performance [161]. Les variations de température aggravent ces problèmes, en particulier dans les inducteurs en ferrite utilisés dans les convertisseurs à haute densité de puissance, entraînant des changements significatifs du profil d'inductance.

Diverses stratégies de conception sont mises en œuvre pour atténuer les pertes thermiques et gérer la montée en température. Une approche efficace consiste à utiliser des inducteurs couplés, qui réduisent l'ondulation de courant et, par conséquent, diminuent les pertes dans le noyau et les enroulements, ce qui se traduit par une génération de chaleur réduite au sein de l'inducteur [151, 162]. Une autre stratégie est l'implémentation de cellules de convertisseur entrelacées, où des cellules parallèles avec une commutation périodique déterminent quelles cellules sont actives, améliorant ainsi les performances thermiques en réduisant les ondulations du courant de sortie [163, 164]. Cette approche d'entrelacement, combinée à une modélisation thermique précise, peut améliorer considérablement les performances thermiques des convertisseurs.

Le choix du matériau du noyau influence considérablement les performances thermiques des inducteurs. Des études comparant différents matériaux de noyau, tels que la ferrite, la poudre de fer et les noyaux nanocristallins, ont montré que les noyaux en ferrite sont particulièrement efficaces pour réduire les pertes par courants de Foucault, une source substantielle de chaleur dans les inducteurs [165]. Cette réduction des pertes conduit à une meilleure stabilité thermique et à une efficacité accrue, ce qui rend la sélection du matériau du noyau cruciale dans la conception d'inducteurs capables de fonctionner à des températures élevées sans dégradation.

La caractérisation précise et la modélisation des profils d'inductance dépendant de la température sont essentielles pour prédire le comportement thermique des convertisseurs dans diverses conditions de fonctionnement. Cette compréhension permet un contrôle précis et une gestion des effets thermiques dans le convertisseur [158]. Par exemple, Kimura [151] présente un modèle thermique complet pour les inducteurs, prenant en compte à la fois les pertes dans le noyau et dans les enroulements. Ce modèle prédit avec précision l'augmentation de température, facilitant ainsi les ajustements de conception pour minimiser le stress thermique.

De même, Scire [161] a développé un modèle d'inductance dépendant de la température et du courant, exprimé comme suit :

$$L = L_0 (1 + a_0 T) + L_1 (1 + a_1 T) i_L + L_2 (1 + a_2 T) i_L^2 + L_3 (1 + a_3 T) i_L^3 \quad (5.1)$$

où $L_0, L_1, L_2, L_3, a_0, a_1, a_2$ et a_3 sont des paramètres obtenus par des simulations LABVIEW.

La complexité des dynamiques thermiques dans les inducteurs couplés, qui impliquent plusieurs enroulements sur un noyau magnétique, ajoute une autre couche de défi. Une analyse thermique détaillée est nécessaire pour garantir des performances fiables, car les interactions entre les enroulements et le noyau, ainsi que les effets de la fréquence et du courant continu, peuvent influencer significativement le comportement thermique [166]. Des techniques de modélisation avancées et des méthodes de mesure thermique sont essentielles pour optimiser la conception des inducteurs et garantir un fonctionnement efficace dans des conditions thermiques variables.

De plus, des approches innovantes telles que les schémas de contrôle thermique actif (CTA) ont été proposées pour les convertisseurs CC-CC basés sur GaN. Par exemple, Prasobhu et al. ont introduit un schéma CTA axé sur la réduction des cycles thermiques et la fatigue des joints de soudure en contrôlant les taux de montée des dispositifs GaN sans modifier la fréquence de commutation du convertisseur. Cette méthode minimise les cycles thermiques, améliorant ainsi la fiabilité et prolongeant la durée de vie du convertisseur [167].

5.3 Travail expérimental : analyse du diagramme de Bode avec variations de température

Pour approfondir l'impact des variations thermiques sur les convertisseurs CC-CC, nous avons minutieusement mené une analyse expérimentale en utilisant un convertisseur Zeta en configuration boucle fermée. En nous appuyant sur des études précédentes, il est clair que la conception et le fonctionnement de tels convertisseurs doivent tenir compte des variations thermiques. Les fluctuations de température entraînent des changements dans les valeurs des composants clés, telles que la capacité, l'inductance et la résistance, qui peuvent affecter de manière significative les performances de l'étage de puissance.

Une approche proactive pour traiter ces effets consiste à modéliser l'incertitude dans les valeurs des composants, en tenant compte des variations dues aux processus de fabrication et aux fluctuations de température. Une autre étape cruciale consiste à évaluer la température en régime permanent du système de convertisseur Zeta et à utiliser les données de

température résultantes pour modéliser les changements dans les valeurs des composants. En intégrant ces considérations thermiques, l'analyse expérimentale fournit une compréhension approfondie de la manière dont les variations de température influencent le comportement du convertisseur, renforçant l'importance d'une gestion thermique robuste pour maintenir la stabilité et l'efficacité du système.

Un script Python a été développé pour générer des diagrammes de Bode, qui visualisent la réponse en fréquence du convertisseur. Ce script a été amélioré pour intégrer les effets des variations de température sur les composants clés tels que les inducteurs, les condensateurs et les transistors.

Les résultats expérimentaux ont montré que les fluctuations de température modifient de manière significative les performances du convertisseur, en particulier en ce qui concerne les marges de gain et de phase. À mesure que la température augmente, les paramètres de performance tels que les marges de gain et de phase subissent une dégradation notable, soulignant la sensibilité du convertisseur aux conditions thermiques. Cette sensibilité est principalement attribuée à la dépendance à la température des caractéristiques des composants, en particulier dans les semi-conducteurs et les composants passifs.

5.3.1 Analyse des marges de gain et de phase

Dans cette étude, nous avons cherché à analyser l'impact de l'incertitude sur les performances du convertisseur CC-CC, en tenant compte spécifiquement des variations de température qui peuvent affecter de manière significative le comportement des composants. Pour représenter fidèlement les conditions du monde réel, il était essentiel d'appliquer des variations à la fois positives et négatives à chaque valeur de composant, simulant les incertitudes inhérentes aux tolérances de fabrication, aux effets thermiques et au vieillissement. Cette approche complète nous permet de capturer un large éventail de scénarios opérationnels et d'identifier les problèmes de performance potentiels dans diverses conditions thermiques.

Il est important de noter que l'application simple d'une variation uniforme de +20% ou -20% à toutes les valeurs des composants ne conduit pas nécessairement au pire scénario. En fait, les résultats les plus défavorables proviennent souvent de combinaisons spécifiques de variations entre différents composants. En exécutant une boucle qui génère des variations aléatoires pour chaque composant, nous pouvons explorer systématiquement ces combinaisons, identifiant ainsi les configurations qui pourraient potentiellement conduire à l'instabilité ou à la dégradation des performances.

Le processus itératif est essentiel, car il explore non seulement ces scénarios potentiellement

défavorables, mais permet également d'analyser statistiquement comment ces variations affectent la stabilité du système, caractérisée par les marges de gain et de phase. Chaque itération représente une configuration unique du convertisseur, incorporant différentes valeurs basées sur les incertitudes définies.

La Figure 5.1 présente les diagrammes de Bode générés pour 400 itérations, illustrant la réponse en fréquence du convertisseur alors que chaque itération reflète les incertitudes appliquées. Les marges de gain et de phase pour chaque variation ont été extraites des diagrammes de Bode générés. Fait surprenant, malgré l'introduction d'incertitudes, toutes les marges calculées sont restées dans des plages stables. Cette constatation suggère que la stratégie de contrôle mise en œuvre dans la conception du convertisseur maintient efficacement la stabilité du système malgré des fluctuations thermiques importantes.

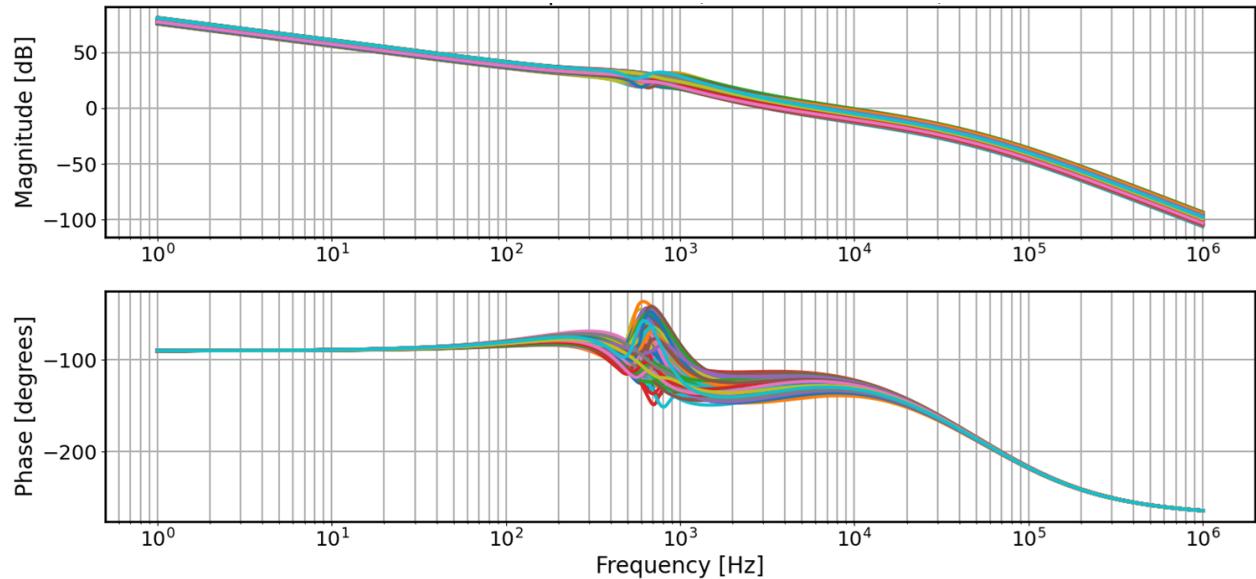


FIGURE 5.1 Effet de $\pm 20\%$ d'incertitude sur le diagramme de Bode en boucle ouverte

Le Tableau 5.1 résume les effets de l'incertitude sur les marges de gain et de phase pour différentes variations aléatoires. Il est évident, à partir du tableau, que bien que la plupart des cas aient maintenu des marges stables, certaines configurations ont produit des marges de gain ou de phase plus faibles, indiquant des vulnérabilités potentielles dans des scénarios spécifiques.

Ces informations renforcent la nécessité d'intégrer des considérations thermiques dans la conception et le contrôle des convertisseurs CC-CC. Dans la section suivante, nous explorerons l'analyse de la réponse temporelle, qui quantifie davantage les effets des variations thermiques sur les performances dynamiques.

TABLEAU 5.1 Effet de l'incertitude sur la marge de gain et de phase

Cas	Marge de gain (dB)	Marge de phase	Remarque
Variation aléatoire 54	31.13	38.2	Plus faible marge de phase
Variation aléatoire 173	20.04	53.74	Plus faible marge de gain
Variation aléatoire 150	32.6	39.08	Plus haute marge de gain
Variation aléatoire 186	25.94	65.27	Plus haute marge de phase

5.4 Analyse de la réponse temporelle

En complément de l'analyse dans le domaine fréquentiel à l'aide de diagrammes de Bode, l'analyse de la réponse temporelle était une étape cruciale pour comprendre les performances dynamiques du convertisseur CC-CC dans des conditions thermiques et d'incertitude variables. Cette analyse fournit des informations essentielles sur la réponse du système aux changements soudains d'entrée, y compris des indicateurs de performance clés telles que le temps de montée, le temps de stabilisation, le dépassement et l'erreur d'état stable, nous permettant d'acquérir une compréhension plus approfondie du comportement du système.

Au cours de cette analyse, nous avons rencontré un défi important en utilisant la fonction de contrôle d'origine du contrôleur. La fonction de transfert complète du contrôleur, avec ses termes complexes et de haut ordre, a présenté des problèmes en termes de stabilité numérique et de faisabilité informatique lors du calcul des réponses en fréquence et dans le domaine temporel du système à l'aide de Python. Ces défis, particulièrement lorsque de multiples itérations impliquant des variations de composants étaient nécessaires, ont ajouté un élément de résolution de problèmes et d'engagement à l'analyse.

Pour surmonter ces défis, nous avons réussi à simplifier la fonction de contrôle en réduisant l'ordre de la fonction de transfert. Cela impliquait l'annulation des pôles et des zéros proches les uns des autres. Le succès de cette approximation, qui préserve le comportement essentiel du contrôleur tout en nous permettant de mener les simulations requises de manière efficace, devrait inspirer confiance dans notre approche.

La Figure 5.2 montre une comparaison du diagramme de Bode pour la fonction de transfert d'origine et la fonction de transfert simplifiée. Comme illustré, la fonction de transfert simplifiée reproduit de près l'originale, avec un écart minimal à la fois dans la réponse en amplitude et en phase. Cette approximation nous a permis de calculer les diagrammes de Bode et les réponses temporelles avec la précision requise, tout en réduisant considérablement la complexité computationnelle.

En appliquant cette approximation, nous avons maintenu la fidélité du comportement dyna-

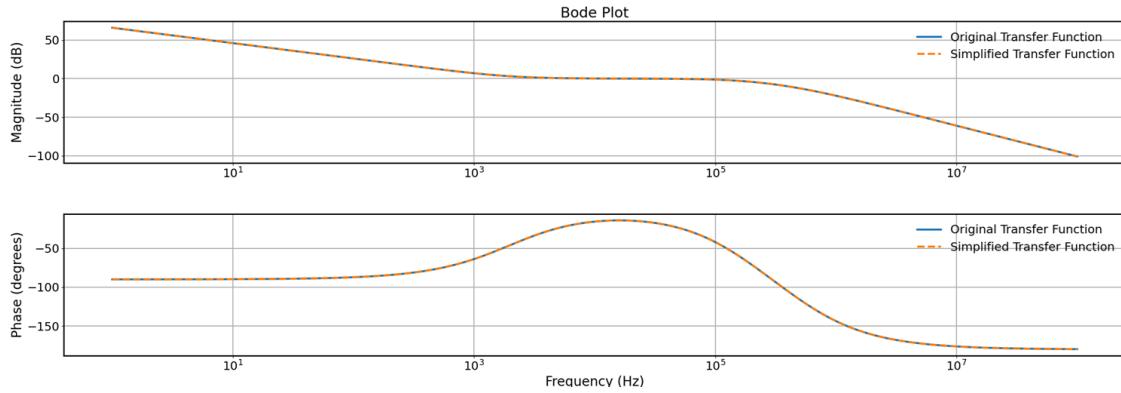


FIGURE 5.2 Comparaison des diagrammes de Bode entre les fonctions de transfert originales et simplifiées du contrôleur.

mique du système tout en assurant un effort d'analyse réduit. Les résultats de l'analyse de la réponse temporelle sont présentés dans la section suivante, où nous analysons à la fois les meilleurs et les pires scénarios basés sur les variations de composants.

5.4.1 Scénario optimal

Le scénario optimal, illustré à la Figure 5.3, montre un système avec un dépassement relativement faible (6,86%) et un temps de stabilisation rapide ($370 \mu\text{s}$). L'erreur d'état stable est minime, avec des oscillations stables à 0,62%. Le temps de montée est de $42 \mu\text{s}$. Les variations paramétriques des composants pour ce cas sont les suivantes :

- Source de tension (v_g) : -9,4%
- Impédance de sortie de l'alimentation (r_g) : +8%
- Résistance à l'état passant du transistor (r_{ds}) : +13,5%
- Condensateur 1 (c_1) : +10,3%
- Condensateur 2 (c_2) : +17,8%
- Résistance du condensateur 1 (r_{c1}) : -6,1%
- Résistance du condensateur 2 (r_{c2}) : +5,7%
- Inducteur 1 (l_1) : -12,5%
- Inducteur 2 (l_2) : -4,2%
- Résistance de l'inducteur 1 (r_{l1}) : -6,7%
- Résistance de l'inducteur 2 (r_{l2}) : +8,9%
- Résistance de charge (r) : +0,2%

Ces variations mettent en évidence comment des combinaisons de déviations positives et négatives par rapport aux valeurs nominales contribuent à maintenir la stabilité et la réactivité

du système.

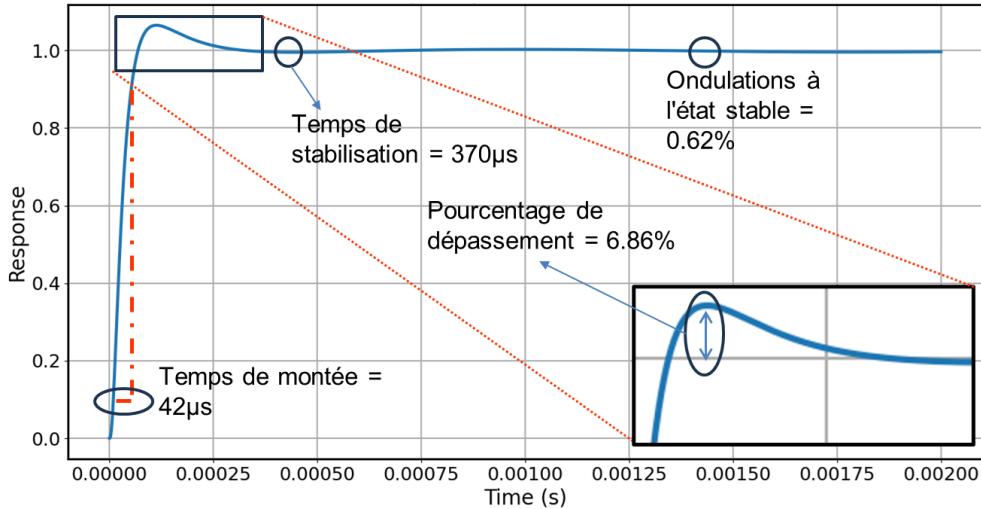


FIGURE 5.3 Réponse temporelle pour le scénario optimal montrant un faible dépassement et un temps de stabilisation rapide.

5.4.2 Pire scénario

À l'inverse, le pire scénario, illustré dans la Figure 5.4, montre une dégradation des performances plus significative. Le dépassement atteint 28%, avec un temps de stabilisation notable de $950 \mu\text{s}$. Il y a également un sous-dépassement notable de 8%, et les oscillations en régime permanent sont légèrement plus grandes à 0,8%. Le temps de montée, cependant, reste relativement rapide à $41,5 \mu\text{s}$. Les variations des composants pour ce scénario sont les suivantes :

- Source de tension (v_g) : -4%
- Impédance de sortie de l'alimentation (r_g) : +4,4%
- Résistance à l'état passant du transistor (r_{ds}) : -1,5%
- Condensateur 1 (c_1) : +18,6%
- Condensateur 2 (c_2) : -18%
- Résistance du condensateur 1 (r_{c1}) : +15,2%
- Résistance du condensateur 2 (r_{c2}) : +4,6%
- Inducteur 1 (l_1) : +0,6%
- Inducteur 2 (l_2) : -5%
- Résistance de l'inducteur 1 (r_{l1}) : -19,9%
- Résistance de l'inducteur 2 (r_{l2}) : +15,2%
- Résistance de charge (r) : +4,8%

Le pire scénario démontre comment certaines combinaisons de variations peuvent conduire à une condition de fonctionnement plus difficile, avec un dépassement plus important et un temps de stabilisation plus long, ce qui pourrait compromettre les performances du système dans des applications pratiques. Comprendre ces scénarios est crucial pour concevoir un système de contrôle robuste capable de gérer de telles conditions difficiles.

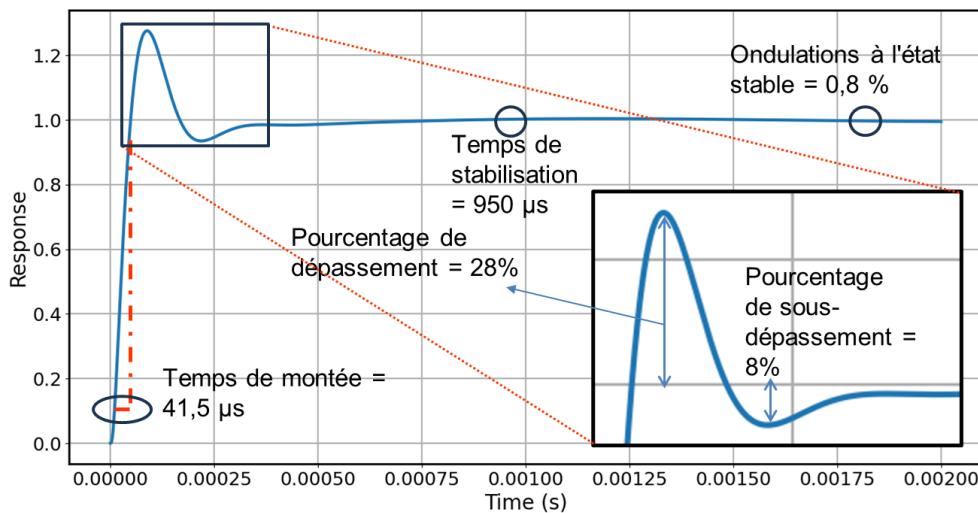


FIGURE 5.4 Réponse temporelle pour le pire scénario montrant un dépassement et un sous-dépassement plus importants.

5.4.3 Impact des variations sur les performances du système

Ces résultats montrent que les variations des composants affectent de manière significative la réponse temporelle. En analysant les scénarios optimaux et les pires scénarios, il est évident que les performances dynamiques du système sont très sensibles aux variations de composants spécifiques, en particulier la capacité, l'inductance et leurs résistances série équivalentes.

En conclusion, cette analyse de la réponse temporelle, combinée à l'analyse des diagrammes de Bode, nous permet d'inférer l'effet de chaque paramètre sur la stabilité et les performances globales du système. En examinant ces deux domaines, nous pouvons développer une stratégie de contrôle plus robuste qui tient compte des incertitudes potentielles causées par les variations de température et les tolérances des composants. Les résultats mettent également en évidence l'importance de comprendre les scénarios optimaux et les pires scénarios pour concevoir un système de contrôle capable de gérer une large gamme de conditions de fonctionnement.

5.5 Conclusion

Ce chapitre a mis en évidence le rôle crucial de la gestion thermique dans la conception et l'exploitation des convertisseurs CC-CC, en particulier dans les applications dans lesquelles les convertisseurs sont exposés à d'importantes variations de température. En intégrant des modèles thermiques aux caractéristiques électriques du convertisseur Zeta, nous avons démontré comment les fluctuations de température peuvent affecter considérablement les performances des composants clés, entraînant des changements de capacité, d'inductance et de résistance qui influencent la stabilité et l'efficacité globales du système.

À travers l'analyse du diagramme de Bode, nous avons montré que, bien que le convertisseur reste stable dans une large gamme de conditions de fonctionnement, les variations thermiques réduisent à la fois les marges de gain et de phase, augmentant ainsi les risques d'instabilité. L'approximation de la fonction de transfert du contrôleur a été une étape essentielle de cette analyse, permettant des simulations efficaces sans sacrifier la précision nécessaire pour capturer ces effets subtils. Cela a démontré l'efficacité de la simplification des fonctions de transfert d'ordre élevé, tout en préservant la fidélité requise pour une conception sensible à la température.

L'analyse de la réponse temporelle a fourni un aperçu supplémentaire du comportement dynamique du convertisseur. En simulant les scénarios optimaux et les pires scénarios sous des incertitudes de composants variables, nous avons pu identifier les combinaisons spécifiques de variations qui conduisent à des performances optimales et sous-optimales du système. Le pire scénario a mis en évidence la possibilité de dépassements significatifs, de temps de stabilisation prolongés et de sous-dépassements, compromettant ainsi les performances du système. À l'inverse, le scénario optimal a révélé le potentiel d'un faible dépassement et d'une stabilisation rapide dans des conditions favorables, instillant un optimisme quant aux performances du système.

Ces conclusions soulignent l'importance de concevoir des systèmes de commande robustes, non seulement pour des conditions de fonctionnement nominales, mais aussi pour des variations de comportement des composants induites par des fluctuations de température et d'autres facteurs environnementaux. Une leçon clé tirée de ce travail est que la conception sensible à la température est essentielle pour améliorer à la fois la fiabilité et l'efficacité des convertisseurs CC-CC, en particulier dans les applications à haute densité de puissance et en environnement difficile. Les résultats soulignent également l'urgence d'intégrer des systèmes de retour thermique en temps réel qui ajustent dynamiquement les paramètres de contrôle en fonction des données thermiques en temps réel, améliorant ainsi la résilience du système.

CHAPITRE 6 ARTICLE 3 : INVESTIGATION OF DIFFERENT INTEGRATED TEMPERATURE MONITORING SENSORS FOR HIGH-VOLTAGE SOC DC-DC CONVERTERS

Nader El Zarif, Mohamed Ali, Mostafa Amer, Ahmad Hassan, Aziz Oukaira, Ahmed Lakhssassi, Christian Jesus B. Fayomi, Yvon Savaria.

Published in : 20th IEEE Interregional NEWCAS Conference

Submission date : May 08, 2022

6.1 Abstract

This paper presents the design and implementation of three types of integrated temperature sensors in $0.18\text{-}\mu\text{m}$ SOI XFAB process. The presented sensors are used to monitor the thermal impact of electrical activity in an integrated system-on-chip (SoC)-based DC-DC converter. Both conduction and switching losses in integrated high-power half-bridge devices embedded in the DC-DC converter generate considerable heat. The latter is monitored by three on-chip temperature sensors based on : a ring oscillator, a voltage threshold measurement, and a diode drop potential measurement. Simulation results show the proper functionality of the implemented circuits. In addition, the performance of the ring oscillator-based sensor is modeled to characterize and allow mitigating the impact of process variations on the temperatures measured with it.

6.2 Introduction

DC-DC converters are essential building blocks in many electronic systems, including systems-on-chip (SoCs) and systems-in-package (SiPs) implementations [1, 9, 168]. They are used to generate stable DC voltages (from unstable sources) and supply different types of digital and/or analog circuits. Unlike linear DC-DC converters, switching-mode DC-DC converters offer higher energy efficiency. Several types of controllers for DC-DC converters were presented in the literature, including voltage mode, current mode, and time-based controllers. The latter uses time as the processing variable, which eliminates the need for wide bandwidth amplifiers, fast voltage comparators, and high-resolution analog-to-digital converters (ADCs) [88]. Using time-based controllers leads to lower power consumption, higher efficiency, and smaller silicon area implementation. Fig. 6.1 shows our projected phase-locked loop-based DC-DC converter. The power stage is controlled by time-domain circuits, including voltage-controlled oscillators

(VCOs), phase detectors, and voltage-controlled delay lines. The converter includes integrated power transistors used as power switches. However, conduction losses occurring in these transistors, especially in high-current DC-DC converters, provoke a significant increase in chip temperature, which affects the converter's efficiency and may damage the chip through heat dissipation [169]. Therefore, on-chip temperature monitoring paves the way to externally control and reduce the chip temperature below a certain maximum through safety shutdown if the chip overheats due to a short-circuit or an unexpected event. To enable such features, integrated temperature sensors are needed. These sensors should be designed to cover a wide temperature range, consume a small silicon area, and show high accuracy. An ultra-compact and scalable supply voltage temperature sensor was implemented in [170]. This sensor covered temperatures ranging from 0°C to 100°C and had a worst-case error of 7°C. A hybrid thermal sensor architecture applied to a quad-core processor was reported in [171]. This solution combines a small number of precise thermal sensors and a large number of less precise thermal sensors.

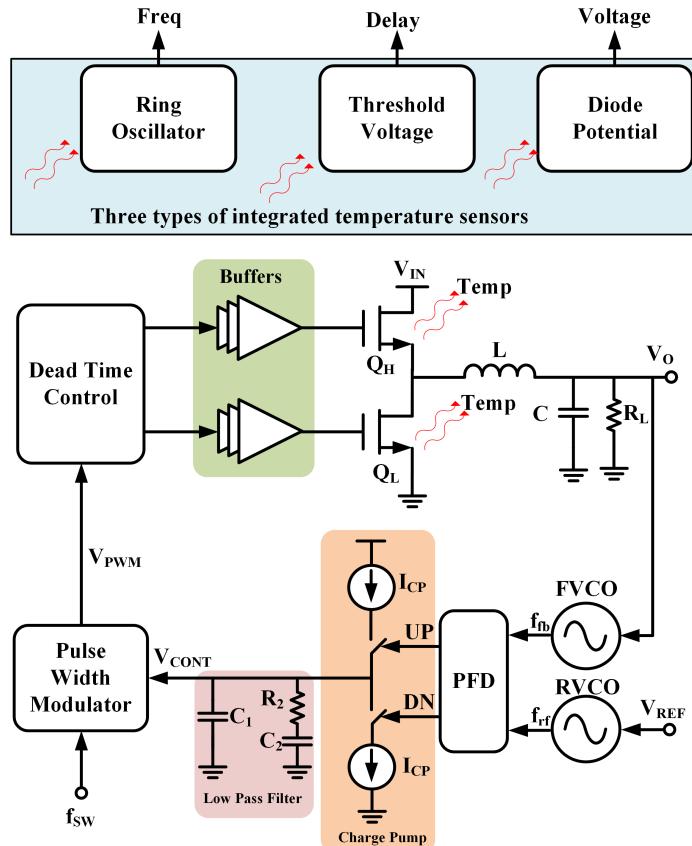


FIGURE 6.1 Block diagram of a proposed phase-locked loop-based Buck converter with integrated temperature sensors.

In this paper, we propose three different types of on-chip thermal sensors solutions which are implemented to evaluate and better capture the temperature behavior of our phase-locked-loop-based DC-DC converter chip. The rest of the paper is organized as follows : Section II presents an overview of the proposed phase-locked loop-based DC-DC converter motivating the need for on-chip thermal monitoring. In Section III, we show the three implemented sensors, as well as a possible solution to read back the temperatures. Simulation results are given in section IV, and finally, our main conclusions are summarized in section V.

6.3 Phase-Locked Loop-based Buck Converter

6.3.1 System Overview

Linear regulators are widely used for DC-DC conversion as they are simple to implement, and they tend to generate output voltages with very small ripples. However, they exhibit very poor energy efficiencies that can be less than 50%. Therefore, when load currents are large, switching-mode DC-DC converters are generally preferred. Several types of DC-DC converters are known, such as buck converters for step-down conversion, boost converters for step-up conversion, zeta, buck-boost, sepic, and cuk for step-up/step-down conversion. The Block diagram of the proposed phase-locked loop-based controller for the Buck converter is shown in Fig. 6.1 [118]. This converter architecture works as follows :

- The power stage consists of two power transistors Q_H and Q_P , an inductor, and a capacitor. The average output voltage is obtained through the following relation :

$$V_o = V_{IN} \times D \quad (6.1)$$

Where V_o is the output voltage, V_{IN} is the input voltage, and D is the duty cycle of the pulse-width modulated signal driving the power transistors.

- The presented controller is phase-locked loop-based, in which the difference between the reference and output voltages is converted into a phase difference. This voltage difference is then used to adjust the control voltage. Other feedback compensation topologies can also be used to control the voltage. Notably, the conduction and switching losses of the power stage are the main factors affecting DC-DC converters' efficiency that need to be managed and traded-off. [172].
- The pulse width modulator converts the control voltage into a PWM signal. This PWM signal is then applied to a dead-time generator to provide non-overlapping PWM signals to drive the power transistors. Allowing some dead-time between the driving signals minimizes the shoot-through in the power stage, which decreases the

dissipated power and hence improves energy efficiency.

6.3.2 Power Dissipation

To reduce the power consumption in the power stage, large NMOS transistors are chosen because they exhibit lower ON resistance. The power transistors occupy more than 25% of the area of the prototype chip and dissipate a total of 1W as shown in Fig. 6.2, and . 6.3 respectively. The latter can lead to a very significant temperature rise (that could exceed 100 °C, depending on the packaging used). This affects the device characteristics and the operation of all neighboring circuit blocks. An unmitigated temperature rise of the cited magnitude can lead to irreversible chip damage and system failure. For instance, the simulated power loss of the buck converters' half-bridge power transistors is reported in Fig. 6.3. It is worth noting that the Buck converter system is designed to operate at 1 MHz with an input voltage of 54 V and an output voltage of 28 V. In this case, the on-chip power dissipation can exceed 1.2 watts for load currents higher than 1A.

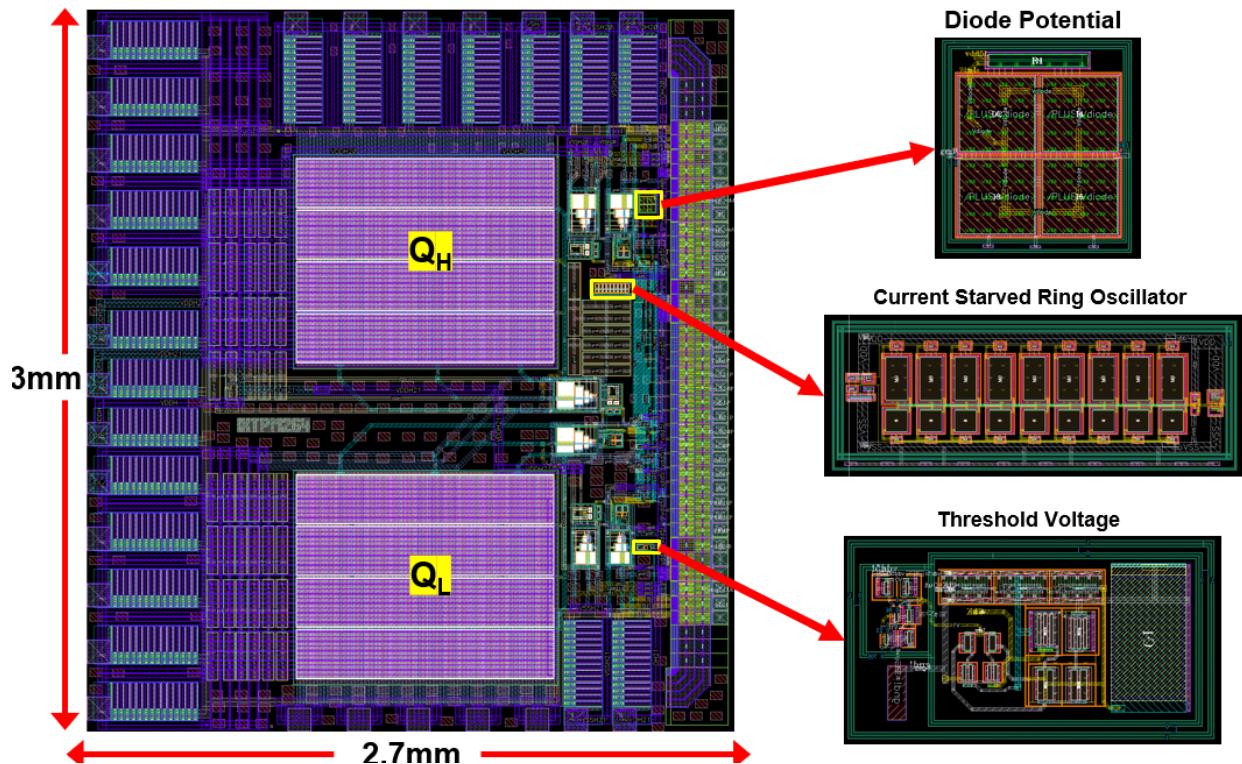


FIGURE 6.2 Layout implementation of the buck converter and the thermal sensors.

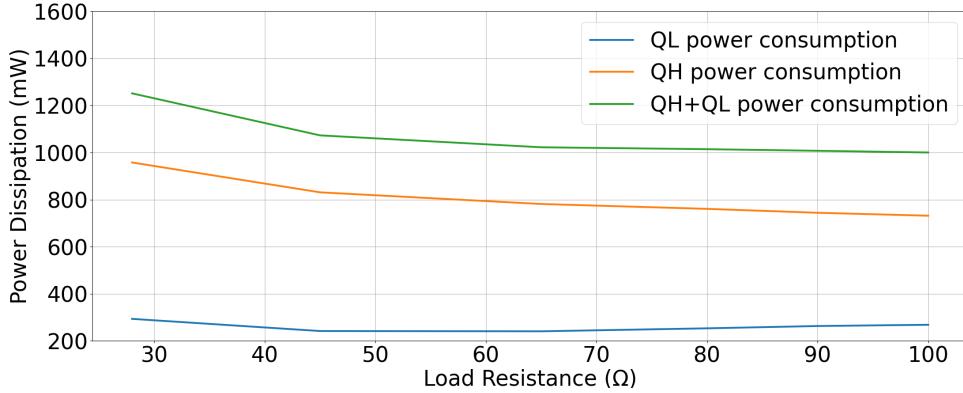


FIGURE 6.3 Power consumption of the low side NMOS (Q_L), high side NMOS (Q_H) in a DC-DC converter, as a function of its load resistance at 28 V output voltage.

6.4 On-chip Thermal Monitoring Techniques

To allow timely detection and mitigation of thermal peaks in systems subject to intense thermal stress, such as the DC-DC converter under consideration, this paper explores inserting three types of thermal sensors. Fig. 6.4 shows their circuit schematics.

6.4.1 Diode Potential-based Temperature Sensor

Fig. 6.4(a) shows the schematic of the diode potential-based circuit, where the purpose of the resistor is to limit the circuit's current consumption and to protect the diode. In this circuit, the output voltage is dependent on the diode's forward voltage, which, in turns, is temperature-dependent.

6.4.2 Threshold Voltage-based Temperature Sensor

Figure 6.4(b) shows the circuit diagram of the threshold voltage-based CMOS temperature sensor, which has a very linear transfer function. This circuit was previously presented in [173, 174]. By analyzing the current on the left branch and the current on the right branch, and assuming the transistors are in the saturation region, the output voltage varies with the temperature-dependent threshold voltage. Therefore, the circuit acts as a temperature sensor. Furthermore, if the output voltage is connected to a voltage-controlled delay line, temperature variations applied to this circuit could be converted into a delay signal, which facilitates temperature measurements with an external controller or a field-programmable gate array (FPGA).

6.4.3 Ring Oscillator-based Temperature Sensor

Ring oscillators (ROs) as a means to monitor on-chip temperature are well known as their output frequencies vary with the temperature of their constituent components. In this paper, a nine-stage RO is implemented as shown in Fig. 6.4(c). It consists of three main blocks : a control circuit, nine delay stages, and a buffer chain. The implemented control circuit is used to bias the delay stages and tune the source and the sink currents of the current-starved inverters. The buffer chain is used to increase the driving capability of the circuit and to sharpen the generated signals.

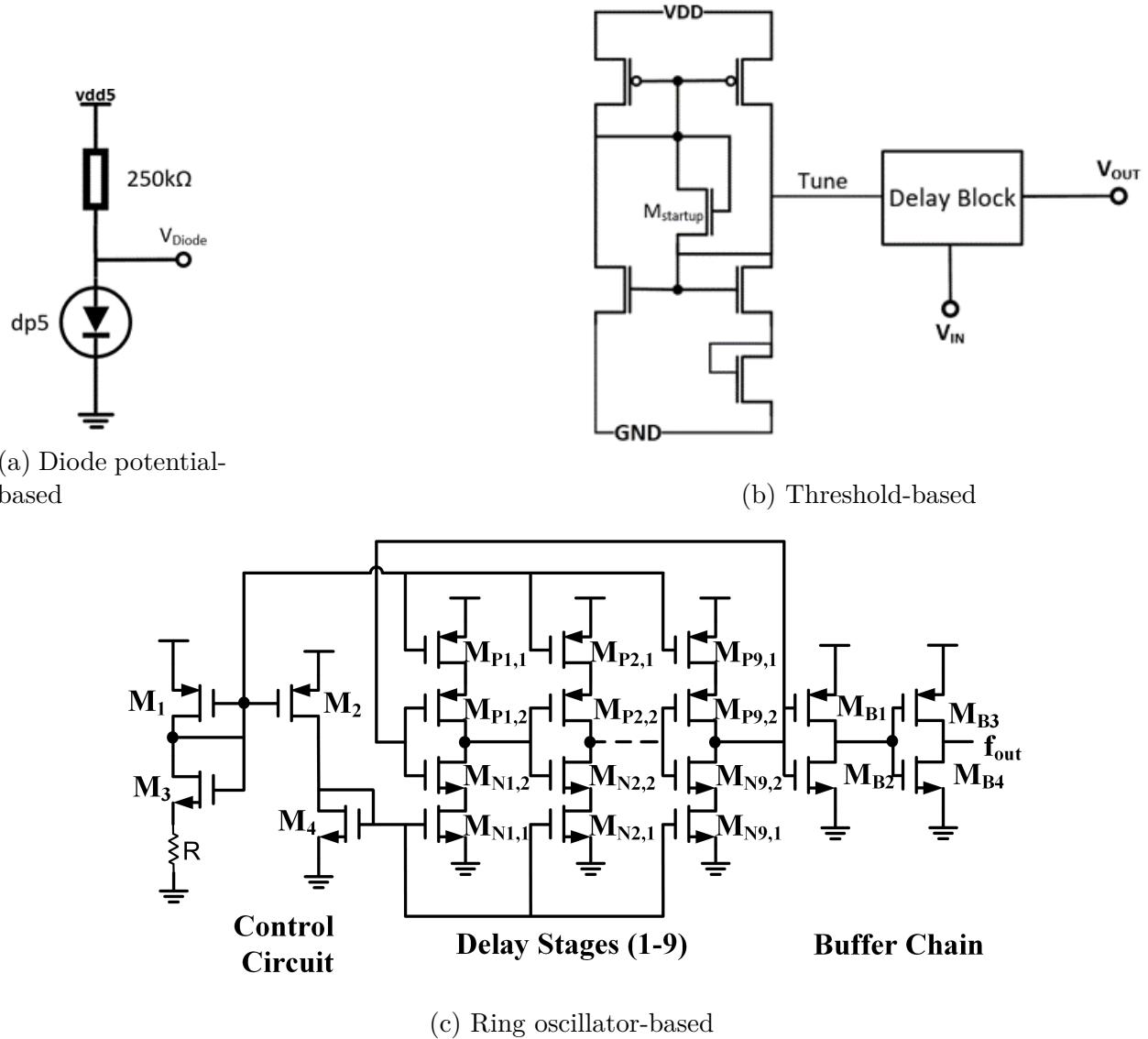


FIGURE 6.4 Circuit diagrams of the three implemented temperature sensors.

6.4.4 Temperature Readings

An external controller or an FPGA could be used to process the measured temperatures. As depicted in Fig. 6.5, to interface the integrated sensors to an FPGA based controller, we propose to connect the ring oscillator to a frequency counter, the threshold voltage-based temperature sensor to a time-to-digital converter, and the diode-potential circuit to an ADC.

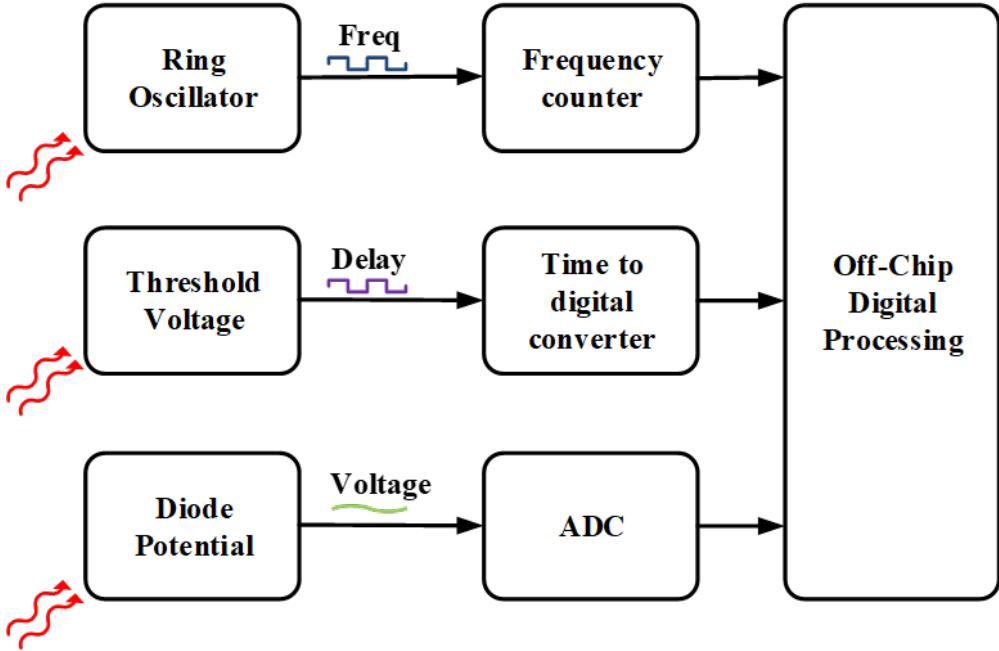


FIGURE 6.5 Temperature reading by FPGA interface.

6.5 Simulation Results

The proposed phase-locked loop-based DC-DC converter and the three temperature sensors were implemented in the high-voltage $0.18\text{-}\mu\text{m}$ SOI XFAB process. The layout view of the chip prototype is shown in Fig. 6.2. Simulation results for diode potential and threshold voltage circuits are presented in Fig. 6.6(a) and Fig. 6.6(b), respectively. The reported results show that quasi-linear temperature/delay and temperature/voltage relationships are obtained. Leveraging this observed linearity, these results can be linearly interpolated as shown in Table 6.1. The high value of the coefficient of determination R^2 confirms the validity of the first-order model.

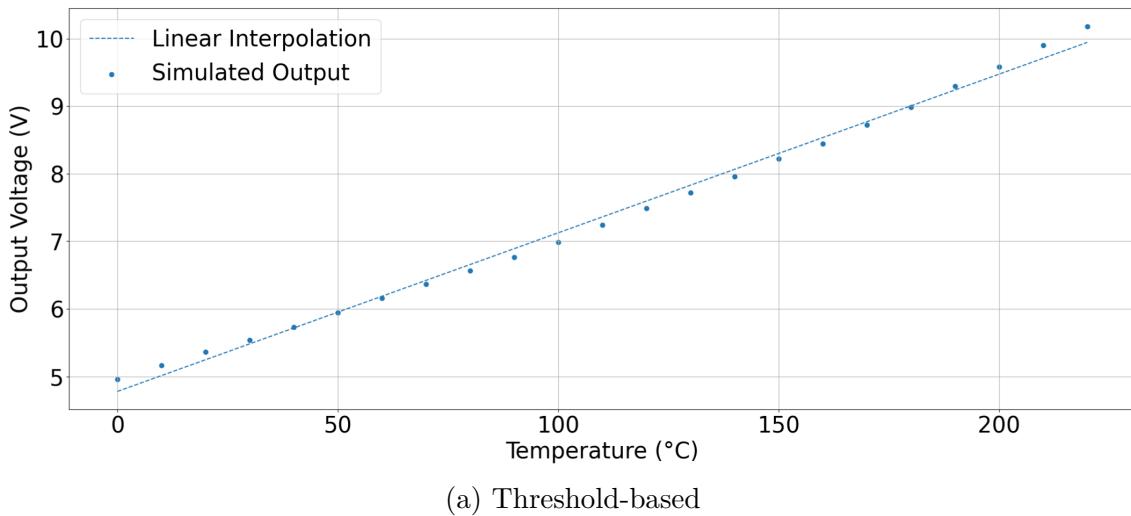
Fig. 6.6(c) shows the output frequency of the ring oscillator as a function of temperature over four process corners (worst-one (fast-n, slow-p), worst-zero (slow-n, fast-p), worst-power, and worst-speed), each at 2σ , 3σ , and 4σ . The generated frequency from the ring oscillator is

strongly dependent on temperature variations (as temperature increases, the output frequency decreases). The obtained results from the ring oscillator are then interpolated using Lagrange second-degree polynomial. The polynomials are summarized in Table 6.2, which shows that the R^2 for all corner cases is larger than 0.9972. The latter confirms that Lagrange's second-degree polynomial fits the temperature sensor properly.

It is worth noting that the readings of all three sensors are process-dependent ; thus, a calibration is needed. The latter is done by taking a single reading, then checking which curve the measured data lies in. If the measured point does not belong to any specific curve but is on a point between two curves, the weights equation below is used :

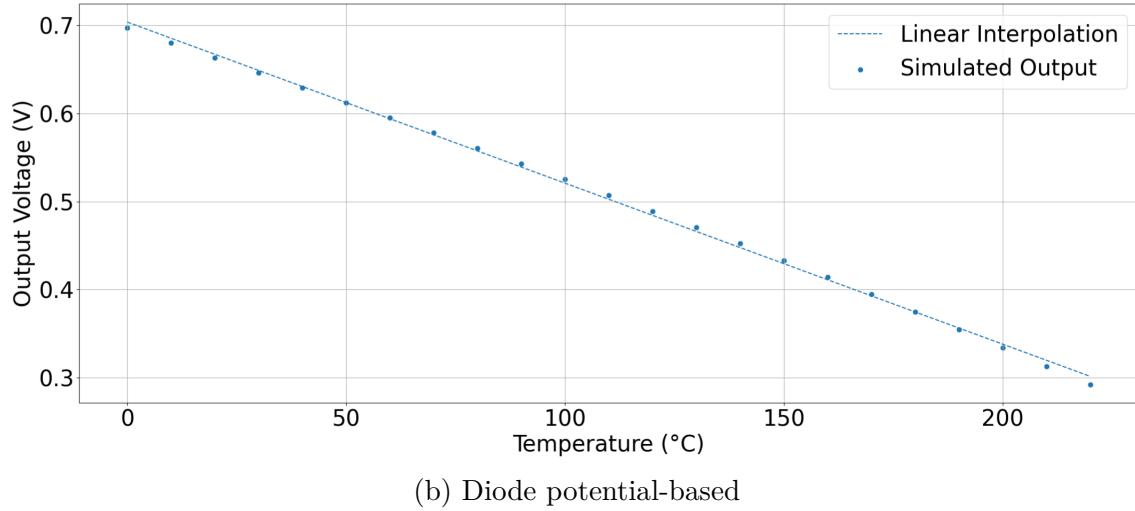
$$f_{cal}(T) = \frac{d_{up}f_{dn}(T) + d_{dn}f_{up}(T)}{d_{up} + d_{dn}} \quad (6.2)$$

Where d_{up} is the vertical distance between the calibration point and the nearest upper bound curve, d_{dn} is the vertical distance between the calibration point and the nearest lower bound curve, and $f_{cal}(T)$, $f_{dn}(T)$, and $f_{up}(T)$ represent the interpolated Lagrange second degree polynomial of the calibrated data, lower-bound curve, and upper-bound curve, respectively. Even though the presented calibration process is described for the ring oscillator-based temperature sensor, it can be generalized to the other two sensors. Table 6.3 compares the performance of the three implemented temperature sensors. The ring oscillator occupies an area that is significantly larger than the area of the other sensors ; however, its power consumption is low, and it generates a digital output, making it easier to interface to an FPGA.

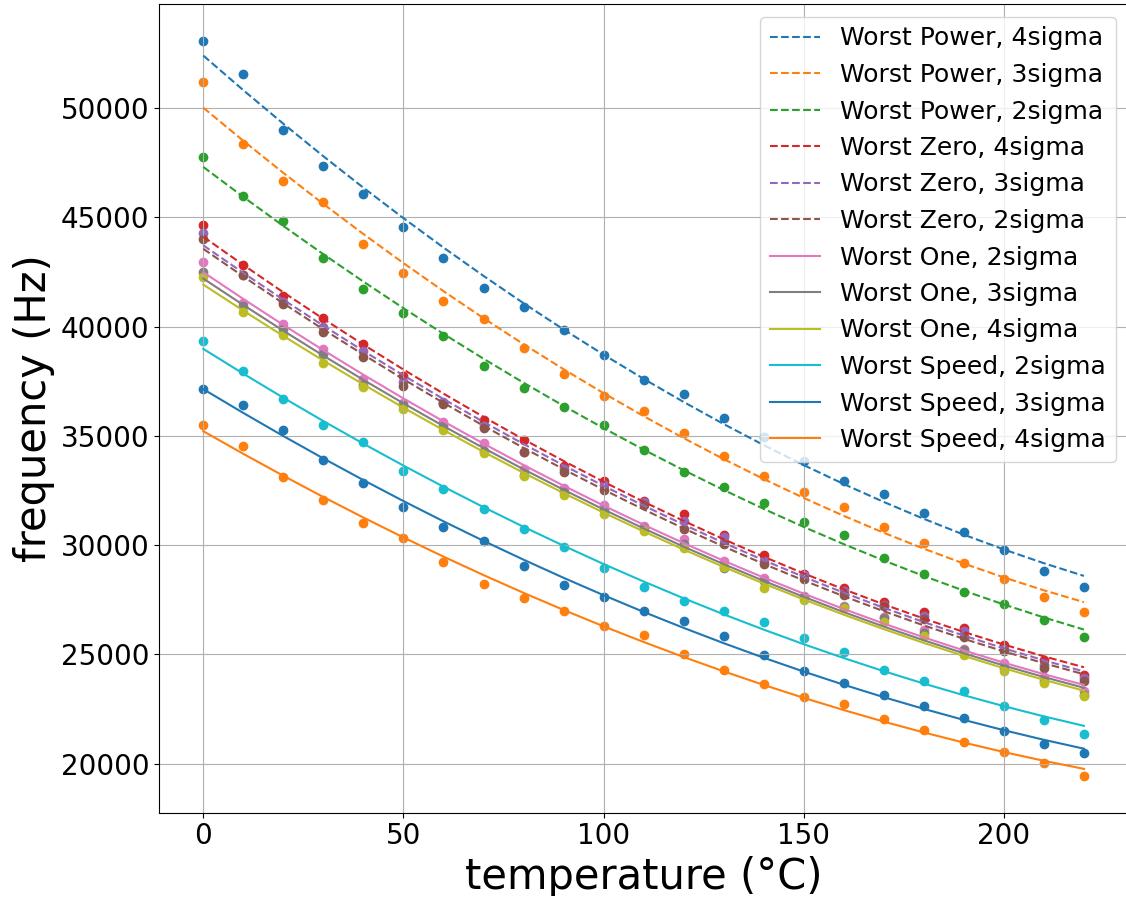


(a) Threshold-based

See the next page for complete description...



(b) Diode potential-based



(c) Ring oscillator

FIGURE 6.6 Simulation results over temperature changes for : (a) Threshold-based, (b) Diode potential-based, and (c) Ring oscillator.

TABLEAU 6.1 Diode potential-based and threshold voltage-based temperature sensor interpolated polynomials

Topology	Interpolated Polynomial	R^2
Threshold Voltage	$0.024T + 4.77$	0.9947
Diode Potential	$-0.0018T + 0.7$	0.9987

TABLEAU 6.2 Ring Oscillator-based temperature sensor interpolated polynomials

Corner Case	Interpolated Polynomial	R^2
Worst Power, 4σ	$0.238T^2 - 160T + 52408$	0.9974
Worst Power, 3σ	$0.231T^2 - 153T + 50023$	0.9972
Worst Power, 2σ	$0.194T^2 - 138T + 47312$	0.9988
Worst Zero, 4σ	$0.188T^2 - 130T + 44117$	0.9986
Worst Zero, 3σ	$0.178T^2 - 127T + 43722$	0.9987
Worst Zero, 2σ	$0.181T^2 - 128T + 43563$	0.9991
Worst One, 2σ	$0.174T^2 - 124T + 42495$	0.999
Worst One, 3σ	$0.171T^2 - 122T + 42204$	0.999
Worst One, 4σ	$0.165T^2 - 120T + 41926$	0.9992
Worst Speed, 2σ	$0.166T^2 - 115T + 38984$	0.9986
Worst Speed, 3σ	$0.162T^2 - 110T + 37141$	0.9984
Worst Speed, 4σ	$0.158T^2 - 105T + 35216$	0.9981

TABLEAU 6.3 Comparison between the three implemented temperature sensors.

Topology	Diode Potential	Threshold Voltage	Ring Oscillator
Silicon Area (μm^2)	4875	1750	8800
Temperature Dependency	Linear	Linear	Quadratic
Maximum Power Consumption	$138 \mu\text{W}$	3.2 mW	$364 \mu\text{W}$
Output Signal Type	Analog	Analog	Digital

6.6 Conclusion

This paper presents the implementations of three integrated temperature monitoring sensors for SoC-based DC-DC converters. Power transistors in DC-DC converters dissipate high power, which increases the chip temperature. Three temperature sensors, respectively based on a ring oscillator, a threshold voltage measurement, and a diode forward voltage drop measurement, were simulated and implemented in an integrated device designed with the high-voltage XFAB 180 nm CMOS process. Simulation results show a linear voltage-temperature

relationship, linear delay-temperature relationship, and second-degree frequency-temperature relationship with a coefficient of determination > 0.9947 using the three different implemented sensors. It is also shown that all three sensor types can be calibrated based on a single temperature to response measurement and means to interface these sensors to an external FPGA based controller are proposed.

**CHAPITRE 7 ARTICLE 4 : CALIBRATION OF RING
OSCILLATOR-BASED INTEGRATED TEMPERATURE SENSORS FOR
POWER MANAGEMENT SYSTEMS**

Nader El Zarif, Mostafa Amer, Mohamed Ali, Ahmad Hassan, Aziz Oukaira, Christian Jesus B. Fayomi, Yvon Savaria.

Published in : MDPI Sensors

Submission date : Demembre 01, 2023

7.1 Abstract

This paper details the development and validation of a temperature sensing methodology using an un-trimmed oscillator-based integrated sensor implemented in the $0.18\text{-}\mu\text{m}$ SOI X-FAB process, with a focus on thermal monitoring in system-on-chip (SoC) based DC-DC converters. Our study identifies a quadratic relationship between the oscillator output frequency and temperature, which forms the basis of our proposed calibration mechanism. This mechanism aims at mitigating process variation effects, enabling accurate temperature-to-frequency mapping. Our research proposes and characterizes several trimming-free calibration techniques, covering a spectrum from zero to 31 frequency-temperature measurement points. Notably, the Corrected One-Point calibration method, requiring only a single ambient temperature measurement, emerges as a practical solution that removes the need for a temperature chamber. This method, after adjustment, successfully reduces the maximum error to within $\pm 2.95^\circ\text{C}$. Additionally, the Two-Point calibration method demonstrates improved precision with a maximum positive error of $+1.56^\circ\text{C}$ at -15°C and a maximum negative error of -3.13°C at $+10^\circ\text{C}$ (R^2 value of 0.9958). The Three-Point calibration method performed similarly, yielding an R^2 value of 0.9956. The findings of this study indicate that competitive results in temperature sensor calibration can be achieved without circuit trimming, offering a viable alternative or a complementary approach to traditional trimming techniques.

7.2 Introduction

Integrated temperature sensors, notably in CMOS technology, have become indispensable in modern electronics for their compact size, low power consumption, and seamless integration with system-on-chip (SoC) designs. These sensors are renowned for their accuracy, sensitivity, and broad operational range, exhibiting a linear response across diverse applications, from

consumer electronics to automotive and industrial monitoring systems. Their integration into various electronic devices is essential for efficient thermal management and reliability [175–177]. In the context of modern integrated circuits (ICs), temperature monitoring is a critical task. The increasing power dissipation in densely packed circuits poses inherent challenges, necessitating temperature monitoring solutions that are not only accurate and responsive but also energy efficient. This need is acutely felt in applications ranging from wearable devices to complex industrial systems, where maintaining optimal performance and prolonging the lifespan of electronic components is crucial.

Historically, the domain of temperature sensing in CMOS processes heavily relied on bipolar junction transistors (BJTs). Such methods can translate temperature variations into a digital representation with remarkable accuracy over a vast temperature range [178, 179]. However, these BJT-based solutions have challenges, the most significant being their relatively high power consumption [179].

In light of this, temperature sensors based on MOSFETs started gaining attention. Such sensors, especially the ones grounded in Proportional to Absolute Temperature (PTAT) and Complementary to Absolute Temperature (CTAT) principles, emerged as energy-efficient alternatives to their BJT counterparts [180]. Yet, they have limitations, particularly concerning thermal sensitivity and the susceptibility to parametric variations of fabrication processes [181–183].

Ring oscillators (ROs), predominantly based on CMOS inverters, have emerged as a promising solution for temperature sensing, particularly suited for digital platforms like FPGAs and microprocessors. These oscillators, renowned for their versatility, integrate seamlessly into various digital systems, making them ideal for applications that require detailed thermal profiling. Their frequency variation in response to temperature changes and the digital nature of their output are pivotal for on-chip temperature monitoring. This capability is crucial for thermal management in high-density and high-power scenarios, such as embedded systems, FPGAs, CPUs, and power management in portable devices. The widespread application of RO temperature sensors in fields demanding digital integration and compact design underscores their significance in contemporary electronic systems.

However, as with many types of temperature sensors, the performance of ROs critically depends on their calibration. An uncalibrated sensor cannot be used since it is too sensitive to process variations. Calibration ensures that the sensor's output aligns closely with the actual temperature. While the conventional one- and Two-Point calibration methods were adequate for many PTAT-based CMOS sensors over broader temperature ranges, they displayed substantial non-linear errors when applied to ROs. This underscores the need for

advanced calibration strategies for these oscillators, ensuring their reliability and accuracy over the entire operating range [184].

A prevailing calibration method for temperature sensors involves the use of trimming. This technique entails adjusting the behavior of the temperature sensor at a given temperature to yield a predetermined frequency output. Such a strategy has been documented and adopted in various articles, notably in [185] and [186]. The research reported in [185] outlines a design utilizing a PTAT current source in the TSMC 65nm technology. The distinctive feature of this technology is the threshold voltage's linear proportionality to temperature, which follows a negative trajectory. This PTAT current source was essential in biasing a three-stage conventional RO, producing a temperature-dependent frequency signal. The calibration strategy adopted involved trimming at two distinct temperatures, 20°C and 90°C , resulting in a temperature accuracy variance of $\pm 3^{\circ}\text{C}$. On the other hand, the method detailed in [186] was oriented explicitly towards diminishing the implications of process variations. This method entailed the deployment of two ROs to detect temperature. The essential point of this approach hinged on extracting the differential frequency from these oscillators at a specified temperature. Their foresight in devising the temperature-insensitive oscillator (TIO) proved beneficial in mitigating temperature variability and rectifying non-linearity, especially at higher temperatures. Upon testing 15 chip prototypes, they discerned a temperature spread of $\pm 5^{\circ}\text{C}$ pre-calibration, which subsequently refined to a range between $+2.7^{\circ}\text{C}$ and -2.9°C post-calibration.

Table 7.1 offers a comprehensive survey of ring-oscillator-based temperature sensors, illustrating the breadth of design strategies and calibration techniques explored in this domain. It underscores the range of approaches, from resistor trimming to sophisticated digital control schemes, implemented across various oscillator configurations such as current-controlled, current-starved, and delay line types. Notably, the table reveals that these sensors consistently achieve accuracies of $\pm 3^{\circ}\text{C}$ or better. This level of accuracy highlights the robustness of ring oscillators in providing accurate temperature readings, even amidst the inherent challenges posed by process variations. Their versatility across different technology platforms further cements their role as critical tools in precision temperature sensing, capable of adapting to diverse requirements and constraints.

The continuous evolution of the semiconductor industry, characterized by increasingly dense and high-power devices, necessitates proficient temperature sensing mechanisms. As these developments progress, striking an optimal balance between accuracy, energy efficiency, and mitigation of process variations becomes imperative. In this context, temperature sensors play a critical role in monitoring and managing the thermal performance of such devices.

TABLEAU 7.1 Oscillator-based temperature sensors in the literature.

Reference	Ring Oscillator Topology	Calibration Method	Accuracy
[185]	two ring oscillators and a subtractor	1 trimming point	$[-2.9^{\circ}C, 2.7^{\circ}C]$
[186]	Ring oscillator, biased by PTAT, sink resistor	2 trimming points	$\pm 3^{\circ}C$
[187]	RS register	Resistor trimming, 5-bit	$\pm 1^{\circ}C$
[188]	current-controlled	N/A	$0.7^{\circ}C / \text{bit}$
[189]	current-starved, digital control	output capacitor trimming, 4-bit	$0.4^{\circ}C / \text{bit}$
[190]	current-starved, digital control	N/A	$0.18^{\circ}C / \text{bit}$
[191]	delay line	Digital comparator and time amplifier	$\pm 0.7^{\circ}C$
[192]	parallel ring oscillators	Zero temperature coefficient ring oscillator and voltage mapping	$[-1.76^{\circ}C, 1.96^{\circ}C]$
[193]	current-controlled oscillator	Resistor trimming, 2 points	$\pm 1.5^{\circ}C$
[194]	two ring oscillators, bandgap concept	2 trimming points	$[-1.7^{\circ}C, 2.1^{\circ}C]$

Given the foundational work we reviewed in the field, our study introduces a novel approach using ring-oscillator-based temperature sensors. While conventional methods predominantly rely on trimming techniques — aligning the sensor’s frequency with a reference value at a predetermined temperature — our research proposes a paradigm shift. Our approach diverges from these conventional trimming methods by integrating process and post-measurement modeling. This dual-pronged strategy aims to leverage the inherent attributes of the sensor and refine its output post-fabrication, yielding precise temperature measurements. Our method thus seeks to blend simplicity with precision, offering an effective counter to the challenges faced by conventional calibration techniques.

Central to our contribution is the proposal and characterization of several trimming-free calibration techniques. These techniques demonstrate versatility and adaptability, ranging from zero to 31 frequency-temperature measurement points. Notably, our research showcases the viability of a One-Point Calibration method, which can be conducted from a single temperature measurement performed at ambient conditions, thus eliminating the need for a temperature chamber. This finding is significant as it underscores the limitations of uncalibrated ROs, characterized by a complexity-accuracy trade-off, and highlights the potential

of our approach in addressing these constraints.

The rest of the paper is organized as follows. Section II presents the proposed RO-based temperature sensor (ROTS) and the related novel calibration techniques. The validation of our sensor design and proposed calibration methods based on simulations and experimental measurements are reported in Section III. Section IV concludes the paper by summarizing our main findings.

7.3 Ring Oscillator-based Temperature Sensor : Design, Implementation and Evaluation Criteria

7.3.1 Design and Implementation :

Our work in this paper focuses on finding an effective way to detect and mitigate thermal peaks in systems that undergo intense thermal stress, such as a monolithic DC-DC converter, which our team is considering [118,195]. While our current implementation is software-based in Python, the architecture is designed with the flexibility to adapt to hardware platforms, including FPGA interfaces, for real-time applications. Post-layout simulations of that power converter showed that its power transistors can dissipate a total power exceeding 1.6 W in less than $5mm^2$ of silicon area. This enormous power dissipation can lead to a significant temperature rise, exceeding 100 °C, depending on the package type. This can affect the device characteristics and the performance of all neighbouring circuit blocks, possibly deteriorating the overall performance of the systems where they are embedded. An unmitigated temperature rise of the cited magnitude can lead to irreversible chip damage and system failure.

To allow accurate and timely detection of thermal peaks, the present paper explores the use of ROTSSs. ROs are well known for their ability to monitor on-chip temperature, as their output frequencies vary depending on the temperature of their components. In this paper, we studied and implemented a nine-stage RO composed of three sub-circuits : a control circuit, nine delay stages, and a buffer chain, as shown in Figure 7.1a.

Inspired by the work presented in [196], the circuit operates as follows : on the left branch, Q1 pairs with R_1 to function as a current source, generating the current I1. Transistors Q2 and Q3 form a current mirror, which mirrors the current I3 and I1. Transistors Q2 and Q4 form a separate current mirror connecting the input and delay stages. Consequently, any change in the current I1 affects the signal propagation delay in the delay stages, leading to changes in the output frequency.

The delay stages act as current-starved inverters. Transistors $P_{1,x}$ and $N_{1,x}$ provide the source

and sink currents, respectively, through current mirroring with the input stage. $P_{2,x}$ and $N_{2,x}$ act as an RO, for which the oscillation period is [197] is given by (7.1) :

$$T_{osc} = 2N\tau \quad \text{with } \tau = \frac{V_{CC}C_g}{I_{CONT}} \quad (7.1)$$

where C_g represents the total parasitic capacitance of the NMOS and PMOS transistors. It comprises two components : the output capacitance of the inverter stage and the input capacitance of the subsequent stage. V_{cc} is the supply voltage, and I_{CONT} is the control current.

The buffer stage essentially acts as an inverter designed to increase the circuit's driving capability and to sharpen the generated signal when connected to an external load. Table 7.2 summarizes the dimensions of the transistors comprised in the ROTS circuit. Figure 7.1b presents the sensor's layout, which spans an area of $175\mu\text{m} \times 55\mu\text{m}$ when implemented using the XFAB 180nm technology [198]. In this layout, the central portion comprises the current-starved delay stages. The smaller transistors located on the left represent the control circuit. The buffer chain that implements the core RO are found on the right.

Figure 7.1a illustrates the temperature sensor circuit. The voltage-current relationship for the left branch of its control circuit is :

$$V_{D1} - V_{thn} = I_1 \cdot R1 + \sqrt{\frac{2I_1}{k_n(W_1/L_1)}} \quad (7.2)$$

where V_{D1} denotes the drain voltage of transistor Q1, I_1 represents its drain current, and the parameters V_{thn} , k_n , W_1 , and L_1 correspond to the threshold voltage, transconductance parameter, width, and length of Q1, respectively.

TABLEAU 7.2 Oscillator-based Temperature Sensor Transistors Dimensions.

Transistor Name	Total Width	Total Length	Transistor Name	Total Width	Total Length
Q1	220nm	$10\mu\text{m}$	Q4	220nm	$2\mu\text{m}$
Q2	$1.1\mu\text{m}$	$2\mu\text{m}$	P1,x	440nm	$2\mu\text{m}$
Q3	440nm	$2\mu\text{m}$	P2,x	$20\mu\text{m}$	$10\mu\text{m}$
N1,x	220nm	$2\mu\text{m}$	B1	$2\mu\text{m}$	500n
N2,x	$10\mu\text{m}$	$10\mu\text{m}$	B2	$1\mu\text{m}$	500n
B3	$8\mu\text{m}$	500n	B4	$4\mu\text{m}$	500n

The variable 'x' represents the stage number, which is an integer number ranging from 1 to 9.

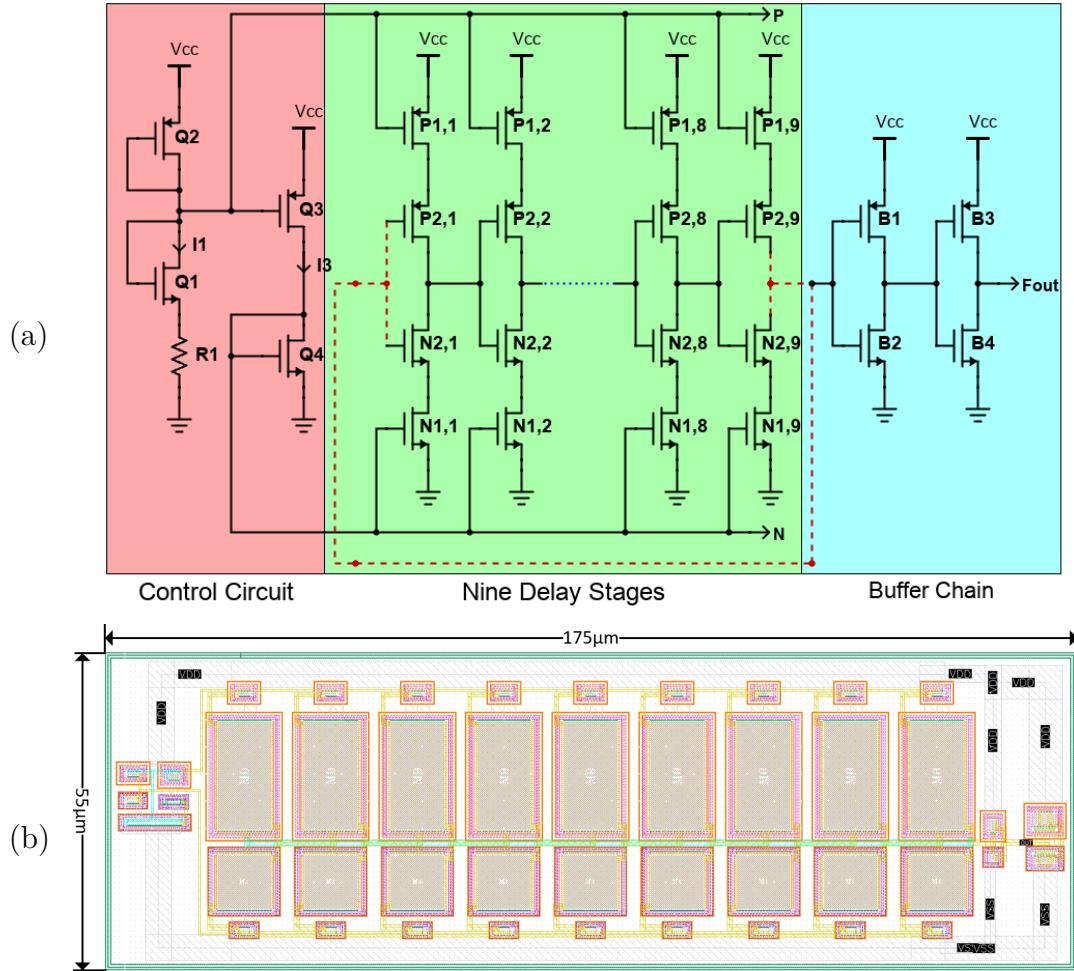


FIGURE 7.1 Implementation of the ROTS : (a) Transistor-level (top) and (b) Layout level (bottom).

In Figure 7.1a, the control circuit is identified as the PTAT circuit. This circuit's resistor is integral in defining the ROTS's temperature-dependent properties, owing to the resistor's positive temperature coefficient, denoted as R_1 . As temperature increases, the voltage drop across the resistor rises, leading to a decrease in the bias current through $Q1$ [188]. This change in bias current affects the ROTS output frequency, described by the formula $f = \frac{I_{\text{CONT}}}{2NC_gV_{CC}}$. As a result, there is a reduction in the oscillation frequency with an increase in temperature [197]. The relationship between the resistance value and the output frequency is showcased in Figure 7.2, illustrating a CTAT relationship through the simulated output frequency as a function of R_1 .

In the PTAT circuit under consideration, the resistor plays a crucial role in determining the temperature-dependent characteristics of the ROTS. This behavior is attributed to the

positive temperature coefficient of the poly resistor, $R1$. As the temperature rises, there is an increased voltage drop across the resistor, subsequently reducing the bias current through $Q1$ [188]. Such change impacts the ROTS output frequency, given by $f = \frac{I_{\text{CONT}}}{2NC_gV_{CC}}$. This results in a reduction in the oscillation frequency with temperature [197]. Figure 7.2 depicts the simulated output frequency as a function of $R1$, with the CTAT relationship illustrated by blue dots. In the same figure, a linear fit to this data is depicted as a red line. The close alignment of the blue dots and the red linear fit line indicates a near-linear relationship with a negative slope, emphasizing the sensor's CTAT characteristics.

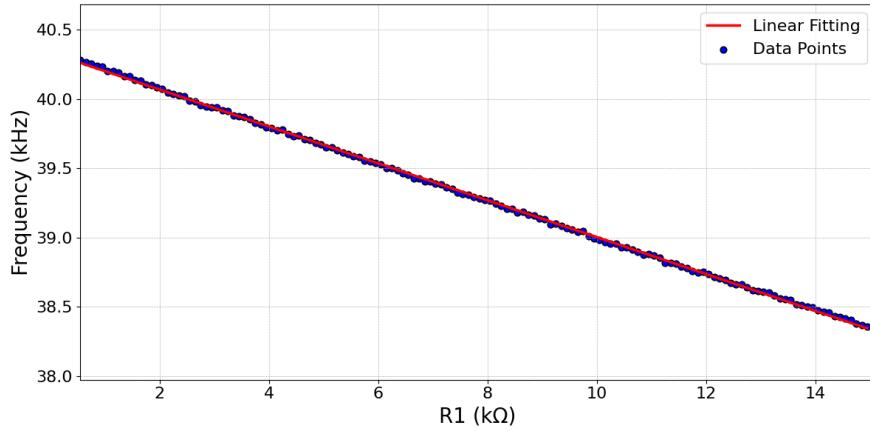


FIGURE 7.2 Simulated output frequency of the ROTS as a function of $R1$ (typical process parameters at 27°C).

Our earlier study in [199] demonstrated that a quadratic model more accurately captures the temperature-frequency relationship in current-starved ROTS. Delving deeper, the resistor in the input stage significantly impacts this relationship. However, the inherent non-linearity arises from the linear shift of the MOSFET threshold voltage with elevated temperature. This, in turn, modulates the MOSFET current based on the Shichman-Hodges model, indicating a direct proportionality to V_{th}^2 . The ensuing quadratic current behaviour inversely affects the delay, as illustrated in (7.1). Thus, the temperature-delay relationship is best characterized using a quadratic perspective. The efficiency of this approach was substantiated in [199], boasting an excellent coefficient of determination, surpassing 99.7%.

Figure 7.3 shows the simulated output frequency of the ROTS as a function of temperature from -30 °C to 90 °C over four process corners; worst-one (wo : fast-n, slow-p), worst-zero (wz : slow-n, fast-p), worst-power (wp), and worst-speed (ws), each at 2σ , 3σ , 4σ , 5σ , and 6σ , where σ denotes the standard deviation of the normal distribution of the 180nm XFAB technology. The reported results show that the frequency generated by the ROTS strongly depends on temperature (as temperature increases, the output frequency decreases).

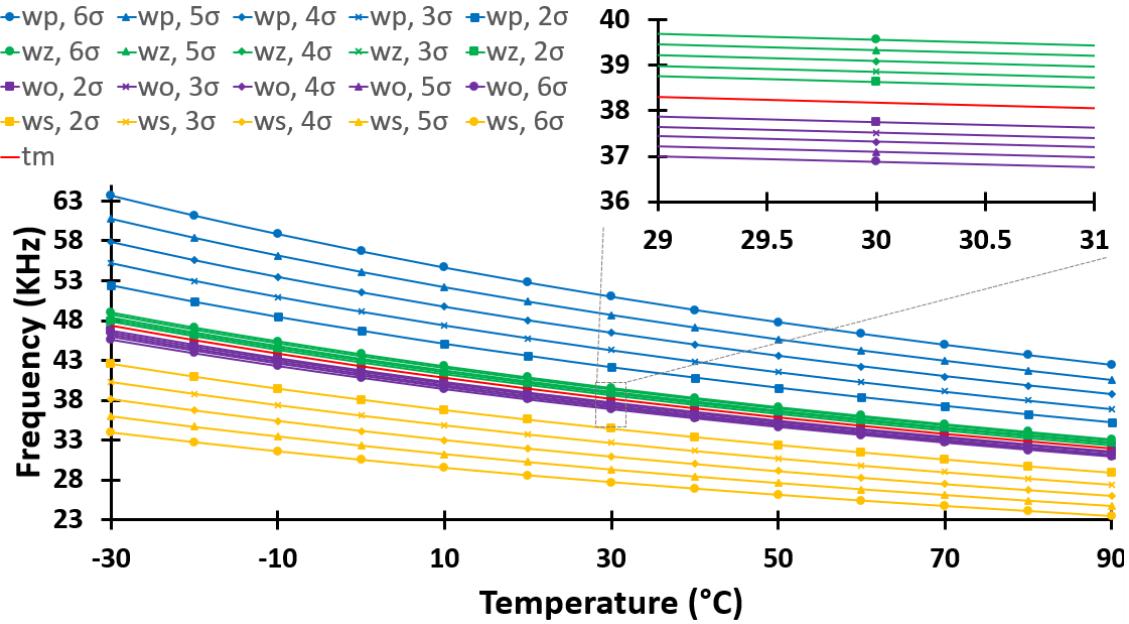


FIGURE 7.3 Post-layout simulation performance of the ROTS over process corners : typical (tm), worst-one (wo : fast-n, slow-p), worst-zero (wz : slow-n, fast-p), worst-power (wp : fast-n, fast-p), and worst-speed (ws : slow-n, slow-p), each at 2σ , 3σ , 4σ , 5σ , and 6σ .

Figure 7.4 characterizes the response of the output frequency to power supply voltage variations. Utilizing a baseline power supply of 5V, we systematically varied the V_{CC} from -5% to +5%. The analysis indicates that as the voltage increases, there is a corresponding increase in current, which subsequently enhances the switching speed and, therefore, the output frequency. Together, these data sets furnish a comprehensive PVT (process, voltage, temperature) profile, providing a foundational basis for employing the interpolation methods proposed in the subsequent section to derive calibrated measurements from an uncalibrated ROTS sensor.

7.3.2 Evaluation Criteria :

In our study, we introduce three calibration methods for ring-oscillator-based temperature sensors, each method specifically developed to address process variations with varying degrees of complexity and accuracy. Alongside these methods, we also consider the Linear Calibration and Second-Degree Polynomial Best Fit Approach as benchmarks. These benchmarks serve to evaluate the effectiveness of our proposed calibration techniques. The One-Point Calibration method simplifies the process by relying on a single measurement point, enhanced by curvature information from corner simulations. The Two-Point Calibration approach

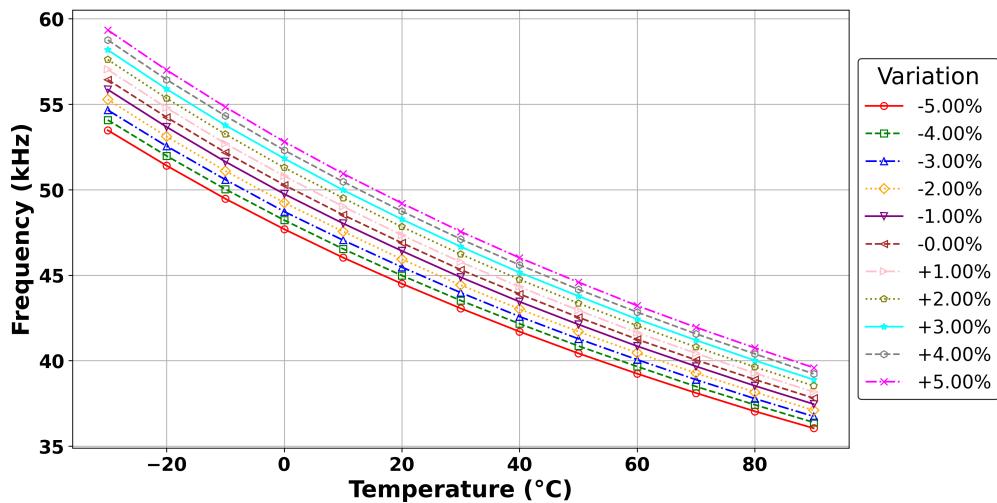


FIGURE 7.4 Analysis of the ROTS power supply sensitivity across the typical process corners spanning -30°C to 90°C temperature range.

integrates two primary calibration points with supplementary data from process corners. The Three-Point Calibration method employs a quadratic model and uses three distinct temperature measurements for a comprehensive system evaluation. The advantage of these calibration-free technologies is significant ; they simplify the design and manufacturing process, dramatically reducing costs and time-to-market. Unlike traditional calibration methods, which often necessitate device specific post-manufacturing adjustments, these new methods offer consistency and reliability without individual sensor trimming, making them suitable for large-scale applications.

One-Point Calibration Method

The one-point calibration method simplifies the calibration process by focusing on a single critical point in the measurement spectrum while following the curvature of the closest corners derived from corner simulations. This method assumes that a specific point on the temperature-frequency relationship curve provides sufficient information for accurate device calibration, given its alignment with the curvature of the nearby corners. A primary advantage of this technique is that if the resulting predicted temperature is sufficiently accurate, calibration can be done based on a single measurement at room temperature.

Although the calibration process is streamlined with just one primary data point, the method employs curvature information from the nearest corner cases to ensure a more accurate calibration. The calibration's error margin is expected to remain within acceptable limits, even with this reduced data set. The steps employed in the one-point calibration method

include :

- Measure the output frequency at a known temperature T1 (ambient, for instance). This single data point forms the foundation of the calibration.
- Use the corner simulation data to follow the curvature of the closest corners, thereby refining the calibration model based on the device's specific requirements and characteristics.
- Apply the frequency measurement at T1 and the curvature details from the corner cases to obtain the calibrated response.
- To determine the temperature from the measured frequency, one could utilize the inverse of the established relationship between temperature and frequency. If this relationship is mathematically defined, the inverse function can provide the temperature for a given frequency. Alternatively, a lookup table, populated with calibration data, can be used to find the closest frequency values and interpolate between them to retrieve the corresponding temperature.

Further explanation on the one-point calibration method, considering various scenarios, can be found in our previous work [199].

Two-Point Calibration Method

The Two-Point calibration method arises from balancing efficiency and precision in the calibration process. Reducing the number of calibration points becomes desirable when obtaining multiple ones proves laborious, time-consuming, or resource-intensive. However, to be acceptable, this reduction must not come at the cost of drastically sacrificing the accuracy of the calibration model.

The Two-Point method offers a viable alternative by integrating the data from various process corner cases with the two primary calibration points. This approach effectively leverages the reliability and accessibility of corner case data, treating it as a pseudo-third calibration point. Thus, it provides a foundation for a second-degree polynomial to model the frequency-temperature relationship, even with limited primary data points.

The advantages of this approach are many. Not only does it reduce the overhead associated with data collection, but it also expedites the calibration process. While it acknowledges a tradeoff in absolute accuracy, it ensures that the calibration remains within acceptable error margins. The method also ensures that the reduced calibration model remains robust across a wide range of operating conditions by utilizing process corner case data, often from thorough simulations or extensive device characterization. The specific steps of the Two-Point calibration approach are as follows :

- Measure the output frequency at a known temperature T1 and compare this measurement point with the corner cases from Figure 7.3. If the measured point does not belong to any curve and lies between two curves, the following weighting equation below is used for interpolation :

$$f(T1) = \frac{d_{up}f_{dn}(T1) + d_{dn}f_{up}(T1)}{d_{up} + d_{dn}} \quad (7.3)$$

Where d_{up} is the vertical distance (in frequency) between the calibration point and the nearest upper bound curve, d_{dn} is the vertical distance between the calibration point and the nearest lower bound curve, and $f(T)$, $f_{dn}(T)$, and $f_{up}(T)$ represent the interpolated Lagrange second degree polynomial of the calibrated data, lower-bound curve, and upper-bound curve, respectively.

- Repeat the same process for a different calibration point at a known temperature T2 to obtain $f(T2)$. For higher accuracy, it is advisable to select sufficiently distant calibration points.
- To force the calibrated response curve to pass through the two calibration points while taking advantage of the chip's corner simulation, we perform the following linear combination :

$$f(T) = f(T1) - \frac{(f(T1) - f(T2)) \times (T - T1)}{(T2 - T1)} \quad (7.4)$$

Three-Point Calibration Method

The objective of this method is to perform an accurate calibration of the temperature-frequency relationship in a current-starved ROTS. The premise of this method depends on using a second-degree equation, or a quadratic model, to accurately capture the temperature-frequency dependence of the ROTS.

The selection of this quadratic model finds its roots in the observed data patterns, which tend to exhibit a non-linear behaviour. This non-linearity stems from the characteristics of the Metal-Oxide-Semiconductor (MOS) transistor, particularly its voltage-dependent threshold voltage. This voltage dependency contributes a significant degree of variability to the data, a variability that a linear model would struggle to capture accurately. Therefore, a quadratic model is inherently more accurate.

However, effective utilization of this approach lies in carefully selecting the calibration points. To enhance the model's accuracy, it is generally advisable to maintain substantial spacing

between the calibration points. The increased spacing ensures that a broader range of data is included in the calibration process, thereby enhancing the model's predictive capabilities. To implement this Three-Point calibration approach for the ROTS, three distinct measurements must be taken :

1. At a low temperature of -21°C , capturing the low-end performance.
2. At room temperature, ensuring a central reference point.
3. Finally, at a high temperature of 81.5°C , assessing the high-end performance.

The three distinct proposed measurement points span a broad temperature range, each providing essential data for the calibration process. Using these three data points, a second-degree polynomial is interpolated to represent the performance of the temperature sensor across this temperature spectrum. This method, while simple, leverages the extensive data coverage obtained from the wide-ranging temperatures to calibrate the ROTS effectively. The relationship between temperature and frequency can be characterized with high precision by fitting the observed data to the quadratic model. This ensures the ROTS provides reliable temperature readings across its operating temperature range.

Linear Approach

This method is straightforward, where we choose two temperature points, T_1 and T_2 , and then obtain their respective measured sensor frequencies, f_1 and f_2 . Assuming a linear relationship between temperature and frequency, we interpolate the frequencies for other temperature values based on this assumption.

Second-Degree Polynomial Best Fit Approach

This method operates based on the assumption that the temperature-frequency relationship can be modelled as a quadratic function. After collecting many temperature/frequency measurements, these results are interpolated to obtain a second-degree polynomial. The primary goal of this approach is to minimize the mean square error associated with the sensor's readings.

7.4 Experimental Setup and Measurement Results

7.4.1 Chip Testbench and Measurements

Our research team developed a prototype DC-DC converter integrated with an innovative temperature sensor, fabricated using the 180nm CMOS XFAB technology. This sensor is

crucial for monitoring the heat generated by the power transistors in the converter, which is a key aspect of ensuring the converter's efficiency and reliability. The micro-graph of this prototype is depicted in Figure 7.5a.

To thoroughly evaluate the sensor's performance, we mounted the chip on a custom-designed printed circuit board (PCB), as illustrated in Figure 7.5b. This PCB was engineered to facilitate easy interfacing with external test equipment, thus enabling comprehensive testing and analysis.

For the calibration of the sensor, we employed a temperature chamber instead of the DC-DC converter itself. This decision was made as the temperature chamber can accurately simulate the entire operational temperature range of the converter, something the converter alone could not achieve, especially for temperatures below ambient. Furthermore, since the DC-DC converter inherently generates heat, using it for calibration would have limited our ability to test the sensor at lower temperatures. Therefore, the temperature chamber provided a more controlled and versatile environment for calibration, ensuring that our sensor's readings were accurate across the full spectrum of potential operating conditions.

In our setup, we positioned the test chip with its lid open to directly expose the sensor to the controlled environment of the heat chamber, which was maintained in its standard operational state for precise temperature regulation.

At the beginning of the testing process, an oscilloscope tracked the frequency variations while an independent temperature sensor recorded the temperature changes. This setup was used because the temperature readings from the heat chamber were less accurate than those of the discrete temperature sensor. With this experimental setup, we acquired a comprehensive frequency-temperature relationship.

The experimental procedure began at an initial temperature of -21°C (this is the actual measured temperature we got when the heat chamber control was set to -20°C). From this baseline, the chamber temperature was increased in 2.5-degree increments. After each adjustment in the temperature chamber, a waiting period was allowed to ensure the chip temperature stabilized to the new setting. Stability was declared reached when the output frequency stabilized as the chip's temperature reached equilibrium with the chamber temperature. Only after this stabilization of the output frequency, both frequency and temperature readings were re-captured. This can take 4 minutes per point with our experimental setup. This sequence continued until the chamber temperature reached a high value of 85°C . Following this, the process was reversed, with the chamber's temperature decreasing in 2.5-degree steps. Once again, measurements were taken only after ensuring the stabilization of the output frequency, indicating the chip temperature's alignment with the chamber temperature.

This process continued until the system returned to -21°C .

To ensure consistency and repeatability of our findings, the entire process was replicated using a different chip under identical testbench conditions. The resulting data gave us a thorough understanding of the chip's behavior and performance across a broad temperature range.

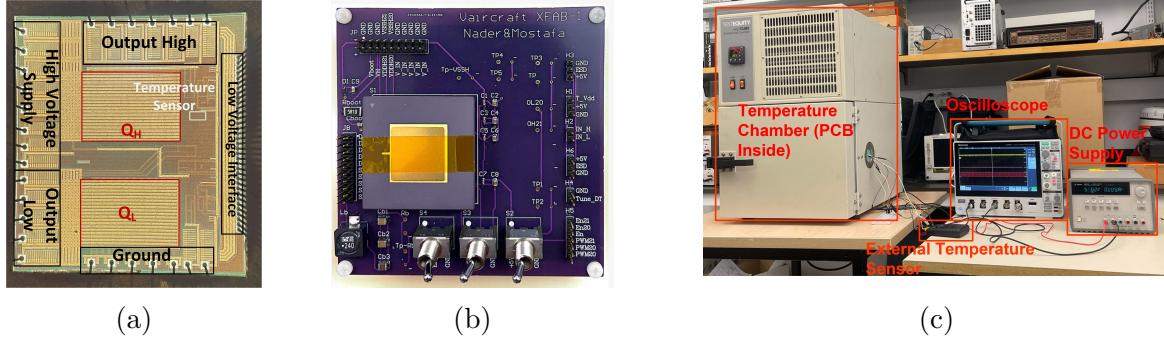


FIGURE 7.5 (a) Microphotograph of the fabricated XFAB chip prototype detailing the DC-DC converter configuration and the strategic placement of the ROTs near the high-power transistor QH, (b) Custom printed circuit board (PCB) designed for chip testing with a user-friendly external interface, and (c) Testbench setup employed for the characterization of the fabricated temperature sensor.

7.4.2 Evaluation Criteria

Computational tools and mathematical methodologies were employed to investigate the temperature-frequency relationship within the current-starved ROTs. Python scripting was utilized for data processing due to its efficiency and adaptability.

Sensitivity-based Approach

The sensitivity-based approach was adopted to assess how small changes in temperature influence the frequency readings. The steps for this method are as follows :

- **Polynomial Fit :** To measure the error in the calibrated response, a 6th-degree polynomial was fitted to the measured data to represent as closely as possible the true temperature-frequency relationship.

$$f(T) = a_6 T^6 + a_5 T^5 + a_4 T^4 + a_3 T^3 + a_2 T^2 + a_1 T + a_0 \quad (7.5)$$

Where $f(T)$ represents the frequency as a function of temperature T , and a_0, a_1, \dots, a_6 are the polynomial coefficients obtained from the data.

- **Sensitivity Calculation :** The polynomial fitted to the measured data was differentiated to evaluate its sensitivity to temperature changes.

$$s(T) = \frac{df(T)}{dT} \quad (7.6)$$

Where $s(T)$ is the sensitivity of frequency to temperature at any given temperature T .

- **Error Calculation :** The error in frequency at each temperature point was calculated by comparing the fitted 6th-order polynomial's value to the frequency values predicted by other approaches.

$$\text{frequency_error}(T) = f(T) - Y_{\text{approach}} \quad (7.7)$$

- **Temperature Error Using Sensitivity :** The temperature error for the given frequency error was calculated using the polynomial sensitivity.

$$\text{temperature_error}(T) = \frac{\text{frequency_error}(T)}{s(T)} \quad (7.8)$$

Note that the temperature error becomes undefined if the sensitivity is zero at some temperatures.

The coefficient of determination was the primary metric to assess the fit between the suggested calibration techniques and the gathered data. It quantifies the degree to which the model can reproduce observed results, focusing on the percentage of the total outcome variability accounted for by the used model [200].

7.4.3 Fitting & Measurement Results

The calibration of the ring-oscillator-based temperature sensor introduces a distinct set of challenges, especially considering the sensor's sensitivity to process variations during its fabrication. This section explores the trade-offs between accuracy and practicality. The assessment of the temperature sensor was made by applying the following steps :

- Three-point calibration : Using frequency measurements at -21°C, 23°C, and 81.5°C.
- Two-point calibration : Using frequency measurements at -21°C and 81.5°C.
- Single-point calibration : Relying on a single frequency measurement at 23°C.
- Linear Calibration : From frequency measurements at -21°C and 81.5°C.
- Second-Degree Polynomial Best Fit Approach : This best fit is made using all the recorded temperature-frequency data points (captured at 2.5°C interval) to interpolate

the relationship.

- Uncalibrated Sensor : The typical process parameters were used to produce an uncalibrated nominal response based on post-layout circuit simulations.

Several plots characterizing the temperature-frequency relationship generated with each approach were used to understand the calibration methods and their correlation with the measured data, as depicted in Figure 7.6. This graphical representation provides insight into the variance and alignment between the calibration techniques and the actual measurements. Based on this methodology, the resulting temperature errors for each technique at different temperature points were verified. These results are presented in Figure 7.7. Owing to the large temperature errors associated with the uncalibrated sensors, the displayed error results of the uncalibrated response were divided by 8 to improve visualization clarity.

For statistical insight into the fit quality for each calibration method, each approach's coefficient of determination (R^2 values) is reported in Table 7.3.

As we delve into the results of our analysis, it is important to stress that our understanding of the Ring Oscillator (RO) calibration problem has evolved significantly over time, particularly after conducting the experiments that are reported here. A crucial starting point in this exploration is examining the performance of the uncalibrated sensor.

Our analysis revealed that the uncalibrated sensor, using typical process parameters, when simulated across varying temperatures, exhibited a negative R^2 value of -0.736, as shown in Table 7.3. Generally, R^2 values fall between 0 and 1, with negative values indicating that the model's performance is significantly worse than a simple mean-based baseline. This usually occurs when a model does not include an intercept term, failing to capture the mean response within the dataset. The striking difference between the simulated results of the uncalibrated sensor and the measured frequencies, as illustrated in Figure 7.7, underscores the infeasibility of using uncalibrated ROs in scenarios where some level of accuracy is needed. This discovery was a crucial motivator for our investigation into various calibration methods, aiming to strike a balance between complexity and accuracy.

On the opposite end of the spectrum, we explored the second-degree polynomial approach, notable for its adaptability in capturing complex sensor behaviors using a polynomial equation. This method, while computationally demanding due to its reliance on a considerable number of data points — 31 points in our study —, ensures high precision. The approach's effectiveness is underscored by its impressive R^2 value of 0.9975, indicative of its remarkable accuracy. However, as Table 7.3 reveals, there are still temperature deviations that the model cannot fully account for, specifically a maximum positive deviation of 2.57°C at 42°C and a maximum negative deviation of -3.33°C at 81.5°C. This approach's high R^2 value substantiates

tiates the quadratic nature of the temperature-frequency relationship. Recognizing that any quadratic polynomial can be defined with three distinct points led us to the Three-Point calibration method.

TABLEAU 7.3 Comparative analysis of calibration methods : Coefficient of determination (R^2) and temperature errors.

References	Method	CMOS Technology	R^2	Max Positive Error (°C) Corresponding Temp. (°C)	Max Negative Error (°C) Corresponding Temp. (°C)
This Work	Uncalibrated	Xfab180nm	-0.736	+48.12 +81.5	N/A N/A
This Work	2nd Degree Polynomial Fit	Xfab180nm	0.9975	+2.59 +42	-3.33 +81.5
This Work	3-Point Calibration	Xfab180nm	0.9956	+1.70 +72	-3.29 +10
This Work	2-Point Calibration	Xfab180nm	0.9958	+1.56 -15	-3.13 +10
This Work	Linear Fit	Xfab180nm	0.9364	+0.57 -18	-11.30 +37
This Work	1-Point Calibration	Xfab180nm	0.9808	+5.94 -18	-11.50 +81.5
This Work	Corrected 1-Point Calibration	Xfab180nm	0.9957	+2.95 +72	-2.66 +10
[185]	Ring oscillator : Trimming 1-point	TSCM65nm	N/A	+3.00 100	-3.00 +20
[186]	Ring oscillator : Trimming 2-point	TSCM65nm	N/A	+2.60 +80	-3.40 +60
[192]	ROTS : Trimming 2-point	TSMC180nm	N/A	+2.00 -25	-1.60 +25
[191]	Delay Line : Trimming 2-point	TSCM65nm	N/A	+1.00 0	-0.80 +35

The Three-Point calibration method employs measurements at three different temperatures : -21°C, 23°C, and 81.5°C. This method attained an R^2 value of 0.9956, confirming its high accuracy. The observed temperature deviations, as noted in Table 7.3, include a maximum

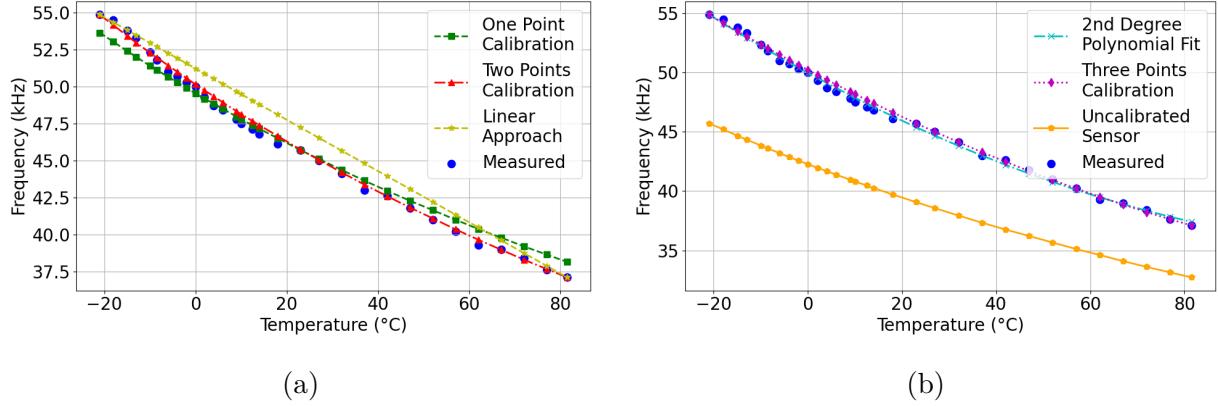


FIGURE 7.6 Performance evaluation of various calibration techniques : (a) Comparisons between One-Point Calibration, Two-Point calibration, and Linear Calibration, and (b) Comparisons among Three-Point calibration, 2nd Degree Polynomial Fit (Best-fit), and the uncalibrated sensor.

positive deviation of +1.7°C at 72°C and a maximum negative deviation of -3.29°C at 10°C. While this method is precise, it requires experimental measurements at three distinct temperatures, which is a costly option still.

Our research aims to strike an optimal balance between simplicity and accuracy in temperature sensor calibration. To this end, we developed the Two-Point calibration method, requiring just two temperature reference points at -21 °C and 81.5 °C. This approach demonstrates exceptional precision, as indicated by its R^2 value of 0.9958.

Comparing this with previous studies, our Two-Point calibration method showcases competitive accuracy, even outperforming some traditional methods that rely on circuit trimming. For instance, in the study by [185], temperature deviations of 3.00 °C at 100 °C and -3.00 °C at 20 °C were reported. Similarly, the study in [186] observed deviations of 2.60 °C at 80 °C and -3.40 °C at 60 °C. These deviations are slightly higher than those we observed using our Two-Point calibration method, which achieved maximum positive and negative deviations of +1.56 °C at -15 °C and -3.13 °C at +10 °C, respectively.

Our results are particularly noteworthy given that our method does not require the complex circuit adjustments often employed in other studies. This simplification not only makes the calibration process more straightforward but also broadens the potential for its application in various semiconductor contexts where circuit trimming may be impractical or unavailable.

The One-Point Calibration Method, while offering ease of calibration at ambient conditions without a temperature chamber, presents certain limitations in terms of accuracy. This me-

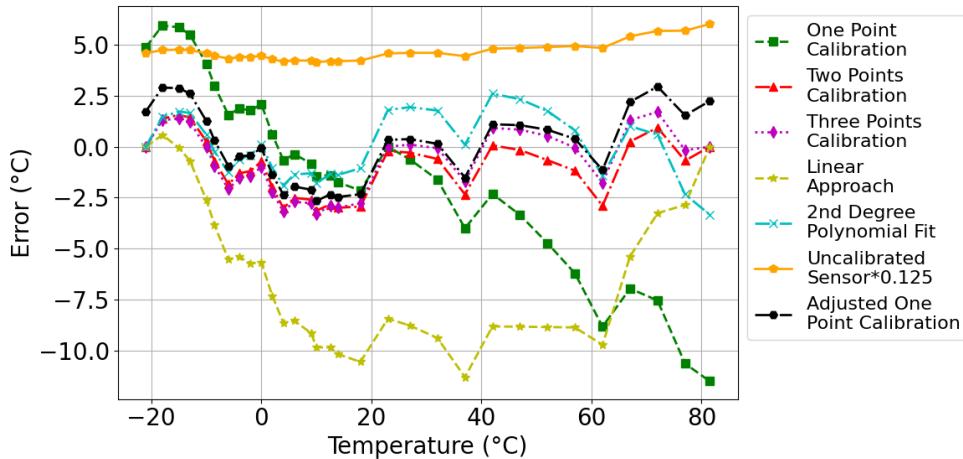


FIGURE 7.7 Temperature errors of different calibration techniques.

thod, which leverages a single data point for calibration, achieved an R^2 value of 0.9808, as reported in Table 7.3. Temperature deviations observed with this simple method reach $+5.94\text{ }^\circ\text{C}$ at $-18\text{ }^\circ\text{C}$ and $-11.5\text{ }^\circ\text{C}$ at $81.5\text{ }^\circ\text{C}$, highlighting the inherent inaccuracies of this approach.

While this method proved to be fairly accurate around the calibration temperature of $23\text{ }^\circ\text{C}$, significantly larger temperature errors were observed at other points. It is worth noting that the minor residual error at $23\text{ }^\circ\text{C}$ was primarily due to the use of a sixth-degree polynomial for representing the measured data, which led to a slight discrepancy at this specific point.

During the evaluation of the One-Point calibration method, it was noted that while the approach was fundamentally sound, it exhibited a consistent linear residual error. To address this, we refined the calibration strategy by implementing a first-order linear correction to the existing quadratic calibration curve. This corrective step was crucial in enhancing the method's precision.

In the process of developing this refined strategy, we conducted analyses on two separate temperature sensor chips. Interestingly, each chip yielded a linear correction equation that was remarkably similar to the other. This similarity indicated a consistent pattern in the calibration error across different chips. Despite the close alignment of these linear equations, we decided to average the linear correction equations from both chips. This averaging resulted in a unified correction formula that was applicable universally, rather than being specific to a single chip.

Applying this averaged linear correction to the One-Point calibration significantly impro-

ved the accuracy of the temperature measurements. The residual error was reduced to within $\pm 2^\circ\text{C}$, a marked improvement from the initial uncorrected One-Point method. This enhancement in accuracy highlights the effectiveness of the Corrected One-Point Calibration method. Not only does it demonstrate the method's robustness across different chips, but it also validates its ability to provide accurate temperature readings over a broad range of temperatures.

Finally, the simple Linear Approach simplifies the calibration process by relying on a straight linear relationship between two data points. As per Table 7.3, it only attains an R^2 value of 0.9287. In this case, however, simplicity comes at the price of large temperature deviations : 6.72°C at 18°C and -0.28°C at -18°C.

As we approach the conclusion of this research, it is essential to investigate the practical implications of our findings, particularly regarding their potential application. Our proposed design, although demonstrated in a software simulation, is intended for future adaptation to hardware platforms like Field-Programmable Gate Arrays (FPGAs). This is particularly relevant in industrial settings involving system-on-chip architectures, where real-time processing and swift data handling are paramount.

The practical use of our fine-tuning calibration technique merits consideration, particularly regarding its implementation, while considering its influence on sensor precision and adaptability to diverse manufacturing processes. Key to its deployment will be its performance under real-world conditions, its scalability for mass production, and its compatibility with existing designs. These aspects are crucial in assessing the real-world viability and applicability of the calibration technique.

However, it is important to note that our calibration approach necessitates additional computations following each temperature measurement. This requirement contrasts with traditional trimming methods that usually rely on simpler counting mechanisms. The complexity of the computations needed for accurate temperature-to-frequency mapping could demand substantial processing power. Thus, unless an embedded processor is available as in many modern FPGAs, practical hardware implementation may require extra chip area, enabling real-time processing while maintaining the accuracy that we have demonstrated in this study. The availability of suitable computing resources is a key consideration that allows simplifying sensors' complexity, thus enabling practical temperature sensing and system monitoring, striking a balance between accuracy and efficiency.

In summary, while the present paper and the cited works leverage the principle of Two-Point calibration, the methodologies, circuits, and applications using it are quite different. The calibration approach proposed in this paper showcases that even without resorting to circuit trimming, one can achieve very high accuracy.

7.5 Conclusion

In this paper, we presented a comprehensive study on the calibration of an uncalibrated ring-oscillator-based temperature sensor, developed using the $0.18\text{-}\mu\text{m}$ SOI XFAB process. The sensor is primarily designed for efficient thermal monitoring in system-on-chip (SoC) based DC-DC converters.

Our research focused on exploring and characterizing a range of trimming-free calibration techniques, spanning from zero to 31 frequency-temperature measurement points. The key contribution of our work lies in the successful implementation of these calibration techniques, especially the Corrected One-Point calibration method. Remarkably, this method demonstrated a very favorable trade-off between simplicity and accuracy as it uses a single ambient temperature measurement for calibration, thereby eliminating the need for a temperature chamber testing. This novel approach significantly simplifies the calibration process, making it both practical and cost-effective. After an adjustment involving a first-order polynomial correction, the One-Point Calibration method successfully reduced the maximum error to within $\pm 2.95^\circ\text{C}$, highlighting its potential for applications requiring a balance between simplicity and accuracy.

Additionally, the Two-Point calibration method demonstrated improved precision with minimal deviation, achieving a maximum positive error of $+1.56^\circ\text{C}$ at -15°C and a maximum negative error of -3.13°C at $+10^\circ\text{C}$, accompanied by an impressive R^2 value of 0.9958. Equally effective, the Three-Point calibration method achieved a comparable R^2 value of 0.9956, underscoring that both methods deliver similar levels of accuracy. This parity in performance validates the efficacy of these calibration strategies across various contexts, offering flexible options for temperature sensor calibration without compromising precision.

Our findings illustrate that it is feasible to achieve competitive results in temperature sensor calibration without resorting to circuit trimming. This not only offers a viable alternative to conventional calibration methods but also serves as a complementary approach, particularly in scenarios where trimming is not feasible or desired. The results of our study, particularly the effective use of the Corrected One-Point calibration method, underscore the inherent trade-off between complexity and accuracy in sensor calibration and demonstrate the potential of our methods in addressing this challenge.

As a future direction, transitioning the calibration algorithm from its current software-based simulation to an FPGA interface is anticipated. This shift is expected to unlock the potential for faster processing speeds and real-time application, aligning with the growing demand for efficient temperature monitoring in complex industrial systems.

CHAPITRE 8 DISCUSSION

8.1 Atteinte des objectifs de recherche

Cette section présente comment les objectifs de cette recherche ont été atteints, en mettant l'accent sur le développement théorique et la mise en œuvre pratique. Chaque objectif, allant de l'intégration des capteurs thermiques au développement de contrôleurs basés sur des boucles à verrouillage de phase (BVP), visait à améliorer l'efficacité, la fiabilité et l'adaptabilité des convertisseurs CC-CC à haute performance.

8.1.1 Conception et développement de contrôleurs BVP pour les convertisseurs abaisseur et Zeta

L'objectif principal de cette recherche était de concevoir des contrôleurs BVP spécifiquement pour les convertisseurs abaisseur et Zeta afin de résoudre les défis liés à la réponse dynamique et à la stabilité sous des conditions de charge variables. Cet objectif comprenait non seulement le développement de la méthodologie de contrôle BVP, mais également des tests rigoureux et des comparaisons avec des méthodes de commande établies.

La stratégie de commande basée sur la BVP a considérablement amélioré la réponse transitoire du convertisseur Zeta, lui permettant de maintenir une tension de sortie stable sur une large plage d'entrée (0V à 34V) et de gérer des variations de courant de charge jusqu'à 3A. Ces améliorations ont été confirmées par des mesures, des simulations transitoires et des tests d'efficacité [201]. Les résultats expérimentaux ont démontré que le convertisseur Zeta a atteint une efficacité maximale de 94% avec une charge de 10W, mettant en évidence l'efficacité de la méthode de commande BVP en situation réelle. Pour le convertisseur Abaisseur, le commandé BVP proposé a permis une convergence rapide vers les tensions de référence sans dépassement excessif ni temps de stabilisation prolongé. Ces problèmes sont fréquemment observés avec la méthode de commande en mode tension traditionnelle [118].

Ces résultats renforcent les avantages de la méthodologie de commande BVP, montrant que les contrôleurs proposés sont bien adaptés aux applications à haute performance, telles que les véhicules électriques et les systèmes industriels, où la robustesse dans des conditions fluctuantes est essentielle.

8.1.2 Modélisation des composants clés des convertisseurs pour une précision améliorée

Une modélisation précise des composants essentiels des convertisseurs CC-CC, spécifiquement la résistance série de l'inducteur et la résistance en conduction du transistor de puissance, était essentielle pour améliorer la précision dans cette recherche. En intégrant ces paramètres dans un modèle moyen en régime permanent, l'étude visait à représenter plus précisément le système du convertisseur Zeta, notamment sous des conditions de haute puissance où les pertes spécifiques aux composants deviennent importantes. L'approche de modélisation détaillée s'appuie sur la technique traditionnelle SSA, incluant des éléments résistifs souvent négligés dans les modèles plus simples.

Cette modélisation avancée a permis une meilleure concordance entre les données simulées et expérimentales, comme démontré dans les tests de réponse transitoire qui prenaient en compte les comportements linéaires et non linéaires des convertisseurs. Par exemple, la résistance en conduction des MOSFET a significativement influencé les performances thermiques et l'efficacité, en particulier dans des conditions de charge dynamique [118, 201].

8.1.3 Validation expérimentale et comparaison des performances des convertisseurs

Les tests expérimentaux ont validé les performances des convertisseurs CC-CC développés en se concentrant sur des indicateurs tels que l'efficacité, le temps de réponse et la fiabilité dans des conditions de charge et de température variables. Les convertisseurs abaisseur et Zeta ont démontré une efficacité élevée sur différents cycles de service et charges. Par exemple, le convertisseur abaisseur a atteint une efficacité maximale aux cycles de service intermédiaires, démontrant la capacité de conception optimisée à minimiser les pertes résistives et de commutation même pendant les conditions transitoires [118]. De même, le convertisseur Zeta a affiché stabilité et réactivité, revenant rapidement aux valeurs de sortie nominales après des transitoires d'entrée et de charge. Cette récupération rapide était particulièrement évidente dans les tests de régulation de charge, où les écarts de sortie étaient minimisés malgré des changements brusques [201].

Les métriques de performance ont été comparées à celles des stratégies de contrôle en mode tension et en mode courant standard dans différentes implémentations pour établir des points de référence. Les convertisseurs conçus ont considérablement amélioré la réponse transitoire, montrant des dépassements et des sous-corrigés nettement inférieurs à ceux des conceptions conventionnelles. Ces améliorations en gestion des transitoires soulignent l'adéquation des

convertisseurs pour les applications à haute densité de puissance, où une adaptation rapide aux changements de charge est cruciale.

Bien que le capteur thermique basé sur un oscillateur en anneau ait été implémenté sur une puce séparée, son intégration a fourni des données thermiques en temps réel sous diverses conditions de fonctionnement. Bien qu'il n'ait pas été appliqué pour la gestion active dans cette étude, cette surveillance thermique a démontré la fiabilité des capteurs et leur potentiel pour une future gestion thermique adaptative. Les comparaisons avec les convertisseurs CC-CC à la pointe de la technologie indiquent que les conceptions développées maintiennent un ratio taille-performance compétitif, renforçant leur applicabilité dans des systèmes où l'espace est limité.

8.1.4 Intégration et utilisation de capteurs de température en temps réel pour une gestion thermique adaptative

Bien que mis en œuvre sur une puce séparée du convertisseur CC-CC, l'intégration de capteurs thermiques basés sur un oscillateur en anneau représente une étape cruciale vers la surveillance en temps réel des variations de température pour des conceptions futures sensibles à la température. Bien que cette étude n'ait pas utilisé directement ces capteurs pour mesurer la température des MOSFET et des inducteurs dans le convertisseur CC-CC, ils ont été testés indépendamment pour valider leur précision dans diverses conditions de fonctionnement.

Une fois intégrés dans un système de convertisseur, ces capteurs fourniraient des données en temps réel qui faciliteraient les boucles de contrôle adaptatives, permettant des ajustements dynamiques de la distribution de puissance en fonction des retours thermiques. La surveillance continue de la température permettrait aux systèmes futurs d'incorporer directement ces données dans des mécanismes de rétroaction, permettant d'ajuster les niveaux de puissance en réponse aux conditions thermiques en temps réel. Cette approche adaptative est particulièrement bénéfique pour les systèmes soumis à des charges variables ou à des fluctuations de température externes, car elle aide à atténuer de manière proactive le stress thermique. En fin de compte, cela pourrait améliorer la fiabilité et la durée de vie des systèmes de puissance haute performance, y compris les convertisseurs CC-CC.

8.2 Implications et importance

Cette recherche doctorale a conduit à des avancées significatives dans la conception et le contrôle des convertisseurs CC-CC, en se concentrant sur des applications à haute efficacité

et à performance dynamique, telles que les véhicules électriques et les systèmes industriels. Les stratégies de contrôle innovantes basées sur les BVP et la surveillance thermique en temps réel développées dans cette recherche fournissent des solutions polyvalentes et efficaces qui répondent aux exigences modernes de gestion de l'énergie. Ce travail offre un ensemble de méthodes de conception pratiques qui peuvent être mises en œuvre dans des applications de convertisseurs à haute performance, améliorant l'efficacité et la fiabilité dans diverses conditions de charge.

D'un point de vue industriel, l'intégration de capteurs de température et de contrôleurs optimisés dans les convertisseurs CC-CC favorise la rentabilité, réduit la consommation d'énergie et améliore la longévité des composants. Cette intégration a le potentiel de rationaliser les processus de fabrication et de réduire le délai de mise sur le marché des systèmes électroniques de puissance, en particulier dans les secteurs comme l'automobile et l'aérospatiale. De plus, en utilisant ces conceptions compactes et thermiquement résistantes, nous pouvons minimiser la taille du système et les exigences de refroidissement, réduisant ainsi le poids des modules électroniques. Dans les applications automobiles, cette réduction de poids peut entraîner une diminution de la consommation de carburant et des émissions de gaz à effet de serre, soutenant des solutions de transport plus durables.

En termes de contributions techniques, cette recherche offre une compréhension essentielle pour améliorer la stabilité et la réponse dynamique des systèmes en boucle fermée pour les convertisseurs CC-CC. Les méthodes et cadres développés ici non seulement améliorent la précision du contrôle, mais posent également les bases d'innovations futures dans la conception de convertisseurs, en particulier pour les applications nécessitant une adaptabilité en temps réel. Les stratégies de réglage et de conception des contrôleurs validées dans cette recherche peuvent être étendues à une gamme plus large de systèmes de contrôle linéaires et non linéaires, ouvrant la voie à des réglages adaptatifs utilisant des algorithmes d'intelligence artificielle (IA). L'implémentation de ces techniques sur des plateformes numériques, telles que les microcontrôleurs, peut potentiellement optimiser les processus industriels et faire progresser les applications de contrôle en temps réel dans divers secteurs à forte demande.

8.3 Comparaison avec la littérature existante

Les résultats de cette recherche offrent deux avancées distinctes : la mise en œuvre du contrôle basé sur BVP dans les convertisseurs CC-CC et le développement d'une surveillance thermique précise utilisant des capteurs de température basés sur un oscillateur en anneau. Des études antérieures, telles que [10] et [202], ont mis en évidence les mérites des techniques de contrôle avancées, en particulier leur potentiel pour améliorer la stabilité et l'efficacité dans

les convertisseurs CC-CC. En s'appuyant sur ce travail fondamental, la présente étude introduit une approche de commande basée sur BVP spécifiquement adaptée aux convertisseurs abaisseurs et Zeta. Cette approche améliore de manière significative la réponse transitoire et la stabilité globale par rapport aux stratégies de contrôle PID et en mode courant conventionnelles, la rendant particulièrement adaptée aux applications de haute performance qui rencontrent des conditions de charge dynamiques [33].

De plus, cette recherche améliore les capacités de surveillance thermique dans les convertisseurs CC-CC en calibrant avec précision un capteur de température basé sur un oscillateur en anneau, qui convertit les sorties de fréquence en lectures de température avec une précision de $\pm 0.5^{\circ}\text{C}$. Bien que la littérature antérieure ait exploré les capteurs basés sur des oscillateurs en anneau, l'étude actuelle présente un modèle robuste pour une estimation thermique précise qui a été validée dans diverses conditions de fonctionnement. Bien que les données de température n'aient pas été directement utilisées dans les mécanismes de rétroaction de contrôle, cette mesure thermique de haute précision jette les bases pour des stratégies futures de gestion thermique adaptative dans les systèmes de puissance, fournissant des informations en temps réel critiques pour améliorer la fiabilité et la durée de vie des applications à haute densité de puissance.

8.4 Limitations et perspectives de travaux futurs

Cette section présente les limites rencontrées au cours de cette recherche et propose des directions pour les développements futurs. Bien que des progrès significatifs aient été réalisés pour améliorer les performances et la fiabilité des convertisseurs CC-CC, plusieurs domaines nécessitent encore des améliorations, notamment dans l'intégration du système, la mise en œuvre des capteurs et le contrôle adaptatif basé sur la température.

8.4.1 Intégration systémique et modélisation thermique

Dans la configuration actuelle, l'étage de puissance du convertisseur Zeta fonctionne sous PLECS et est connecté de manière externe à la puce de contrôle. Bien que cette configuration ait démontré son efficacité pour la validation initiale, elle limite le niveau d'intégration nécessaire pour une analyse complète du système, notamment dans des applications de haute puissance. Les travaux futurs devraient se concentrer sur l'intégration de l'étage de puissance et du circuit de contrôle sur une seule puce, améliorant la compacité du système et réduisant la latence dans les mécanismes de rétroaction. La consolidation de ces composants en un seul boîtier faciliterait également des évaluations de performance plus précises en capturant les

interactions dynamiques entre l'étage de puissance et le contrôleur.

Par ailleurs, le modèle thermique utilisé dans cette étude a été appliqué à une puce séparée du contrôleur du convertisseur Zeta, et un seul capteur thermique a été utilisé. L'élargissement de cette configuration pour inclure plusieurs capteurs thermiques répartis sur la puce permettrait une surveillance plus précise de la température, permettant ainsi de dresser un profil thermique détaillé des zones critiques. Cette amélioration est essentielle dans les applications de puissance à haute densité, où le chauffage localisé peut impacter la stabilité et l'efficacité du système. Les conceptions futures intégreront plusieurs capteurs thermiques intégrés pour une surveillance thermique en temps réel et une gestion plus précise.

8.4.2 Développement d'un contrôleur sensible à la température

Bien que cette recherche ait démontré avec succès la détection de température grâce au capteur thermique intégré, le contrôleur actuel n'utilise pas les données thermiques pour la gestion active. Une avancée significative serait de développer un contrôleur thermique adaptatif qui utiliserait le retour de température des capteurs intégrés pour ajuster dynamiquement les paramètres de fonctionnement. Cette approche permettrait de gérer de manière proactive le stress thermique et de prolonger la durée de vie du dispositif. La mise en œuvre de cette fonctionnalité permettrait des ajustements en temps réel basés sur les retours thermiques, améliorant significativement l'efficacité et la fiabilité du convertisseur. Un système équipé de plusieurs capteurs et d'une boucle de contrôle thermique adaptative atténuerait substantiellement les effets du chauffage localisé, en particulier dans les applications à courant élevé.

8.4.3 Élargissement des applications du contrôleur

Le contrôleur actuel est spécifiquement optimisé pour la topologie du convertisseur Zeta ; cependant, la méthodologie peut être affinée pour s'adapter à d'autres types de convertisseurs. Un objectif futur serait de développer une stratégie de contrôle universelle adaptable à différentes topologies de convertisseurs, augmentant ainsi la polyvalence du contrôleur et lui permettant de gérer une gamme plus large de tâches de conversion de puissance. Ceci est particulièrement important dans les systèmes complexes qui emploient plusieurs convertisseurs aux exigences variées.

En résumé, bien que cette recherche ait réalisé des avancées substantielles en intégrant le contrôle basé sur la BVP, la modélisation thermique et la mise en œuvre de capteurs, les travaux futurs viseront à développer une solution de convertisseur CC-CC pleinement intégrée et thermiquement adaptative.

8.4.4 Commande par anticipation

Alors que la présente étude s'est concentrée sur des contrôleurs basés sur les BVP pour la stabilité de la tension sous des conditions de charge dynamiques, l'intégration d'une technique de contrôle par anticipation pourrait encore améliorer la régulation de ligne. Les méthodes de contrôle par anticipation, particulièrement lorsqu'elles sont combinées aux stratégies de contrôle existantes, permettent des ajustements proactifs du cycle de service en réponse aux fluctuations d'entrée. Cette approche proactive pourrait améliorer l'efficacité du convertisseur et le temps de réponse, atténuant la dégradation des performances due aux changements soudains de l'entrée.

8.4.5 Conception de convertisseurs en cascade

Une autre direction prospective consiste à cascader plusieurs étages de convertisseurs CC-CC. Les topologies en cascade sont précieuses pour atteindre des rapports de conversion élevés sans imposer de contrainte excessive de tension sur un seul étage. Bien que ces conceptions nécessitent des composants passifs supplémentaires, elles peuvent potentiellement offrir une efficacité accrue, particulièrement lors de la gestion d'applications à faible sortie à partir de niveaux d'entrée plus élevés, comme dans les applications avioniques et industrielles.

CHAPITRE 9 CONCLUSION

9.1 Résumé des points principaux

Cette recherche doctorale a permis des avancées significatives dans le domaine des convertisseurs CC-CC (courant continu à courant continu) à haute efficacité en concevant, mettant en œuvre et validant des stratégies de contrôle et de détection adaptées. En se concentrant principalement sur des techniques de contrôle basées sur BVP, la modélisation détaillée des composants et la détection thermique intégrée, ce travail répond au besoin crucial de systèmes de conversion de puissance fiables, adaptables et haute performance dans diverses applications, telles que les véhicules électriques, les systèmes industriels et l'électronique grand public.

L'implémentation de contrôleurs basés sur la BLP pour les topologies de convertisseurs abaisseurs et Zeta représente une amélioration substantielle de la réponse dynamique et de la stabilité du système. La recherche démontre l'efficacité des stratégies de commande basées sur les BLP pour minimiser le dépassement et le sous-dépassement transitoires dans des conditions de charge variables. En conséquence, ces stratégies sont particulièrement adaptées aux applications nécessitant une grande précision et une adaptation rapide aux changements dynamiques, comblant efficacement un écart notable laissé par les méthodes de contrôle conventionnelles. Les résultats expérimentaux mettent en évidence la réponse dynamique supérieure des contrôleurs basés sur BLP, confirmant leur capacité à maintenir la stabilité dans des conditions difficiles où les méthodes traditionnelles de retour de tension peuvent faillir.

En outre, la recherche utilise une approche de modélisation complète axée sur des composants du convertisseur souvent négligés, tels que la résistance série de l'inducteur et la résistance en conduction du transistor de puissance. En intégrant ces paramètres dans un cadre de modélisation en régime permanent, cette étude atteint une fidélité plus élevée dans les résultats de simulation, alignant efficacement les conceptions théoriques avec les performances réelles. Cette amélioration renforce l'exactitude des simulations par rapport aux données expérimentales et établit une base fiable pour les initiatives de modélisation futures. La modélisation détaillée des composants s'est révélée essentielle pour prédire précisément les performances dans des conditions de haute puissance, où les modèles conventionnels manquent souvent de précision.

En outre, l'intégration de capteurs thermiques basés sur oscillateur à anneau introduit des capacités de surveillance de la température en temps réel qui, bien que non encore appliquées

directement à la mesure de la température des composants du convertisseur CC-CC tels que les MOSFETs et les inducteurs, posent les bases d'une gestion thermique adaptative. En raison de la configuration actuelle, le capteur fonctionne sur une puce séparée des composants du convertisseur, ce qui limite la surveillance directe des composants. Dans les travaux futurs, l'intégration de ces capteurs sur la même puce que les composants du convertisseur permettra de fournir un retour d'information sur la température en temps réel dans la boucle de contrôle, facilitant les ajustements dynamiques qui améliorent la fiabilité à long terme sous des conditions de charge et environnementales variables.

Dans l'ensemble, l'application synergique de contrôleurs basés sur la BLP, d'une modélisation précise des composants et d'une détection thermique intégrée crée une base complète pour de futures avancées dans la conception de convertisseurs CC-CC. Cette recherche aborde les défis clés liés à la réalisation d'une efficacité élevée, d'une fiabilité et d'une adaptabilité accrues dans les systèmes de puissance modernes, ouvrant la voie à des solutions électroniques de puissance de nouvelle génération capables de répondre aux exigences rigoureuses des environnements haute performance. Les contributions de ce travail vont au-delà du domaine académique, offrant des perspectives pratiques susceptibles d'améliorer les performances et la durabilité des futurs dispositifs électroniques de puissance.

9.2 Rappel des objectifs de recherche

L'objectif principal de cette thèse était de développer des convertisseurs CC-CC à haute efficacité, compacts et robustes, optimisés pour des performances dynamiques et une résilience dans diverses conditions environnementales. Cet objectif global répond à la demande croissante de solutions de gestion de puissance fiables dans des applications haute performance, telles que les véhicules électriques, les systèmes industriels et l'électronique grand public.

Pour y parvenir, la recherche s'est concentrée sur plusieurs objectifs spécifiques. Premièrement, le développement de contrôleurs basés sur BLP pour les convertisseurs abaissateurs et Zeta visait à améliorer la réponse des convertisseurs aux variations transitoires de charge et d'entrée, améliorant ainsi la stabilité et la précision du système. L'introduction du contrôle basé sur BLP a offert une nouvelle approche pour gérer le comportement dynamique des convertisseurs sous des conditions d'exploitation rapidement changeantes, cruciales pour les applications ayant des exigences de performance rigoureuses.

Deuxièmement, une modélisation détaillée des composants a été effectuée pour obtenir une précision de simulation accrue et combler l'écart entre les performances théoriques et pratiques. La recherche a créé un cadre de simulation plus représentatif et fiable en modélisant

des éléments sous-explorés, tels que la résistance série de l'inducteur et la résistance en conduction du transistor de puissance. Cette avancée garantit que les convertisseurs conçus peuvent prédire les performances avec plus de précision, en particulier dans les scénarios de haute puissance, fournissant une base solide pour la conception et l'optimisation futures des convertisseurs CC-CC.

En outre, la recherche a intégré des capteurs thermiques en temps réel pour permettre la surveillance continue des températures des composants clés, posant ainsi les bases d'une gestion thermique adaptative future. Bien que la gestion thermique n'ait pas été entièrement mise en œuvre dans cette thèse, l'intégration de capteurs basés sur oscillateur à anneau dans les convertisseurs représente une étape importante vers le développement de systèmes thermiquement conscients capables d'ajustements dynamiques en fonction des données en temps réel. Cette amélioration permettrait d'améliorer la fiabilité et de prolonger la longévité des composants.

Grâce à cette approche systématique et multifacette, chaque objectif a été abordé en profondeur, et la faisabilité ainsi que les avantages des solutions proposées ont été démontrés. Collectivement, ces efforts contribuent de manière significative aux avancées dans la technologie des convertisseurs CC-CC, soutenant le développement de systèmes de puissance efficaces, résilients et haute performance adaptés à une variété d'applications.

9.3 Validation des hypothèses

Les résultats expérimentaux obtenus dans le cadre de cette recherche confirment les hypothèses principales qui ont guidé le développement des contrôleurs basés sur BLP, la modélisation avancée des composants et l'intégration de la détection thermique.

Premièrement, nous avons confirmé l'hypothèse selon laquelle les contrôleurs basés sur BLP fourniraient une réponse dynamique et une stabilité supérieures par rapport aux méthodes de contrôle traditionnelles, telles que le retour de tension. Les données expérimentales ont montré que le contrôle basé sur BLP permet des temps de réponse plus rapides et réduit de manière significative les dépassements et sous-dépassements lors d'événements transitoires. Cela améliore la stabilité, même sous des conditions de charge changeantes rapidement, validant l'approche de contrôle BLP comme une alternative robuste, particulièrement adaptée aux applications haute performance où la rapidité de réponse et la stabilité sont essentielles.

La deuxième hypothèse, qui postule qu'une approche détaillée de la modélisation des composants produirait des simulations de performance plus précises, a également été validée. En intégrant des paramètres souvent négligés, tels que la résistance série de l'inducteur et

la résistance en conduction du transistor de puissance, la modélisation a montré une forte corrélation entre les résultats simulés et les résultats réels dans divers scénarios opérationnels. Cette précision accrue met en évidence la valeur pratique de la modélisation avancée pour prédire le comportement du convertisseur, en particulier sous des charges élevées ou fluctuantes, et pose les bases de futures améliorations en termes de précision de simulation.

Enfin, bien que la gestion thermique active n'ait pas été au cœur de cette thèse, la recherche a confirmé la faisabilité et l'utilité de la surveillance thermique en temps réel grâce aux capteurs de température basés sur oscillateur à anneau. Les données recueillies par ces capteurs soutiennent l'hypothèse selon laquelle des informations de température en temps réel peuvent permettre des stratégies de contrôle adaptatif. Cela ouvre la voie à des travaux futurs dans la gestion de puissance réactive à la température. Les résultats positifs de la surveillance thermique mettent en avant le potentiel de l'intégration d'une gestion thermique adaptative dans les convertisseurs CC-CC, ce qui améliorerait la performance et la longévité des systèmes de puissance dans des environnements thermiquement variables.

En conclusion, ces hypothèses ont été vérifiées positivement, renforçant les choix techniques réalisés dans cette recherche et offrant un chemin clair pour des avancées continues dans la technologie des convertisseurs CC-CC haute efficacité et thermiquement adaptables.

9.4 Synthèse avec les discussions

Les conclusions de cette recherche mettent en évidence l'impact transformateur de l'intégration du contrôle basé sur BLP, de la modélisation avancée des composants et de la surveillance thermique en temps réel dans les systèmes de convertisseurs CC-CC. Ces innovations répondent à des défis critiques de performance dans l'électronique de puissance, ouvrant la voie à des solutions de gestion de puissance plus efficaces, résilientes et adaptatives. Grâce à la validation expérimentale et à la modélisation, l'étude a démontré les avantages uniques des contrôleurs basés sur BLP pour maintenir la stabilité et la réactivité rapide sous des conditions de charge dynamiques, confirmant leur adéquation pour des applications haute performance où les méthodes traditionnelles peuvent être inadéquates.

Dans le contexte plus large de l'électronique de puissance, la modélisation détaillée des composants employée dans cette recherche contribue de manière significative à la précision de la simulation et à la prévisibilité. Cette approche de modélisation améliore l'alignement entre les performances théoriques et les mesures réelles en intégrant des paramètres souvent négligés, tels que la résistance série de l'inducteur et la résistance de conduction du transistor de puissance. Cette avancée répond directement à la demande de l'industrie pour une grande

précision en simulation et en test, essentielle pour répondre aux normes rigoureuses d'efficacité et de fiabilité attendues dans des secteurs comme l'automobile, l'énergie renouvelable et l'automatisation industrielle.

De plus, l'étude met en évidence le rôle essentiel de la détection thermique intégrée dans la conception des convertisseurs CC-CC. À mesure que les densités de puissance augmentent dans les applications haute performance, la capacité de surveiller la température en temps réel permet une gestion plus précise du stress thermique, soutenant des stratégies adaptatives pour la fiabilité du système. Bien que la gestion thermique adaptative n'ait pas été mise en œuvre directement dans ce travail, les bases posées par l'intégration de capteurs thermiques basés sur oscillateur à anneau établissent une solide fondation pour de futurs systèmes capables d'ajustements en temps réel pour atténuer les risques de surchauffe. Cela s'aligne avec les tendances de l'industrie vers des solutions de gestion de puissance non seulement économies en énergie, mais aussi thermiquement résilientes, répondant aux défis opérationnels posés par des conditions environnementales et de charge fluctuantes.

En synthétisant ces contributions, cette recherche fait progresser le domaine des convertisseurs CC-CC en offrant une approche plus complète qui fusionne l'innovation en matière de contrôle, la précision de la modélisation et l'adaptabilité thermique. Les implications de ces avancées sont vastes, offrant des solutions qui améliorent à la fois les indicateurs de performance immédiats et la fiabilité à long terme, ce qui est essentiel pour le développement de systèmes électroniques de puissance de nouvelle génération dans divers secteurs.

9.5 Importance et contribution au domaine

Les avancées présentées dans cette recherche apportent une contribution significative au domaine de la conception des convertisseurs CC-CC en répondant à des défis critiques liés à la précision du contrôle, à la modélisation des composants et à la gestion thermique. Grâce au développement de stratégies de contrôle basées sur BLP, cette étude démontre une approche qui améliore la réponse dynamique et la stabilité, garantissant que les convertisseurs CC-CC sont plus robustes dans des environnements avec des conditions de charge et d'entrée variables. Ces améliorations sont essentielles pour répondre aux exigences des applications modernes haute performance, telles que les véhicules électriques, les systèmes industriels et les systèmes d'énergie renouvelable, où le maintien de l'efficacité et de la fiabilité dans des conditions dynamiques est crucial.

De plus, la modélisation détaillée des composants introduite dans cette recherche ajoute une nouvelle dimension à la conception des convertisseurs. En incluant des paramètres typique-

ment sous-explorés, tels que la résistance série de l'inducteur et la résistance en conduction du transistor. Ce travail améliore donc la précision de la simulation et aligne les performances prévues plus étroitement avec le comportement réel. Cette modélisation raffinée non seulement aide à des prédictions de performances précises, mais facilite également des processus de conception plus efficaces en comblant l'écart entre les modèles théoriques et la mise en œuvre pratique.

En ce qui concerne la gestion thermique, cette recherche pionnière intègre des capteurs thermiques basés sur oscillateur à anneau dans les systèmes de convertisseurs CC-CC. Bien que la gestion thermique active n'ait pas été le focus principal de cette étude, l'inclusion de ces capteurs pose les bases pour de futures stratégies de contrôle adaptatif capables de réagir aux données de température en temps réel. Cette approche promet d'améliorer la résilience du système, car la surveillance continue de la température peut aider à atténuer le stress thermique et prolonger la durée de vie des systèmes électroniques de puissance. La pertinence de ce développement est particulièrement marquée pour les applications à haute densité de puissance, où la stabilité thermique est cruciale pour maintenir une opération fiable.

Dans l'ensemble, les contributions de cette recherche ouvrent la voie à des convertisseurs CC-CC plus efficaces, compacts et thermiquement résilients. Ces avancées répondent non seulement aux besoins actuels de l'industrie, mais établissent également une base pour des innovations futures en électronique de puissance. En améliorant les stratégies de contrôle, en perfectionnant la précision de la modélisation et en introduisant une surveillance thermique en temps réel, ce travail rapproche le domaine de solutions de gestion de puissance capables de s'adapter dynamiquement aux changements environnementaux et opérationnels. Cela marque une étape importante vers la conception de systèmes de puissance robustes et adaptatifs dans divers secteurs.

9.6 Déclaration de clôture

À mesure que les systèmes de puissance deviennent de plus en plus complexes et étendus, cette recherche offre des perspectives essentielles et des solutions pratiques qui peuvent inspirer de nouvelles avancées dans la conception et l'optimisation des convertisseurs CC-CC. Les améliorations en matière d'efficacité, de précision du contrôle et d'intégration de la surveillance thermique représentent une avancée significative dans le développement de systèmes de puissance adaptatifs et résilients, capables de répondre aux exigences dynamiques des applications haute performance de manière durable. Ces avancées répondent aux besoins actuels de l'industrie tout en établissant une nouvelle référence pour les technologies de gestion de puissance en priorisant la fiabilité, l'efficacité et l'adaptabilité.

En regardant vers l'avenir, la fondation établie par cette recherche ouvre la voie à une exploration plus poussée, en particulier dans les domaines des stratégies de contrôle thermiquement adaptatives et de l'intégration complète en SoC (Système sur Puce - SdP) des convertisseurs CC-CC. La recherche et le développement continus pourraient améliorer les capacités adaptatives de ces systèmes, leur permettant de réagir de manière autonome aux conditions environnementales et aux demandes opérationnelles. Ces innovations pourraient potentiellement établir de nouvelles normes dans des secteurs tels que l'automobile, l'énergie renouvelable et l'automatisation industrielle, où des systèmes de puissance durables et efficaces sont essentiels au succès.

En conclusion, ce travail met en évidence l'importance des approches innovantes en électronique de puissance et illustre le potentiel des technologies de convertisseurs CC-CC pour évoluer et relever les défis émergents. L'exploration continue dans ce domaine est essentielle et présente une opportunité passionnante pour faire progresser les solutions de gestion de puissance vers une performance, une fiabilité et une efficacité accrues, contribuant ainsi à un avenir durable et technologiquement avancé.

9.7 Diffusion des connaissances

Les méthodologies et les résultats de cette recherche doctorale ont été largement diffusés au sein de la communauté scientifique et de l'industrie, à travers divers articles de journaux et présentations lors de conférences internationales. Cette diffusion a facilité l'échange de perspectives et de progrès dans la conception de convertisseurs CC-CC haute efficacité, en mettant particulièrement l'accent sur les contrôleurs basés sur BLP, la détection thermique intégrée et l'optimisation de la performance en temps réel. Les contributions notables incluent le développement de contrôleurs avancés basés sur BLP pour les convertisseurs abaisseur et Zeta, qui ont une vaste applicabilité dans les véhicules électriques, l'automatisation industrielle et l'électronique grand public, tel que détaillé dans les présentations de conférences et les publications de journaux.

— Développement et analyse de performance des contrôleurs basés sur BLP :

Les résultats de recherche concernant la conception et la mise en œuvre de contrôleurs basés sur BLP pour les convertisseurs CC-CC ont été présentés dans des articles de conférence. Ces contributions mettent en évidence des améliorations significatives en matière de réponse dynamique et de stabilité pour les applications des convertisseurs abaisseurs et Zeta. Les résultats fournissent des informations précieuses sur la manière dont les techniques de contrôle basées sur BLP peuvent surmonter efficacement les limitations des méthodes de rétroaction traditionnelles, notamment sous des conditions

de charge changeantes.

- **Intégration de la détection thermique en temps réel :** L'intégration de capteurs thermiques basés sur oscillateur à anneau au sein de la conception du convertisseur a été documentée dans des journaux, permettant la surveillance en temps réel des composants critiques tels que les MOSFET et les inducteurs. Cette recherche établit une base pour de futures conceptions thermiquement adaptatives dans des applications haute performance, en soulignant l'importance des données thermiques en temps réel dans les stratégies de gestion de puissance adaptative.
- **Modélisation thermique et perspectives futures pour le contrôle adaptatif :** Les résultats liés à la modélisation thermique et au potentiel d'intégration du retour d'informations du capteur dans de futures stratégies de gestion thermique adaptative ont été présentés lors de diverses conférences. Ces perspectives ont suscité un intérêt pour l'exploitation des données de température afin d'améliorer la résilience des systèmes, fournissant ainsi une base solide pour les progrès futurs dans les méthodes de contrôle adaptatif pour les convertisseurs CC-CC à haute densité de puissance.

Les publications et présentations en conférences suivantes reflètent la diffusion des connaissances générées par cette recherche :

Articles de conférence

1. N. El-Zarif, M. Ali, A. Hassan, M. Nabavi, C. J. B. Fayomi, et Y. Savaria, "A High-Efficiency and Fast Response PLL-Based Buck Converter : Implementation and Simulation," in *Proc. IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS)*, fév. 2020, pp. 1-4.
2. N. El-Zarif, M. Ali, M. Amer, A. Hassan, A. Oukaira, A. Lakhssassi, C. J. B. Fayomi, et Y. Savaria, "Investigation of Different Integrated Temperature Monitoring Sensors for High-Voltage SoC DC-DC Converters," in *Proc. IEEE 20th Interregional NEWCAS Conference (NEWCAS)*, juin 2022, pp. 178-182.

Articles de journal

1. N. El-Zarif, M. Amer, M. Ali, A. Hassan, A. Oukaira, C. J. B. Fayomi, et Y. Savaria, "Calibration of Ring Oscillator-Based Integrated Temperature Sensors for Power Management Systems," *Sensors*, vol. 24, no. 2, article 440, jan. 2024.
2. N. El-Zarif, C. J. B. Fayomi, M. Ali, M. Amer, A. Hassan, et Y. Savaria, "A Systematic Approach for PLL-based Zeta Power Converter Control," Publié dans la revue *IEEE Access* en décembre 2024.

En présentant cette recherche lors de conférences internationales et en publiant des résultats dans des revues à comité de lecture, ce travail contribue à l'avancement des connaissances dans le domaine de l'électronique de puissance, en posant les bases de futures innovations dans le contrôle adaptatif et les convertisseurs CC-CC thermiquement adaptatifs.

RÉFÉRENCES

- [1] M. Ali *et al.*, “A Versatile SoC/SiP Sensor Interface for Industrial Applications : Implementation Challenges,” *IEEE Access*, vol. 10, p. 24 540–24 555, 2022.
- [2] U. S. E. P. Agency, “Fast facts on transportation greenhouse gas emissions,” <https://www.epa.gov/greenvehicles/fast-facts-transportation-greenhouse-gas-emissions>, 2022, accessed : 2024-09-29.
- [3] I. E. Agency, “Transport - energy system,” <https://www.iea.org/energy-system/transport>, 2023, accessed : 2024-09-29.
- [4] M. Wei, C. A. McMillan et S. de la Rue du Can, “Electrification of industry : Potential, challenges and outlook,” *Current Sustainable/Renewable Energy Reports*, vol. 6, n°. 4, p. 140–148, 2019. [En ligne]. Disponible : <https://doi.org/10.1007/s40518-019-00136-1>
- [5] D. Insights, “Electrification : Emerging opportunities for industrial applications,” 2021, accessed September 2024. [En ligne]. Disponible : <https://www2.deloitte.com/us/en/insights/industry/power-and-utilities/electrification-in-industrials.html>
- [6] J. G. Hayes et G. A. Goodarzi, *Electric Powertrain : Energy Systems, Power Electronics and Drives for Hybrid, Electric and Fuel Cell Vehicles*, G. A. Goodarzi, édit. Hoboken, New Jersey : John Wiley & Sons, 2018. [En ligne]. Disponible : <https://www.wiley.com/en-au/Electric+Powertrain%3A+Energy+Systems%2C+Power+Electronics+and+Drives+for+Hybrid%2C+Electric+and+Fuel+Cell+Vehicles-p-9781119063643>
- [7] G. Buticchi *et al.*, “On-Board Microgrids for the More Electric Aircraft-Technology Review,” *IEEE Transactions on Industrial Electronics*, vol. 66, n°. 7, p. 5588–5599, 2019.
- [8] P. J. Ansell et K. S. Haran, “Electrified Airplanes : A Path to Zero-Emission Air Travel,” *IEEE Electrification Magazine*, vol. 8, n°. 2, p. 18–26, 2020.
- [9] M. Ali *et al.*, “A Versatile SoC/SiP Sensor Interface for Industrial Applications : Design Considerations,” dans *2019 31st International Conference on Microelectronics (ICM)*, 2019, p. 40–43.
- [10] M. Forouzesh *et al.*, “Step-Up DC-DC Converters : A Comprehensive Review of Voltage-Boosting Techniques, Topologies, and Applications,” *IEEE Transactions on Power Electronics*, vol. 32, n°. 12, p. 9143–9178, 2017.
- [11] M. Amer *et al.*, “Fully Integrated Dual-Channel Gate Driver and Area Efficient PID Compensator for Surge Tolerant Power Sensor Interface,” dans *2020 18th IEEE Inter-*

- national New Circuits and Systems Conference (NEWCAS), 2020*, p. 166–169.
- [12] L. Cheng, Y. Liu et W.-H. Ki, “A 10/30 MHz Fast Reference-Tracking Buck Converter With DDA-Based Type-III Compensator,” *IEEE Journal of Solid-State Circuits*, vol. 49, n°. 12, p. 2788–2799, 2014.
 - [13] N. Swaminathan et Y. Cao, “An Overview of High-Conversion High-Voltage DC-DC Converters for Electrified Aviation Power Distribution System,” *IEEE Transactions on Transportation Electrification*, vol. 6, n°. 4, p. 1740–1754, 2020.
 - [14] Z. Dong, R. Ren et F. Wang, “Development of High-Power Bidirectional DC Solid-State Power Controller for Aircraft Applications,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, n°. 5, p. 5498–5508, 2022.
 - [15] M. Amer *et al.*, “Enhanced Dynamic Regulation in Buck Converters : Integrating Input-Voltage Feedforward With Voltage-Mode Feedback,” *IEEE Access*, vol. 12, p. 7310–7328, 2024.
 - [16] B. Aljafari *et al.*, “Transformer-less High Gain DC-DC Converter Design and Analysis for Fuel Cell Vehicles,” *Scientific Reports*, vol. 14, p. 1–15, 2024. [En ligne]. Disponible : <https://doi.org/10.1038/s41598-024-69231-8>
 - [17] P. Dini et S. Saponara, “Modeling and Control Simulation of Power Converters in Automotive Applications,” *Applied Sciences*, vol. 14, n°. 3, p. 1–27, 2024. [En ligne]. Disponible : <https://www.mdpi.com/2076-3417/14/3/1227>
 - [18] M. Devi et S. Lakshmi, “Comparative Study of DC-DC Converters Used in Electric and Hybrid Automobiles,” dans *2024 5th International Conference on Electronics and Sustainable Communication Systems (ICESC)*, 2024, p. 1–6.
 - [19] S. Habib *et al.*, “Contemporary trends in power electronics converters for charging solutions of electric vehicles,” *CSEE Journal of Power and Energy Systems*, vol. 6, n°. 4, p. 911–929, 2020.
 - [20] R. T. Naayagi, A. J. Forsyth et R. Shuttleworth, “High-Power Bidirectional DC-DC Converter for Aerospace Applications,” *IEEE Transactions on Power Electronics*, vol. 27, n°. 11, p. 4366–4379, 2012.
 - [21] D. Menzi *et al.*, “Ultra-Lightweight High-Efficiency Buck-Boost DC-DC Converters for Future eVTOL Aircraft with Hybrid Power Supply,” *IEEE Transactions on Transportation Electrification*, p. 1–17, 2024.
 - [22] F. Torres *et al.*, “SiC CMOS Gate Driver for High-Temperature Aerospace Applications,” dans *2024 Argentine Conference on Electronics (CAE)*, 2024, p. 99–102.
 - [23] S. Verma, S. Singh et A. Rao, “Overview of Control Techniques for DC-DC Converters,” *Research Journal of Engineering Sciences*, vol. 3, n°. 1, p. 47–52, 2013.

- [24] J. Ahmad *et al.*, “A high gain noninverting DC–DC converter with low voltage stress for industrial applications,” *International Journal of Circuit Theory and Applications*, vol. 49, n°. 12, p. 4212–4230, 2021.
- [25] M. E. Baran et N. R. Mahajan, “DC distribution for industrial systems : opportunities and challenges,” *IEEE Transactions on Industry Applications*, vol. 39, n°. 6, p. 1596–1601, 2003.
- [26] R. Petkov, D. Chapman et D. James, “A comparative study of two DC/DC converter topologies for telecommunications,” dans *Proceedings of Intelec'96 - International Telecommunications Energy Conference*, 1996, p. 279–288.
- [27] I. Barbi et R. Gules, “Isolated DC-DC converters with high-output voltage for TWTA telecommunication satellite applications,” *IEEE Transactions on Power Electronics*, vol. 18, n°. 4, p. 975–984, 2003.
- [28] V. Botre, R. Sumbe et D. Raut, “High Efficient, High Power Intensive DC-DC Converter Solution for 5G Telecom,” dans *2024 IEEE International Communications Energy Conference (INTELEC)*, 2024, p. 1–4.
- [29] L. Melanson, J. Woelfle et M. Pahlevani, “A Novel Multilevel Current-Driven DC-DC Converter for Wide Range Applications,” *IEEE Open Journal of Power Electronics*, vol. 5, p. 920–935, 2024.
- [30] S. A. Q. Mohammed et J.-W. Jung, “A State-of-the-Art Review on Soft-Switching Techniques for DC-DC, DC-AC, AC-DC, and AC-AC Power Converters,” *IEEE Transactions on Industrial Informatics*, vol. 17, n°. 10, p. 6569–6582, 2021.
- [31] D. M. Bellur et M. K. Kazimierczuk, “DC-DC converters for electric vehicle applications,” dans *2007 Electrical Insulation Conference and Electrical Manufacturing Expo*, 2007, p. 286–293.
- [32] R. Ebrahimi, H. M. Kojabadi et L. Chang, “Application of DC-DC Converters at Renewable Energy,” dans *Nanogenerators and Self-Powered Systems*, B. Dudem, V. Venkateswaran et A. Chandrasekhar, édit. Rijeka : IntechOpen, déc. 2022, ch. 1. [En ligne]. Disponible : <https://doi.org/10.5772/intechopen.108210>
- [33] J. S. V. S. Kumar et P. M. Rao, “Performance Analysis of PID Controller and Sliding Mode Control for Electric Vehicle Applications in Interleaved Double Boost Converter,” dans *Intelligent Computing in Control and Communication*, G. T. C. Sekhar *et al.*, édit. Singapore : Springer Singapore, 2021, p. 47–59.
- [34] D. Gautam *et al.*, “A review of thermal management in power converters with thermal vias,” dans *2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2013, p. 627–632.

- [35] S. Park, C. Min et S. Cho, “A 95nW ring oscillator-based temperature sensor for RFID tags in $0.13\mu\text{m}$ CMOS,” dans *2009 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2009, p. 1153–1156.
- [36] E. Boemo et S. López-Buedo, “Thermal Monitoring on FPGAs Using Ring-Oscillators,” dans *Field-Programmable Logic and Applications*, W. Luk, P. Y. K. Cheung et M. Glesner, édit. Berlin, Heidelberg : Springer Berlin Heidelberg, 1997, p. 69–78.
- [37] C.-S. Liu, R. Tabrizian et F. Ayazi, “Temperature compensated MEMS oscillator using structural resistance based temperature sensing,” dans *2015 IEEE SENSORS*, 2015, p. 1–4.
- [38] A. Griffo *et al.*, “Real-Time Measurement of Temperature Sensitive Electrical Parameters in SiC Power MOSFETs,” *IEEE Transactions on Industrial Electronics*, vol. 65, n°. 3, p. 2663–2671, 2018.
- [39] J. Delaine *et al.*, “High frequency DC-DC converter using GaN device,” dans *2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2012, p. 1754–1761.
- [40] R. Ramachandran et M. Nymand, “Experimental Demonstration of a 98.8% Efficient Isolated DC-DC GaN Converter,” *IEEE Transactions on Industrial Electronics*, vol. 64, n°. 11, p. 9104–9113, 2017.
- [41] J. M. Martínez-Heredia *et al.*, “Development of GaN Technology-Based DC/DC Converter for Hybrid UAV,” *IEEE Access*, vol. 8, p. 88 014–88 025, 2020.
- [42] A. M. Abou-Alfotouh *et al.*, “A 1-MHz hard-switched silicon carbide DC-DC converter,” *IEEE Transactions on Power Electronics*, vol. 21, n°. 4, p. 880–889, 2006.
- [43] F. Pellitteri *et al.*, “Power losses comparison between Silicon Carbide and Silicon devices for an isolated DC-DC converter,” dans *2021 IEEE 15th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)*, 2021, p. 1–6.
- [44] T. Lagier, P. Ladoux et P. Dworakowski, “Potential of silicon carbide MOSFETs in the DC/DC converters for future HVDC offshore wind farms,” *High Voltage*, vol. 2, n°. 4, p. 233–243, 2017. [En ligne]. Disponible : <https://ietresearch.onlinelibrary.wiley.com/doi/abs/10.1049/hve.2017.0070>
- [45] C. P. Solution, “Using a Switching Regulator vs. Linear Regulator for DC-DC Conversion,” 2020, accessed : 2024-10-20. [En ligne]. Disponible : <https://resourcespcb.cadence.com/blog/2020-using-a-switching-regulator-vs-linear-regulator-for-dc-dc-conversion>

- [46] Torex Semiconductor Ltd., “Dc-dc converter basic knowledge,” 2021, accessed : 2024-10-20. [En ligne]. Disponible : https://product.torexsemi.com/en/technical-support/techinfo/doc_2106
- [47] G. V. Piqué et E. Alarcón, *CMOS Integrated Switching Power Converters : A Structured Design Approach*, 1^{er} éd., ser. SpringerLink, E. Alarcón, édit. New York, NY : Springer New York, NY, 2011. [En ligne]. Disponible : <https://doi.org/10.1007/978-1-4419-8843-0>
- [48] D. Nayanasiri et Y. Li, “Step-Down DC-DC Converters : An Overview and Outlook,” *Electronics*, vol. 11, n°. 11, p. 1–20, 2022. [En ligne]. Disponible : <https://www.mdpi.com/2079-9292/11/11/1693>
- [49] S. R. Sintea *et al.*, “Low Drop Voltage Step-Down Converter for Industrial Automation and Operation,” dans *Advanced Topics in Optoelectronics, Microelectronics, and Nanotechnologies XI*, vol. 12493. SPIE, 2023, p. 128–135.
- [50] M. Zehendner et M. Ulmann, *Power Topologies Handbook*, Texas Instruments, 2017.
- [51] R. W. Erickson et D. Maksimovic, *Fundamentals of Power Electronics*. Springer Science & Business Media, 2007.
- [52] R. Nowakowski et N. Tang, “Efficiency of synchronous versus nonsynchronous buck converters,” *Analog Applications Journal, Texas Instruments*, vol. 4Q 2009, 2009. [En ligne]. Disponible : <https://www.ti.com/lit/pdf/slyt358>
- [53] P. Murphy *et al.*, “Study of Digital Vs Analog Control,” dans *Power Electron. Semin. Proc. (CPES Cent. Power Electron. Syst)*, 2002. [En ligne]. Disponible : <https://api.semanticscholar.org/CorpusID:26684336>
- [54] B. J. Patella *et al.*, “High-frequency digital PWM controller IC for DC-DC converters,” *IEEE Transactions on Power Electronics*, vol. 18, n°. 1, p. 438–446, 2003.
- [55] A. Prodic, D. Maksimovic et R. W. Erickson, “Design and implementation of a digital PWM controller for a high-frequency switching DC-DC power converter,” dans *IECON’01. 27th Annual Conference of the IEEE Industrial Electronics Society (Cat. No.37243)*, vol. 2, 2001, p. 893–898.
- [56] F. Blaabjerg, édit., *Control of Power Electronic Converters and Systems*, 1^{er} éd. United States : Academic Press, 2021, vol. 3, includes index.
- [57] L. Guo, J. Y. Hung et R. M. Nelms, “Evaluation of DSP-Based PID and Fuzzy Controllers for DC-DC Converters,” *IEEE Transactions on Industrial Electronics*, vol. 56, n°. 6, p. 2237–2248, 2009.
- [58] P. K. Nandam et P. C. Sen, “A comparative study of proportional-integral (P-I) and integral-proportional (I-P) controllers for dc motor drives,” *International*

- Journal of Control*, vol. 44, n°. 1, p. 283–297, 1986. [En ligne]. Disponible : <https://doi.org/10.1080/00207178608933599>
- [59] K. Swathy *et al.*, “Design and Hardware Implementation of Closed Loop Buck Converter Using Fuzzy Logic Controller,” dans *2018 Second International Conference on Electronics, Communication and Aerospace Technology (ICECA)*, 2018, p. 175–180.
 - [60] S. Ding *et al.*, “Second-Order Sliding-Mode Controller Design and Its Implementation for Buck Converters,” *IEEE Transactions on Industrial Informatics*, vol. 14, n°. 5, p. 1990–2000, 2018.
 - [61] M. Siu *et al.*, “A voltage-mode PWM buck regulator with end-point prediction,” *IEEE Transactions on Circuits and Systems II : Express Briefs*, vol. 53, n°. 4, p. 294–298, 2006.
 - [62] U. Nasir *et al.*, “Voltage mode controlled buck converter under input voltage variations,” dans *2015 IEEE 15th International Conference on Environment and Electrical Engineering (EEEIC)*, 2015, p. 986–991.
 - [63] S. Chattopadhyay et S. Das, “A Digital Current-Mode Control Technique for DC-DC Converters,” *IEEE Transactions on Power Electronics*, vol. 21, n°. 6, p. 1718–1726, 2006.
 - [64] A. J. Isaksson et S. F. Graebe, “Derivative filter is an integral part of PID design,” *Iee Proceedings-d Control Theory and Applications*, vol. 149, n°. 1, p. 41–45, janv. 2002.
 - [65] C. Erdal et A. Toker, “An OTA-C based proportional-integral-derivative (PID) controller and calculating optimum parameter tolerances,” *Turkish Journal of Electrical Engineering and Computer Sciences*, vol. 9, janv. 2001.
 - [66] M. Kumngern et U. Torteanchai, “CMOS programmable P, PI, PD and PID controller circuit using CCTAs,” dans *2016 International Conference on Electronics, Information, and Communications (ICEIC)*, janv. 2016, p. 1–4.
 - [67] G. Schuellein, “Current sharing of redundant synchronous buck regulators powering high performance microprocessors using the V^{sup 2/} control method,” *APEC '98 Thirteenth Annual Applied Power Electronics Conference and Exposition*, vol. 2, p. 853–859, 1998.
 - [68] S. Qu, “Modeling and design consideration of V² controlled buck regulator,” vol. 1, févr. 2001, p. 507–513.
 - [69] Y. Yan *et al.*, “Small Signal Analysis of V2 Control Using Equivalent Circuit Model of Current Mode Controls,” *IEEE Transactions on Power Electronics*, vol. 31, p. 5344–5353, 2016.

- [70] Y. Lee, S. Wang et K. Chen, “Quadratic Differential and Integration Technique in V^2 Control Buck Converter With Small ESR Capacitor,” *IEEE Transactions on Power Electronics*, vol. 25, n°. 4, p. 829–838, avr. 2010.
- [71] A. Ghosh et S. Banerjee, “Design and implementation of Type-II compensator in DC-DC switch-mode step-up power supply,” dans *Proceedings of the 2015 Third International Conference on Computer, Communication, Control and Information Technology (C3IT)*, 2015, p. 1–5.
- [72] L. Cao, “Type III Compensator Design for Power Converters,” *Power Electronics Technology*, p. 20–25, January 2011, discusses design and analysis of Type III compensators with practical implementation details. [En ligne]. Disponible : <http://www.powerelectronics.com>
- [73] M. Karppanen, T. Suntio et M. Sippola, “Dynamical Characterization of Input-Voltage-Feedforward-Controlled Buck Converter,” *IEEE Transactions on Industrial Electronics*, vol. 54, n°. 2, p. 1005–1013, 2007.
- [74] J.-J. Chen, P.-N. Shen et Y.-S. Hwang, “A High-Efficiency Positive Buck-Boost Converter With Mode-Select Circuit and Feed-Forward Techniques,” *IEEE Transactions on Power Electronics*, vol. 28, n°. 9, p. 4240–4247, 2013.
- [75] M. Hankaniemi, M. Karppanen et T. Suntio, “Dynamical Characterization of Voltage-Mode Controlled Buck Converter Operating in CCM and DCM,” dans *2006 12th International Power Electronics and Motion Control Conference*, 2006, p. 816–821.
- [76] M. K. Kazimierczuk et A. J. Edstrom, “Open-loop peak voltage feedforward control of PWM buck converter,” *IEEE Transactions on Circuits and Systems I : Fundamental Theory and Applications*, vol. 47, n°. 5, p. 740–746, mai 2000.
- [77] D. Suo, Z. Suo et A. Chiung, “A buck converter with sawtooth voltage feed forward control,” dans *2010 10th IEEE International Conference on Solid-State and Integrated Circuit Technology*, nov. 2010, p. 147–149.
- [78] S. Bacha, I. Munteanu et A. I. Bratu, *Variable-Structure Control of Power Electronic Converters*. London : Springer London, 2014, p. 393–441. [En ligne]. Disponible : https://doi.org/10.1007/978-1-4471-5478-5_13
- [79] N. Vazquez *et al.*, “Sliding mode control for DC/DC converters : a new sliding surface,” dans *2003 IEEE International Symposium on Industrial Electronics (Cat. No.03TH8692)*, vol. 1, juin 2003, p. 422–426.
- [80] S. C. Tan *et al.*, “On the practical design of a sliding mode voltage controlled buck converter,” *IEEE Transactions on Power Electronics*, vol. 20, n°. 2, p. 425–437, mars 2005.

- [81] S. Huerta-Moro *et al.*, “A simple sliding-mode control circuit for buck DC-DC converters,” dans *2019 IEEE International Fall Meeting on Communications and Computing (ROC C)*, mars 2019, p. 24–27.
- [82] J. Davila, L. Fridman et A. Levant, “Second-order sliding-mode observer for mechanical systems,” *IEEE Transactions on Automatic Control*, vol. 50, n°. 11, p. 1785–1789, nov. 2005.
- [83] Y. Huangfu *et al.*, “Super-Twisting Differentiator-Based High Order Sliding Mode Voltage Control Design for DC-DC Buck Converters,” *Energies*, vol. 9, juin 2016.
- [84] S. M. RakhtAla, M. Yasoubi et H. HosseinNia, “Design of second order sliding mode and sliding mode algorithms : a practical insight to DC-DC buck converter,” *IEEE/CAA Journal of Automatica Sinica*, vol. 4, n°. 3, p. 483–497, 2017.
- [85] R. D. Middlebrook et S. Cuk, “A general unified approach to modelling switching-converter power stages,” dans *1976 IEEE Power Electronics Specialists Conference*, 1976, p. 18–34.
- [86] R. D. Middlebrook, “Small-signal modeling of pulse-width modulated switched-mode power converters,” *Proceedings of the IEEE*, vol. 76, n°. 4, p. 343–354, 1988.
- [87] E. Vuthchhay et C. Bunlaksananusorn, “Modeling and control of a Zeta converter,” dans *2010 International Power Electronics Conference - ECCE ASIA -*, Sapporo, Japan, 2010, p. 612–619.
- [88] S. J. Kim *et al.*, “High Frequency Buck Converter Design Using Time-Based Control Techniques,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 4, p. 990–1001, 2015.
- [89] ——, “A 4-Phase 30–70 MHz Switching Frequency Buck Converter Using a Time-Based Compensator,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 12, p. 2814–2824, 2015.
- [90] Q. Huang, C. Zhan et J. Burn, “A 30-MHz Voltage-Mode Buck Converter Using Delay-Line-Based PWM Control,” *IEEE Transactions on Circuits and Systems II : Express Briefs*, vol. 65, n°. 11, p. 1659–1663, 2018.
- [91] S. J. Kim *et al.*, “A 10-MHz 2–800-mA 0.5–1.5-V 90% Peak Efficiency Time-Based Buck Converter With Seamless Transition Between PWM/PFM Modes,” *IEEE Journal of Solid-State Circuits*, vol. 53, n°. 3, p. 814–824, 2018.
- [92] Q. A. Khan, S. Kim et P. K. Hanumolu, “Time-Based PWM Controller for Fully Integrated High Speed Switching DC-DC Converters - An Alternative to Conventional Analog and Digital Controllers,” dans *2018 31st International Conference on VLSI Design and 2018 17th International Conference on Embedded Systems (VLSID)*, janv. 2018, p. 226–231.

- [93] M. Gerber *et al.*, “Integral design of a high power density DC/DC converter for harsh environments,” dans *2005 European Conference on Power Electronics and Applications*, 2005, p. 1–10.
- [94] M. S. Floyd *et al.*, “System power management support in the IBM POWER6 microprocessor,” *IBM Journal of Research and Development*, vol. 51, n°. 6, p. 733–746, 2007.
- [95] J. Long *et al.*, “Thermal monitoring mechanisms for chip multiprocessors,” *ACM Transactions on Architecture and Code Optimization (TACO)*, vol. 5, n°. 2, p. 1–33, 2008.
- [96] S. O. Memik *et al.*, “Optimizing thermal sensor allocation for microprocessors,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 27, n°. 3, p. 516–527, 2008.
- [97] Y. Lee, H. Shin et S. Chae, “An Online Thermal Parameter Identification Method for MOSFETs in DC-DC converters,” dans *2024 IEEE 10th International Power Electronics and Motion Control Conference (IPEMC2024-ECCE Asia)*, 2024, p. 3511–3516.
- [98] S. Dey *et al.*, “High Temperature Application of a SiC-LDMOSFET based DC-DC Power Converter,” dans *2021 IEEE 8th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*, 2021, p. 333–338.
- [99] C. Gao *et al.*, “Steady-state thermal analysis and layout optimization of DC/DC converter,” dans *2014 Prognostics and System Health Management Conference (PHM-2014 Hunan)*, 2014, p. 405–409.
- [100] Y. Shen, X. Fan et D. Tang, “Electrothermal Simulation Analysis on Power Loss and Junction Temperature of GaN HEMT in Boost DC-DC Converter,” dans *2022 7th International Conference on Power and Renewable Energy (ICPRE)*, 2022, p. 138–143.
- [101] P. Mohseni, O. Husev et D. Vinnikov, “Thermal Management Experience in GaN-Based DC-DC Converter,” dans *2024 IEEE 18th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)*, 2024, p. 1–6.
- [102] R. González, C. A. Rojas et L. Callegaro, “Three-level DC-DC GaN-based Converter with Active Thermal Control for Powertrain applications in Electric Vehicles,” dans *2021 22nd IEEE International Conference on Industrial Technology (ICIT)*, vol. 1, 2021, p. 502–507.
- [103] S. Pan, J. A. Angevare et K. A. A. Makinwa, “A Self-Calibrated Hybrid Thermal-Diffusivity/Resistor-Based Temperature Sensor,” *IEEE Journal of Solid-State Circuits*, vol. 56, n°. 12, p. 3551–3559, 2021.
- [104] K. Souri, Y. Chae et K. A. A. Makinwa, “A CMOS Temperature Sensor With a Voltage-Calibrated Inaccuracy of $\pm 0.15^\circ \text{C}$ (3σ) From -55°C to 125°C ,” *IEEE Journal of*

- Solid-State Circuits*, vol. 48, n°. 1, p. 292–301, 2013.
- [105] S. Lu, R. Tessier et W. Burleson, “Dynamic On-Chip Thermal Sensor Calibration Using Performance Counters,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 33, n°. 6, p. 853–866, 2014.
 - [106] V. Sharma, V. Mittal et P. Kumar, “Design and Calibration of a Digital Thermal Sensor,” dans *2020 4th International Conference on Intelligent Computing and Control Systems (ICICCS)*, 2020, p. 385–389.
 - [107] J. Kim et R. Horowitz, “An efficient digital sliding controller for adaptive power supply regulation,” dans *2001 Symposium on VLSI Circuits. Digest of Technical Papers (IEEE Cat. No.01CH37185)*, 2001, p. 133–136.
 - [108] S. H. Chincholkar, W. Jiang et C.-Y. Chan, “An Improved PWM-Based Sliding-Mode Controller for a DC-DC Cascade Boost Converter,” *IEEE Transactions on Circuits and Systems II : Express Briefs*, vol. 65, n°. 11, p. 1639–1643, 2018.
 - [109] S.-C. Tan, Y. M. Lai et C. K. Tse, “General Design Issues of Sliding-Mode Controllers in DC-DC Converters,” *IEEE Transactions on Industrial Electronics*, vol. 55, n°. 3, p. 1160–1174, 2008.
 - [110] M. Y. K. Chui, W.-H. Ki et C.-Y. Tsui, “A programmable integrated digital controller for switching converters with dual-band switching and complex pole-zero compensation,” *IEEE Journal of Solid-State Circuits*, vol. 40, n°. 3, p. 772–780, mars 2005.
 - [111] F. Ma, W. Chen et J. Wu, “A Monolithic Current-Mode Buck Converter With Advanced Control and Protection Circuits,” *IEEE Transactions on Power Electronics*, vol. 22, n°. 5, p. 1836–1846, sept. 2007.
 - [112] S. J. Kim *et al.*, “A 4-Phase 30-70 MHz Switching Frequency Buck Converter Using a Time-Based Compensator,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 12, p. 2814–2824, 2015.
 - [113] M. Ali *et al.*, “One Mbps 1 nJ/b 3.5-4 GHz Fully Integrated FM-UWB Transmitter for WBAN Applications,” *IEEE Transactions on Circuits and Systems I : Regular Papers*, vol. 65, n°. 6, p. 2005–2014, 2018.
 - [114] D. M. Bellur et M. K. Kazimierczuk, “DC-DC Converters for Electric Vehicle Applications,” *2007 Electrical Insulation Conference and Electrical Manufacturing Expo*, p. 286–293, 2008.
 - [115] “IEEE Standard for Transient Overvoltage Protection of DC Electrification Systems by Application of DC Surge Arresters,” *IEEE Std 1627-2019*, p. 1–50, 2019.
 - [116] M. Thirumeni *et al.*, “Design and Analysis of Zeta Converter for Power Factor Correction Using Cascade PSO-GSA-Tuned PI and Reduced-Order SMC,” *IETE*

- Journal of Research*, vol. 69, n°. 5, p. 2281–2300, 2023. [En ligne]. Disponible : <https://doi.org/10.1080/03772063.2022.2132304>
- [117] D. Mazumdar *et al.*, “Performance analysis of drone sqadron optimisation based MPPT controller for grid implemented PV battery system under partially shaded conditions,” *Renewable Energy Focus*, vol. 49, n°. 100577, p. 1–16, juin 2024. [En ligne]. Disponible : <https://www.sciencedirect.com/science/article/pii/S1755008424000413>
 - [118] N. El-Zarif *et al.*, “A High Efficiency and Fast Response PLL Based Buck Converter : Implementation and Simulation,” dans *2020 IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS)*, 2020, p. 1–4.
 - [119] R. Ramos, V. Repecho et D. Biel, “Current-Limited Suboptimal Sliding Mode Control for Voltage-Regulated Synchronous Buck Converters,” *IEEE Trans. Power Electron.*, vol. 37, n°. 11, p. 13 081–13 090, 2022.
 - [120] D. Biel, J. M. Olm et E. F. Colet, “Switching Frequency Regulation in Sliding Mode Control by a Hysteresis Band Controller,” *IEEE Trans. Power Electron.*, vol. 32, n°. 2, p. 1557–1569, 2017.
 - [121] H. Sarkawi, Y. Ohta et P. Rapisarda, “On the switching control of the DC–DC zeta converter operating in continuous conduction mode,” *IET Control Theory Appl.*, vol. 15, n°. 9, p. 1185–1198, 2021.
 - [122] A. Mahlobo, O. E. Oni et K. T. Akindeji, “Voltage Fluctuation Correction for Renewable Energy Systems in Distribution Network,” dans *2023 International Conference on Electrical, Computer and Energy Technologies (ICECET)*, 2023, p. 1–7.
 - [123] F. L. Tofoli *et al.*, “Survey on non-isolated high-voltage step-up DC–DC topologies based on the boost converter,” *IET Power Electronics*, vol. 8, n°. 10, p. 2044–2057, 2015.
 - [124] L. Zhang *et al.*, “A high step-up DC to DC converter under alternating phase shift control for fuel cell power system,” *IEEE Transactions on Power Electronics*, vol. 30, n°. 3, p. 1694–1703, 2015.
 - [125] W. Li et X. He, “Review of nonisolated high-step-up DC/DC converters in photovoltaic grid-connected applications,” *IEEE Transactions on Industrial Electronics*, vol. 58, n°. 4, p. 1239–1250, 2011.
 - [126] H. S. Lee *et al.*, “High-efficiency asymmetric forward-flyback converter for wide output power range,” *IEEE Transactions on Power Electronics*, vol. 32, n°. 1, p. 433–440, 2017.
 - [127] K.-C. Tseng, C.-C. Huang et C.-A. Cheng, “A single-switch converter with high step-up gain and low diode voltage stress suitable for green power-source conversion,” *IEEE*

Journal of Emerging and Selected Topics in Power Electronics, vol. 4, n°. 2, p. 363–372, 2016.

- [128] M. Gaboriault et A. Notman, “A high efficiency, non-inverting, buck-boost DC-DC converter,” in *Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC*, vol. 3, p. 1411–1415, 2004.
- [129] R. Petrocelli, “One-Quadrant Switched-Mode Power Converters,” <https://doi.org/10.5170/CERN-2015-003.115>, 2016.
- [130] S. Cuk et R. D. Middlebrook, “A New Optimum Topology Switching DC-to-DC Converter,” dans *Proceedings of the 1977 IEEE Power Electronics Specialists Conference*, 1977, p. 160–179.
- [131] J. Chen et C. Chang, *Analysis and design of SEPIC converter in boundary conduction mode for universal-line power factor correction applications*, ser. PESC Rec. - IEEE Annu. Power Electron. Spec. Conf, 2001.
- [132] J. J. Jozwik et M. K. Kazimierczuk, *Dual sepic PWM switching-mode DC/DC power converter*, ser. IEEE Trans. Ind. Electron, 1989.
- [133] M. M. Nishat *et al.*, “An Optimal Design of PID controller for DC-DC Zeta converter using Particle Swarm Optimization,” dans *2020 23rd International Conference on Computer and Information Technology (ICCIT)*, 2020, p. 1–6.
- [134] A. Sel, U. Güneş et C. Kasnakoğlu, “Design of Output Feedback Sliding Mode Controller for SEPIC Converter for Robustness,” *Int. J. Electron.*, vol. 107, n°. 2, p. 239–249, 2020.
- [135] H. Komurcugil, S. Biricik et N. Guler, “Indirect Sliding Mode Control for DC-DC SEPIC Converters,” *IEEE Trans. Ind. Informatics*, vol. 16, n°. 6, p. 4099–4108, 2020.
- [136] E. Mamarelis, G. Petrone et G. Spagnuolo, “Design of a sliding-mode-controlled SEPIC for PV MPPT applications,” *IEEE Trans. Ind. Electron.*, vol. 61, n°. 7, p. 3387–3398, 2014.
- [137] T. H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, 2^e éd. Cambridge, U.K. : Cambridge University Press, 2004.
- [138] W. Rhee, “Design of high-performance CMOS charge pumps in phase-locked loops,” dans *1999 IEEE International Symposium on Circuits and Systems (ISCAS)*, vol. 2, 1999, p. 545–548.
- [139] M. M. Garg *et al.*, “An Approach for Buck Converter PI Controller Design Using Stability Boundary Locus,” dans *2018 IEEE/PES Transmission and Distribution Conference and Exposition (T D)*, 2018, p. 1–5.

- [140] M. M. Garg, Y. V. Hote et M. K. Pathak, “PI controller design of a dc-dc Zeta converter for specific phase margin and cross-over frequency,” dans *2015 10th Asian Control Conference (ASCC)*, 2015, p. 1–6.
- [141] Plexim, *PLECS RT Box 1 User Manual*, 2023, available at : <https://www.plexim.com>.
- [142] S.-C. Hsia et S.-K. Tsai, “High-power buck chip design for vehicle far/near headlights,” *Analog Integrated Circuits and Signal Processing*, vol. 111, n°. 1, p. 1–11, 2022. [En ligne]. Disponible : <https://doi.org/10.1007/s10470-021-01970-4>
- [143] S. Markkassery *et al.*, “Modeling, Design and Control of Non-isolated Single-Input Multi-Output Zeta–Buck–Boost Converter,” *IEEE Transactions on Industry Applications*, vol. 56, n°. 4, p. 3904–3918, 2020.
- [144] B. Zhu *et al.*, “Single-Switch High Step-Up Zeta Converter Based on Coat Circuit,” *IEEE Access*, vol. 9, p. 5166–5176, 2021.
- [145] C. Y. Chan, “Adaptive Sliding-Mode Control of a Novel Buck-Boost Converter Based on Zeta Converter,” *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 69, n°. 3, p. 1307–1311, 2022.
- [146] D. Angulo-García, F. Angulo et J.-G. Muñoz, “DC-DC Zeta Power Converter : Ramp Compensation Control Design and Stability Analysis,” *Applied Sciences*, vol. 11, n°. 13, 2021. [En ligne]. Disponible : <https://www.mdpi.com/2076-3417/11/13/5946>
- [147] M. E. Albira et M. A. Zohdy, “Adaptive Model Predictive Control for DC-DC Power Converters With Parameters’ Uncertainties,” *IEEE Access*, vol. 9, p. 135121–135131, 2021.
- [148] S. Chakraborty *et al.*, “Scalable Modeling Approach and Robust Hardware-in-the-Loop Testing of an Optimized Interleaved Bidirectional HV DC/DC Converter for Electric Vehicle Drivetrains,” *IEEE Access*, vol. 8, p. 115515–115536, 2020.
- [149] B. M. Alharbi, M. A. Alhomim et R. A. McCann, “Robust control for cascade boost converter based on h-infinity controller,” dans *2020 IEEE Kansas Power and Energy Conference (KPEC)*, 2020, p. 1–6.
- [150] G. Banerjee *et al.*, “Studies on Electromagnetic and Thermal Performance of GaN MOSFETs in an Isolated DC-DC converter,” dans *2023 11th National Power Electronics Conference (NPEC)*, 2023, p. 1–6.
- [151] S. Kimura, K. Nanamori et M. Yamamoto, “Modeling and design of interleaved multi-phase DC-DC converter with 2-phase coupled inductor cell for high power density,” dans *2017 IEEE 6th International Conference on Renewable Energy Research and Applications (ICRERA)*, 2017, p. 416–422.

- [152] P. Azer *et al.*, “Time Efficient Integrated Electro-Thermal Model for Bidirectional Synchronous DC-DC Converter in Hybrid Electric Vehicles,” dans *2018 IEEE Transportation Electrification Conference and Expo (ITEC)*, 2018, p. 55–62.
- [153] P. Asimakopoulos *et al.*, “Heat sink design considerations in medium power electronic applications with long power cycles,” dans *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, 2015, p. 1–9.
- [154] Y. Lee, H. Shin et S. Chae, “An Online Thermal Parameter Identification Method for MOSFETs in DC-DC converters,” dans *2024 IEEE 10th International Power Electronics and Motion Control Conference (IPEMC2024-ECCE Asia)*, 2024, p. 3511–3516.
- [155] D. Koch *et al.*, “Application-Oriented Characterization of Thermally Optimized, Asymmetrical Single Chip Packages for 100 V GaN HEMTs,” dans *2023 35th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 2023, p. 48–51.
- [156] C. A. Rojas *et al.*, “Mission Profile-Oriented Active Thermal Control of a Bidirectional Three-Level Buck-Boost GaN-Based DC-DC Converter for Electric Vehicles Powertrains,” dans *IECON 2021 – 47th Annual Conference of the IEEE Industrial Electronics Society*, 2021, p. 1–6.
- [157] R. González, C. A. Rojas et L. Callegaro, “Three-level DC-DC GaN-based Converter with Active Thermal Control for Powertrain applications in Electric Vehicles,” dans *2021 22nd IEEE International Conference on Industrial Technology (ICIT)*, vol. 1, 2021, p. 502–507.
- [158] L. Solimene et C. S. Ragusa, “Identification of dc thermal steady-state differential inductance of ferrite power inductors,” *Energies*, vol. 14, n°. 13, p. 3854, 2021.
- [159] S. Chakraborty *et al.*, “High-Fidelity Liquid-cooling Thermal Modeling of a WBG-based Bidirectional DC-DC Converter for Electric Drivetrains,” dans *2019 21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)*, 2019, p. 1–8.
- [160] H. Rezaei et A. Babaei, “Thermal analysis of inverters and high frequency transformers in the DC-DC converters,” dans *2017 IEEE 4th International Conference on Knowledge-Based Engineering and Innovation (KBEI)*, 2017, p. 125–130.
- [161] D. Scirè *et al.*, “A Temperature Dependent Non-Linear Inductor Model for a DC/DC Boost Converter,” dans *2018 15th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD)*, 2018, p. 237–240.
- [162] S.-Y. Lee, A. G. Pfaelzer et J. D. van Wyk, “Comparison of Different Designs of a 42-V/14-V DC/DC Converter Regarding Losses and Thermal Aspects,” *IEEE Transactions on Industry Applications*, vol. 43, n°. 2, p. 520–530, 2007.

- [163] L. Wang *et al.*, “Research on High-Performance Multiphase DC–DC Converter Applied to Distributed Electric Propulsion Aircraft,” *IEEE Transactions on Transportation Electrification*, vol. 9, n°. 3, p. 3545–3563, 2023.
- [164] S. Kascak *et al.*, “Investigation of thermal performance of magnetic components in interleaved DC/DC converters,” dans *2018 ELEKTRO*, 2018, p. 1–6.
- [165] K. Górecki et K. Detka, “The influence of the transformer core material on the characteristics of a full-bridge dc-dc converter,” *Energies*, vol. 13, n°. 13, p. 3104, 2019.
- [166] P. Grzejszczak et R. Barlik, “Modeling and measurements of properties of coupled inductors,” *Energies*, vol. 14, n°. 14, p. 4088, 2021.
- [167] P. Kumar Prasobhu *et al.*, “Active Thermal Control of GaN-Based DC/DC Converter,” *IEEE Transactions on Industry Applications*, vol. 54, n°. 4, p. 3529–3540, 2018.
- [168] M. Karimi *et al.*, “An Active Dead-Time Control Circuit With Timing Elements for a 45-V Input 1-MHz Half-Bridge Converter,” *IEEE Transactions on Circuits and Systems I : Regular Papers*, vol. 69, n°. 1, p. 30–41, 2022.
- [169] O. Ettahri *et al.*, “A Real-Time Thermal Monitoring System Intended for Embedded Sensors Interfaces,” *Sensors*, vol. 20, n°. 19, p. 1–16, 2020. [En ligne]. Disponible : <https://www.mdpi.com/1424-8220/20/19/5657>
- [170] T. Yang *et al.*, “Compact and Supply-Voltage-Scalable Temperature Sensors for Dense On-Chip Thermal Monitoring,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 11, p. 2773–2785, 2015.
- [171] S. Paek *et al.*, “Hybrid Temperature Sensor Network for Area-Efficient On-Chip Thermal Map Sensing,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 2, p. 610–618, 2015.
- [172] E. Locorotondo *et al.*, “Analytical Model of Power MOSFET Switching Losses due to Parasitic Components,” dans *2019 IEEE 5th International forum on Research and Technology for Society and Industry (RTSI)*, 2019, p. 331–336.
- [173] J. He *et al.*, “Highly linear very compact untrimmed on-chip temperature sensor with second and third order temperature compensation,” dans *2010 53rd IEEE International Midwest Symposium on Circuits and Systems*. IEEE, 2010, p. 288–291.
- [174] C. Zhao *et al.*, “A CMOS on-chip temperature sensor with -0.21°C 0.17°C inaccuracy from -20°C to 100°C,” dans *2013 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2013, p. 2621–2625.
- [175] A.-C. Iradukunda, D. R. Huitink et F. Luo, “A review of advanced thermal management solutions and the implications for integration in high-voltage packages,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, n°. 1, p. 256–271, 2019.

- [176] S. S. Salvi et A. Jain, “A review of recent research on heat transfer in three-dimensional integrated circuits (3-d ics),” *IEEE Transactions on Components, Packaging and Manufacturing Technology*, vol. 11, n°. 5, p. 802–821, 2021.
- [177] X. Li *et al.*, “Accurate on-chip temperature sensing for multicore processors using embedded thermal sensors,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 28, n°. 11, p. 2328–2341, 2020.
- [178] R. Ruby *et al.*, “Ultra-miniature high-q filters and duplexers using fbar technology,” dans *2001 IEEE International Solid-State Circuits Conference. Digest of Technical Papers. ISSCC (Cat. No. 01CH37177)*. IEEE, 2001, p. 120–121.
- [179] T. Someya *et al.*, “An 11-nw cmos temperature-to-digital converter utilizing sub-threshold current at sub-thermal drain voltage,” *IEEE Journal of Solid-State Circuits*, vol. 54, n°. 3, p. 613–622, 2019.
- [180] H. Wang et P. P. Mercier, “A 763 pw 230 pj/conversion fully integrated cmos temperature-to-digital converter with +0.81°C / -0.75°C inaccuracy,” *IEEE Journal of Solid-State Circuits*, vol. 54, n°. 8, p. 2281–2290, 2019.
- [181] S. Tewari et K. Singh, “Intuitive design of ptat and ctat circuits for mosfet based temperature sensor using inversion coefficient based approach,” dans *2015 19th International Symposium on VLSI Design and Test*, 2015, p. 1–6.
- [182] T. Yang *et al.*, “Compact and supply-voltage-scalable temperature sensors for dense on-chip thermal monitoring,” *IEEE Journal of Solid-State Circuits*, vol. 50, n°. 11, p. 2773–2785, 2015.
- [183] F. Reverter, “A tutorial on thermal sensors in the 200th anniversary of the seebeck effect,” *IEEE Sensors Journal*, vol. 21, n°. 20, p. 22 122–22 132, 2021.
- [184] W. Yang, H. Jiang et Z. Wang, “A 0.0014 mm^2 , 150 nW cmos temperature sensor with nonlinearity characterization and calibration for the -60 to $+40^\circ\text{C}$ measurement range,” *Sensors*, vol. 19, n°. 8, p. 1777, 2019. [En ligne]. Disponible : <https://www.mdpi.com/1424-8220/19/8/1777>
- [185] K. Kim, H. Lee et C. Kim, “366-ks/s 1.09-nj 0.0013-mm 2 frequency-to-digital converter based cmos temperature sensor utilizing multiphase clock,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 21, n°. 10, p. 1950–1954, 2013.
- [186] N. Testi et Y. Xu, “A 0.2nj/sample 0.01mm 2 ring oscillator based temperature sensor for on-chip thermal management,” dans *International Symposium on Quality Electronic Design (ISQED)*, 2013, p. 696–702.
- [187] Z. Shenghua et W. Nanjian, “A novel ultra low power temperature sensor for uhf rfid tag chip,” dans *2007 IEEE Asian Solid-State Circuits Conference*, 2007, p. 464–467.

- [188] C.-K. Kim *et al.*, “Cmos temperature sensor with ring oscillator for mobile dram self-refresh control,” dans *2008 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2008, p. 3094–3097.
- [189] S. Park, C. Min et S. Cho, “A 95nw ring oscillator-based temperature sensor for rfid tags in $0.13\mu\text{m}$ cmos,” dans *2009 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2009, p. 1153–1156.
- [190] S.-S. Woo, J.-H. Lee et S. Cho, “A ring oscillator-based temperature sensor for u-healthcare in $0.13\mu\text{m}$ cmos,” dans *2009 International SoC Design Conference (ISOCC)*, 2009, p. 548–551.
- [191] P. Chen *et al.*, “All-digital time-domain smart temperature sensor with an inter-batch inaccuracy of $-0.7\text{ }^{\circ}\text{C} - +0.6\text{ }^{\circ}\text{C}$ after one-point calibration,” *IEEE Transactions on Circuits and Systems I : Regular Papers*, vol. 58, n°. 5, p. 913–920, 2011.
- [192] M.-H. Chang *et al.*, “Near-/sub-vth process, voltage, and temperature (pvt) sensors with dynamic voltage selection,” dans *2013 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2013, p. 133–136.
- [193] Y. Lempel, R. Breuer et J. Shor, “A $700\text{-}\mu\text{m}^2$, ring-oscillator-based thermal sensor in 16-nm finfet,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 30, n°. 2, p. 248–252, 2022.
- [194] N. Vinshtok-Melnik et J. Shor, “Ultra miniature $1850\text{ }\mu\text{m}^2$ ring oscillator based temperature sensor,” *IEEE Access*, vol. 8, p. 91 415–91 423, 2020.
- [195] M. Amer *et al.*, “Design and analysis of combined input-voltage feedforward and pi controllers for the buck converter,” dans *2021 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2021, p. 1–5.
- [196] M. Mohajertehrani, Y. Savaria et M. Sawan, “Harvesting energy from aviation data lines : Implementation and experimental results,” *IEEE Transactions on Circuits and Systems I : Regular Papers*, vol. 65, n°. 6, p. 2048–2057, 2018.
- [197] X. Zhao, R. Chebli et M. Sawan, “A wide tuning range voltage-controlled ring oscillator dedicated to ultrasound transmitter,” dans *Proceedings. The 16th International Conference on Microelectronics, 2004. ICM 2004.*, 2004, p. 313–316.
- [198] “Xfab : Xt018,” <https://www.xfab.com/xt018>.
- [199] N. El-Zarif *et al.*, “Investigation of different integrated temperature monitoring sensors for high-voltage soc dc-dc converters,” dans *2022 20th IEEE Interregional NEWCAS Conference (NEWCAS)*, 2022, p. 178–182.
- [200] N. R. Draper et H. Smith, *Applied Regression Analysis*. Wiley-Interscience, 1998.

- [201] N. El-Zarif *et al.*, “A High Efficiency and Fast Response PLL Based Buck Converter : Implementation and Simulation,” dans *2020 IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS)*, 2020, p. 1–4.
- [202] M. Hossain, N. Rahim et J. a/l Selvaraj, “Recent progress and development on power DC-DC converter topology, control, design and applications : A review,” *Renewable and Sustainable Energy Reviews*, vol. 81, p. 205–230, 2018. [En ligne]. Disponible : <http://www.sciencedirect.com/science/article/pii/S1364032117310857>
- [203] P. R. Babu, S. R. Prasath et R. Kiruthika, “Simulation and performance analysis of CCM Zeta converter with PID controller,” dans *2015 International Conference on Circuits, Power and Computing Technologies [ICCPCT-2015]*, 2015, p. 1–7.

ANNEXE A ARTICLE 2 : A SYSTEMATIC APPROACH FOR PLL-BASED ZETA POWER CONVERTER CONTROL

The architecture of DC-DC converters consists of a power stage, a control unit, and a modulation mechanism. Figure 4.1 presents the system architecture of the power stage configuration of the Zeta converter.

A prominent method for modeling these converters utilizes the steady-state averaging (SSA) technique, which is applied as follows [87, 203] :

1. Derive the state-space equations specific to the Zeta converter.
2. Compute the steady-state average of the converter's dynamics.
3. Establish the steady-state equations.
4. Develop linearized small-signal state-space equations and extract the corresponding transfer functions.

State-space equations for the Zeta converter

The following state-space equations describe the dynamic behavior of the DC-DC Zeta converter :

$$\begin{cases} \frac{d\mathbf{x}(t)}{dt} = \mathbf{Ax}(t) + \mathbf{Bu}(t) \\ \mathbf{y}(t) = \mathbf{Cx}(t) + \mathbf{Du}(t) \end{cases} \quad (\text{A.1})$$

Equation A.1 represents the nonlinear continuous-time dynamics of the converter, which can be linearized using small-signal perturbation methods to obtain :

$$\begin{cases} \mathbf{x} = \mathbf{X} + \tilde{\mathbf{x}} \\ \mathbf{u} = \mathbf{U} + \tilde{\mathbf{u}} \\ \mathbf{d} = \mathbf{D} + \tilde{\mathbf{d}} \\ \mathbf{y} = \mathbf{Y} + \tilde{\mathbf{y}} \end{cases} \quad (\text{A.2})$$

The inductor and capacitor components principally govern the operational dynamics of DC-DC converters. For the Zeta converter shown in Figure 4.1, the system's state ($\mathbf{x}(t)$), input ($\mathbf{u}(t)$), and output ($\mathbf{y}(t)$) variables can be presented as follows :

$$\mathbf{x}(t) = \begin{pmatrix} i_{L1} \\ i_{L2} \\ v_{C1} \\ v_{C2} \end{pmatrix}, \quad \mathbf{u}(t) = \begin{pmatrix} V_{in} \\ i_Z \end{pmatrix}, \quad \mathbf{y}(t) = \begin{pmatrix} v_o \end{pmatrix}. \quad (\text{A.3})$$

Note that i_Z is added to model the output impedance. In normal operation, the current source is removed.

SSA of the Zeta converter

Following the establishment of the system's state-space representation, the subsequent phase involves calculating the matrices \mathbf{A}_S , \mathbf{B}_S , \mathbf{C}_S , and \mathbf{E}_S that fulfill the requirements set by equation A.1. Operating in continuous conduction mode, a DC-DC converter transitions between two operational states based on the modulation of the control signal's pulse width. Accordingly, the matrices \mathbf{A}_S , \mathbf{B}_S , \mathbf{C}_S , and \mathbf{E}_S are determined for both the charging phase (when SW1 is activated and SW2 is deactivated) and the discharging phase (when SW1 is deactivated and SW2 is activated). The application of circuit analysis techniques yields the steady-state average (SSA) parameters as follows :

$$\begin{aligned}
\mathbf{A} &= \begin{bmatrix} \mathbf{A}_1 & \mathbf{A}_2 & \mathbf{A}_3 \end{bmatrix}, \\
\mathbf{B} &= \begin{bmatrix} \frac{D}{L_1} & 0 \\ \frac{D}{L_2} & \frac{Rr_{C2}}{L_2(R+r_{C2})} \\ 0 & 0 \\ 0 & -\frac{R}{C_2(R+r_{C2})} \end{bmatrix}, \\
\mathbf{C} &= \begin{bmatrix} 0 & \frac{Rr_{C2}}{(R+r_{C2})} & 0 & \frac{R}{(R+r_{C2})} \end{bmatrix}, \\
\mathbf{E} &= \begin{bmatrix} 0 & -\frac{Rr_{C2}}{(R+r_{C2})} \end{bmatrix}, \\
\mathbf{A}_1 &= \begin{bmatrix} -\frac{r_{L1}+D(r_p+r_{in})+(1-D)(r_N+r_{C1})}{L_1} \\ -\frac{D(r_p+r_{in})+(1-D)r_N}{L_2} \\ \frac{1-D}{C_1} \\ 0 \end{bmatrix}, \\
\mathbf{A}_2 &= \begin{bmatrix} -\frac{D(r_p+r_{in})+(1-D)r_N}{L_1} \\ \frac{(Dr_p+Dr_{in}+Dr_{C1}+r_{L2}+r_N-Dr_N)(R+r_{C2})+Rr_{C2}}{-L_2(R+r_{C2})} \\ -\frac{D}{C_1} \\ \frac{R}{C_2(R+r_{C2})} \end{bmatrix}, \\
\mathbf{A}_3 &= \begin{bmatrix} -\frac{1-D}{L_1} & 0 \\ \frac{D}{L_2} & -\frac{R}{L_2(R+r_{C2})} \\ 0 & 0 \\ 0 & -\frac{1}{C_2(R+r_{C2})} \end{bmatrix}.
\end{aligned} \tag{A.4}$$

Where r_p , r_n represent the ON resistance of the pMOS and nMOS transistors, respectively.

Steady State Equations

For a steady state average, the derivative is zero. Therefore :

$$\begin{aligned}
0 &= \mathbf{AX} + \mathbf{BU} \\
\mathbf{X} &= -\mathbf{A}^{-1}\mathbf{BU}
\end{aligned} \tag{A.5}$$

Substituting equation A.1 in equation A.5 yields to :

$$V_o = V_{in} \left(\frac{D}{1-D} \right) \times \left(\frac{1}{q} \right)$$

where :

$$q = 1 + \frac{r_{L2}}{R} + \frac{r_{C1} + r_N}{R} \left(\frac{D}{1-D} \right) + \frac{r_{in} + r_P + Dr_{L1}}{DR} \left(\frac{D}{1-D} \right)^2$$

linear small-signal state-space equations

The small signal model is obtained by substituting equation A.1 in equation A.2, and neglecting the double disturbance term. Which yields to :

$$\begin{aligned} \frac{d\tilde{\mathbf{x}}}{dt} &= \mathbf{A}\tilde{\mathbf{x}} + \mathbf{B}\tilde{\mathbf{u}} + \tilde{d}\mathbf{B}_d \\ \tilde{y}(t) &= \mathbf{C}\tilde{\mathbf{x}} + \mathbf{E}\tilde{\mathbf{u}} \end{aligned} \quad (\text{A.6})$$

Where $\mathbf{B}_d = (\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)\mathbf{U}$ By applying Laplace transform on equation A.6, three transfer functions can be obtained :

$$\begin{aligned} v_{ov} = \frac{\tilde{v}_o(s)}{\tilde{v}_{in}(s)} &= \mathbf{C}\mathbf{I}_A\mathbf{B}_S + E_S \\ v_{oi} = \frac{\tilde{v}_o(s)}{\tilde{i}_Z(s)} &= \mathbf{C}\mathbf{I}_A\mathbf{B}_Z + E_Z \\ v_{od} = \frac{\tilde{v}_o(s)}{\tilde{d}(s)} &= \mathbf{C}\mathbf{I}_A\mathbf{B}_d \end{aligned} \quad (\text{A.7})$$

Where $\mathbf{B} = [\mathbf{B}_S \ \mathbf{B}_Z]$ and $\mathbf{E} = [\mathbf{E}_S \ \mathbf{E}_Z]$ and $\mathbf{I}_A = (s\mathbf{I} - \mathbf{A})^{-1}$

Analyzing the transfer function is difficult since the equations are too complicated

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \frac{(a_1 + b_1s)(c_1 + d_1s + e_1s^2)}{K_1(f_1 + g_1s + h_1s^2 + i_1s^3 + j_1s^4)} \quad (\text{A.8})$$

Where :

$$a_1 = Rv_{in}$$

$$b_1 = Rv_{in}C_2r_{C2}$$

$$c_1 = R + r_{L2} + r_n + Dr_{C1} - 2Dr_{L2} + Dr_{in} - Dr_n + Dr_p + D^2R - D^2r_{C1} + D^2r_{L1} + D^2r_{L2} - 2DR$$

$$d_1 = C_1Rr_{C1} - D^2L_1 + C_1Rr_{L1} + C_1r_{C1}r_{L2} + C_1r_{L1}r_{L2} + C_1r_{C1}r_n + C_1r_{L1}r_n + C_1D^2Rr_{C1} + C_1D^2r_{C1}r_{L2} - C_1D^2r_{C1}r_{in} + C_1D^2r_{C1}r_n - C_1D^2r_{C1}r_p - 2C_1DRr_{C1} - C_1DRr_{L1} - 2C_1Dr_{C1}r_{L2} - C_1Dr_{L1}r_{L2} - 2C_1Dr_{C1}r_n$$

$$e_1 = C_1L_1(R + r_{L2} + r_n - Dr_{L2} - DR)$$

$$f_1 = R + r_{L2} + r_n + Dr_{C1} - 2Dr_{L2} + Dr_{in} - Dr_n + Dr_p + D^2R - D^2r_{C1} + D^2r_{L1} + D^2r_{L2} - 2DR$$

$$g_1 = L_2 + D^2L_1 + D^2L_2 - 2DL_2 - C_1D^2r_{C1}^2 + C_1Rr_{C1} + C_2Rr_{C2} + C_1Rr_n + C_2Rr_n + C_1r_{C1}r_{L2} + C_2r_{C2}r_{L2} + C_1r_{L1}r_{L2} + C_1r_{C1}r_n + C_1r_{L1}r_n + C_1r_{L2}r_n + C_1Dr_{C1}^2 - C_2D^2Rr_{C1} + C_2D^2Rr_{C2} + C_2D^2Rr_{L2} - C_2D^2r_{C1}r_{C2} + C_2D^2r_{C2}r_{L1} + C_2D^2r_{C2}r_{L2} + C_2DRr_{C1} - 2C_2DRr_{C2} - 2C_2DRr_{L2} + C_1DRr_{in} + C_2DRr_{in} + C_1DRr_p + C_2DRr_p + C_2Dr_{C1}r_{C2} + C_1Dr_{C1}r_{L1} - C_1Dr_{C1}r_{L2} + C_1Dr_{C1}r_{in} + C_2Dr_{C2}r_{in} - C_1Dr_{C1}r_n - C_2Dr_{C2}r_n + C_1Dr_{C1}r_p + C_1Dr_{L1}r_{in} + C_1Dr_{L2}r_{in} - C_1Dr_{L1}r_n - C_1Dr_{L2}r_n + C_1Dr_{L1}r_p + C_2Rr_{L2} - C_2DRr_n + C_1Dr_{L2}r_p + C_2Dr_{C2}r_{L2} + C_2r_{C2}r_n - C_1DRr_n + C_1Rr_{L1} + C_2D^2Rr_{L1} - C_1DRr_{C1}$$

$$h_1 = C_1C_2DRr_{L2}r_{in} + C_1L_2r_{C1} + C_2L_2r_{C2} + C_1L_1r_{L2} + C_1L_2r_{L1} + C_1L_1r_n + C_1L_2r_n + C_2D^2L_1r_{C2} + C_2D^2L_2r_{C2} - 2C_2DL_2R - C_1DL_2r_{C1} - 2C_2DL_2r_{C2} + C_1DL_1r_{in} + C_1DL_2r_{in} - C_1DL_1r_n + C_1DL_1r_p + C_1DL_2r_p + C_2D^2L_1R + C_2D^2L_2R + C_1C_2Rr_{C1}r_{C2} + C_1C_2Rr_{C2}r_{L1} + C_1C_2Rr_{L1}r_{L2} + C_1C_2Rr_{C1}r_n + C_1C_2Rr_{C2}r_n + C_1C_2Rr_{L2}r_n + C_1C_2r_{C1}r_{C2}r_{L2} + C_1C_2r_{C2}r_{L1}r_{L2} + C_1L_1R + C_1C_2r_{C2}r_{L1}r_n + C_1C_2r_{C2}r_{L2}r_n + C_1C_2DRr_{C1}^2 + C_1C_2Dr - C_1C_2D^2Rr_{C1}^2 - C_1C_2D^2r_{C1}r_{C2} - C_1C_2DRr_{C1}r_{C2} - C_1C_2DRr_{C1}r_{L2} + C_1C_2DRr_{C1}r_{in} + C_1C_2DRr_{C2}r_{in} - C_1C_2DRr_{C2}r_n + C_1C_2DRr_{C1}r_p + C_1C_2DRr_{C2}r_p - C_1C_2DRr_{L1}r_n - C_1C_2DRr_{L2}r_n + C_1C_2DRr_{L1}r_p + C_1C_2DRr_{L2}r_p - C_1C_2Dr_{C1}r_{C2}r_{L2} + C_1C_2Dr_{C1}r_{C2}r_{in} - C_1C_2Dr_{C1}r_{C2}r_n + C_1C_2Dr_{C2}r_{L2}r_{in} - C_1C_2Dr_{C2}r_{L1}r_n - C_1C_2Dr_{C2}r_{L2}r_n + C_1DL_1r_{C1} - C_1DL_2r_n + C_1C_2Rr_{C1}r_{L2} + C_1C_2Rr_{L1}r_n + C_1C_2Dr_{C1}r_{C2}r_{L1} + C_1C_2Dr_{C2}r_{L2}r_p + C_1C_2Dr_{C2}r_{L1}r_{in} + C_1C_2Dr_{C2}r_{L1}r_p + C_1C_2Dr_{C1}r_{C2}r_p + C_1C_2r_{C1}r_{C2}r_n + C_2L_2R + C_1C_2DRr_{C1}r_{L1} - C_1C_2DRr_{C1}r_n + C_1C_2DRr_{L1}r_{in}$$

$$i_1 = C_1L_1L_2 + C_1C_2L_1Rr_{C2} + C_1C_2L_2Rr_{C1} + C_1C_2L_1Rr_{L2} + C_1C_2L_2Rr_{L1} + C_1C_2L_1Rr_n + C_1C_2L_2Rr_n + C_1C_2L_2r_{C1}r_{C2} + C_1C_2L_1r_{C2}r_{L2} + C_1C_2L_2r_{C2}r_{L1} + C_1C_2L_1r_{C2}r_n + C_1C_2L_2r_{C2}r_n + C_1C_2DL_1r_{C1}r_{C2} - C_1C_2DL_2r_{C1}r_{C2} + C_1C_2DL_1r_{C2}r_{in} + C_1C_2DL_2r_{C2}r_{in} - C_1C_2DL_1r_{C2}r_n - C_1C_2DL_2r_{C2}r_n + C_1C_2DL_1r_{C2}r_p + C_1C_2DL_2r_{C2}r_p + C_1C_2DL_1Rr_{C1} - C_1C_2DL_2Rr_{C1} + C_1C_2DL_2Rr_{in} - C_1C_2DL_1Rr_n - C_1C_2DL_2Rr_n + C_1C_2DL_1Rr_p + C_1C_2DL_2Rr_{in} + C_1C_2DL_2Rr_p$$

$$j_1 = C_1C_2L_1L_2(R + r_{C2})$$

$$k_1 = R + r_{L2} + r_n + Dr_{C1} - 2Dr_{L2} + Dr_{in} - Dr_n + Dr_p + D^2R - D^2r_{C1} + D^2r_{L1} + D^2r_{L2} - 2DR$$

The derivation presented here offers a more comprehensive transfer function for the zeta converter, which builds upon the initial model described in reference paper [87]. This updated version explicitly accounts for the impact of the ON resistance of power transistors r_{ds} , as well as the series inductor resistances r_{L1} and r_{L2} – parameters that are frequently overlooked in simplified models.