UNIVERSITÉ DE MONTRÉAL

GÉNÉRATION DE STIMULI EFFICACES EN ÉNERGIE POUR LA MICROSTIMULATION ÉLECTRIQUE INTRACORTICALE

SÉBASTIEN ETHIER
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION
DU DIPLÔME DE MAÎTRISE ÈS SCIENCES APPLIQUÉES
(GÉNIE ÉLECTRIQUE)
JUILLET 2010

© Sébastien Ethier, 2010.

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé:

GÉNÉRATION DE STIMULI EFFICACES EN ÉNERGIE POUR LA MICROSTIMULATION ÉLECTRIQUE INTRACORTICALE

présenté par: ETHIER Sébastien

en vue de l'obtention du diplôme de: Maîtrise ès sciences appliquées

a été dûment accepté par le jury d'examen constitué de:

M. AUDET Yves, Ph.D., président

M. SAWAN Mohamad, Ph.D., membre et directeur de recherche

M. ZHU Guchuan, Doct., membre

"Inside every small problem is a large problem struggling to get out."

- Second Law of Blissful Ignorance

"There are two kinds of dissertations, perfect and done"

- Anonyme

REMERCIEMENTS

D'abord, je tiens à remercier sincèrement mon directeur de recherche M. Mohamad Sawan, professeur à l'École Polytechnique Montréal, pour m'avoir donné la chance de travailler sur un projet aussi stimulant au sein de son équipe. Mes remerciements s'adressent ensuite à M. Yves Audet et M. Guchuan Zhu, également professeurs à l'École Polytechnique, pour avoir accepté de faire partie du jury d'examen de mon mémoire.

Plusieurs personnes m'ont été d'une aide inestimable à un moment ou un autre de ma maîtrise grâce à leurs précieux conseils. Je pense particulièrement à Louis-François, Benoît, Fayçal, Mona, Jonathan et Rahul. Merci à vous. De plus, je remercie les techniciens ainsi que les secrétaires du département de génie électrique pour leur efficacité.

Ensuite, je remercie tous mes amis de Polystim et du GR2M, plus particulièrement ceux qui sont passés par le local M-5306 au fil du temps. Je pense à Félix, Pierre-Yves, Charles, Roula et Amer à mon arrivée, ainsi qu'à Nicolas, Guillaume S., Anthony, Sébastien, Tariq, Étienne et Marc-André à mon départ, sans oublier Omar, Guillaume D. et particulièrement Gilbert. Merci à vous mes amis d'avoir enduré mes sauts d'humeur et d'avoir fait en sorte que ma maîtrise soit si agréable.

Je tiens à remercier ma famille en débutant par mes parents, Nicole et Serge, ainsi que mon frère Martin pour leur support inconditionnel et les encouragements qu'ils m'ont témoignés tout au long de mes études. De manière plus particulière, je remercie du fond du coeur ma copine Julia pour son écoute, son amour et surtout sa patience sans limite lorsque le moral était au plus bas.

Je remercie CMC Microsystems pour les outils de conception et la fabrication des circuits intégrés, ainsi que la Chaire de recherche du Canada en dispositifs médicaux intelligents et le ReSMiQ pour le support financier essentiel à la réalisation de ce projet.

Enfin, merci à Jorge Cham de PhD Comics pour les moments de détente et le support moral !

RÉSUMÉ

Ce mémoire a comme objectif principal la mise en oeuvre de circuits dédiés à l'amélioration de l'efficacité de la stimulation électrique de tissus situés au niveau du cortex visuel primaire. Le stimulateur proposé permet la génération de nouveaux stimuli flexibles de forme exponentielle et demi-sinusoïdale dans l'optique de réduire la consommation de puissance globale de l'implant. En plus d'être potentiellement plus efficaces que les stimulations rectangulaires standard pour exciter les tissus, ces formes d'impulsions permettraient également de réduire la concentration d'ions toxiques relâchés par les électrodes. Le second objectif de ce projet est de permettre la stimulation à pleine échelle, soit au moins 150 μA, à travers l'interface microélectrode-tissus qui est caractérisée par une impédance élevée. Un étage de sortie à haute-tension a donc également été réalisé afin de générer des tensions d'alimentation d'environ $\pm$9 V et d'augmenter ainsi l'excursion de tension des stimuli tout en étant entièrement intégré.

Une architecture comportant deux circuits intégrés indépendants est proposée dans ce mémoire. Le générateur de stimuli est implémenté dans la technologie CMOS 0,18-μm 1,8V/3,3V de TSMC afin de limiter sa consommation de puissance. Pour ce qui est de l'étage de sortie, il est intégré à l'aide du procédé C08E CMOS/DMOS 0,8-μm 5V/20V de DALSA Semiconductors, technologie supportant les niveaux de tension requis.

Les deux puces ainsi fabriquées ont été testées. L'intensité des stimuli rectangulaires couvre une plage de 1,6 à 167,2 μA des erreurs de non-linéarité différentielle et intégrale de 0,10 et 0,16 LSB respectivement. Les impulsions exponentielles ont une plage dynamique de 34,36 dB pour une erreur de $\pm$0,5 dB par rapport à la fonction théorique. La consommation de puissance du générateur de stimuli atteint en moyenne 29,1 μW en mode rectangulaire et de 28,5 à 88,3 μW en mode exponentiel. Les résultats obtenus pour la demi-sinusoïde proviennent de simulations. En moyenne, 80,2 % de la durée des impulsions demi-sinusoïdales a une erreur inférieure à $\pm$1 % par rapport à la fonction idéale. Le générateur de stimuli complet consomme de 46,7 à 199,1 μW en mode demi-sinusoïdal. En ce qui a trait à l'étage de sortie, des tensions de 8,95 et -8,46 V sont générées avec succès, permettant à l'excursion de tension d'atteindre 13,6 V à travers une charge de 100 kΩ. Toutefois, cette puce dissipe 51,37 mW lors de son fonctionnement normal.

ABSTRACT

This master thesis' main objective is the implementation of circuits dedicated to electrical stimulation efficiency enhancement for tissues in the primary visual cortex. The proposed stimulator allows novel stimuli waveform generation such as flexible exponential and half-sine pulses in order to reduce the implant's global power consumption. In addition of being potentially more efficient to excite neural tissues than standard rectangular pulse-based stimulations, these waveforms should also reduce toxic ions concentration released by the electrodes. Moreover, this project's second objective is to allow full-scale stimulation, i.e., at least 150 μA, through high-impedance microelectrode-tissue interfaces. A high-voltage output stage has also been realized to generate $\pm$9 V voltage supplies to increase the voltage swing while being fully-integrated.

An architecture composed of two independent integrated circuits has been proposed. The stimuli generator is implemented in TSMC CMOS 0.18-μm 1.8V/3.3V technology to limit its power consumption. On the other hand, the output stage is integrated in C08E CMOS/DMOS 0.8-μm 5V/20V process from DALSA Semiconductors as this technology supports the required voltage levels.

These two fabricated chips were tested. Rectangular stimuli intensity varies from 1.6 to 167.2 μA with differential and integral nonlinearities of 0.10 and 0.16 LSB, respectively. Exponential pulses show a dynamic range of 34.36 dB for an error of $\pm$0.5 dB with the theoretical waveform. The stimuli generator's power consumption reaches an average of 29.1 μW in rectangular mode and from 28.5 to 88.3 μW in exponential mode. Half-sine results are obtained from simulations. An average of 80.2 % of half-sine pulse duration has an error lower than $\pm$1 % with the ideal sine function. The whole stimuli generator consumes from 46.7 to 199.1 μW in half-sine mode. For the output stage, voltages of 8.95 and -8.46 V are succesfully generated, allowing the output voltage compliance to reach 13.6 V through a 100 kΩ load. However, this chip dissipates 51.37 mW when operating normally.

TABLE DES MATIÈRES

REMERCIEMENTS iv

RÉSUMÉ v

ABSTRACT vi

TABLE DES MATIÈRES vii

LISTE DES FIGURES x

LISTE DES TABLEAUX xvii

LISTE DES ANNEXES xviii

LISTE DES NOTATIONS ET DES SYMBOLES xix

INTRODUCTION 1

CHAPITRE 1 NOTIONS ÉLECTROPHYSIOLOGIQUES FONDAMENTALES . . . 4

1.1 Le neurone 4

1.1.1 La membrane cytoplasmique 5

1.1.2 Le potentiel d'action 6

1.1.3 Propagation d'un potentiel d'action 8

1.2 Système visuel 9

1.2.1 Cortex visuel primaire 10

1.3 Électrodes de stimulation 12

1.3.1 Réactions à l'interface électrode-électrolyte 12

1.3.2 Modèle de l'interface 13

1.3.3 Types d'électrodes 14

1.4 Principe de stimulation électrique fonctionnelle 14

1.4.1 Notions de sécurité 15

1.4.2 Paramètres 16

1.5 Conclusion 18

CHAPITRE 2 TRAVAUX DE POINTE DANS LE DOMAINE 19

2.1 Stimulation électrique du système visuel 19

2.1.1 Stimulation de la rétine 19

2.1.2 Stimulation du nerf optique 20

2.1.3 Stimulation du cortex visuel primaire 21

2.2 Efficacité de la stimulation 29

2.2.1 Étude des formes d'impulsions 30

2.2.2 Génération d'impulsions exponentielles croissantes de courant 31

2.2.3 Génération d'impulsions demi-sinusoïdales de courant 36

2.3 Interface haute-tension 40

2.3.1 Architectures de pompe de charge 40

2.3.2 Comparaison des pompes de charge 46

2.4 Conclusion 46

CHAPITRE 3 GÉNÉRATEUR DE STIMULI EXPONENTIELS ET ÉTAGE DE SORTIE À HAUTE-TENSION 47

3.1 Présentation de l'article 47

3.2 EXPONENTIAL CURRENT PULSE GENERATION FOR EFFICIENT VERY HIGH-IMPEDANCE MULTISITE STIMULATION 48

3.2.1 Introduction 48

3.2.2 Stimuli generator 51

3.2.3 High-voltage output stage 56

3.2.4 Experimental results 58

3.2.5 Discussion 60

3.2.6 Conclusion 62

3.2.7 Acknowledgement 62

3.2.8 References 62

3.2.9 Figures 68

3.2.10 Tables 76

CHAPITRE 4 GÉNÉRATEUR DE STIMULI DEMI-SINUSOïDAUX 77
4.1 Conception et fonctionnement du circuit 77
4.2 Intégration et résultats 80
4.3 Discussion 84
4.4 Conclusion 85

CHAPITRE 5 DISCUSSION GÉNÉRALE 86
5.1 Discussion sur l'ensemble de l'ouvrage 86
5.2 Imperfections des puces fabriquées 87

CONCLUSION 91

RÉFÉRENCES 95

ANNEXES 105

LISTE DES FIGURES

FIGURE 1.1 Physiologie du neurone. *Modifié à partir de (StateMaster, 2009).* 4

FIGURE 1.2 Mécanisme de déclenchement d'un potentiel d'action. (a) Variation temporelle du potentiel de membrane. (b) Illustration du mécanisme au niveau des canaux ioniques de la membrane. 7

FIGURE 1.3 Propagation d'un potentiel d'action le long d'un axone myélinisé de neurone. 8

FIGURE 1.4 Anatomie du système visuel humain. *Modifié à partir de (Coulombe, 2007).* 9

FIGURE 1.5 Organisation du cortex visuel primaire. (a) Module cortical, (b) Détail d'une colonne du cortex V1 montrant les couches. *Modifiés à partir de (McGill University, 2009).* 11

FIGURE 1.6 Modèle de l'interface électrode-tissus. 13

FIGURE 1.7 Différents exemples d'électrodes implantables. (a) Électrode à gaine. *Tiré de (Crampon, 1999).* (b) Électrodes de surface. *Tiré de (Rodger et al., 2006) avec l'autorisation de l'IEEE. © 2006 IEEE.* (c) Matrice de microélectrodes. *Tiré de (Ayoub, 2007).* 15

FIGURE 1.8 Évolution du potentiel de l'électrode lors de stimulation (a) de type monophasique, et (b) de type biphasique. Les régions hachurées correspondent aux réactions irréversibles. 16

FIGURE 1.9 Courbe intensité-durée délimitant le seuil d'excitation du neurone. 17

FIGURE 1.10 Train d'impulsions biphasiques de courant avec l'ensemble des paramètres de stimulation. 17

FIGURE 2.1 (a) Matrice de microélectrodes Utah. *Tiré de (House et al., 2006) avec l'autoriation du JNS* (b) Photographie de la surface du cortex visuel après six mois d'implantation. Des taches sont visibles aux sites d'implantation. *Tiré de (Normann et al., 1999) avec l'autorisation d'Elsevier.* 22

FIGURE 2.2 Correspondance visuotopique des cortex V1 (rouge), V2 (bleu) et V3 (vert). (a) Phosphènes dans le champ visuel selon (b) les sites de stimulation sur le cortex occipital. *Modifiés à partir de (Srivastava et al., 2007) avec l'autorisation de l'IEEE. © 2007 IEEE.* 23

FIGURE 2.3 Architecture typique d'une prothèse visuelle corticale. 24

FIGURE 2.4 Implant de l'Illinois Institute of Technology. (a) Modules de l'implant à 64 canaux dans son encapsulation. (b) Électrodes intracorticales utilisées lors de tests *in vivo*. *Tirés de (Troyk, 2009)*. 25

FIGURE 2.5 Implant de l'University of Michigan. (a) Sonde à huit canaux. (b) Microsystème assemblé. *Tirés de (Yao et al., 2007) avec l'autorisation de l'IEEE. © 2007 IEEE*. 26

FIGURE 2.6 Implant Interestim-2B à 32 canaux du North Carolina State University. (a) Vue du dessus montrant l'implant fixé à l'aide d'époxy. (b) Vue du dessous montrant l'inductance du système télémétrique. *Tirés de (Ghovanloo & Najafi, 2007) avec l'autorisation de l'IEEE. © 2007 IEEE*. 27

FIGURE 2.7 Implant visuel intracortical Cortivsion. (a) Illustration de l'implant complet. (b) Microphotographie du module de stimulation. *Tirés de (Coulombe, 2007)*. 28

FIGURE 2.8 Figure de mérite (Énergie dissipée $\times$ CPR) selon la durée de la stimulation pour chaque forme d'impulsion étudiée. *Tiré de (Robillard, 2008)*. 31

FIGURE 2.9 Exemples de circuits générant une approximation de la fonction exponentielle. (a) Pseudo-exponentielle. *Tiré de (Liu & Liu, 2003) avec l'autorisation de l'IET*. (b) Taylor de 2e ordre. *Tiré de (Kumngern et al., 2008) avec l'autorisation de l'IEEE. © 2008 IEEE*. (c) Pseudo-Taylor. *Tiré de (De La Cruz-Blas & Lopez-Martin, 2006) avec l'autorisation de l'ETRI*. (d) Pseudo-Taylor. *Tiré de (Duong et al., 2004b) avec l'autorisation de l'IEEE. © 2004 IEEE*. 35

FIGURE 2.10 Génération d'une sinusoïde à l'aide de paires différentielles de transistors bipolaires. À noter que E = 75 mV. (a) Implémentation avec N = 5. (b) Sinusoïde résultante de deux périodes. *Tirés de (Gilbert, 1977) avec l'autorisation de l'IET*. 37

FIGURE 2.11 Générateur de sinusoïde implémenté à l'aide de transistors MOS en inversion faible (N = 5). *Tiré de (Ishizuka et al., 1991) avec l'autorisation de l'IET*. 39

FIGURE 2.12 Construction d'une sinusoïde en quadrature à l'aide de portions de sinus et cosinus d'angle de 0 à $\pi/4$ rad. (a) Principle de construction. (b) Circuit générant les courants i_g et i_h. *Tirés de (Pengwon & Leelarasmee, 2008) avec l'autorisation de l'IEEE. © 2008 IEEE.* 39

FIGURE 2.13 Pompe de charge de Dickson à quatre étages. 41

FIGURE 2.14 Pompe de charge NCP-2 à quatre étages. *Tiré de (Wu & Chang, 1998) avec l'autorisation de l'IEEE. © 1998 IEEE.* 42

FIGURE 2.15 Pompe de charge avec polarisation dynamique du substrat. *Tiré de (Shin et al., 2000) avec l'autorisation de l'IEEE. © 2000 IEEE.* 43

FIGURE 2.16 Un étage de la pompe de charge de Pelliconi. *Tiré de (Pelliconi et al., 2001) avec l'autorisation de l'IEEE. © 2001 IEEE.* 44

FIGURE 2.17 Circuit doubleur d'horloge. *Tiré de (Huang et al., 2008) avec l'autorisation de l'IEEE. © 2008 IEEE.* 45

FIGURE 3.1 Block diagram of the proposed microstimulator. It is composed of a multiwaveform stimuli generator implemented in CMOS 0.18-μm technology and a high-voltage output stage in CMOS 0.8-μm technology. The DAC prescaler, the voltage ramp generator, the current-mode DAC, and the voltage shifter are composed of two complementary circuits that source (P) and sink (N) current to support biphasic stimulation. 68

FIGURE 3.2 The 14-bit programming word containing the required stimulation parameters, where *wave* sets the waveform (0 = rectangular, 1 = exponential), *pol* sets the pulse polarity (0 = positive, 1 = negative), *range* sets the prescaling voltage and the exponential current gain, *amp* sets the current pulse amplitude, *i_ramp* sets the voltage ramp input current, and *c_ramp* sets the voltage ramp capacitance. 68

FIGURE 3.3 Current-mode DAC schematic in rectangular pulse generation mode. Only the positive current generator (P) is shown. The biasing conditions are $|I_{ref_p/n}|$ = 5 μA, V_{bias_p} = 2.02 V, and V_{bias_n} = 2.64 V. 68

FIGURE 3.4 Current-mode DAC schematic in exponential pulse generation mode. Only the negative current generator (N) is shown. 69

FIGURE 3.5 Effects of the parameters variation of the voltage ramp. (a) Basic voltage ramp. (b) Pulse duration Δt variation directly affects the maximal voltage V_{max}, which is to be avoided as Δt and the amplitude are modified together. (c) To vary Δt solely, the slope B has to be adjusted to keep V_{max} constant. (d) Variation of the time constant is achieved by adding a voltage offset V_{off} and by adjusting B to keep both Δt and V_{max} constant. 69

FIGURE 3.6 Voltage ramp generator schematic. Only the rising voltage ramp generator (P) is shown. 69

FIGURE 3.7 Charge pumps schematics where the arrows indicate the charge flow direction. (a) Positive charge pump with C_L = 56 pF (plus pads capacitance). (b) Negative charge pump with C_L = 36 pF (plus pads and substrate capacitances). The bulk of the PMOS devices (deep N-wells) are tied to the ground to prevent latch-up triggering [35]. 70

FIGURE 3.8 Voltage shifter cascode current mirrors. M_{xL} devices are 5-V CMOS transistors and M_{xH} devices are 20-V CMOS transistors. 70

FIGURE 3.9 Microelectrodes connections through high-voltage switches to support monopolar and bipolar biphasic stimulation. 71

FIGURE 3.10 Microphotographs of the two IC composing the proposed system. (a) The stimuli generator produces rectangular and exponential biphasic current pulses according to the stimulation configuration. It is implemented in 0.18-μm CMOS process and has a total area of 1.02 mm^2. (b) The output stage generates high-voltage supplies and increases the stimulation voltage swing. It presents an area of 8.38 mm^2 in 0.8-μm CMOS/DMOS technology. . . 71

FIGURE 3.11 Experimental source and sink currents of the current-mode DAC in rectangular mode for all 4 ranges of 16 binary input codes. 72

FIGURE 3.12 Experimental exponential source current pulses expressed in dB. (a) Current versus time for various stimuli amplitudes. The pulse duration is fixed to 690 μs and *exp_gain* = 11. (b) Current versus time relative to pulse duration for stimuli of 70, 165, 320, 620, and 875 μs. The amplitude is fixed to *exp_gain* = 11 and *amp* = 1111. 72

FIGURE 3.13 Experimental time constant variation of the exponential current pulse with V_{off} = 0, 200, 400, and 500 mV. 73
FIGURE 3.14 Start-up of the high-voltage V_{HH} and V_{LL} generation used to supply the output stage. 73
FIGURE 3.15 High-voltage supplies drop versus the stimulation current I_{stim} for positive and negative current pulses. 74
FIGURE 3.16 Experimental linearity of the electrode driver expressed by the output current versus the input current for loads R of 50, 100, and 150 kΩ. 74
FIGURE 3.17 Oscilloscope trace showing a biphasic (exponential/rectangular) stimulation pulse injected into a 100 kΩ resistive load. 75
FIGURE 4.1 Schéma du générateur d'impulsions demi-sinusoïdales positives de courant. 78
FIGURE 4.2 Illustration de la génération de l'impulsion demi-sinusoïdale de courant en fonction de V_{in}. (a) Génération des courants I_{diff1} et I_{diff2} à partir des courants des branches des paires différentielles. (b) Génération de I_{sin} à partir de I_{diff1} et I_{diff2}. (c) Effet de la variation de $V_{ref2} - V_{ref1}$ sur la forme d'onde. 79
FIGURE 4.3 Schéma-bloc du générateur de stimuli avec demi-sinusoïde. La partie en gras montre l'ajout du générateur d'impulsions demi-sinusoïdales de courant. 80
FIGURE 4.4 Dessin des masques du générateur de stimuli avec demi-sinusoïde avec un agrandissement du générateur de stimuli demi-sinusoïdaux. 81
FIGURE 4.5 Résultats de simulation suite à l'extraction du dessin des masques du générateur de stimuli avec demi-sinusoïde. (a) Impulsions demi-sinusoïdales pour diverses amplitudes et durées en fonction du temps relatif à la durée des impulsions. (b) Répartition de l'erreur relative par rapport à des demi-sinuoïdes idéales en fonction du temps relatif à la durée. 82
FIGURE I.1 Dessin des masques du générateur de stimuli ICFPMSTM. 105
FIGURE I.2 Dessin des masques généré automatiquement du contrôleur de stimulation. 111
FIGURE I.3 Dessin des masques de l'éleveur de niveau de 1,8 V à 3,3 V. 112
FIGURE I.4 Schéma de l'éleveur de niveau de 1,8 V à 3,3 V. 112

FIGURE I.5 Dessin des masques de la partie positive du DAC en mode courant incluant le pré-échelonneur et l'amplificateur de courant exponentiel. 113
FIGURE I.6 (a) Schéma de la partie positive du DAC en mode courant incluant le pré-échelonneur. (b) Schéma de la partie négative de l'amplificateur de courant exponentiel. 113
FIGURE I.7 Dessin des masques de la partie négative du DAC en mode courant incluant le pré-échelonneur et l'amplificateur de courant exponentiel. 114
FIGURE I.8 (a) Schéma de la partie négative du DAC en mode courant incluant le pré-échelonneur. (b) Schéma de la partie positive de l'amplificateur de courant exponentiel. 114
FIGURE I.9 Dessin des masques de la partie positive du générateur de rampe de tension. 115
FIGURE I.10 Schéma de la partie positive du générateur de rampe de tension. 115
FIGURE I.11 Dessin des masques de la partie négative du générateur de rampe de tension. 116
FIGURE I.12 Schéma de la partie négative du générateur de rampe de tension. 116
FIGURE I.13 (a) Dessin des masques du suiveur pour l'exponentielle positive. (b) Dessin des masques du suiveur pour l'exponentielle négative. (c) Dessin des masques du suiveur pour la demi-sinusoïde. 117
FIGURE I.14 (a) Schéma du suiveur pour l'exponentielle positive. (b) Schéma du suiveur pour l'exponentielle négative. (c) Schéma du suiveur pour la demi-sinusoïde. 117
FIGURE I.15 Dessin des masques de la partie positive du générateur d'impulsions demi-sinusoïdales. 118
FIGURE I.16 Schéma de la partie positive du générateur d'impulsions demi-sinusoïdales. 118
FIGURE I.17 Dessin des masques de la partie négative du générateur d'impulsions demi-sinusoïdales. 119
FIGURE I.18 Schéma de la partie négative du générateur d'impulsions demi-sinusoïdales. 119
FIGURE II.1 Dessin des masques de l'étage de sortie haute-tension ICJPMHVO. . . . 120
FIGURE II.2 Dessins des masques (a) du générateur d'horloges (oscillateur en anneau) et (b) d'un amplificateur d'horloge. 121
FIGURE II.3 Schémas (a) du générateur d'horloges (oscillateur en anneau) et (b) d'un amplificateur d'horloge. 121

FIGURE II.4 Dessin des masques de la pompe de charge positive. 122
FIGURE II.5 Schéma de la pompe de charge positive. 122
FIGURE II.6 Dessin des masques de la pompe de charge négative. 123
FIGURE II.7 Schéma de la pompe de charge négative. 123
FIGURE II.8 Dessin des masques de l'élévateur de tension. 124
FIGURE II.9 Schéma de l'élévateur de tension. 124
FIGURE II.10 Dessin des masques d'un commutateur à haute-tension. 125
FIGURE II.11 Schéma d'un commutateur à haute-tension. 125

LISTE DES TABLEAUX

TABLEAU 2.1 Comparaison sommaires des principaux implants visuels intracorticaux. . 29

TABLEAU 2.2 Synthèse des gains (%) en efficacité énergétique et en CPR de diverse formes d'onde par rapport à l'impulsion rectangulaire. *Modifié de (Robillard, 2008)*. 32

TABLEAU 2.3 Synthèse de circuits générant la fonction exponentielle par approximation mathématique. 36

TABLEAU 3.1 Performances and specifications summary 76

TABLEAU 4.1 Pourcentages moyens des durées des impulsions demi-sinusoïdales ayant une erreur relative inférieure ou égale à 1 et 2.5 %. 83

TABLEAU 4.2 Consommation de puissance du générateur de stimuli complet en mode demi-sinusoïdal. 84

TABLEAU I.1 Assignation des broches d'entrée et sortie de la puce ICFPMSTM. 105

TABLEAU I.2 Sommaire des cellules standard (librarie Artisan) composant le contrôleur de stimulation. 111

TABLEAU II.1 Assignation des broches d'entrée et sortie de la puce ICJPMHVO. 120

LISTE DES ANNEXES

ANNEXE I SCHÉMAS ET DESSINS DES MASQUES DES CIRCUITS DU GÉNÉRATEUR DE STIMULI (ICFPMSTM) 105
I.1 Vue d'ensemble de la puce 105
I.2 Contrôleur de stimulation 106
I.2.1 Code VHDL 106
I.2.2 Dessin des masques généré automatiquement 111
I.3 Éleveur de niveau 112
I.4 DAC en mode courant (avec pré-échelonneur et amplificateur de courant exponentiel) 113
I.4.1 Partie P 113
I.4.2 Partie N 114
I.5 Générateur de rampe de tension 115
I.5.1 Partie P 115
I.5.2 Partie N 116
I.6 Suiveurs pour la rampe de tension 117
I.7 Générateur d'impulsions demi-sinusoïdales 118
I.7.1 Partie P 118
I.7.2 Partie N 119

ANNEXE II SCHÉMAS ET DESSINS DES MASQUES DES CIRCUITS DE L'ÉTAGE DE SORTIE HAUTE-TENSION (ICJPMHVO) 120
II.1 Vue d'ensemble de la puce 120
II.2 Générateur et amplificateurs d'horloge 121
II.3 Pompes de charge 122
II.3.1 Partie P 122
II.3.2 Partie N 123
II.4 Élévateur de tension 124
II.5 Commutateurs haute-tension 125

LISTE DES NOTATIONS ET DES SYMBOLES

ATP	Adénosine TriPhosphate
BJT	Transistor bipolaire (*Bipolar Junction Transistor*)
CGL	Corps Genouillé Latéral
CMOS	*Complementary Metal Oxyde Semiconductor*
CPR	Concentration de Produits Réduits
DAC	Convertisseur numérique à analogique (*Digital-to-Analog Converter*)
DC	Courant continu (*Direct Current*)
DNL	Non-linéarité différentielle (*Differential NonLinearity*)
FPGA	*Field-Programmable Gate Array*
IC	Circuit intégré (*Integrated Circuit*)
INL	Non-linéarité intégrale (*Integral NonLinearity*)
MOSFET	Transitor à effet de champ (*Metal Oxyde Semiconductor Field Effect Transistor*)
MSB	Bit le moins significatifs (*Most Significant Bit*)
OMS	Organisation Mondiale de la Santé
RF	Radio-Fréquence
THD	Taux de distorsion harmonique (*Total Harmonic Distortion*)
VCO	Oscillateur commandé en tension (*Voltage-Controlled Oscillator*)
VGA	Amplificateur à gain variable (*Variable Gain Amplifier*)

n	Facteur de pente
V_T	Tension thermale
V_A	Tension d'Early
V_{th}	Tension de seuil d'un transistor MOS

INTRODUCTION

La recherche dans le domaine du génie biomédical a connu une croissance remarquable au cours des dernières décennies. Cette effervescence est particulièrement notable dans le cas des dispositifs médicaux implantables. Comme suite aux succès techniques et commerciaux du stimulateur cardiaque et de l'implant cochléaire, les stimulateurs implantables deviennent une avenue couramment envisagée pour rétablir des fonctions physiologiques perdues. Cette tendance est soutenue par la miniaturisation presqu'exponentielle de la microélectronique permettant d'intégrer des systèmes de complexité grandissante sur des surfaces de l'ordre du mm^2.

La cécité est un exemple typique de trouble physiologique qui suscite beaucoup d'intérêt dans la communauté scientifique depuis longtemps. En mai 2009, approximativement 45 millions de personnes aveugles à travers le monde ont été répertoriées (Organisation Mondiale de la Santé [OMS], 2009). Selon l'organisme, 75 % de ces cas de cécité pourraient être évités ou soignés. Afin d'être en mesure de traiter les autres cas jugés irréversibles, de nombreux chercheurs se penchent sur le développement de prothèses électroniques permettant aux personnes atteintes de retrouver une vision fonctionnelle. C'est dans ce contexte que le laboratoire de neurotechnologies Polystim de l'École Polytechnique Montréal a mis en branle le projet Cortivision, soit un implant visuel stimulant directement le cortex visuel. Les dernières avancées dans ce projet font état d'un prototype fonctionnel utilisé avec succès lors d'expérimentations *in vivo* chez les rats (Coulombe, 2007).

Une contrainte importante pour tout dispositif implantable est la consommation de puissance. Dans le cas de Cortivision, l'implant est alimenté en énergie par une pile externe dont la puissance lui est transmise par un lien inductif sans-fil. Le système étant utilisé sur une base quotidienne à raison de plusieurs heures par jour, il est crucial de limiter la consommation d'énergie afin de prolonger l'autonomie énergétique de l'implant. Une seconde contrainte de conception d'un stimulateur intracortical est l'impédance élevée de l'interface entre les électrodes et les tissus biologiques. Celle-ci nécessite l'utilisation de tensions élevées souvent incompatibles avec les procédés de fabrication basse-tension.

L'objectif principal de ce projet de recherche est la réalisation d'un microstimulateur intracorti-

cal ayant une consommation de puissance réduite par rapport au prototype précédent (Coulombe, 2007). Pour y arriver, de nouvelles formes de stimuli potentiellement plus efficaces seront générées et pourront être comparées à la stimulation de base. L'idée est de générer des stimulations dont la forme d'onde est plus efficace énergétiquement pour déclencher une excitation équivalente des tissus corticaux. Il s'ensuiverait alors une diminution considérable de la puissance consommée par la circuiterie puisqu'un total de plus de 1000 canaux est envisagé. Le prototype résultant permettra de valider expérimentalement les résultats obtenus à l'aide du modèle cortical développé par Polystim (Robillard, 2008). Un autre objectif de ce travail est la réalisation d'un étage de sortie intégré à haute-tension permettant d'interfacer l'impédance élevée du contact microélectrode-tissus. Ce circuit est essentiel pour le prototypage d'un système entièrement implantable ne comprenant aucun composant discret.

Ce mémoire est constitué de cinq chapitres. Le premier chapitre résume plusieurs notions de base de physiologie qui s'avèrent nécessaires à l'identification des spécifications du système. Il y est question en premier lieu du neurone, cellule de base du système nerveux, ainsi que de son processus d'excitation. En second lieu, le système visuel humain est brièvement décrit avec une emphase particulière sur le cortex visuel. En troisième lieu, il est question de l'interface formée entre les électrodes et les tissus, de même que son modèle. Enfin, les principes de base de la stimulation électrique fonctionnelle sont décrits.

Le second chapitre est consacré à la revue de la littérature. D'abord, un tour d'horizon présentant les divers implants visuels existants et leurs particularités est effectué. Par la suite, une revue des divers circuits utiles pour ce projet est présentée. Ces circuits concernent la génération de diverses formes d'impulsions employées pour la stimulation, ainsi que la génération des tensions élevées.

En guise de troisième chapitre, l'article " *Exponential Current Pulse Generation for Efficient Very High-Impedance Multisite Stimulation* " soumis à la revue scientifique " IEEE Transactions on Biomedical Circuits and Systems " est présenté en version intégrale. Celui-ci regroupe les détails techniques concernant le générateur de stimuli et l'étage de sortie haute-tension, de même que les résultats expérimentaux obtenus avec ces deux circuits intégrés.

Ensuite, un complément regroupant tous les circuits qui n'ont pas pu être traités dans cet article

forme le quatrième chapitre. Brièvement, un générateur d'impulsions sinusoïdales y est détaillé, de même que les résultats de simulation obtenus après l'extraction des dessins des masques.

Une discussion générale faisant des liens entre les différentes parties du mémoire est effectuée au cinquième chapitre. Un complément de discussion présentant des défauts des circuits fabriqués et ne se retrouvant pas dans l'article s'y retrouve également.

Finalement, la conclusion résume l'ensemble du travail réalisé dans ce mémoire et rappelle les résultats importants. Des recommandations inspirées des résultats et qui concernent les prochaines étapes du projet Cortivision sont aussi mentionnées.

CHAPITRE 1

NOTIONS ÉLECTROPHYSIOLOGIQUES FONDAMENTALES

Il est tout d'abord primordial de rappeler certains concepts de physiologie et de bioélectricité de base nécessaires à la compréhension des phénomènes et des systèmes composant le coeur de ce mémoire. Ce premier chapitre regroupe ces notions essentielles en débutant avec le neurone et son principe d'excitation. Par la suite, l'ensemble du système visuel est décrit, particulièrement le cortex visuel primaire. Puis, les types d'électrodes de stimulation et l'interface qu'elles forment avec les tissus vivants sont détaillés. Enfin, il est question de la stimulation électrique fonctionnelle, de ses paramètres, ainsi que de notions de sécurité.

1.1 Le neurone

Le neurone est l'élément de base du système nerveux. Cette cellule permet la génération et la propagation de l'influx nerveux dans le corps. La Figure 1.1 illustre l'anatomie du neurone typique.

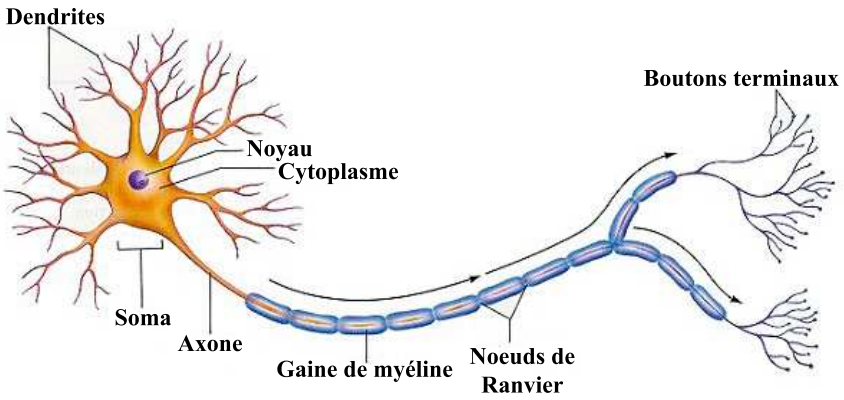


FIGURE 1.1: Physiologie du neurone. *Modifié à partir de (StateMaster, 2009).*

Les dentrites sont considérées comme les entrées du neurone. Celles-ci captent les stimuli provenant des cellules avoisinnantes. À l'autre extrémité, les boutons terminaux consistuent les sorties permettant de transmettre l'influx nerveux à d'autres neurones. La connexion entre deux neurones,

appelée synapse, n'est pas directe. Il s'agit plutôt d'un espace étroit dans lequel voyagent des substances biochimiques nommées neurotransmetteurs. Ceux-ci sont libérés par les boutons terminaux du neurone transmetteur à l'arrivée de l'influx nerveux et sont captés par les dendrites du neurone récepteur. Cette captation de neurotransmetteurs regénère l'influx nerveux qui converge vers le coeur du neurone récepteur, c'est-à-dire le soma. Un traitement de l'ensemble des signaux captés par les dendrites est alors effectué selon le type de neurone. La réponse du soma est par la suite propagée le long de l'axone. Des gaines de myéline, constituées de cellules de Schwann enroulées, enveloppent l'axone du neurone. Certaines sections de l'axone n'en sont pas recouvertes, elles se nomment noeuds de Ranvier. Cette structure a pour but d'accélérer la propagation de l'influx le long de l'axone qui peut faire plus d'un mètre de long selon le type de neurone.

1.1.1 La membrane cytoplasmique

La membrane cellulaire du neurone joue un rôle fondamental dans la génération et la propagation de l'influx nerveux. Comme pour l'ensemble des cellules de l'organisme, elle est constituée d'une double couche de phosphoglycérolipides, couche peu perméable aux molécules et ions. Elle est toutefois traversée par des protéines agissant comme canaux et comme pompes ioniques. Ces protéines facilitent la diffusion et permettent le transport sélectif d'ions entre les milieux intracellulaire et extracellulaire, assurant ainsi l'auto-régulation de la cellule. Les principaux ions participant aux phénomènes bioélectriques sont le Na^+, le Cl^-, le K^- et le Ca^{2+}. À l'équilibre, le milieu extracellulaire a typiquement une concentration plus importante d'ions sodium et chlore, alors que le milieu intracellulaire a une concentration plus élevée en ions potassium.

Les concentrations des différents ions dans les milieux intracellulaire et extracellulaire font en sorte qu'il existe une différence de potentiel électrique de part et d'autre de la membrane cytoplasmique. Cette tension transmembranaire, définie par convention comme le potentiel de l'intérieur du neurone par rapport au potentiel externe, est d'environ -70 mV. Il s'agit du potentiel de Nerst, aussi connu comme le potentiel d'équilibre ou de repos de la cellule. La tension membranaire est au coeur des phénomènes bioélectriques de la cellule. Par exemple, les canaux ioniques possèdent un certain nombre de portes dont l'état, c'est-à-dire ouvert ou fermé, est dépendant de ce potentiel.

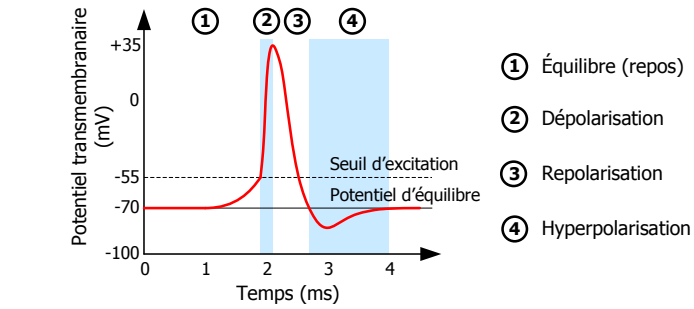
Cela leur permet de diffuser les ions à travers la membrane ou de les bloquer. Ce sont ces mécanismes d'ouverture et de fermeture des différentes portes qui permettent la génération de potentiels d'action.

1.1.2 Le potentiel d'action

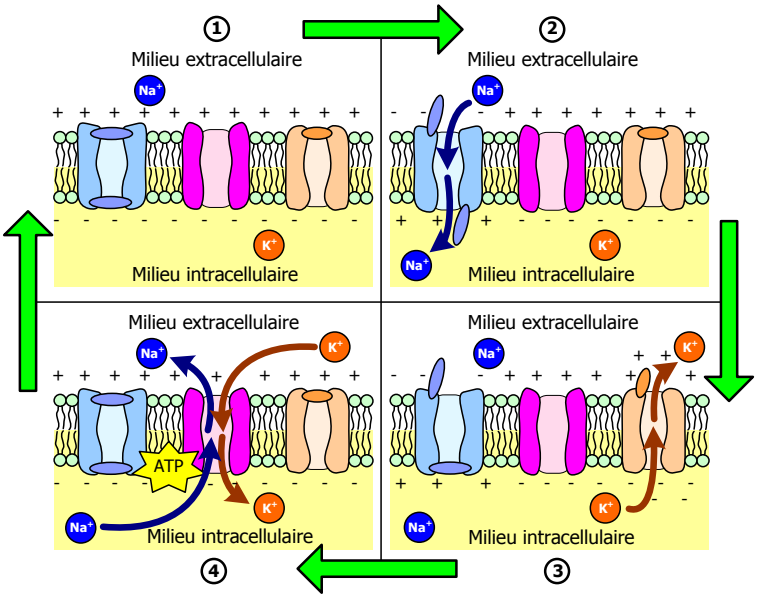
Plusieurs phénomènes peuvent perturber l'équilibre électrique du neurone. Dans le cas des neurones sensoriels, des changements physiques de l'environnement, comme la température, la pression ou la lumière, ont un effet direct sur leur potentiel interne. Une autre perturbation possible est la réception d'un influx nerveux provenant d'un neurone voisin. Un dernier cas est une variation locale du potentiel extracellulaire engendrée par une stimulation électrique externe par exemple.

Ces perturbations de l'équilibre électrochimique de la cellule modifient sa tension transmembranaire. Si cette dernière est maintenue sous le seuil d'excitation du neurone (environ -55 mV), les mécanismes de diffusion et de transport ionique rétablissent l'équilibre et aucune excitation n'est générée. Par contre, lorsque le potentiel de membrane dépasse ce seuil, une impulsion électrique est déclenchée. Il s'agit du potentiel d'action. Ce dernier est généré par un mécanisme de type "tout ou rien", c'est-à-dire que l'amplitude et la durée du potentiel d'action sont indépendants de l'intensité du stimulus à son origine.

Le phénomène de déclenchement est illustré sommairement à la Figure 1.2. D'abord, à l'étape 1, le neurone est à l'équilibre et son potentiel de membrane est de -70 mV. Un stimulus vient par la suite augmenter son potentiel interne jusqu'au seuil d'excitation de la cellule. À partir de ce moment, il y a dépolarisation locale de la membrane du neurone, ce qui correspond à l'étape 2 de la Figure 1.2. Il s'agit d'une augmentation brusque de la tension transmembranaire causée par l'entrée massive d'ions Na^+ à l'intérieur de la cellule à la suite de l'ouverture des portes des canaux sodiques. Lorsque le potentiel d'action atteint sa valeur maximale, soit environ 35 mV, le phénomène de repolarisation est mis en marche. Alors qu'une des portes des canaux sodiques se ferme, la porte des canaux potassiques s'ouvre, permettant ainsi une sortie importante d'ions K^+ vers le milieu extracellulaire. Il s'ensuit une diminution du potentiel de membrane, comme il



(a)



(b)

FIGURE 1.2: Mécanisme de déclenchement d'un potentiel d'action. (a) Variation temporelle du potentiel de membrane. (b) Illustration du mécanisme au niveau des canaux ioniques de la membrane.

est montré à l'étape 3, entraînant l'hyperpolarisation de la membrane cellulaire. Cela signifie que le potientiel membranaire devient inférieur à sa valeur d'équilibre. À ce moment, soit à l'étape 4, les pompes $Na^+ - K^+$ échangent des ions Na^+ (vers l'extérieur) et K^+ (vers l'intérieur) de manière à rééquilibrer le potentiel interne du neurone. Ces transferts d'ions se produisant contre le gradient de diffusion électrochimique, les pompes dépensent de l'énergie fournie par de l'adénosine triphosphate (ATP) pour les réaliser.

Le potentiel d'action ayant une amplitude fixe, l'intensité du stimulus à son origine est plutôt modulée par la fréquence de déclenchement des potentiels d'action du neurone. Cette fréquence, aussi appelée fréquence de tir, a par contre une limite. Immédiatement après le déclenchement d'un po-

tentiel d'action, il existe un certain délai durant lequel la membrane est insensible au potentiel extracellulaire, empêchant ainsi la génération d'un second potentiel d'action. Cette période, due à l'hyperpolarisation de la membrane, se nomme période réfractaire.

1.1.3 Propagation d'un potentiel d'action

Une fois déclenché, l'influx doit être transmis à travers le système nerveux pour être interprété. Cette propagation du potentiel d'action le long de l'axone est expliquée par la théorie du câble (Gulrajani, 1998), dont le phénomène est schématisé à la Figure 1.3. Brièvement, les milieux intracellulaire et extracellulaire sont considérés comme conducteurs de courant ionique. Lorsqu'un potentiel d'action est déclenché en un point A de la membrane, le potentiel de membrane est modifié à cet endroit. Les différences de potentiel entre ce point A et un point B plus éloigné génèrent alors des courants ioniques intracellulaire et extracellulaire de A à B lors de la dépolarisation. Ces courants dépolarisent la membrane en B et, s'ils atteignent le seuil d'excitabilité, déclenchent un autre potentiel d'action à ce point. Ce phénomène se répète de B à C et ainsi de suite tout au long de l'axone ; il s'agit d'une réaction en chaîne conservative.

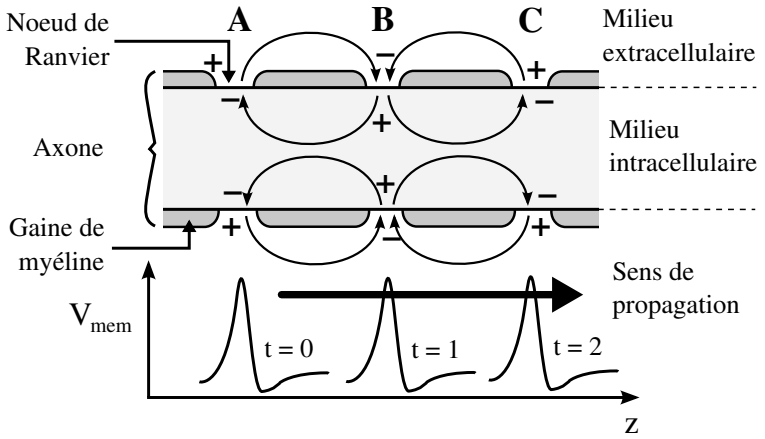


FIGURE 1.3: Propagation d'un potentiel d'action le long d'un axone myélinisé de neurone.

Lorsque l'axone est myélinisé, les gaines de myéline empêchent tout passage d'ions à travers certaines sections de la membrane cellulaire. Les régions de la membrane où des potentiels d'action peuvent être générés sont alors discrétisées par noeuds de Ranvier comme illustré à la Figure 1.3. La distance entre deux noeuds fait en sorte que le déclenchement d'un potentiel d'action en un

point permet l'excitation directe du noeud suivant sans être ralentie par sa propre période réfractaire. Ce type de propagation, appelé conduction saltatoire, s'effectue alors de manière plus rapide qu'en absence de myéline.

Les notions concernant le potentiel d'action étant introduites, la prochaine section traite du système visuel humain, plus particulièrement du cortex visuel primaire qui représente une aire d'intérêt dans cet ouvrage.

1.2 Système visuel

Le système visuel chez l'humain est fondamental et complexe. Il s'étend principalement de la rétine jusqu'au cortex visuel situé à l'arrière du cerveau. Plusieurs autres aires corticales sont sollicitées pour des traitements plus cognitifs, mais elles ne seront pas considérées ici. La Figure 1.4 illustre l'anatomie de ce système ainsi que le chemin qu'emprunte l'information captée par les yeux.

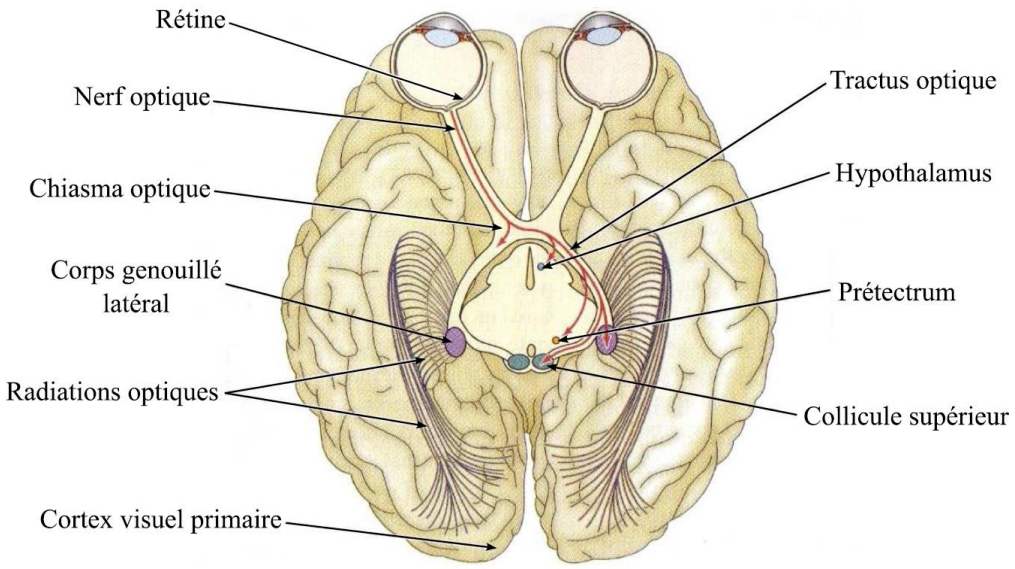


FIGURE 1.4: Anatomie du système visuel humain. *Modifié à partir de (Coulombe, 2007).*

La lumière est d'abord transformée en influx nerveux par les rétines situées au fond de chaque oeil. Elles sont composées de trois couches superposées de neurones aux fonctions spécifiques, soient les photorécepteurs, les neurones bipolaires et les cellules ganglionnaires. Déjà au niveau

de la rétine, un traitement de l'information visuelle est effectué. Les axones des cellules ganglionnaires se rencontrent en un point de la rétine, appelé disque optique, pour former le nerf optique. Celui-ci entre dans la boîte crânienne et parcourt le chiasma optique, où il y a croisement partiel des axones, et le tractus optique. Chacun de ces points a son rôle dans le traitement de l'influx nerveux. Les axones atteignent ensuite le corps genouillé latéral (CGL), seul relais avant le cortex visuel primaire. Le CGL est composé de six couches distinctes de cellules, chacune recevant une projection particulière provenant de la rétine. Jusqu'à ce point, la propagation et le traitement des signaux générés par les rétines s'effectuent en parallèle. De plus, il est à noter qu'environ 80 % des connexions excitatrices du CGL proviennent du cortex visuel primaire, celui-ci effectue donc une rétroaction importante sur le traitement au niveau du CGL. Enfin, l'information est transmise au cortex visuel primaire par l'entremise de projections appelées radiations optiques.

1.2.1 Cortex visuel primaire

Le cortex visuel est constitué de quelques dizaines d'aires effectuant des traitements simples, comme l'analyse d'orientation et de couleurs, ou des traitements cognitifs et associatifs tels que la reconnaissance d'objets ou le positionnement spatial. Seul le cortex visuel primaire, aussi appelé cortex strié ou aire V1, est considéré dans ce mémoire puisqu'il s'agit du point d'entrée du traitement plus complexe de l'information visuelle.

D'une épaisseur totale de 2 mm, le cortex visuel primaire se situe au niveau postérieur du lobe occipital. On y retrouve de nombreux types de neurones, principalement des cellules pyramidales et stellaires. Cette aire du cortex est divisée en six couches distinctes ayant chacune une composition et des fonctions particulières. En étudiant les liaisons neuronales entre ces couches et entre les différentes aires, il a été montré que les signaux provenant du CGL entrent dans le cortex visuel par la couche 4 de l'aire V1. Cette couche, plus particulièrement la sous-couche 4C, joue donc un rôle déterminant dans le cheminement et le traitement de l'information de la vision. Par la suite, l'information est projetée aux couches 2, 3 et 5, en plus de la rétroaction vers le CGL. Ces couches retransmettent les signaux reçus de la couche 4 aux régions avoisinantes pour un traitement plus avancé.

À cet agencement en couches s'ajoute une organisation du cortex visuel primaire en colonnes, comme l'illustre la Figure 1.5. Dans un premier temps, la couche 4C est divisée de manière régulière en colonnes de dominance oculaire par alternance de bandes d'environ 0,5 mm de largeur. Dans un second temps, des colonnes d'orientation s'étalent dans la direction orthogonale à celle de la dominance oculaire. Pour chacune de ces colonnes du cortex, l'activité électrique est dépendante d'une orientation fixe de la stimulation lumineuse. Il a été montré expérimentalement que 180° sont couverts sur 1 mm en moyenne. Finalement, les derniers éléments de colonnes sont les taches. Ces piliers cylindriques recueillent et traitent l'information sur la couleur. À la Figure 1.5a, un module cortical est schématisé, c'est-à-dire un bloc de 2 mm $\times$ 2 mm comprenant deux groupes complets de dominance oculaire, deux fois l'orientation sur 180° et 16 taches. En guise de synthèse, la Figure 1.5b représente une colonne détaillée du cortex V1 sur laquelle les différentes couches et les entrées des signaux sont identifiées. Les entrées magnocellulaire et parvocellulaire proviennent respectivement des couches 1 et 2, et 3 à 6 du CGL. Elles ont pour différence le type de cellules ganglionnaires de la rétine duquel elles sont projetées.

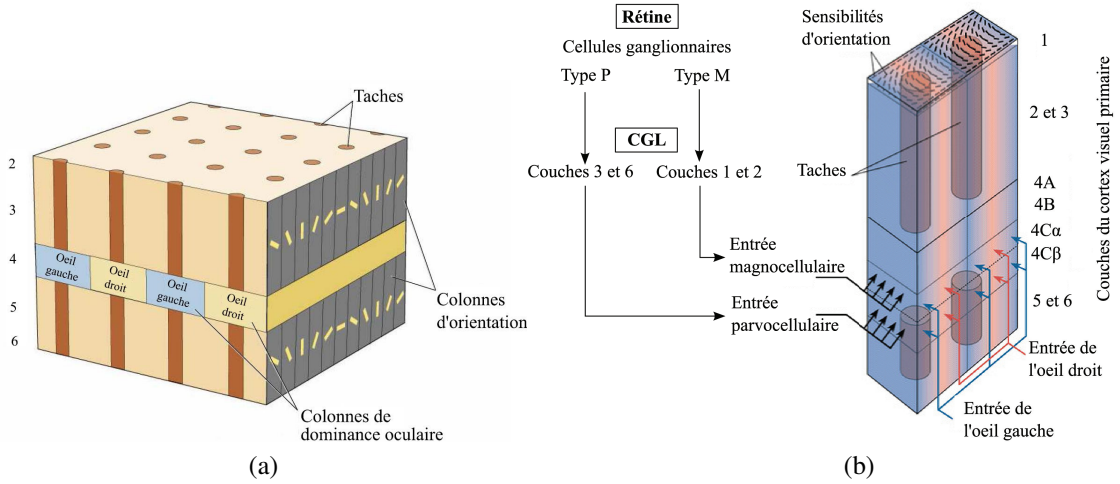


FIGURE 1.5: Organisation du cortex visuel primaire. (a) Module cortical, (b) Détail d'une colonne du cortex V1 montrant les couches. *Modifiés à partir de (McGill University, 2009).*

1.3 Électrodes de stimulation

Dans le domaine biomédical, les électrodes sont essentielles à la fois pour l'acquisition de signaux biologiques et pour la stimulation des tissus. Elles ont une fonction de transducteur permettant de convertir le courant électrique en courant ionique et vice versa. Cette conversion s'effectue grâce aux réactions électrochimiques complexes ayant lieu à l'interface électrode-tissus. L'impédance de cette interface est non-linéaire et dépend de plusieurs facteurs comme le stimulus à mesurer/injecter (intensité, fréquence), l'électrode (matériau, géométrie, surface) et le milieu (température, concentrations ioniques).

1.3.1 Réactions à l'interface électrode-électrolyte

Le contact entre une électrode et un tissu biologique se résume par un phénomène électrochimique entre un métal et un électrolyte (Merrill et al., 2005). Le milieu cellulaire est considéré comme l'électrolyte contenant des ions Na^+, Cl^- et K^-. Dès que l'électrode y est plongée, une interface composée d'une double couche de charges se forme à sa surface. Celle-ci est le résultat de la redistriution des charges dans les deux milieux, de l'adsorption de certains anions et de l'attraction de molécules polarisées telles que les molécules d'eau. L'équilibre est alors atteint.

Lorsqu'un courant est injecté par l'électrode, comme dans le cas d'une stimulation, la quantité de charges à l'interface est modifiée et l'équilibre est perturbé. Deux types de transfert de charges entre le métal et l'électrolyte peuvent alors se produire selon le nombre de charges injectées. Lorsque cette quantité est faible, le transfert de charges est dit capacitif ou non-faradique, c'est-à-dire qu'aucun électron ne traverse l'interface. Il s'ensuit une redistribution des charges dans l'électrolyte. Ce phénomène est réversible en retirant la même quantité de charges de l'électrode. Lorsque la perturbation de l'équilibre est trop importante, un second type de transfert de charges se produit, soit l'injection faradique de charges. Dans ce cas, des électrons sont injectés dans l'électrolyte causant certaines réactions d'oxydo-réduction au niveau de l'interface dont la forme générale est donnée par l'équation (1.1)

$$O + ne^- \leftrightarrow R \tag{1.1}$$

où O représente l'espèce oxydée, R l'espèce réduite et n le nombre d'électrons transférés. Selon divers facteurs comme le matériau et la surface de l'électrode, ainsi que l'intensité et la durée de la stimulation, des ions toxiques pour les tissus peuvent être produits et relâchés dans le milieu cellulaire. Ces réactions ne sont pas toutes réversibles. Selon leur vitesse de réaction, il est possible que les produits nocifs soient diffusés trop loin de l'électrode pour qu'un flot inverse de charges puisse les récupérer.

1.3.2 Modèle de l'interface

Un modèle de l'interface électrode-tissus considérant les différents transferts de charges s'avère un outil essentiel pour la conception d'un stimulateur. En effet, d'un point de vue électrique, il est crucial d'avoir une bonne connaissance de la charge de sortie du circuit, c'est-à-dire l'impédance de ce contact. De nombreux chercheurs se sont penchés sur la modélisation de cette interface donnant lieu à des modèles de plus en plus raffinés (Laaziri, 2005). Récemment, Laaziri a proposé un modèle plus réaliste tel que montré à la Figure 1.6.

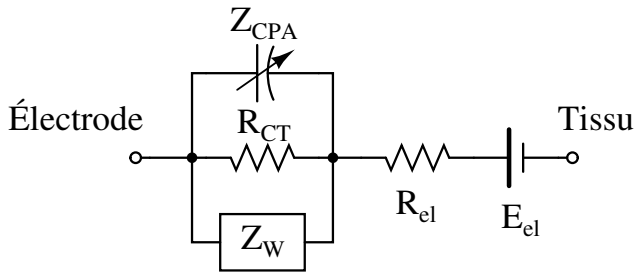


FIGURE 1.6: Modèle de l'interface électrode-tissus.

Voici une brève description des éléments le composant. D'abord, Z_{CPA} est l'impédance de la capacité C_{dl} correspondant à la double couche ionique formée à la surface de l'électrode. Cette capacité modélise les transferts de charges non-faradiques. L'amplitude de cette impédance dépend du stimulus et du matériau de l'électrode. Puis, R_{CT} représente la résistance de transfert de charges faradiques entre l'électrode et les tissus dépendemment du courant de stimulation. L'impédance Z_W, appelée l'impédance de Warburg, modélise l'effet de la diffusion ionique autour de l'électrode. Cette impédance hautement complexe dépend du stimulus, ainsi que de la surface de l'électrode et

des concentrations ioniques du milieu cellulaire. Enfin, la résistance R_{el} et la source de tension E_{el} correspondent respectivement à la résistance du milieu extracellulaire et à la tension d'équilibre de l'interface entre l'électrode et les tissus.

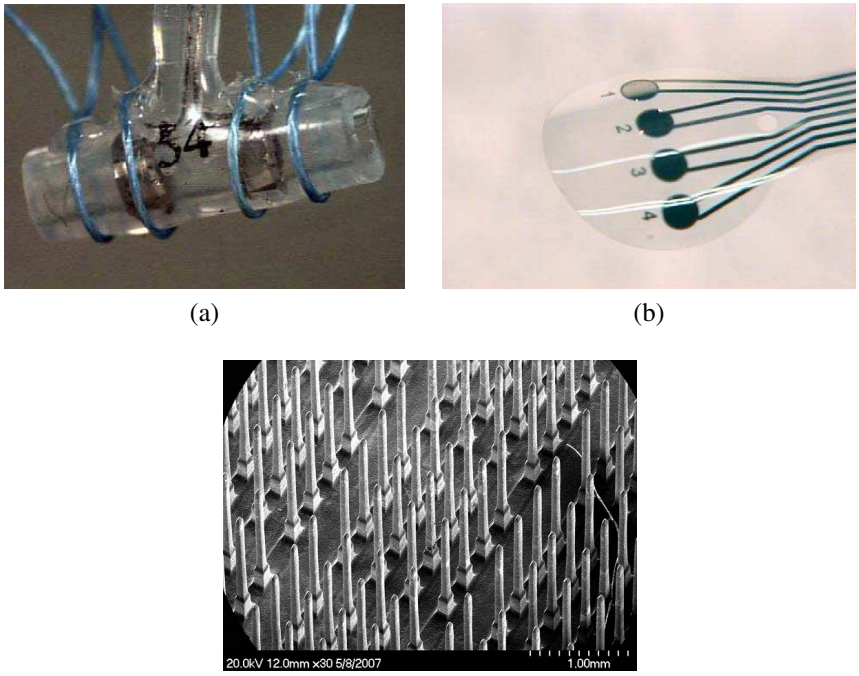
1.3.3 Types d'électrodes

Selon l'application et l'endroit du corps où elles sont utilisées, les électrodes peuvent prendre différentes formes. La Figure 1.7 montre quelques exemples d'électrodes implantables. Les électrodes à gaine, ou électrodes *cuff*, sont utiles pour la stimulation des nerfs périphériques puisqu'elles permettent un contact direct avec ces derniers. Pour l'acquisition de signaux ou la stimulation des tissus, des électrodes de surface sont couramment employées. Finalement, avec sa forme de pointe, la microélectrode pénètre dans les tissus offrant une stimulation directe à une profondeur donnée. Regroupées en matrices, les microélectrodes peuvent offrir une grande densité, ce qui est souhaitable pour la stimulation intracorticale.

Pour sa part, l'implant du projet Cortivision utilise des matrices de microélectrodes. Seules les pointes sont exposées sur environ 100 μm, la surface de contact avec les tissus corticaux est donc réduite. Par conséquent, l'impédance des interfaces électrode-tissus est élevée. Selon les mesures effectuées par Pigeon, celle-ci peut atteindre approximativement 100 kΩ pour des stimulations à basse fréquence (Pigeon, 2004).

1.4 Principe de stimulation électrique fonctionnelle

Comme il a été mentionné précédemment, des potentiels d'action peuvent être déclenchés dans des tissus excitables, comme le cortex, de manière artificielle à l'aide d'une stimulation électrique à travers une électrode. Pour être efficace, la stimulation doit réussir à élever la tension transmembranaire au-dessus du seuil de déclenchement de potentiel d'action.



(a) (b)

(c)

FIGURE 1.7: Différents exemples d'électrodes implantables. (a) Électrode à gaine. *Tiré de (Crampon, 1999)*. (b) Électrodes de surface. *Tiré de (Rodger et al., 2006) avec l'autorisation de l'IEEE. © 2006 IEEE*. (c) Matrice de microélectrodes. *Tiré de (Ayoub, 2007)*.

1.4.1 Notions de sécurité

Il est primordial que la stimulation électrique soit sans danger pour le patient, ce qui implique que les réactions irréversibles de type faradique au niveau de l'interface électrode-tissus doivent être évitées. Certaines règles de base doivent être observées afin d'y arriver (Merrill et al., 2005). D'abord, l'interface électrode-tissus ayant une impédance non-linéaire difficilement prévisible, il est préférable que la stimulation soit effectuée en courant plutôt qu'en tension. Effectivement, avec une tension contrôlée, le courant qui circule vers l'électrode dépend directement de cette impédance. La charge injectée n'est donc pas contrôlée, ce qui pourrait engendrer des réactions d'oxydo-réduction indésirables.

De plus, après une impulsion de courant, il est important de retirer les charges accumulées au niveau de l'électrode. Ainsi, le transfert de charges irréversible engendré par la stimulation est pratiquement annulé comme il est montré à la Figure 1.8. Ceci correspond à la stimulation bipha-

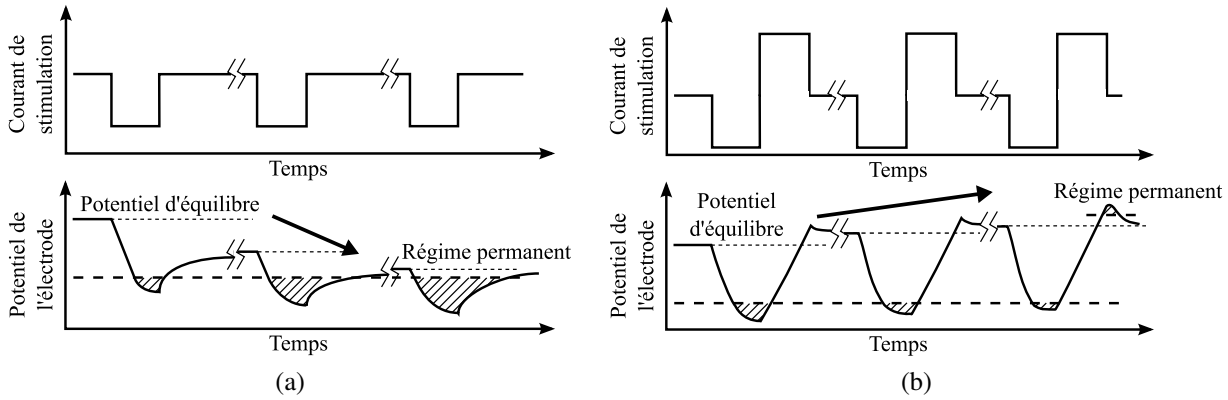


FIGURE 1.8: Évolution du potentiel de l'électrode lors de stimulation (a) de type monophasique, et (b) de type biphasique. Les régions hachurées correspondent aux réactions irréversibles.

sique, c'est-à-dire une première phase de stimulation suivie d'une seconde phase de charge égale, mais inversée. La quantité de produits nocifs relâchés dans le cortex avec la stimulation biphasique est alors limitée à un niveau toléré par le système physiologique, contrairement à la stimulation monophasique.

1.4.2 Paramètres

De manière générale, les stimulations utilisées sont des impulsions biphasiques rectangulaires de courant. La réponse des tissus à ces stimulations a été caractérisée et est montrée à la Figure 1.9. Il s'agit de la courbe d'intensité-durée indiquant le seuil en intensité de courant et en durée d'une impulsion qui permet de déclencher des potentiels d'action dans les tissus. Ce seuil I_{th} suit l'équation suivante :

$$I_{th} = \frac{I_0}{1 - e^{(-\Delta t/\tau)}} \tag{1.2}$$

où Δt est la durée de l'impulsion, I_0 est le courant de rhéobase, soit le courant minimal absolu nécessaire pour exciter le neurone, et τ est la chronaxie, c'est-à-dire la durée minimale permettant à un courant de $2I_0$ d'atteindre le seuil d'excitation.

Pour s'assurer de l'efficacité de la stimulation, celle-ci est généralement composée de plusieurs impulsions biphasiques répétées à une fréquence donnée, comme illustré à la Figure 1.10. Ces im-

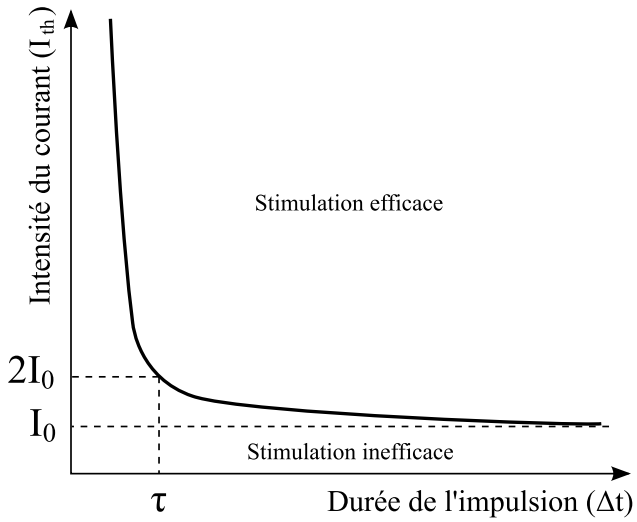


FIGURE 1.9: Courbe intensité-durée délimitant le seuil d'excitation du neurone.

pulsions sont également regroupées en trains, eux-mêmes répétés à une cadence donnée. Afin de maximiser l'efficacité du stimulateur, il est avantageux que l'ensemble des paramètres de stimulation de la Figure 1.10 soit variable. Effectivement, l'effet de chacun de ces paramètres n'étant pas entièrement connu et pouvant varier d'une personne à l'autre, il est fondamental que le stimulateur soit le plus flexible possible.

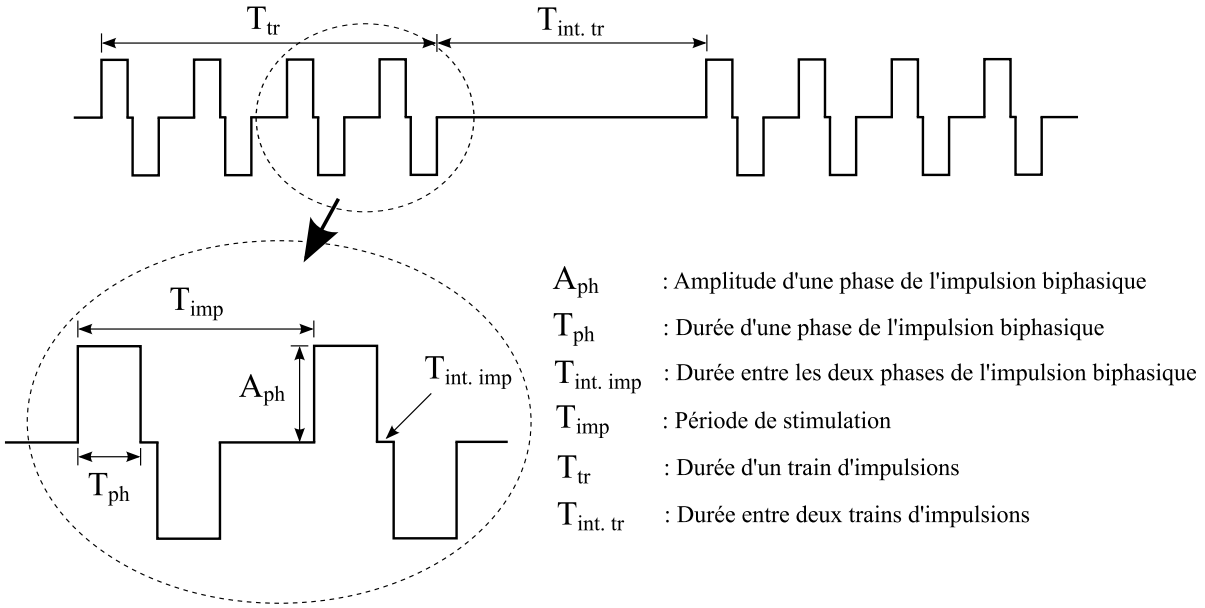


FIGURE 1.10: Train d'impulsions biphasiques de courant avec l'ensemble des paramètres de stimulation.

Différents modes de stimulation sont également possibles. En effet, les impulsions biphasiques peuvent être injectées à travers une seule électrode. Le courant de retour est alors récupéré par une électrode de référence. Cette dernière doit présenter une surface de contact très importante afin de réduire son impédance et maintenir son potentiel approximativement constant durant la stimulation. Dans ce cas, les transferts de charges faradiques sont limités (Merrill et al., 2005). Ce mode de stimulation est dit monopolaire. La stimulation peut aussi se faire entre deux électrodes actives. Une première électrode injecte le courant de stimulation alors que la seconde ferme le circuit en se connectant à l'une des tensions d'alimentation selon la polarité de l'impulsion. Cette stimulation est dite bipolaire.

1.5 Conclusion

Les notions physiologiques nécessaires à la compréhension de ce mémoire ont été brièvement résumées dans ce premier chapitre. Le déclenchement et la propagation du potentiel d'action ont été détaillés après qu'une description du neurone et de la membrane cytoplasmique ait été donnée. Par la suite, l'ensemble du système visuel a été survolé avec une emphase particulière sur le cortex visuel primaire. Puis, il a été question d'électrodes de stimulation, des réactions électrochimiques à l'interface avec les tissus et du modèle électrique de celle-ci. Enfin, basés sur ces concepts, certains principes fondamentaux de stimulation ont été énoncés afin d'assurer la sécurité du patient tout en stimulant de manière efficace.

CHAPITRE 2

TRAVAUX DE POINTE DANS LE DOMAINE

Ce second chapitre a pour objectif de présenter l'état de l'art en stimulation du système visuel à travers une revue des travaux de pointe pertinents à ce mémoire. La stimulation électrique du système visuel est abordée selon les différentes stratégies envisageables. L'accent est mis sur la stimulation intracorticale grâce à un bref historique des avancées fondamentales et un tour d'horizon des dispositifs existants, dont l'implant de l'équipe Polystim. Il est ensuite question de l'efficacité des stimulations, de même que de nouvelles formes d'impulsions pouvant potentiellement l'améliorer. Puis, diverses implémentations de circuits générant ces formes d'onde sont inventoriées. Enfin, la dernière section traite de l'importance d'une interface haute-tension au niveau des électrodes et des diverses architectures permettant de produire de tels niveaux de tension.

2.1 Stimulation électrique du système visuel

Cette section traite des différentes méthodes de rétablissement d'une vision fonctionnelle selon le site de stimulation dans le système visuel, soient la rétine, le nerf optique et le cortex visuel. Dans tous ces cas, il est possible de faire percevoir une sensation lumineuse ponctuelle nommée phosphène dans le champ visuel de l'usager. L'idée derrière toute prothèse visuelle est de recréer des images compréhensibles pour les aveugles à partir de plusieurs de ces phosphènes.

2.1.1 Stimulation de la rétine

Une première approche de prothèse visuelle est la stimulation de la rétine. Deux types de stimulateur rétinien sont en cours de développement : l'implant sub-rétinien (Shire et al., 2009) et l'implant épi-rétinien (Weiland et al., 2008). D'abord, la prothèse sub-rétinienne est implantée sous la rétine et se substitue aux photorécepteurs déficients en stimulant directement les cellules ganglion-

naires saines. Elle a l'avantage d'être maintenue en place par la rétine. Dans le cas de l'implant épi-rétinien, le stimulateur est fixé sur la surface de la rétine et la stimule à l'aide d'électrodes de surface.

L'avantage principal de stimuler la rétine est que le traitement naturel de l'information visuelle en aval est mis à contribution. Une bonne résolution et qualité d'image peuvent donc être espérées. Cette technique est également moins invasive que les autres types de prothèses visuelles (Normann et al., 1999). Cependant, la cécité due à des pathologies majeures au niveau de la rétine et du nerf optique ne peuvent pas être traitées par cette méthode. De plus, dans le cas de l'implant épi-rétinien, la prothèse doit être solidement implantée à la rétine, qui n'a qu'environ 500 μm d'épaisseur, pour ne pas se décrocher avec les saccades de l'oeil. Enfin, les cellules ganglionnaires ayant plusieurs rôles à jouer dans l'encodage de l'information visuelle, il n'est pas clair quelle est leur réponse à une stimulation électrique (Normann et al., 1999).

2.1.2 Stimulation du nerf optique

La stimulation électrique du nerf optique à l'aide d'électrodes à gaine procure des perceptions visuelles (Veraart et al., 1998). Cette avenue est donc empruntée afin de réaliser une prothèse visuelle permettant à l'usager de reconnaître des patrons donnés (Veraart et al., 2003).

Cette approche permet de contrer plus de pathologies que la stimulation de la rétine. De plus, comparativement aux autres techniques, le nombre d'électrodes requises pour la génération d'un nombre donné de phosphènes est beaucoup moindre. Toutefois, le contrôle sur ces derniers est beaucoup plus complexe. L'intervention chirurgicale nécessaire pour l'implantation est majeure et invasive. Ces inconvénients font en sorte que ce type d'implant est peu répandu et qu'il n'a pas connu de succès jusqu'à maintenant.

2.1.3 Stimulation du cortex visuel primaire

Une dernière stratégie envisageable pour rétablir une vision fonctionnelle est la stimulation du cortex visuel. Ayant son point d'entrée beaucoup plus en aval dans le cheminement de l'information visuelle, cette méthode offre l'avantage de couvrir la plus vaste variété de causes de cécité. Il est possible de stimuler à la surface du cortex (stimulation corticale) ou à une profondeur donnée à l'aide d'électrode pénétrante (stimulation intracorticale). Étant fixé à la surface du cerveau, un tel implant se trouve à être protégé par le crâne, mais il doit faire face à des contraintes mécaniques provenant entre autres du cortex lui-même. (Normann et al., 1999).

2.1.3.1 Historique

Depuis les années 1960, il est connu que la stimulation électrique locale du cortex visuel donne lieu à des phosphènes. Basée sur ce phénomène, l'idée d'une prothèse visuelle permettant la lecture et facilitant les déplacements pour les aveugles en a fasciné plus d'un, dont Brindley et Dobelle (Brindley & Lewin, 1968; Dobelle & Mladejovsky, 1974). Leurs travaux innovateurs, considérés comme la genèse de ce domaine de recherche, constituent une première caractérisation de l'apparition de phosphènes selon les paramètres de stimulation et la localisation des électrodes sur le lobe occipital. Ils ont également permis de prendre conscience des limites importantes de cette approche, comme les seuils en courant exigés pour la génération de phosphènes (de l'ordre du mA) et leur allure diffuse et difficilement contrôlable.

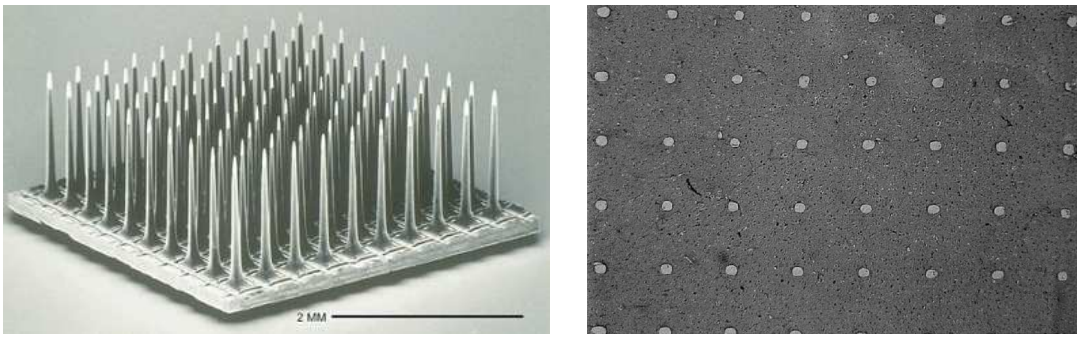
Plus de deux décennies plus tard, d'autres expérimentations sur des sujets voyants (Bak et al., 1990) et un sujet aveugle depuis 22 ans (Schmidt et al., 1996) ont eu lieu à l'aide de microélectrodes pénétrantes. Il a été montré que les courants de seuil pour l'apparition de phosphènes sont alors de 10 à 100 fois plus faibles qu'avec des électrodes de surface, soit quelques dizaines de μA. De plus, les phosphènes sont plus stables et mieux définis.

En plus de chiffrer qualitativement l'effet des paramètres de stimulation, Schmidt a observé que l'utilisation de trains d'impulsions permet d'obtenir des phosphènes continus. Il a également établi

qu'un espacement de 500 μm entre deux électrodes est suffisant pour visualiser deux phosphènes distincts. Les résultats présentés par Schmidt (Schmidt et al., 1996) demeurent encore aujourd'hui une référence incontournable traitant des effets des paramètres de stimulation sur les phosphènes perçus chez un sujet humain non-voyant. Ils ont causé un regain d'intérêt sans précédent pour les prothèses visuelles.

2.1.3.2 Avancées au niveau physiologique

Une considération négligée par les travaux précédents est l'effet à long terme de l'implantation d'une grande quantité de microélectrodes dans le cortex strié. L'équipe du Dr. Normann de l'University of Utah a effectué une série d'expérimentations sur des chats à l'aide d'une matrice de 10×10 microélectrodes séparées par une distance de 400 μm (Normann et al., 1999; Rousche & Normann, 1999). Cette matrice, montrée à la Figure 2.1a, est biocompatible puisqu'elle est fabriquée en silicium et ses pointes sont recouvertes de platine. Après six mois d'implantation, l'analyse du cortex des sujets montre l'accumulation de gliose et de tissus fibreux à tous les sites d'implantation comme en témoigne la Figure 2.1b. Les tissus réagissent donc à la présence des électrodes en les encapsulant, augmentant ainsi l'impédance électrique et générant des contraintes mécaniques. Néanmoins, la majorité des électrodes de la prothèse était toujours fonctionnelle en acquisition et stimulation après une période aussi longue que trois ans (Normann et al., 1999).



(a) (b)

FIGURE 2.1: (a) Matrice de microélectrodes Utah. *Tiré de (House et al., 2006) avec l'autoriation du JNS* (b) Photographie de la surface du cortex visuel après six mois d'implantation. Des taches sont visibles aux sites d'implantation. *Tiré de (Normann et al., 1999) avec l'autorisation d'Elsevier.*

Pour sa part, le Dr. Troyk de l'Illinois Institute of Technology et son équipe multifacultaire ont concentré leurs recherches sur la localisation des phosphènes grâce à des tests *in vivo* sur des macaques (Troyk et al., 2002; Srivastava et al., 2007). Leur objectif est de mieux comprendre et définir la correspondance visuotopique, c'est-à-dire la relation entre les sites de stimulation sur le cortex visuel primaire et la position d'apparition des phosphènes dans le champs visuel. Ils ont pu en arriver à des conclusions qualitatives encourageantes mais beaucoup reste encore à faire dans ce domaine.

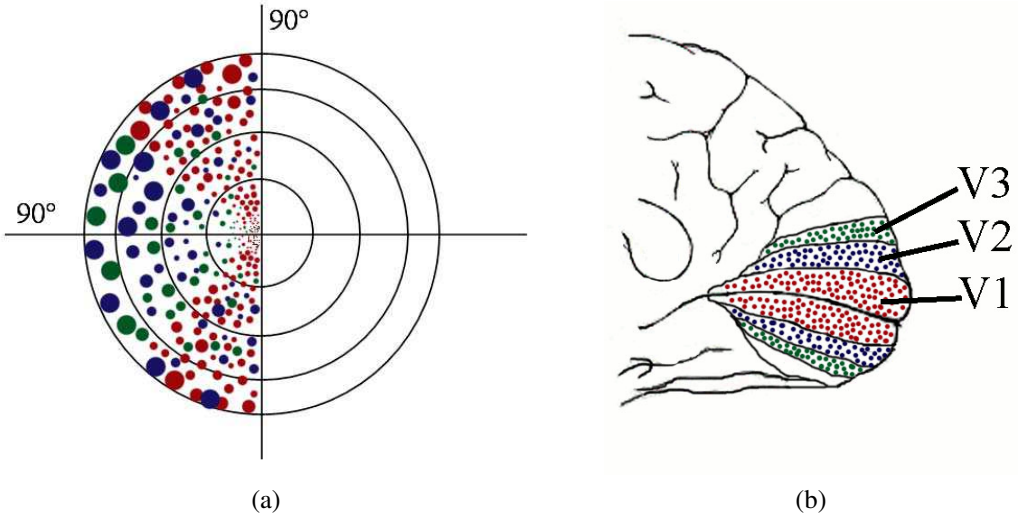


FIGURE 2.2: Correspondance visuotopique des cortex V1 (rouge), V2 (bleu) et V3 (vert). (a) Phosphènes dans le champ visuel selon (b) les sites de stimulation sur le cortex occipital. *Modifiés à partir de (Srivastava et al., 2007) avec l'autorisation de l'IEEE. © 2007 IEEE.*

Malgré ces avancées, il existe des inconvénients importants à la prothèse visuelle corticale. Dans un premier temps, une partie du traitement naturel de l'influx est court-circuité, limitant ainsi la qualité de l'image perçue. Dans un second temps, l'implantation de ce type de dispositif est invasive et des complications sérieuses peuvent survenir. Dans un troisième temps, une correspondance visuotopique unique doit être préalablement établie pour chaque usager. Enfin, certaines études semblent montrer que, dû à la plasticité du cerveau, certaines zones du cortex occipital tendent à être récupérées par d'autres sens, comme l'ouïe, chez les personnes non-voyantes. Il serait donc raisonnable de croire que la correspondance visuotopique puisse être modifiée avec le temps. Néanmoins, cette plasticité du cerveau pourrait être bénéfique, comme c'est le cas pour l'implant cochléaire (Fernandez et al., 2005), puisqu'elle consentirait une certaine adaptation permettant à l'usager d'apprivoiser

les patrons de phosphènes perçus.

2.1.3.3 Architecture typique de l'implant visuel cortical

Alors que les recherches se poursuivent du côté médical, plusieurs équipes à travers le monde se consacrent plutôt à l'aspect microélectronique, c'est-à-dire la conception de microsystèmes intégrés dédiés à la stimulation du cortex visuel ainsi qu'aux fonctions essentielles comme la communication sans-fil. Si chacune de ces architectures a ses particularités, il est toutefois possible d'identifier les éléments communs et fondamentaux. La Figure 2.3 illustre le schéma-bloc d'un implant visuel cortical typique.

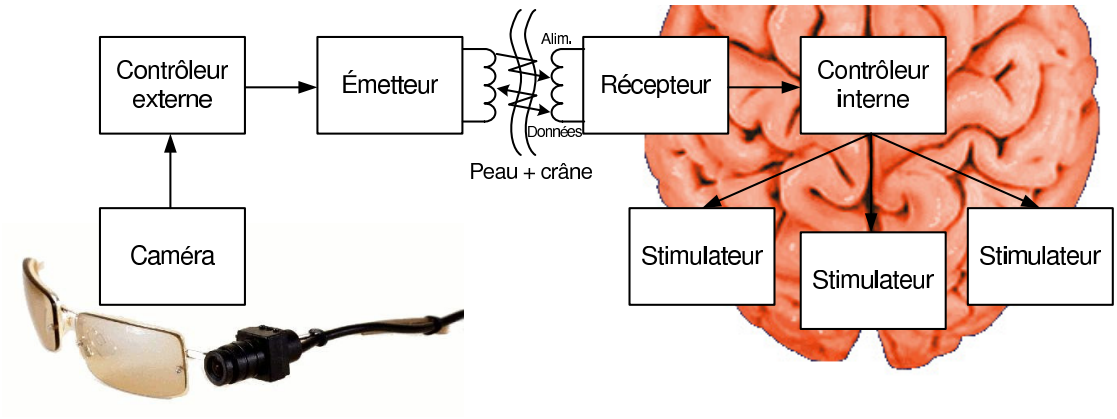


FIGURE 2.3: Architecture typique d'une prothèse visuelle corticale.

Une caméra capte des images à un débit dépendant du traitement subséquent. Les trames ainsi acquises sont par la suite traduites en commandes de stimulation par un contrôleur externe alimenté par une pile. Sommairement, il s'agit de simplifier les images en ne retenant que les informations pertinentes et intelligibles pour l'usager. Plusieurs stratégies de traitement d'images sont étudiées. La correspondance visuotopique de l'usager est également tenue en compte ici.

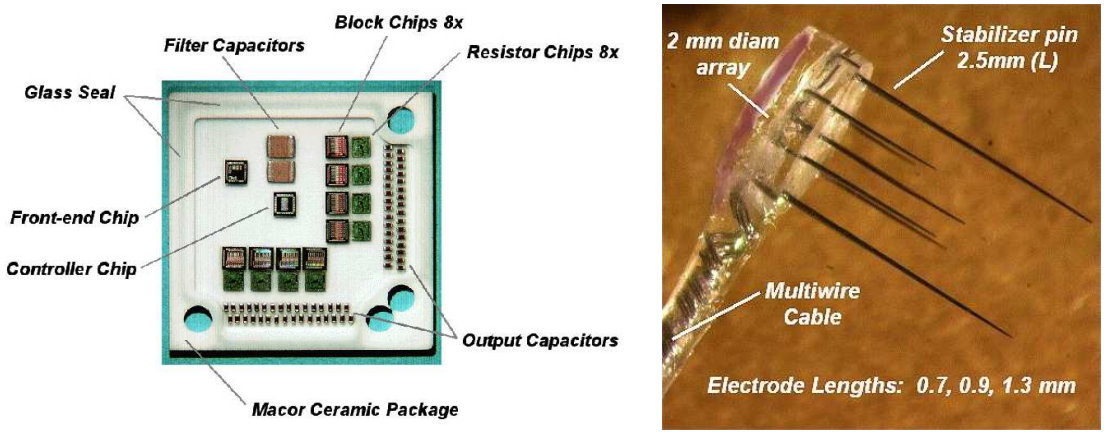
Ces données sont modulées et transmises au récepteur de l'implant par l'émetteur externe via un lien sans-fil. Cette transmission est généralement inductive par ondes RF. Parallèlement aux données, l'énergie alimentant la partie implantée du système est également transmise par cette liaison. Le lien RF est essentiel afin d'éviter les connexions filaires transcutanées, sources potentielles d'in-

fections et de contraintes mécaniques pour l'implant. Le récepteur démodule les données et rectifie les tensions d'alimentation. Les données sont envoyées au contrôleur interne qui les interprète et commande les stimulateurs selon les instructions et les paramètres de stimulation reçus. Les stimulateurs se chargent de générer les impulsions biphasiques de courant conséquemment et de les injecter à travers les électrodes implantées sur le cortex visuel primaire.

Les sections suivantes passent en revue les architectures de prothèses visuelles les plus importantes dans la littérature.

2.1.3.4 Équipe de Troyk à l'Illinois Institute of Technology

L'équipe du Dr. Troyk a développé un implant complet parallèlement au système utilisé lors de leurs expérimentations *in vivo* (Troyk et al., 2006; Troyk, 2009). Celui-ci est montré à la Figure 2.4. Un total de 1024 sites de stimulation est visé, soit quatre implants de 256 microélectrodes, chacun composé de quatre sous-modules de 64 canaux. Les impulsions biphasiques sont caractérisées par une amplitude de 0 à 64 μA et une durée de 0 à 750 μs. La circuiterie chargée de la communication sans-fil a aussi été implémentée avec succès sur une puce séparée de la stimulation.



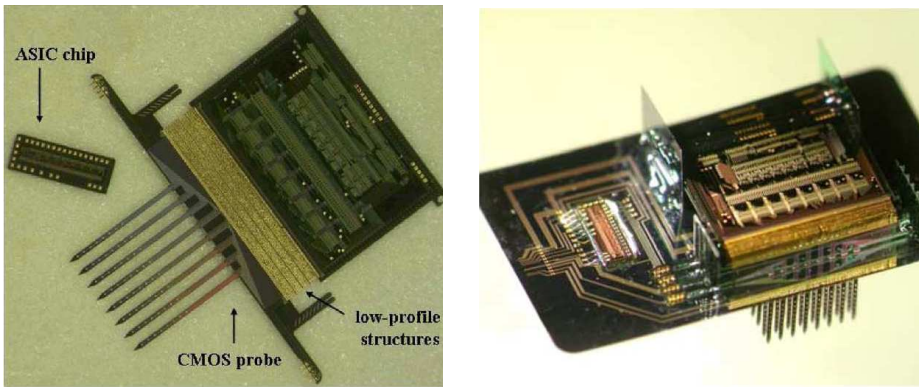
(a) (b)

FIGURE 2.4: Implant de l'Illinois Institute of Technology. (a) Modules de l'implant à 64 canaux dans son encapsulation. (b) Électrodes intracorticales utilisées lors de tests *in vivo*. *Tirés de (Troyk, 2009).*

Du point de vue de l'architecture, l'équipe de Troyk accuse un retard par rapport aux autres groupes de recherche. Leur implant occupe une surface très importante et les courants générés sont très limités en intensité. Toutefois, leurs travaux au niveau physiologique sur la stimulation du cortex visuel sont des références fondamentales.

2.1.3.5 Équipe de Wise à l'University of Michigan

Le Dr. Wise de l'University of Michigan a mis au point un microsystème tridimensionnel compact capable d'acquisition et de stimulation (Ghovanloo et al., 2003; Yao et al., 2007). Leur implant se distingue par son assemblage dense et complexe. D'abord, chaque électrode possède plusieurs points de stimulation sur une partie de sa longueur permettant des stimulations à des profondeurs différentes. Ces électrodes sont regroupées par sonde de huit canaux, comme elles sont représentées à la Figure 2.5a. La circuiterie des stimulateurs est intégrée à ce niveau. Des impulsions biphasiques d'amplitude maximale de 127 μA sont supportées avec une alimentation de $\pm$5 V. L'implant, montré à la Figure 2.5b, est lui-même composé de huit de ces sondes fixées à une plateforme de silicium sur laquelle on retrouve également une puce dédiée à la gestion haut-niveau de l'implant. Un total de 64 sites de stimulation est alors supporté. Les sondes sont pliées, puis assemblées en pile sur l'implant pour minimiser son épaisseur (Yao et al., 2007). L'implant de Wise ne comporte toutefois pas encore de système de télémétrie, la communication s'effectuant à l'aide de fils lors des tests *in*



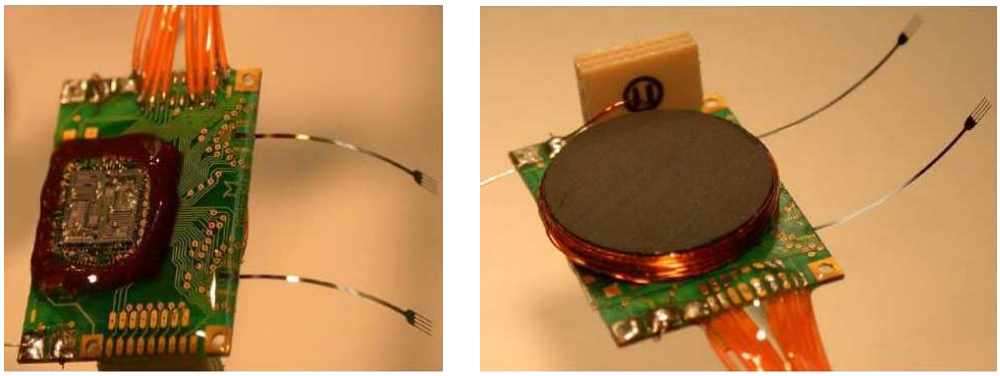
(a) (b)

FIGURE 2.5: Implant de l'University of Michigan. (a) Sonde à huit canaux. (b) Microsystème assemblé. *Tirés de (Yao et al., 2007) avec l'autorisation de l'IEEE. © 2007 IEEE.*

vivo chez le cochon d'Inde.

2.1.3.6 Équipe de Ghovanloo au Georgia Institute of Technology

Anciennement de l'équipe de l'University of Michigan, où il a travaillé avec Wise, et du North Carolina State University, où il a poursuivi ses recherches avec Najafi, le Dr. Ghovanloo s'est penché ces dernières années sur de nombreux aspects architecturaux de la prothèse visuelle, tels que la télémétrie (Bawa & Ghovanloo, 2008), l'interface avec les électrodes (Ghovanloo & Najafi, 2005) et l'efficacité des stimulations (Ghovanloo, 2006; Simpson & Ghovanloo, 2007). Il a mis au point un prototype complet de son implant nommé Interestim-2B avec lequel il a pu réaliser des expérimentations *in vitro* et *in vivo* chez le rat (Ghovanloo & Najafi, 2007). Comme pour l'implant de Wise, les électrodes de Ghovanloo permettent la stimulation à diverses profondeurs. Le système complet est montré à la Figure 2.6. L'amplitude maximale supportée par l'implant pour les stimulations biphasiques est de 270 μA avec une alimentation de 5 V. Un implant complet comporte 64 canaux alors qu'un total de 2048 sites de stimulation est visé à long terme.

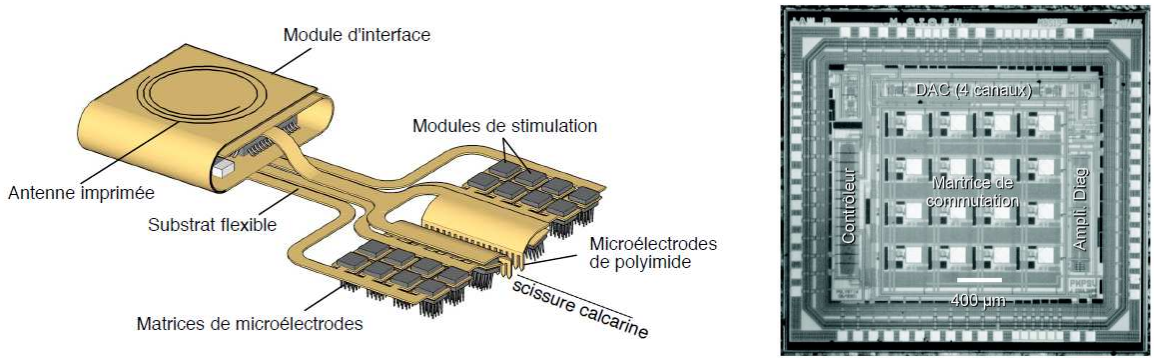


(a) (b)

FIGURE 2.6: Implant Interestim-2B à 32 canaux du North Carolina State University. (a) Vue du dessus montrant l'implant fixé à l'aide d'époxy. (b) Vue du dessous montrant l'inductance du système télémétrique. *Tirés de (Ghovanloo & Najafi, 2007) avec l'autorisation de l'IEEE. © 2007 IEEE.*

2.1.3.7 Projet Cortivision de Sawan de l'École Polytechnique Montréal

Ce projet correspond à l'implant visuel réalisé par le laboratoire Polystim, l'équipe du Dr. Sawan à l'École Polytechnique Montréal, et constitue le point de départ du travail réalisé dans le cadre du présent mémoire. Jusqu'à maintenant, les réalisations de Polystim touchent non seulement la partie implantable du système, incluant la télémétrie (Coulombe et al., 2004), le contrôle de la stimulation (Coulombe et al., 2002) et les électrodes (Ayoub, 2007), mais également la partie non-implantable constituée d'un capteur d'images (Sawan et al., 2006) et d'un contrôleur externe (Buffoni et al., 2003). Un prototype a été réalisé et des expérimentations *in vivo* ont été menées sur un rat afin de valider l'architecture (Coulombe, 2007).



(a) (b)

FIGURE 2.7: Implant visuel intracortical Cortivsion. (a) Illustration de l'implant complet. (b) Microphotographie du module de stimulation. *Tirés de (Coulombe, 2007).*

La Figure 2.7 illustre l'architecture développée par Coulombe. Celle-ci comprend la communication sans-fil avec le module externe ainsi que la récupération de la puissance. Au niveau de la stimulation, un courant maximal de 140 μA est supporté pour les impulsions biphasiques et les alimentations sont de 1,8 V et de 3,3 V. Puisque la tension maximale risquait d'être insuffisante pour interfacer les électrodes, elle a été élevée à 9 V par un étage de sortie externe lors des tests *in vivo* (Coulombe, 2007). La stratégie de stimulation est de fixer un module de stimulation de 16 canaux sur le dos d'une matrice de 4$\times$4 microélectrodes. Ces canaux sont en fait partagés en groupes de quatre de sorte que seuls quatre sites par module de stimulation peuvent être excités simultanément. Au final, 64 de ces modules composeront la prothèse visuelle, pour un total de 1024

sites. Chaque module de stimulation permet également de surveiller la tension développée à une électrode assurant une flexibilité et une sécurité accrue.

2.1.3.8 Comparaison des principales architectures

Le sommaire des paramètres des principales prothèses visuelles intracorticales se trouve dans le Tableau 2.1. Afin de pouvoir les comparer justement, les données fournies concernent la circuitrie de stimulation uniquement, à l'exception de Ghovanloo, sa circuiterie de télémétrie étant intégrée sur la même puce. Ce tableau permet de fixer l'ordre de grandeur des spécifications à respecter lors de la conception du stimulateur.

TABLEAU 2.1: Comparaison sommaires des principaux implants visuels intracorticaux.

Références	(Troyk et al., 2006)	(Yao et al., 2007)	(Ghovanloo & Najafi, 2007)	(Coulombe et al., 2007)
Procédé	BiCMOS 0,8-μm	CMOS 3-μm	CMOS 1,5-μm	CMOS 0,18-μm
Alimentation	n.d.	$\pm$5 V	5 V	1,8/3,3 V
Surface	2,0$\times$2,0 mm^2	5,7$\times$4,0 mm^2	4,6$\times$4,6 mm^2	3,2$\times$2,8 mm^2
Nombre de canaux	8	64	64	16
Courant max.	64 μA	127 μA	270 μA	140 μA
Excursion tension	VDD - 0,5V	$<$ 10 V	4,75 V	2,98 V
Modulation sans-fil (Débit)	n.d. (1 Mbps)	Non	FSK (2,5 Mbps)	OOK/LSK (1,5 Mbps)
Puissance	n.d.	0,78 mW	16,5 mW	0,88 mW

2.2 Efficacité de la stimulation

Puisque plusieurs prototypes ont déjà démontré la faisabilité de tels implants, l'intérêt des chercheurs est maintenant tourné vers l'amélioration des divers modules les composant. Compte tenu du parallélisme imposant exigé par de telles prothèses, les stimulations représentent une proportion importante de la consommation de puissance. Il est alors essentiel d'optimiser leur efficacité énergétique, c'est-à-dire l'énergie nécessaire pour produire un phosphène. Certains ont tenté d'y arriver, comme Ghovanloo avec son stimulateur à base de capacités commutées (Ghovanloo, 2006;

Simpson & Ghovanloo, 2007). Par contre, à notre connaissance, ce circuit n'a pas été intégré à leur implant et l'effet de tels stimuli sur les tissus n'a pas encore été mesuré.

2.2.1 Étude des formes d'impulsions

Des travaux d'analyse de la forme des stimuli ont été effectués pour identifier quelles formes d'impulsion sont plus efficaces que l'impulsion rectangulaire standard. Tout d'abord, une étude analytique a conclu que la forme d'onde optimale pour stimuler un neurone est une fonction exponentielle croissante (Jezernik & Morari, 2005). Pour arriver à ce résultat, l'auteur a appliqué des techniques d'optimisation pour systèmes dynamiques au modèle de membrane cellulaire d'Hodgkin et Huxley.

Plus récemment, Sahin et Tie ont utilisé un modèle de génération et propagation de potentiels d'action dans un nerf de mammifère développé par Chiu, Ritchie, Rogart et Staag, puis modifié par Sweeney (Sahin & Tie, 2007). En simulation, ils lui ont appliqué des stimulations de différentes formes et ont par la suite observé plusieurs résultats tels que le seuil d'excitation de la membrane en charge et en énergie selon la durée de l'impulsion, de même que la charge injectée dans les tissus. Selon eux, l'exponentielle décroissante et la rampe décroissante offrent les meilleures efficacités.

Enfin, en parallèle à une approche analytique et une modélisation membranaire d'Hodgkin et Huxley, l'équipe Polystim a mis au point un modèle biomorphique complexe d'un bloc de la couche 4 du cortex visuel à l'aide de l'environnement NEURON (Robillard, 2008). Celui-ci prend également en compte la géométrie de la pointe des microélectrodes utilisées et l'interface avec les tissus. Comme Sahin et Tie, Robillard a appliqué en simulation une série de formes d'impulsion pré-définies à son modèle. Il a par la suite observé l'énergie requise pour exciter les neurones et la concentration de produits réduits (CPR) générés par la stimulation, et ce, pour des courants minimaux. Les résultats obtenus sont résumés à la Figure 2.8 ainsi que dans le Tableau 2.2.

L'auteur recommande l'utilisation de l'exponentielle croissante dont la constante de temps est ajustée aux tissus (*ExpC Corr*) comme forme de stimulation. De plus, selon les résultats obtenus, il a remarqué que le quart et la demi-sinusoïde ($1/4$*Sin* et $1/2$*Sin*) se démarquent également du lot.

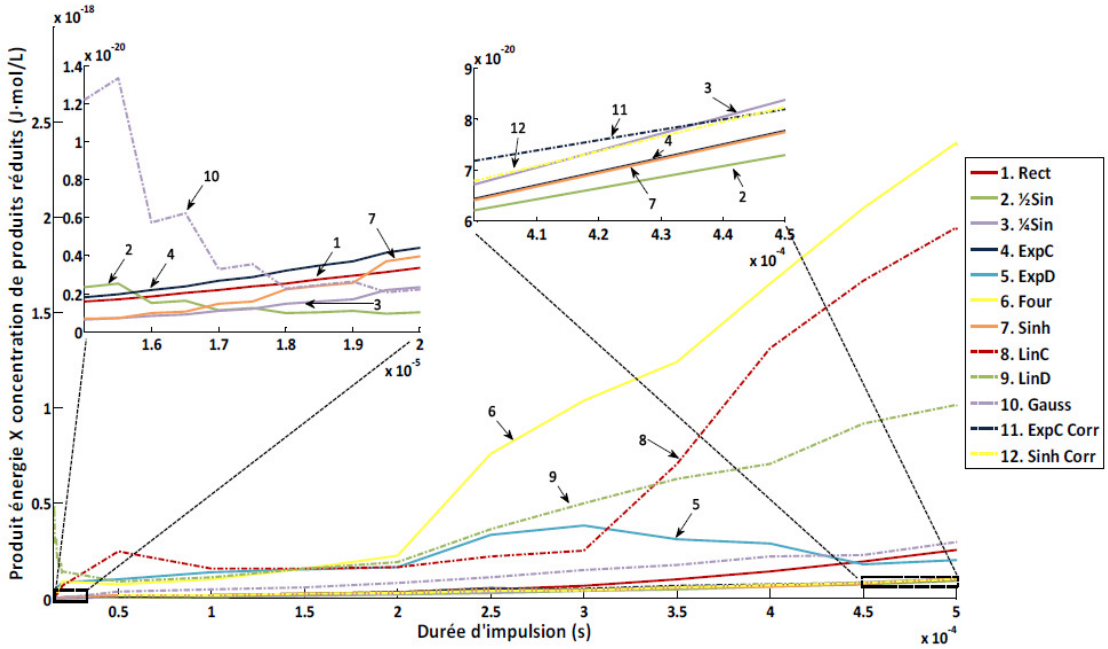


FIGURE 2.8: Figure de mérite (Énergie dissipée $\times$ CPR) selon la durée de la stimulation pour chaque forme d'impulsion étudiée. *Tiré de (Robillard, 2008).*

Cependant, ces conclusions ne concordent pas avec celles de Sahin et Tie, les deux ouvrages identifiant des formes de stimuli différentes comme étant les plus efficaces. Le résultats de Polystim sont toutefois retenus pour la suite de cette étude, car le modèle utilisé est plus complet et réaliste.

L'exponentielle croissante et les fractions de sinusoïde sont donc les formes d'impulsion à être générées par le microstimulateur dont il est question dans cette étude. Les sous-sections qui suivent survolent la panoplie de circuits pouvant réaliser ces fonctions de manière électronique.

2.2.2 Génération d'impulsions exponentielles croissantes de courant

Tel que détaillé précédemment, les stimuli exponentiels à générer doivent répondre à certaines spécifications. Il s'agit d'impulsions en courant dont tous les paramètres doivent être programmables pour assurer un maximum de flexibilité. L'amplitude maximale doit pouvoir varier de quelques μA jusqu'à environ 200 μA sur une durée allant de quelques μs jusqu'à près de 10 ms. La particularité de l'exponentielle par rapport à d'autres stimuli est la présence d'un troisième paramètre : sa

TABLEAU 2.2: Synthèse des gains (%) en efficacité énergétique et en CPR de diverse formes d'onde par rapport à l'impulsion rectangulaire. *Modifié de (Robillard, 2008).*

Stimulus	Gain en efficacité énergétique (%)		Réduction des CPR (%)		Figure de mérite (Efficacité × CPR) (%)	
	Max.	Moy.	Max.	Moy.	Max.	Moy.
Demi-sinusoïde (1/2Sin)	44,8	16,6	45,4	27,7	69,9	36,3
Quart de sinusoïde (1/4Sin)	35,5	15,8	39,6	27,4	59,8	37,1
Exponentielle croissante (ExpC)	4,4	-15,5	59,6	8,6	59,7	-7,2
Exponentielle décroissante (ExpD)	-45,6	-429,7	46,0	-166,4	21,4	-1559,7
2 permiers harmoniques onde rectangulaire (Four)	-231,5	-398,7	-119,9	-170,3	-629,1	-1294,7
Sinusoïde hyperbolique (Sinh)	28,7	-12,9	59,6	28,3	59,9	14,3
Linéaire croissante (LinC)	-142,9	-389,3	-53,6	-116,2	-273,2	-1022,2
Linéaire décroissante (LinD)	-148,8	-1119,9	-59,9	-283,1	-297,8	-6704,6
Gaussienne (Gauss)	19,7	68,3	18,5	-32,9	34,5	-154,3
Exponentielle croissante corrigée (ExpC Corr)	34,0	2,5	43,9	12,0	63,0	9,8
Sinusoïde hyperbolique corrigée (Sinh Corr)	34,9	-5,4	40,5	18,8	61,2	7,6

Note : Les valeurs négatives indiquent respectivement une perte d'efficacité, une augmentation des CPR et une dégradation de la figure de mérite.

constante de temps. Cette constante doit également être variable afin d'optimiser l'efficacité de la stimulation (Robillard, 2008).

Les paragraphes suivants énumèrent des implémentations possibles de la fonction exponentielle.

• **Transistor bipolaire :** La fonction exponentielle peut être réalisée de multiples manières à l'aide de circuits analogiques. Le transistor bipolaire (BJT) a une caractéristique I-V de forme exponentielle dans sa région active :

$$I_c = I_S \cdot e^{\frac{V_{be}}{V_T}} \left(1 + \frac{V_{ce}}{V_A}\right) \tag{2.1}$$

où I_S est le courant de saturation, V_T la tension thermale (kT/q) et V_A la tension d'Early. L'application d'une rampe de tension à V_{be} génère alors un courant exponentiel I_c en fonction du temps. Cependant, dans les technologies CMOS standard, les BJT latéraux et verticaux offrent des performances limitées au niveau de leur gain β, impliquant un courant de base important. Cette dégradation du gain s'explique par le fait que la géométrie des jonctions et le niveau de dopage des puits ne sont pas optimisés pour ce type de transistor.

• **Transistor MOS en inversion faible :** À partir de transistors à effet de champ (MOSFET), il est possible d'obtenir une relation équivalente à l'Eq.(2.1) en maintenant le composant en inversion faible. Cette région d'opération est atteinte lorsque $V_{gs} < V_{th}$ et $V_{ds} > 4V_T$ et elle est caractérisée par l'équation suivante :

$$I_d = I_{D0} \left(\frac{W}{L} \right) e^{\left(\frac{V_{gs} - V_{th}}{nV_T} \right)} \tag{2.2}$$

où W/L est le rapport des dimensions du transistor. Le courant de drain I_d est très faible, ce qui fait la popularité de cette zone d'opération dans les applications à basse consommation de puissance. L'inconvénient principal d'un transistor opérant ainsi est sa réponse en fréquence limitée, conséquence de son faible courant I_d ou de ses grandes dimensions.

• **Circuits d'approximation mathématique :** Il existe toute une gamme de circuits implémentant des approximations mathématiques de la fonction exponentielle. Toutefois, la plupart de ces circuits ont comme application les amplificateurs à gain variable (VGA). Afin d'être en mesure de comparer efficacement la qualité de l'exponentielle générée, il est commun de mesurer la linéarité de l'exponentielle en dB. Sa plage dynamique est alors délimitée par une erreur maximale par rapport à une droite idéale. Les circuits d'approximation mathématique peuvent être catégorisés selon l'équation utilisée.

Un premier groupe de circuits est basé sur la fonction pseudo-exponentielle définie comme suit :

$$e^{mx} \approx \frac{1 + 0,5mx}{1 - 0,5mx} \tag{2.3}$$

Cette approximation simple à réaliser n'offre cependant pas une plage dynamique de sortie intéres-

sante, soit une dizaine de dB. Par conséquent, peu de circuits implémentent cette équation (Liu & Liu, 2003).

Une seconde approche est basée sur la série de Taylor de l'exponentielle. Pour des raisons pratiques au niveau de l'implémentation, il est commun de se contenter de l'approximation du 2e ordre ou du 4e ordre.

$$e^{mx} \approx 1 + \frac{1}{1!}mx + \frac{1}{2!}(mx)^2 = \frac{1}{2}\left[1 + (1+mx)^2\right] \tag{2.4}$$

$$e^{mx} \approx 1 + \frac{1}{1!}mx + \frac{1}{2!}(mx)^2 + \frac{1}{3!}(mx)^3 + \frac{1}{4!}(mx)^4 \tag{2.5}$$

De nombreuses implémentations de ces équations ont été réalisées. L'approximation de Taylor du second ordre est simple à réaliser grâce au comportement quadratique des transistors MOS en saturation. Par contre, comme pour la relation pseudo-exponentielle, elle offre une plage limitée. En élevant l'ordre, le générateur gagne en précision, mais également en complexité. Ceci a mené à l'élaboration de la pseudo-fonction de Taylor, qui se veut un hybride des Éqs.(2.3) et (2.4) :

$$e^{mx} \approx \frac{e^{mx/2}}{e^{-mx/2}} = \frac{a + (1+mx/2)^2}{a + (1-mx/2)^2} \tag{2.6}$$

Cette modification de l'approximation de Taylor entraîne une augmentation notable de la plage dynamique de la fonction exponentielle selon la valeur du paramètre a.

Quelques exemples de circuits basés sur les approximations des Éqs.(2.3) à (2.6) sont présentés à la Figure 2.9. Enfin, en guise de synthèse, les détails techniques de plusieurs implémentations sont regroupés dans le Tableau 2.3. Dans certains travaux, un circuit analogique de mise au carré est employé afin de réaliser la fonction e^{2mx}, ce qui a pour effet d'élargir la plage dynamique, mais en modifiant la fonction générée et en ajoutant de la circuiterie. Les modes d'entrée et de sortie forment également un aspect important à considérer puisqu'une conversion pourrait être nécessaire. L'entrée devant varier linéairement en fonction du temps, il est plus simple de réaliser une rampe de tension qu'une rampe de courant. Pour ce qui est de la sortie, un courant est évidemment préférable.

Malgré cette vaste sélection d'implémentations, la grande majorité de ces circuits occupe une surface considérable et consomme plusieurs centaines de μW. Plusieurs d'entre eux offrent une cer-

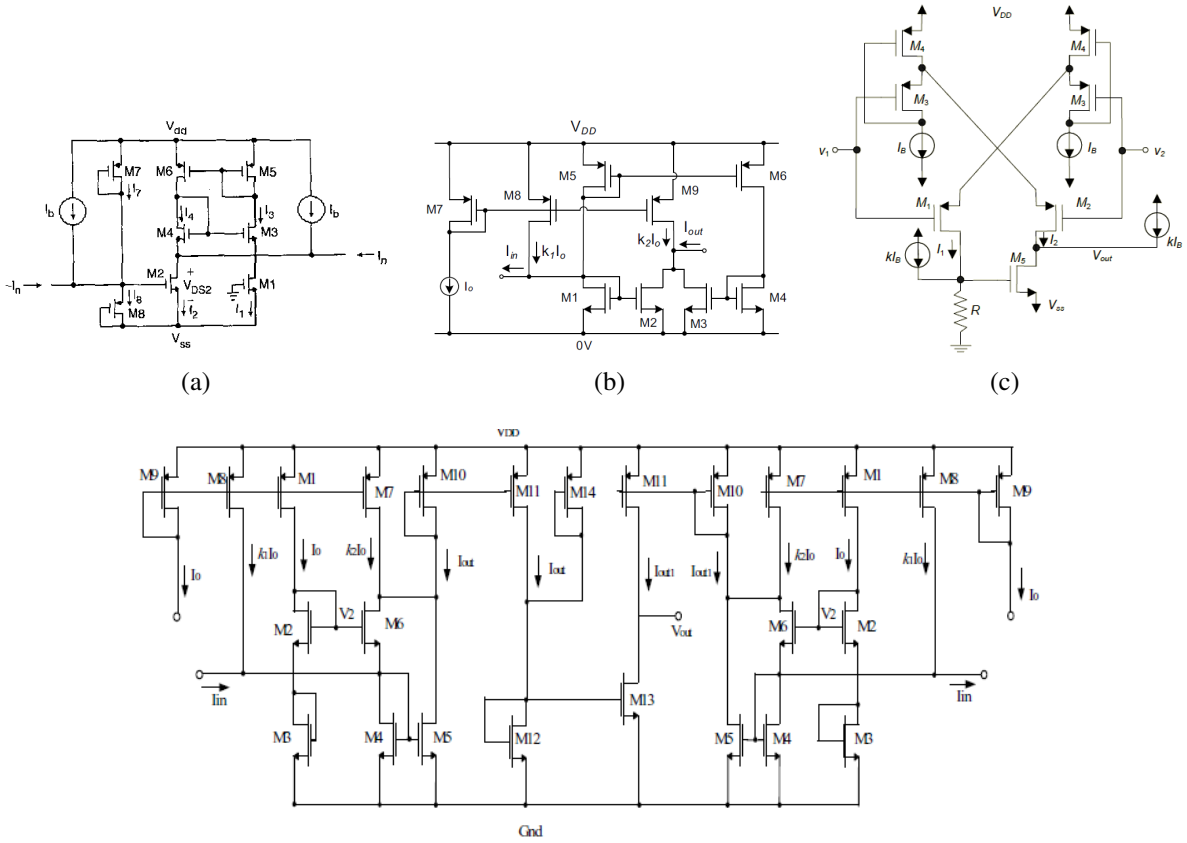


FIGURE 2.9: Exemples de circuits générant une approximation de la fonction exponentielle. (a) Pseudo-exponentielle. *Tiré de (Liu & Liu, 2003) avec l'autorisation de l'IET*. (b) Taylor de 2e ordre. *Tiré de (Kumngern et al., 2008) avec l'autorisation de l'IEEE. © 2008 IEEE*. (c) Pseudo-Taylor. *Tiré de (De La Cruz-Blas & Lopez-Martin, 2006) avec l'autorisation de l'ETRI*. (d) Pseudo-Taylor. *Tiré de (Duong et al., 2004b) avec l'autorisation de l'IEEE. © 2004 IEEE.*

taine variabilité au niveau de l'exponentielle, mais celle-ci est limitée puisque plusieurs paramètres sont souvent affectés simultanément par une même variation.

• **Architecture numérique :** Une dernière possibilité est la génération numérique d'une exponentielle suivie d'un filtre. Une mémoire et un contrôleur avancé seraient requis pour réaliser un tel circuit. Cette approche est vraisemblablement trop complexe et trop coûteuse en termes de surface et de puissance par rapport aux solutions analogiques. De plus, la fréquence de coupure du filtre de sortie devra être variable sur un grand intervalle dû à la plage visée pour la durée des impulsions.

TABLEAU 2.3: Synthèse de circuits générant la fonction exponentielle par approximation mathématique.

Référence	Approx.	Entrée/ Sortie[1]	Plage (dB)	Erreur (dB)	Nbr. MOS	Puiss. (mW)	V_{DD} (V)
(Liu & Liu, 2003)	Éq.(2.3)	I/V	15	±0,5	8	0,4	±1,5
(Vlassis, 2001)	Éq.(2.4)[2]	I/I	30	±1	25	n.d.	n.d.
(Chang & Liu, 2000)	Éq.(2.4)[2]	I/I	22,5	±0,45	18	2,1[3]	±1,5
(Kumngern et al., 2008)	Éq.(2.4)	I/I	16,3	±0,45	9	n.d.	1,5
(Liu et al., 2005)	Éq.(2.4)	V/I	15	±0,15	11	0,96	2,5
(Arthansiri & Kasemsuwan, 2006)	Éq.(2.5)	I/I	30	±0,5	80	1,1	±1
(Duong et al., 2004a)	Éq.(2.4)	V/I	25	±0,5	23	0,1	1,25
(Duong et al., 2004b)	Éq.(2.6)	I/V	46	±0,5	25	0,8	1,5
(De La Cruz-Blas & Lopez-Martin, 2006)	Éq.(2.6)	V/V	42	±0,5	7	0,26	±1,5

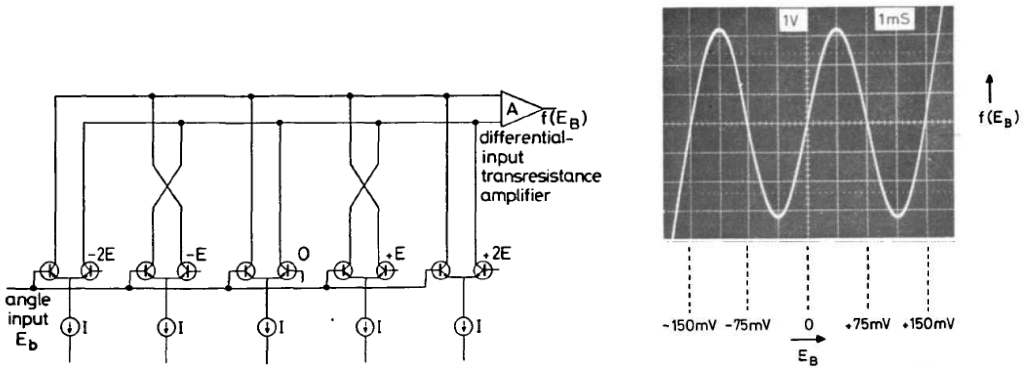
[1] Mode d'entrée et de sortie. I = courant, V = tension.
[2] Utilisation d'un circuit de mise au carré du courant de sortie.
[3] Tirée de (De La Cruz-Blas & Lopez-Martin, 2006).

2.2.3 Génération d'impulsions demi-sinusoïdales de courant

La flexibilité des impulsions sinusoïdales étant essentielle, les spécifications en amplitude et en durée sont les mêmes que pour l'exponentielle croissante. À noter que dorénavant, il ne sera plus question du quart de sinusoïde, car il peut facilement être produit à partir du même générateur que la demi-sinusoïde.

• **Oscillateurs harmoniques :** Dans le domaine des oscillateurs harmoniques, de nombreux circuits générant des sinusoïdes continues ont été mis au point dont l'oscillateur à déphasage et le pont de Wien (Sedra & Smith, 2004). Il serait envisageable de ne produire qu'une seule demi-période. Cependant, la fréquence d'oscillation de ces circuits est fixe, d'où l'attrait pour les oscillateurs contrôlés en tension (VCO). Dans ce type de circuits, la fréquence est commandée par une tension d'entrée. Par contre, les VCO nécessitent souvent des inductances, à éviter autant que possible pour leur grande surface, ou de la circuiterie complexe.

• **Architecture de Gilbert :** Une autre classe de circuits, conçue il y a plus de trois décennies, permet une approximation simple et précise de la sinusoïde (Gilbert, 1977). Ce circuit, réalisé à partir de BJT, permet de générer le nombre désiré de périodes selon le nombre de paires différentielles utilisées. La Figure 2.10a montre une implémentation à cinq paires différentielles alors que les deux périodes complètes de la sinusoïde résultante sont illustrées à la Figure 2.10b. Dans ce cas, la tension d'entrée E_b varie linéairement de -150 mV à 150 mV.



(a) (b)

FIGURE 2.10: Génération d'une sinusoïde à l'aide de paires différentielles de transistors bipolaires. À noter que E = 75 mV. (a) Implémentation avec N = 5. (b) Sinusoïde résultante de deux périodes. *Tirés de (Gilbert, 1977) avec l'autorisation de l'IET.*

Le principe de fonctionnement est basé sur la caractéristique V-I de la paire différentielle. En considérant la paire centrale de la Figure 2.10a, la relation entre le courant et la tension différentielle est définie par

$$f\left(E_b\right) = I_{diff} = I \tanh \frac{E_b}{2V_T} \tag{2.7}$$

L'Éq.(2.7) permet d'approximer un front de sinusoïde. En combinant judicieusement un nombre impair N de paires différentielles tout en alternant leurs sorties comme à la Figure 2.10a et en connectant une de leurs entrées à la tension E_b et l'autre à une tension fixe nE, où n est un entier tel que $-m < n < m$ et $m = (N-1)/2$, la relation suivante est obtenue :

$$f\left(E_b\right) = I \sum_{n=-m}^{m} (-1)^n \tanh \frac{E_b + nE}{2V_T} \tag{2.8}$$

Les tensions fixes nE correspondent aux N passages à zéro de la sinusoïde, donc chaque paire de

transistors ajoute un angle de π rad à la sortie. En prenant un nombre infiniment grand de paires différentielles, c'est-à-dire $N = \infty$, il peut être démontré numériquement que

$$\lim_{m\to\infty} I \sum_{n=-m}^{m} (-1)^n \tanh \frac{E_b + nE}{2V_T} = \beta I \sin\left(\frac{E_b}{E}\pi\right) \tag{2.9}$$

où β est une constante d'amplitude dépendante de N. Afin de générer la sinusoïde, l'entrée E_b doit être une rampe de tension variant de -nE à nE pour transposer la sinusoïde dans le domaine temporel. L'erreur est très faible et est presqu'entièrement due au circuit. De plus, à partir de ce principe, il est possible de générer l'ensemble des fonctions trigonométriques (Gilbert, 1982).

• **Architecture de Gilbert avec BJT latéraux :** Plus récemment, ce principe a été repris pour les technologies CMOS standard à l'aide de transistors bipolaires latéraux (Pessatti & dos Reis Filho, 2002). Les résultats obtenus montrent une erreur faible, soit moins de 1 % par rapport à une sinusoïde idéale sur l'intervalle -π/2 à π/2. Cette erreur est principalement causée par l'effet d'injection élevée (*high injection*), particulièrement présent dans le cas de transistors latéraux parasites.

• **Architecture de Gilbert avec MOS en inversion faible :** Une autre adaptation des travaux de Gilbert aux procédés CMOS modernes a été effectuée (Ishizuka et al., 1991). Cette fois, des transistors MOS opérant dans leur région d'inversion faible sont utilisés puisqu'ils présentent une caractéristique I-V semblable à celle des BJT telle que montrée à l'Éq.(2.2). La Figure 2.11 représente le circuit équivalent à celui de Gilbert. Les résultats montrent un taux de distorsion harmonique (THD) de 0,82 % pour N = 3 et 0,71 % pour N = 5. Dans ce cas, la puissance dissipée n'est que de 1 μW.

• **Reconstruction par quadrature :** Une approche différente est de reconstruire la sinusoïde à partir de sections de sinus et cosinus d'angle variant de 0 à π/4 rad (Pengwon & Leelarasmee, 2008). Le circuit utilisé pour générer ces deux fonctions de base ainsi que le principe de construction par quadrature sont montrés à la Figure 2.12. Il s'agit de produire les portions de π/4 rad, soient i_g et i_h, dans les quatres quadrants à l'aide de commutateurs et de miroirs de courant, qui ne sont pas

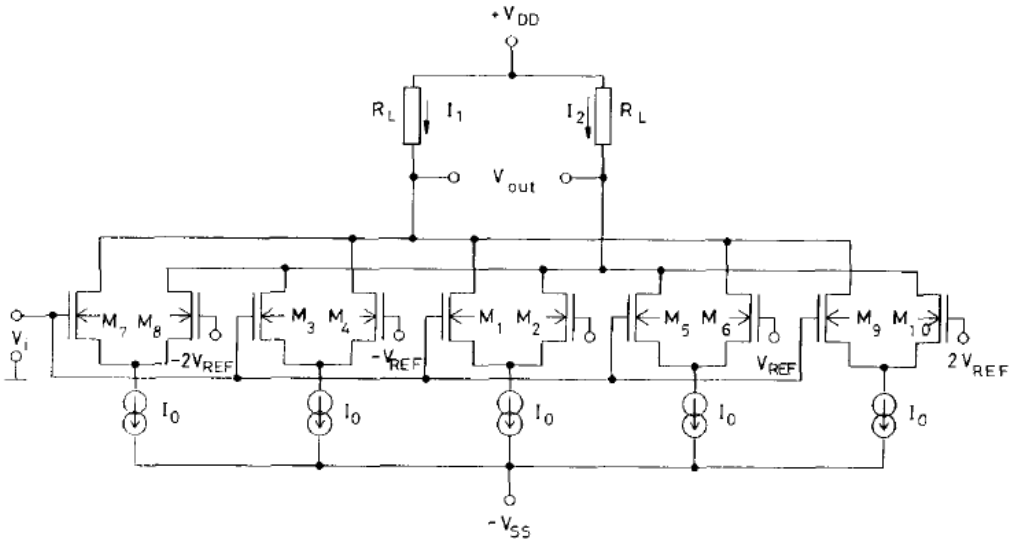


FIGURE 2.11: Générateur de sinusoïde implémenté à l'aide de transistors MOS en inversion faible ($N = 5$). *Tiré de (Ishizuka et al., 1991) avec l'autorisation de l'IET.*

montrés ici, et de les multiplexer temporellement. Un THD d'environ 0,22 % est obtenu pour des fréquences inférieures à 100 kHz.

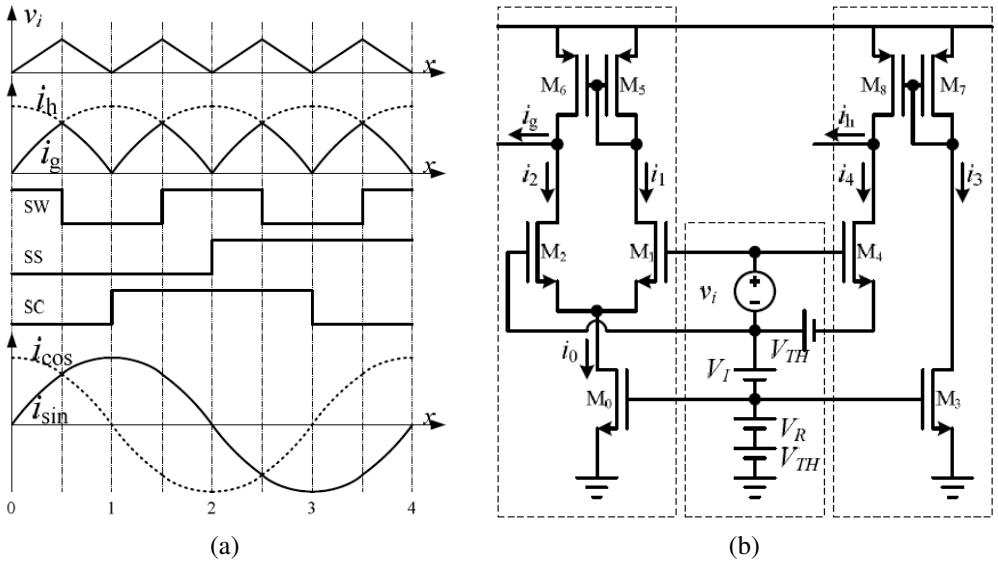


FIGURE 2.12: Construction d'une sinusoïde en quadrature à l'aide de portions de sinus et cosinus d'angle de 0 à $\pi/4$ rad. (a) Principle de construction. (b) Circuit générant les courants i_g et i_h. *Tirés de (Pengwon & Leelarasmee, 2008) avec l'autorisation de l'IEEE. © 2008 IEEE.*

• **Architecture numérique :** Enfin, comme dans le cas de l'impulsion exponentielle, l'utilisation d'un circuit numérique pourrait être envisagée. Néanmoins, il semble évident ici aussi que cette solution soit trop coûteuse en surface et puissance en plus d'être difficilement réalisable considérant la flexibilité exigée par les spécifications.

2.3 Interface haute-tension

Comme il a été mentionné précédemment, l'impédance de l'interface microélectrode-tissus peut atteindre des valeurs très importantes, causant des problèmes au niveau de l'excursion de tension à la sortie du stimulateur pour maintenir un courant constant. La tension d'alimentation doit alors être élevée, ce qui n'est pas toujours possible pour des dispositifs implantables à faible puissance. Un convertisseur DC-DC élévateur (*step-up*) s'avère alors essentiel afin de générer une tension supérieure à l'alimentation.

Considérant les classes de convertisseurs DC-DC existantes, seuls les convertisseurs à commutation peuvent fournir une sortie supérieure à l'entrée. Ces derniers se divisent en deux types selon la manière dont la conversion est effectuée : convertisseurs magnétiques et capacitifs. Puisque les inductances intégrées occupent souvent une grande surface et ont un facteur de qualité limité, seuls les convertisseurs DC-DC à capacités commutées, aussi appelés pompes de charge, sont considérés ici.

2.3.1 Architectures de pompe de charge

Une revue de quelques architectures de pompes de charge retenues parmi la vaste littérature sur le sujet est effectuée dans cette section.

• **Chaîne de Dickson :** Le premier circuit multiplicateur de tension proposé par Cockcroft et Walton en 1932 était composé d'une simple chaîne de capacités entrelacées de commutateurs activés de manière décalée selon deux phases d'horloge. Afin d'améliorer l'efficacité de conversion

et l'impédance de sortie, Dickson a mis au point en 1976 une autre architecture basée sur le même principe de fonctionnement. Celle-ci est constituée d'un certain nombre de diodes en série dont chaque noeud est connecté à un condensateur. L'autre extrémité de ces capacités est commandée en alternance par une des deux phases d'horloge, soient ϕ ou $\overline{\phi}$ (Pylarinos, 2008). La version moderne de la chaîne de Dickson, où les diodes sont remplacées par des transistors MOS connectés en diode, est schématisée à la Figure 2.13. Cette architecture est le fondement de la majorité des pompes de charge de nos jours.

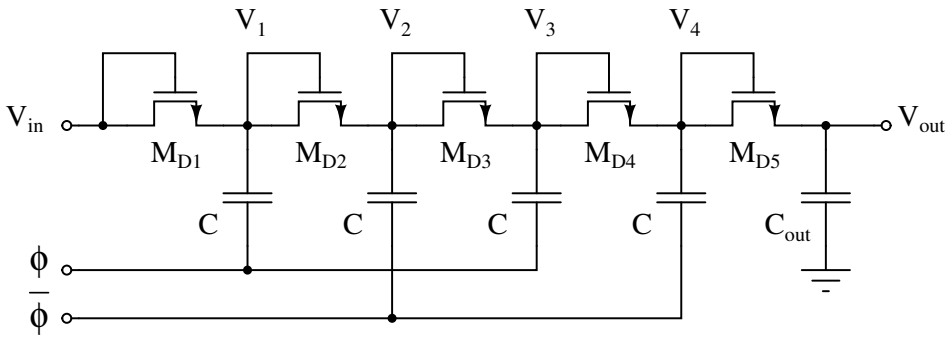


FIGURE 2.13: Pompe de charge de Dickson à quatre étages.

Lorsqu'une phase d'horloge est haute, par exemple $\phi = V_\phi$ et $\overline{\phi} = 0$, les capacités correspondantes voient la tension à leurs bornes (dans ce cas, V_1 et V_3) être augmentée de V_ϕ. À ce moment, les transistors pairs ($M_{D(2i)}$) conduisent et il y a transfert de charge d'un étage. Au cycle suivant ($\phi = 0$ et $\overline{\phi} = V_\phi$), ce sont alors les transistors impairs ($M_{D(2i-1)}$) qui conduisent et ainsi de suite. Il en résulte un déplacement de charges toujours dans le même sens, c'est-à-dire vers la sortie V_{out}. Entre chaque étage, il y a alors une augmentation théorique de tension de $V_\phi - V_{th}$. En tenant compte des capacités parasites C_p présentes entre chaque étage et du courant I_{out} dissipé par la charge de sortie, la tension générée à la sortie devient :

$$V_{out} = V_{in} + N \times \left(\frac{C}{C + C_p} \cdot V_\phi - V_{th} - \frac{I_{out}}{(C + C_p) \cdot f_{osc}} \right) - V_{th} \tag{2.10}$$

où N est le nombre d'étage et f_{osc} est la fréquence de l'horloge (Pylarinos, 2008). Il est alors possible de déterminer l'accroissement de tension A_V à chaque étage de la chaîne de Dickson :

$$A_V = \Delta V - V_{th} = \frac{C}{C + C_p} \cdot V_\phi - \frac{I_{out}}{(C + C_p) \cdot f_{osc}} - V_{th} \tag{2.11}$$

Plus les technologies CMOS sont miniaturisées, plus l'écart entre V_{DD} et V_{th} et, par conséquent, l'accroissement A_V, sont réduits. De plus, dû à l'effet de corps (*body effect*), V_{th} augmente à mesure que la tension à un étage donné augmente, ce qui signifie que A_V diminue avec N. Afin de pallier à ces problèmes, plusieurs modifications à l'architecture de Dickson ont été proposées avec le temps.

• **Architecture NCP-2 :** D'abord, aux transistors MOS connectés en diodes M_{Di} sont ajoutés en parallèle un autre transistor M_{Si} dont la grille est commandée par la sortie de l'étage suivant (Wu & Chang, 1998). Ainsi, lorsque l'étage conduit, c'est par M_{Si} que la charge est tranférée. La tension de seuil V_{th} est alors annulée par le fait que sa tension de grille est plus élevée que sa tension de drain provenant de l'étage précédent. Ce phénomène fait toutefois en sorte que M_{Si} n'est jamais entièrement fermé, causant un courant de fuite. Pour solutionner ce problème, l'architecture NCP-2, où deux autres transistors contrôlant la tension de grille de M_{Si} sont ajoutés à chaque étage, a été développée (Wu & Chang, 1998) et est schématisée à la Figure 2.14.

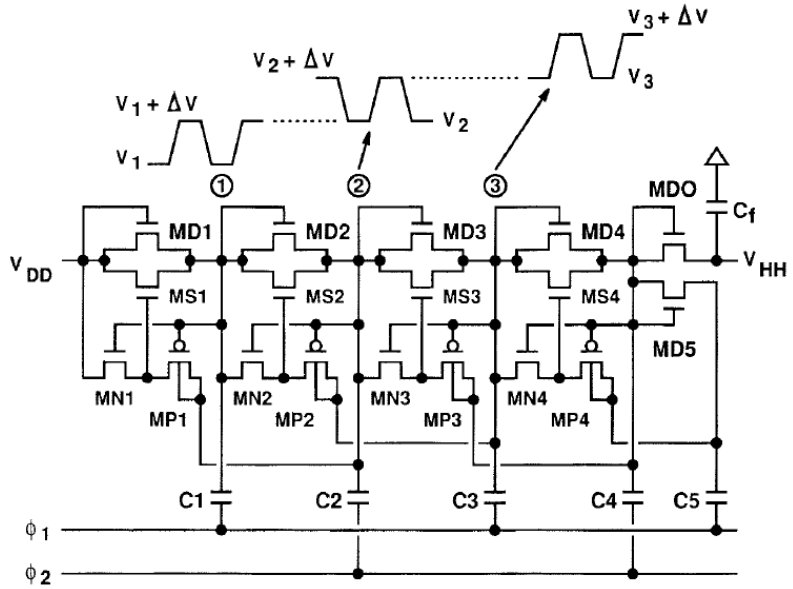


FIGURE 2.14: Pompe de charge NCP-2 à quatre étages. *Tiré de (Wu & Chang, 1998) avec l'autorisation de l'IEEE. © 1998 IEEE.*

Ce circuit a été utilisé et légèrement modifié au niveau de son étage de sortie dans le cadre d'un stimulateur de nerfs périphériques (Nadeau & Sawan, 2006). Deux transistors connectés en diode ont été ajoutés à l'extrémité de la chaîne afin d'élever la tension de commande des composants M_{Si}

des deux derniers étages, améliorant ainsi leur efficacité de transfert. Dans le même ordre d'idées, l'implémentation d'une seconde paire M_D/M_S au dernier étage peut aussi être utilisée à cette même fin, comme pour les circuits PGI-1 et PGI-3 (Chang & Hu, 2006).

• **Polarisation dynamique du substrat :** Une autre technique améliorant le transfert de charge de l'archtiecture de Dickson est le contrôle dynamique de la tension de substrat des transistors MOS connectés en diode (Shin et al., 2000). Comme illustré à la Figure 2.15, les transistors NMOS ont été remplacés par des PMOS qui sont isolés du substrat dans des puits de type N. La tension de polarisation de ces puits peut alors être contrôlée dynamiquement par les deux autres transitors selon le cycle, réduisant considérablement V_{th} par effet de corps et améliorant ainsi l'accroissement de tension par étage de la pompe de charge.

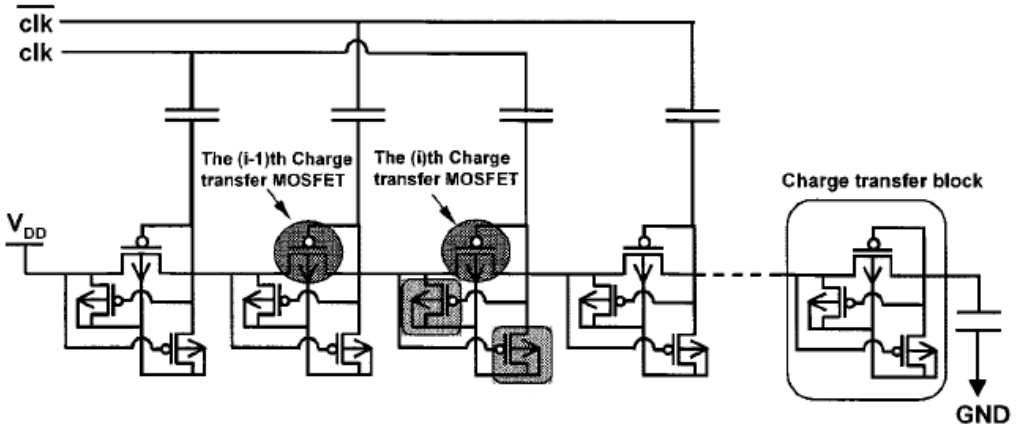


FIGURE 2.15: Pompe de charge avec polarisation dynamique du substrat. *Tiré de (Shin et al., 2000) avec l'autorisation de l'IEEE. © 2000 IEEE.*

• **Chemin double :** Il peut être remarqué que, dans les architectures présentées jusqu'ici, l'étage de sortie ne reçoit des charges qu'un demi-cycle sur deux. Afin de maximiser l'efficacité de conversion de tension, une implémentation à deux chemins indépendants dont les horloges sont inverses a été mise en oeuvre (Park & Chung, 2007). Ainsi, l'étage de sortie reçoit des charges à chaque demi-cycle, faisant en sorte que son temps de montée est plus rapide et qu'il supporte de plus grands courants de sortie. Le compromis à accepter pour bénéficier de ces améliorations est le dédoublement de la circuiterie.

• **Pelliconi :** L'architecture de Pelliconi, dont un étage est montré à la Figure 2.16, n'est pas directement basée sur la chaîne de Dickson (Pelliconi et al., 2001). Chaque étage, composé de deux NMOS et deux PMOS, est en fait constitué de deux chemins commandés par les deux phases d'horloge, maximisant la charge transférée par cycle. Les transistors MOS sont employés ici comme des interrupteurs. Cette implémentation permet de générer de hautes tensions malgré sa simplicité.

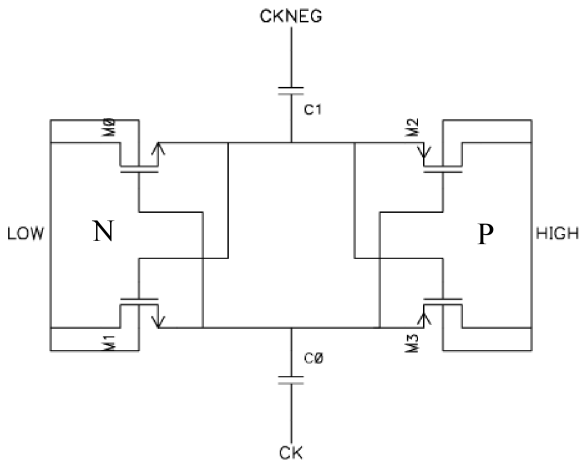


FIGURE 2.16: Un étage de la pompe de charge de Pelliconi. *Tiré de (Pelliconi et al., 2001) avec l'autorisation de l'IEEE. © 2001 IEEE.*

• **Doubleur d'horloge :** Un circuit doubleur d'horloge (Huang et al., 2008) peut être introduit à chaque étage d'une pompe de charge afin d'élever les tensions des horloges ϕ et $\overline{\phi}$, toujours dans le but d'éliminer V_{th}. Cette stratégie peut être appliquée à plusieurs architectures différentes (Yamazoe et al., 2005; Chebli & Sawan, 2007). La Figure 2.17 montre ce circuit qui, répété en cascade, peut également générer une horloge dont la tension est très élevée.

• **Quatre phases d'horloge :** Plusieurs circuits ont été conçus en se basant sur un patron à quatres phases d'horloges plutôt que deux (Bloch et al., 1998; Lin & Chen, 2001; Racape & Daga, 2005; Yan & Min, 2005). Lorsque judicieusement synchronisées, l'utilisation de quatre phases d'horloge peut augmenter l'efficacité de la pompe de charge, mais cela nécessite de la circuiterie additionnelle et un synchronisme précis.

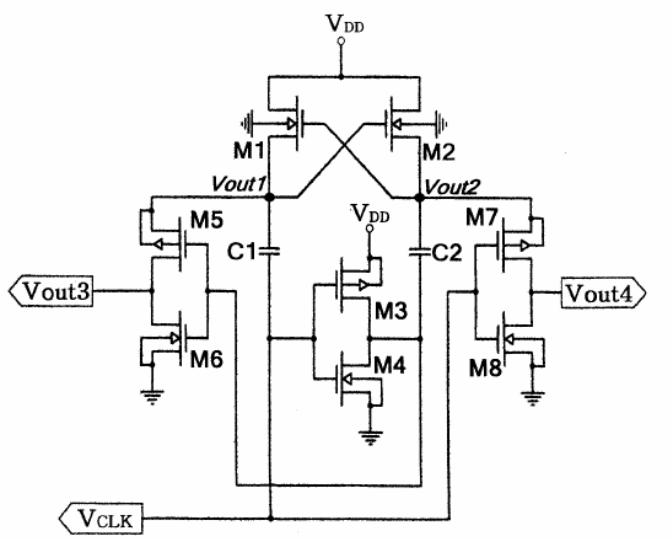


FIGURE 2.17: Circuit doubleur d'horloge. *Tiré de (Huang et al., 2008) avec l'autorisation de l'IEEE. © 2008 IEEE.*

• **Génération d'une tension négative :** Comme l'efficacité d'une pompe de charge décroît avec le nombre d'étages, il peut être préférable d'opter pour une architecture comportant deux convertisseurs DC-DC générant une tension haute positive et une tension haute négative. Ainsi, chaque pompe comporte moins d'étages. Ce choix entraîne toutefois l'apparition d'une quatrième tension d'alimentation inférieure à la masse. L'utilisation d'une technologie à triple puits supportant des tensions d'alimentation multiples peut alors s'avérer essentielle.

La majorité des architectures présentées dans cette section supporte également la génération de tension négative pratiquement sans modification. Généralement, il suffit d'inverser l'entrée et la sortie du convertisseur DC-DC, c'est-à-dire de connecter la sortie à la masse et l'entrée à la capacité de charge. La direction du flot de charges étant inchangée, celles-ci sont alors pompées vers la masse et une tension négative est générée à l'entrée. Néanmoins, quelques précautions doivent être considérées au niveau de la connexion des puits lors du dessin des masques pour éviter des court-circuits et le déclenchement de thyristors parasites (*latch-up*) (Bloch et al., 1998; Yamazoe et al., 2005).

2.3.2 Comparaison des pompes de charge

À la suite de l'énumération des diverses architectures de pompes de charge, une synthèse est nécessaire pour être en mesure de les comparer entre elles. Les spécifications à observer afin d'évaluer convenablement les performances d'un convertisseur DC-DC comprennent entre autres la tension de sortie, le courant pouvant être dissipé par la charge, l'efficacité énergétique de conversion, la surface et la complexité de la circuiterie. Ces résultats dépendent d'une multitude de paramètres incluant le procédé de fabrication utilisé, la tension d'alimentation, le nombre d'étages, la fréquence des horloges, les capacités de pompage et la capacité de sortie.

Une comparaison juste est difficilement réalisable en pratique, car chacun des circuits décrits plus haut a été implémenté dans un contexte qui lui est propre pour atteindre un objectif spécifique. De plus, les mesures effectuées sur les prototypes ne sont pas toutes complètes, chaque auteur insistant sur les résultats qui lui importent. Il faut donc considérer les divers paramètres et résultats dans leur ensemble pour faire un choix éclairé.

2.4 Conclusion

Dans ce second chapitre, une revue sommaire de la littérature a été effectuée pour l'ensemble des sujets pertinents à ce mémoire. Premièrement, les différentes approches envisageables de conception d'un implant visuel ont été présentées avec l'emphase sur la stimulation corticale. Les avancées concernant la stimulation du cortex visuel ont été exposées avant la présentation des architectures d'implants visuels les plus pertinentes. Deuxièmement, il a été question de l'efficacité des stimulations et des formes d'impulsion pouvant potentiellement l'améliorer, soient l'exponentielle croissante et la fraction de sinusoïde. Puis, en troisième lieu, différentes implémentations électroniques de ces fonctions ont été mises en lumière. Enfin, diverses architectures de pompes à charges ont été présentées dans le but d'élever la tension de sortie pour interfacer les électrodes.

CHAPITRE 3

GÉNÉRATEUR DE STIMULI EXPONENTIELS ET ÉTAGE DE SORTIE À HAUTE-TENSION

3.1 Présentation de l'article

À la suite de la présentation de notions de base de physiologie au Chapitre 1 et à une revue de la littérature portant sur la stimulation du cortex visuel au Chapitre 2, il est question dans le présent chapitre de la conception et de l'implémentation d'un microstimulateur composé d'un générateur d'impulsions exponentielles de courant et d'un étage de sortie à haute-tension. Un article soumis à la revue "IEEE Transactions on Biomedical Circuits and Systems " en juin 2010 y est présenté intégralement. Les contributions de cet article se situent au niveau de la génération d'une nouvelle forme d'impulsion potentiellement plus efficace pour la stimulation des tissus corticaux, de même que dans l'intégration d'un étage de sortie augmentant de manière significative l'excursion en tension du courant de stimulation.

L'article est organisé de la manière suivante. D'abord, une introduction établit le contexte du projet par le biais d'une brève revue des travaux pertinents dans le domaine. Puis, le générateur de stimuli, réalisé en technologie CMOS 0,18-μm, est entièrement détaillé. Il s'ensuit une description de l'étage de sortie à haute-tension implémenté d'un procédé en CMOS 0,8-μm. Finalement, les résultats expérimentaux sont présentés et mis en perspective.

Dans le but de complémenter le contenu de l'article présenté ci-dessous, les détails concernant l'implémentation d'un générateur d'impulsions demi-sinusoïdales, ainsi que les résultats de simulation correspondants sont fournis au Chapitre 4. Une discussion approfondie de l'ensemble des résultats de ce mémoire est effectuée au chapitre de conclusion.

3.2 EXPONENTIAL CURRENT PULSE GENERATION FOR EFFICIENT VERY HIGH-IMPEDANCE MULTISITE STIMULATION

Sébastien Ethier, and Mohamad Sawan, *Fellow, IEEE*.

Abstract—We describe in this paper an intracortical current-pulse generator for high-impedance microstimulation. This dual-chip system features a stimuli generator and a high-voltage electrode driver. The stimuli generator produces flexible rising exponential pulses in addition to standard rectangular stimuli. This novel stimulation waveform is expected to provide a superior energy efficiency for action potential triggering while releasing less toxic reduced ions in the cortical tissues. The proposed fully integrated electrode driver is used as the output stage where high-voltage supplies are generated on-chip to significantly increase the voltage compliance for stimulation through high-impedance electrode-tissue interfaces. The stimuli generator has been implemented in a 0.18-μm CMOS technology while a 0.8-μm CMOS/DMOS process has been used to integrate the high-voltage output stage. Experimental results show that the rectangular pulses cover a range of 1.6 to 167.2 μA with a DNL and an INL of 0.098 and 0.163 LSB, respectively. The maximal dynamic range of the generated exponential reaches 34.36 dB at full scale within an error of $\pm$0.5 dB while all its parameters (amplitude, duration, and time constant) are independently programmable over wide ranges. This chip consumes a maximum of 88.3 μW in the exponential mode. High-voltage supplies of 8.95 and -8.46 V are generated by the output stage, boosting the voltage swing up to 13.6 V for a load as high as 100 kΩ.

Index Terms—Visual prosthesis, implantable device, cortical stimulation, energy-efficient, pulse waveform, exponential, charge pump, voltage compliance, electrode-tissue interface.

3.2.1 Introduction

Neuromuscular electrical stimulation is used to overcome the loss of physiological functions in various biomedical devices such as the pacemaker, cochlear implant [1], motor nerves stimulator [2],

and urinary implant [3]. In addition, the increase of integration capability in recent microelectronics technologies allows implantable systems-on-a-chip (SoC) to be highly miniaturized, resulting in complex computer-brain interfaces. These advanced prostheses are now commonly considered for intracortical stimulation to recover from diseases such as Parkinson and epilepsy [4].

As another application of neural electrical stimulation (NES), the recovery of functional sight in blind people has attracted scientists' attention since the work of Brindley [5]. Blindness is a serious dysfunction that implies dramatic consequences and efforts are being made to develop implantable prostheses to stimulate the visual pathway from the retina [6] to the visual cortex [7]. From these possible solutions, cortical implants cover the widest range of reasons for blindness, but the expected image quality and its interpretation by the user are limited as some of the natural visual information processing is bypassed. Every stimulation site of the V1 area produces a punctual perception in the visual field called phosphene. Based on the creation of such phosphenes, researchers have studied the effects of stimulation parameters [8], the visuotopic relation between the stimulation sites and phosphene positions [9], and the long-term effects of the implantation of a multiple electrode array on the cortex [10]. The results of these contributions motivated the development of elaborated architectures for such intracortical visual prostheses. The global concept behind these systems is to externally process images provided by an image sensor and to transmit the corresponding stimulation data wirelessly to the cortical implant through an RF inductive link. Power is also supplied to the implanted device by this same link. The implant then stimulates the cortical tissues accordingly through a high electrode count to restitute comprehensive patterns composed of multiple phosphenes. Several systems have been introduced recently. Indeed, Wise *et al.* proposed a 64-channel wired implant assembled in 3D and used it during *in vivo* experiments on guinea pigs [11]. Each electrode has four exposed sites along its shaft allowing stimulation at multiple depths. Ghovanloo *et al.* developed a prototype with telemetric capability and a high output impedance [12]. Its functionality has been verified through tests on rats. Finally, the authors of this article and their team have realized a complete prototype including an image sensor, an external processing unit, a wireless link, and an implant [7]. The stimulation modules are meant to be integrated on the back of matrices of 4×4 microelectrodes. This modular system was also validated *in vivo* on a rat.

Irrespective of the application and architecture, neuronal stimulators share the same fundamental

concepts. Considering the nonlinear and complex impedance of the interface between the electrode and biological tissues, current-mode stimulation pulses are commonly used for safety concerns. The charge injected through the electrodes is therefore directly controlled. It is also necessary to remove the accumulated charge from the electrode after a stimulating cathodic phase with a charge-equivalent anodic current phase, leading to balanced biphasic stimulation pulses. These precautions are required to avoid irreversible Faradaic electrochemical reactions that release toxic ions in the living tissues [13]. The current intensity, the phase and interphase durations, as well as the stimulation frequency are parameters that need to be tunable to minimize these reactions. They also have important impacts on the visual characteristics (diameter, depth, brightness, and duration) and the triggering threshold of phosphenes [8].

The electrode-tissue interface is characterized by an impedance that depends on multiple factors such as the stimulus (magnitude and frequency), the electrode (material, geometry, and exposed area), and the medium (temperature and ionic concentrations) [13]. Models of this impedance have been proposed overtime to predict the charge transfer across the interface more accurately [14]. In the case of microelectrodes, impedance magnitudes up to 100 kΩ have been measured by our team [15] while other matrices reach an average of about 400 kΩ [16], [17]. Such impedance justifies the need of high-voltage compliance at the output stage. Various strategies may be adopted to interface this impedance according to the application. Some designs achieve significant output swing by generating high-voltage supplies in the inductive power recovery stage [18]. Others use a step-up DC-DC converter to increase their low-voltage power supply [2], [19]. Few other authors reach high-voltage compliance, but the source providing the corresponding voltage supply is not specified [20], [21]. Finally, some papers present designs using low-voltage to supply enhanced voltage headroom circuits [22]. One of the contributions of this paper is a fully integrated high-voltage electrode driver to overcome this issue.

On the other hand, most cortical prostheses generate constant-current biphasic stimulation pulses. Researchers have shown that other waveforms could require less energy to trigger action potentials in biological tissues. By applying optimization techniques for dynamical systems on basic bio-electricity equations, Jezernik analytically established that the optimal stimulus in terms of energy efficiency is a rising exponential function [23]. Afterward, Sahin applied a set of pulse waveforms

to a mammalian nerve model, concluding that the rectangular pulse is never the most efficient and safest waveform when considering the injected charge [24]. Finally, Robillard implemented a complex biomorphic model of the layer IV of the primary visual cortex using the NEURON modeling environment [25]. In the latter study, multiple waveforms were applied to the model while the required energy to reach the excitation threshold and the reduced product concentration were observed. It was concluded that the rising exponential current pulse is one of the most promising waveforms as long as its time constant is optimized. Recently, stimulation efficiency started being a concern in microstimulator designs [27]. The second contribution of this study is an implementation of a rising exponential stimuli generator to potentially optimize the energy efficiency while stimulating through an array of electrodes. This complete microstimulator would also be useful to verify the simulation results with *in vitro* and *in vivo* experiments.

The remaining parts of this paper are organized as follows. In Section II, the proposed multiwaveform stimuli generator is detailed. It is followed by Section III, where the high-voltage electrode driver used as the output stage is described. The experimental results are presented in Section IV and are discussed in Section V. Finally, the conclusions are drawn in Section VI.

3.2.2 Stimuli generator

The proposed implantable device consists of a flexible microstimulator composed of two independent integrated circuits (IC) implemented in different processes: a stimuli generator and a high-voltage output stage. This multi-chip stimulator will be stacked like it is done in [26]. The global architecture, also discussed in [28], is illustrated in Fig. 3.1, where the stimuli generator on the left produces the stimulation current I_{stim}, which is injected into the electrode driver on the right. It is then routed to the selected electrode after a voltage swing increase. The stimuli generator is a mixed-signal circuit implemented in the CMOS 0.18-μm 1.8V/3.3V process from TSMC. The stimulation controller, supplied by V_{DD} = 1.8 V, is programmed by the main implant controller. According to the stored parameters, the controller commands the current-mode digital-to-analog converter (DAC) to produce the stimulation by connecting the prescaler (rectangular pulses) or the voltage ramp generator (exponential pulses) to its input. These analog blocks are supplied by V_{DDA}

fixed to 3.3 V.

Figure 3.1

3.2.2.1 A. Stimulation controller

Designed to validate the microstimulator functionality and performances, this digital controller features only basic functions. As detailed in Fig. 3.2, stimulation parameters are programmed by an external controller with an MSB-first serial communication protocol. The data are parallelized by a shift register (*en_shift* = 1) and then stored (*en_out* = 1) to configure the stimuli generator. Current stimuli are sourced/sinked as long as *en* is high.

Figure 3.2

3.2.2.2 B. Rectangular pulse generator

Enhanced from previous works [7] to support two waveform modes, the rectangular pulse generator is implemented with a current-mode DAC based on the current-steering architecture. Sixteen amplitude values are produced by a set of identical current sources activated by *amp*, a thermometer-coded binary word as shown in Fig. 3.3. Such an encoding has been chosen to reduce the sensitivity to switching glitches and to process variation. In this mode, a prescaler circuit, controlled by *range*, is used to set the biasing voltage of these sources, offering up to four different ranges of currents. Considering a total of 64 current values, a nonlinear resolution is achieved with more amplitude values for low-current pulses. As for the phase duration, it is directly set by the external controller.

Figure 3.3

3.2.2.3 C. Rising exponential pulse generator

The proposed microstimulator designed in this paper includes a rising exponential current pulse generator. The power consumption of this block is kept low to avoid compromising the potential stimulation efficiency improvement of the exponential waveform over the standard rectangular pulse. As the effects of the stimulation parameters on the phosphenes characteristics are not well understood, flexibility is essential [7]. Unlike the rectangular pulses defined by two parameters, i.e., amplitude and duration, exponential pulses depend on a third parameter: their time constant. Programmability of this parameter is crucial to maximize the pulse energy efficiency [25]. The theoretical form of the exponential function is:

$$f(t) = A \cdot e^{(Bt)} \tag{3.1}$$

where A is the amplitude scaling parameter; B is the time constant; and t, a variable representing the time, is considered to be linearly increasing. To measure the generated exponential accuracy compared to this ideal curve, it is expressed in dB to obtain a linear function. Its dynamic range is defined as the range in dB for which the error with the ideal ramp is within a given scope.

The exponential function can be realized by various analog circuits. Bipolar transistors present an exponential I-V characteristic, but they are implemented with parasitic junctions in standard CMOS technologies, limiting their performances.

When a MOS device is operating in its weak inversion region, i.e., $V_{gs} < V_{th}$ and $V_{ds} > 4V_T$, its I-V characteristic is given by an exponential relationship as follows:

$$I_d = I_{D0}\left(\frac{W}{L}\right) \cdot e^{\left(\frac{V_{gs}-V_{th}}{nV_T}\right)} \tag{3.2}$$

where n is the slope factor and V_T is the thermal voltage. This operating zone is characterized by a very small I_d current, making it popular in low-power applications. However, this device shows a

poor frequency response and I_d is temperature dependent. This latter issue may be neglected as the temperature is considered approximatively constant due to the body temperature regulation.

Multiple CMOS circuits have been developed to mathematically estimate the exponential function using one of these approximation equations [29]–[34]:

- Pseudo-exponential approximation

$$e^x \approx \frac{1 + 0,5x}{1 - 0,5x} \tag{3.3}$$

- Taylor's series approximation

$$e^x \approx 1 + \frac{1}{1!}x + \frac{1}{2!}(x)^2 = \frac{1}{2}\left[1 + (1+x)^2\right] \tag{3.4}$$

- Pseudo-Taylor approximation

$$e^x \approx \frac{e^{x/2}}{e^{-x/2}} = \frac{a + (1 + x/2)^2}{a + (1 - x/2)^2} \tag{3.5}$$

Although some of these circuits show a wide dynamic range in dB for a small error, most of them are power hungry. Moreover, the parameters of the generated exponential are often fixed or hardly variable independently.

For the implementation of the corresponding low-power circuit, MOS devices operating in weak inversion are used to generate the rising exponential current pulse. To reduce the stimulator area, the current-mode DAC is reused in this mode as detailed in Fig. 3.4. By connecting a voltage ramp generator to the gates of M_{dia} devices and by maintaining V_{gs} below V_{th}, exponential pulses are generated following Eq. (3.2). This subthreshold current, being less than the required level for neuronal excitation, is amplified by a variable-gain current mirror tuned by *exp_gain*.

Figure 3.4

Considering Eqs. (3.1) and (3.2), it is noted that the voltage ramp sets the duration of the pulse in addition to the time constant with its slope. Setting the exponential parameters independently is illustrated in Fig. 3.5. Amplitude variation is possible exclusively through the modification of the *W*/*L* ratio, i.e., by activating current sources with *amp*, while keeping V_{max} constant. As for the time constant, it is varied by adding a voltage offset V_{off} to the ramp for constant Δt and V_{max}, resulting in a negligible current offset on the exponential pulse.

Figure 3.5

3.2.2.4 D. Voltage ramp generator

From previous observations, the voltage ramp generator is based on an integrator where the slope $B = \frac{dV}{dt} = \frac{I}{C}$. For pulse duration and time constant flexibility concerns, a wide range of slopes is required, going from approximately 2×10^1 to 2×10^4 V/s. This imposes important constraints on the current *I* and the capacitance *C* values. Generating the smallest ramp slopes implies that precise nanoscopic currents are required to avoid the use of large capacitors that are difficult to integrate due to their size.

The adopted strategy is shown in Fig. 3.6. Input current I_{in} is replicated twice by a current mirror (M_{mi}). The $(W/L)_{m2}$ ratio is slightly inferior to the $(W/L)_{m3}$ ratio so I_2 is greater than I_1. Then, M_{si} devices subtract these currents to obtain a very low $I_2 - I_1$ current. M_{mi} devices thus need to be long, and layout matching techniques are required to minimize process variation effects. The total current attenuation factor achieved by this circuit is 468. To maximize the flexibility of the ramp generator, both I_{in} and *C* are programmable with *i_ramp* and *c_ramp*. Their variation range goes from 0.25 to 4 μA and from 0.25 to 4 pF, respectively. I_{in} is produced by a simple current-steering DAC whose biasing voltage is fixed.

Figure 3.6

The offset voltage V_{off} needed for time constant variation is set by precharging the capacitor *C* to a given initial voltage. The corresponding switches are not shown in Fig. 3.6 for more clarity.

3.2.3 High-voltage output stage

The output stage shown in Fig. 3.1 is composed of an electrode driver that significantly increases the voltage swing of the stimulation current pulse. A high-voltage supply of ± 9 V is generated from V_{DDA} by two fully integrated charge pumps. Switches route the biphasic pulses through four electrodes, providing monopolar and bipolar stimulation modes. Four channels are integrated for validation, as a total of 16 channels will be included in the final prototype. This architecture is compliant with the global implant elaborated by Coulombe *et al* [7]. However, the needed voltage levels are incompatible with deep submicron CMOS processes that are essential for low-power designs. This second IC, an improved architecture based on a previous design [19], is implemented in the C08E CMOS/DMOS 0.8-μm 5V/20V process offered by DALSA Semiconductor, a quadruple well technology supporting multiple power supplies. The circuitry of the high-voltage output stage is kept simple to limit the overall power consumption. This electrode driver has been described previously in [35].

3.2.3.1 A. Charge pumps

High-voltage supplies have to be generated from V_{DDA}; charge pump circuits are thus needed. As charge transfer efficiency significantly drops with the number of stages, the proposed approach is to generate both positive and negative voltages. A required voltage swing of 15 V can be coarsely calculated considering a maximal electrode-tissue impedance of 100 kΩ and a stimulation current of 150 μA.

Most charge pump architectures are based on the Dickson topology. It consists of a diode chain where each node is connected to a capacitor driven by an interleaved two-phase clock [36]. In every clock cycle, charge is transferred between stages and is accumulated in the capacitors, increasing the interstage voltages. Modern implementations replaced the diodes by diode-connected MOS devices. The main issue with this architecture is the voltage loss due to V_{th}. Several enhancements of the Dickson chain have been proposed to improve its performances such as the NCP-2 architecture [19], [37], [38] and the dynamic bulk biasing [39]. Other circuits use a complex four-phase clock-

ing scheme [40] or clock-boosting circuits [41], [42]. Finally, a simple design achieving promising results has been introduced by Pelliconi [43].

For the implementation of the proposed charge pumps intended to generate the required ± 9 V supply at the output stage, the Pelliconi charge pump architecture has been chosen for its small required area and its high efficiency [43]. The schematics of the charge pumps are represented in Fig. 3.7, where all capacitors are integrated on-chip.

Figure 3.7

A ring oscillator tuned to 36 MHz produces a two-phase clock (ck and $\overline{ck}$). These signals are then amplified by series of clock drivers in order to drive the pumping capacitors C_p. The MOS devices are used as switches to charge and discharge them. The voltage increases between each stage by V_{DDA} minus the losses due to parasitic capacitances and the threshold voltage V_{th}. The MOS transistors are low-voltage devices isolated from the P-epitaxy substrate by a deep N-well. Charge is transferred from one stage to another every half-cycle, providing high efficiency. The output voltages V_{HH} and V_{LL} are then supplied to the voltage shifter, the switches, and the level shifters.

3.2.3.2 B. Voltage shifter

The voltage swing of the current pulse produced by the stimuli generator is increased with two stages of current mirrors as illustrated in Fig. II.9. The first stage is composed of low-voltage devices supplied with V_{DDA} to interface the output of the 0.18-μm circuit. Built using high side drain and source extended MOS devices, i.e., high-voltage transistors, offered by DALSA, the second stage replicates the input current to the output switches with V_{HH} and V_{LL} supplies.

Figure 3.8

The voltage shifter must not induce distortion to the stimulation pulse. Therefore, cascode current mirrors are used for their high output impedance, thus high current linearity. However, this linearity

costs some voltage swing, which is a reasonable compromise.

3.2.3.3 C. Switches

The switches are realized with transmission gates. As it is shown in Fig. 3.9, each of the four output electrodes can be connected to I_{out}, V_{HH}, or V_{LL}, or simply left unconnected to avoid inducing charges in the tissues. Both monopolar and bipolar biphasic pulses are thus supported. The switches are activated/deactivated by the main implant controller with *sw_ctrl* according to the stimulation mode, the phase polarity, and the selected channel. Level shifters are required to translate these 3.3 V commands in the ± 9 V voltage domain.

Figure 3.9

3.2.4 Experimental results

The microphotographs of the stimuli generator and the high-voltage output stage are shown in Fig. 3.10, where each module is identified. An external controller was implemented using a Xilinx Spartan 3E FPGA evaluation board to interface and program the stimulator for validation. The total area of the stimuli generator is 1.01 mm $\times$ 1.01 mm. The digital stimulation controller was designed in VHDL and using automatic place-and-route tools, while the analog blocks were designed and implemented with the Cadence custom IC environment.

Figure 3.10

The power consumption of this chip depends on the waveform configuration. All the presented values do not include the output stimulation current for better comparison. When programmed for rectangular stimuli, the analog circuits, supplied by V_{DDA}, consume 21.48 μW while they dissipate from 20.89 to 80.70 μW in exponential mode according to *i_ramp* parameter, i.e., the input current of the voltage ramp generator. The digital stimulation controller dissipates 7.58 μW in all cases.

The transfer function of the current-mode DAC in rectangular mode is represented in Fig. 3.11

for all four prescaling voltages. The associated average DNL and INL are 0.098 and 0.163 LSB, respectively, with maximal values of 0.203 and 0.492 LSB. The mismatch between the positive and the negative currents is lower than 3 % of all ranges with an average of 0.86 %.

Figure 3.11

When configured in exponential mode, the stimuli generator produces flexible pulses as shown in Fig. 3.12, where the linearity of the exponential current pulse in dB is presented for various amplitudes and durations. The maximal dynamic range measured for the full-scale exponential pulse reaches 34.36 dB within an error of $\pm$0.5 dB. This range corresponds to current intensities of 6.91 to 360.74 μA, which is larger than the current range usually used for stimulation. The maximal current amplitude reached by the pulse is thus a limiting factor for the dynamic range measurement.

Figure 3.12

Fig. 3.13 shows the time constant variation achieved by modifying the initial voltage V_{off} of the ramp generator and adjusting *i_ramp* and *c_ramp* to maintain the amplitude and the pulse duration constant. Stimulation efficiency optimization is thus possible as stated by Robillard [25].

Figure 3.13

As for the output stage, it has an area of 2.87 mm $\times$ 2.92 mm. Its power consumption is 51.37 mW with no load and it reaches 54.91 mW when driving a stimulation current of 200 μA. The charge pumps generate open-circuit high-voltage supplies of V_{HH} = 8.95 V and V_{LL} = -8.46 V as represented in Fig. 3.14. These voltages present peak-to-peak ripples of 280 mV for V_{HH} and 344 mV for V_{LL}. The average rise time needed to reach 90 % of V_{HH} and V_{LL} is approximatively 40 μs. As the load current increases, V_{HH} and $|V_{LL}|$ decrease, inducing a voltage supply drop as illustrated in Fig. 3.15. This voltage drop is a consequence of using small integrated capacitors in the charge pumps.

Figure 3.14

Figure 3.15

The linearity of the output stage is shown in Fig. 3.16 for loads of 50, 100, and 150 kΩ. Despite the drop observed on the high-voltage supplies, a voltage compliance of 13.6 V, defined as the voltage at which the output current is reduced by 5 %, is achieved for a 100 kΩ load, allowing stimulation pulses up to 136.2 μA to be injected with low distortion. This allows stimulation pulses up to 136.2 μA to be injected with low distortion through the microelectrode matrix developped by our team [15]. Using microelectrodes such as described in [16] and [17], the stimulation current would saturate at about 34 μA, seriously limiting waveform flexibility and phosphene triggering.

Figure 3.16

The whole dual-chip microstimulator has been connected together and biphasic pulses have been successfully injected into a 100 kΩ resistive load as shown in Fig. 3.17. Table 3.1 summarizes the experimental results and specifications of the proposed system. It also compares these values with postlayout simulation results obtained previously [28], [35].

Figure 3.17

Tableau 3.1

3.2.5 Discussion

Based on the experimental results, the whole stimuli generator consumes from -0.59 to 59.22 μW more power in exponential mode than in rectangular mode. In the best case, this indicates that any neuronal excitation threshold reduction caused by the exponential waveform leads to a power consumption improvement. On the other hand, the action potential triggering threshold has to be lowered by four times in the worst case to observe an overall efficiency increase. It is also noticed that the exponential accuracy decreases for shorter pulses. This is due to the poor frequency response of the weak inversion MOS devices. However, as the effect of such a degraded waveform on the energy efficiency is unknown, it may not be a drawback.

The proposed back-end device is based on a novel approach for potential energy-efficient stimu-

lation making fair comparison with known architectures difficult as they only generate standard constant-current stimuli and often integrate additional telemetric and voltage regulation circuits. To the authors' knowledge, only the switched-capacitor stimulator developed by Ghovanloo *et al.* [27] offers an innovative waveform, but no integrated prototype has yet been implemented.

In comparison with exponential approximation circuits [29]–[34], the proposed function generator provides an acceptable range (compared to ranges from 15 to 46 dB) while consuming little power (compared to consumptions from 0.1 to 2.1 mW without any voltage ramp generator) and providing parameter programmability. The output stage shows better performances than other visual prostheses, which achieve a voltage swing lower than 10 V [7], [11], [12]. Furthermore, considering some nerve stimulators generating a high-voltage supply on-chip [2], [19], [21], comparable voltage compliance is reached, but this design is fully integrated as no discrete capacitors are required. However, other designs achieve higher voltage swing [18]. In the case of Ortmanns *et al.*, their output compliance reaches more than 20 V for a current up to 992 μA.

The level of dissipated power in the output stage is expected to have an impact on the local temperature of the cortical tissues. Indeed, according to Kim *et al.* [44] who studied these effects through simulation and *in vivo* experiments, the temperature increases linearly with power at a rate of 0.029°C/mW in the case of a 10 $\times$ 10 microelectrodes array. Considering the proposed output stage the temperature would thus be increased by a maximum of 1.5°C. In fact, a greater raise is to be expected since the size of the proposed IC is 28% of the area used by Kim *et al.* and the total electrode surface is only 6%. A reduced contact area leads to a higher thermal resistance, thus higher temperature. Knowing that a temperature increase greater than 1°C can cause long term damage to the cortical tissues [44], the power dissipated by the proposed output stage is an issue. Possible improvements would include charge pump design modifications to improve its efficiency. Currently, the DC-DC converters were designed for the highest output voltage. Also, since the experimental power consumption is much higher than what is obtained in simulation, an important leakage current through the substrate is suspected. It could be reduced by a more robust substrate bias control to force the substrate voltage to 0 V when the charge pumps are not active.

3.2.6 Conclusion

A fully integrated exponential current microstimulator has been presented. This system is composed of a stimuli generator implemented using a 0.18-μm CMOS process and of a high-voltage electrode driver in a 0.8-μm CMOS/DMOS technology. The stimuli generator produces rising exponential current pulses in addition to rectangular stimulations for they are expected to be safer and more energy efficient to trigger action potentials in cortical neural tissues. This fact still has to be validated with *in vivo* tests which are possible with fabricated stimulator. From the experimental results, it was shown that, in the best case, exponential pulse generation dissipates slightly less power than constant-current stimulation. Thus, any excitation threshold reduction directly implies a power consumption diminution. Moreover, this exponential waveform is highly flexible for all its parameters are independently programmable on wide ranges and it fits the theoretical waveform for long pulses. The output stage successfully increases the voltage compliance up to 13.6 V when the output load reaches 100 kΩ allowing stimulation through high-impedance electrode-tissue interfaces. The next step is to use this device in neural tissue stimulation experiments to compare the excitation thresholds and validate the exponential stimuli efficiency.

3.2.7 Acknowledgement

The authors would like to thank CMC Microsystems for the implementation and fabrication facilities.

3.2.8 References

[1] B. S. Wilson and M. F. Dorman, “Cochlear implants: A remarkable past and a brilliant future,” *Hearing Research*, vol. 242, no. 1-2, pp. 3–21, 2008.

[2] X. Liu, A. Demosthenous, and N. Donaldson, “An integrated implantable stimulator that is fail-safe without off-chip blocking-capacitors,” *IEEE Trans. Biomed. Circuits Syst.*, vol. 2, no. 3, pp. 231–244, Sept. 2008.

[3] S. Boyer, M. Sawan, M. Abdel-Gawad, S. Robin, and M. Elhilali, "Implantable selective stimulator to improve bladder voiding: design and chronic experiments in dogs," *IEEE Trans. Rehabil. Eng.*, vol. 8, no. 4, pp. 464–470, 2000.

[4] T. L. Skarpaas and M. J. Morrell, "Intracranial Stimulation Therapy for Epilepsy," *Neurotherapeutics*, vol. 6, no. 2, pp. 238–243, April 2009.

[5] G. S. Brindley and W. S. Lewin, "The sensations produced by electrical stimulation of the visual cortex," *J. Physiol.*, vol. 196, pp. 479–493, Jan. 1968.

[6] D. Shire, S. Kelly, J. Chen, P. Doyle, M. Gingerich, S. Cogan, W. Drohan, O. Mendoza, L. Theogarajan, J. Wyatt, and J. Rizzo, "Development and implantation of a minimally invasive wireless subretinal neurostimulator," *IEEE Trans. Biomed. Eng.*, vol. 56, no. 10, pp. 2502–2511, Oct. 2009.

[7] J. Coulombe, M. Sawan, and J.-F. Gervais, "A highly flexible system for microstimulation of the visual cortex: Design and implementation," *IEEE Trans. Biomed. Circuits Syst.*, vol. 1, no. 4, pp. 258–269, Dec. 2007.

[8] E. M. Schmidt, M. J. Bak, F. T. Hambrecht, C. V. Kufta, D. K. O'Rourke, and P. Vallabhanath, "Feasibility of a visual prosthesis for the blind based on intracortical micro stimulation of the visual cortex," *Brain*, vol. 119, no. 2, pp. 507–522, 1996.

[9] D. C. Bradley, P. R. Troyk, J. A. Berg, M. Bak, S. Cogan, R. Erickson, C. Kufta, M. Mascaro, D. McCreery, E. M. Schmidt, V. L. Towle, and H. Xu, "Visuotopic Mapping Through a Multichannel Stimulating Implant in Primate V1," *J. Neurophysiol.*, vol. 93, no. 3, pp. 1659–1670, 2005.

[10] R. A. Normann, E. M. Maynard, P. J. Rousche, and D. J. Warren, "A neural interface for a cortical vision prosthesis," *Vision Research*, vol. 39, no. 15, pp. 2577–2587, 1999.

[11] Y. Yao, M. N. Gulari, J. A. Wiler, and K. D. Wise, "A microassembled low-profile three-dimensional microelectrode array for neural prosthesis applications," *J. Microelectromech. S.*,

vol. 16, no. 4, pp. 977–988, Aug. 2007.

[12] M. Ghovanloo and K. Najafi, "A wireless implantable multichannel microstimulating system-on-a-chip with modular architecture," *IEEE Trans. Neural Syst. Rehabil. Eng.*, vol. 15, no. 3, pp. 449–457, 2007.

[13] D. R. Merrill, M. Bikson, and J. G. R. Jefferys, "Electrical stimulation of excitable tissue: design of efficacious and safe protocols," *J. Neurosci. Meth.*, vol. 141, no. 2, pp. 171–198, 2005.

[14] M. Sawan, Y. Laaziri, F. Mounaim, E. Elzayat, J. Corcos, and M. M. Elhilali, "Electrode-tissues interface: modeling and experimental validation," *Biomedical Materials*, vol. 2, no. 1, pp. S7–15, 2007.

[15] S. Pigeon, M. Meunier, M. Sawan, and S. Martel, "Design and fabrication of a microelectrode array dedicated for cortical electrical stimulation," in *Proc. CCECE 2003*, Canada, 2003, pp. 813–816.

[16] K. Gunalan, D. J. Warren, J. D. Perry, R. A. Normann, and G. A. Clark, "An automated system for measuring tip impedance and among-electrode shunting in high-electrode count microelectrode arrays," *J. Neurosci. Methods*, vol. 178, no. 2, pp. 263–269, Apr. 2009.

[17] R. C. Kelly, M. A. Smith, J. M. Samonds, A. Kohn, A. B. Bonds, J. A. Movshon, and T. S. Lee, "Comparison of Recordings from Microelectrode Arrays and Single Electrodes in the Visual Cortex," *J. Neurosci.*, vol. 27, no. 2, pp. 261–264, Jan. 2007.

[18] M. Ortmanns, A. Rocke, M. Gehrke, and H.-J. Tiedtke, "A 232-channel epiretinal stimulator ASIC," *IEEE J. Solid State Circuits*, vol. 42, no. 12, pp. 2946–2959, Dec. 2007.

[19] P. Nadeau and M. Sawan, "A Flexible High Voltage Biphasic Current-Controlled Stimulator," in *Proc. 2006 BioCAS*, 2006, pp. 206–209.

[20] N. B. Dommel, Y. T. Wong, T. Lehmann, C. W. Dodds, N. H. Lovell, and G. J. Suaning, "A CMOS retinal neurostimulator capable of focussed, simultaneous stimulation," *J. Neural Eng.*, vol. 6, no. 3, 10 pp., Jun. 2009.

[21] J.-J. Sit, and R. Sarpeshkar, "A Low-Power Blocking-Capacitor-Free Charge-Balanced Electrode-Stimulator Chip With Less Than 6 nA DC Error for 1-mA Full-Scale Stimulation," *IEEE Trans. Biomed. Circuits Syst.*, vol. 1, no. 3, pp. 172–183, Sept. 2007.

[22] M. Ghovanloo and K. Najafi, "A compact large voltage-compliance high output-impedance programmable current source for implantable microstimulators," *IEEE Trans Biomed. Eng.*, vol. 52, no. 1, pp. 97–105, 2005.

[23] S. Jezernik and M. Morari, "Energy-optimal electrical excitation of nerve fibers," *IEEE Trans. Biomed. Eng.*, vol. 52, no. 4, pp. 740–743, 2005.

[24] M. Sahin and Y. Tie, "Non-rectangular waveforms for neural stimulation with practical electrodes," *J. Neural Eng.*, vol. 4, no. 3, pp. 227–233, 2007.

[25] C. Robillard, J. Coulombe, P. Nadeau, and M. Sawan, "Neural stimulation safety and energy efficiency: Waveform analysis and validation," in *Proc. 11th IFESS*, Japan, Sept. 2006, pp. 94–96.

[26] B. Gosselin, A. E. Ayoub, J.-F. Roy, M. Sawan, F. Lepore, A. Chaudhuri, and D. Guitton, "A Mixed-Signal Multichip Neural Recording Interface With Bandwidth Reduction," *IEEE Trans. Biomed. Circuits Syst.*, vol. 3, no. 3, pp. 129–141, Jun. 2009.

[27] J. Simpson and M. Ghovanloo, "An experimental study of voltage, current, and charge controlled stimulation front-end circuitry," in *Proc. ISCAS 2007*, USA, 2007, pp. 325–328.

[28] S. Ethier, M. Sawan and M. El-Gamal, "A novel energy-efficient stimuli generator for very-high impedance intracortical microstimulation," in *Proc. ISCAS 2010*, France, 2010, to be published.

[29] W. Liu and S.-I. Liu, "CMOS exponential function generator," *Electronics Lett.*, vol. 39, no. 1, pp. 1–2, Jan. 2003.

[30] M. Kumngern, J. Chanwutitum, and K. Dejhan, "Simple CMOS current-mode exponential function generator circuit," in *Proc. 5th ECTI-CON 2008*, vol. 2, May 2008, pp. 709–712.

[31] T. Arthansiri and V. Kasemsuwan, “Current-mode pseudo-exponential-control variable-gain amplifier using fourth-order Taylor’s series approximation,” *Electronics Lett.*, vol. 42, no. 7, pp. 379–380, 2006.

[32] Q.-H. Duong, H.-N. Duong, T.-K. Nguyen, and S.-G. Lee, “All CMOS current-mode exponential function generator,” in *Proc. 6th ICACT 2004*, vol. 1, 2004, pp. 528–531.

[33] Q.-H. Duong, T.-K. Nguyen, and S.-G. Lee, “CMOS exponential current-to-voltage circuit based on newly proposed approximation method,” in *Proc. ISCAS 2004*, vol. 2, May 2004, pp. 865–868.

[34] C. A. De La Cruz-Blas and A. Lopez-Martin, “Novel low-power high-dB range CMOS pseudo-exponential cells,” *ETRI J.*, vol. 28, no. 6, pp. 732–738, Dec. 2006.

[35] S. Ethier, M. Sawan, E. M. Aboulhamid and M. El-Gamal, “A ± 9 V fully integrated CMOS electrode driver for high-impedance microstimulation,” in *Proc. 52nd MWSCAS 2009*, Aug. 2009, pp. 192–195.

[36] L. Pylarinos, “Charge pumps: An overview,” http://code.assembla.com/uwire_roboracing/subversion/node/blob/Misc%20Documents/charge-pumps.pdf.

[37] J.-T. Wu and K.-L. Chang, “MOS charge pumps for low-voltage operation,” *IEEE J. Solid-State Circuits*, vol. 33, no. 4, pp. 592–597, Apr. 1998.

[38] L.-K. Chang and C.-H. Hu, “High efficiency MOS charge pumps based on exponential-gain structure with pumping gain increase circuits,” *IEEE Trans. Power Electron.*, vol. 21, no. 3, pp. 826–831, May 2006.

[39] J. Shin and I.-Y. Chung and Y. J. Park and H. S. Min, “A new charge pump without degradation in threshold voltage due to body effect,” *IEEE J. Solid-State Circuits*, vol. 35, no. 8, pp.1227–1230, Aug. 2000.

[40] H. Lin and N.-H. Chen, “New four-phase generation circuits for low-voltage charge pumps,” in *Proc. ISCAS 2001*, vol. 1,May 2001, pp. 504–507.

[41] W. C. Huang, J. C. Cheng, and P. C. Liou, "A Charge Pump Circuit — Cascading High-Voltage Clock Generator," in *Proc. 4th DELTA 2008*, pp. 332–337, 2008.

[42] R. Chebli and M. Sawan, "Fully Integrated High-Voltage Front-End Interface for Ultrasonic Sensing Applications," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 54, no. 1, pp. 179–190, Jan. 2007.

[43] R. Pelliconi, D. Iezzi, A. Baroni, M. Pasotti, and P. Rolandi, "Power efficient charge pump in deep submicron standard CMOS technology," in *Proc. 27th ESSCIRC 2001*, Austria, 2001, pp. 100–103.

[44] S. Kim, P. Tathireddy, R. A. Normann, and F. Solzbacher, "Thermal Impact of an Active 3-D Microelectrode Array Implanted in the Brain," *IEEE Trans. Neural Syst. Rehabil. Eng.*, vol. 15, no. 41, pp. 493–501, Dec. 2007.

3.2.9 Figures

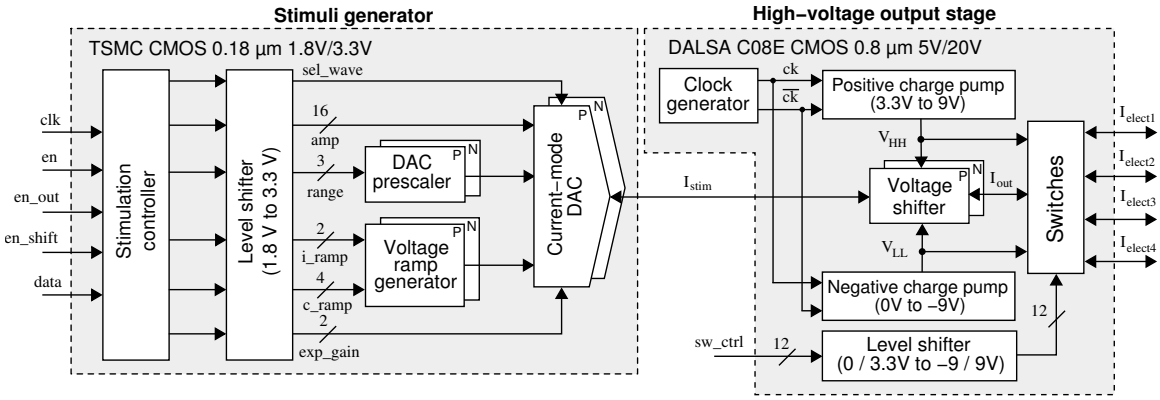


FIGURE 3.1: Block diagram of the proposed microstimulator. It is composed of a multiwaveform stimuli generator implemented in CMOS 0.18-μm technology and a high-voltage output stage in CMOS 0.8-μm technology. The DAC prescaler, the voltage ramp generator, the current-mode DAC, and the voltage shifter are composed of two complementary circuits that source (P) and sink (N) current to support biphasic stimulation.

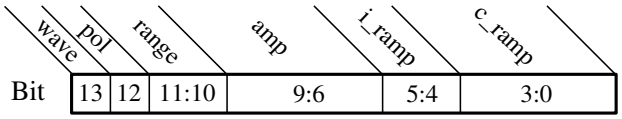


FIGURE 3.2: The 14-bit programming word containing the required stimulation parameters, where *wave* sets the waveform (0 = rectangular, 1 = exponential), *pol* sets the pulse polarity (0 = positive, 1 = negative), *range* sets the prescaling voltage and the exponential current gain, *amp* sets the current pulse amplitude, *i_ramp* sets the voltage ramp input current, and *c_ramp* sets the voltage ramp capacitance.

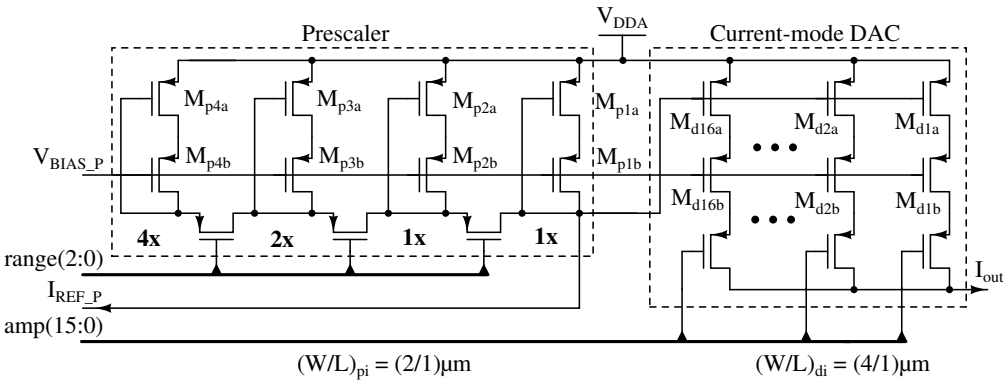


FIGURE 3.3: Current-mode DAC schematic in rectangular pulse generation mode. Only the positive current generator (P) is shown. The biasing conditions are $|I_{ref_p/n}|$ = 5 μA, V_{bias_p} = 2.02 V, and V_{bias_n} = 2.64 V.

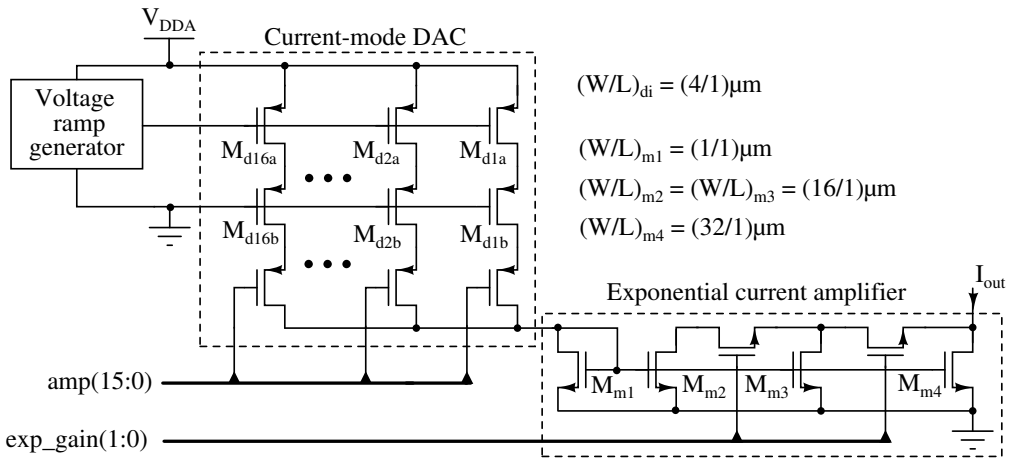


FIGURE 3.4: Current-mode DAC schematic in exponential pulse generation mode. Only the negative current generator (N) is shown.

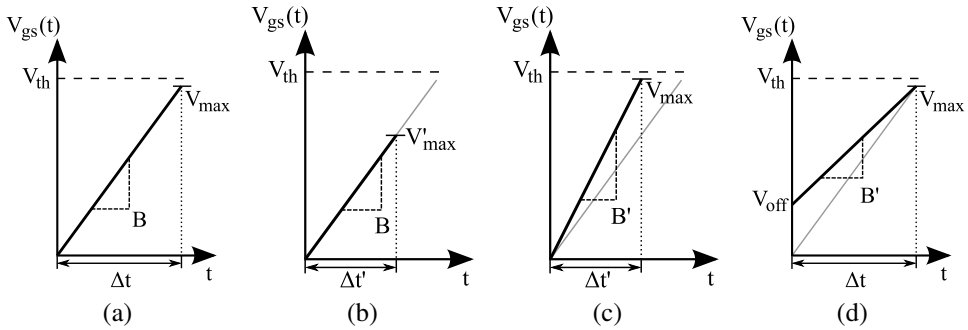


FIGURE 3.5: Effects of the parameters variation of the voltage ramp. (a) Basic voltage ramp. (b) Pulse duration Δt variation directly affects the maximal voltage V_{max}, which is to be avoided as Δt and the amplitude are modified together. (c) To vary Δt solely, the slope B has to be adjusted to keep V_{max} constant. (d) Variation of the time constant is achieved by adding a voltage offset V_{off} and by adjusting B to keep both Δt and V_{max} constant.

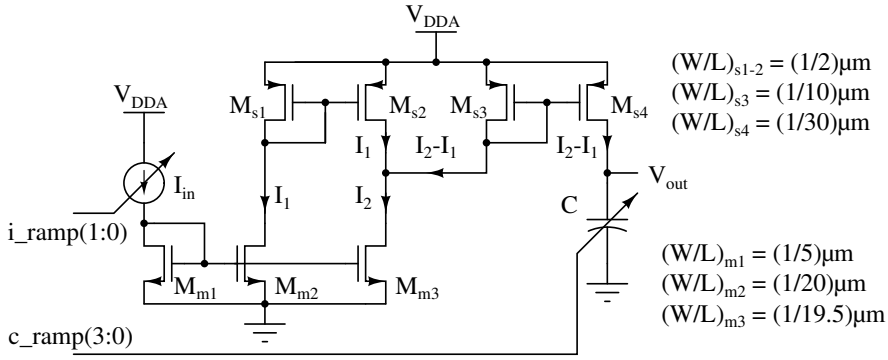


FIGURE 3.6: Voltage ramp generator schematic. Only the rising voltage ramp generator (P) is shown.

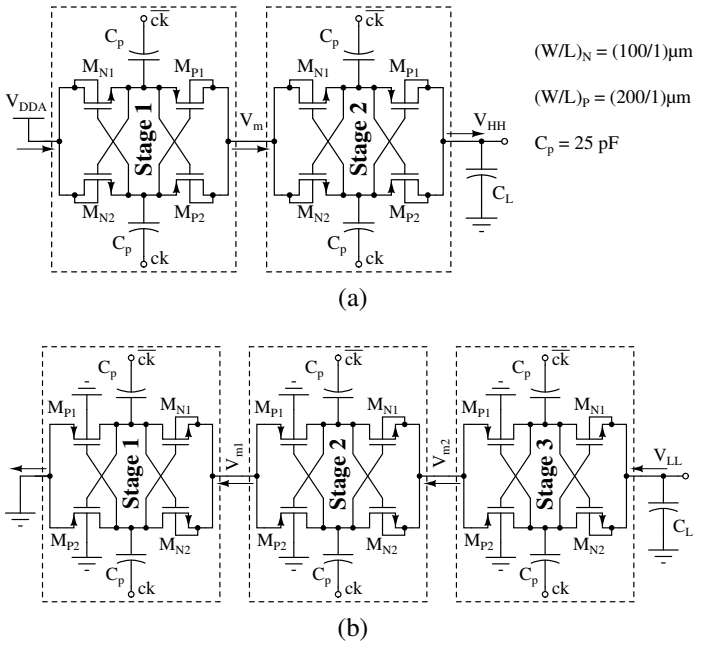


FIGURE 3.7: Charge pumps schematics where the arrows indicate the charge flow direction. (a) Positive charge pump with C_L = 56 pF (plus pads capacitance). (b) Negative charge pump with C_L = 36 pF (plus pads and substrate capacitances). The bulk of the PMOS devices (deep N-wells) are tied to the ground to prevent latch-up triggering [35].

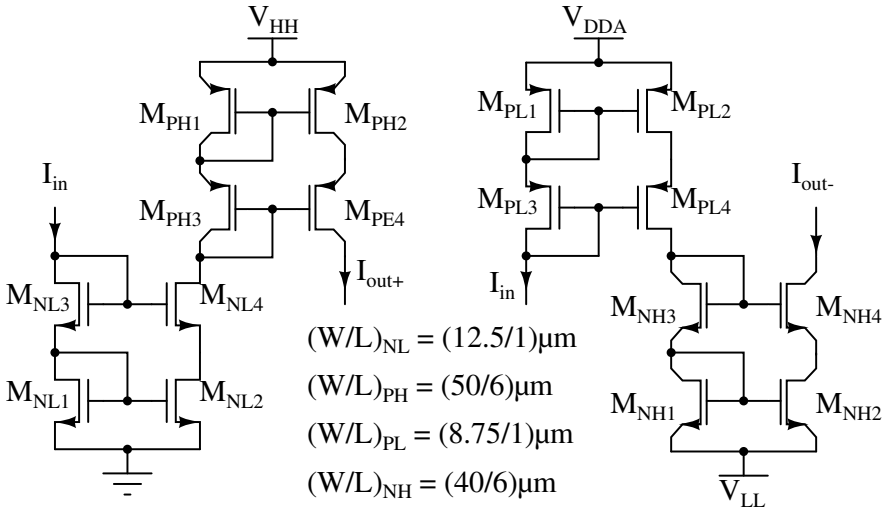


FIGURE 3.8: Voltage shifter cascode current mirrors. M_{xL} devices are 5-V CMOS transistors and M_{xH} devices are 20-V CMOS transistors.

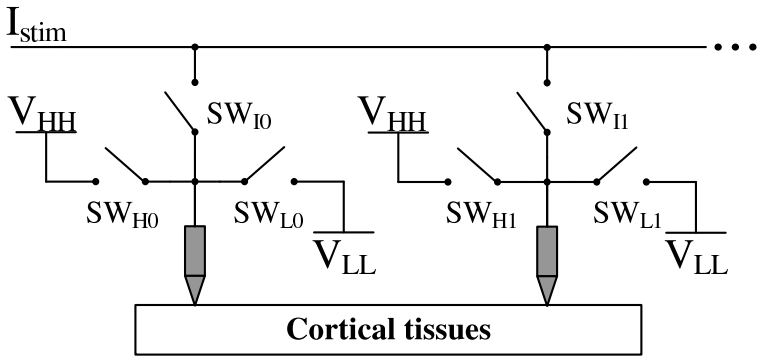
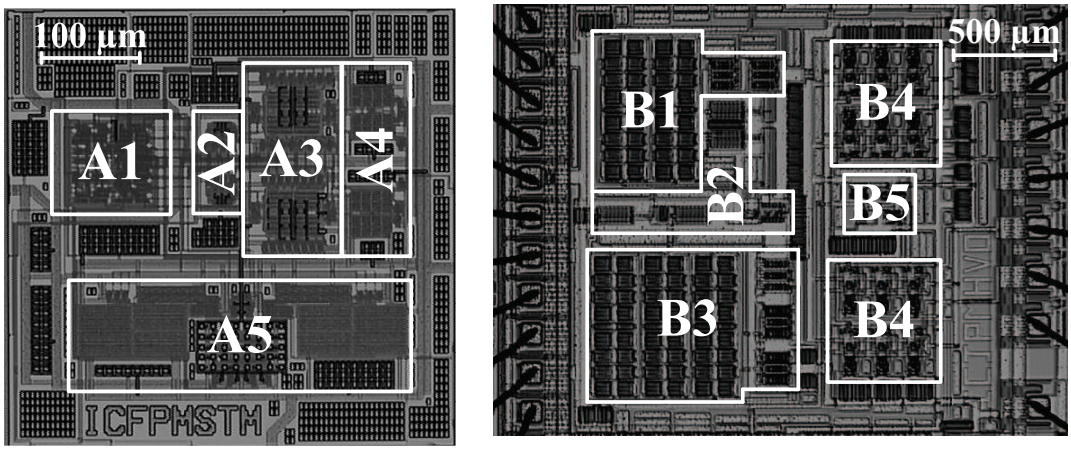


FIGURE 3.9: Microelectrodes connections through high-voltage switches to support monopolar and bipolar biphasic stimulation.



A1: Stimulation controller
A2: DAC prescaler
A3: Current-mode DAC
A4: Exponential current amplifier
A5: Voltage ramp generator

B1: Positive charge pump
B2: Clock generator and drivers
B3: Negative charge pump
B4: Switches
B5: Voltage shifter

(b)

FIGURE 3.10: Microphotographs of the two IC composing the proposed system. (a) The stimuli generator produces rectangular and exponential biphasic current pulses according to the stimulation configuration. It is implemented in 0.18-μm CMOS process and has a total area of 1.02 mm^2. (b) The output stage generates high-voltage supplies and increases the stimulation voltage swing. It presents an area of 8.38 mm^2 in 0.8-μm CMOS/DMOS technology.

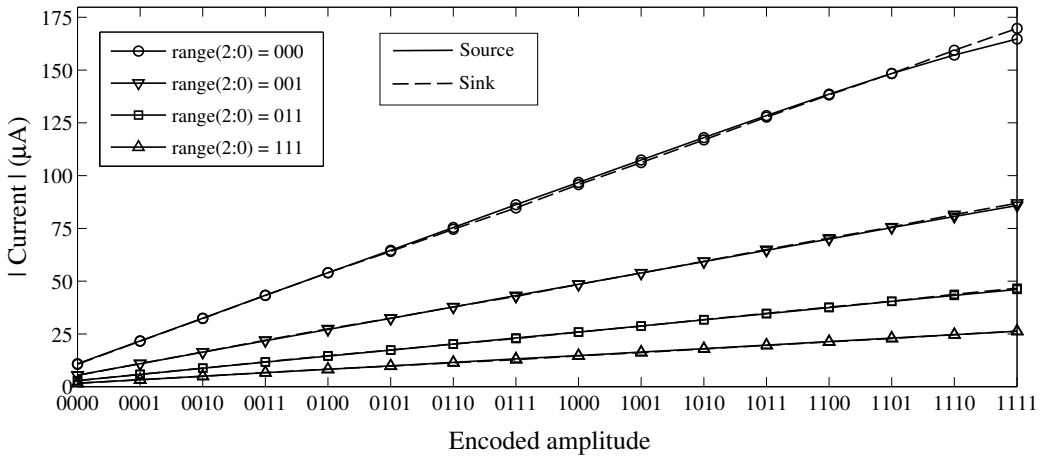


FIGURE 3.11: Experimental source and sink currents of the current-mode DAC in rectangular mode for all 4 ranges of 16 binary input codes.

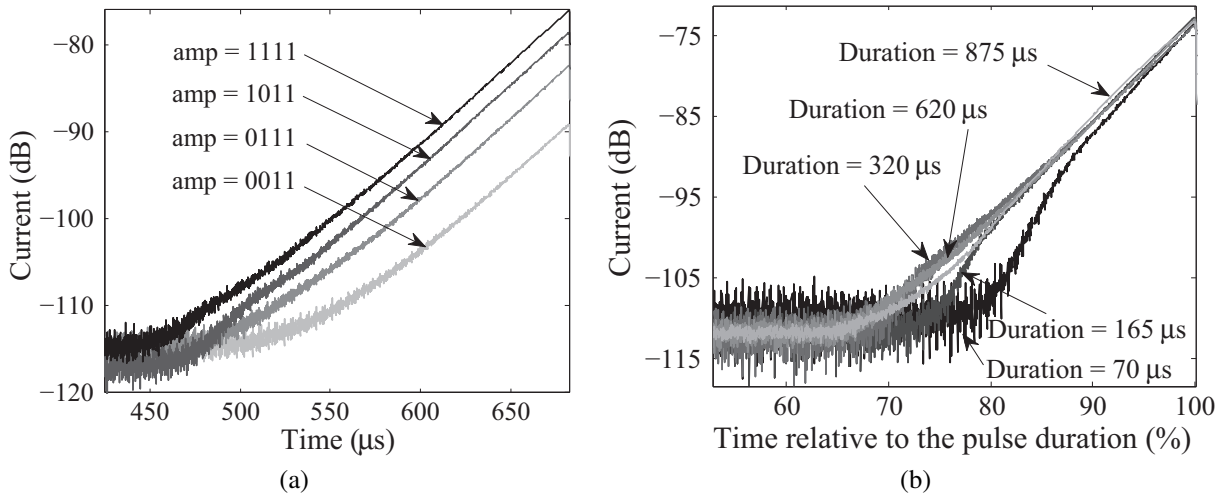


FIGURE 3.12: Experimental exponential source current pulses expressed in dB. (a) Current versus time for various stimuli amplitudes. The pulse duration is fixed to 690 μs and *exp_gain* = 11. (b) Current versus time relative to pulse duration for stimuli of 70, 165, 320, 620, and 875 μs. The amplitude is fixed to *exp_gain* = 11 and *amp* = 1111.

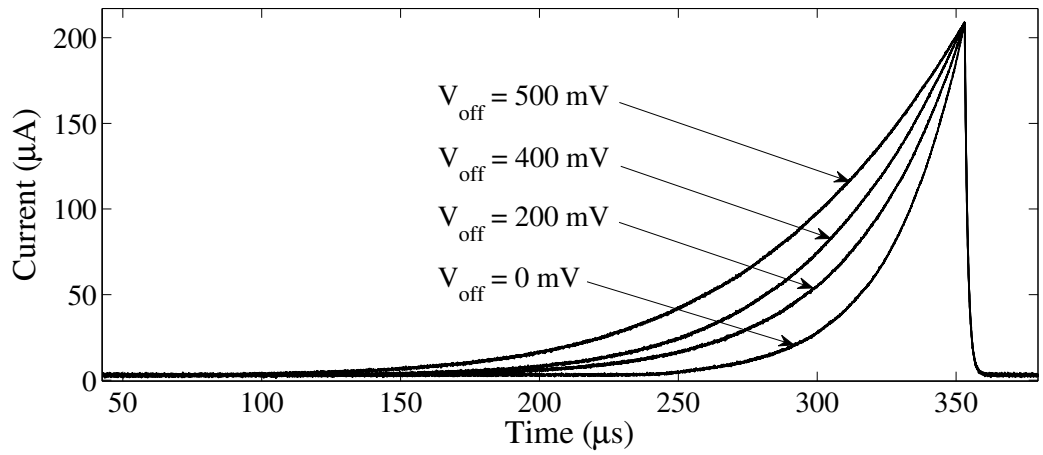


FIGURE 3.13: Experimental time constant variation of the exponential current pulse with V_{off} = 0, 200, 400, and 500 mV.

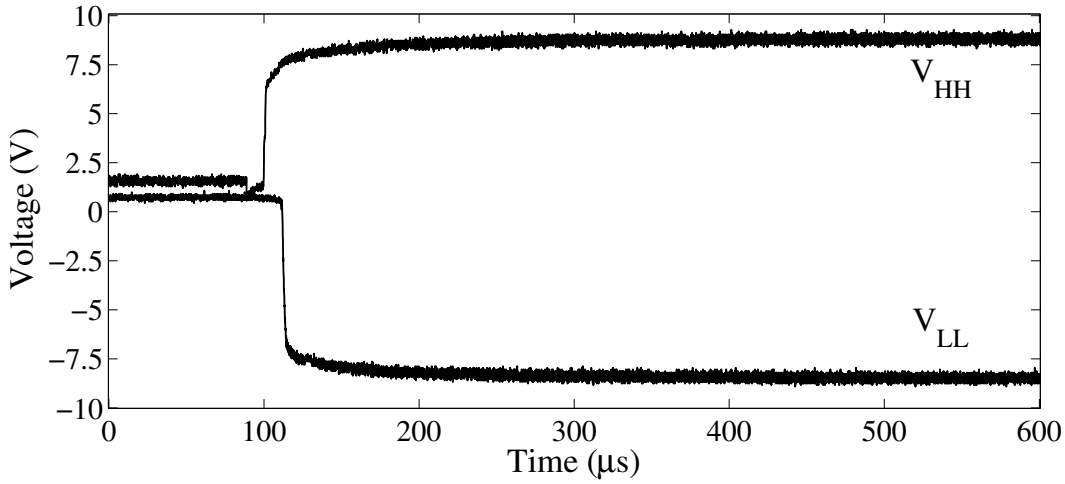


FIGURE 3.14: Start-up of the high-voltage V_{HH} and V_{LL} generation used to supply the output stage.

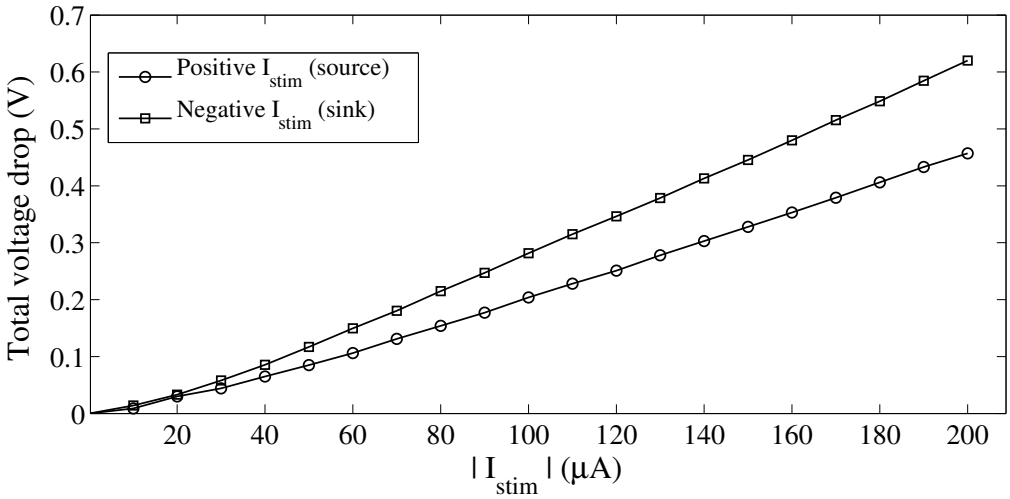


FIGURE 3.15: High-voltage supplies drop versus the stimulation current I_{stim} for positive and negative current pulses.

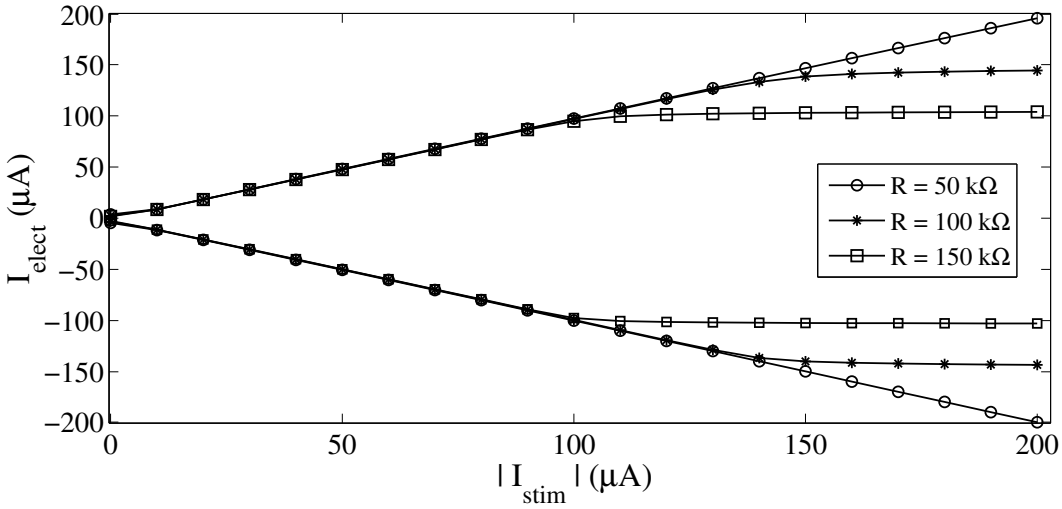


FIGURE 3.16: Experimental linearity of the electrode driver expressed by the output current versus the input current for loads R of 50, 100, and 150 kΩ.

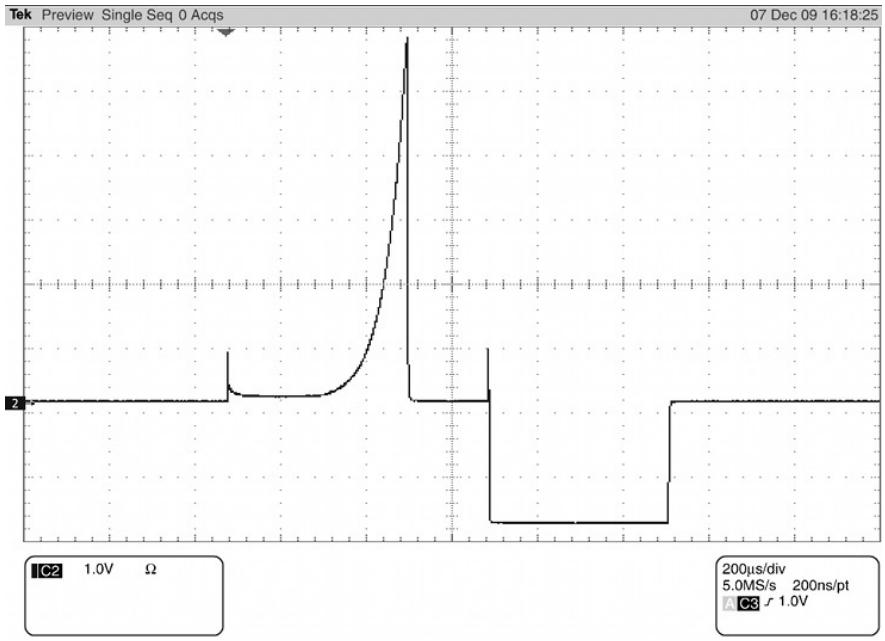


FIGURE 3.17: Oscilloscope trace showing a biphasic (exponential/rectangular) stimulation pulse injected into a 100 kΩ resistive load.

3.2.10 Tables

TABLEAU 3.1: Performances and specifications summary

Stimuli generator		
	Experimental	Postlayout simulations
Technology	0.18-μm CMOS	
Die size	1.02 mm^2	
Supply	1.8 / 3.3 V	
Rect. current range	1.6 to 167.2 μA	2.8 to 199.0 μA
DNL / INL	0.10 / 0.16 LSB	1.57 / 1.81$\times 10^{-5}$ LSB
Exp. dynamic range(1)	34.36 dB	40.66 dB
Power consumption(2)	29.1 μW(3)	29.9 μW(3)
	28.5 to 88.3 μW(4)	28.2 to 121.7 μW(4)
High-voltage output stage		
	Experimental	Postlayout simulations
Technology	0.8-μm CMOS/DMOS	
Die size	8.38 mm^2	
Supply	3.3 V	
V_{HH} / V_{LL}	8.95 / -8.46 V	8.95 / -8.61 V
Peak-to-peak ripples	$\leq$ 4 %	$<$ 1.6 %
Voltage compliance	13.6 V(5)	13.7 V(5)
	14.3 V(6)	14.5 V(6)
Power consumption(2)	51.37 mW	27.20 mW

(1) Dynamic range within an error of $\pm$0.5 dB.
(2) Does not include output stimulation current pulse.
(3) In rectangular mode.
(4) In exponential mode.
(5) For R = 100 kΩ.
(6) For R = 150 kΩ.

CHAPITRE 4

GÉNÉRATEUR DE STIMULI DEMI-SINUSOÏDAUX

Le chapitre précédent, sous forme d'un article de revue, décrit les divers circuits composant les deux puces fabriquées dans le but de valider les résultats obtenus en simulation. Cependant, un module d'importance a dû être omis lors de cette implémentation du générateur de stimuli en raison de contraintes de temps imposées par la fabrication des circuits intégrés. Il s'agit du générateur d'impulsions demi-sinusoïdales de courant. Ce circuit entraîne une flexibilité accrue du stimulateur proposé puisqu'il permet la génération d'une seconde forme d'onde potentiellement plus efficace et sécuritaire que l'impulsion rectangulaire. Le présent chapitre se veut un complément du Chapitre 3 et décrit la circuiterie du générateur de stimuli demi-sinusoïdaux, l'intégration de ce module au circuit intégré final du stimulateur, ainsi que les résultats obtenus par simulation.

4.1 Conception et fonctionnement du circuit

Considérant les solutions envisageables énoncées au Chapitre 2, l'approche basée sur les paires différentielles de transistors MOS en inversion faible est ici retenue (Ishizuka et al., 1991). Effectivement, en plus d'être simple et directe, cette approche présente une faible consommation de puissance. Pour l'application dont il est question dans ce mémoire, une seule demi-période de sinusoïde est requise. Cette spécification permet de statuer que seules deux paires différentielles sont nécessaires pour la générer, celles-ci correspondant aux passages à zéro de la fonction. De plus, la sortie devant être en mode courant, un jeu de miroirs de courant agissant comme charge active est ajouté aux sorties des paires différentielles. Seul le circuit de la partie positive du générateur est illustré à la Figure 4.1, le partie négative lui étant complémentaire. Brièvement, les paires différentielles, composées des transistors $M_{d1(A,B)}$ et $M_{d2(A,B)}$, sont polarisées par les composants $M_{m(1,2,3)}$ et la source de courant I_o. Les MOS $M_{s(1,2)}$ effectuent une soustraction de courants différentiels I_{diff1} et I_{diff2} de manière à obtenir une impulsion demi-sinusoïdale I_{sin}.

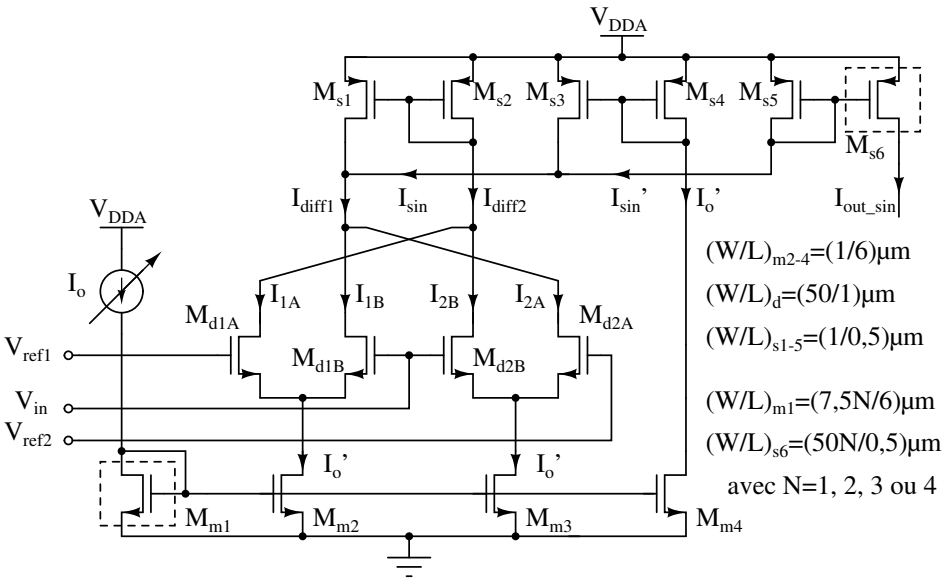


FIGURE 4.1: Schéma du générateur d'impulsions demi-sinusoïdales positives de courant.

Dans l'implémentation à l'origine de ce circuit, Gilbert (1977) se base sur le courant différentiel d'une paire de BJT suivant l'Éq.(2.7) pour en déduire l'Éq.(2.9) pour un nombre impair de paires différentielles. Dans le cas présent, puisque le nombre de paires différentielles est petit et pair, la demi-période de sinusoïde peut également être déterminée en considérant les courants de branches de chacune des paires différentielles individuellement (Vittoz, 2006) :

$$I_{diff1} = I_{1B} + I_{2A} = \frac{I_o'}{1 + e^{\frac{-(V_{in} - V_{ref1})}{V_T}}} + \frac{I_o'}{1 + e^{\frac{(V_{in} - V_{ref2})}{V_T}}} \tag{4.1}$$

$$I_{diff2} = I_{1A} + I_{2B} = \frac{I_o'}{1 + e^{\frac{(V_{in} - V_{ref1})}{V_T}}} + \frac{I_o'}{1 + e^{\frac{-(V_{in} - V_{ref2})}{V_T}}} \tag{4.2}$$

où $I_o{}'$ est le courant de polarisation, V_{in} est la tension d'entrée connectée aux transistors $M_{d(1,2)B}$ alors que V_{ref1} et V_{ref2} sont les tensions de référence connectées respectivement à la grille de M_{d1A} et de M_{d2A}. La Figure 4.2a illustre la génération de I_{diff1} et I_{diff2} à partir de ces équations. Le courant I_{sin} est obtenu par la soustraction de ces deux courants différentiels tel que montré à la Figure 4.2b. La demi-période de sinusoïde est ainsi obtenue pour $V_{ref1} \leq V_{in} \leq V_{ref2}$. Cependant, il peut être observé qu'un décalage vertical est causé par le courant $I_o{}'$. Les transistors M_{m4}, M_{s3}

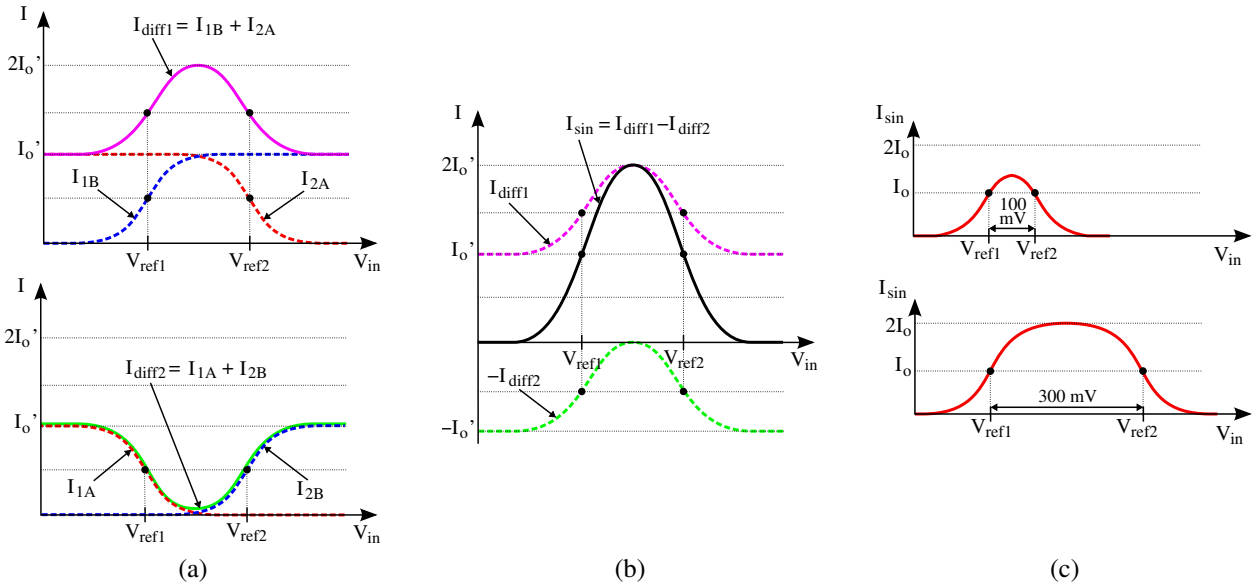


FIGURE 4.2: Illustration de la génération de l'impulsion demi-sinusoïdale de courant en fonction de V_{in}. (a) Génération des courants I_{diff1} et I_{diff2} à partir des courants des branches des paires différentielles. (b) Génération de I_{sin} à partir de I_{diff1} et I_{diff2}. (c) Effet de la variation de $V_{ref2} - V_{ref1}$ sur la forme d'onde.

et M_{s4} de la Figure 4.1 sont alors ajoutés dans le but d'éliminer cette composante continue en soustrayant un courant $I_o{}'$ à I_{sin}, ce qui permet de générer le courant $I_{sin}{}'$. L'Éq.(4.3) définit $I_{sin}{}'$ obtenue à partir des équations de courants différentiels (Vittoz, 2006) :

$$\begin{aligned} I'_{sin} &= I_{diff1} - I_{diff2} - I'_o \\ &= (I_{1B} - I_{1A}) + (I_{2B} - I_{2A}) - I'_o \\ &= I'_o \left[\tanh\left(\frac{V_{in} - V_{ref1}}{2V_T}\right) - \tanh\left(\frac{V_{in} - V_{ref2}}{2V_T}\right) \right] - I'_o \end{aligned} \tag{4.3}$$

Considérant l'Éq.(2.9), on a que l'Éq.(4.3), lorsque définie sur l'intervalle $V_{ref1} \leq V_{in} \leq V_{ref2}$, correspond à une approximation de la fonction sinusoïdale sur l'intervalle $[0, \pi]$. Les tensions V_{ref1} et V_{ref2} fixent alors les passages à zéro du courant de sortie en fonction de la tension d'entrée. La différence $V_{ref2} - V_{ref1}$ offrant la meilleure qualité de forme d'onde est 200 mV, ce qui a été déterminé à l'aide de simulations. La Figure 4.2c montre l'effet de la variation de $V_{ref2} - V_{ref1}$ sur la forme de l'impulsion. Pour des fins pratiques, V_{ref1} est fixée à 1,6 V et V_{ref2} à 1,8 V, ce qui correspond directement à V_{DD}.

Dans ces conditions, l'entrée V_{in} doit être une rampe de tension variant de 1,6 à 1,8 V afin de générer une impulsion demi-sinusoïdale de courant à la sortie. La durée de l'impulsion est directement fixée par la durée de la rampe. En ce qui a trait à l'amplitude du stimulus, elle est variée directement par le courant de polarisation I_o.

Une particularité du circuit proposé dans ce travail est que la largeur de canal des composants M_{m1} et M_{s6} est grande et variable. Le courant I_o est ainsi atténué avant de polariser les paires différentielles M_d afin de s'assurer que les MOS opèrent en inversion faible. Puisque le niveau de courant nécessaire pour exciter les tissus biologiques est supérieur au courant d'inversion faible, $I_{sin}{}'$ est amplifié par M_{s6} produisant ainsi le courant de sortie I_{out_sin}. Cette stratégie permet aussi de réduire la consommation de puissance du circuit. La variabilité de ces deux gains est nécessaire pour minimiser la dissipation de puissance et maximiser la qualité de l'impulsion selon son amplitude.

4.2 Intégration et résultats

Le module présenté précédemment est incoporé au générateur de stimuli selon le schéma-bloc de la Figure 4.3. Le générateur de rampe de tension est connecté à l'entrée V_{in} permettant de varier cette tension linéairement entre 1,6 et 1,8 V. De même, l'entrée I_o, qui peut prendre une valeur

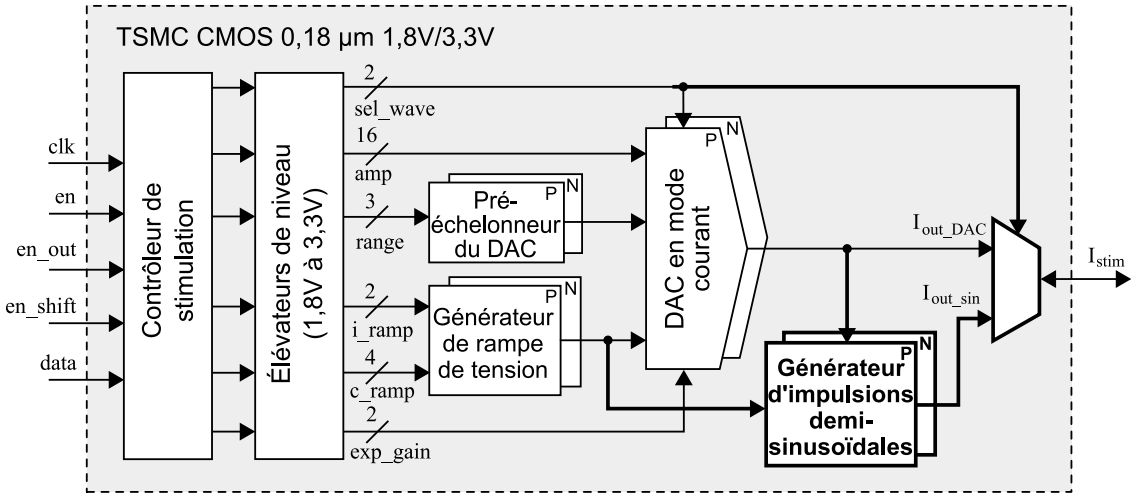


FIGURE 4.3: Schéma-bloc du générateur de stimuli avec demi-sinusoïde. La partie en gras montre l'ajout du générateur d'impulsions demi-sinusoïdales de courant.

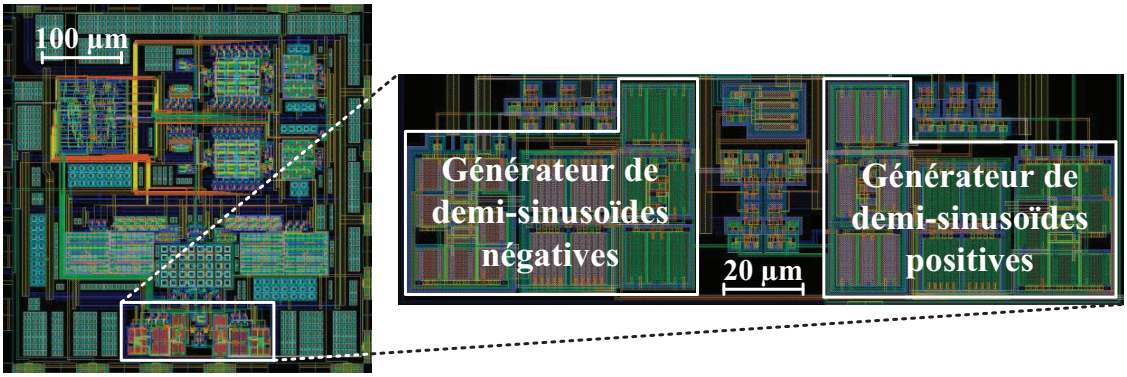


FIGURE 4.4: Dessin des masques du générateur de stimuli avec demi-sinusoïde avec un agrandissement du générateur de stimuli demi-sinusoïdaux.

entre 3 et 45 μA, est engendrée par le DAC en courant du générateur de stimuli, qui est autrement inutilisé dans ce mode. Ces réutilisations de blocs existants ont pour effet de réduire la surface du générateur.

Afin d'être en mesure de bien évaluer l'interaction de ce circuit avec l'ensemble du générateur de stimuli, celui-ci est entièrement intégré à la puce. La Figure 4.4 représente le dessin final des masques de ce circuit intégré avec l'emphase sur le générateur d'impulsions demi-sinusoïdales. Il est à noter que la surface totale du générateur de stimuli reste inchangée, soit environ 1,01 mm $\times$ 1,01 mm. Les résultats présentés dans cette section sont obtenus à partir de simulations de la puce entière extraite du dessin des masques.

Il est à noter que des amplificateurs opérationnels simples connectés en suiveur ont également été intégrés au générateur de stimuli. Par manque de temps, ces blocs avaient été omis lors de la fabrication du circuit intégré. Le rôle de ceux-ci est d'isoler la capacité du générateur de rampe de tension du DAC et du générateur de demi-sinusoïdes. En effet, il a été observé en simulation que les rampes avaient une pente inférieure à ce qui était attendu. Cette différence était causée par les capacités de grille des divers générateurs qui s'ajoutaient à celle de la rampe de tension. Les suiveurs permettent alors de regénérer la rampe avec un courant plus important en plus de diviser cette charge additionnelle.

La flexibilité des paramètres du stimulus demi-sinusoïdal généré est montrée à la Figure 4.5a.

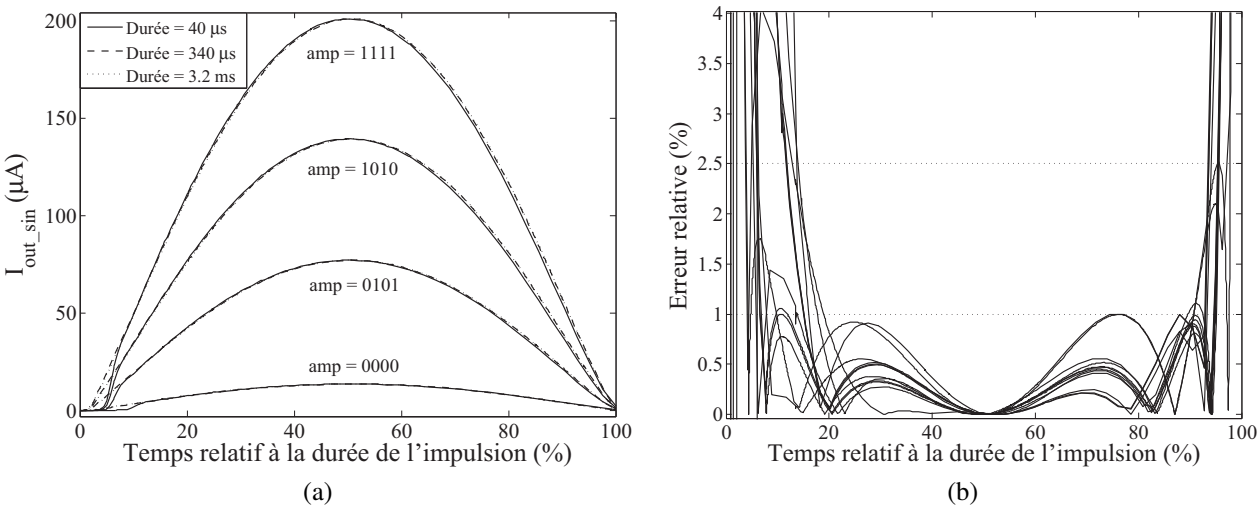


FIGURE 4.5: Résultats de simulation suite à l'extraction du dessin des masques du générateur de stimuli avec demi-sinusoïde. (a) Impulsions demi-sinusoïdales pour diverses amplitudes et durées en fonction du temps relatif à la durée des impulsions. (b) Répartition de l'erreur relative par rapport à des demi-sinuoïdes idéales en fonction du temps relatif à la durée.

Cette dernière illustre des impulsions de courant I_{out_sin} pour une variété d'amplitudes encodées, soit *amp* = 0000, 0101, 1010 et 1111, et de durées, soit 40 μs, 320 μs et 3,2 ms. Les impulsions y sont représentées en fonction du temps relatif à leur durée, c'est-à-dire (*t* / *durée*) $\times$ 100%, de manière à pouvoir les superposer et mettre en évidence la constance de la forme d'onde.

Il est primoridal de mesurer quantitativement la qualité de la forme des stimuli demi-sinusoïdaux pour être en mesure d'évaluer leur exactitude. Contrairement à certains ouvrages (Ishizuka et al., 1991; Pengwon & Leelarasmee, 2008), il ne suffit pas ici de simplement calculer le THD, car d'importantes distorsions harmoniques sont présentes dû au fait que les impulsions ne sont définies que sur une demi-période. De plus, comme il peut être observé à la Figure 4.5a, les discontinuités notées aux passages à zéro de la fonction idéale sont atténuées dans le cas des impulsions générées. Ceci a comme effet de diminuer le THD qui ne fournit alors aucune indication précise sur l'exactitude des impulsions générées.

Pour chiffrer la qualité de la forme d'onde, l'erreur relative entre la fonction générée et une fonction idéale est calculée, comme il est montré à la Figure 4.5b. Cette figure a pour but d'illustrer la répartition de l'erreur relative de l'ensemble des impulsions générées. Il est à remarquer que l'erreur

devient importante près des passages à zéro des impulsions, c'est-à-dire près de 0 et 100 % de la durée des stimuli. Ceci est dû au fait que les paires différentielles ne peuvent reproduire avec précision les discontinuités des passages à zéro de la demi-période théorique. Cependant, l'erreur relative est faible pour la portion centrale des fonctions générées.

Dans la même optique que ce qui a été fait précédemment pour la fonction exponentielle, la mesure de qualité est définie ici par la proportion de l'impulsion sur l'échelle temporelle pour laquelle l'erreur relative est inférieure ou égale à une valeur de référence, soit 1 et 2,5 % comme indiqué à la Figure 4.5b. Le Tableau 4.1 énumère les pourcentages moyens des impulsions selon les différentes amplitudes et durées pour ces deux bornes. Il est à observer que l'exactitude des stimuli générés augmente avec leur durée, ce qui concorde avec la Figure 4.5a où une distorsion est visible au premier passage à zéro des impulsions de 40 μs.

TABLEAU 4.1: Pourcentages moyens des durées des impulsions demi-sinusoïdales ayant une erreur relative inférieure ou égale à 1 et 2.5 %.

		Erreur relative $\leq \pm 1$ %	Erreur relative $\leq \pm 2{,}5$ %
Durée	40 μs	77,78 %	81,54 %
	320 μs	79,13 %	86,20 %
	3,2 ms	83,76 %	90,13 %
Amplitude encodée	0000	77,16 %	85,05 %
	0101	84,19 %	86,77 %
	1010	80,58 %	87,26 %
	1111	78,97 %	84,75 %

En ce qui a trait à la consommation de puissance du générateur de stimuli dans ce mode de stimulation, elle est détaillée au Tableau 4.2 en fonction de l'amplitude et des durées extrêmes. Ces données regroupent l'ensemble des circuits composant la puce sans toutefois considérer le courant de stimulation I_{stim} à la sortie pour fins de comparaison équitable. Il est à noter que la dissipation de puissance dépend principalement de l'amplitude (paramètre *amp*). Le courant d'entrée du générateur de rampe, c'est-à-dire le paramètre *i_ramp*, influence également ces valeurs, mais de manière moins significative.

TABLEAU 4.2: Consommation de puissance du générateur de stimuli complet en mode demi-sinusoïdal.

Amplitude encodée	Durée de 40 μs (*i_ramp* = 11)	Durée de 3.2 ms (*i_ramp* = 00)
0000	48,55 μW	46,07 μW
0101	102,46 μW	100,11 μW
1010	151,47 μW	149,12 μW
1111	199,05 μW	196,69 μW

4.3 Discussion

À la lumière des résultats présentés dans ce chapitre, il est d'abord retenu que le générateur d'impulsions demi-sinusoïdales de courant offre une grande flexibilité tant au niveau de l'amplitude des stimuli qu'au niveau de leur durée. Effectivement, ces paramètres de stimulation sont respectivement programmables sur des plages de 13,4 à 200,9 μA et de 10 μs à 7 ms. Avec en moyenne 80,22 et 85,96 % de leur durée étant respectivement entâchée d'une erreur inférieure ou égale à 1 et 2,5 %, il est conclu que les impulsions générées correspondent avec une précision satisfaisante à la fonction sinusoïdale idéale. L'erreur observée est localisée près des passages à zéro et, pour les longues impulsions, est de l'ordre du μA en valeur absolue, ce qui est faible en comparaison au courant requis pour exciter les tissus. Dans le cas des impulsions de courte durée, comme celles de 40 μs de la Figure 4.5a, la distorsion observée est plus importante et semble être causée par la réponse en fréquence limitée des composants M_d en inversion faible. Au début du stimulus, la tension V_{in} est forcée à 1,6 V par le générateur de rampe de tension, imposant une montée rapide de la tension de grille de $M_{d(1,2)B}$ par rapport à la tension initiale. Compte tenu de l'importante capacité parasite de grille de ces composants en plus des capacités dues aux connexions au niveau des diverses couches formant le circuit intégré, la grille de M_{d1B} prend un certain temps à se charger, causant le délai au début des stimuli de la Figure 4.5a. De même, il est à remarquer que ce délai augmente avec une diminution de $I_o{}'$, ce qui renforce cette explication du phénomène. Toutefois, il est important de spécifier que les effets de telles distorsions sur l'efficacité énergétique de la stimulation des tissus sont inconnus. Une déviation de la forme idéale ne représente pas nécessairement une augmentation du seuil d'excitation en termes d'énergie.

Les résultats concernant la consommation de puissance sont moins prometteurs. En effet, le générateur de stimuli consomme en moyenne de 47,31 à 197,87 μW en mode demi-sinusoïdal, alors que cette dissipation est limitée à 29,94 μW en mode rectangulaire. La puissance supplémentaire requise, soit de 17,37 à 167,93 μW selon l'amplitude, constitue une contrainte importante pour l'augmentation potentielle de l'efficacité énergétique de la stimulation, ce qui est le principal objectif de la génération de stimuli demi-sinusoïdaux. La cause principale de cette hausse de consommation est le courant de polarisation I_o qui varie approximativement de 3 à 45 μA. La répercussion de ce courant sur la dissipation totale dépend également de la taille de M_{m1} et M_{s6} fixées automatiquement par certains bits du champ *amp*. Le courant I_o étant produit par le DAC du générateur de stimuli, il est limité aux plages d'intensités que celui-ci peut générer. Des améliorations possibles dans le but de limiter la consommation de puissance incluraient un ajustement de la polarisation du DAC selon la forme de l'impulsion à générer ou l'implémentation d'un DAC dédié au générateur de sinusoïde, ce qui implique une augmentation considérable de la surface du circuit.

Enfin, le courant demi-sinsoïdal I_{out_sin} est dépendant de la température comme il est montré à l'Éq.(4.3). Cependant, cette dépendance a été négligée ici puisque le circuit intégré sera implanté à la surface du cortex et qu'il est supposé que l'auto-régulation du corps sera en mesure de maintenir la température de la circuiterie près de 37 °C.

4.4 Conclusion

En guise de complément à l'article de revue présenté au Chapitre 3, un générateur d'impulsions demi-sinusoïdales de courant a été détaillé dans le présent chapitre. Son fonctionnement a été décrit mathématiquement et visuellement en se référant au schéma du circuit. L'intégration de ce module au générateur de stimuli complet a été présentée, ainsi que les résultats de simulations du circuit extrait du dessin des masques de la puce entière. Ces résultats ont montré que les stimuli ainsi produits concordent adéquatement avec des demi-périodes de sinusoïdes idéales tout en étant hautement variables. Toutefois, du point de vue de la consommation de puissance, le générateur de stimuli consomme en moyenne 94,25 μW de plus en mode demi-sinusoïdal qu'en mode rectangulaire, ce qui limite l'augmentation potentielle d'efficacité de cette forme de stimuli.

CHAPITRE 5

DISCUSSION GÉNÉRALE

Une discussion tissant des liens entre les différents chapitres de ce mémoire est brièvement effectuée ici. De plus, des imperfections observées lors des tests des puces fabriquées et n'ayant pas été traités au Chapitre 3 sont également détaillés.

5.1 Discussion sur l'ensemble de l'ouvrage

Le but premier de ce mémoire est l'implémentation d'un générateur de différentes formes de stimuli. Ces formes d'impulsions, c'est-à-dire l'exponentielle et la demi-sinusoïde, permettraient de déclencher une même excitation des tissus corticaux que le stimulus rectangulaire tout en requérant moins d'énergie. Les circuits réalisés pour produire de telles stimulations ont été conçus suite à une revue critique de la littérature. Les générateurs ont par la suite été intégrés dans une puce de manière à réduire leur consommation de puissance et les rendre implantables. Compte tenu des échéances pour la fabrication du circuit intégré, le générateur de demi-sinusoïdes a dû être omis, mais il a tout de même été dessiné et simulé. Les résultats démontrent que les impulsions produites par le générateur de stimuli correspondent de manière satisfaisante aux formes théoriques décrites dans la littérature. Cependant, l'énergie requise pour produire ces nouveaux stimuli est supérieure à celle demandée par les stimuli rectangulaires.

Pour être en mesure d'injecter les impulsions de courant décrites précédemment à travers l'impédance élevée de l'interface électrode-tissus, un étage de sortie à haute-tension a aussi été conçu et intégré. Le coeur de cette puce est composé de deux pompes de charge basées sur le design proposé par Pelliconi, une des nombreuses architectures présentes dans la littérature. Les mesures expérimentales montrent que de l'excursion de tension atteint un niveau permettant de stimuler les tissus avec un niveau important de courant à travers des impédances élevées. Comme pour le générateur de stimuli, la consommation de puissance est toutefois plus élevée qu'attendu.

La section suivante traite de défauts remarqués lors des tests expérimentaux des deux circuits intégrés. Cette discussion se veut être un complément au Chapitre 3.

5.2 Imperfections des puces fabriquées

Lors de la validation en laboratoire des circuits fabriqués, certains défauts ont pu être observés sans toutefois compromettre le bon fonctionnement du stimulateur et l'obtention des résultats.

D'abord, des impulsions transitoires (*glitches*) peuvent être remarquées à la sortie du générateur de stimuli, comme à la Figure 3.10. Ces pointes de courant sont le résultat de l'injection de charge causée par les nombreux commutateurs présents dans le circuit intégré, particulièrement au niveau du DAC. Elles peuvent atteindre des amplitudes considérables selon l'intensité de la stimulation, c'est-à-dire le nombre de sources de courant activées dans le DAC et le gain du miroir de courant dans le cas des impulsions exponentielles. À défaut d'être totalement éliminées, ces impulsions transitoires sont typiquement réduites en ajoutant un commutateur factice en série afin d'absorber une fraction de la charge libérée. Une autre solution possible est l'utilisation d'interrupteurs plus complexes comprenant de la circuiterie éliminant les impulsions transitoires (Song et al., 2005).

Une seconde anomalie du générateur de stimuli est l'intensité réduite du courant généré par le DAC par rapport à ce qui a été obtenu en simulation. À pleine échelle, le courant mesuré expérimentalement n'est que de 167,2 μA, alors qu'il atteint 199,0 μA en simulation. Plusieurs raisons peuvent expliquer cette imperfection et il est difficile d'identifier avec certitude la véritable cause. Par contre, selon les résultats obtenus, il peut être affirmé que le défaut se trouve probablement au niveau du pré-échelonneur polarisant le DAC. Puisque la fonction de transfert expérimentale du DAC est linéaire, l'anomalie affecte l'ensemble des sources de courant de manière équivalente. Plus spécifiquement, le problème vient possiblement du fait que les courants de polarisation I_{ref_p} et I_{ref_n} sont faibles, soit ± 5 μA, et sont injectés à travers une broche de la puce, causant ainsi une perte suffisante pour perturber la polarisation du convertisseur. Cette réduction de courant touche plus durement la partie positive du DAC, entraînant un débalancement important entre les courants positifs et négatifs. Ce désappariement a été éliminé expérimentalement en ajustant les tensions

V_{bias_p} et V_{bias_n}, ainsi que le courant de polarisation de la partie positive du convertisseur.

Ensuite, il a été observé que les impulsions exponentielles sont grandement instables en amplitude. En effet, pour des paramètres de stimulation fixes, les stimuli exponentiels présentent une variation aléatoire de leur amplitude atteignant jusqu'à approximativement 30 %. En simulation, il a été remarqué que la valeur initiale de la rampe de tension appliquée à l'entrée du générateur est entâchée d'une certaine erreur fixe. Celle-ci est due à une injection de charge provenant du commutateur permettant de fixer la tension de départ de la rampe au moment opportun. Lorsque celui-ci commute, une impulsion transitoire de courant est acheminée à la capacité du générateur de rampe, accumulant ainsi une charge initiale. De plus, sachant que cette tension initiale est fixée à l'extérieur de la puce et que celle-ci est bruitée, une composante aléatoire d'amplitude non-négligeable s'ajoute également à la tension initiale de la rampe. Comme la pente et la durée de la rampe sont fixes, la tension totale additionnelle cause un décalage vertical de la rampe. En plus de ces défauts, il faut insister sur le caractère exponentiel du stimulus qui a pour effet d'amplifier considérablement le moindre décalage de la rampe. En appliquant les correctifs proposés pour les commutateurs au contrôle de la tension de départ de la rampe et en intégrant une source de tension à faible bruit dans le circuit intégré, la stabilité de l'impulsion exponentielle sera améliorée.

Concernant l'étage de sortie, l'activation du signal *en* déclenchant l'horloge des pompes de charge cause un comportement indésirable. Effectivement, lorsque *en* passe de 0 à 1 tandis que le circuit est alimenté, les convertisseurs DC-DC ne fonctionnent pas, c'est-à-dire que les tensions V_{HH} et V_{LL} sont maintenues à leur valeur de repos. Pire encore, une augmentation substantielle de la consommation de puissance est mesurée, celle-ci atteignant environ 230 mW. Ce comportement laisse croire qu'un problème de thyristors parasites non-destructifs est alors déclenché. Ce phénomène est caractérisé par les différentes jonctions entre les régions de type N et P formant ainsi deux BJT. Selon DALSA, des crêtes de 600 mV sont suffisantes pour les déclencher (DALSA Semiconductor, 2005). Lorsqu'il est activé, ce circuit parasite forme une rétroaction positive qui engendre une importante fuite de courant dans le substrat du circuit intégré. Dans cet état, le générateur d'horloge est bel et bien fonctionnel, puisqu'un bruit dont la fréquence correspond à celle de l'oscillation, soit près de 36 MHz, est mesuré aux sorties des pompes de charge. Pour mettre en marche correctement la génération des tensions élevées, il suffit d'alimenter l'étage de sortie alors que le signal *en* est

déjà actif. Le comportement de la puce correspond alors à ce qui est attendu. Le déclenchement de thyristors parasites n'affecte l'étage de sortie que dans un cas spécifique et n'empêche pas la prise de mesures expérimentales.

Dans le même ordre d'idées, lors du fonctionnement normal des pompes de charge, la consommation de puissance de l'étage de sortie est beaucoup plus importante que ce qui est attendu. Expérimentalement, le circuit intégré dissipe 51,4 mW, soit près du double des mesures obtenues en simulation qui se chiffrent à 27,2 mW. Dans cette optique, une diminution de l'efficacité des convertisseurs DC-DC de près de 50 % est à prévoir par rapport aux simulations. Cette efficacité, qui est impossible à calculer au laboratoire puisque qu'il n'y a pas de broche d'alimentation dédiée aux pompes de charge permettant de mesurer leur consommation de puissance spécifique, atteint en simulation une valeur de 41,77 % pour la pompe positive et de 35,88 % pour la pompe négative. La faiblesse de ces valeurs est due au fait que la conception des pompes de charge a plutôt été orientée sur la maximisation des tensions V_{HH} et V_{LL}. De plus, les condensateurs de pompage des convertisseurs étant entièrement intégrés et de faible valeur, les capacités parasites correspondantes ont un impact important sur les pertes en efficacité.

Au repos, la situation est encore plus problématique, puisque le circuit consomme 73,3 mW alors que les convertisseurs DC-DC sont désactivés. Ce problème est causé par le fait que V_{LL} au repos n'égale pas 0 V, mais plutôt 760 mV, ce qui est supérieur au seuil de 600 mV établi par DALSA. Cette tension polarise directement le substrat de la puce puisqu'il s'agit de la tension la plus faible. Cela fait en sorte que les jonctions PN sont alors polarisées en direct. Ceci permet d'expliquer l'important courant de fuite observé lorsque le générateur d'horloge est désactivé, de même que le problème de thyristors parasites énoncé plus haut.

Afin de valider expérimentalement cette hypothèse, une diode Schottky (1N5819) a été ajoutée entre la broche V_{LL} et la masse. Ce type de diodes présente une tension de polarisation directe V_F moindre que les diodes ordinaires. Lorsque les pompes de charge sont désactivées, V_{LL} est alors maintenue à V_F. Expérimentalement, V_{LL} a été mesuré à 63 mV au repos avec cette diode. Cette tension étant inférieure à la tension de polarisation des jonctions PN du procédé C08E de DALSA Semiconductor, les pompes de charge démarrent alors sans problème avec l'activation du signal

en. De plus, la consommation de puissance du circuit intégré au repos a diminué à 24,2 mW. Ceci confirme le problème de polarisation du substrat de l'étage de sortie.

Enfin, les mesures expérimentales ont montré la présence de bruit dans l'ensemble du circuit, mais principalement sur les tensions d'alimentation. Ce bruit provient de plusieurs sources. D'abord, la plateforme de développement Spartan-3E de Xilinx, sur laquelle est implémentée l'interface numérique permettant la programmation du générateur de stimuli, contamine significativement la masse du circuit. Effectivement, malgré une isolation par découplage capacitif, un bruit considérable, causé entre autres par les horloges de 1 et 50 MHz présentes sur la plateforme, est introduit dans le banc d'essai. Ensuite, malgré un effort au niveau du dessin des masques du générateur de stimuli, il semble que le contrôleur de stimulation injecte un bruit dans les blocs analogiques de la puce dont la fréquence correspond à celle de son horloge. Le même phénomène est mesurable dans l'étage de sortie, où le générateur d'horloge à 36 MHz est intégré dans le circuit. Les amplificateurs d'horloge, dont certains transistors ont quelques centaines de μm de large, sont la principale source de bruit à ce niveau.

CONCLUSION

En guise de conclusion, ce dernier chapitre présente une synthèse du travail et des résultats détaillés dans ce mémoire. De plus, basées sur l'expérience acquise au cours de cet ouvrage, des recommandations concernant les prochaines étapes à effectuer sont énoncées.

Synthèse des travaux

Le projet dont il est question dans cette étude consiste en un microstimulateur dédié à une prothèse visuelle intracorticale. Dans ce contexte où le niveau de parallélisme est considérable, la puissance dissipée par les stimuli représente une contribution majeure à la consommation énergétique du système complet. Quelques études se sont intéressées spécifiquement à l'efficacité de stimulations pour exciter des tissus biologiques, mais les résultats n'ont été validés qu'en simulation de modèles neuronaux. L'objectif principal de ce mémoire est d'implémenter un générateur de stimuli flexible dont la forme des impulsions est potentiellement plus efficace que les stimulations rectangulaires standard. D'autre part, le second objectif de ce projet est de réaliser un étage de sortie à haute-tension entièrement intégré de manière à augmenter significativement l'excursion de tension à la sortie. Il est ainsi possible de stimuler les tissus à travers des interfaces électrode-tissus dont l'impédance est très élevée. Les deux circuits intégrés correspondants forment à eux deux un microstimulateur fonctionnel permettant des expérimentations *in vivo*.

Il a été montré que les impulsions exponentielles et demi-sinusoïdales générées concordent avec leur fonction idéale respective de manière satisfaisante. Seules les impulsions de courte durée présentent des distorsions plus importantes. Toutefois, leur effet sur l'efficacité des stimuli à exciter les neurones est encore inconnu. Il est important de rappeler que seul le générateur d'impulsions exponentielles a été fabriqué, la génération de demi-sinusoïdes ayant été validée uniquement en simulation. En ce qui concerne l'étage de sortie, celui-ci parvient avec succès à élever l'excursion de tension des stimuli à un niveau convenable tout en ayant une réponse linéaire.

La consommation de puissance requise pour la génération de ces nouveaux stimuli dépend de cer-

tains paramètres de stimulation. Dans le meilleur des cas, elle est du même ordre que la stimulation rectangulaire, soit environ 30 μW. Toute augmentation d'efficacité de ces stimuli se traduit alors directement en une diminution de la consommation du stimulateur. Cependant, dans les pires cas, la dissipation de puissance du générateur de stimuli en mode exponentiel et demi-sinusoïdal peut atteindre des valeurs atteignant respectivement jusqu'à 88,3 et 197,9 μW. Ces valeurs entraînent des contraintes importantes sur l'augmentation potentielle de l'efficacité de ces formes d'onde avant d'observer une diminution globale de la puissance consommée par le système complet.

Recommandations pour la suite du projet

Cette section énumère des recommandations concernant les prochaines étapes à effectuer à court ou moyen terme pour la réalisation prochaine d'un système implantable complet répondant aux objectifs de départ.

Malgré une consommation de puissance plus élevée que désirée, le stimulateur développé dans cet ouvrage est entièrement fonctionnel et permet la réalisation d'éventuelles expérimentations *in vitro* ou *in vivo* afin de valider les performances du stimulus exponentiel. Ces essais devraient être effectués en priorité, car ils sont essentiels à la poursuite du projet. Les résultats ainsi obtenus donneront des indications sur l'orientation que devra suivre le projet.

L'intégration des circuits proposés dans un module de stimulation complet supportant 16 canaux, tel qu'élaboré par l'équipe Polystim (Coulombe, 2007), représente un autre pas crucial dans le développement du stimulateur. Pour en arriver à ce point, plusieurs étapes préalables devront être réalisées. Les limites pratiques énumérées précédemment, comme l'instabilité de la fonction exponentielle générée, les impulsions transitoires du générateur de stimuli et le phénomène de thyristors parasites de l'étage de sortie, devront être corrigées. De même, des optimisations tant au niveau de la consommation de puissance que de la surface du générateur de stimuli sont nécessaires. En effet, selon l'architecture de Coulombe, le module de stimulation est fixé au dos d'une matrice de 4×4 microélectrodes mesurant environ 1.6 mm $\times$ 1.6 mm, ce qui correspond à une contrainte importante. Une architecture étagée pourrait être envisageable (Gosselin et al., 2009). Enfin, pour

ce qui est de l'étage de sortie, des optimisations sont requises afin d'améliorer l'efficacité de sa conversion de tension qui a été négligée dans ce mémoire. De plus, il est essentiel d'ajuster certains paramètres comme les capacités de pompage et de charge, ainsi que la fréquence d'horloge afin d'augmenter le courant de sortie pour supporter la majoration du nombre de canaux. Compte tenu de la variation importante de la demande en courant, une architecture de pompe de charge adaptative pourrait s'avèrer intéressante. Dans ce type de circuit, la fréquence de pompage est contrôlée en fonction du courant de charge de manière à optimiser l'efficacité de transfert de charge.

L'efficacité énergétique des formes de stimuli sur laquelle se base ce mémoire provient de résultats de simulation obtenus par Polystim (Robillard, 2008). Cette étude conclut que certaines formes d'onde, comme l'exponentielle croissante et la fraction de sinusoïde, dissipent moins d'énergie pour une même réponse des tissus biologiques. La méthodologie suivie dans ce travail consiste à appliquer des formes d'impulsions choisies arbitrairement en entrée d'un modèle biomorphique complexe de la couche 4 du cortex visuel primaire. Il est donc possible, voire probable, que des formes de stimuli n'ayant pas été considérées par Robillard présentent une efficacité supérieure aux impulsions retenues ici. Une approche analytique plus rigoureuse ayant comme objectif de déterminer le stimulus optimal permettrait d'obtenir des résultats plus intéressants. Parallèlement à cette analyse, le développement d'un dispositif permettant la génération précise de stimulation de forme arbitraire et entièrement programmable serait une avenue intéressante. Effectivement, un tel système permettrait d'effectuer des expérimentations *in vivo* afin de mesurer l'efficacité de stimuli paramétrables. Puisqu'il ne serait utilisé que pour des tests de validation, l'intégration d'un tel système devient inutile, ce qui allège les contraintes de conception.

Le stimulateur présenté dans le cadre de cet ouvrage supporte la stimulation de type biphasique, mais celle-ci est effectuée en boucle ouverte. Afin d'éviter le relâchement d'ions toxiques lors de réactions électrochimiques faradiques, les deux phases de la stimulation doivent être de charge équivalente, ce qui est généralement fait en portant une attention particulière à l'appariement des circuits complémentaires générant les courants positif et négatif. Une approche plus précise et donc plus sécuritaire serait de fermer la boucle en asservissant la génération de la seconde phase à l'aide d'une mesure de la charge injectée par la première phase. Des chercheurs se sont penchés sur cette idée pour des stimuli constants (Fang et al., 2007). Dans le cas d'impulsions exponentielles et

demi-sinusoïdales, l'implémentation de cette stratégie est toutefois moins triviale et constitue un défi intéressant.

RÉFÉRENCES

ARTHANSIRI, T. & KASEMSUWAN, V. (2006). Current-mode pseudo-exponential-control variable-gain amplifier using fourth-order Taylor's series approximation. *Electronics Letters*, *42*(7), 379–380.

AYOUB, A. E. (2007). *Mise en oeuvre de microsystèmes dédiés aux dispositifs implantables*. M.Sc.A., École Polytechnique de Montréal, Québec, Canada.

BAK, M., GIRVIN, J. P., HAMBRECHT, F. T., KUFTA, C. V., LOEB, G. E., & Schmidt, E. M. (1990). Visual sensations produced by intracortical microstimulation of the human occipital cortex. *Medical & Biological Engineering & Computing*, *28*(3), 257–259.

BAKER, R. J. (2005). *CMOS circuit design, layout, and simulation* (2e éd.). IEEE Press. Hoboken, NJ : Wiley-Interscience.

BAWA, G. & GHOVANLOO, M. (2008). Active high power conversion efficiency rectifier with built-in dual-mode back telemetry in standard CMOS technology. *IEEE Transactions on Biomedical Circuits and Systems*, *2*(3), 184–192.

BLOCH, M., LAUTERBAUCH, C., & WEBER, W. (1998). High efficiency charge pump circuit for negative high voltage generation at 2 V supply voltage. *Proceedings of the 24th ESSCIRC European Solid-State Circuits Conference, 1998.* , (pp 100–103).

BOYER, S., SAWAN, M., ABDEL-GAWAD, M., ROBIN, S., & ELHILALI, M. (2000). Implantable selective stimulator to improve bladder voiding : design and chronic experiments in dogs. *IEEE Transactions on Rehability Engineering* , *8*(4), 464–470.

BRADLEY, D. C., TROYK, P. R., BERG, J. A., BAK, M., COGAN, S., ERICKSON, R. et al (2005). Visuotopic Mapping Through a Multichannel Stimulating Implant in Primate V1. *Journal of Neurophysiology*, *93*(3), 1659–1670.

BRINDLEY, G. S. & LEWIN, W. S. (1968). The sensations produced by electrical stimulation of the visual cortex. *The Journal of Physiology*, *196*(2), 479–493.

BUFFONI, L., COULOMBE, J., & SAWAN, M. (2003). An image processing system dedicated to cortical visual stimulators. *Proceeding of the CCECE 2003 Canadian Conference on Electrical and Computer Engineering* (Vol. 3, pp. 1497–1500).

CAMPBELL, N. A. (1993). *Biologie* (3e éd.). The Benjamin/Cummings Publishing Compagny Inc.

CHANG, C.-C. & LIU, S.-I. (2000). Pseudo-exponential function for MOSFETs in saturation. *IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing*, *47*(11), 1318–1321.

CHANG, L.-K. & HU, C.-H. (2006). High efficiency MOS charge pumps based on exponential-gain structure with pumping gain increase circuits. *IEEE Transactions on Power Electronics*, *21*(3), 826–831.

CHEBLI, R. & SAWAN, M. (2007). Fully Integrated High-Voltage Front-End Interface for Ultrasonic Sensing Applications. *IEEE Transactions on Circuits and Systems I : Regular Papers*, *54*(1), 179–190.

COULOMBE, J. (2007). *Proposition d'un microsystème implantable dédié à la stimulation du cortex visuel.* Ph.D., École Polytechnique de Montréal, Québec, Canada.

COULOMBE, J., BUFFONI, L.-X., & SAWAN, M. (2002). A mixed-signal IC for multiple cortical stimulation strategies. *Proceedings of the 45th MWSCAS Midwest Symposium on Circuits and Systems, 2002*, (Vol. 2, pp. 250–253), Tulsa, OK. IEEE.

COULOMBE, J., HU, Y., GERVAIS, J.-F., & SAWAN, M. (2004). An implant for a visual cortical stimulator. *CDEN Biomimetics Symposium.*

COULOMBE, J., SAWAN, M., & GERVAIS, J. F. (2007). A highly flexible system for microstimulation of the visual cortex : design and implementation. *IEEE Transactions on Biomedical Circuits and Systems*, *1*(4), 258–269.

CRAMPON, M. A. (1999). *Conception et réalisation d'électrodes neuronales dédiées à des stimulateurs électroniques implantables.* M.Sc.A., École Polytechnique de Montréal, Québec, Canada.

DALSA SEMICONDUCTOR INC. (2005). *Design Rules 0.8um 5V/20V Process* (IDS-0072, fifth release). Bromont, Québec, Canada.

DE LA CRUZ-BLAS, C. A. & LOPEZ-MARTIN, A. (2006). Novel low-power high-dB range CMOS pseudo-exponential cells. *ETRI Journal*, *28*(6), 732–738.

DOBELLE, W. H. & MLADEJOVSKY, M. J. (1974). Phosphenes produced by electrical stimulation of human occipital cortex and their application to the development of a prosthesis for the blind. *Journal of Physiology*, *243*, 553–576.

DOMMEL, N. B., WONG, Y. T., LEHMANN, T., DODDS, C. W., LOVELL, N. H. & SUANING, G. J. (2009). A CMOS retinal neurostimulator capable of focussed, simultaneous stimulation. *Journal of Neural Engineering*, *6*(3), 10 pp.

DUONG, Q.-H., DUONG, H.-N., NGUYEN, T.-K., & LEE, S.-G. (2004a). All CMOS current-mode exponential function generator. *Proceedings of the 6th International Conference on Advanced Communication Technology, 2004*, (Vol. 1, pp. 528–531).

DUONG, Q.-H., NGUYEN, T.-K., & LEE, S.-G. (2004b). CMOS exponential current-to-voltage circuit based on newly proposed approximation method. *Proceedings of the 2004 ISCAS IEEE International Symposium on Circuits and Systems*, (Vol. 2, pp. 865–868). IEEE.

ETHIER, S., SAWAN, M., ABOULHAMID, E. M., & EL-GAMAL, M. (2009). A $\pm$ 9 V Fully Integrated Electrode Driver for High-Impedance Microstimulation. *Proceedings of the 52nd MWSCAS Mid-West Symposium on Cicuits and Systems, 2009*, (pp. 192–195). IEEE.

ETHIER, S., SAWAN, M., & EL-GAMAL, M. (2010). A Novel Energy-Efficient Stimuli Generator for Very-High Impedance Intradortical Microstimulation. À être publié pour *ISCAS IEEE Internation Symposium on Circuits and Systems, 2010*. IEEE.

ETHIER, S., & SAWAN, M. (2010). Exponential Pulse Generation for Efficient Very High-Impedance Multisite Stimulation. Soumis à *IEEE Transactions on Biomedical Circuits and System*, juin 2010.

FANG X., WILLS, J., GRANACKI, J., LACOSS, J., ARAKELIAN, A., & WEILAND, J. (2007). Novel Charge-Metering Stimulus Amplifier for Biomimetic Implantable Prosthesis. *Proceedings of the 2007 ISCAS IEEE International Symposium on Circuits and Systems*, pp 569–572. IEEE.

FERNANDEZ, E., PELAYO, F. J., ROMERO, S., BONGARD, M., MARIN, C., ALFARO, A., & Merabet, L. (2005). Development of a cortical visual neuroprosthesis for the blind : the relevance of neuroplasticity. *Journal of Neural Engineering*, *2*(4), R1–R12.

GHOVANLOO, M. (2006). Switched-capacitor based implantable low-power wireless microstimulating systems. *Proceedings of the 2006 ISCAS IEEE International Symposium on Circuits and Systems*, (pp 2197–2200). IEEE.

GHOVANLOO, M. & NAJAFI, K. (2005). A compact large Voltage-compliance high output-impedance programmable current source for implantable microstimulators. *IEEE Transactions on Biomedical Engineering*, *52*(1), 97–105.

GHOVANLOO, M. & NAJAFI, K. (2007). A wireless implantable multichannel microstimulating system-on-a-chip with modular architecture. *IEEE Transactions on Neural Systems and Rehabilitation Engineering*, *15*(3), 449–457.

GHOVANLOO, M., WISE, K. D., & NAJAFI, K. (2003). Towards a button-sized 1024-site wireless cortical microstimulating array. *Proceedings of the 1st International IEEE EMBS Conference on Neural Engineering, 2003*, (pp 138–141), Piscataway, NJ, USA. IEEE.

GILBERT, B. (1977). Circuits for the precise synthesis of the sine function. *Electronics Letters*, *13*(17), 506–508.

GILBERT, B. (1982). A monolithic microsystem for analog synthesis of trigonometric functions and their inverses. *IEEE Journal of Solid-State Circuits*, *17*(6), 1179–1191.

GOSSELIN, B., AYOUB, A.E., ROY, J.-F., SAWAN, M., LEPORE, F., CHAUDHURI, A. et al. (2009). A Mixed-Signal Multichip Neural Recording Interface With Bandwidth Reduction. *IEEE Transactions on Biomedical Circuits and Systems*, *3*(3), 129–141.

GULRAJANI, R. M. (1998). *Bioelectricity and biomagnetism* (1re éd.). John Wiley & Sons.

GUNALAN, K., WARREN, D. J., PERRY, J. D., NORMANN, R. A., & CLARK, G. A. (2009). An automated system for measuring tip impedance and among-electrode shunting in high-electrode count microelectrode arrays. *Journal of Neuroscience Methods*, *178*(2), 263–269.

HASTINGS, R. A. (2006). *The art of analog layout* (2e éd.). Upper Saddle River, NJ : Pearson Prentice Hall.

HOUSE, P. A., MACDONALD, J. D., TRESCO, P. A., and NORMANN, R. A. (2006). Acute microelectrode array implantation into human neocortex : preliminary technique and histological considerations. *Neurosurgical focus*, *20*(5).

HUANG, W. C., CHENG, J. C., & LIOU, P. C. (2008). A Charge Pump Circuit — Cascading High-Voltage Clock Generator. *IEEE International Workshop on Electronic Design, Test and Applications*, *0*, 332–337.

ISHIZUKA, O., TANG, Z., & MATSUMOTO, H. (1991). MOS sine function generator using exponential-law technique. *Electronics Letters*, *27*(21), 1937–1939.

JEZERNIK, S. & MORARI, M. (2005). Energy-optimal electrical excitation of nerve fibers. *IEEE Transactions on Biomedical Engineering*, *52*(4), 740–743.

JOHNS, D. A. & MARTIN, K. (1997). *Analog integrated circuit design* (1re éd.). Toronto : John Wiley & Sons.

KELLY, R. C., SMITH, M. A., SAMONDS, J. M., KOHN, A., BONDS, A. B., MOVSHON, J. A. et al. (2007). Comparison of Recordings from Microelectrode Arrays and Single Electrodes in the Visual Cortex. *Journal of Neuroscience*, *27*(2), 261–264.

KIM, S., TATHIREDDY, P., NORMANN, R. A., & SOLZBACHER, F. (2007). Thermal Impact of an Active 3-D Microelectrode Array Implanted in the Brain. *IEEE Transactions on Neural Systems and Rehabilitation Engineering*, *15*(41), 493–501.

KUMNGERN, M., CHANWUTITUM, J., & DEJHAN, K. (2008). Simple CMOS current-mode exponential function generator circuit. *Proceedings of the 5th ECTI-CON International*

Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, 2008, (Vol. 2, pp. 709–712).

LAAZIRI, Y. (2005). *Étude, modélisation et design d'une interface dédiée à la caractérisation du contact électrode-tissu nerveux*. M.Sc.A., École Polytechnique de Montréal, Québec, Canada.

LIN, H. & CHEN, N.-H. (2001). New four-phase generation circuits for low-voltage charge pumps. *Proceedings of the 2001 ISCAS IEEE International Symposium on Circuits and Systems* (Vol. 1, pp. 504–507). IEEE.

LIU, W. & LIU, S.-I. (2003). CMOS exponential function generator. *Electronics Letters*, *39*(1), 1–2.

LIU, W., LIU, S.-I., & WEI, S.-K. (2005). CMOS differential-mode exponential voltage-to-current converter. *Analog Integrated Circuits and Signal Processing*, *45*(2), 163–168.

LIU, X., DEMOSTHENOUS, A., & DONALDSON, N. (2008). An integrated implantable stimulator that is fail-safe without off-chip blocking-capacitors. *IEEE Transactions on Biomedical Circuits and Systems*, *2*(3),231–244.

McGILL UNIVERSITY. *Le cerveau à tous les niveaux !*. McGill University. Consulté le 10 novembre 2009, tiré de http ://lecerveau.mcgill.ca

MERRILL, D. R., BIKSON, M., & JEFFERYS, J. G. R. (2005). Electrical stimulation of excitable tissue : design of efficacious and safe protocols. *Journal of Neuroscience Methods*, *141*(2), 171-198.

NADEAU, P. & SAWAN, M. (2006). A Flexible High Voltage Biphasic Current-Controlled Stimulator. *Proceedings of the 2006 BioCAS Conference on Biomedical Circuits and Systems*, (pp. 206–209). IEEE.

NORMANN, R. A., MAYNARD, E. M., ROUSCHE, P. J., & WARREN, D. J. (1999). A neural interface for a cortical vision prosthesis. *Vision Research*, *39*(15), 2577–2587.

ORGANISATION MONDIALE DE LA SANTÉ. (2009). *Ampleur et causes des déficiences visuelles.* Organisation Mondiale de la Santé. Consulté le 9 novembre 2009, tiré de http ://www.who.int/mediacentre/ factsheets/fs282/fr/

ORTMANNS, M., ROCKE, A., GEHRKE, M., & TIEDTKE, H.-J. (2007). A 232-channel epiretinal stimulator ASIC. *IEEE Journal of Solid State Circuits*, *42*(12), 2946–2959.

PARK, J.-Y. & CHUNG, Y. (2007). A low-voltage charge pump circuit with high pumping efficiency in standard CMOS logic process. *Proceedings of the 2007 EDSSC IEEE Conference on Electronics Devices and Solid-State Circuits*, (pp. 317–320). IEEE.

PELLICONI, R., IEZZI, D., BARONI, A., PASOTTI, M., & ROLANDI, P. (2001). Power efficient charge pump in deep submicron standard CMOS technology. *Proceedings of the 27th ESSCIRC European Solid-State Circuits Conference, 2001*, (pp. 100–103), Villach, Austria. Frontier Group.

PENGWON, K. & LEELARASMEE, E. (2008). A quadrature generator based on CMOS triangular-to-sine/cosine converter with 1/4 frequency output. *Proceedings of the 4th International Conference on Circuits and Systems for Communications, 2008*, (pp. 319–322), Piscataway, NJ, USA.

PESSATTI, M. P. & DOS REIS FILHO, C. A. (2002). CMOS analog sine function generator using lateral-PNP bipolar transistors. *Proceedings of the 4th IEEE International Caracas Conference on Devices, Circuits and Systems.*

PIGEON, S., MEUNIER, M., SAWAN, M., & MARTEL, S. (2003). Design and fabrication of a microelectrode array dedicated for cortical electrical stimulation. *Proceedings of the CCECE Canadian Conference on Electrical and Computer Engineering, 2003*, (Vol. 2, pp. 813–816), Montreal, QC, Canada. IEEE.

PIGEON, S. (2004). *Conception et fabrication d'une matrice de microélectrodes corticales implantables.* M.Sc.A., École Polytechnique de Montréal, Québec, Canada.

PYLARINOS, L. Charge pumps : An overview. Consulté le 23 février 2008, tiré de http ://code.assembla.com/uwire_roboracing/subversion/node/blob/Misc%20Documents /charge-pumps.pdf.

RACAPE, E. & DAGA, J.-M. (2005). A PMOS-switch based charge pump, allowing lost cost implementation on a CMOS standard process. *Proceedings of the 31st ESSCIRC European Solid-State Circuits Conference, 2005*, (pp 77–80), Grenoble, France. IEEE.

ROBILLARD, C. (2008). Analyse et identification des paramètres des stimuli appliquées à l'excitation du cortex visuel primaire. M.Sc.A., École Polytechnique de Montréal.

RODGER, D., LI, W., AMERI, H., RAY, A., WEILAND, J., HUMAYUN, M., & al. (2006). Flexible Parylene-based Microelectrode Technology for Intraocular Retinal Prostheses. *Proceedings of the 1st NEMS IEEE International Conference on Nano/Micro Engineered and Molecular Systems, 2006.*, pp. 743–746. IEEE.

ROUSCHE, P. J. & NORMANN, R. A. (1999). Chronic intracortical microstimulation (ICMS) of cat sensory cortex using the Utah intracortical electrode array. *IEEE Transactions on Rehabilitation Engineering*, *7*(1), 56–68.

SAHIN, M. & TIE, Y. (2007). Non-rectangular waveforms for neural stimulation with practical electrodes. *Journal of Neural Engineering*, *4*(3), 227–233.

SAWAN, M., TRÉPANIER, A., TRÉPANIER, J.-L., AUDET, Y., & GHANNOUM, R. (2006). A new CMOS multimode digital pixel sensor dedicated to an implantable visual cortical stimulator. *Analog Integrated Circuits and Signal Processing*, *49*(2), 187–197.

SCHMIDT, E. M., BAK, M. J., HAMBRECHT, F. T., KUFTA, C. V., O'ROURKE, D. K., & Vallabhanath, P. (1996). Feasibility of a visual prosthesis for the blind based on intracortical micro stimulation of the visual cortex. *Brain*, *119*(2), 507–522.

SEDRA, A. S. & SMITH, K. C. (2004). *Microelectronics circuits (5e éd.).* Oxford University Press.

SHIN, J., CHUNG, I.-Y., PARK, Y. J., & MIN, H. S. (2000). A new charge pump without degradation in threshold voltage due to body effect. *IEEE Journal of Solid-State Circuits*, *35*(8), 1227–1230.

SHIRE, D., KELLY, S., CHEN, J., DOYLE, P., GINGERICH, M., COGAN, S., et al. (2009). Development and implantation of a minimally invasive wireless subretinal neurostimulator. *IEEE Transactions on Biomedical Engineering*, *56*(10), 2502–2511.

SIMPSON, J. & GHOVANLOO, M. (2007). An experimental study of voltage, current, and charge controlled stimulation front-end circuitry. *Proceedings of the 2007 ISCAS IEEE International Symposium on Circuits and Systems*, (pp. 325–328), New Orleans, LA. IEEE.

SKARPAAS, T. L. & MORRELL, M. J. (2009). Intracranial Stimulation Therapy for Epilepsy. *Neurotherapeutics*, *6*(2), 238–243.

SONG, M., LEE, H., & SONG, W. (2005). A Fully Integrated Current-Steering 10-b CMOS D/A Converter with a Self-Calibrated Current Bias Circuit. *Analog Integrated Circuits and Signal Processing*, *44*, 251–259.

SRIVASTAVA, N. R., TROYK, P. R., TOWLE, V. L., CURRY, D., SCHMIDT, E., KUFTA, C., et al. (2007). Estimating phosphene maps for psychophysical experiments used in testing a cortical visual prosthesis device. *Proceedings of the 3rd International IEEE EMBS Conference on Neural Engineering*, (pp. 130–133), Kohala Coast, Hawaii. IEEE.

STATEMASTER. *Encyclopedia : Neuronal.* StateMaster. Consulté le 9 novembre 2009, tiré de http ://www.statemaster.com/encyclopedia/Neuronal

TROYK, P. R. *Neuroprosthetic Research Laboratory*. Illinois Institute of Technology. Consulté le 30 novembre 2009, tiré de http ://neural.iit.edu/index.htm

TROYK, P. R., AGNEW, W., BAK, M., BERG, J., BRADLEY, D., BULLARA, L., et al. (2002). Multichannel cortical stimulation for restoration of vision. *Proceedings of the Second Joint EMBS-BMES Conference. 2002 24th Annual International Conference of the Engineering in Medicine and Biology Society. Annual Fall Meeting of the Biomedical Engineering Society*, (Vol. 3, pp. 2045–2046), Houston, TX. IEEE.

TROYK, P. R., DETLEFSEN, D. E. A., & DEMICHELE, G. A. D. (2006). A Multifunctional Neural Electrode Stimulation ASIC using NeuroTalk^{TM}Interface. *Proceedings of the 28th IEEE EMBS Annual International Conference*, (pp. 2994–2997), New York City, USA. IEEE.

VERAART, C., RAFTOPOULOS, C., MORTIMER, J. T., DELBEKE, J., PINS, D., MICHAUX, G., et al. (1998). Visual sensations produced by optic nerve stimulation using an implanted self-sizing spiral cuff electrode. *Brain Research*, *813*(1), 181–186.

VERAART, C., WANET-DEFALQUE, M.-C., GÉRARD, B., VANLIERDE, A., & DELBEKE, J. (2003). Pattern Recognition with the Optic Nerve Visual Prosthesis. *Artificial Organs*, *27*(11), 996–1004.

VITTOZ, E. A. (2006). Analog Circuits in Weak Inversion. *Sub-threshold Design for Ultra Low-Power Systems* (pp. 147–166). Springer US.

VLASSIS, S. (2001). CMOS current-mode pseudo-exponential function circuit. *Electronics Letters*, *37*(8), 471–472.

WEILAND, J. D., FINK, W., HUMAYUN, M. S., LIU, W., LI, W., SIVAPRAKASAM, M., et al. (2008). Systems design of a high resolution retinal prosthesis. *Technical Digest of the IEDM IEEE International Electron Devices Meeting, 2008*, (pp.), Piscataway, NJ, USA. IEEE.

WILSON, B. S. & DORMAN, M. F. (2008). Cochlear implants : A remarkable past and a brilliant future. *Hearing Research*, *242*(1-2), 3–21.

WU, J.-T. & CHANG, K.-L. (1998). MOS charge pumps for low-voltage operation. *IEEE Journal of Solid-State Circuits*, *33*(4), 592–597.

YAN, N. & MIN, H. (2005). A High Efficiency All-PMOS Charge Pump for Low-Voltage Operations. *Proceedings of the 2005 Asian Solid-State Circuits Conference*, (pp. 361–364).

YAMAZOE, T., YAMASAKI, E., OODAIRA, N., & TERASAWA, M. (2005). A charge pump without body effect that generates a positive or negative high voltage. *Electronics and Communications in Japan (Part II : Electronics)*, *88*(3), 19–26.

YAO, Y., GULARI, M. N., WILER, J. A., & WISE, K. D. (2007). A microassembled low-profile three-dimensional microelectrode array for neural prosthesis applications. *Journal of Microelectromechanical Systems*, *16*(4), 977–988.

ANNEXE I

SCHÉMAS ET DESSINS DES MASQUES DES CIRCUITS DU GÉNÉRATEUR DE STIMULI (ICFPMSTM)

I.1 Vue d'ensemble de la puce

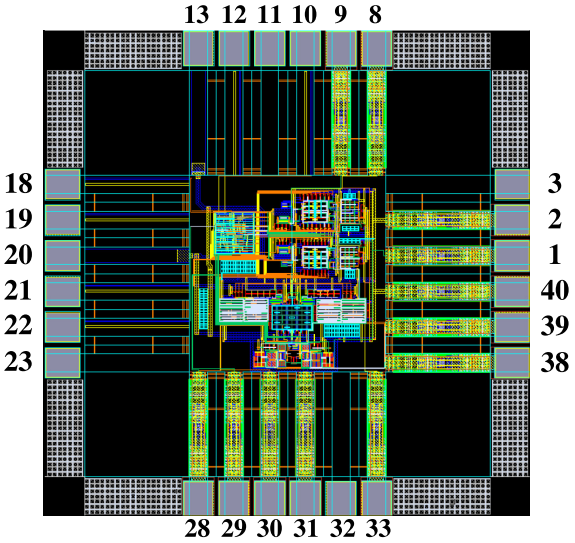


FIGURE I.1: Dessin des masques du générateur de stimuli ICFPMSTM.

TABLEAU I.1: Assignation des broches d'entrée et sortie de la puce ICFPMSTM.

No broche	Type	Signal	No broche	Type	Signal
1	sortie	I_{STIM_OUT}	21	entrée	CLK
2	alim	V_{DDA} (3,3V)	22	entrée	EN
3	alim.	V_{SS_RING} (0V)	23	alim.	V_{SS_RING} (0V)
8	entrée	I_{REF_N}	28	entrée	$V_{BIAS_DAC_P}$
9	entrée	$V_{BIAS_DAC_N}$	29	entrée	I_{REF_P}
10	entrée	EN_OUT	30	entrée	$V_{BIAS_RAMP_P}$
11	alim.	V_{DD_RING} (3,3V)	31	alim.	GND (0V)
12	entrée	DATA	32	alim.	V_{DD_RING} (3,3V)
13	alim.	V_{DD} (1,8V)	33	entrée	$V_{BIAS_RAMP_N}$
18	entrée	EN_SHIFT	38	entrée	V_{CAP_MAX}
19	entrée	SRST_N	39	entrée	V_{CAP_MIN}
20	alim.	GND (0V)	40	alim.	V_{DDA} (3,3V)

I.2 Contrôleur de stimulation

I.2.1 Code VHDL

```
-------------------------------------------------------------------------------
-- Projet:      Stimulateur intra-cortical
-- Fichier:     ctrl_exp_sin_gen.vhd
-- Auteur:      Sebastien Ethier
-- Date:        2009-07-28
-------------------------------------------------------------------------------
-- Description: Controleur pour DAC et generateur exponentiel et sinusoidal
-------------------------------------------------------------------------------
-- Revision:
-- Date         Version   Description
-- 2009-07-28   1.0       Creation du fichier
-------------------------------------------------------------------------------
-- Copyright (c) 2009 Ecole Polytechnique de Montreal.
-------------------------------------------------------------------------------
library ieee;
use ieee.std_logic_1164.all;

entity ctrl_exp_sin_gen is
   port (
         clk           : in  std_logic;   -- Horloge
         srst_n        : in  std_logic;   -- Reset synchrone actif-bas
         en_shift      : in  std_logic;   -- Activation decalage
         en_out        : in  std_logic;   -- Activation des sorties
         en            : in  std_logic;   -- Activation du generateur
         data          : in  std_logic;   -- Donnee serielle

         -- Selection de la forme d'onde (00->rect, 01->exp, 10->sin)
         sel_wave      : out std_logic_vector( 1 downto 0);
         en_dac_p      : out std_logic;   -- Activation du DAC P (courant Iref pour range)
         en_ramp_p     : out std_logic;   -- Activation de la rampe descendante
         rst_cap_p     : out std_logic;   -- Reinitialisation de C (3.3V)
         en_rect_exp_p : out std_logic;   -- Activation d'une onde rect ou exp P
         en_sin_p      : out std_logic;   -- Activation d'une onde sin P
         en_gen_p      : out std_logic;   -- Activation du generateur P
         en_dac_n      : out std_logic;   -- Activation du DAC N (courant Iref pour range)
         en_ramp_n     : out std_logic;   -- Activation de la rampe montante
         rst_cap_n     : out std_logic;   -- Reinitialisation de C (0V)
         en_rect_exp_n : out std_logic;   -- Activation d'une onde rect ou exp N
         en_sin_n      : out std_logic;   -- Activation d'une onde sin N
         en_gen_n      : out std_logic;   -- Activation du generateur N

          -- Intervalle exp binaire (2 bits)
         range_mir     : out std_logic_vector( 1 downto 0);

         -- Intervalle DAC thermometre (3 bits)
         range_dac     : out std_logic_vector( 2 downto 0);

         -- Amplitude thermometre (16 bits)
         amp_exp_dac   : out std_logic_vector(15 downto 0);

         -- Courant pour ramp gen thermometre (3 bits)
         range_ramp    : out std_logic_vector( 2 downto 0);

         -- Capacite pour ramp gen binaire (4 bits)
         cap_ramp      : out std_logic_vector( 3 downto 0) );
end ctrl_exp_sin_gen;

architecture rtl of ctrl_exp_sin_gen is
```

```
   -- Protocole de communication seriel (MSB first)
   -- Bit |            14:13         |       12      | 11:10 | 9:6 |     5:4      |    3:0   |
   -- Def |        Forme d'onde      |    Polarite   | Range | Amp | Courant ramp | Cap ramp |
   --     | 00->rect,01->exp,10->sin | 0->(+),1->(-) |  --   | --  |      --      |    --    |
   signal data_reg : std_logic_vector(14 downto 0);  -- Donnee parallelisee

   -- Signaux intermediaires
   signal wave_pol        : std_logic_vector( 2 downto 0);
   signal i_sel_wave      : std_logic_vector( 1 downto 0);
   signal i_polar         : std_logic;
   signal i_en_dac_p      : std_logic;
   signal i_en_ramp_p     : std_logic;
   signal i_rst_cap_p     : std_logic;
   signal i_en_gen_p      : std_logic;
   signal i_en_rect_exp_p : std_logic;
   signal i_en_sin_p      : std_logic;
   signal i_en_dac_n      : std_logic;
   signal i_en_ramp_n     : std_logic;
   signal i_rst_cap_n     : std_logic;
   signal i_en_gen_n      : std_logic;
   signal i_en_rect_exp_n : std_logic;
   signal i_en_sin_n      : std_logic;
   signal i_range_mir     : std_logic_vector( 1 downto 0);
   signal i_range_dac     : std_logic_vector( 2 downto 0);
   signal i_amp_exp_dac   : std_logic_vector(15 downto 0);
   signal i_range_ramp    : std_logic_vector( 2 downto 0);
   signal i_cap_ramp      : std_logic_vector( 3 downto 0);

begin

   -- Registre a decalage (decalage vers la gauche)
   XSHIFT_REG: process(clk)
   begin
      if (clk'event and clk = '1') then
         if (srst_n = '0') then
            data_reg <= (others => '0');
         elsif (en_shift = '1') then
            data_reg(14 downto 1) <= data_reg(13 downto 0);
            data_reg(0) <= data;
         end if;
      end if;
   end process XSHIFT_REG;

   -- Intervalle exp encode (2 bits)
   i_range_mir <= data_reg(11 downto 10);

   -- Intervalle DAC decode (3 bits)
   i_range_dac(0) <= '1' when (data_reg(11 downto 10) > "00") else
                     '0';
   i_range_dac(1) <= '1' when (data_reg(11 downto 10) > "01") else
                     '0';
   i_range_dac(2) <= '1' when (data_reg(11 downto 10) > "10") else
                     '0';

   -- Amplitude exponentielle/DAC decodee (16 bits)
   i_amp_exp_dac(0)  <= en_out;
   i_amp_exp_dac(1)  <= '1' when (data_reg(9 downto 6) > "0000") else
                        '0';
   i_amp_exp_dac(2)  <= '1' when (data_reg(9 downto 6) > "0001") else
                        '0';
   i_amp_exp_dac(3)  <= '1' when (data_reg(9 downto 6) > "0010") else
                        '0';
   i_amp_exp_dac(4)  <= '1' when (data_reg(9 downto 6) > "0011") else
                        '0';
   i_amp_exp_dac(5)  <= '1' when (data_reg(9 downto 6) > "0100") else
                        '0';
   i_amp_exp_dac(6)  <= '1' when (data_reg(9 downto 6) > "0101") else
```

```
                    '0';
i_amp_exp_dac(7)  <= '1' when (data_reg(9 downto 6) > "0110") else
                    '0';
i_amp_exp_dac(8)  <= '1' when (data_reg(9 downto 6) > "0111") else
                    '0';
i_amp_exp_dac(9)  <= '1' when (data_reg(9 downto 6) > "1000") else
                    '0';
i_amp_exp_dac(10) <= '1' when (data_reg(9 downto 6) > "1001") else
                    '0';
i_amp_exp_dac(11) <= '1' when (data_reg(9 downto 6) > "1010") else
                    '0';
i_amp_exp_dac(12) <= '1' when (data_reg(9 downto 6) > "1011") else
                    '0';
i_amp_exp_dac(13) <= '1' when (data_reg(9 downto 6) > "1100") else
                    '0';
i_amp_exp_dac(14) <= '1' when (data_reg(9 downto 6) > "1101") else
                    '0';
i_amp_exp_dac(15) <= '1' when (data_reg(9 downto 6) = "1111") else
                    '0';

-- Courant pour le ramp gen
i_range_ramp(0) <= '1' when (data_reg(5 downto 4) > "00") else
                   '0';
i_range_ramp(1) <= '1' when (data_reg(5 downto 4) > "01") else
                   '0';
i_range_ramp(2) <= '1' when (data_reg(5 downto 4) > "10") else
                   '0';

-- Capacite du ramp gen
i_cap_ramp <= data_reg(3 downto 0);


-- Registre des parametres
XREG_PARAM: process(clk)
begin
   if (clk'event and clk = '1') then
      if (srst_n = '0') then
         i_sel_wave     <= (others => '0');
         i_polar        <= '0';
         range_mir      <= (others => '0');
         range_dac      <= (others => '0');
         amp_exp_dac    <= (others => '0');
         range_ramp     <= (others => '0');
         cap_ramp       <= (others => '0');
      elsif (en_out = '1') then
         i_sel_wave     <= data_reg(14 downto 13);
         i_polar        <= data_reg(12);
         range_mir      <= i_range_mir;
         range_dac      <= i_range_dac;
         amp_exp_dac    <= i_amp_exp_dac;
         range_ramp     <= i_range_ramp;
         cap_ramp       <= i_cap_ramp;
      end if;
   end if;
end process XREG_PARAM;

-- Signaux de controle
sel_wave <= i_sel_wave;
wave_pol <= i_polar & i_sel_wave;

XCTRL: process(wave_pol, en)
begin
   case wave_pol is
      when "000" =>   -- Rect P
         i_en_dac_p      <= en;
         i_en_ramp_p     <= '0';
         i_rst_cap_p     <= '0';
         i_en_gen_p      <= en;
```

```
   i_en_rect_exp_p <= en;
   i_en_sin_p      <= '0';
   i_en_dac_n      <= '0';
   i_en_ramp_n     <= '0';
   i_rst_cap_n     <= '0';
   i_en_gen_n      <= '0';
   i_en_rect_exp_n <= '0';
   i_en_sin_n      <= '0';

when "001" =>   -- Exp P
   i_en_dac_p      <= en;
   i_en_ramp_p     <= '0';
   i_rst_cap_p     <= '0';
   i_en_gen_p      <= '0';
   i_en_rect_exp_p <= '0';
   i_en_sin_p      <= '0';
   i_en_dac_n      <= '0';
   i_en_ramp_n     <= en;
   i_rst_cap_n     <= not(en);
   i_en_gen_n      <= en;
   i_en_rect_exp_n <= en;
   i_en_sin_n      <= '0';

when "010" =>   -- Sin P
   i_en_dac_p      <= en;
   i_en_ramp_p     <= '0';
   i_rst_cap_p     <= '0';
   i_en_gen_p      <= en;
   i_en_rect_exp_p <= '0';
   i_en_sin_p      <= en;
   i_en_dac_n      <= '0';
   i_en_ramp_n     <= en;
   i_rst_cap_n     <= not(en);
   i_en_gen_n      <= '0';
   i_en_rect_exp_n <= '0';
   i_en_sin_n      <= '0';

when "100" =>   -- Rect N
   i_en_dac_p      <= '0';
   i_en_ramp_p     <= '0';
   i_rst_cap_p     <= '0';
   i_en_gen_p      <= '0';
   i_en_rect_exp_p <= '0';
   i_en_sin_p      <= '0';
   i_en_dac_n      <= en;
   i_en_ramp_n     <= '0';
   i_rst_cap_n     <= '0';
   i_en_gen_n      <= en;
   i_en_rect_exp_n <= en;
   i_en_sin_n      <= '0';

when "101" =>   -- Exp N
   i_en_dac_p      <= '0';
   i_en_ramp_p     <= en;
   i_rst_cap_p     <= not(en);
   i_en_gen_p      <= en;
   i_en_rect_exp_p <= en;
   i_en_sin_p      <= '0';
   i_en_dac_n      <= en;
   i_en_ramp_n     <= '0';
   i_rst_cap_n     <= '0';
   i_en_gen_n      <= '0';
   i_en_rect_exp_n <= '0';
   i_en_sin_n      <= '0';

when "110" =>   -- Sin N
   i_en_dac_p      <= '0';
   i_en_ramp_p     <= en;
```

```
            i_rst_cap_p     <= not(en);
            i_en_gen_p      <= '0';
            i_en_rect_exp_p <= '0';
            i_en_sin_p      <= '0';
            i_en_dac_n      <= en;
            i_en_ramp_n     <= '0';
            i_rst_cap_n     <= '0';
            i_en_gen_n      <= en;
            i_en_rect_exp_n <= '0';
            i_en_sin_n      <= en;

         when others =>  -- Forme d'onde invalide
            i_en_dac_p      <= '0';
            i_en_ramp_p     <= '0';
            i_rst_cap_p     <= '0';
            i_en_gen_p      <= '0';
            i_en_rect_exp_p <= '0';
            i_en_sin_p      <= '0';
            i_en_dac_n      <= '0';
            i_en_ramp_n     <= '0';
            i_rst_cap_n     <= '0';
            i_en_gen_n      <= '0';
            i_en_rect_exp_n <= '0';
            i_en_sin_n      <= '0';

      end case;
   end process XCTRL;


   -- Registre de sortie
   XREG_OUT: process(clk)
   begin
      if (clk'event and clk = '1') then
         if (srst_n = '0') then
            en_dac_p      <= '0';
            en_ramp_p     <= '0';
            rst_cap_p     <= '0';
            en_rect_exp_p <= '0';
            en_sin_p      <= '0';
            en_gen_p      <= '0';
            en_dac_n      <= '0';
            en_ramp_n     <= '0';
            rst_cap_n     <= '0';
            en_rect_exp_n <= '0';
            en_sin_n      <= '0';
            en_gen_n      <= '0';
         else
            en_dac_p      <= i_en_dac_p;
            en_ramp_p     <= i_en_ramp_p;
            rst_cap_p     <= i_rst_cap_p;
            en_rect_exp_p <= i_en_rect_exp_p;
            en_sin_p      <= i_en_sin_p;
            en_gen_p      <= i_en_gen_p;
            en_dac_n      <= i_en_dac_n;
            en_ramp_n     <= i_en_ramp_n;
            rst_cap_n     <= i_rst_cap_n;
            en_rect_exp_n <= i_en_rect_exp_n;
            en_sin_n      <= i_en_sin_n;
            en_gen_n      <= i_en_gen_n;
         end if;
      end if;
   end process XREG_OUT;

end rtl;
```

I.2.2 Dessin des masques généré automatiquement

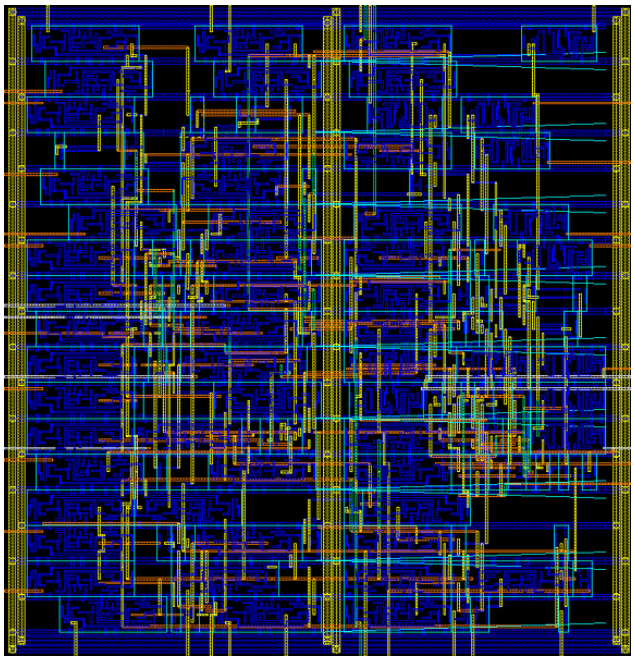


FIGURE I.2: Dessin des masques généré automatiquement du contrôleur de stimulation.

TABLEAU I.2: Sommaire des cellules standard (librarie Artisan) composant le contrôleur de stimulation.

Cellule	Description	Nombre
INVX1	Inverseur (1×)	19
NOR2X1	NON-OU à 2 entrées (1×)	10
NOR2BX1	NON-OU à 2 entrées dont 1 inversé (1×)	1
NAND2X1	NON-ET à 2 entrées (1×)	15
NAND2BX1	NON-ET à 2 entrées dont 1 inversée (1×)	1
NAND3X1	NON-ET à 3 entrées (1×)	4
OR2X2	OU à 2 entrées (2×)	6
AND2X2	OU à 2 entrées (2×)	7
OAI21XL	OU (2 entrées) + NON-ET (2 entrées) (1×)	7
OAI31X1	OU (3 entrées) + NON-ET (2 entrées) (1×)	4
AOI211X1	ET (2 entrées) + NON-OU (2 entrées) (1×)	2
EDFFX1	Bascule avec *enable* (1×)	46
DFFHQX1	Bascule haute vitesse (1×)	12
	TOTAL	**134**

I.3 Éleveur de niveau

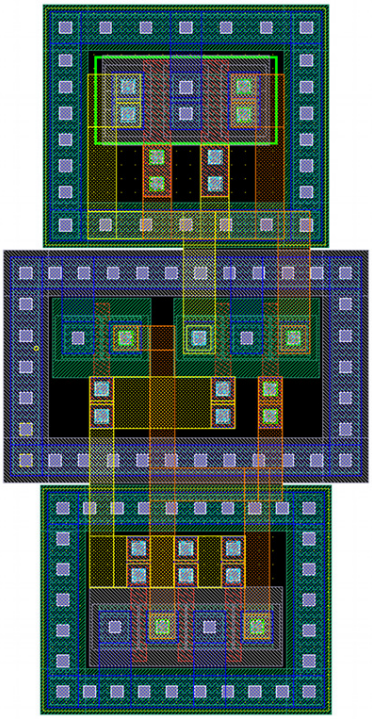


FIGURE I.3: Dessin des masques de l'éleveur de niveau de 1,8 V à 3,3 V.

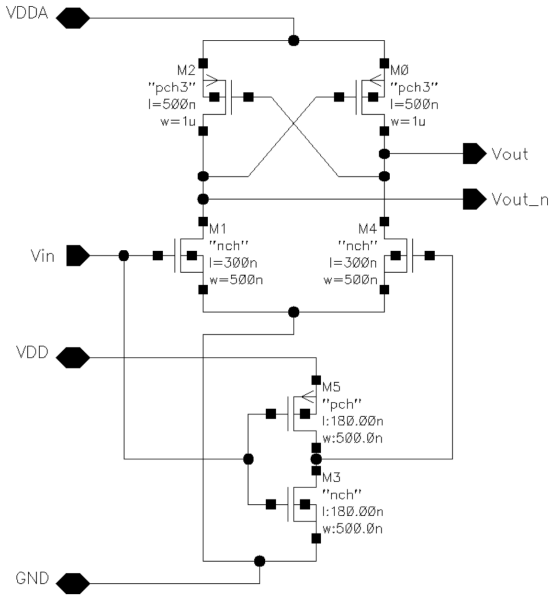


FIGURE I.4: Schéma de l'éleveur de niveau de 1,8 V à 3,3 V.

I.4 DAC en mode courant (avec pré-échelonneur et amplificateur de courant exponentiel)

I.4.1 Partie P

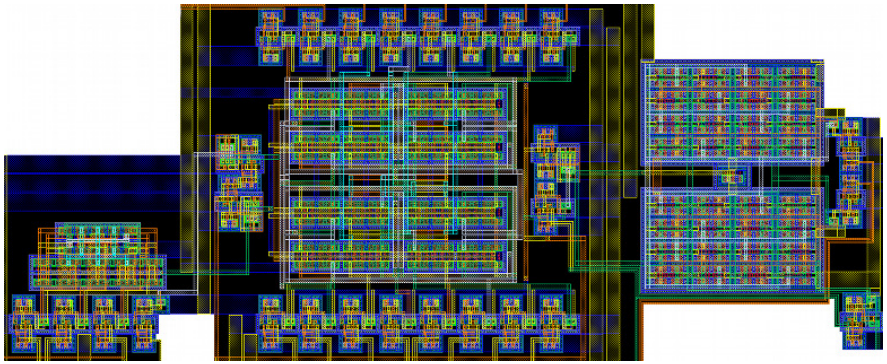
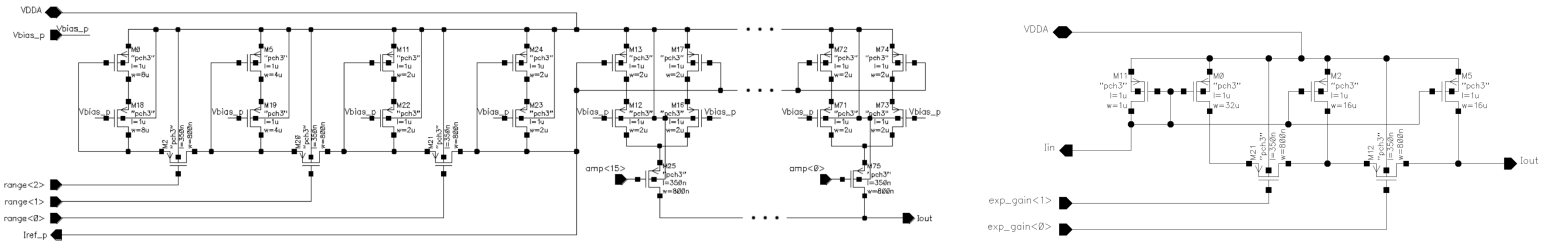


FIGURE I.5: Dessin des masques de la partie positive du DAC en mode courant incluant le pré-échelonneur et l'amplificateur de courant exponentiel.



(a) (b)

FIGURE I.6: (a) Schéma de la partie positive du DAC en mode courant incluant le pré-échelonneur. (b) Schéma de la partie négative de l'amplificateur de courant exponentiel.

I.4.2 Partie N

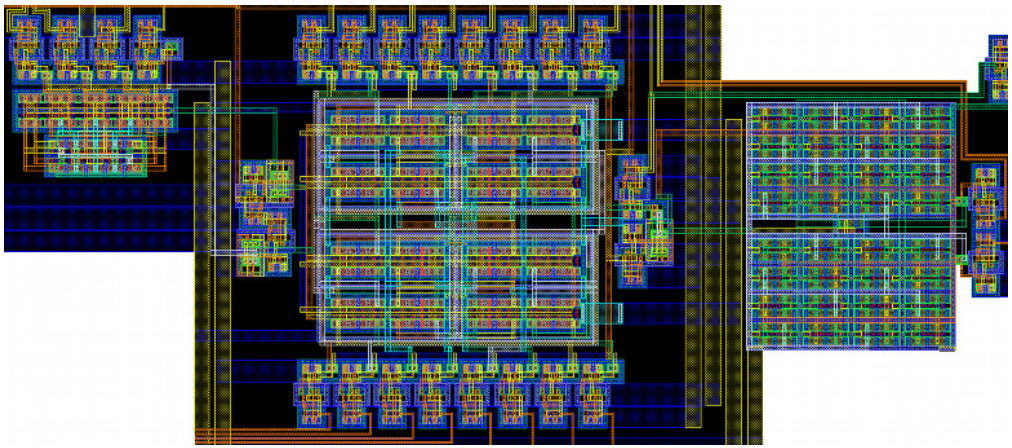


FIGURE I.7: Dessin des masques de la partie négative du DAC en mode courant incluant le pré-échelonneur et l'amplificateur de courant exponentiel.

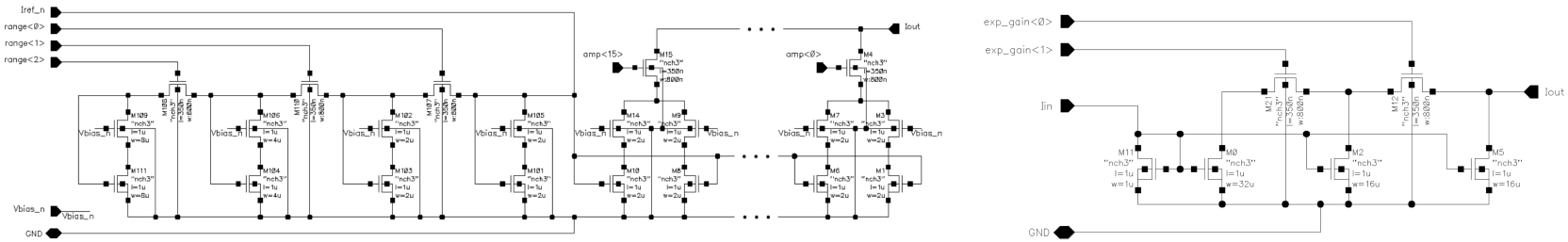


FIGURE I.8: (a) Schéma de la partie négative du DAC en mode courant incluant le pré-échelonneur. (b) Schéma de la partie positive de l'amplificateur de courant exponentiel.

I.5 Générateur de rampe de tension

I.5.1 Partie P

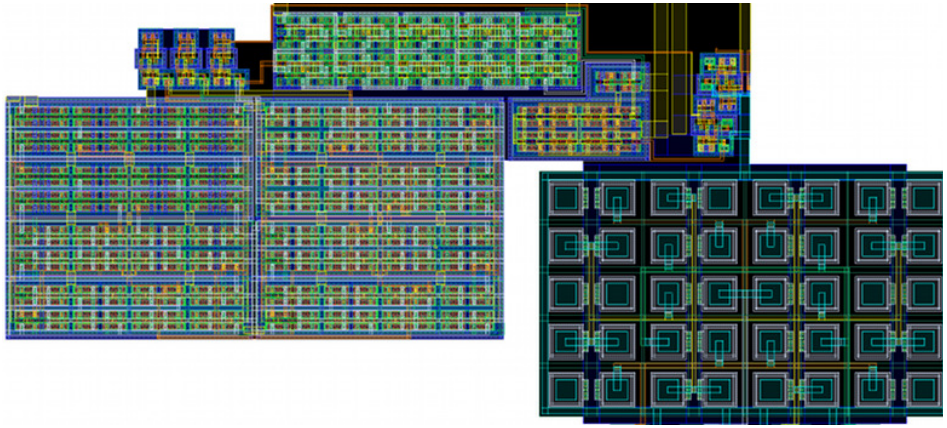


FIGURE I.9: Dessin des masques de la partie positive du générateur de rampe de tension.

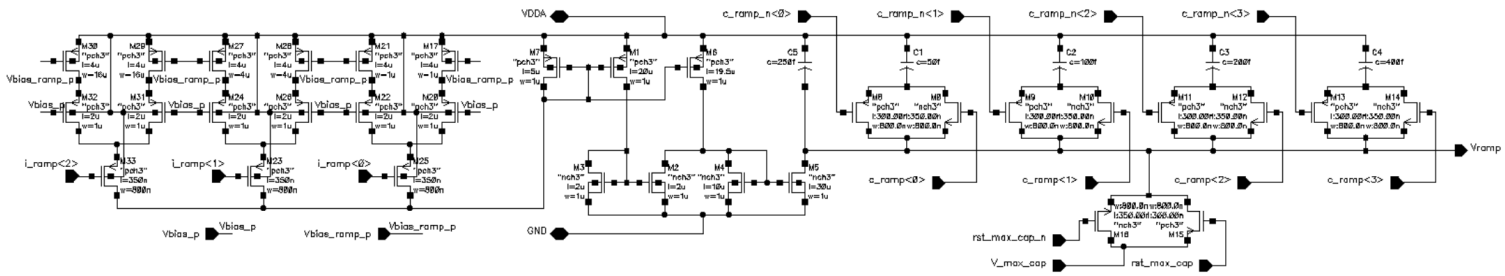


FIGURE I.10: Schéma de la partie positive du générateur de rampe de tension.

I.5.2 Partie N

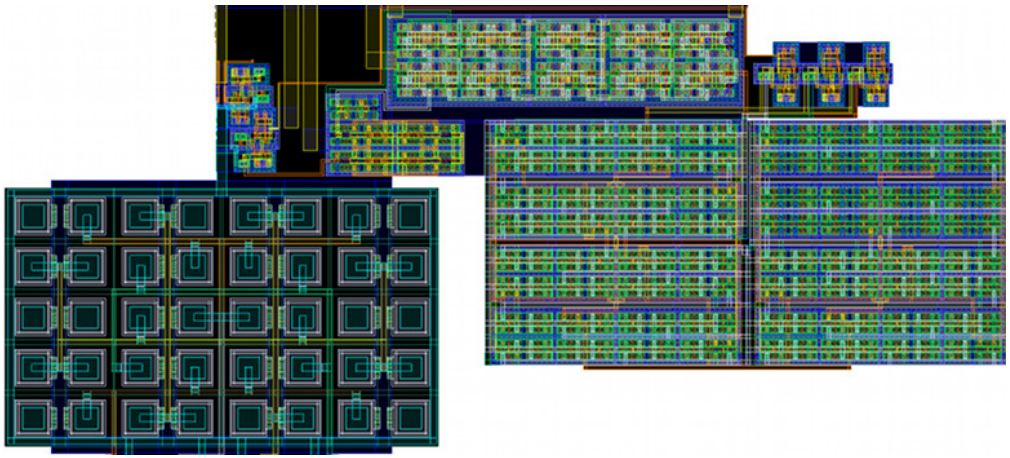


FIGURE I.11: Dessin des masques de la partie négative du générateur de rampe de tension.

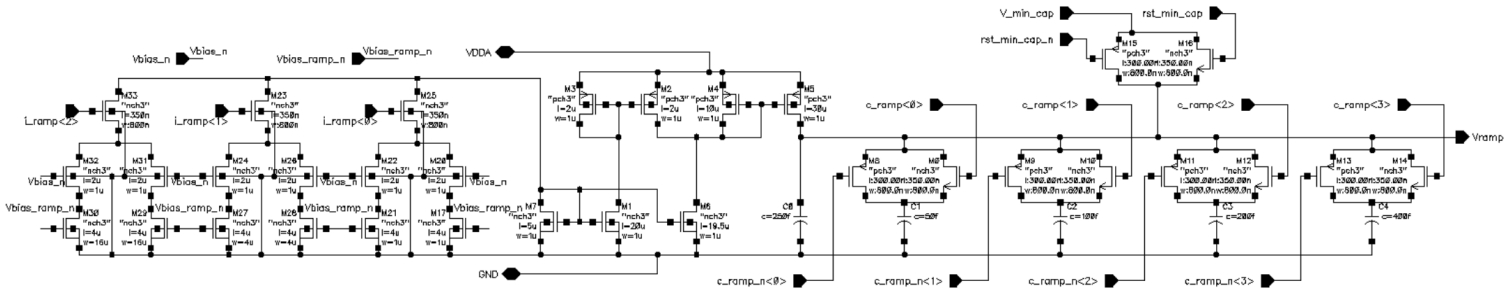
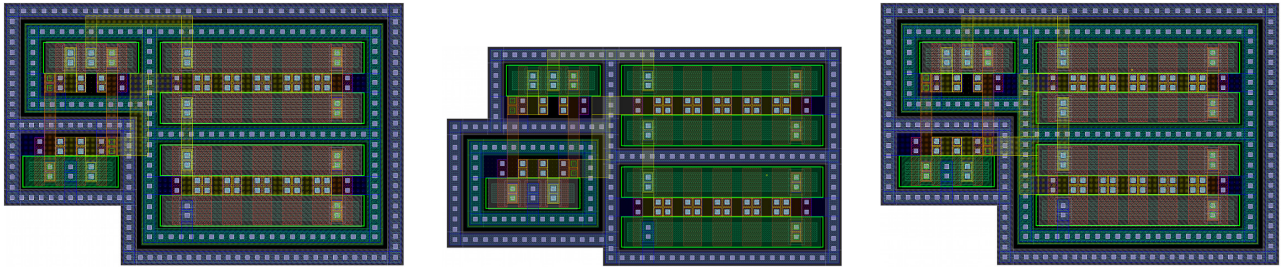


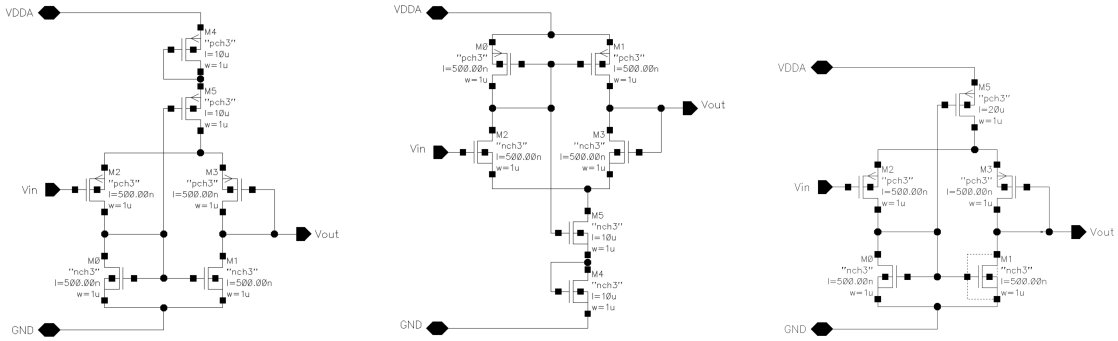
FIGURE I.12: Schéma de la partie négative du générateur de rampe de tension.

I.6 Suiveurs pour la rampe de tension



(a) (b) (c)

FIGURE I.13: (a) Dessin des masques du suiveur pour l'exponentielle positive. (b) Dessin des masques du suiveur pour l'exponentielle négative. (c) Dessin des masques du suiveur pour la demi-sinusoïde.



(a) (b) (c)

FIGURE I.14: (a) Schéma du suiveur pour l'exponentielle positive. (b) Schéma du suiveur pour l'exponentielle négative. (c) Schéma du suiveur pour la demi-sinusoïde.

I.7 Générateur d'impulsions demi-sinusoïdales

I.7.1 Partie P

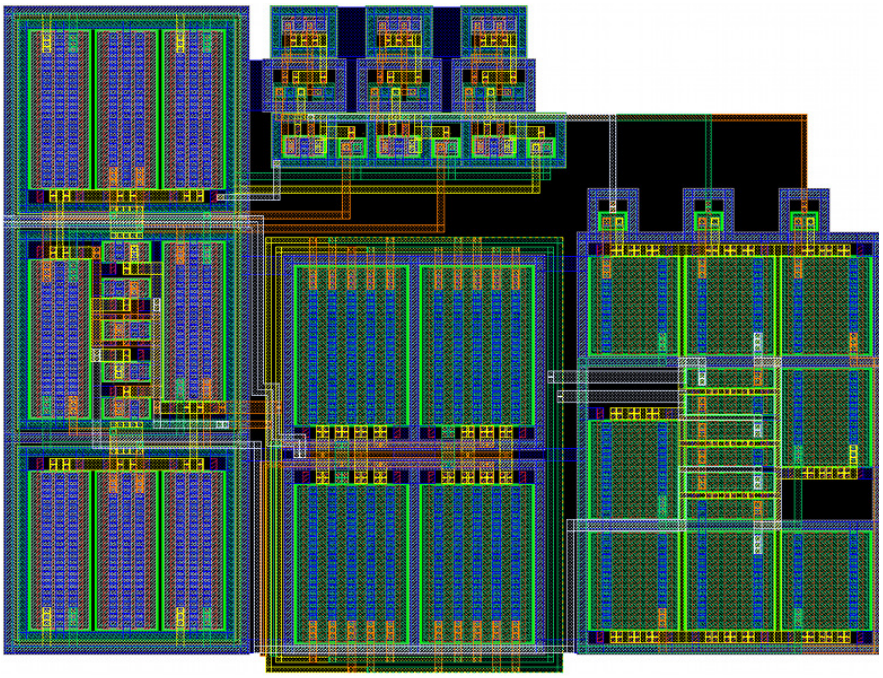


FIGURE I.15: Dessin des masques de la partie positive du générateur d'impulsions demi-sinusoïdales.

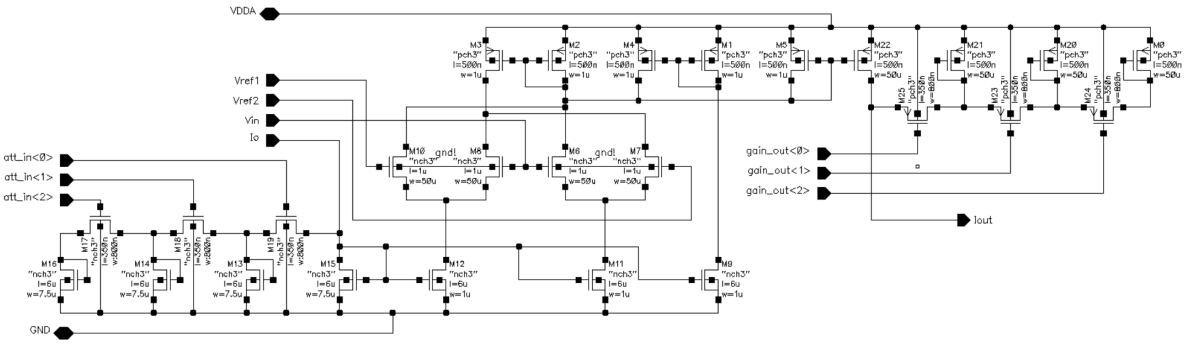


FIGURE I.16: Schéma de la partie positive du générateur d'impulsions demi-sinusoïdales.

I.7.2 Partie N

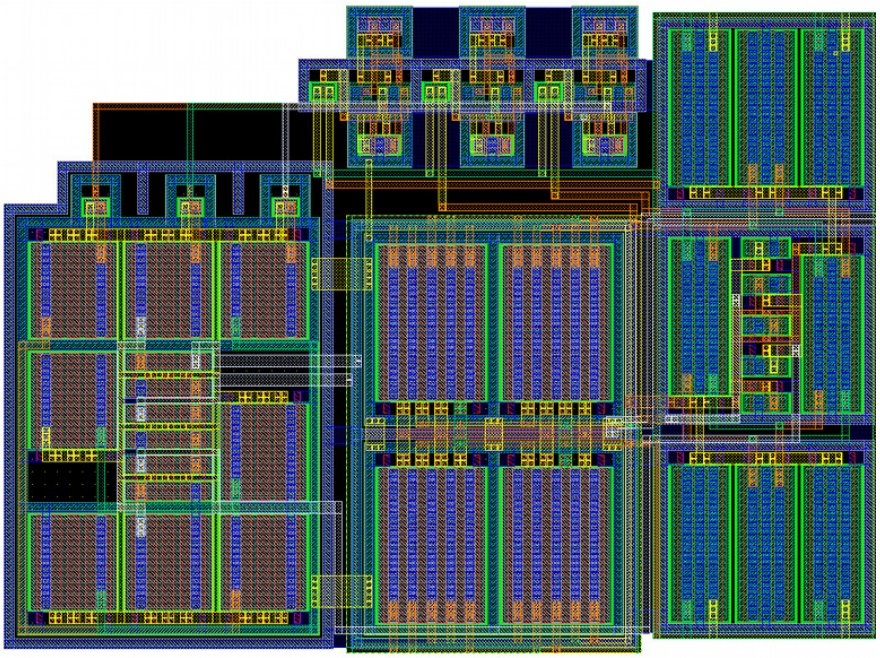


FIGURE I.17: Dessin des masques de la partie négative du générateur d'impulsions demi-sinusoïdales.

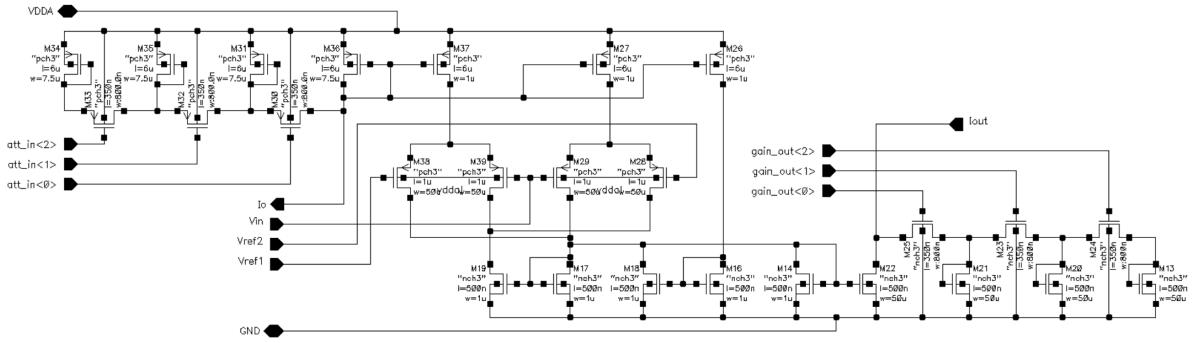


FIGURE I.18: Schéma de la partie négative du générateur d'impulsions demi-sinusoïdales.

ANNEXE II

SCHÉMAS ET DESSINS DES MASQUES DES CIRCUITS DE L'ÉTAGE DE SORTIE HAUTE-TENSION (ICJPMHVO)

II.1 Vue d'ensemble de la puce

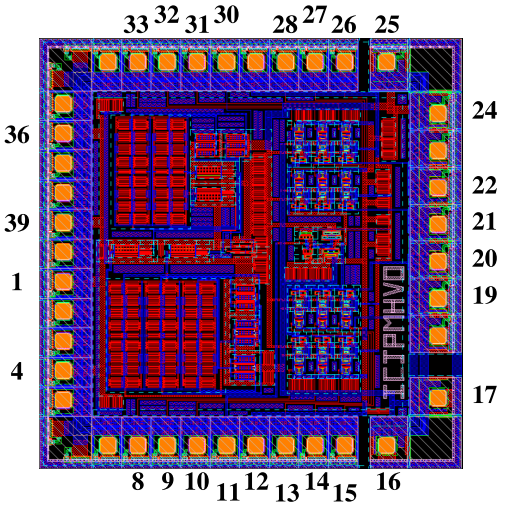
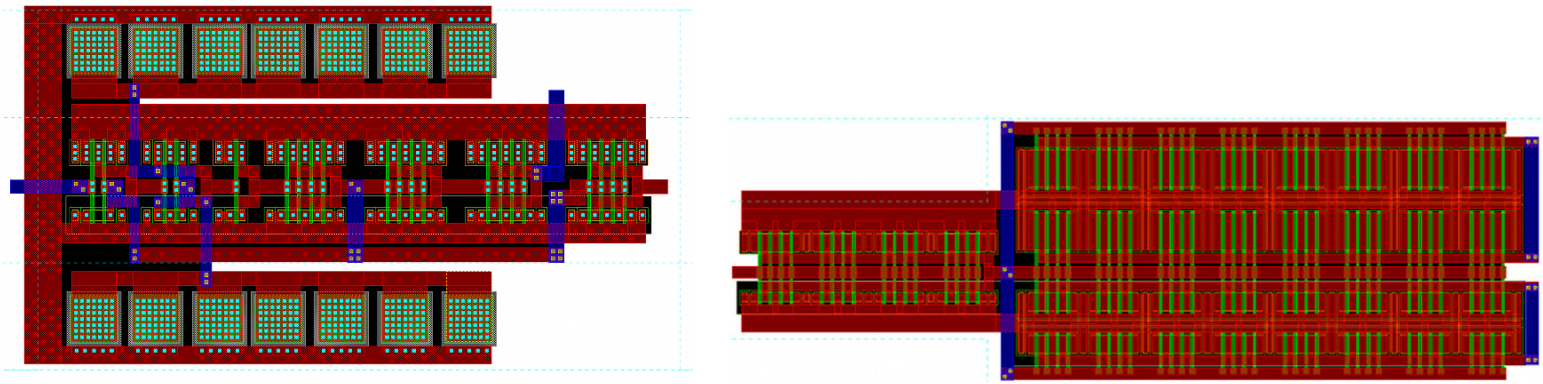


FIGURE II.1: Dessin des masques de l'étage de sortie haute-tension ICJPMHVO.

TABLEAU II.1: Assignation des broches d'entrée et sortie de la puce ICJPMHVO.

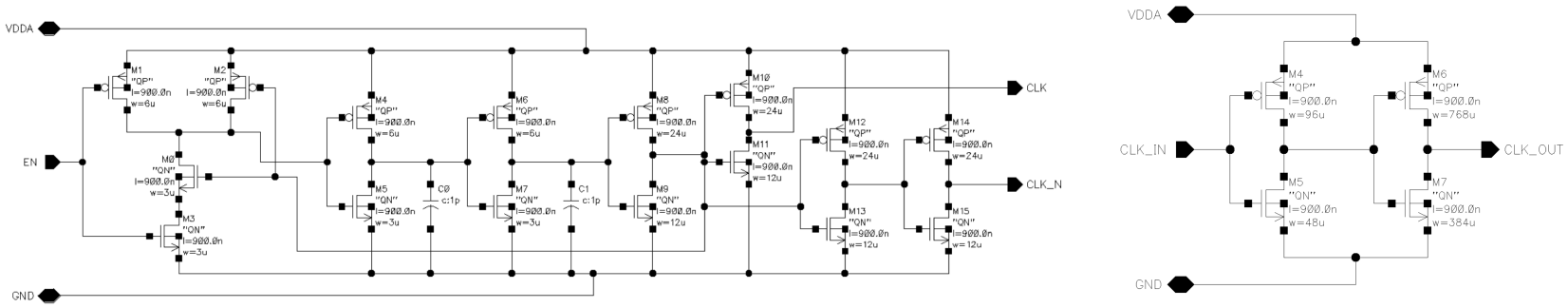
No broche	Type	Signal	No broche	Type	Signal
1	alim.	GND (0V)	21	sortie	I_{OUT_2}
4	alim.	GND (0V)	22	sortie	I_{OUT_1}
8	entrée	SW_{I_4}	24	sortie	V_{HH}
9	entrée	SW_{H_4}	25	sortie	V_{HH}
10	entrée	SW_{L_4}	26	entrée	SW_{L_2}
11	entrée	I_{STIM_IN}	27	entrée	SW_{H_2}
12	alim.	GND (0V)	28	entrée	SW_{I_2}
13	entrée	SW_{I_3}	29	alim.	V_{DDA} (3,3V)
14	entrée	SW_{H_3}	30	entrée	EN
15	entrée	SW_{L_3}	31	entrée	SW_{L_1}
16	sortie	V_{LL}	32	entrée	SW_{H_1}
17	sortie	V_{LL}	33	entrée	SW_{I_1}
19	sortie	I_{OUT_4}	36	alim.	V_{DDA} (3,3V)
20	sortie	I_{OUT_3}	39	alim.	V_{DDA} (3,3V)

II.2 Générateur et amplificateurs d'horloge



(a) (b)

FIGURE II.2: Dessins des masques (a) du générateur d'horloges (oscillateur en anneau) et (b) d'un amplificateur d'horloge.



(a) (b)

FIGURE II.3: Schémas (a) du générateur d'horloges (oscillateur en anneau) et (b) d'un amplificateur d'horloge.

II.3 Pompes de charge

II.3.1 Partie P

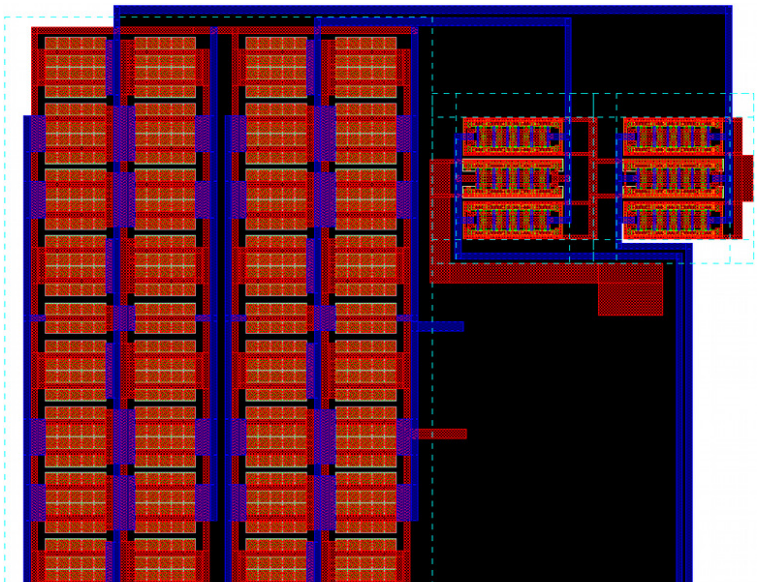


FIGURE II.4: Dessin des masques de la pompe de charge positive.

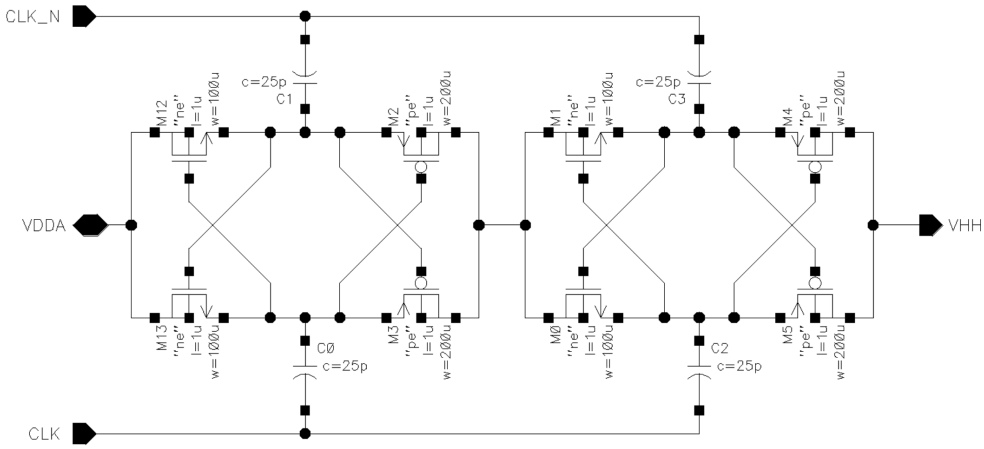


FIGURE II.5: Schéma de la pompe de charge positive.

II.3.2 Partie N

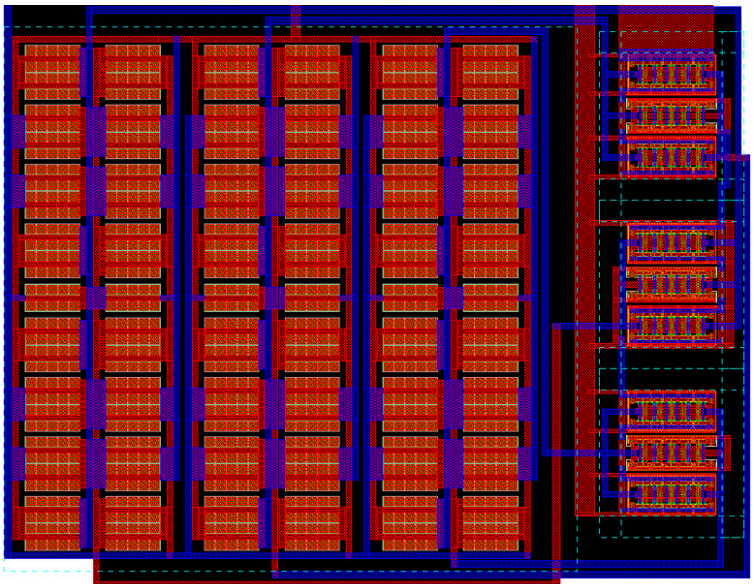


FIGURE II.6: Dessin des masques de la pompe de charge négative.

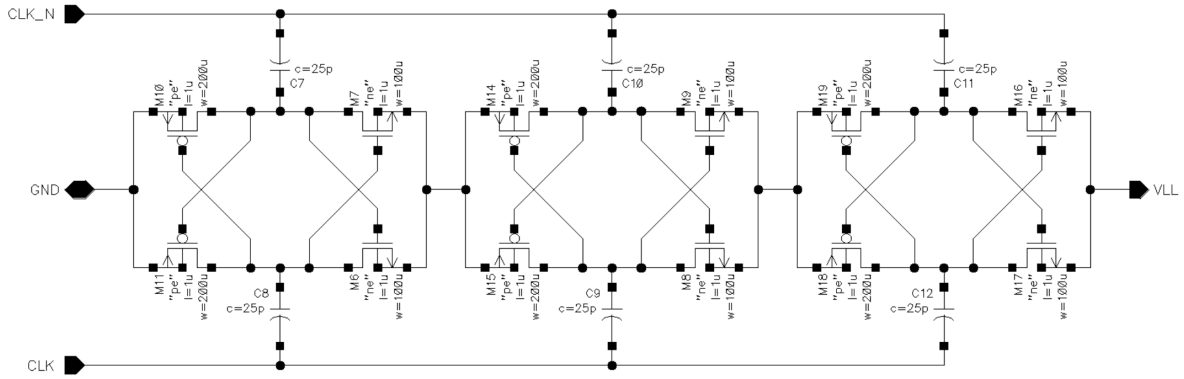


FIGURE II.7: Schéma de la pompe de charge négative.

II.4 Élévateur de tension

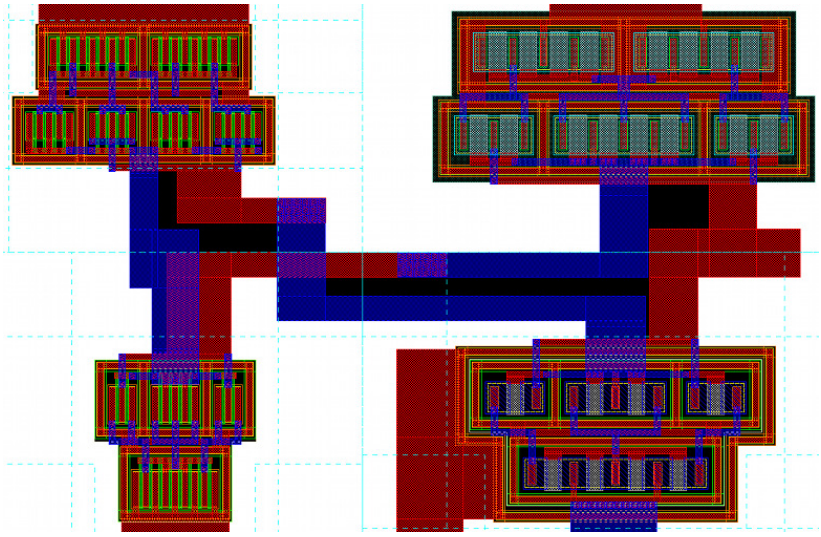


FIGURE II.8: Dessin des masques de l'élévateur de tension.

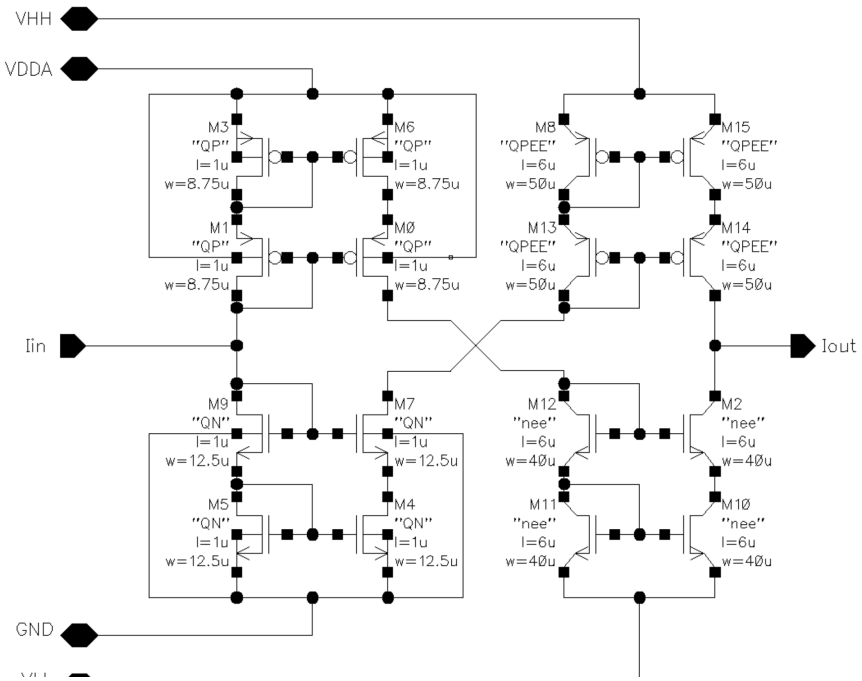


FIGURE II.9: Schéma de l'élévateur de tension.

II.5 Commutateurs haute-tension

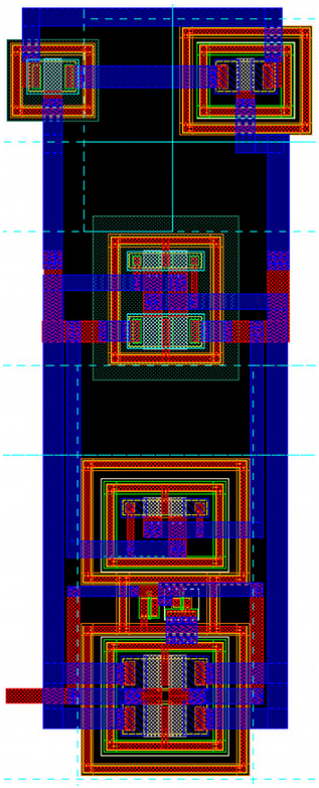


FIGURE II.10: Dessin des masques d'un commutateur à haute-tension.

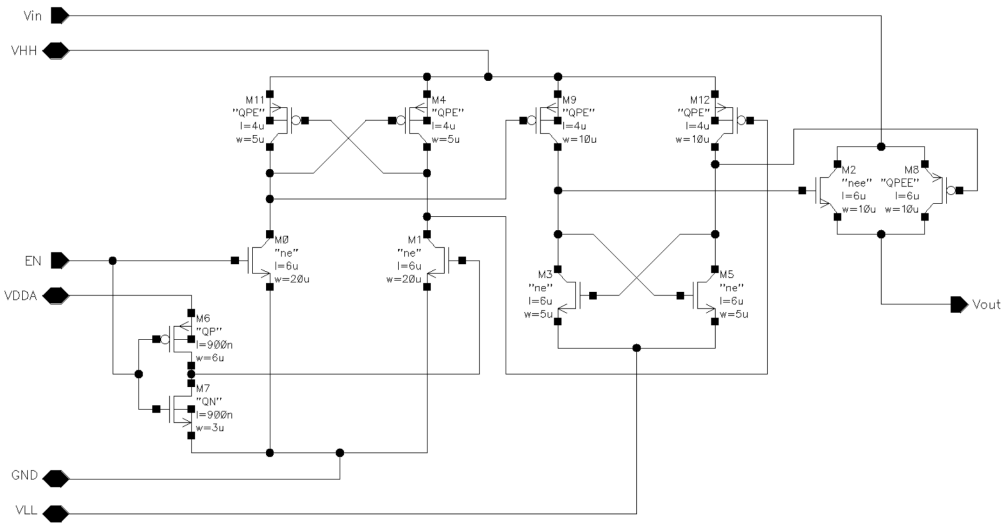


FIGURE II.11: Schéma d'un commutateur à haute-tension.